



1、一种数据驱动器，包括：

第一数模转换器，配置用于根据数据高位分别从多个参考电压中选择第一和第二参考电压，并将所选择的第一和第二参考电压提供给第一线和第二线；

第二数模转换器，具有：

第一线和第二线，配置用于分别接收第一和第二参考电压；

第一线和第二线之间的第一组分压电阻，所述第一组分压电阻配置用于通过分割第一参考电压和第二参考电压产生多个灰度电压；

第一线和第二线之间的分压电阻单元；和

至少一个开关，位于所述分压电阻单元与第一线和第二线中的一个之间；

以及

解码器单元，配置用于根据数据低位控制至少一个开关的开状态和关状态。

2、如权利要求 1 所述的数据驱动器，其中所述解码器单元配置用于控制至少一个开关的开状态和关状态，以便当输出第一参考电压和第二参考电压之间的灰度电压时，第一线和第二线之间的电阻值被设为低于当输出第一参考电压和第二参考电压中任一个时第一线和第二线之间的电阻值。

3、如权利要求 2 所述的数据驱动器，其中所述解码器单元配置用于控制至少一个开关的开状态和关状态，以便当要渐增输出的灰度电压从第一参考电压至预定灰度电压不同时，第一线和第二线之间的电阻值被相应地设为更低。

4、如权利要求 2 所述的数据驱动器，其中所述解码器单元配置用于控制至少一个开关的开状态和关状态，以便当要渐增输出的灰度电压从第二参考电压至预定灰度电压不同时，第一线和第二线之间的电阻值被相应地设为更低。

5、如权利要求 1 所述的数据驱动器，进一步包括第一分压电阻的节点和输出端之间的第一组开关，所述第一组开关由所述解码器单元控制并配置用于将分压提供给输出端。

6、如权利要求 1 所述的数据驱动器，其中所述分压电阻单元包括：

第二组分压电阻，

第三组分压电阻，

第四组分压电阻，以及

第五组分压电阻，

其中所述第二、第三、第四和第五组分压电阻分别位于所述第一线和第二线之间。

7、如权利要求6所述的数据驱动器，其中至少一个开关包括：

第二组分压电阻与第一线和第二线中的一条之间的第二开关；

第三组分压电阻与第一线和第二线中的一条之间的第三开关；

第四组分压电阻与第一线和第二线中的一条之间的第四开关；

第五组分压电阻与第一线和第二线中的一条之间的第五开关。

8、如权利要求7所述的数据驱动器，进一步包括：

第一分压电阻的节点和第二分压电阻相应的节点之间的第二组开关，所述第二组开关与第二开关同时接通；

第二分压电阻的节点和第三分压电阻相应的节点之间的第三组开关，所述第三组开关与第三开关同时接通；

第三分压电阻的节点和第四分压电阻相应的节点之间的第四组开关，所述第四组开关与第四开关同时接通；以及

第四分压电阻的节点和第五分压电阻相应的节点之间的第五组开关，所述第五组开关与第五开关同时接通。

9、如权利要求6所述的数据驱动器，其中分别包括在第二组分压电阻、第三组分压电阻、第四组分压电阻和第五组分压电阻中的电阻数量等于包括在第一组分压电阻中的电阻数量。

10、如权利要求1所述的数据驱动器，进一步包括：

移位寄存器单元，配置用于按顺序提供采样信号；

采样锁存单元，配置用于响应所述采样信号存储数据；

保持锁存单元，配置用于从所述采样锁存单元存储数据；以及

数据信号发生器，配置用于从所述保持锁存单元接收数据并生成数据信号，

其中数据信号发生器的每个通道包括第一数模转换器和第二数模转换器。

11、如权利要求10所述的数据驱动器，进一步包括：

电平移动器，位于所述保持锁存单元和所述数据信号发生器之间，所述电

平移动器配置用于增加数据的电压电平；以及

缓冲器单元，配置用于从所述数据信号发生器接收数据信号。

12、一种有机发光显示器，包括：

像素单元，包括连接于扫描线和数据线的多个像素；

扫描驱动器，配置用于驱动扫描线；以及

数据驱动器，配置用于驱动数据线，

其中所述数据驱动器包括：

第一数模转换器，配置用于根据数据高位分别从多个参考电压中选择第一和第二参考电压，并将所选择的第一和第二参考电压提供给第一线和第二线；

第二数模转换器，具有：

第一线和第二线，配置用于分别接收第一和第二参考电压；

第一线和第二线之间的第一组分压电阻，所述第一组分压电阻配置用于通过分割第一参考电压和第二参考电压产生多个灰度电压；

第一线和第二线之间的分压电阻单元；和

至少一个开关，位于所述分压电阻单元与第一线和第二线中的一个之间；

以及

解码器单元，配置用于根据数据低位控制至少一个开关的开状态和关状态。

13、如权利要求 12 所述的有机发光显示器，其中所述解码器单元配置用于控制至少一个开关的开状态和关状态，以便在输出第一参考电压和第二参考电压之间的灰度电压时，第一线和第二线之间的电阻值被设为低于在输出第一参考电压和第二参考电压中的任一个时第一线和第二线之间的电阻值。

14、如权利要求 13 所述的有机发光显示器，其中所述解码器单元配置用于控制至少一个开关的开状态和关状态，以便当要渐增输出的灰度电压从第一参考电压至预定灰度电压不同时，第一线和第二线之间的电阻值被相应地设为更低。

15、如权利要求 13 所述的有机发光显示器，其中所述解码器单元配置用于控制至少一个开关的开状态和关状态，以便当要渐增输出的灰度电压从第二参考电压至预定灰度电压不同时，第一线和第二线之间的电阻值被相应地设为更低。

16、如权利要求 12 所述的有机发光显示器，进一步包括第一分压电阻的节点和输出端之间的第一组开关，所述第一组开关由解码器单元控制并配置用于向输出端提供分压。

17、如权利要求 12 所述的有机发光显示器，其中所述分压电阻单元包括：  
第二组分压电阻，  
第三组分压电阻，  
第四组分压电阻，以及  
第五组分压电阻，  
其中所述第二、第三、第四和第五组分压电阻分别位于第一线和第二线之间。

18、如权利要求 17 所述的有机发光显示器，其中所述至少一个开关包括：  
第二组分压电阻与第一线和第二线中的一条之间的第二开关；  
第三组分压电阻与第一线和第二线中的一条之间的第三开关；  
第四组分压电阻与第一线和第二线中的一条之间的第四开关；  
第五组分压电阻与第一线和第二线中的一条之间的第五开关。

19、如权利要求 18 所述的有机发光显示器，进一步包括：  
第一分压电阻的节点和第二分压电阻相应的节点之间的第二组开关，所述第二组开关与第二开关同时接通；  
第二分压电阻的节点和第三分压电阻相应的节点之间的第三组开关，所述第三组开关与第三开关同时接通；  
第三分压电阻的节点和第四分压电阻相应的节点之间的第四组开关，所述第四组开关与第四开关同时接通；以及  
第四分压电阻的节点和第五分压电阻相应的节点之间的第五组开关，所述第五组开关与第五开关同时接通。

20、一种驱动有机发光显示器的方法，包括：  
将多个参考电压的第一和第二参考电压根据数据高位分别提供给第一线和第二线；  
通过根据数据低位控制第一线和第二线之间的电阻值，将第一和第二参考电压分割为多个灰度电压；以及  
输出灰度电压。

21、如权利要求 20 所述的方法，其中分割包括，当输出第一和第二参考电压之间的灰度电压时，将第一线和第二线之间的电阻值设为低于当输出第一和第二参考电压中的任一个的灰度电压时的电阻值。

22、如权利要求 21 所述的方法，其中当要渐增输出的灰度电压从第一参考电压至预定灰度电压不同时，第一线和第二线之间的电阻值被相应地设为更低。

23、如权利要求 21 所述的方法，其中当要渐增输出的灰度电压从第二参考电压至预定灰度电压不同时，第一线和第二线之间的电阻值被相应地设为更低。

## 数据驱动器、有机发光显示器及其驱动方法

### 技术领域

【0001】本发明涉及一种数据驱动器、有机发光显示器及其驱动方法。更特别地，本发明涉及一种提高图像质量的数据驱动器、有机发光显示器及其驱动方法。

### 背景技术

【0002】与相应的阴极射线管（CRT）相比具有减小的重量和体积的各种平板显示器装置已经被开发出。这些平板显示器装置包括例如液晶显示器、场致发射显示器、等离子体显示板、有机发光显示器等。这些示例的显示器以不同方式工作，从而显示图像。

【0003】例如，有机发光显示器可利用有机发光二极管显示图像，该发光二极管通过重组电子和空穴而产生光。在工作期间，通过驱动在每个像素处形成的薄膜晶体管，有机发光显示器可将对应于数据信号的电流提供给有机发光二极管，因而光可从有机发光二极管发出。由于有机发光显示器能以低功耗工作并可提供快速的响应速度，因此有机发光显示器可提供某些优点。

【0004】有机发光显示器利用来自外部源的数据可产生数据信号。有机发光显示器可将生成的数据信号提供给像素并显示期望亮度的图像。已经考虑到一种数据驱动器，用于将来自外部源的数据转换为数据信号。

【0005】数据驱动器可包括数据信号发生器，用于将外部数据转换为数据信号。数据信号发生器可包括数模转换器（以下称为“DAC”）。DAC 可位于每个通道中，并可将数据转换为数据信号。例如，数据信号发生器可包括根据数据高位值产生电压的第一 DAC 和根据数据低位数据低位值产生电压的第二 DAC。

【0006】图 1 表示第二 DAC 的电路图。参照图 1，第二 DAC 2 可从第一 DAC（未示出）接收第一参考电压（ref1）和第二参考电压（ref2）。第一 DAC 可从外部源接收多个参考电压。第一 DAC 可根据数据高位值在接收的多个参考电压中选择第一参考电压（ref1）和第二参考电压（ref2）。第一 DAC 可通过

第 10 开关 SW10 和第 11 开关 SW11 将选择的第一参考电压 (ref1) 和第二参考电压 (ref2) 提供给第二 DAC 2, 如图 1 所示。也就是说, 根据数据高位值, 包括在第一 DAC 中的第 10 开关 SW10 或第 11 开关 SW11 可被接通。为了讨论方便, 假定第一参考电压 (ref1) 低于第二参考电压 (ref2) 描述本发明。

**【0007】** 第二 DAC 2 可包括多个分压电阻 R1—R7, 用于分割第一参考电压 (ref1) 和第二参考电压 (ref2) 的电压值。第二 DAC 2 还可包括多个开关 SW1—SW8, 用于将从分压电阻 R1—R7 分割的电压提供给输出端 (out)。

**【0008】** 第 10 电阻 R10 可位于第 11 开关 SW11 和第 7 电阻 R7 之间。第 10 电阻 R10 可补偿第 10 开关 SW10 和第 11 开关 SW11 的开关电阻, 以便第二 DAC 可通过分压电阻 R1—R7 均匀地分割参考电压。

**【0009】** 分压电阻 R1—R7 可串联排列。分压电阻 R1—R7 可均匀地分割第一参考电压 (ref1) 和第二参考电压 (ref2)。在这点上, 每个分压电阻 R1—R7 的电阻值可以是相等的。

**【0010】** 开关 SW1—SW8 可以这样排列, 从而将由分压电阻 R1—R7 分割的电压提供给输出端 (out)。特别地, 第一开关 SW1 可位于第一节点 N1 和输出端 (out) 之间, 从而将第二参考电压 (ref2) 提供给输出端 (out)。第二开关 SW2 可位于第二节点 N2 和输出端 (out) 之间, 从而将第二节点 N2 的电压值提供给输出端 (out)。第三开关 SW3 可位于第三节点 N3 和输出端 (out) 之间, 从而将第三节点 N3 的电压值提供给输出端 (out)。第四开关 SW4 可位于第四节点 N4 和输出端 (out) 之间, 从而将第四节点 N4 的电压值提供给输出端 (out)。第五开关 SW5 可位于第五节点 N5 和输出端 (out) 之间, 从而将第五节点 N5 的电压值提供给输出端 (out)。第六开关 SW6 可位于第六节点 N6 和输出端 (out) 之间, 从而将第六节点 N6 的电压值提供给输出端 (out)。第七开关 SW7 可位于第七节点 N7 和输出端 (out) 之间, 从而将第七节点 N7 的电压值提供给输出端 (out)。第八开关 SW8 可位于第八节点 N8 和输出端 (out) 之间, 从而将第一参考电压 (ref1) 提供给输出端 (out)。

**【0011】** 在工作期间, 开关 SW1—SW8 中的一个可根据数据低位值被接通, 并且预定电压可提供给输出端 (out)。提供给输出端 (out) 的预定电压值可作为数据信号提供给像素。

**【0012】** 提供灰度电压、例如作为数据信号的中间灰度电压时 (例如节点

N4 或节点 N5 的电压), 传统的第二 DAC 2 会表现出其驱动能力的衰退。换言之, 由于中间灰度电压通过多个电阻被提供给输出端 (out), 对应于数据信号的中间灰度电压提供给像素之前需要一个时间周期。例如, 与第一参考电压 (ref1) 和第二参考电压 (ref2) 相邻的某些中间灰度电压 (例如节点 N1、节点 N2、节点 N6 和节点 N7 的电压) 与其它中间灰度电压 (例如节点 N4 或节点 N5 的电压) 相比, 可在较短时间周期内被提供并在像素中被充电。

**【0013】**为了解决这种缺陷, 已经提出在第一参考电压 ref1 和第二参考电压 ref2 之间降低分压电阻 R1—R7 的电阻值。可以理解, 如果第一参考电压 (ref1) 和第二参考电压 (ref2) 之间的电阻值降低, 则中间灰度的驱动能力可增强。也就是说, 可能在预定时间周期内对像素提供预定电压并充电。但是, 如果第一参考电压 (ref1) 和第二参考电压 (ref2) 之间的电阻值降低, 则流入分压电阻 R1—R7 的恒定电流值会增大。这种恒定电流值的增大可产生公知的电压降现象。如果产生了电压降, 则与第一参考电压 (ref1) 和第二参考电压 (ref2) 相邻的中间灰度电压的电压值会改变, 如图 2 所示。这样, 预定电压不会被提供并在像素中被充电。在第一参考电压 (ref1) 和第二参考电压 (ref2) 之间更中间的中间灰度电压的电压值可维持大约相似的值, 而不管电压降。

**【0014】**如上所述, 传统的有机发光显示器在某些缺陷下工作。也就是说, 如果第一参考电压 (ref1) 和第二参考电压 (ref2) 之间的分压电阻 R1—R7 的电阻值较大, 则中间灰度的驱动能力会衰退, 如果分压电阻 R1—R7 的电阻值较小, 则与第一参考电压 (ref1) 和第二参考电压 (ref2) 相邻的灰度电压值会改变。

## 发明内容

**【0015】**本发明因此涉及一种数据驱动器、有机发光显示器及其驱动方法, 基本克服了由于相关技术的限制或缺陷带来的一个或多个问题。

**【0016】**因此本发明的示范实施例的特征在于提供一种数据驱动器和包括用于提高图像质量的第二 DAC 的有机发光显示器。

**【0017】**因此本发明的示范实施例的另一个特征在于提供一种数据驱动器和包括用于提高数据驱动器的驱动能力的第二 DAC 的有机发光显示器。

**【0018】**因此本发明的示范实施例的另一个特征在于提供一种数据驱动器和包括用于降低电压降发生率的第二 DAC 的有机发光显示器。

**【0019】**本发明的至少一个上述和其它特征和优点可通过提供一种数据驱动器实现，该数据驱动器包括：第一数模转换器，配置用于根据数据高位分别从多个参考电压中选择第一和第二参考电压，并将所选择的第一和第二参考电压提供给第一线和第二线；第二数模转换器，具有第一线和第二线，配置用于分别接收第一和第二参考电压；第一线和第二线之间的第一组分压电阻，该第一组分压电阻配置用于通过分割第一参考电压和第二参考电压产生多个灰度电压；第一线和第二线之间的分压电阻单元；以及至少一个开关，位于分压电阻单元和第一线和第二线中的一条之间；以及解码器单元，配置用于根据数据低位控制至少一个开关的开状态和关状态。

**【0020】**解码器单元可配置用于控制至少一个开关的开状态和关状态，以便输出第一参考电压和第二参考电压之间的灰度电压时，第一线和第二线之间的电阻值被设为低于在输出第一参考电压和第二参考电压中任一个时第一线和第二线之间的电阻值。解码器单元可配置用于控制至少一个开关的开状态或关状态，以便当将要渐增输出的灰度电压从第一参考电压至预定灰度电压不同时，第一线和第二线之间的电阻值被相应地设为更低。解码器单元可配置用于控制至少一个开关的开状态或关状态，以便当将要渐增输出的灰度电压从第二参考电压至预定灰度电压不同时，第一线和第二线之间的电阻值被相应地设为更低。

**【0021】**数据驱动器可进一步包括第一分压电阻的节点和输出端之间的第一组开关，该第一组开关由解码器单元控制并配置用于将分压提供给输出端。

**【0022】**分压电阻单元可包括：第二组分压电阻，第三组分压电阻，第四组分压电阻，以及第五组分压电阻，其中第二、第三、第四、第五组分压电阻分别位于第一线和第二线之间。至少一个开关可包括：在第二组分压电阻与第一线和第二线中的一条之间的第二开关；在第三组分压电阻与第一线和第二线中的一条之间的第三开关；在第四组分压电阻与第一线和第二线中的一条之间的第四开关；以及在第五组分压电阻和第一线和第二线中的一条之间的第五开关。

**【0023】**数据驱动器可进一步包括：第一分压电阻的节点和第二分压电阻相应的节点之间的第二组开关，该第二组开关配置用于与第二开关同时接通；第二分压电阻的节点和第三分压电阻相应的节点之间的第三组开关，该第三组

开关配置用于与第三开关同时接通；第三分压电阻的节点和第四分压电阻相应的节点之间的第四组开关，该第四组开关配置用于与第四开关同时接通；以及第四分压电阻的节点和第五分压电阻相应的节点之间的第五组开关，第五组开关配置用于与第五开关同时接通。

【0024】分别包括在第二组分压电阻、第三组分压电阻、第四组分压电阻和第五组分压电阻中的电阻数量等于包括在第一组分压电阻中的电阻数量。

【0025】数据驱动器可进一步包括：移位寄存器单元，配置用于顺序提供采样信号；采样锁存单元，配置用于响应于采样信号存储数据；保持锁存单元，配置用于从采样锁存单元存储数据；以及数据信号发生器，配置用于从保持锁存单元接收数据并生成数据信号，其中数据信号发生器的每个通道可包括第一数模转换器和第二数模转换器。数据驱动器可进一步包括：电平移动器，位于保持锁存单元和数据信号发生器之间，该电平移动器配置用于增大数据电平；以及缓冲器单元，配置用于从数据信号发生器接收数据信号。

【0026】本发明的至少一个上述和其它特征和优点可通过提供一种有机发光显示器实现，该有机发光显示器包括：像素单元，包括连接于扫描线和数据线的多个像素；扫描驱动器，配置用于驱动扫描线；以及数据驱动器，配置用于驱动数据线，其中数据驱动器包括：第一数模转换器，配置用于根据数据高位分别从多个参考电压中选择第一和第二参考电压，并将所选择的第一和第二参考电压提供给第一线和第二线；第二数模转换器，具有第一线和第二线，配置用于分别接收第一和第二参考电压；第一线和第二线之间的第一组分压电阻，该第一组分压电阻配置用于通过分割第一参考电压和第二参考电压产生多个灰度电压；第一线和第二线之间的分压电阻单元；以及至少一个开关，位于分压电阻单元与第一线和第二线中的一条之间；以及解码器单元，配置用于根据数据低位控制至少一个开关的开状态和关状态。

【0027】解码器单元可配置用于控制至少一个开关的开状态和关状态，以便输出第一参考电压和第二参考电压之间的灰度电压时，第一线和第二线之间的电阻值被设为低于在输出第一参考电压和第二参考电压中的任一个时第一线和第二线之间的电阻值。解码器单元可配置用于控制至少一个开关的开状态和关状态，以便当要渐增输出的灰度电压从第一参考电压至预定灰度电压不同时，第一线和第二线之间的电阻值被相应地设为更低。解码器单元可配置用于

控制至少一个开关的开状态和关状态，以便当要渐增输出的灰度电压从第二参考电压至预定灰度电压不同时，第一线和第二线之间的电阻值被相应地设为更低。

**【0028】**有机发光显示器可进一步包括第一分压电阻的节点和输出端之间的第一组开关，该第一组开关由解码器单元控制并配置用于向输出端提供分压。

**【0029】**分压电阻单元可包括：第二组分压电阻，第三组分压电阻，第四组分压电阻，以及第五组分压电阻，其中第二、第三、第四和第五组分压电阻可分别位于第一线和第二线之间。至少一个开关可包括：第二组分压电阻与第一线和第二线中的一条之间的第二开关；第三组分压电阻与第一线和第二线中的一条之间的第三开关；第四组分压电阻与第一线和第二线中的一条之间的第四开关；第五组分压电阻与第一线和第二线中的一条之间的第五开关。

**【0030】**有机发光显示器可进一步包括：第一分压电阻的节点和第二分压电阻相应的节点之间的第二组开关，该第二组开关配置用于与第二开关同时接通；第二分压电阻的节点和第三分压电阻相应的节点之间的第三组开关，该第三组开关配置用于与第三开关同时接通；第三分压电阻的节点和第四分压电阻相应的节点之间的第四组开关，该第四组开关用于与第四开关同时接通；以及第四分压电阻的节点和第五分压电阻相应的节点之间的第五组开关，该第五组开关用于与第五开关同时接通。

**【0031】**本发明的至少一个上述和其它特征和优点可进一步通过提供一种驱动有机发光显示器的方法实现，该方法包括：将多个参考电压的第一和第二参考电压根据数据高位分别提供给第一线和第二线；通过根据数据低位控制第一线和第二线之间的电阻值，将第一和第二参考电压分割为多个灰度电压；以及输出灰度电压。

**【0032】**分割可包括，当输出第一和第二参考电压之间的灰度电压时，将第一线和第二线之间的电阻值设为低于在输出第一和第二参考电压的任一个的灰度电压时的电阻值。当要渐增输出的灰度电压从第一参考电压至预定灰度电压不同时，第一线和第二线之间的电阻值可被相应地设为更低。当要渐增输出的灰度电压从第二参考电压至预定灰度电压不同时，第一线和第二线之间的电阻值可被相应地设为更低。

## 附图说明

【0033】参照附图，通过详细描述本发明的示范实施例，本发明的上述和其它特征和优点对本领域普通技术人员来说将变得更加明显，其中：

【0034】图 1 表示传统的第二 DAC 的电路图；

【0035】图 2 表示由于电压降引起的灰度电压电平变化的图；

【0036】图 3 表示按照本发明的示范实施例的有机发光显示器的电路方框图；

【0037】图 4A 和图 4B 表示图 3 所示的示范数据驱动电路的电路方框图；

【0038】图 5 表示图 4A 和图 4B 所示的示范数据信号发生器的电路方框图；

【0039】图 6 表示按照本发明第一示范实施例的第二 DAC 的电路图；

【0040】图 7 表示按照本发明第二示范实施例的第二 DAC 的电路图。

## 具体实施方式

【0041】2005 年 12 月 21 日向韩国知识产权局提交的标题为“数据驱动器和使用该数据驱动器的有机发光显示器的驱动方法”的韩国专利申请 No. 10—2005—0127233 在此被整体引入作为参考。

【0042】下面参照附图更完整地描述本发明，其说明了本发明的示范实施例。但是本发明可包含在不同形式中，而且不应被限定于这里提出的实施例。相反，提供这些实施例是为了使本公开内容详细和完整，并将本发明的范围完全传递给本领域技术人员。

【0043】下面，将参照图 3—7 描述按照本发明的示范实施例。

【0044】图 3 表示按照本发明的示范实施例的有机发光显示器的电路方框图。参照图 3，有机发光显示器可包括像素单元 230，像素单元 230 包括像素 240，像素 240 形成在扫描线 S1—Sn 与数据线 D1—Dm 交叉的区域中；用于驱动扫描线 S1—Sn 的扫描驱动器 210；用于驱动数据线 D1—Dm 的数据驱动器 220；以及用于控制扫描驱动器 210 和数据驱动器 220 的定时控制器 250。数据驱动器 220 可包括至少一个数据驱动电路 222。

【0045】扫描驱动器 210 可响应来自定时控制器 250 的扫描驱动控制信号 SCS 生成扫描信号。扫描驱动器 210 可将生成的扫描信号顺序提供给扫描线 S1—Sn。扫描驱动器 210 可响应扫描驱动控制信号 SCS 生成发光控制信号。扫

描驱动器可将生成的发光控制信号顺序提供给发光控制线 E1—En。

【0046】数据驱动器 220 可响应来自定时控制器 250 的数据驱动控制信号 DCS 生成数据信号。数据驱动器 220 可将生成的数据信号顺序提供给数据线 D1—Dm。数据驱动电路 222 可将从外部源提供的数据转换为数据信号并将数据信号提供给数据线 D1—Dm。下面更详细地描述数据驱动电路 222。

【0047】定时控制器 250 可根据从外部源提供的同步信号生成数据驱动控制信号 DCS 和扫描驱动控制信号 SCS。从定时控制器 250 生成的数据驱动控制信号 DCS 和扫描驱动控制信号 SCS 可分别提供给数据驱动器 220 和扫描驱动器 210。定时控制器 250 可重排从外部源提供的数据并将重排的数据 DATA 提供给数据驱动器 220。

【0048】像素单元 230 可从外部源接收第一电源 ELVDD 和第二电源 ELVSS。第一电源 ELVDD 和第二电源 ELVSS 可提供给像素单元 230，并可分别提供给像素 240。接收第一电源 ELVDD 和第二电源 ELVSS 的像素 240 可显示相应于从数据驱动电路 222 提供的数据信号的图像。

【0049】图 4A 表示图 3 所示的示范数据驱动电路的电路方框图。为了讨论方便，假定数据驱动电路 222 包括“i”个通道来描述图 4A。

【0050】参照图 4A，数据驱动电路 222 可包括下列部分：移位寄存器单元 223，用于顺序提供采样信号；采样锁存单元 224，用于响应于采样信号顺序存储数据 DATA；保持锁存单元 225，用于暂时存储保存在采样锁存单元 224 中的数据并将所存储的数据提供给电平移动器 226；电平移动器 226，用于提升数据的电压电平；和数据信号发生器 227，用于产生对应于数据位值的数据信号。

【0051】移位寄存器单元 223 可从定时控制器 250 接收源移时钟 SSC (source shift clock) 和源启动脉冲 SSP (source start pulse)。接收源移时钟 SSC 和源启动脉冲 SSP 的移位寄存器单元 223 可顺序产生“i”个采样信号，同时使源启动脉冲 SSP 根据源移时钟 SSC 移位。移位寄存器单元 223 可包括“i”个移位寄存器 2231—223i。

【0052】采样锁存单元 224 可根据从移位寄存器 223 顺序提供的采样信号顺序存储数据。采样锁存单元 224 可包括用于存储“i”个数据的“i”个采样锁存器 2241—224i。采样锁存器 2241—224i 的每个大小可被设置以存储 k 位数

据。为了讨论方便，假定  $k$  位为 6 位来描述该示范采样锁存单元 224。

【0053】保持锁存单元 225 可响应于电源输出使能 SOE 信号接收并存储来自采样锁存单元 224 的数据。保持锁存单元 225 可将存储的数据提供给电平移动器 226。保持锁存单元 225 可包括“ $i$ ”个保持锁存器 2251—225 $i$ 。每个保持锁存器 2251—225 $i$  可配置用于存储  $k$  位数据。

【0054】电平移动器 226 可提升从保持锁存单元 225 提供的数据的电压电平。电平移动器 226 可将具有提升电压电平的数据提供给数据信号发生器 227。在这点上，数据驱动器 220 可接收具有低电压电平的数据并可通过使用电平移动器 226 将数据的电压电平提升至高电压电平。

【0055】在其它实施方式中，数据驱动器 220 可以不包括电平移动器 226。例如，将数据电压电平从低电平提升至高电平所必需的电路元件可以排列在数据驱动器 220 外部。因此，保持锁存单元 225 可直接连接于数据信号发生器 227。但是在这种排列中，制造成本会增加。

【0056】数据信号发生器 227 可生成对应于数据的位值（或灰度值）的数据信号。数据信号发生器 227 可将生成的数据信号提供给数据线 D1 至 D $i$ 。数据信号发生器 227 可从伽马电压单元 229 接收多个参考电压（ref）。数据信号发生器可利用接收的参考电压（ref）生成数据信号。下面将详细描述数据信号发生器 227。

【0057】伽马电压单元 229 可将多个参考电压（ref）提供给数据信号发生器 227。伽马电压单元 229 可位于数据驱动电路 222 的内部或外部。

【0058】参照图 4B，缓冲器单元 228 可连接在数据信号发生器 227 和数据线 D1—D $i$  之间。缓冲器单元 228 可将从数据信号发生器 227 提供的数据信号提供给数据线 D1—D $i$ 。

【0059】图 5 表示图 4A 和图 4B 所示的示范数据信号发生器的电路方框图。参照图 5，数据信号发生器 227 可包括对于每个通道的第一 DAC 300、第二 DAC 302 和解码器单元 304。

【0060】第一 DAC 300 可从伽马单元 229 接收多个参考电压（ref）。第一 DAC 300 可根据例如数据高位值从多个参考电压（ref）选择第一参考电压（ref1）和第二参考电压（ref2）。第一 DAC 300 可根据该实施方式从电平移动器 226 或直接从保持锁存单元 225 接收数据。

【0061】第一 DAC 300 可分别通过第一线 L1 和第二线 L2 将第一参考电压 (ref1) 和第二参考电压 (ref2) 提供给第二 DAC 302。也就是说, 第一 DAC 300 可根据高位值从多个参考电压 (ref) 提取两个参考电压。第一 DAC 300 可将提取的两个参考电压提供给第二 DAC 302 作为第一参考电压 (ref1) 和第二参考电压 (ref2)。为了讨论方便, 假定第一参考电压 (ref1) 被设为低于第二参考电压 (ref2)。

【0062】第二 DAC 302 可将第一参考电压 (ref1) 和第二参考电压 (ref2) 分割为多个电压。第二 DAC 302 可根据数据低位值将第一参考电压 (ref1)、第二参考电压 (ref2) 和分割电压中的任何一个提供给输出端 (out) 作为数据信号。

【0063】解码器单元 304 可根据数据低位值控制包括在第二 DAC 302 中的开关的接通或关断。换言之, 解码器单元 304 可控制开关的接通或关断, 以便第一线 L1 和第二线 L2 之间的电阻值可根据数据低位值被可变地控制。

【0064】图 6 表示按照本发明第一示范实施例的第二 DAC 的电路图。参照图 6, 第二 DAC 302 可包括第一组分压电阻 R11—R18, 第二组分压电阻 R21—R28, 第三组分压电阻 R31—R38, 第四组分压电阻 R41—R48, 第五组分压电阻 R51—R58, 它们都排列在第一线 L1 和第二线 L2 之间。同样, 第二 DAC 302 可包括开关排列。下面详细描述开关。

【0065】第一组分压电阻 R11—R18 可串联排列在第一线 L1 和第二线 L2 之间。第一组分压电阻 R11—R18 可分割第一参考电压 (ref1) 和第二参考电压 (ref2) 的电压。第一组分压电阻 R11—R18 的电阻值可以是相等的, 以便第一参考电压 (ref1) 和第二参考电压 (ref2) 被均匀地分割。

【0066】第一开关 SW1 可位于第一组分压电阻 R11—R18 和第一线 L1 之间。第一开关 SW1 可使第一组分压电阻 R11—R18 电连接于第一线 L1 并保持在接通状态。为了补偿第二开关 SW2、第三开关 SW3、第四开关 SW4 和第五开关 SW5 的接通电阻, 可设置第一开关 SW1, 这将在下文中描述。

【0067】第二组分压电阻 R21—R28 可平行于第一组分压电阻 R11—R18 排列, 并可位于第一线 L1 和第二线 L2 之间。第二组分压电阻 R21—R28 的电阻数量可等于第一组分压电阻 R11—R18 的电阻数量。第二开关 SW2 可位于第二组分压电阻 R21—R28 和第一线 L1 之间。

【0068】在示范操作期间，第一控制信号 CS1 可从解码器单元 304 提供，并且第二开关 SW2 可被接通。当第二开关 SW2 接通时，第二组分压电阻 R21—R28 可电连接于第一线 L1。如果第二组分压电阻 R21—R28 连接于第一线 L1，第一线 L1 和第二线 L2 之间的电阻值会变为低于如下情况的电阻值，即仅第一组分压电阻 R11—R18 电连接于第一线 L1 和第二线 L2 的情况。

【0069】第三组分压电阻 R31—R38 可平行于第二组分压电阻 R21—R28 排列，并可位于第一线 L1 和第二线 L2 之间。第三组分压电阻 R31—R38 的电阻数量可等于第一组分压电阻 R11—R18 的电阻数量。第三开关 SW3 位于第三组分压电阻 R31—R38 和第一线 L1 之间。

【0070】在示范操作期间，第二控制信号 CS2 可从解码器单元 304 提供，并且第三开关 SW3 可被接通。当第三开关 SW3 接通时，第三组分压电阻 R31—R38 可电连接于第一线 L1。如果第三组分压电阻 R31—R38 连接于第一线 L1，第一线 L1 和第二线 L2 之间的电阻值会变为甚至低于如下情况的电阻值，即第一组分压电阻 R11—R18 和第二组分压电阻 R21—R28 电连接于第一线 L1 的情况。

【0071】第四组分压电阻 R41—R48 可平行于第三组分压电阻 R31—R38 排列，并可位于第一线 L1 和第二线 L2 之间。第四组分压电阻 R41—R48 的电阻数量可等于第一组分压电阻 R11—R18 的电阻数量。第四开关 SW4 可位于第四组分压电阻 R41—R48 和第一线 L1 之间。

【0072】在示范操作期间，第三控制信号 CS3 可从解码器单元 304 提供，并且第四开关 SW4 可被接通。当第四开关 SW4 接通时，第四组分压电阻 R41—R48 可电连接于第一线 L1。如果第四组分压电阻 R41—R48 连接于第一线 L1，第一线 L1 和第二线 L2 之间的电阻值会变为甚至低于如下情况的电阻值，即第一组分压电阻 R11—R18、第二组分压电阻 R21—R28 和第三组分压电阻 R31—R38 电连接于第一线 L1 的情况。

【0073】第五组分压电阻 R51—R58 可平行于第四组分压电阻 R41—R48 排列，并可位于第一线 L1 和第二线 L2 之间。第五组分压电阻 R51—R58 的电阻数量可等于第一组分压电阻 R11—R18 的电阻数量。第五开关 SW5 可位于第五组分压电阻 R51—R58 和第一线 L1 之间。

【0074】在示范操作期间，第四控制信号 CS4 可从解码器单元 304 提供，

并且第五开关 SW5 可被接通。当第五开关 SW5 接通时，第五组分压电阻 R51—R58 可电连接于第一线 L1。如果第五组分压电阻 R51—R58 连接于第一线 L1，第一线 L1 和第二线 L2 之间的电阻值会变为甚至低于如下情况的电阻值，即第一组分压电阻 R11—R18、第二组分压电阻 R21—R28、第三组分压电阻 R31—R38 和第四组分压电阻 R41—R48 电连接于第一线 L1 的情况。

【0075】为了讨论方便，图 6 说明了四个分压电阻列 R21—R28、R31—R38、R41—R48、R51—R58，它们平行于第一组分压电阻 R11—R18；但是本发明不限于此。然而，一个或多个分压电阻列可平行于第一组分压电阻 R11—R18。

【0076】第二 DAC 302 可包括第一组开关 SW11—SW18、第二组开关 SW21—SW27、第三组开关 SW31—SW37、第四组开关 SW41—SW47 以及第五组开关 SW51—SW57。第一组开关 SW11—SW18 可排列在第一组分压电阻 R11—R18 的每个节点处。第一组开关 SW11—SW18 可将在第一组分压电阻 R11—R18 中分割的电压提供给输出端 (out)。

【0077】特别地，第 11 开关 SW11 可位于第一节点 N1 和输出端 (out) 之间并将第二参考电压 (ref2) 提供给输出端 (out)。第 12 开关 SW12 可位于第二节点 N2 和输出端 (out) 之间，并可将第二节点 N2 的电压提供给输出端 (out)。第 13 开关 SW13 可位于第三节点 N3 和输出端 (out) 之间，并可将第三节点 N3 的电压提供给输出端 (out)。第 14 开关 SW14 可位于第四节点 N4 和输出端 (out) 之间，并可将第四节点 N4 的电压提供给输出端 (out)。第 15 开关 SW15 可位于第五节点 N5 和输出端 (out) 之间，并可将第五节点 N5 的电压提供给输出端 (out)。第 16 开关 SW16 可位于第六节点 N6 和输出端 (out) 之间，并可将第六节点 N6 的电压提供给输出端 (out)。第 17 开关 SW17 可位于第七节点 N7 和输出端 (out) 之间，并可将第七节点 N7 的电压提供给输出端 (out)。第 18 开关 SW18 可位于第八节点 N8 和输出端 (out) 之间，并可将第一参考电压 (ref1) 提供给输出端 (out)。

【0078】解码器单元 304 可根据数据低位控制第一组开关 SW11—SW18 的接通和关断。换言之，解码器单元 304 可根据数据低位允许第一组开关 SW11—SW18 中的任何一个接通，并且接通的开关可将预定电压值提供给输出端 (out)。提供给输出端 (out) 的电压值可提供给像素 240 作为数据信号。在另一实施方式中，数据信号可通过缓冲器单元 228 提供给像素 240。

【0079】第二组开关 SW21—SW27 可排列在第一组分压电阻 R11—R18 的节点和第二组分压电阻 R21—R28 的相应的节点之间。响应于从解码器单元 304 提供的第一控制信号 CS1，第二组开关 SW21—SW27 可与第二开关 SW2 同时接通。第一组分压电阻 R11—R18 的节点和第二组分压电阻 R21—R28 的相应的节点可通过第二组开关 SW21—SW27 的各个开关电连接。

【0080】第三组开关 SW31—SW37 可排列在第二组分压电阻 R21—R28 的节点和第三组分压电阻 R31—R38 的相应的节点之间。响应于从解码器单元 304 提供的第二控制信号 CS2，第三组开关 SW31—SW37 可与第三开关 SW3 同时接通。第二组分压电阻 R21—R28 的节点和第三组分压电阻 R31—R38 的相应的节点可通过第三组开关 SW31—SW37 的各个开关电连接。

【0081】第四组开关 SW41—SW47 可排列在第三组分压电阻 R31—R38 的节点和第四组分压电阻 R41—R48 的相应节点之间。响应于从解码器单元 304 提供的第三控制信号 CS3，第四组开关 SW41—SW47 可与第四开关 SW4 同时接通。第三组分压电阻 R31—R38 的节点和第四组分压电阻 R41—R48 的相应节点可通过第四组开关 SW41—SW47 的各个开关电连接。

【0082】第五组开关 SW51—SW57 可排列在第四组分压电阻 R41—R48 的节点和第五组分压电阻 R51—R58 的相应节点之间。响应于从解码器单元 304 提供的第四控制信号 CS4，第五组开关 SW51—SW57 可与第五开关 SW5 同时接通。第四组分压电阻 R41—R48 的节点和第五组分压电阻 R51—R58 的相应节点可通过第五组开关 SW51—SW57 的各个开关电连接。

【0083】下面参照图 6 和表 1 详细描述按照本发明实施例的第二 DAC 302 的操作。

表 1

数据			开关											
D2	D1	D0	SW11	SW12	SW13	SW14	SW15	SW16	SW17	SW18	SW2	SW3	SW4	SW5
0	0	0	开	关	关	关	关	关	关	关	关	关	关	关
0	0	1	关	开	关	关	关	关	关	关	开	关	关	关
0	1	0	关	关	开	关	关	关	关	关	开	开	关	关
0	1	1	关	关	关	开	关	关	关	关	开	开	开	关
1	0	0	关	关	关	关	开	关	关	关	开	开	开	开
1	0	1	关	关	关	关	关	开	关	关	开	开	开	关
1	1	0	关	关	关	关	关	关	开	关	开	开	关	关
1	1	1	关	关	关	关	关	关	关	关	开	开	关	关

【0084】表 1 说明由解码器单元 304 控制的开关的开状态或关状态的图表。为了讨论方便，数据低位的数目是 3。但是，应当理解也可使用其他数目的低位。

【0085】当输入低 3 位“000”时，解码器单元 304 可接通第 11 开关 SW11。第二参考电压 (ref2) 可提供给第一节点 N1 并经过第 11 开关 SW11 输出至输出端 (out)。然后第二参考电压 (ref2) 可提供给像素 240 作为数据信号。当第二参考电压 (ref2) 提供给输出端 (out) 时，仅第一组分压电阻 R11—R18 连接在第一线 L1 和第二线 L2 之间。这样，高阻抗可设定在第一线 L1 和第二线 L2 之间。也就是说，当输出第二参考电压 (ref2) 时，第一线 L1 和第二线 L2 之间的电阻值被设为高，由于恒定电流的值可为低且阻抗可为高，从而使避免电压降的产生成为可能。

【0086】当输入低 3 位“100”时（例如输出中间灰度电压），解码器单元 304 可接通第二开关 SW2、第三开关 SW3、第四开关 SW4、第五开关 SW5 以及第 15 开关 SW15。

【0087】如果第二开关 SW2、第三开关 SW3、第四开关 SW4 以及第五开关 SW5 被接通，则第二组分压电阻 R21—R28、第三组分压电阻 R31—R38、第四组分压电阻 R41—R48 以及第五组分压电阻 R51—R58 可并行连接于第一

组分压电阻 R11—R18。这样，当第二组分压电阻 R21—R28、第三组分压电阻 R31—R38、第四组分压电阻 R41—R48 以及第五组分压电阻 R51—R58 并行连接于第一组分压电阻 R11—R18 时，第一线 L1 和第二线 L2 之间的电阻值被设为甚至低于在输入低 3 位“000”并输出第二参考电压（ref2）时的电阻值。

**【0088】**具体来说，当解码器 304 将第二控制信号 CS1 提供给第二开关 SW2 时，第二组开关 SW21—SW27 可同时接通。类似地，当解码器单元 304 将第二控制信号 CS2、第三控制信号 CS3 以及第四控制信号 CS4 分别提供给第三开关 SW3、第四开关 SW4 和第五开关 SW5 时，第三组开关 SW31—SW37、第四组开关 SW41—SW47 以及第五组开关 SW51—SW57 被同时接通。这样，相应的第一组至第五组分压电阻 R11—R18、R21—R28、R31—R38、R41—R48 以及 R51—R58 之间的节点可被电连接。

**【0089】**此外，如果第 15 开关 SW15 被接通，提供给第五节点 N5 的电压可提供给输出端（out）作为数据信号。也就是说，当输入低 3 位“100”时，中间灰度电压可提供给输出端（out）。因此，第一线 L1 和第二线 L2 之间的电阻值可被设定为甚至低于输出第二参考电压（ref2）时的电阻值。因此，通过降低第一线 L1 和第二线 L2 之间的电阻，当输出中间灰度电压作为数据信号时，像素 240 的充电速度可被提高。

**【0090】**当对应于在“000”至“100”之间输入“001”、“010”和“011”表示灰度电压时，第一线 L1 和第二线 L2 之间的电阻值可被相应地按顺序设定为较更低。这样，通过将第一线 L1 和第二线 L2 之间的电阻从第二参考电压（ref2）至中间灰度电压相应地按顺序设定为更低值，灰度电压可提供给输出端（out）。

**【0091】**更特别地，当“001”作为低 3 位被输入时，第一组分压电阻 R11—R18 和第二组分压电阻 R21—R28 可被并联连接，且电阻值会低于输入“000”时的电阻值。当“010”作为低 3 位被输入时，第一组分压电阻 R11—R18、第二组分压电阻 R21—R28 以及第三组分压电阻 R31—R38 可被并联连接，且电阻值会甚至低于输入“001”时的电阻值。此外，当“011”作为低 3 位被输入时，第一组分压电阻 R11—R18、第二组分压电阻 R21—R28、第三组分压电阻 R31—R38 以及第四组分压电阻 R41—R48 可被并联连接，且电阻值可甚至低于输入“010”时的电阻值。

【0092】以同样的方式，通过将第一线 L1 和第二线 L2 之间的电阻顺序设定为较低的值，即从第一参考电压 (ref1) 至中间灰度电压，解码器单元 304 经由第二 DAC 304 提供灰度电压。

【0093】也就是说，与上面所述的顺序类似，当“111”作为低 3 位被输入时，第一组分压电阻 R11—R18 和第二组分压电阻 R21—R28 可被并联连接。当“110”作为低 3 位被输入时，第一组分压电阻 R11—R18、第二组分压电阻 R21—R28 以及第三组分压电阻 R31—R38 可被并联连接，且电阻值会低于输入“111”时的电阻值。此外，当“101”作为低 3 位被输入时，第一组分压电阻 R11—R18、第二组分压电阻 R21—R28、第三组分压电阻 R31—R38 以及第四组分压电阻 R41—R48 可被并联连接，且电阻值会低于输入“110”时的电阻值。

【0094】图 7 表示按照本发明第二示范实施例的第二 DAC 的电路图。在以下描述中，包括在第二 DAC 302' 中的元件的详细描述中、与图 6 所述的内容相同的部分不再重复。

【0095】参照图 7，第一开关 SW1 可位于第一组分压电阻 R11—R18 和第二线 L2 之间。第二开关 SW2 可位于第二组分压电阻 R21—R28 和第二线 L2 之间。第三开关 SW3 可位于第三组分压电阻 R31—R38 和第二线 L2 之间。第四开关 SW4 可位于第四组分压电阻 R41—R48 和第二线 L2 之间。第五开关可位于第五组分压电阻 R51—R58 和第二线 L2 之间。

【0096】尽管第一开关 SW1 至第五开关 SW5 的位置可以改变，但其中驱动过程可等同于本发明第一实施例的驱动过程，如图 6 所示。因此，驱动过程的详细描述不再重复。

【0097】如上所述，当输出第一参考电压和第二参考电压时，按照本发明的数据驱动器、有机发光显示器及其驱动方法可将第一线和第二线之间的电阻值设为高。另外，当输出介于第一参考电压和第二参考电压之间的中间灰度电压时，第一线和第二线之间的电阻值可为低。这样，本发明可使中间灰度电压在短的时间周期内对像素充电，以便增强驱动性能。此外，当要渐增输出的灰度电压从第一参考电压至中间灰度电压不同时，第一线和第二线之间的电阻值可被相应地设为更低，这可使数据信号产生而没有电压降。此外，当要渐增输出的灰度电压从第二参考电压至中间灰度电压不同时，第一线和第二线之间的

电阻值可被相应地设为更低，这可使数据信号产生而没有电压降。

**【0098】**这里已经揭示了本发明的示范实施例，尽管使用了特别的术语，但是它们被使用并仅按一般性和描述性地解释，而不是为了限制。因此，本领域技术人员可以理解，可以在形式上和细节上进行各种修改而不会偏离所附权利要求提出的本发明的精神和范围。

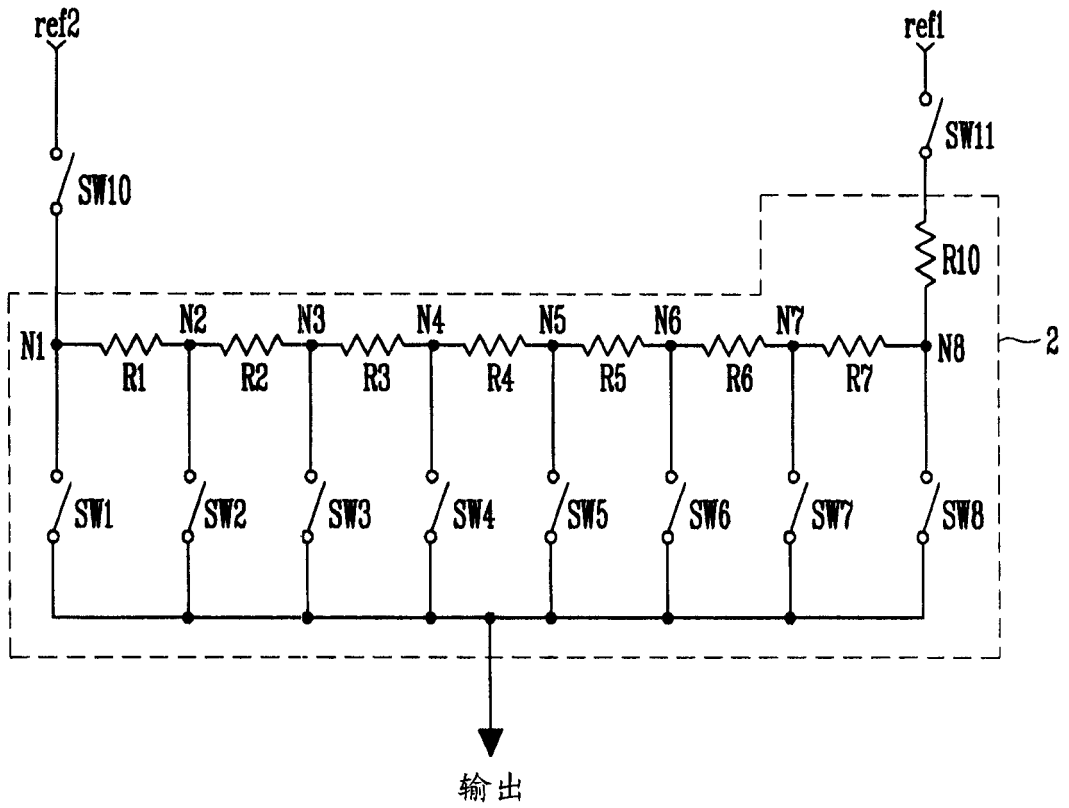


图 1  
(相关技术)

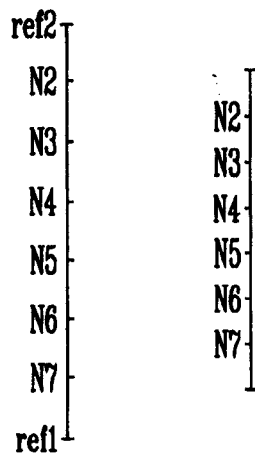


图 2  
(相关技术)

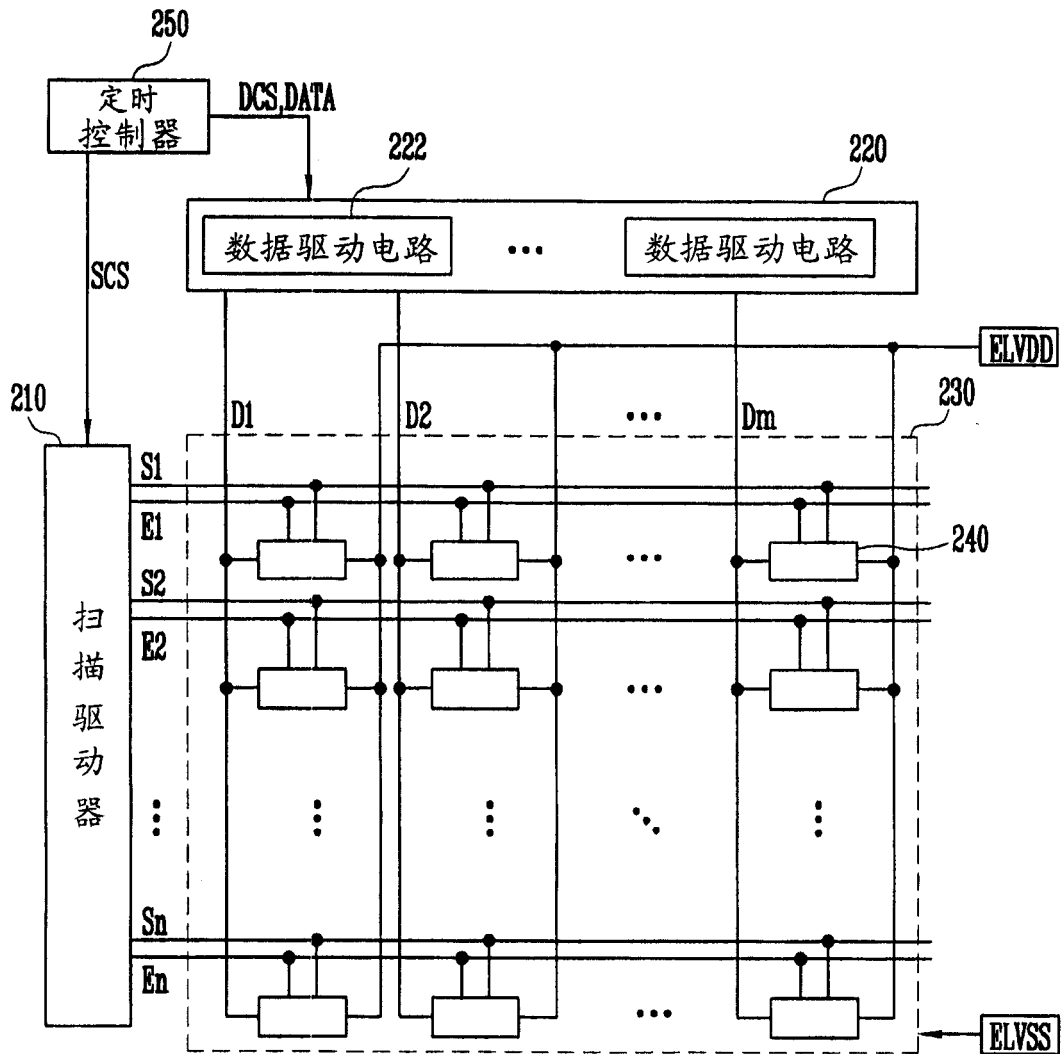


图 3

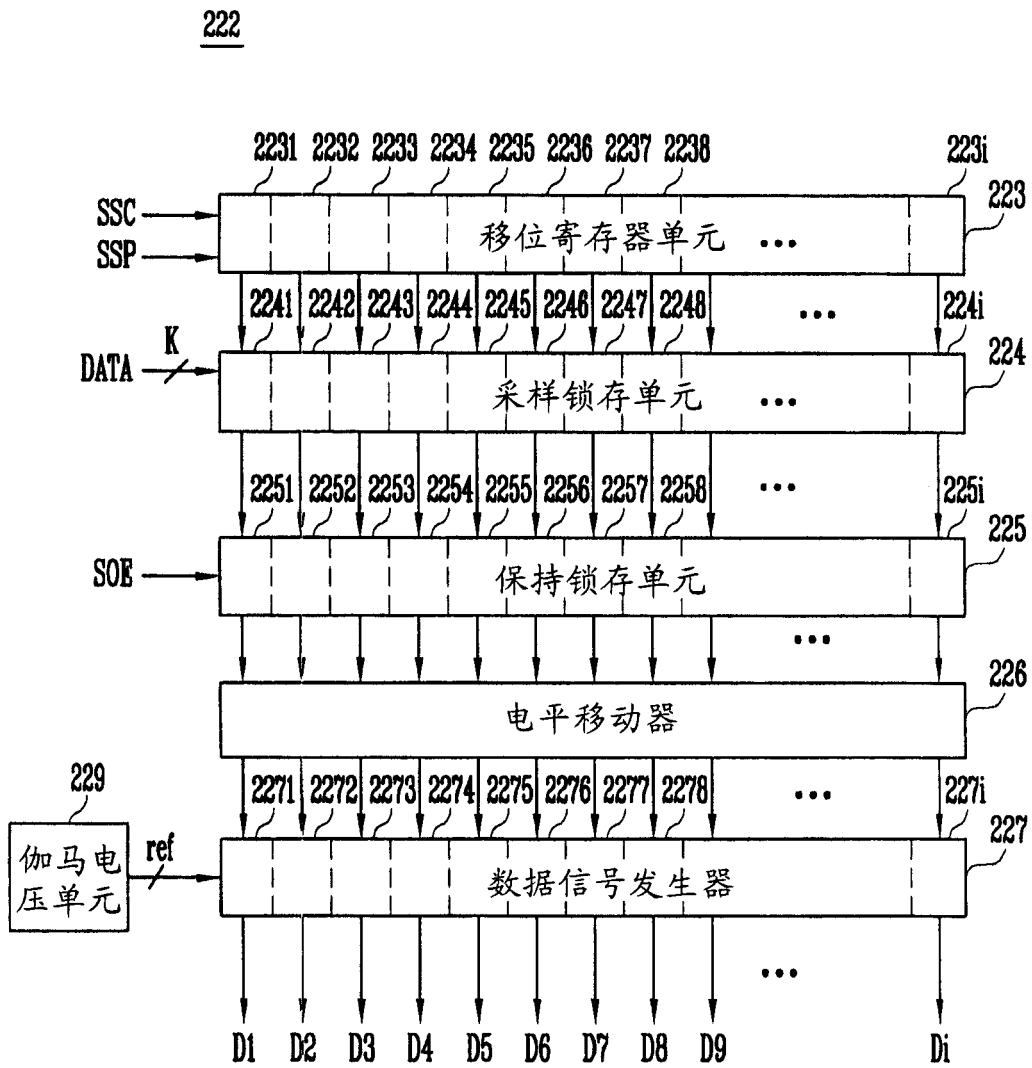


图 4A

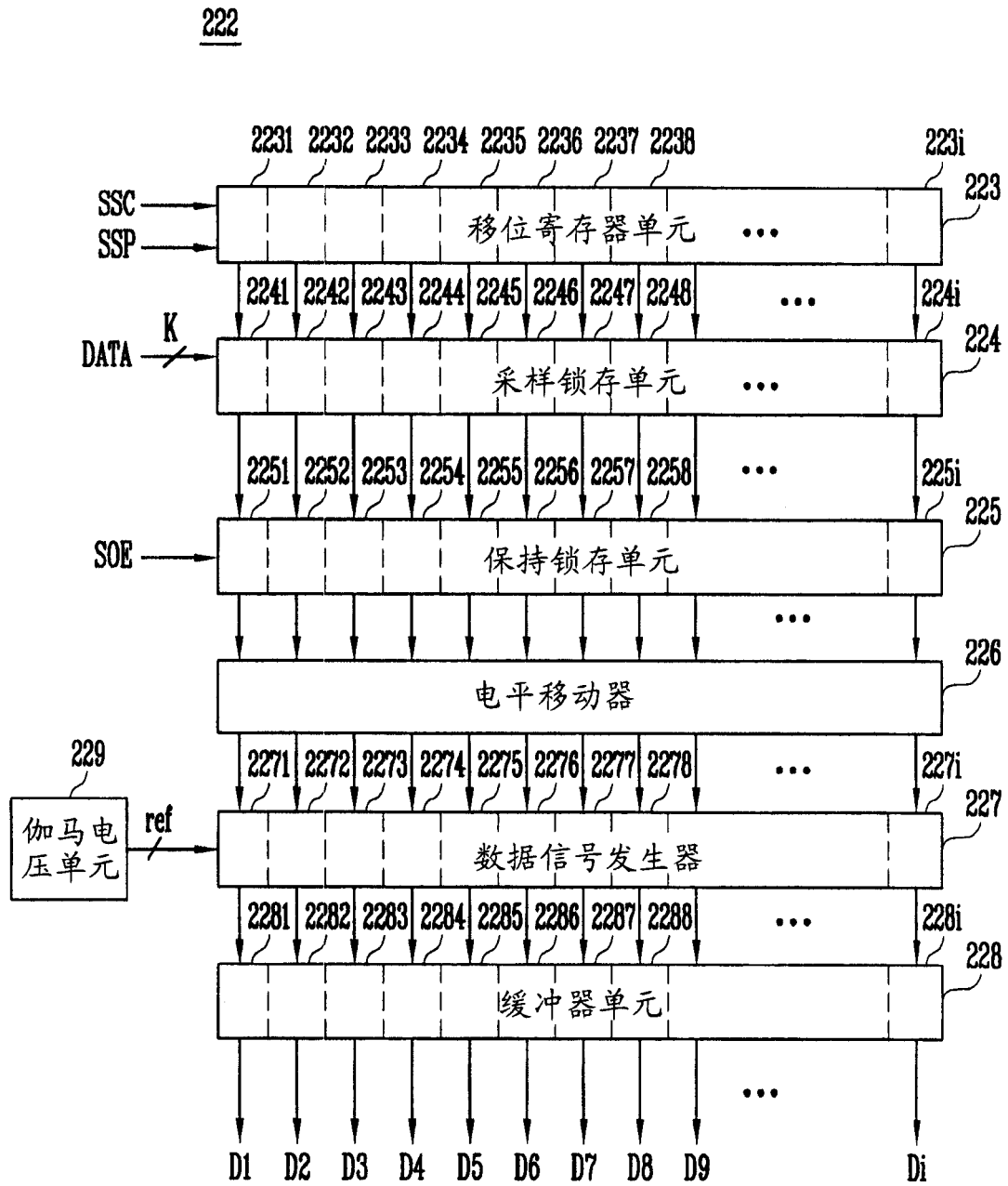


图 4B

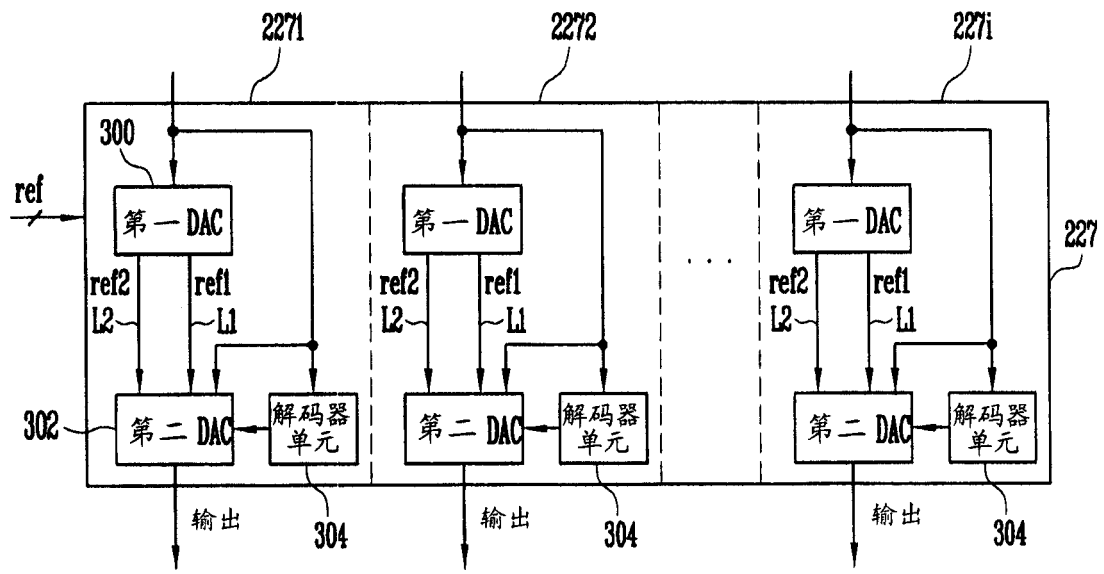


图 5

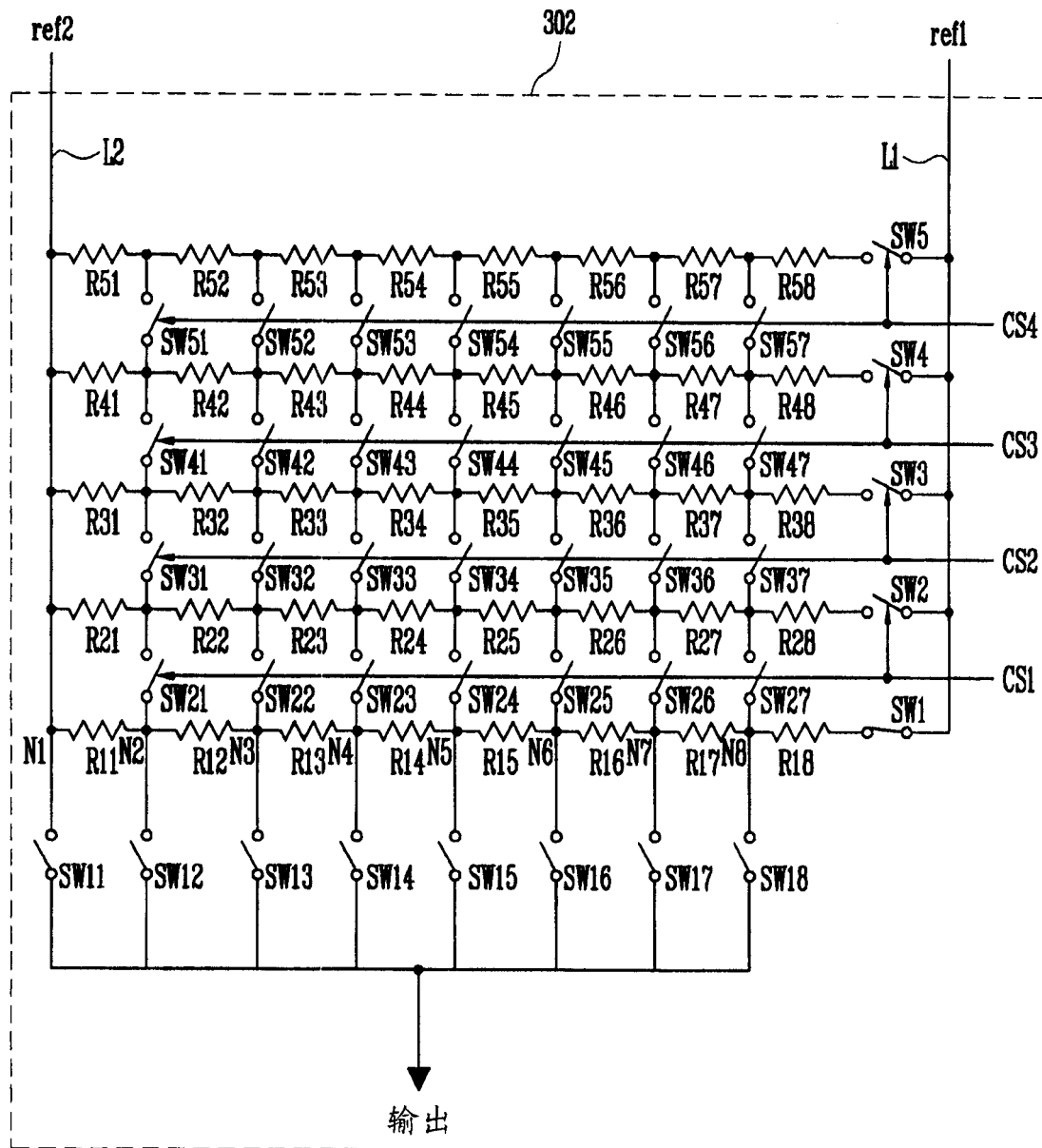


图 6

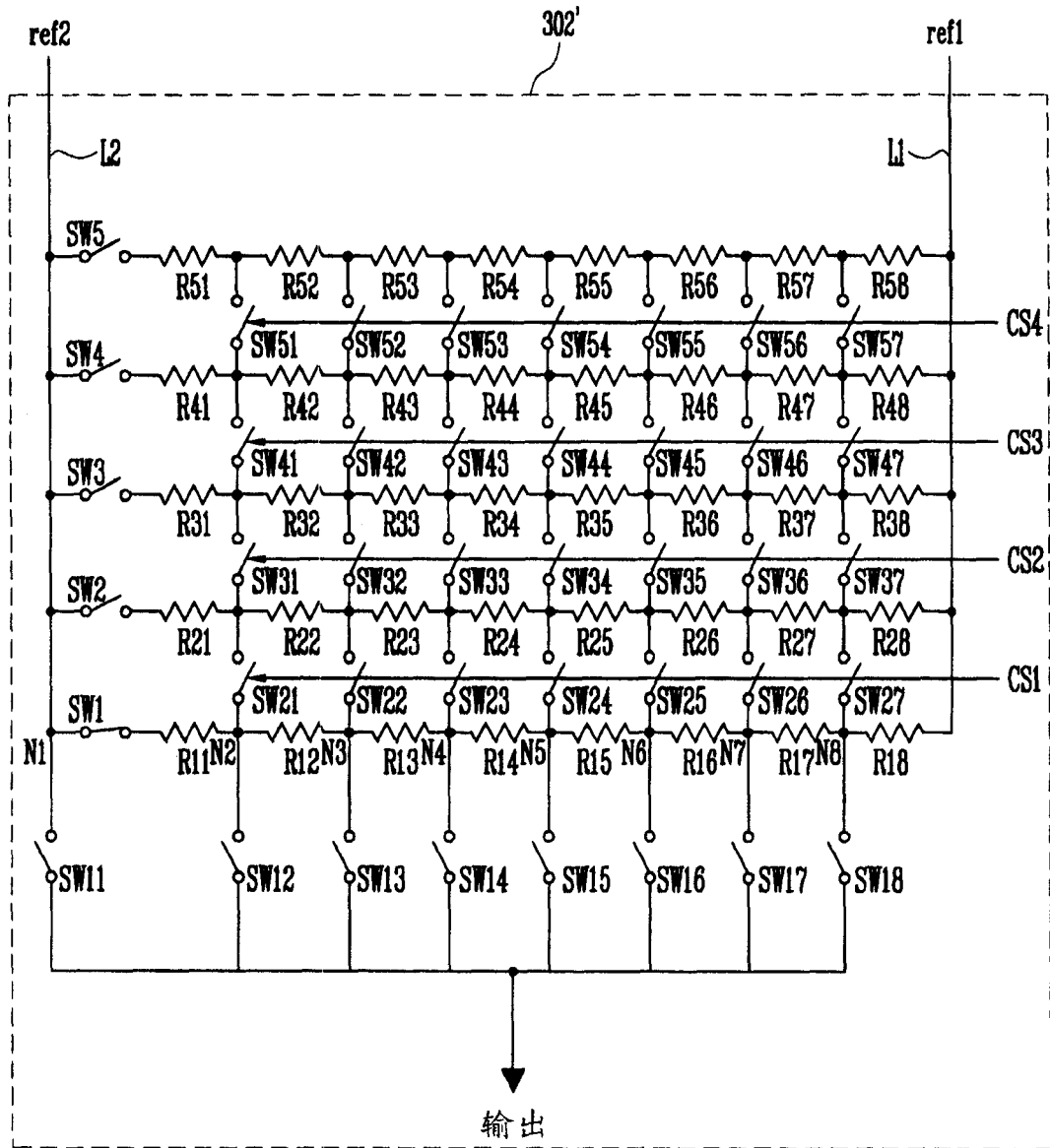


图 7

专利名称(译)	数据驱动器、有机发光显示器及其驱动方法		
公开(公告)号	<a href="#">CN1987969A</a>	公开(公告)日	2007-06-27
申请号	CN200610064131.1	申请日	2006-12-20
[标]申请(专利权)人(译)	三星斯笛爱股份有限公司		
申请(专利权)人(译)	三星SDI株式会社		
当前申请(专利权)人(译)	三星SDI株式会社		
[标]发明人	崔相武		
发明人	崔相武		
IPC分类号	G09G3/30 G09G3/32 G09G3/20 H05B33/08 H05B33/14 H05B37/02 H01L27/32 H01L51/50 G09F9/33		
CPC分类号	H03M1/765 H03M1/68 G09G3/3208 G09G2320/0252 G09G2310/027 G09G2330/021 G09G3/2011 G09G2320/0223		
优先权	1020050127233 2005-12-21 KR		
其他公开文献	CN100514416C		
外部链接	<a href="#">Espacenet</a>	<a href="#">SIPO</a>	

摘要(译)

一种数据驱动器，包括第一数模转换器，配置用于根据数据高位选择第一和第二参考电压，并将第一和第二参考电压分别提供给第一线和第二线；第二数模转换器，具有第一线和第二线，用于分别接收第一和第二参考电压，第一线和第二线之间的第一组分压电阻，用于产生多个灰度电压，第一线和第二线之间的分压电阻单元，以及至少一个开关，位于分压电阻单元与第一线和第二线中的一个之间，数据驱动器还包括解码器单元，配置用于根据数据低位控制至少一个开关的开状态和关状态。

