



(12) 发明专利

(10) 授权公告号 CN 101667392 B

(45) 授权公告日 2013. 02. 13

(21) 申请号 200910173046. 2

(22) 申请日 2009. 09. 04

(30) 优先权数据

226759/08 2008. 09. 04 JP

(73) 专利权人 索尼株式会社

地址 日本东京都

(72) 发明人 伴田智壮 种田贵之 内野胜秀

(74) 专利代理机构 北京市柳沈律师事务所

11105

代理人 黄小临

(51) Int. Cl.

G09G 3/32(2006. 01)

H01L 23/528(2006. 01)

(56) 对比文件

CN 1577449 A, 2005. 02. 09, 全文.

JP 2006215224 A, 2006. 08. 17, 全文.

JP 6045576 A, 1994. 02. 18, 全文.

审查员 陈君竹

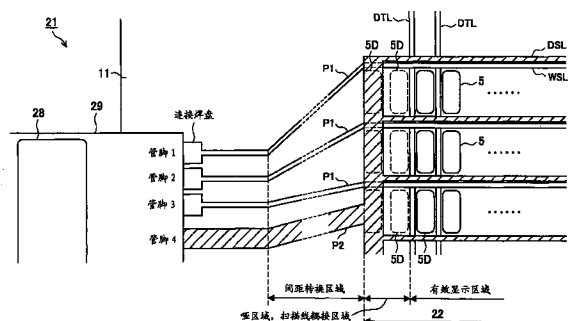
权利要求书 2 页 说明书 14 页 附图 23 页

(54) 发明名称

图像显示装置

(57) 摘要

本发明提供了一种包括有机 EL 元件的有源矩阵图像显示装置, 相比于相关技术, 能够有效地在绝缘衬底上布置布线样式。本发明提供了在显示单元的最外围处布置的哑区域作为扫描线耦接区域或间距转换区域。电源扫描线由奇数线的像素电路和随后的偶数线的像素电路共用。



1. 一种图像显示装置,其中
通过将像素电路以矩阵形式布置在绝缘衬底上来形成显示单元,
通过在所述绝缘衬底上形成的布线样式,将用于在所述绝缘衬底上安装的信号线和扫描线的集成电路连接到所述显示单元的信号线和扫描线,
用于扫描线的集成电路将扫描线的驱动信号输出到其中通过多条线来对所述显示单元分组的每个单元的布线样式,在间距转换区域中将所述布线样式的间距从集成电路的端子的间距转换为相应单元的间距,然后在扫描线耦接区域中将所述间距转换区域的一个布线样式连接到相应单元的多条扫描线,以及
显示单元在最外围形成被布置有哑像素电路的哑区域,所有或部分扫描线耦接区域被布置在所述哑区域中。
2. 根据权利要求 1 所述的图像显示装置,其中
所述像素电路至少包括,
发光元件,
驱动晶体管,用于通过对应于栅极-源极电压的驱动电流来驱动连接到源极的所述发光元件,
保持电容,用于保持所述栅极-源极电压,以及
写晶体管,用于通过所述信号线的电压来设置所述保持电容的端子电压,
交替地重复用于使所述发光元件发光的发光时段和用于停止所述发光元件的发光并设置在随后的发光时段中所述发光元件的发光亮度的非发光时段,以及
每个单元的扫描线的驱动信号是所述驱动晶体管的电源驱动信号。
3. 根据权利要求 2 所述的图像显示装置,其中,通过经由所述信号线设置所述保持电容的端子间电压,所述像素电路开始所述发光时段和所述非发光时段。
4. 根据权利要求 3 所述的图像显示装置,其中,所述像素电路,
在所述非发光时段中,将所述保持电容的端子间电压设置为大于或等于所述驱动晶体管的阈值电压的电压,并且通过经由所述驱动晶体管的所述保持电容的端子间电压的放电来将所述保持电容的端子间电压设置为对应于所述驱动晶体管的阈值电压的电压,以及
将所述保持电容的端子电压设置为所述信号线的电压,并且设置在随后的发光时段中所述发光元件的发光亮度。
5. 根据权利要求 4 所述的图像显示装置,其中,所述像素电路通过设置所述驱动晶体管的电源驱动信号来设置所述驱动晶体管的源极电压,并且经由信号线来设置所述保持电容的端子电压以将所述保持电容的端子间电压设置为大于或等于所述驱动晶体管的阈值电压的电压。
6. 根据权利要求 5 所述的图像显示装置,其中
所述单元的线的数量是偶数,以及
所述显示单元使所述电源驱动信号的扫描线被奇数线的像素电路和随后的偶数线的像素电路共用。
7. 根据权利要求 6 所述的图像显示装置,其中
所述奇数线的像素电路和所述偶数线的像素电路对称于所述电源驱动信号的扫描线而形成。

8. 一种图像显示装置,其中

通过将像素电路以矩阵形式布置在绝缘衬底上来形成显示单元,

通过在所述绝缘衬底上形成的布线样式,将用于在所述绝缘衬底上安装的信号线和扫描线的集成电路连接到所述显示单元的信号线和扫描线,

在间距转换区域中,用于信号线或扫描线的集成电路将所述布线样式的间距从集成电路的端子的间距转换为相应的信号线或扫描线的间距,并将其连接到所述信号线或扫描线,以及

所述显示单元在最外围布置被布置有哑像素电路的哑区域,所有或部分间距转换区域被布置在所述哑区域中。

9. 根据权利要求 8 所述的图像显示装置,其中

所述像素电路至少包括,

发光元件,

驱动晶体管,用于通过对应于栅极-源极电压的驱动电流来驱动连接到源极的所述发光元件,

保持电容,用于保持所述栅极-源极电压,以及

写晶体管,用于通过所述信号线的电压来设置所述保持电容的端子电压,

交替地重复用于使所述发光元件发光的发光时段和用于停止所述发光元件的发光并设置在随后的发光时段中所述发光元件的发光亮度的非发光时段,以及

所述像素电路,

在非发光时段中,将所述保持电容的端子间电压设置为大于或等于所述驱动晶体管的阈值电压的电压,并且通过经由所述驱动晶体管的所述保持电容的端子间电压的放电来将所述保持电容的端子间电压设置为对应于所述驱动晶体管的阈值电压的电压,以及

将所述保持电容的端子电压设置为信号线的电压,并且设置在随后的发光时段中所述发光元件的发光亮度。

10. 根据权利要求 9 所述的图像显示装置,其中,所述像素电路通过设置所述驱动晶体管的电源驱动信号来设置所述驱动晶体管的源极电压,并且经由信号线来设置所述保持电容的端子电压以将所述保持电容的端子间电压设置为大于或等于所述驱动晶体管的阈值电压的电压。

图像显示装置

技术领域

[0001] 本发明涉及一种图像显示装置,且能够被用于包括例如有机 EL(电致发光)元件的有源矩阵图像显示装置。相比于相关技术,本发明通过将显示单元的最外围布置的哑区域(dummy region)作为扫描线耦接区域或间距(pitch)转换区域,或者通过使电源扫描线被奇数线的像素电路和偶数线的像素电路共用,使得能够有效地布置在绝缘衬底(insulating substrate)上的布线样式(wiring pattern)。

背景技术

[0002] 近年来,使用有机 EL 元件的有源矩阵图像显示装置的发展正在进行。使用有机 EL 元件的图像显示装置是利用通过施加电场而发光的有机薄膜的发光现象的图像显示装置。以小于或等于 10[V] 的施加电压能够驱动有机 EL 元件。因此,这种类型的图像显示装置能够减少功耗。有机 EL 元件是自发光元件。因此,这种类型的图像显示装置可以不包括背光设备,因而能够具有更轻的重量并且可以很薄。有机 EL 元件具有响应速度快或响应速度是大约几 μ 秒的特性。因此,这种类型的图像显示装置具有仅仅当显示运动图像时才生成余像(residual image)的特性。

[0003] 具体地,使用有机 EL 元件的有源矩阵图像显示装置以矩阵形式布置包括有机 EL 元件和用于驱动有机 EL 元件的驱动电路的像素电路来形成显示单元。这种类型的图像显示装置,利用布置在显示单元中的信号线和扫描线,通过布置在显示单元周边的信号线驱动电路和扫描线驱动电路,来驱动每个像素电路以显示期望的图像。

[0004] 关于使用有机 EL 元件的图像显示装置,日本专利申请特开 No. 2007-310311 公开了使用两个晶体管来配置像素电路的方法。因此,能够根据在日本专利申请特开 No. 2007-310311 中公开的方法来简化配置。日本专利申请特开 No. 2007-310311 还公开了校正用于驱动有机 EL 元件的驱动晶体管的阈值电压的变化和迁移率的变化配置。因此,根据在日本专利申请特开 No. 2007-310311 中公开的配置,能够防止由驱动晶体管的阈值的变化和迁移率的变化引起的图像质量的下降。

[0005] 图 14 是示出在日本专利申请特开 No. 2007-310311 中公开的图像显示装置的框图。图像显示装置 1 使得在玻璃等的绝缘衬底上形成显示单元 2。图像显示装置 1 使得在显示单元 2 的周边形成信号线驱动电路 3 和扫描线驱动电路 4。

[0006] 通过以矩阵形式布置像素电路 5 来形成显示单元 2,其中布置在像素电路 5 中的有机 EL 元件形成像素(PIX)6。在用于彩色图像的图像显示装置中,一个像素由红色、绿色和蓝色的多个子像素构成,因此在用于彩色图像的图像显示装置的情况下,通过将分别配置红色、绿色和蓝色的子像素的用于红色、绿色和蓝色的像素电路 5 进行顺序地布置,来配置显示单元 2。

[0007] 信号线驱动电路 3 将用于信号线的驱动信号 Ssig 输出到布置在显示单元 2 中的信号线 DTL。更具体地,信号线驱动电路 3 顺序锁存以光栅扫描顺序输入的图像数据 D1,并将图像数据 D1 分配到信号线 DTL,然后在数据扫描电路 3A 中执行数模转换处理。信号线驱

动电路 3 处理数模转换结果,并且生成驱动信号 Ssig。图像显示装置因此以所谓的逐行方式 (line sequential manner) 来设置每个像素电路 5 的色调。

[0008] 扫描线驱动电路 4 将写信号 WS 和驱动信号 S 分别输出到布置在显示单元 2 中的用于写信号的扫描线 WSL 和用于电源的扫描线 DSL。写信号 WS 是用于布置在每个像素电路 5 中的写晶体管的导通 / 截止控制的信号。驱动信号 DS 是用于控制布置在每个像素电路 5 中的驱动晶体管的漏极电压的信号。扫描线驱动电路 4 通过时钟 CK 来处理预定的采样脉冲 SP,并且在写扫描电路 (WSCN) 4A 和驱动扫描电路 (DSCN) 4B 中生成写信号 WS 和驱动信号 DS。

[0009] 图 15 是详细示出像素电路 5 的配置的连接图。像素电路 5 将有机 EL 元件 8 的阴极设置为预定的负侧电压,其中在图 15 的例子中这种负侧电压设置为地线的电压。像素电路 5 将有机 EL 元件 8 的阳极连接到驱动晶体管 Tr2 的源极。驱动晶体管 Tr2 是包括 TFT 的 N 沟道晶体管。像素电路 5 将驱动晶体管 Tr2 的漏极连接到电源扫描线 DSL,且从扫描线驱动电路 4 提供电源驱动信号 DS 给扫描线 DSL。像素电路 5 然后使用源极跟随器 (source-follower) 电路配置的驱动晶体管 Tr2 来电流驱动有机 EL 元件 8。

[0010] 像素电路 5 将保持电容 Cs 布置在驱动晶体管 Tr2 的栅极和源极之间,并且通过写信号 WS 将保持电容 Cs 的栅极侧电压设置为驱动信号 Ssig 的电压。因此,像素电路 5 通过对应于驱动信号 Ssig 的栅极 - 源极电压 Vgs,使用驱动晶体管 Tr2 来电流驱动有机 EL 元件 8。在图 15 中,电容 Ce1 是有机 EL 元件 8 的杂散电容 (stray capacitance)。在如下的描述中,电容 Ce1 相比于保持电容 Cs 具有足够大的电容,而驱动晶体管 Tr2 的栅极节点的寄生电容相比于保持电容 Cs 来说是足够小的。

[0011] 换句话说,像素电路 5 通过由写信号 WS 导通 / 截止操作的写晶体管 Tr1 将驱动晶体管 Tr2 的栅极连接到信号线 DTL。写晶体管 Tr1 是包括 TFT 的 N 沟道晶体管。信号线驱动电路 3 在预定的时刻切换色调设置电压 Vsig 和阈值电压校正固定电压 Vofs,并且输出驱动信号 Ssig。阈值电压校正固定电压 Vofs 是用于校正驱动晶体管 Tr2 的阈值电压的变化的固定电压。色调设置电压 Vsig 是指令有机 EL 元件 8 的发光亮度的电压,并且是通过将阈值电压校正固定电压 Vofs 与色调电压 Vin 相加而获得的电压。色调电压 Vin 是对应于有机 EL 元件 8 的发光亮度的电压。通过对被分配给每个信号线 DTL 的图像数据 D1 执行数模转换处理来为每个信号线 DTL 生成色调电压 Vin。

[0012] 如图 16 所示,像素电路 5 在使有机 EL 元件 8 发光的发光时段期间,通过写信号 WS 将写晶体管 Tr1 设置为截止状态 (图 16A)。像素电路 5 在发光时段期间通过电源驱动信号 DS 将电源电压 Vcc 提供到驱动晶体管 Tr2 (图 16B)。因此,像素电路 5 在发光时段期间使用对应于驱动晶体管 Tr2 的栅极 - 源极电压 Vgs (图 16D 和 16E) 或者保持电容 Cs 的端子间 (inter-terminal) 电压的驱动电流 Ids 来使有机 EL 元件 8 发光。

[0013] 在像素电路 5 中,当发光时段结束时,在时间点 t0 处,电源驱动信号 DS 减小到预定的固定电压 Vss (图 16B)。固定电压 Vss 是使驱动晶体管 Tr2 的漏极用作源极的足够低的电压,并且是低于有机 EL 元件 8 的阴极电压的电压。

[0014] 如图 18 所示,在像素电路 5 中,保持电容 Cs 的有机 EL 元件 8 侧端的累积电荷通过驱动晶体管 Tr2 向外流到扫描线。所以,在像素电路 5 中,驱动晶体管 Tr2 的源极电压 Vs 基本上减小到电压 Vss (图 16E),并且有机 EL 元件 8 停止发光。而且,在像素电路 5 中,结

合源极电压 V_s 的降低,驱动晶体管 Tr_2 的栅极电压 V_g 也减低(图 16D)。

[0015] 像素电路 5 在之后预定的时间点 t_1 处通过写信号 WS 将写晶体管 Tr_1 切换到导通状态(图 16A),并且将驱动晶体管 Tr_2 的栅极电压 V_g 设置为被设置给信号线 DTL 的阈值电压校正固定电压 V_{ofs} (图 16C 和 16D)。如图 19 所示,像素电路 5 将驱动晶体管 Tr_2 的栅极-源极电压 V_{gs} 基本上设置为电压 $V_{ofs}-V_{ss}$ 。通过设置电压 V_{ofs} 、 V_{ss} ,像素电路 5 将电压 $V_{ofs}-V_{ss}$ 设置为大于驱动晶体管 Tr_2 的阈值电压 V_{th} 的电压。

[0016] 之后,在像素电路 5 中,驱动晶体管 Tr_2 的漏极电压在时间点 t_2 处通过驱动信号 DS 减小到电源电压 V_{cc} (图 16B)。如图 20 所示,在像素电路 5 中,充电电流 I_{ds} 通过驱动晶体管 Tr_2 从电源 V_{cc} 流入保持电容 C_s 的有机 EL 元件 8 侧端。所以,在像素电路 5 中,在保持电容 C_s 的有机 EL 元件 8 侧端上的电压 V_s 逐渐升高。在这种情况下,在像素电路 5 中,通过驱动晶体管 Tr_2 流入到有机 EL 元件 8 的电流 I_{ds} 仅仅用来对有机 EL 元件 8 的电容 C_{e1} 和保持电容 C_s 充电,所以,在没有使有机 EL 元件 8 发光的情况下仅仅升高了驱动晶体管 Tr_2 的源极电压 V_s 。

[0017] 在像素电路 5 中,当保持电容 C_s 的端子间电压变成驱动晶体管 Tr_2 的阈值电压 V_{th} 时,充电电压 I_{ds} 通过驱动晶体管 Tr_2 的流入停止。因此,在这种情况下,当保持电容 C_s 两端的电势差变成驱动晶体管 Tr_2 的阈值电压 V_{th} 时,驱动晶体管 Tr_2 的源极电压 V_s 的升高停止。因此,像素电路 5 通过驱动晶体管 Tr_2 对保持电容 C_s 的端子间电压放电,并将保持电容 C_s 的端子间电压设置为驱动晶体管 Tr_2 的阈值电压 V_{th} 。

[0018] 当经过用于将保持电容 C_s 的端子间电压设置为驱动晶体管 Tr_2 的阈值电压 V_{th} 的足够时间并且达到时间点 t_3 时,像素电路 5 通过写信号将写晶体管 Tr_1 切换到截止状态,如图 21 所示(图 16A)。之后,如图 22 所示,信号线 DTL 的电压被设置为色调设置电压 $V_{sig}(=V_{in}+V_{ofs})$ 。

[0019] 在随后的时间点 t_4 处,像素电路 5 将写晶体管 Tr_1 设置到导通状态(图 16A)。如图 23 所示,像素电路 5 将驱动晶体管 Tr_2 的栅极电压 V_g 设置为色调设置电压 V_{sig} ,并将驱动晶体管 Tr_2 的栅极-源极电压 V_{gs} 设置为其中将驱动晶体管 Tr_2 的阈值电压 V_{th} 与色调电压 V_{in} 相加的电压。像素电路 5 能够有效地避免驱动晶体管 Tr_2 的阈值电压 V_{th} 的变化并且驱动有机 EL 元件 8,以及能够防止由于有机 EL 元件 8 的发光亮度的变化而引起的图像质量的下降。

[0020] 当将驱动晶体管 Tr_2 的栅极电压 V_g 设置为色调设置电压 V_{sig} 时,像素电路 5 在恒定时段内将驱动晶体管 Tr_2 的栅极连接到信号线 DTL ,同时保持驱动晶体管 Tr_2 的漏极电压处于电源电压 V_{cc} 。从而在像素电路 5 中还校正了驱动晶体管 Tr_2 的迁移率 μ 的变化。

[0021] 换句话说,当写晶体管 Tr_1 被设置为导通状态而晶体管 Tr_2 的栅极连接到信号线 DTL ,同时保持电容 C_s 的端子间电压被设置为驱动晶体管 Tr_2 的阈值电压 V_{th} 时,驱动晶体管 Tr_2 的栅极电压 V_g 从固定电压 V_{ofs} 逐渐升高,并且被设置为色调设置电压 V_{sig} 。

[0022] 在像素电路 5 中,与用于驱动晶体管 Tr_2 的源极电压 V_s 的升高的时间常量(time constant)相比,用于驱动晶体管 Tr_2 的栅极电压 V_g 的升高的写时间常量被设置得较短。

[0023] 在这种情况下,当写晶体管 Tr_1 处于导通操作时,驱动晶体管 Tr_2 的栅极电压 V_g 快速地升高到色调设置电压 $V_{sig}(V_{ofs}+V_{in})$ 。当栅极电压 V_g 升高时,如果有机 EL 元件 8 的电容 C_{e1} 相比保持电容 C_s 足够大,那么驱动晶体管 Tr_2 的源极电压 V_s 不波动。

[0024] 然而,如果驱动晶体管 Tr2 的栅极-源极电压 V_{gs} 变得比阈值电压 V_{th} 大,那么电流 I_{ds} 通过驱动晶体管 Tr2 从电源 V_{cc} 流入,并且驱动晶体管 Tr2 的源极电压 V_s 逐渐升高。所以,在像素电路 5 中,保持电容 C_s 的端子间电压从驱动晶体管 Tr2 放电,并且栅极-源极电压 V_{gs} 的升高速度降低。

[0025] 端子间电压的放电速度根据驱动晶体管 Tr2 的能力改变。更具体地,驱动晶体管 Tr2 的迁移率 μ 越大,放电速度变得越快。

[0026] 所以,设置像素电路 5 以使得保持电容 C_s 的端子间电压针对大迁移率 μ 的驱动晶体管 Tr2 而降低,并且校正由于迁移率的变化而引起的发光亮度的变化。在图 16、图 23 和图 24 中用 ΔV 表示端子间电压关于迁移率 μ 的校正的降低量。

[0027] 在像素电路 5 中,在经过迁移率的校正时段之后,在时间点 t_5 处写信号 WS 下降。所以,像素电路 5 开始发光时段,并且通过对应于保持电容 C_s 的端子间电压的驱动电流 I_{ds} 来使有机 EL 元件 8 发光,如图 24 所示。当发光时段开始时,驱动晶体管 Tr2 的栅极电压 V_g 和源极电压 V_s 被在像素电路 5 中的所谓自举 (boot strap) 电路升高。在图 24 中的 V_{e1} 是升高的电压量。

[0028] 因此,在驱动晶体管 Tr2 的栅极电压从时间点 t_0 到时间点 t_2 被降低到电压 V_{ss} 的时段期间,像素电路 5 执行校正驱动晶体管 Tr2 的阈值电压的处理的准备。在从时间点 t_2 到时间点 t_3 的随后的时段中,保持电容 C_s 的端子间电压被设置为驱动晶体管 Tr2 的阈值电压 V_{th} ,并且校正了驱动晶体管 Tr2 的阈值电压。从时间点 t_4 到时间点 t_5 ,校正驱动晶体管 Tr2 的迁移率并且采样色调设置电压 V_{sig} 。

[0029] 日本专利申请特开 No. 2007-133284 提出了在多个时间内执行校正驱动晶体管 Tr2 的阈值电压的变化的处理的配置。根据在日本专利申请特开 No. 2007-133284 中公开的配置,即使达到更高的精度并且减少分配给像素电路的色调设置的时间,也能给对阈值电压的变化的校正充分的时间。因此,即便当精度增加时,也能防止由于阈值电压的变化而引起的图像质量的下降。

[0030] 因此,使用通过将在日本专利申请特开 No. 2007-133284 中公开的方法应用到在日本专利申请特开 No. 2007-310311 中公开的方法的简单配置来获得即便当精度提高时仍然能够保持高图像质量的显示装置。

[0031] 相比于图 16,图 25 是当将在日本专利申请特开 No. 2007-133284 中公开的方法应用到在日本专利申请特开 No. 2007-310311 中公开的方法时、可被假设的像素电路的时序图。

[0032] 在这种情况下,将连接到信号线 DTL 的每个像素电路 5 的色调设置电压 V_s 输出到具有在之间的阈值电压校正固定电压 V_{ofs} 的信号线 DTL。在像素电路 5 中,写信号 WS 对应于信号线 DTL 的驱动而被间歇性地升高,并且保持电容 C_s 的端子间电压在多个时段中通过驱动晶体管 Tr2 放电。具体地,在图 25 的例子中,在时段 T1、T2、T3 和 T4 四个时段中执行对驱动晶体管 Tr2 的阈值电压的变化校正,然后在时段 T5 中执行迁移率校正处理和色调设置处理。在图 25 中,VD 是垂直同步信号。

[0033] 图 26 是示出在日本专利申请特开 No. 2007-133284 中公开的图像显示装置的平面图。图像显示装置 1 将显示单元 2 基本上形成在玻璃等的绝缘衬底 11 的中间。分别配置信号线驱动电路 3 和扫描线驱动电路 4 的信号线集成电路 13 和扫描线集成电路 14 被布置

在显示单元 2 的周边。将集成电路 13 和 14 安装在柔性布线衬底 15 和 16 上,然后通过柔性布线衬底 15 和 16 将其连接到绝缘衬底 11,而柔性布线衬底 15 和 16 是弯曲的且被布置在绝缘衬底 11 的后表面侧。图像显示装置 1 使用于供电的柔性布线衬底 17 等连接在绝缘衬底 11 的四个角处。

[0034] 图 27 是以部分放大的方式示出在显示单元 2 和扫描线集成电路 14 之间的、用图 26 中的参考标记 A 表示的区域的平面图。显示单元 2 使哑区域布置在有效显示区域的最外围,此处,当使用被布置在哑区域中的哑像素电路 5D 来退火 (anneal) 驱动晶体管 Tr2 等时实现对热效应 (thermal profile) 的均衡。因此,在显示单元 2 中,排除了哑区域的区域是有效显示区域。

[0035] 形成显示单元 2 以使得在垂直方向上的像素间距是 $300[\mu\text{m}]$ 。用处于极其小的间距的电极来布置扫描线集成电路 14,该极其小的间距小于通过将显示区域 2 的像素间距除以被分配给一个像素电路 5 的扫描线的个数而得到的间距。类似地,也用处于相对于显示单元 2 的像素间距的极其短的间距的电极来布置信号线集成电路 13。

[0036] 在相关技术的图像显示装置 1 中,间距转换区域被布置在显示单元 2 的周边,其中,在间距转换区域中,根据集成电路 14 和 15 的电极间距的布线样式 P 的间距被扩大为信号线 DTL 和扫描线 DSL 和 WSL 的间距,并且被连接到信号线 DTL、扫描线 DSL 和 WSL。

发明内容

[0037] 期望将信号线 DTL 以及扫描线 DSL 和 WSL 的布线样式有效地布置在绝缘衬底 11 上。换句话说,如果在除了显示单元 2 以外的区域处有效地布置布线样式,那么图像显示装置能够具有更窄的框架 (frame)。

[0038] 另一方面,在每个像素电路 5 中,如果有效地布置布线样式,能够减小布线样式占据一个像素的比例,并且能够提高成品率。在一些情况下,还能够有效地响应布线样式的短路事故等。

[0039] 本发明解决了上面所示的问题以及与传统的方法和和设备相关的其他问题,并且期望提供一种相比于相关技术能够更有效地在绝缘衬底上布置布线样式的新的且改进的图像显示装置。

[0040] 根据本发明的实施例,通过将像素电路以矩阵形式布置在绝缘衬底上来形成显示单元。通过在绝缘衬底上形成的布线样式,将用于在绝缘衬底上安装的信号线和扫描线的集成电路连接到显示单元的信号线和扫描线,而用于扫描线的集成电路将扫描线的驱动信号输出到针对其中通过多条线来对显示单元分组的每个单元的布线样式,在间距转换区域中将布线样式的间距从集成电路的端子的间距转换为相应单元的间距,并且然后在扫描线耦接区域中将间距转换区域的一个布线样式连接到相应单元的多条扫描线。显示单元在最外围形成被布置有哑像素电路的哑区域,所有或部分扫描线耦接区域被布置在哑区域中。

[0041] 而且,根据本发明的另一个实施例,通过将像素电路以矩阵形式布置在绝缘衬底上来形成显示单元。通过在绝缘衬底上形成的布线样式来将用于在绝缘衬底上安装的信号线和扫描线的集成电路连接到显示单元的信号线和扫描线,并且在间距转换区域中,用于信号线或扫描线的集成电路将布线样式的间距从集成电路的端子的间距转换为相应的信号线或扫描线的间距,并且将其连接到信号线或扫描线。显示单元在最外围布置被布置有

哑像素电路的哑区域,所有或部分间距转换区域被布置在哑区域中。

[0042] 而且,根据本发明的另一实施例,通过将像素电路以矩阵形式布置在绝缘衬底上来形成显示单元,并且通过在绝缘衬底上形成的布线样式来将用于在绝缘衬底上安装的信号线和扫描线的集成电路连接到显示单元的信号线和扫描线。在此,所述显示单元使电源驱动信号的扫描线被奇数线的像素电路和随后的偶数线的像素电路共用。

[0043] 根据如上的配置,通过将所有或部分扫描线耦接区域布置在被形成在显示单元的最外围的哑区域中,能够有效地在显示单元的周边布置布线样式。因此,能够使图像显示装置的框架缩小。

[0044] 根据如上的配置,通过将所有或部分间距转换区域布置在被形成在显示单元的最外围的哑区域中,能够有效地在显示单元的周边布置布线样式。因此,能够使图像显示装置的框架缩小。

[0045] 根据如上的配置,通过共用在奇数线的像素电路和偶数线的像素电路之间的电源驱动信号的扫描线,相对于被布置在显示单元处的像素电路的配置,能够有效地布置布线样式。能够减小占据一个像素的布线样式的比例,并且能够提高成品率。

[0046] 根据本发明的实施例,相比于相关技术,能够有效地在绝缘衬底上布置布线样式。

附图说明

[0047] 图 1 是示出根据本发明的第一实施例的图像显示装置的平面图;

[0048] 图 2 是示出根据本发明的第一实施例的图像显示装置的连接图;

[0049] 图 3A-3F 是描述在图 2 的图像显示装置中的像素电路的操作的时序图;

[0050] 图 4A、4B、4C1、4C2、4C3、4C4 是描述图 2 的图像显示装置的操作的时序图;

[0051] 图 5 是描述图 1 的图像显示装置的平面图;

[0052] 图 6 是示出根据本发明的第二实施例的图像显示装置的平面图;

[0053] 图 7 是示出在图 6 的图像显示装置中的像素电路的布局的平面图;

[0054] 图 8 是示出根据本发明的第三实施例的图像显示装置的平面图;

[0055] 图 9 是描述图 8 的像素电路的布局的平面图;

[0056] 图 10 是示出在图 6 的图像显示装置中的像素电路的布局的平面图;

[0057] 图 11 是在图 9 的布局中的连接图;

[0058] 图 12A、12B1、12C1A、12C1B、12C1C、12B2、12C2A、12C2B、12C2C 是描述根据本发明的另一实施例的图像显示装置的时序图;

[0059] 图 13 是示出根据不同于图 12 的另一实施例的图像显示装置的平面图;

[0060] 图 14 是示出相关技术的图像显示装置的框图;

[0061] 图 15 是示出图 14 的图像显示装置的详细配置的连接图;

[0062] 图 16A-16E 是描述图 14 的图像显示装置的操作的时序图;

[0063] 图 17 是描述图 14 的图像显示装置的操作的连接图;

[0064] 图 18 是接着图 17 提供描述的连接图;

[0065] 图 19 是接着图 18 提供描述的连接图;

[0066] 图 20 是接着图 19 提供描述的连接图;

[0067] 图 21 是接着图 20 提供描述的连接图;

- [0068] 图 22 是接着图 21 提供描述的连接图；
- [0069] 图 23 是接着图 22 提供描述的连接图；
- [0070] 图 24 是接着图 23 提供描述的连接图；
- [0071] 图 25A-25F 是描述在多个时段内执行阈值电压校正处理的情况的时序图；
- [0072] 图 26 是示出相关技术的图像显示装置的连接的平面图；以及
- [0073] 图 27 是以部分放大的方式示出图 26 的图像显示装置的平面图。

具体实施方式

[0074] 在下文中,将参考附图详细描述本发明的优选实施例。注意,在这个说明书和附图中,基本具有相同功能和结构的结构化元件用相同的参考标记表示,并且省略对这些结构化元件的重复解释。

[0075] (第一实施例)

[0076] [实施例的配置]

[0077] [整体配置]

[0078] 图 2 是相比于图 15 而示出根据本发明的第一实施例的图像显示装置的框图。除了信号线驱动电路 23 和扫描线驱动电路 24 的配置不同之外,图像显示装置 21 被配置为与图 15 的图像显示装置 1 相同。因此,与图 15 的图像显示装置相同的配置用相应的附图标记表示,并且将省略冗余的描述。

[0079] 图像显示装置 21 由通过将像素电路以矩阵形式布置在由玻璃等组成的绝缘衬底上的显示单元 22 而形成,其中将信号线驱动电路 23 和扫描线驱动电路 24 布置在绝缘衬底上的显示单元 22 的周边。除了在玻璃衬底上的布局不同之外,显示单元 22 被配置为与显示单元 2 相同。

[0080] 信号线驱动电路 23 将信号线驱动信号 S_{sig} 输出到在显示单元 22 上布置的信号线 DTL。换句话说,信号线驱动电路 23 顺序地锁存以光栅扫描顺序输入的图像数据 D1,并将图像数据 D1 分配给信号线 DTL,然后在数据扫描电路 23A 中执行数模转换处理以生成色调电压 V_{in} 。数据扫描电路 23A 将变化校正固定电压 V_{ofs} 与色调电压 V_{in} 相加,并生成色调设置电压 $V_{sig}(=V_{in}+V_{ofs})$ 。

[0081] 数据扫描电路 23A 通过选择器 26 将色调设置电压 V_{sig} 、变化校正固定电压 V_{ofs} 和熄灯(light-off)参考电压 V_{ini} 顺序且循环地输出到信号线 DTL,该选择器 26 通过从定时生成器 25 输出的选择器控制信号 SEL 来顺序地切换接触点(见图 3D)。熄灯参考电压 V_{ini} 是用于停止像素电路 5 的发光的参考电压,并且是足够低于变化校正固定电压 V_{ofs} 的电压。具体地,熄灯参考电压 V_{ini} 是低于或等于电压 $V_{cath}+V_{thel}+V_{th}$ 的电压,其中,有机 EL 元件 8 的阈值电压 V_{thel} 和驱动晶体管 Tr_2 的阈值电压 V_{th} 与有机 EL 元件 8 的阴极电压 V_{cath} 相加。图像显示装置 1 以所谓的逐行方式来设置每个像素电路 5 的色调。

[0082] 扫描线驱动电路 24 使用时钟 CK 来处理预定的采样脉冲 SP 以在写扫描电路(WSCN)24A 和驱动扫描电路(DSCN)24B 中生成写信号 WS 和驱动信号 DS,并且将写信号 WS 和驱动信号 DS 输出到相应的扫描线 WSL 和 DSL。

[0083] 图 3 是相比于图 25 而描述由驱动信号 S_{sig} 、WS 和 DS 执行的像素电路 5 的操作的时序图。在发光时段期间,像素电路 5 通过写信号 WS 将晶体管 Tr_1 设置为截止状态(图

3A 和 3C) 并通过电源驱动信号 DS 将电源电压 V_{cc} 提供给驱动晶体管 Tr2(图 3B)。所以,在发光时段期间,像素电路 5 使用对应于驱动晶体管 Tr2 的栅极-源极电压 V_{gs} (图 3E 和 3F) 或者保持电容 C_s 的端子间电压的驱动电流 I_{ds} 来使有机 EL 元件 8 发光。

[0084] 在像素电路 5 中,当发光时段结束时,在时间点 t_0 处,写信号 WS 被升高,并且写晶体管 Tr1 被设置为导通状态,以及保持电容 C_s 的端子间电压被设置为熄灯参考电压 V_{ini} 。因此像素电路 5 将保持电容 C_s 的端子间电压减小到低于或等于驱动晶体管 Tr2 的阈值电压 V_{th} ,并且停止通过驱动晶体管 Tr2 对有机 EL 元件 8 的驱动。

[0085] 随后,在像素电路 5 中,在预定的时间点 t_1 处,电源驱动信号 DS 下降到预定的固定电压 V_{ss} (图 3B)。因此,在像素电路 5 中,在保持电容 C_s 的有机 EL 元件 8 侧端上的累积电荷通过驱动晶体管 Tr2 流出到扫描线。所以,在像素电路 5 中,驱动晶体管 Tr2 的源极电压 V_s 基本上减小到电压 V_{ss} (图 3F),而驱动晶体管 Tr2 的栅极电压 V_g 结合源极电压 V_s 的减小而下降(图 3E)。从而像素电路 5 将保持电容 C_s 的源极侧端电压与驱动晶体管 Tr2 的阈值电压校正处理的准备处理相关地设置。

[0086] 然后在像素电路 5 中,电源驱动信号 DS 在随后的预定时间点 t_2 处下降到电源电压 V_{cc} (图 3B)。之后,在其中信号线 DTL 的驱动信号 S_{sig} 被设置为阈值电压校正固定电压 V_{ofs} 的时段期间,像素电路 5 通过写信号 WS 将写晶体管 Tr1 切换到导通状态(图 3C 和 3D)。从而与驱动晶体管 Tr2 的阈值电压校正处理的准备处理相关地,像素电路 5 将保持电容 C_s 的栅极侧端电压和保持电容 C_s 的端子间电压设置为大于或等于驱动晶体管 Tr2 的阈值电压 V_{th} 的电压。当保持电容 C_s 的端子间电压升高至大于或等于驱动晶体管 Tr2 的阈值电压 V_{th} 的电压时,在像素电路 5 中执行驱动晶体管 Tr2 的阈值电压校正处理。在下面的描述中,执行驱动晶体管 Tr2 的阈值电压校正处理的时段用符号 A 表示。因此,在图 3 的例子中,用于执行驱动晶体管 Tr2 的阈值电压校正处理的时段在四个时段中执行。

[0087] 随后,在信号线 DTL 的驱动信号 S_{sig} 被设置为相应的色调设置电压 V_{sig} 的时段中,像素电路 5 在恒定时段期间将写晶体管 Tr1 设置为导通状态(图 3C)。所以,像素电路 5 校正驱动晶体管 Tr2 的迁移率 μ 的变化以将保持电容 C_s 的端子间电压设置为对应于色调设置电压 V_{sig} 的电压,并且开始发光时段。像素电路 5 然后能够驱动有机 EL 元件 8,同时有效地避免驱动晶体管 Tr2 的阈值电压 V_{th} 的变化,并且能够防止由于有机 EL 元件 8 的发光亮度的变化而引起的图像质量的下降。用于校正迁移率的变化和设置色调的时段用符号 B 表示。用于设置熄灯参考电压 V_{ini} 的时段用符号 C 表示。

[0088] 在图 3 的例子中,图像显示装置 21 开始阈值电压校正处理,然后在除了如上时段的时段中一直保持写信号 WS 的 L 电平电压 $WS-L1$ 大于 L 电平电压 $WS-L2$ 直到设置熄灯参考电压 V_{ini} 。从而图像显示装置 21 防止写晶体管 Tr1 的泄漏电流,并且防止由泄漏电流引起的保持电容 C_s 的端子间电压的波动。

[0089] 替代熄灯参考电压 V_{ini} ,可以在变化校正固定电压 V_{ofs} 的时刻对写信号 WS 进行导通操作以开始非发光时段。在这种情况下,省略熄灯参考电压 V_{ini} ,并且可通过重复色调设置电压 V_{sig} 和变化校正固定电压 V_{ofs} 来生成信号线 DTL 的驱动信号 S_{sig} 。

[0090] [单元驱动]

[0091] 在这个实施例中,发光时段和非发光时段分别通过在像素电路 5 中的保持电容 C_s 的端子电压的设置而开始。因此,由于在非发光时段中阈值电压校正处理不受影响,能够在

期望的时间点执行将电源驱动信号 DS 下降到电压 V_{ss} 的处理以及设置保持电容 C_s 的源极侧端电压的处理。

[0092] 图像显示装置 21 由继续控制驱动晶体管 Tr_2 的漏极电压的多条线共用,并且通过所谓的单元驱动方法来驱动每个像素电路。单元驱动方法是使用多条连续线 (successive line) 来共用在显示单元 22 上布置的像素电路 5 的驱动的方法。

[0093] 换句话说,相比于图 3,图像显示装置 21 以四条线为单位将配置显示单元 22 的像素电路 5 分组,以在每组中共用电源驱动信号 DS,如图 4 所示。在图 4 中,对应于以四条线为单位进行的分组而将连续线表示为 $4n$ 、 $4n+1$ 、 $4n+2$ 和 $4n+3$ (n 是整数),并且示出了电源驱动信号 DS 和写信号 WS 的对应关系。在下面,通过分组形成的组被称作单元。

[0094] 扫描线驱动电路 24 生成写信号 $WS[4n]$ 、 $WS[4n+1]$ 、 $WS[4n+2]$ 、 $WS[4n+3]$ 以与单元无关地在连续线中顺序延迟一个水平扫描时段 (图 4B、4(C1)、4(C2)、4(C3) 和 4(C4))。从而图像显示装置 21 以逐行方式来设置每个像素电路 5 的色调。

[0095] 扫描线驱动电路 24 为每个单元生成电源驱动信号 DS。换句话说,在单元中,电源驱动信号 DS 在从写信号 WS 最早被升高的时刻开始的恒定时间之前被升高到电源电压 V_{ss} (时间点 t_2)。在最近设置熄灯参考电压 V_{ini} 之后,电源驱动信号 DS 在经过恒定时间后下降到电压 V_{ss} (时间点 t_1)。在连续的单元中,通过顺序延迟了与配置一个单元的线的数量相应的四个水平扫描时段来生成驱动信号 DS。

[0096] [布线样式的布局]

[0097] 在单元驱动方法中,电源驱动信号 DS 在多个连续线之间被共用,从而能够减少在扫描线驱动电路 24 中生成的电源驱动信号 DS 的数量。因此,能够简化扫描线驱动电路 24 的配置。

[0098] 在单元驱动方法中,从扫描线驱动电路 24 输出的一个电源驱动信号 DS 能够被分配给配置一个单元的多条线以驱动该多条线。因此,能够减少扫描线驱动电路 24 的端子的数量并且能够简化配置。

[0099] 然而,当将从扫描线驱动电路 24 输出的一个电源驱动信号 DS 分配给配置一个单元的多条线时,期望被提供用于分配电源驱动信号 DS 同时将配置一个单元的多条线的扫描线聚合的区域。换句话说,图 5 是示出如下配置的平面图,其中,相比于图 27,布置了扫描线耦接区域,并且以在相关技术的图像显示装置中的布线样式的布置为前提,配置一个单元的多条线的扫描线在扫描线耦接区域中被聚合成一个。

[0100] 当将多条线的扫描线在一个布线样式中聚合时,相当于多条线的电流流到布线样式。因此,用足够的线宽来建造它以防止电压下降并且防止串扰。具体地,当电源扫描线 DSL 的线宽是 W 并聚合 n 条线时,至少需要 $n \times M$ 的线宽。因此,期望扫描线耦接区域至少具有 $n \times M$ 的宽度。所以,在这种情况下,缩小框架变得困难。

[0101] 相比于图 5,如图 1 所示,图像显示装置 21 将所有或部分扫描线耦接区域布置在显示单元 22 的哑区域中。换句话说,类似于在图 27 的描述,在绝缘衬底 11 或玻璃衬底上形成显示单元 22 之后,图像显示装置 21 将配置信号线驱动电路 23 和扫描线驱动电路 24 的信号线集成电路和扫描线集成电路 28 经由柔性布线衬底 29 连接。

[0102] 在绝缘衬底 11 上形成显示单元 22 的步骤中,由配置信号线 DTL、写晶体管 Tr_1 的栅极电极、驱动晶体管 Tr_2 的栅极电极、保持电容 C_s 的衬底侧电极等的第一布线形成有效

显示区域。然后,由写晶体管 Tr1 和驱动晶体管 Tr2 的栅极绝缘层、非晶硅层等顺序形成有效显示区域,然后非晶硅层通过激光束的照射来经受退火处理。之后,有效显示区域由配置扫描线 WSL 和 DSL、写晶体管 Tr1 的漏极电极和源极电极、驱动晶体管 Tr2 的漏极电极和源极电极、保持电容 Cs 的对向侧电极等的第二布线形成。在每个像素电路 5 中形成有机 EL 元件之后,通过用玻璃衬底的密封来形成整个绝缘衬底 11。

[0103] 在至少布置了扫描线集成电路 28 的这一侧,沿着有效显示区域的一侧来布置哑区域。将哑像素电路 5D 布置在哑区域中。在本实施例中,布置哑像素电路 5D 以用与在有效显示区域中布置的像素电路 5 相同的像素间距从有效显示区域开始来继续。

[0104] 当对布置在有效显示区域中的像素电路 5 执行退火处理时,哑像素电路 5D 被用于预先定位调整处理、激光束量调整处理等。从而,哑像素电路 5D 由位置调整处理和光量调整处理所需要的配置来形成,而不包括能够被用于形成像素电路 5 的配置的扫描线耦接区域的配置。

[0105] 更具体地,通过用与在有效图像显示区域中布置的像素电路 5 相同的布局来布置为退火处理提供的非晶硅层,来形成哑像素电路 5D。在形成有效显示区域的像素电路 5 的步骤中,哑像素电路 5D 和像素电路 5 同时形成。

[0106] 由用于将写信号 WS 的扫描线 WSL 连接到集成电路 28 的布线样式 P1 和用于通过在像素电路 5 中布置的第二布线来将电源驱动信号 DS 的扫描线 DSL 共同连接到集成电路 28 的布线样式 P2 来形成哑区域。图像显示装置 21 将扫描线耦接区域布置在哑区域中。写信号 WS 的布线样式 P1 与电源驱动信号 DS 的布线样式相交,其中,通过被限制在相交区域的第一布线来用写信号 WS 的布线样式 P1 形成哑区域。

[0107] 另一方面,图像显示装置 21 在被布置有信号线集成电路的这侧,沿着有效显示区域的一侧布置类似的哑区域。图像显示装置 21 在信号线侧上的哑区域中布置来自于信号线集成电路的布线样式的所有或部分间距转换区域,并且类似于扫描线侧地布置哑像素电路 5D。

[0108] [实施例的操作]

[0109] 在如上的配置中,在图像显示装置 21 (图 2 和 3) 中,在信号线驱动电路 23 中将顺序输入的图像数据 D1 分配到信号线 DTL 之后,执行数模转换处理。因此,在图像显示装置 21 中,为每条信号线 DTL 生成指令被连接到信号线 DTL 的每个像素的色调的色调电压 V_{in} 。在图像显示装置 21 中,通过扫描线驱动电路 24 对显示单元 22 的驱动以逐行方式将色调电压 V_{in} 设置到配置显示单元 22 的每个像素电路 5。在每个像素电路 5 中,有机 EL 元件 8 通过对应于色调电压 V_{in} 的发光亮度来发光。因此,在图像显示装置 21 中,能够将对应于图像数据 D1 的图像显示在显示单元 22 中。

[0110] 更具体地,由在像素电路 5 中的源极跟随器电路配置的驱动晶体管 Tr2 来电流驱动有机 EL 元件 8。在像素电路 5 中,将布置在驱动晶体管 Tr2 的栅极和源极之间的保持电容 Cs 的栅极侧端的电压设置为对应于色调电压 V_{in} 的电压 V_{sig} 。因此,在图像显示装置 21 中,有机 EL 元件 8 通过对应于图像数据 D1 的发光亮度来发光以显示期望的图像。

[0111] 然而,用于像素电路 5 的驱动晶体管 Tr2 具有阈值电压 V_{th} 变化大的缺点。所以,在图像显示装置 21 中,由于驱动晶体管 Tr2 的阈值电压 V_{th} 的变化,有机 EL 元件 8 的发光亮度变化,并且如果保持电容 Cs 的栅极侧端电压仅仅被设置为对应于色调电压 V_{in} 的电压

Vsig,那么图像质量下降。

[0112] 在图像显示装置中,由于电源驱动信号 DS 的预先下降,保持电容 Cs 的有机 EL 元件 8 侧端电压减小。之后,通过写晶体管 Tr1 将驱动晶体管 Tr2 的栅极电压设置为阈值电压校正固定电压 Vofs(图 4)。在图像显示装置 21 中,保持电容 Cs 的端子间电压被设置为大于或等于驱动晶体管 Tr2 的阈值电压 Vth。保持电容 Cs 的端子间电压通过驱动晶体管 Tr2 放电。在图像显示装置 21 中,保持电容 Cs 的端子间电压被通过一系列处理预先设置为驱动晶体管 Tr2 的阈值电压 Vth。

[0113] 随后,在图像显示装置中,将其中固定电压 Vofs 与色调电压 Vin 相加的色调设置电压 Vsig 设置为驱动晶体管 Tr2 的栅极电压。因此,在图像显示装置 21 中,能够防止由于驱动晶体管的阈值电压 Vth 的变化而引起的图像质量的下降。

[0114] 在恒定时间期间,驱动晶体管 Tr2 的栅极电压被保持在色调设置电压 vsig,同时为驱动晶体管 Tr2 供电,以便能够防止由于驱动晶体管 Tr2 的迁移率的变化而引起的图像质量的下降。

[0115] 然而,由于更高的分辨率等,有时很难分配足够的时间来使保持电容 Cs 的端子间电压通过驱动晶体管 Tr2 放电。在这种情况下,在图像显示装置 21 中,保持电容 Cs 的端子间电压不能以满意的精度被设置为驱动晶体管 Tr2 的阈值电压 Vth。所以,可能并不充分地校正驱动晶体管 Tr2 的阈值电压 Vth 的变化。

[0116] 在本实施例中,在多个时段内执行保持电容 Cs 的端子间电压通过驱动晶体管 Tr2 的放电。因此,能够分配充分的时间使保持电容 Cs 的端子间电压通过驱动晶体管 Tr2 放电,并且即便在高分辨率的情况下,仍然能够充分校正驱动晶体管 Tr2 的迁移率的变化。

[0117] 在图像显示装置 21 中,通过经由迁移率变化校正处理设置保持电容 Cs 的端子间电压来开始每个像素电路 5 的发光时段。在图像显示装置 21 中,使用熄灯参考电压 Vini 来类似地设置保持电容 Cs 的端子间电压(图 3 和 4)。因此,在图像显示装置 21 中,通过对写信号 WS 的控制来执行每个像素电路 5 的发光时段,并且电源驱动信号 DS 在多条线中被共用。

[0118] 因此,在图像显示装置 21 中能够简化涉及驱动信号 DS 的生成的配置。更具体地,能够简化驱动扫描电路 24B 的配置,并且能够简化图像显示装置 21 的整体配置。

[0119] 然而,如果电源驱动信号 DS 在多条线中被共用,那么需要用于将多条线的扫描线 DSL 聚合为一个的扫描线耦接区域(图 5)。所以,在图像显示装置 21 中获得更窄的框架将变得困难。具体地,在图像显示装置中,配置信号线驱动电路 23 和扫描线驱动电路 24 的集成电路的端子由窄的间距形成,通过在显示单元 22 周边布置的间距转换区域将该窄间距转换为在显示单元 22 中布置的信号线和扫描线的间距,因此需要在显示单元 22 周边的用于布置更大区域的布线样式的区域。

[0120] 因此,在图像显示装置 21 中,在被布置有扫描线集成电路 28 的一侧,根据被布置在显示单元 22 中的哑区域来布置扫描线耦接区域(图 1)。因此,在图像显示装置 21 中,相比于相关技术,能够有效地布置在绝缘衬底上的布线样式,并且能够使框架在扫描线的延伸方向上变窄。在水平方向上能够减小显示单元 22 的绝缘衬底 11 的面积,并且能够小型化整个形状。

[0121] 在被布置有信号线驱动电路的一侧,根据被布置在相似的显示单元 22 中的哑区

域来布置间距转换区域(图1)。因此,在图像显示装置21中,相比于相关技术,能够有效地布置在绝缘衬底上的布线样式,并且能够使框架在信号线的延伸方向上变窄。在垂直方向上同样能够减小显示单元22的绝缘衬底11的面积,并且能够小型化整个形状。

[0122] 具体地,在图像显示装置21中,通过使用像素电路5的布局来布置像素电路5以及布置哑像素电路5D来形成哑区域,以均衡在像素电路5执行退火处理产生的热效应。扫描线耦接区域和间距转换区域由当形成像素电路5时的第一布线和第二布线来形成。因此,相比于相关技术,能够有效地布置在绝缘衬底上的布线样式,并且不依靠对步骤的改变便能够使框架变窄。

[0123] [实施例的效果]

[0124] 根据如上所述的配置,以单元驱动方法为前提,相比于相关技术,通过将所有或部分扫描线耦接区域布置在用于布置哑像素的哑区域中,能够有效地在扫描线的延伸方向上布置绝缘衬底上的布线样式。

[0125] 更具体地,像素电路至少被配置有:发光元件、写晶体管、驱动晶体管以及保持电容,并且通过交替地重复发光时段和非发光时段来具体地配置图像显示装置,所以相比于相关技术,能够有效地在扫描线的延伸方向上布置绝缘衬底上的布线样式。

[0126] 关于电源扫描线,相比于相关技术,通过经由信号线来设置保持电容的端子电压而开始发光时段和非发光时段,能够有效地布置绝缘衬底上的布线样式。

[0127] 在非发光时段中,保持电容的端子间电压被设置为大于或等于驱动晶体管的阈值电压的电压,并且通过经由驱动晶体管的放电来将保持电容的端子间电压设置为驱动晶体管的阈值电压,以至于能够有效地避免由于驱动晶体管的阈值电压的变化引起的图像质量的下降。

[0128] 在这种情况下,通过经由驱动晶体管的电源驱动信号和信号线驱动信号来将保持电容的端子间电压设置为大于或等于驱动晶体管的阈值电压的电压,能够用简单的配置来配置像素电路,所以相比于相关技术,能够有效地布置绝缘衬底上的布线样式。

[0129] 通过将间距转换区域布置在用于布置哑像素的哑区域中,相比于相关技术,能够有效地在信号线的延伸方向上布置绝缘衬底上的布线样式。

[0130] 更具体地,像素电路至少被配置有:发光元件、写晶体管、驱动晶体管以及保持电容,并且通过交替地重复发光时段和非发光时段来具体地配置图像显示装置,所以相比于相关技术,能够有效地在信号线的延伸方向上布置绝缘衬底上的布线样式。

[0131] <第二实施例>

[0132] 图6是相比于图1而示出根据本发明的第二实施例的图像显示装置的平面图。图像显示装置41具有布置在每个像素电路5中的短路布线样式DSL_S,其中短路布线样式DSL_S为在显示单元42中的每个单元将驱动信号DS的布线样式形成为场的形状(field shape)。本实施例的图像显示装置41除了关于布线样式的配置不同之外,与根据第一实施例的图像显示装置具有相同的配置。

[0133] 换句话说,图7是详细示出图像显示装置41的像素电路5的平面图。相对于配置一个单元的像素电路5的n条线,用在每个像素电路5的上面和下面的驱动信号DS的扫描线DSL来布置显示单元42。因此,相对于一个单元布置n+1条扫描线DSL。使用用于将在水平方向继续的在像素电路5中的上扫描线DSL和下扫描线DSL短路的短路布线样式DSL_S

来布置显示单元 42。通过延伸用于将电源扫描线 DSL 连接到驱动晶体管 Tr2 的漏极的布线样式来形成布线样式 DSLs。

[0134] 因此,在本实施例中,考虑到电源驱动信号 DS,极大地减小了扫描线 DSL 的电阻值,并且极大地减少了串扰的发生。即使电源驱动信号 DS 的扫描线 DSL 与更低层的信号线 DTL 短路,仍然能够容易地执行修复。换句话说,在图 7 中,当扫描线 DSL 和信号线 DTL 在用符号 A 表示的区域短路时,通过在相关区域之前和之后(如虚线所示)切断扫描线 DSL,能够修复扫描线 DSL 和信号线 DTL 的短路。在这种情况下,通过对于在切割区域之后的像素电路 5,在像素短路 5 的上边布置的扫描线 DSL 和短路布线样式 DSLs 来提供驱动信号 DS。

[0135] 根据这种实施例,能够极大地减少串扰的发生,并且通过对每个单元将驱动信号 DS 的布线样式形成为场的形状,能够容易地修复短路事件。

[0136] < 第三实施例 >

[0137] 图 8 是相比于图 1 而示出根据本发明的第三实施例的图像显示装置的平面图。由偶数线用一个单元来形成图像显示装置 51。仅仅在奇数线和随后的偶数线之间布置电源驱动信号 DS 的扫描线 DSL,其中通过在线之间布置的电源驱动信号 DS 的扫描线 DSL 来将电源驱动信号 DS 提供给在扫描线 DSL 上面和下面布置的像素电路 5。因此,在图像显示装置 51 中,扫描线 DSL 由奇数线和随后的偶数线共用。本实施例的图像显示装置 51 除了涉及扫描线的配置不同之外,与第一实施例的图像显示装置 21 配置相同。

[0138] 因此,本实施例的图像显示装置 51 减少扫描线 DSL 的数量,并且相比于相关技术,甚至在垂直于扫描线 DSL 的延伸方向上也有效地布置绝缘衬底上的布线样式。因此,通过扫描线 DSL 的减少,图像显示装置 51 能够提高成品率 (yield)。能够将富余边距 (margin) 提供给像素电路的布局,所以能够极大地提高设计的自由度。而且,能够简化扫描线耦接部分的配置。

[0139] 图 9 是详细示出奇数线的像素电路 50 和随后的偶数线的像素电路 5E 的平面图。与其中的扫描线 DSL 对称地形成奇数线的像素电路 50 和随后的偶数线的像素电路 5E。图 10 是相比于图 9 而示出通过相关技术的配置得到的像素电路的布局的视图。图 11 是示出当扫描线被奇数线和偶数线共用时显示单元的配置的连接图。

[0140] 在本实施例中,因为由偶数线配置一个单元,并且电源驱动信号 DS 的扫描线 DSL 被奇数线和偶数线共用,所以相比于相关技术,能够更有效地在信号线的延伸方向上布置绝缘衬底上的布线样式。

[0141] 通过与其中的扫描线 DSL 对称地形成奇数线的像素电路 50 和随后的偶数线的像素电路 5E,能够容易地共用扫描线 DSL。

[0142] < 变型 >

[0143] 在如上所述的实施例中,已经描述了通过在连续线中 (in the successivelines) 将写信号 WS 顺序延迟一个水平扫描时段来形成的情况,但是本发明并不局限于此,并且当将用于将保持电容的端子间电压设置为大于或等于驱动晶体管 Tr2 的阈值电压的时段 (符号 D) 与用于通过经由驱动晶体管的放电来将保持电容的端子间电压设置为驱动晶体管 Tr2 的阈值电压的时段 (符号 A) 分离、且共用用于在多条连续线中将保持电容的端子间电压设置为大于或等于驱动晶体管 Tr2 的阈值电压的时段 D 时,能够广泛地进行应用,如图 12 所示,对比图 4。在图 12 中,以三条线为单位共用驱动信号。

[0144] 在如上所述的实施例中,已经描述了当在将保持电容的端子间电压设置为大于或等于驱动晶体管 Tr2 的阈值电压的处理中信号线的电压被设置为阈值电压校正固定电压 Vofs 时,对写晶体管 Tr1 进行导通操作的情况,但是本发明并不局限于此,并且在信号线的电压改变到熄灯参考电压 Vini 之后,可截止操作写晶体管 Tr1。

[0145] 而且,在如上所述的实施例中,已经描述了将本发明应用到单元驱动方法的图像显示装置中并且通过设置熄灯参考电压来开始非发光时段的情况,但是本发明并不局限于此,并且当从实际的观点出发能够确保足够的特性时,可省略熄灯参考电压的设置,使得能够通过驱动信号 DS 下降到电压 Vss 来开始非发光时段。

[0146] 在如上所述的实施例中,已经描述了通过经由信号线将保持电容的栅极侧端电压设置为电压 Vofs 来将保持电容的端子间电压设置为大于或等于驱动晶体管 Tr2 的阈值电压的情况,但是本发明并不局限于此,并且即便当独立地布置晶体管并通过晶体管将保持电容的栅极侧端电压设置为电压 Vofs 时,仍然能够广泛地进行应用。

[0147] 在如上所述的实施例中,已经描述了在多个时段内经由驱动晶体管来执行保持电容的端子间电压的放电的情况,但是本发明并不局限于此,并且即便当在一个时段内执行放电处理时,仍然能够广泛地进行应用。

[0148] 在如上所述的实施例中,已经描述了将本发明应用到单元驱动方法的图像显示装置中的情况,但是本发明并不局限于此,并且应用甚至能够被广泛地用于除了单元驱动方法以外的图像显示装置。

[0149] 换句话说,图 13 示出了相比于图 1 而应用于图 26 中描述的图像显示装置的情况,其中扫描线 DSL、WSL 的间距转换区域被布置在哑区域中,并且相比于相关技术,能够更有效地在除了单元驱动方法的图像显示装置中的扫描线 DSL、WSL 的延伸方向上布置绝缘衬底上的布线样式。

[0150] 类似地,通过应用图 26 中描述的图像显示装置且由奇数线和随后的偶数线来共用电源驱动信号 DS 的扫描线 DSL,相比于相关技术,能够更有效地在信号线的延伸方向上布置绝缘衬底上的布线样式。在这种情况下,通过对每条扫描线延迟一个水平扫描时段来顺序地开始发光时段,但是非发光时段在奇数线和偶数线中同时开始。

[0151] 在如上所述的实施例中,已经描述了将 N 沟道晶体管应用于驱动晶体管的情况,但是本发明并不局限于此,并且应用能够被广泛地用于其中将 P 沟道晶体管应用于驱动晶体管的图像显示装置等。

[0152] 在如上所述的实施例中,已经描述了将本发明应用到具有有机 EL 元件的图像显示装置的情况,但是本发明并不局限于此,并且应用能够广泛地用于具有不同类型的电流驱动类型的自发光元件的图像显示装置。

[0153] 本发明能够被用于包括有机 EL 元件的有源矩阵图像显示装置。

[0154] 本申请包含的主题涉及于 2008 年 9 月 4 日提交到日本专利局的日本优先权专利申请 JP 2008-226759 中公开的主题,其整个内容通过引用合并于此。

[0155] 本领域技术人员应该理解的是,依赖于设计要求和因素,可实现不同的变动、组合、子组合和替换,只要它们落入所附的权利要求及其等价物的范围之内即可。

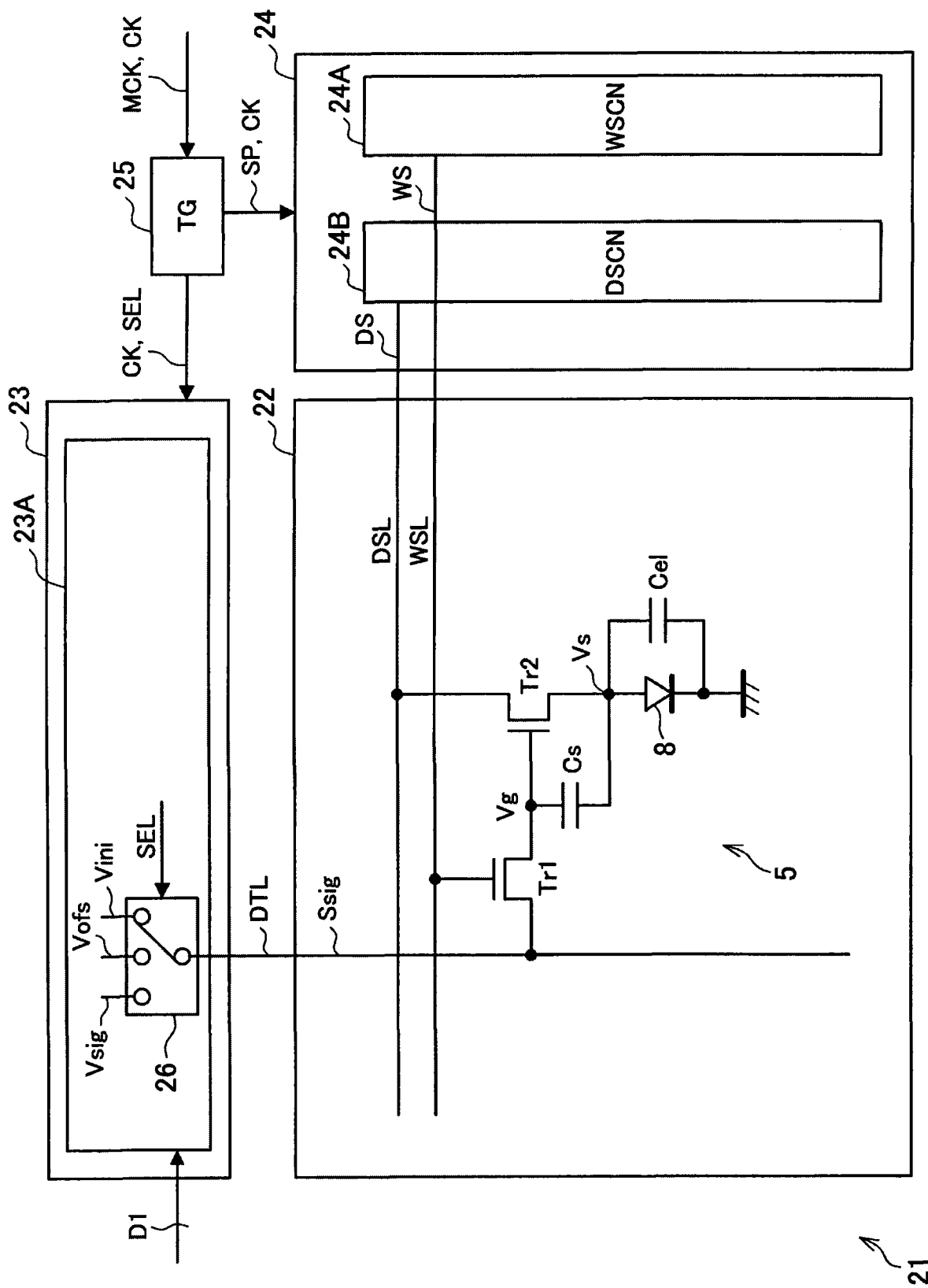


图 2

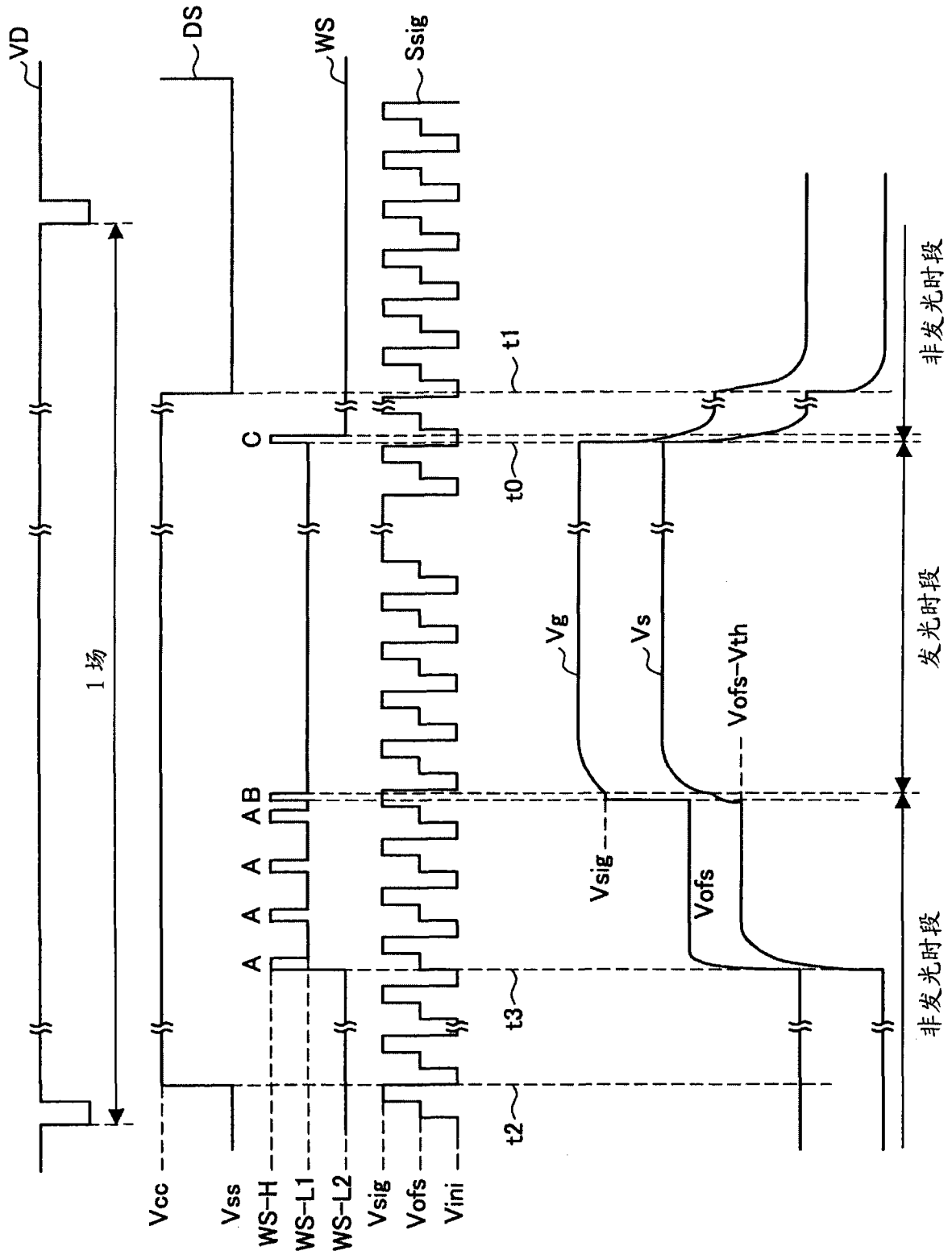


图 3A

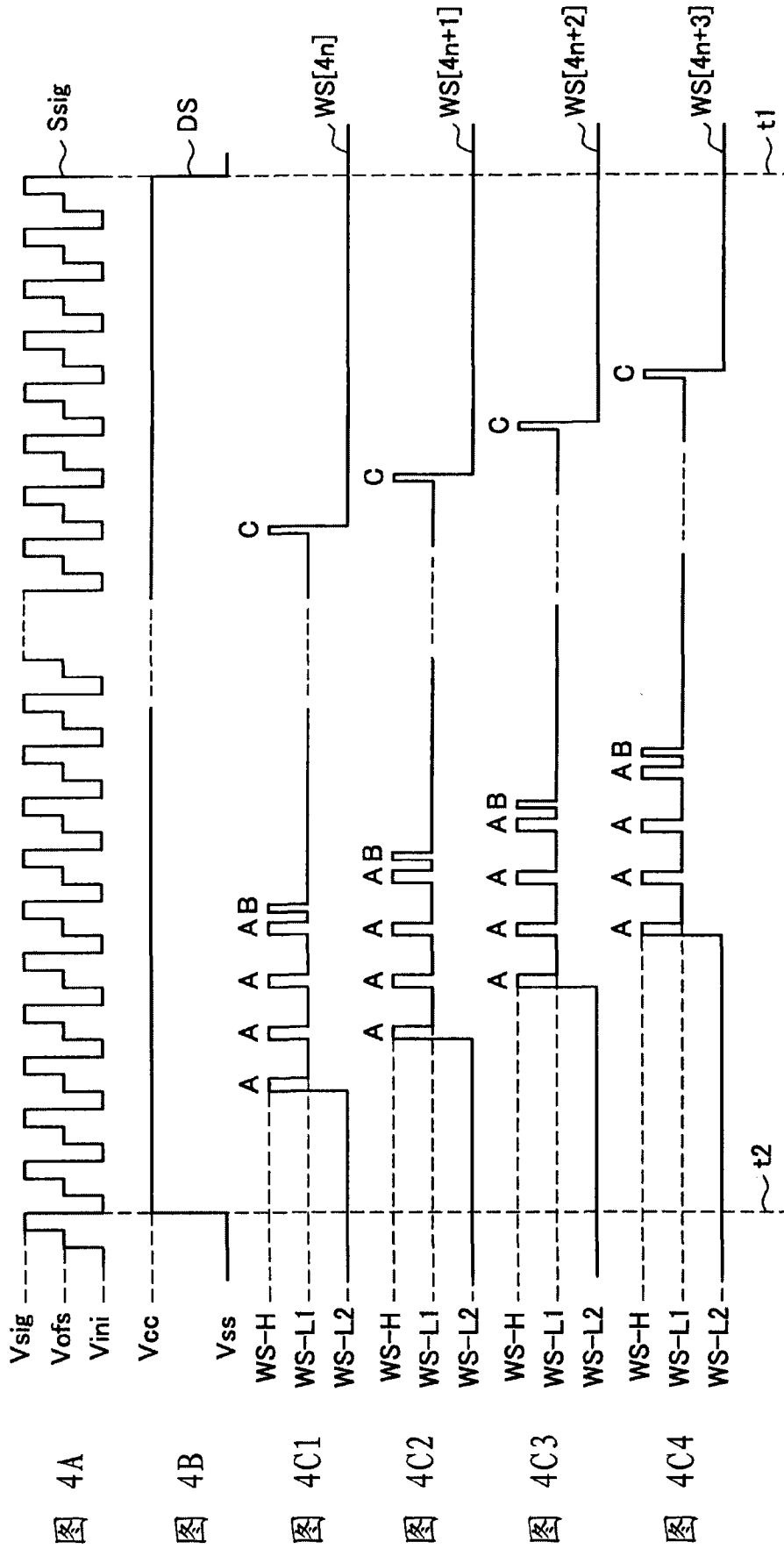
图 3B

图 3C

图 3D

图 3E

图 3F



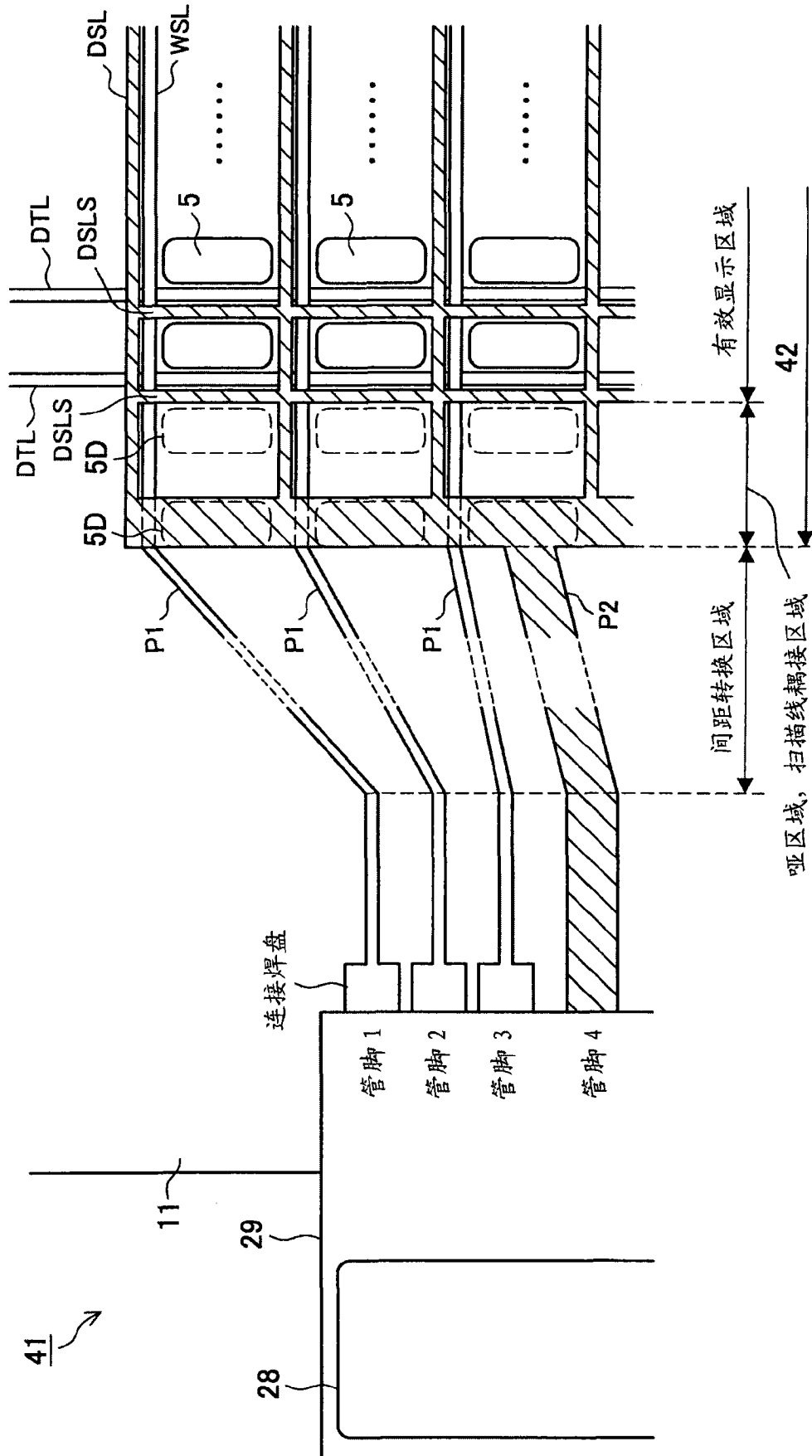


图 6

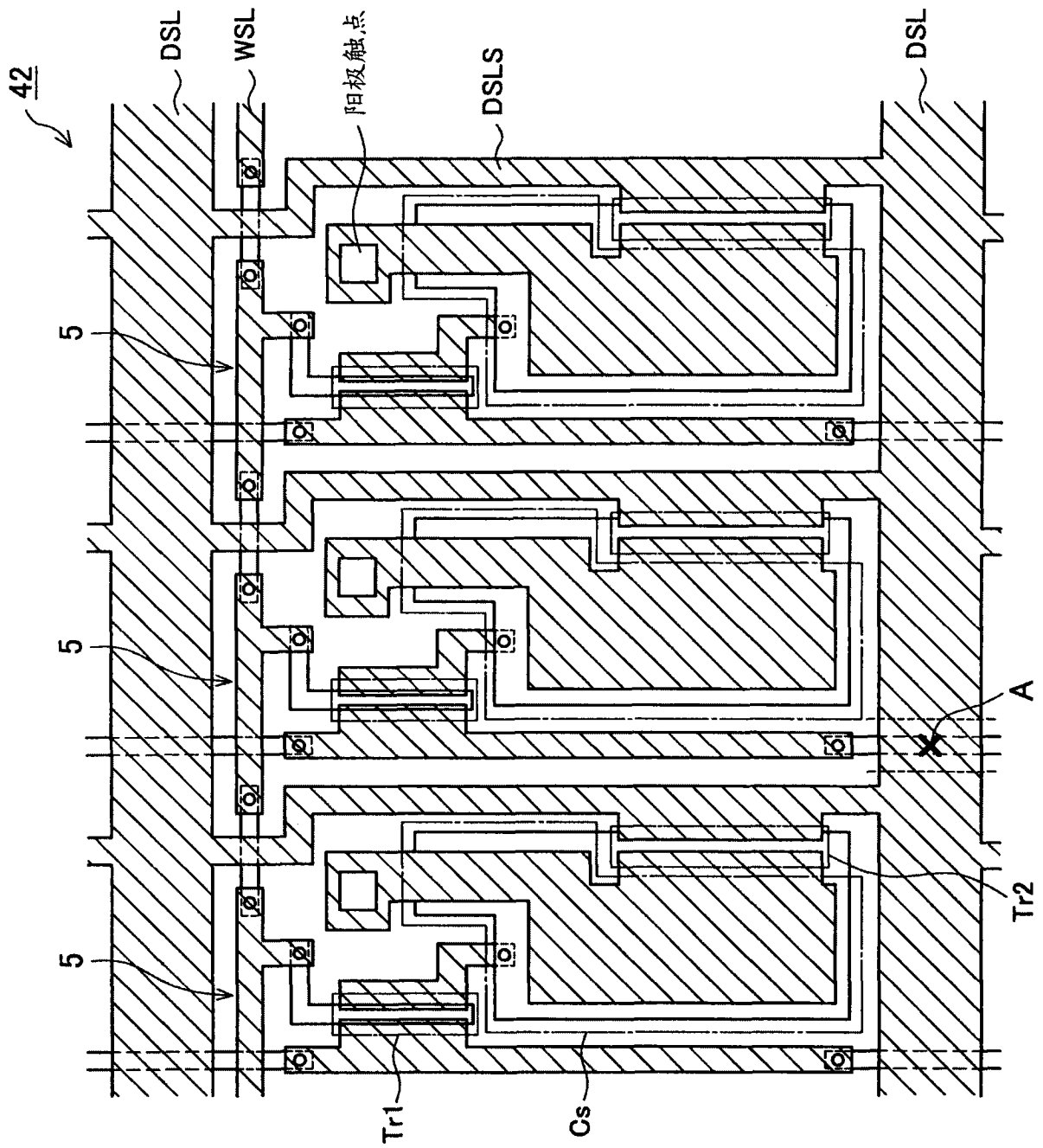


图 7

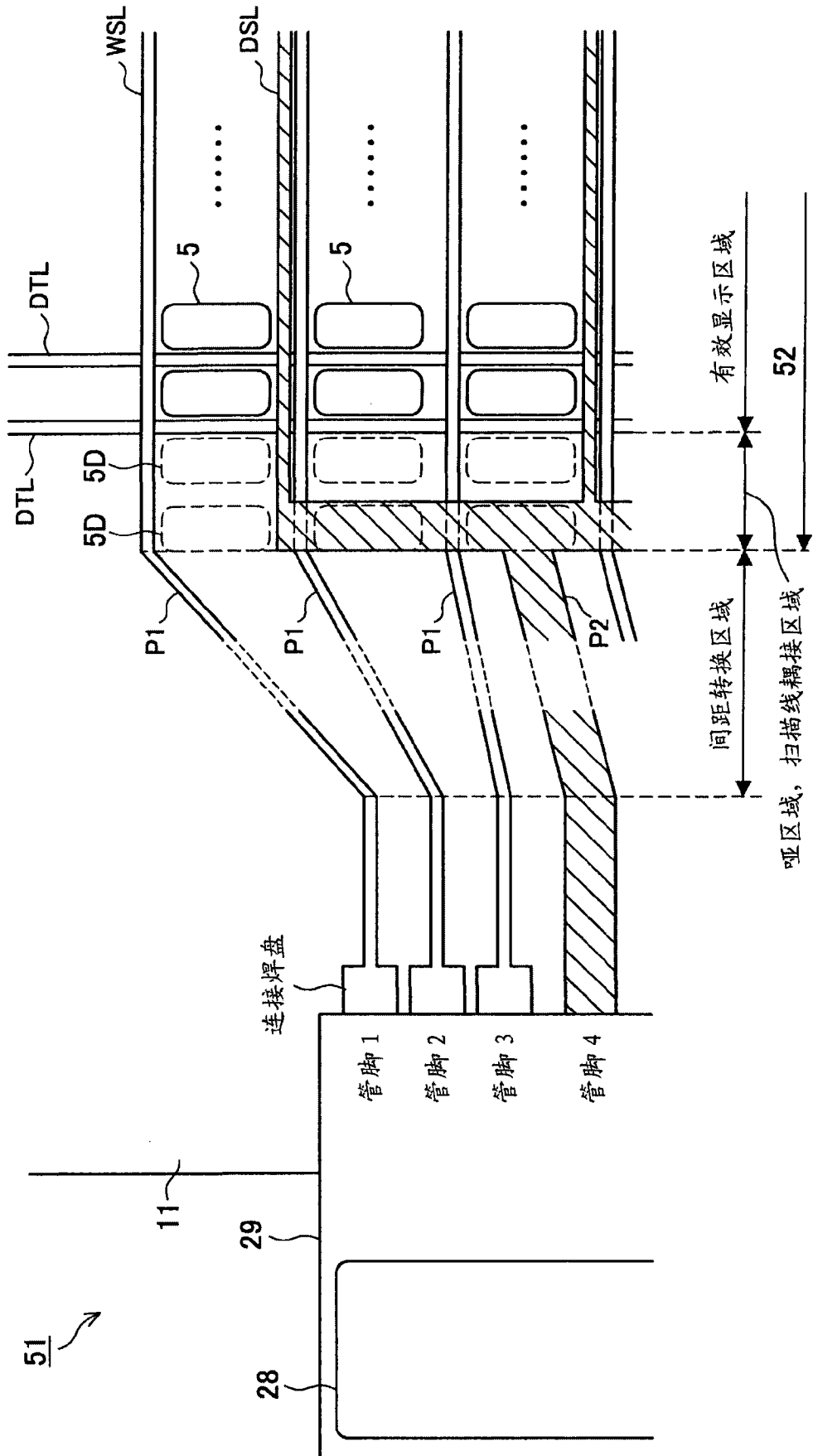


图 8

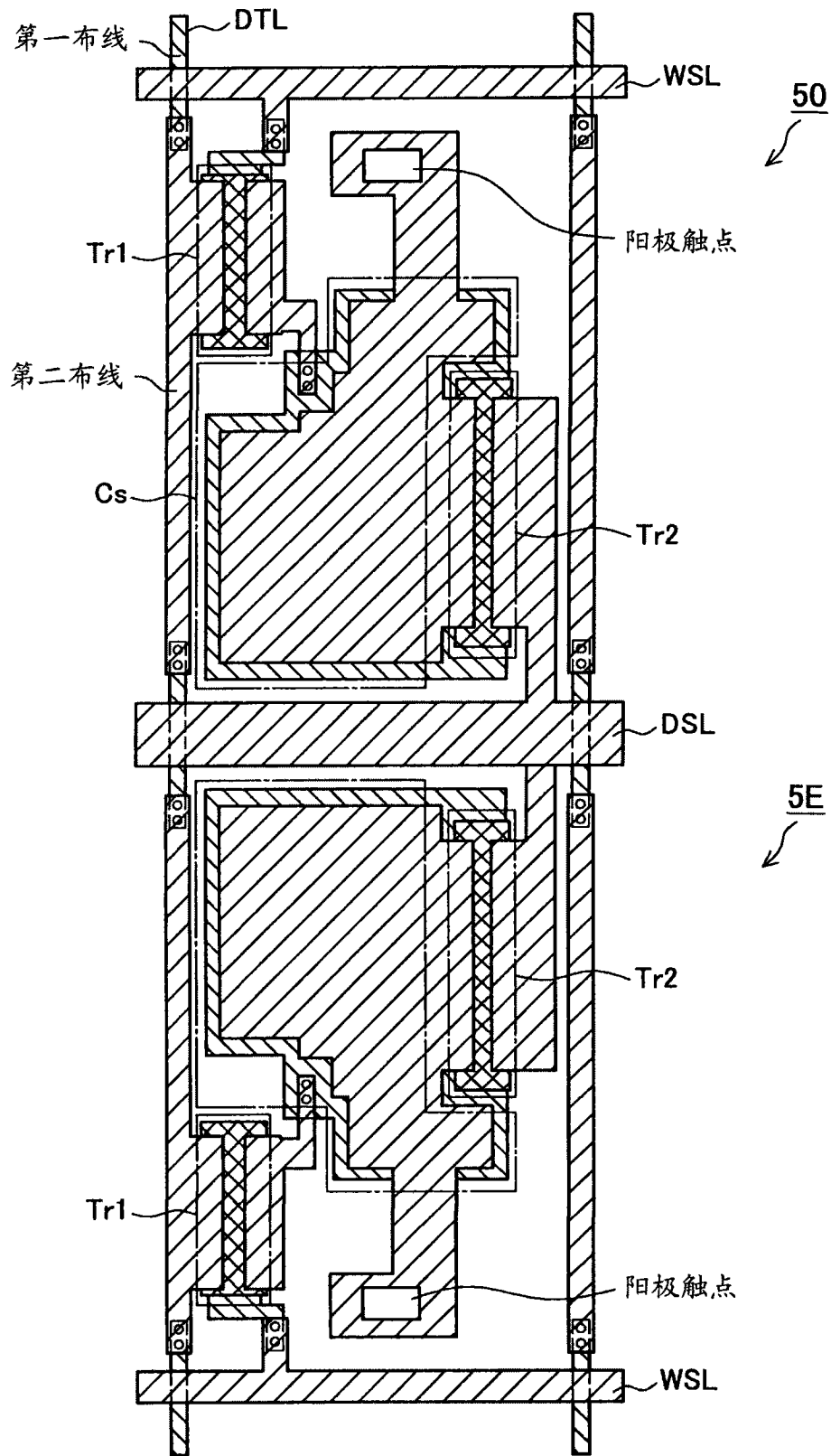


图 9

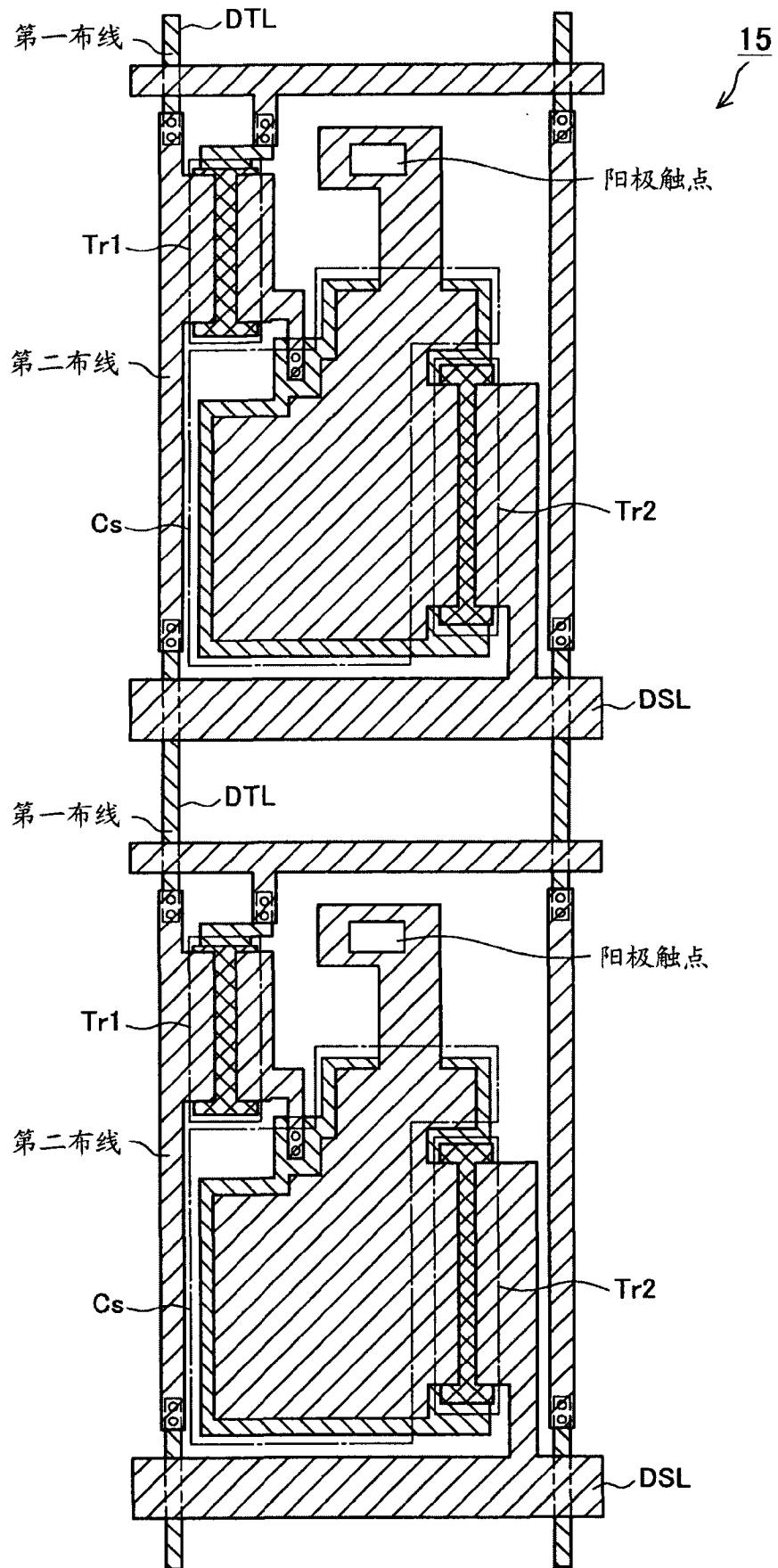


图 10

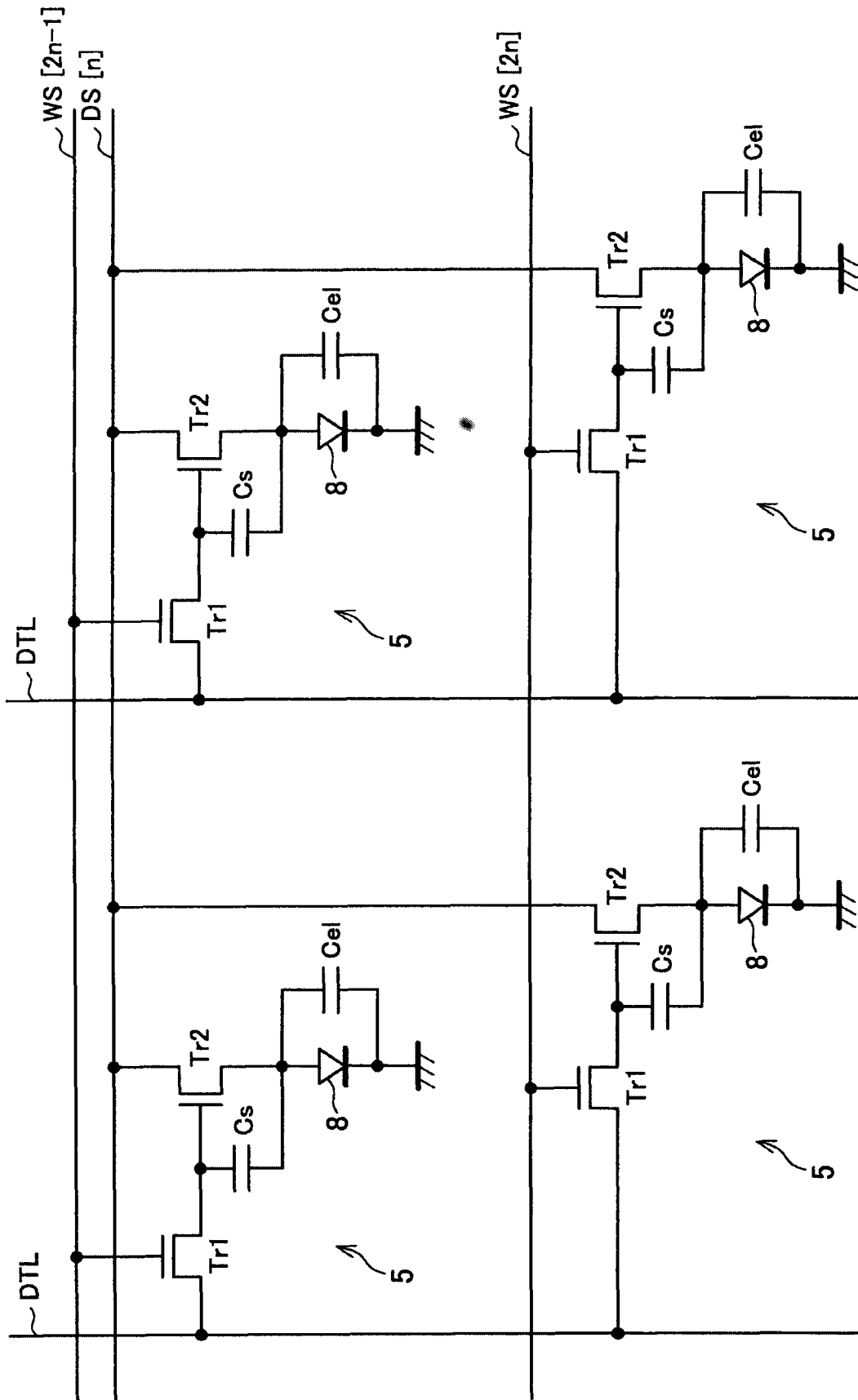


图 11

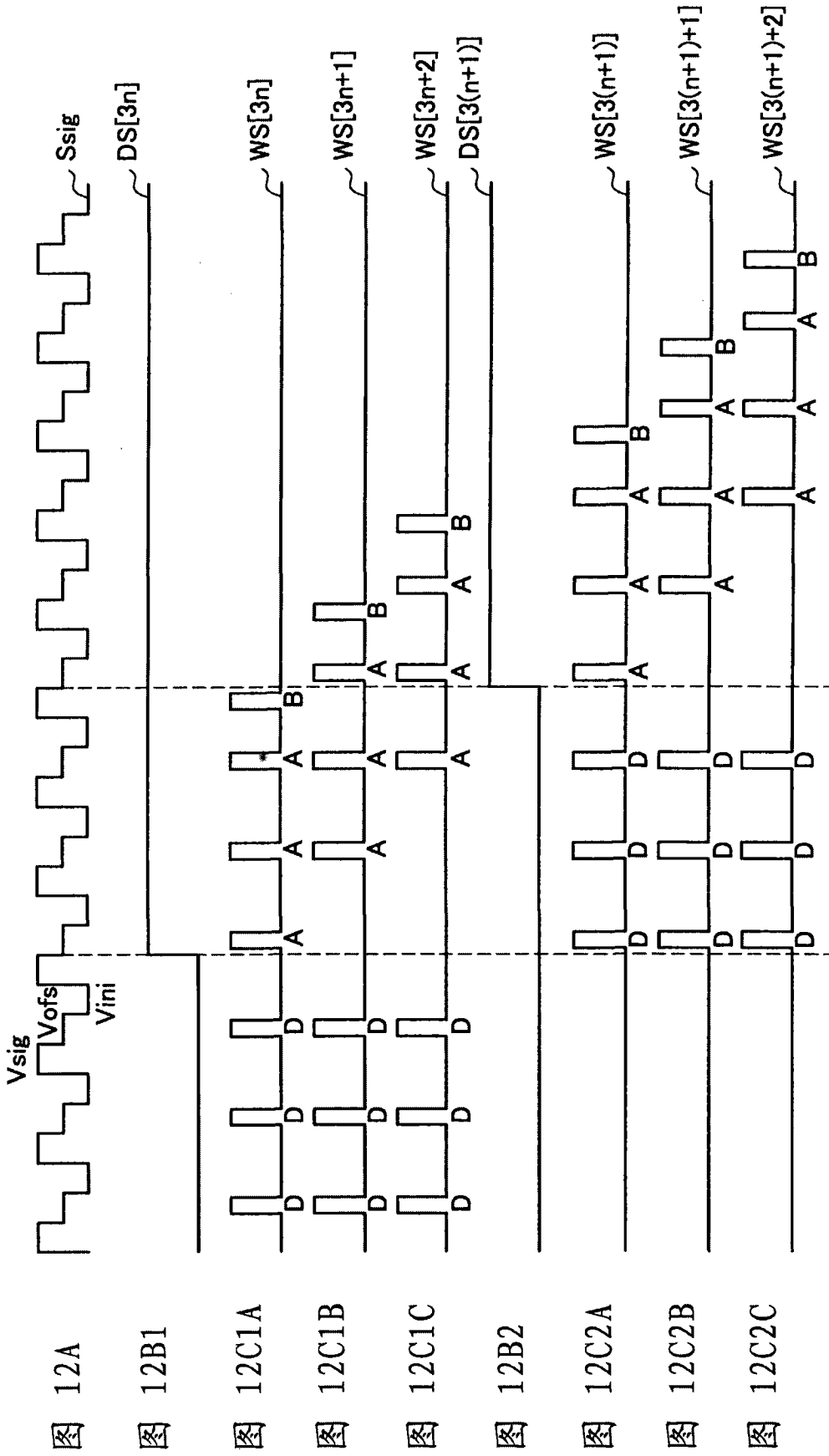


图 12A

图 12B1

图 12C1A

图 12C1B

图 12C1C

图 12B2

图 12C2A

图 12C2B

图 12C2C

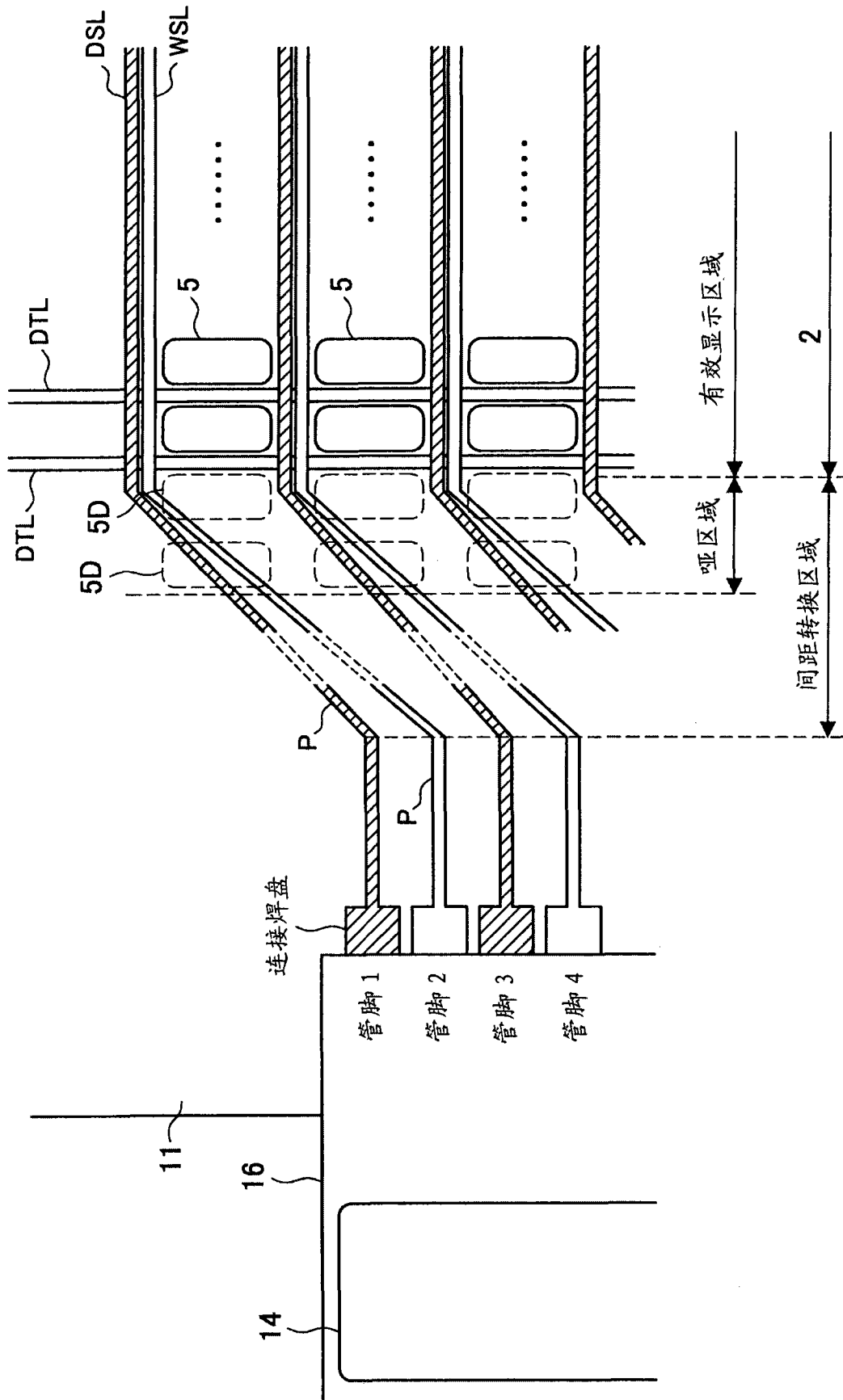


图 13

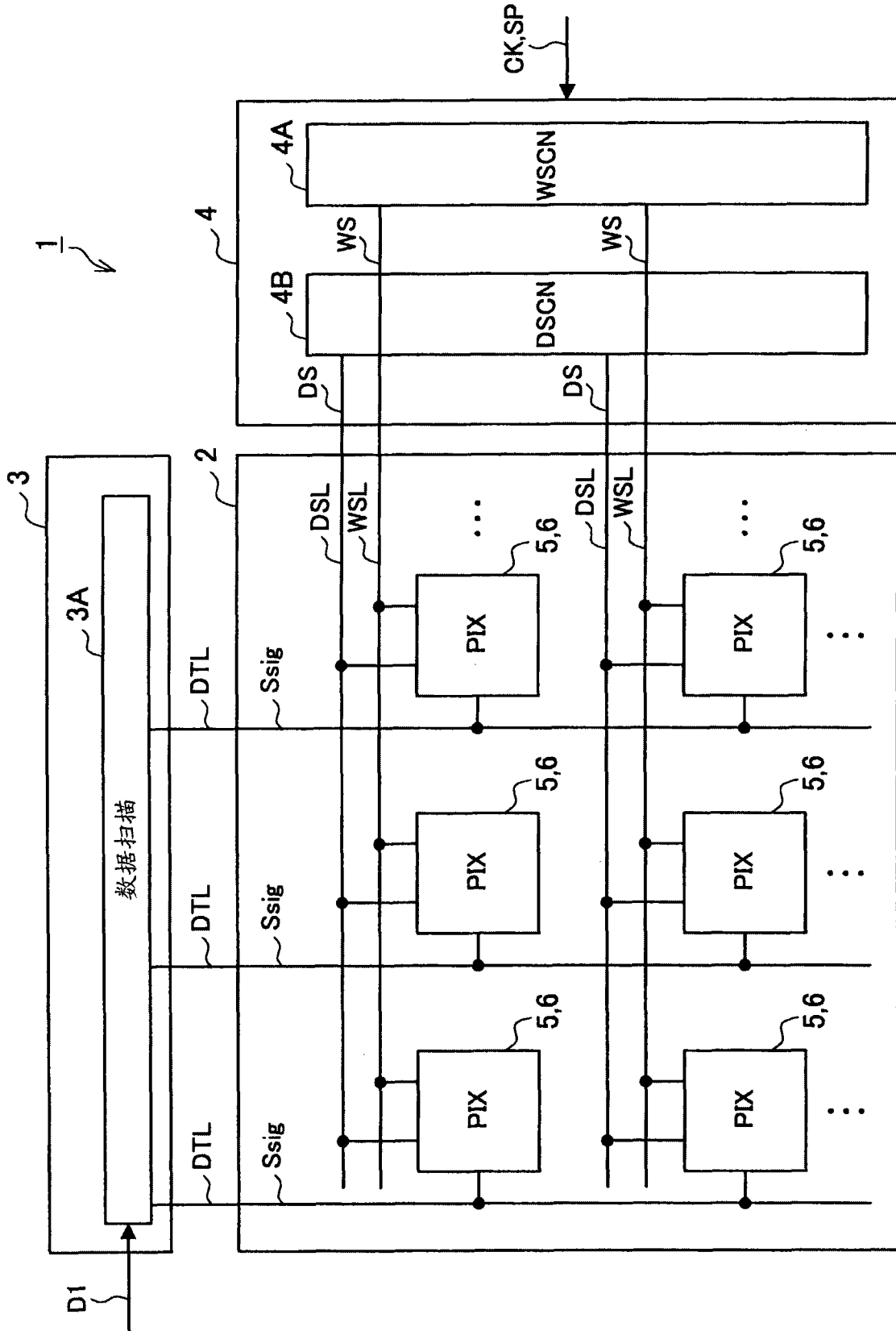


图 14

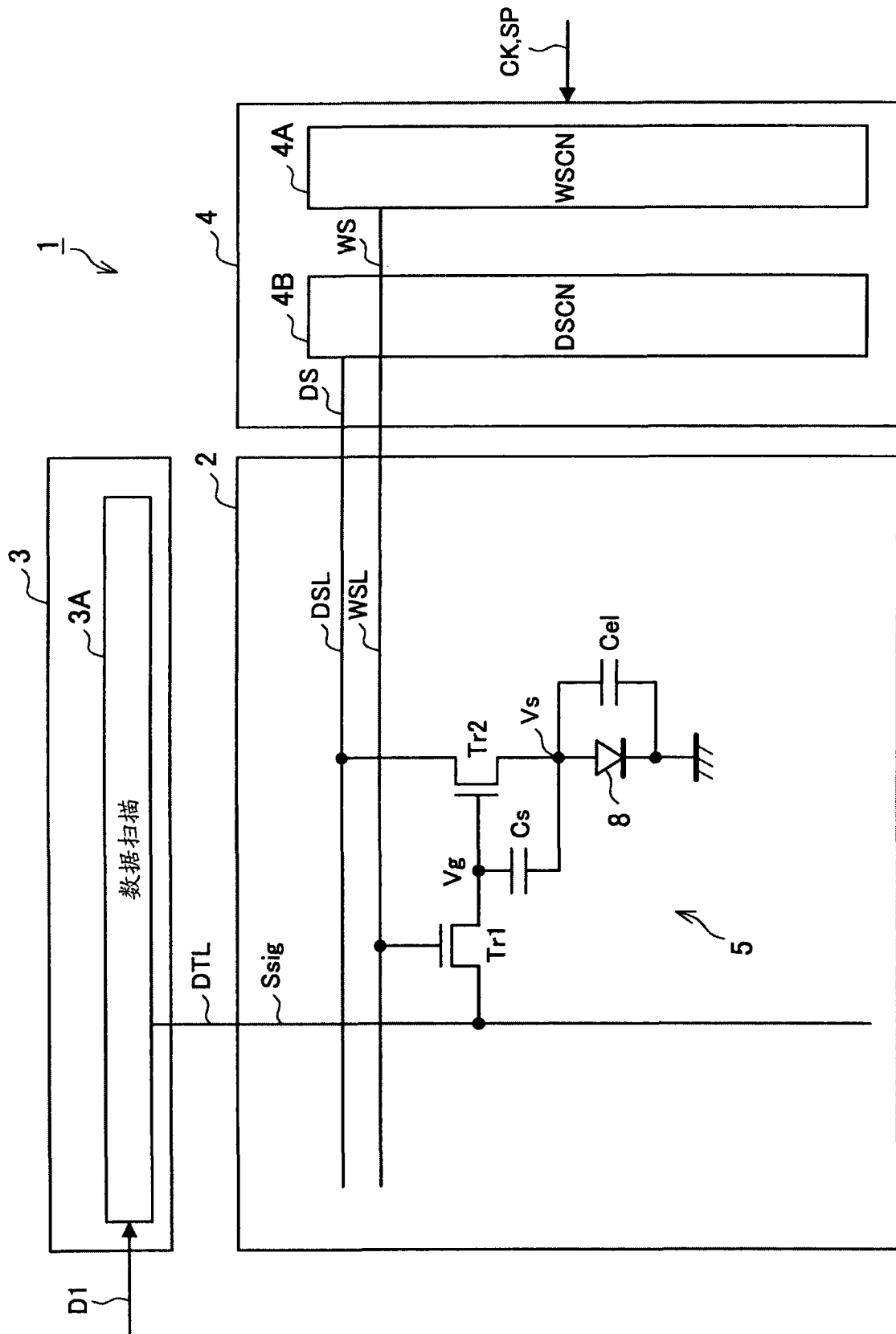


图 15

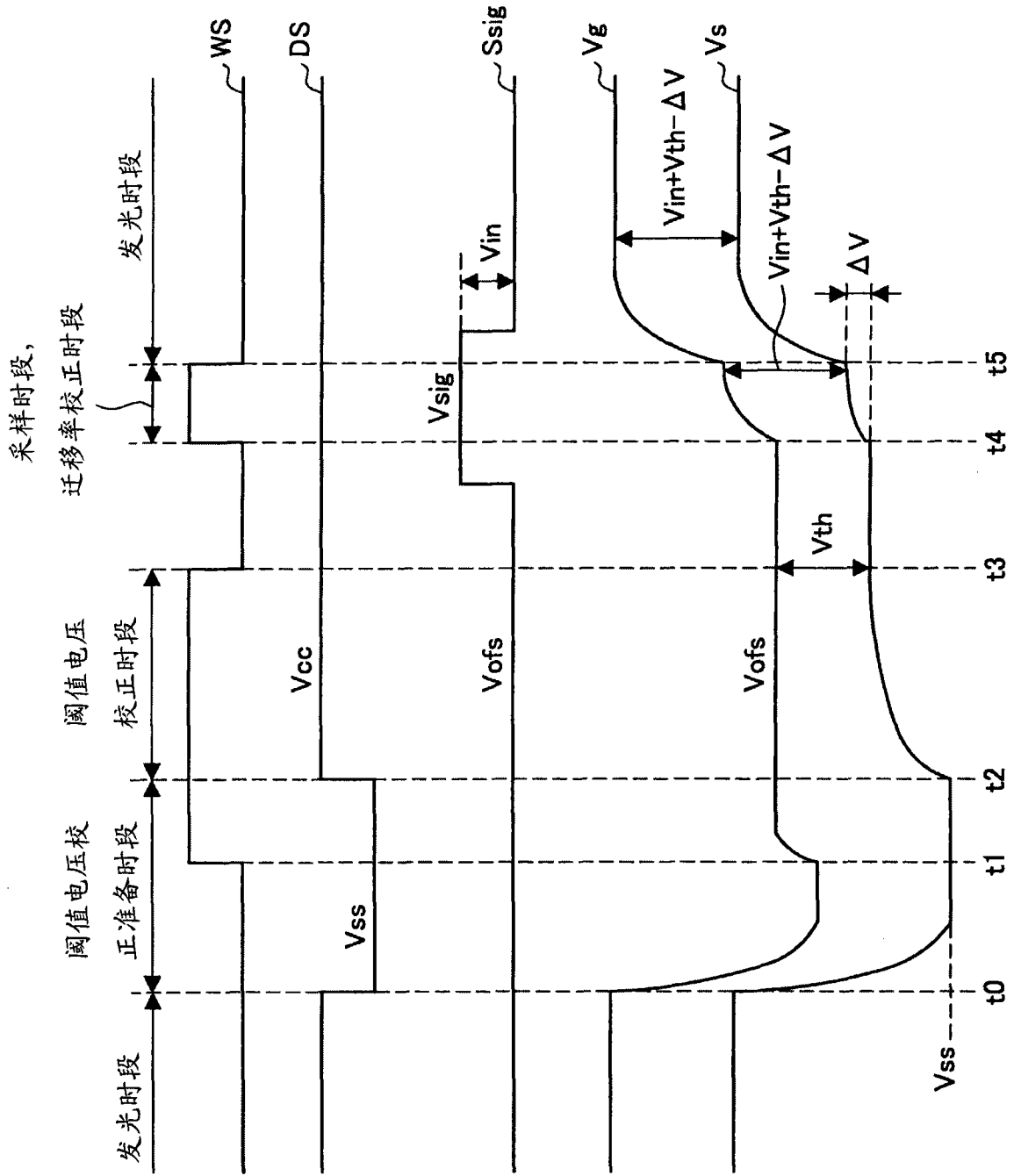


图 16A

图 16B

图 16C

图 16D

图 16E

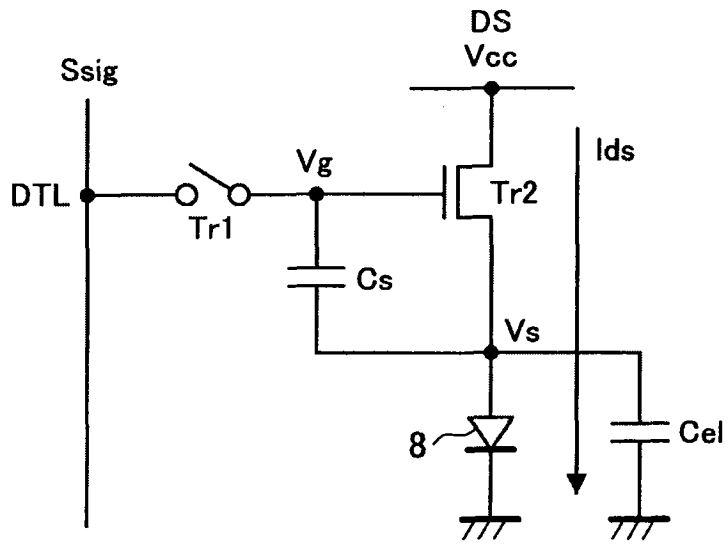


图 17

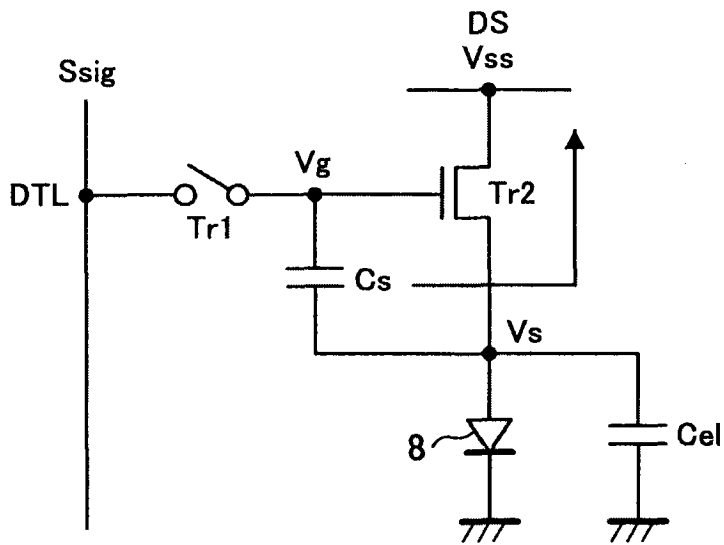


图 18

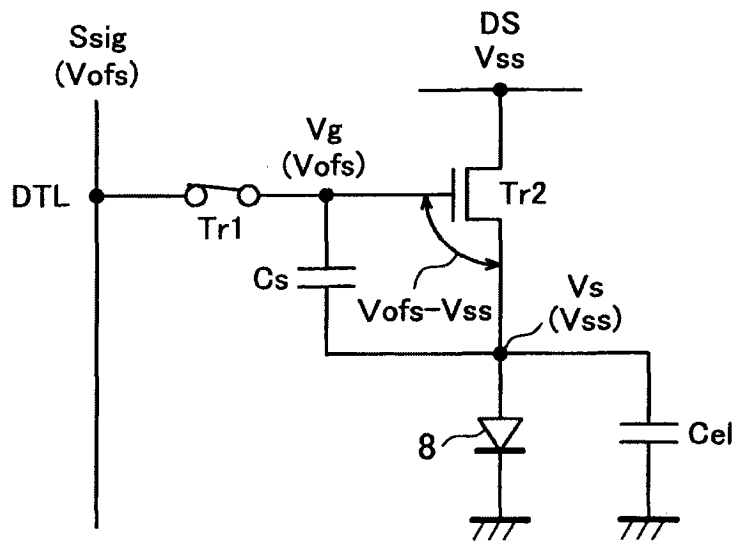


图 19

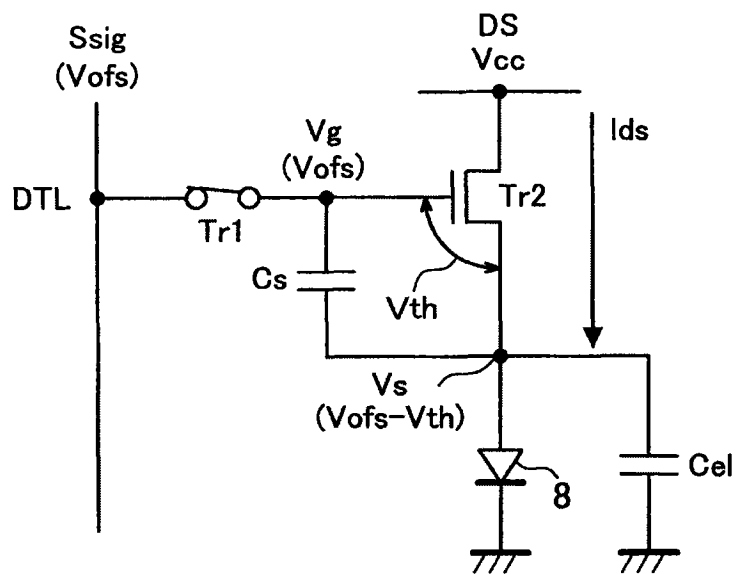


图 20

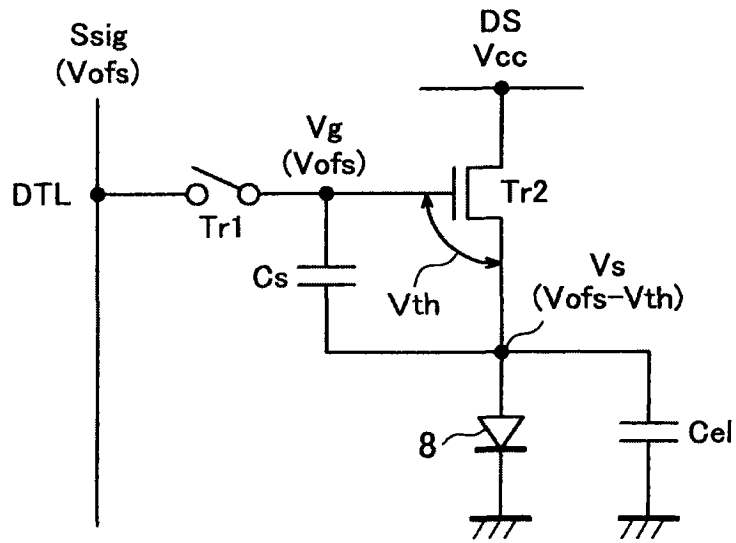


图 21

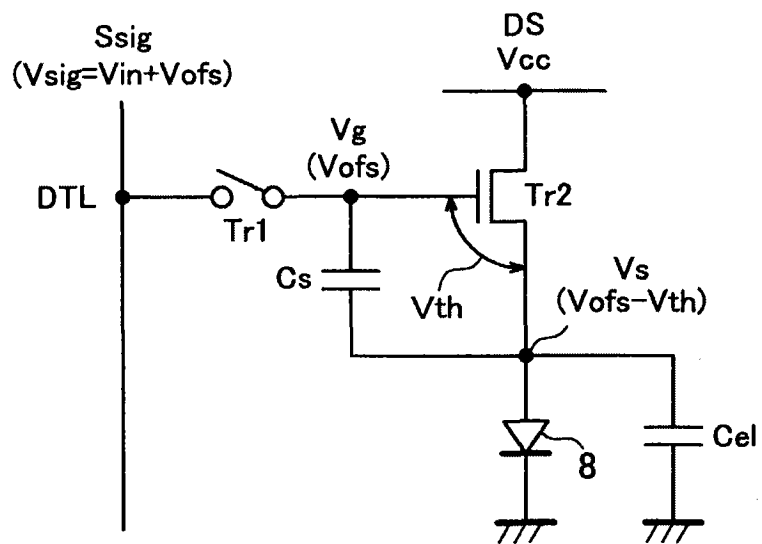


图 22

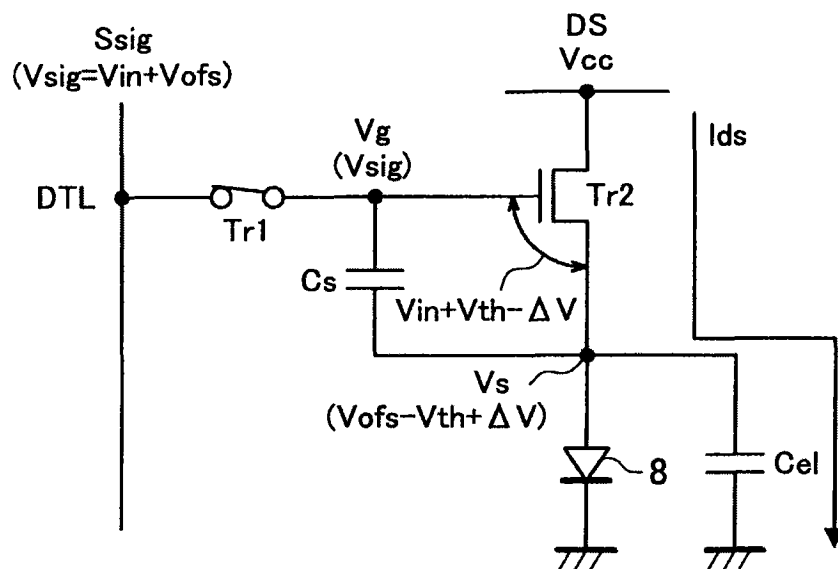


图 23

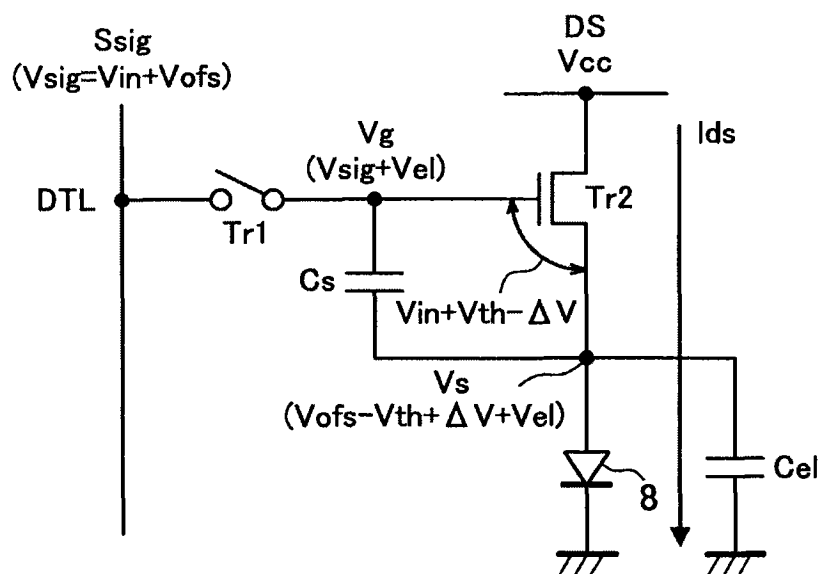


图 24

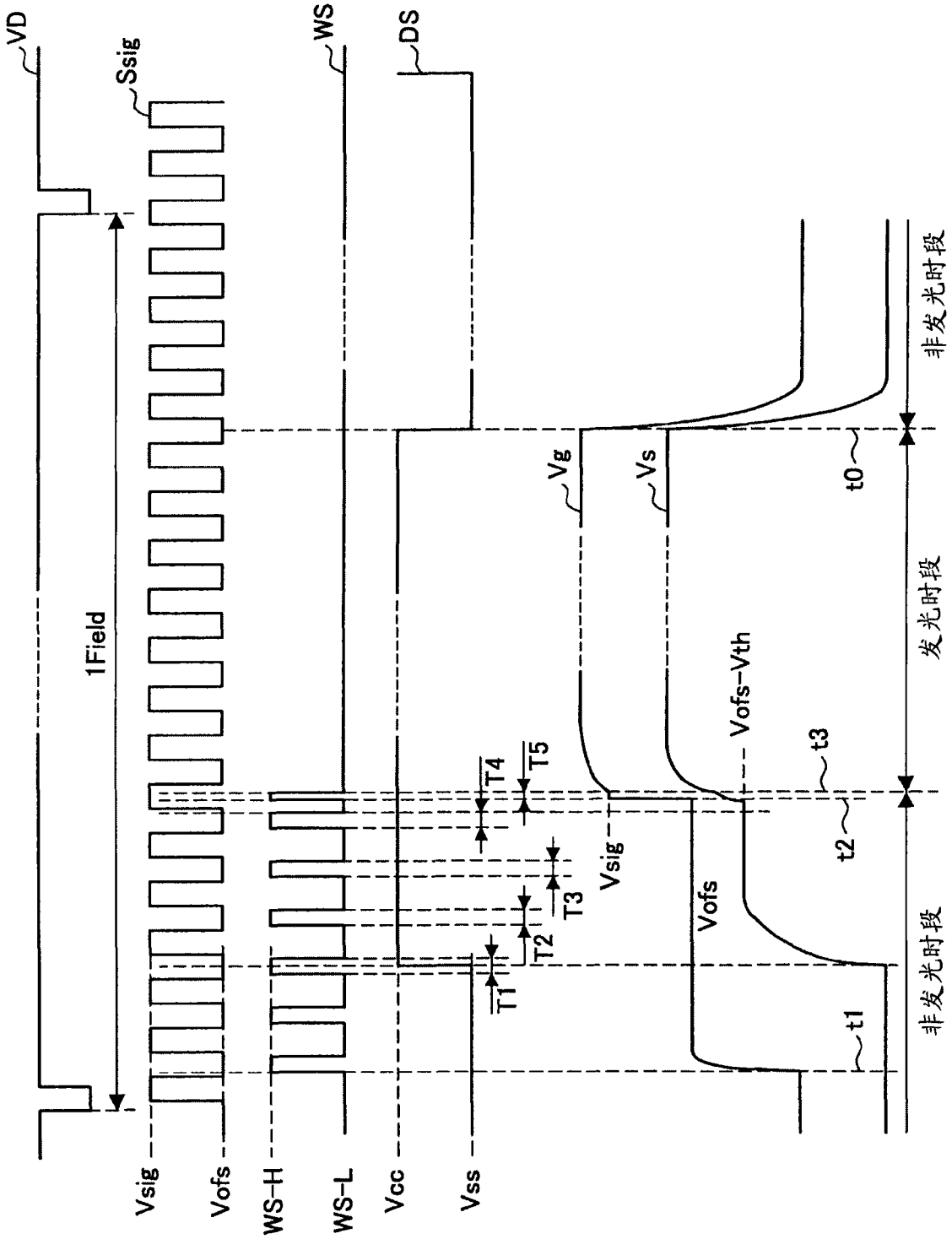


图 25A

图 25B

图 25C

图 25D

图 25E

图 25F

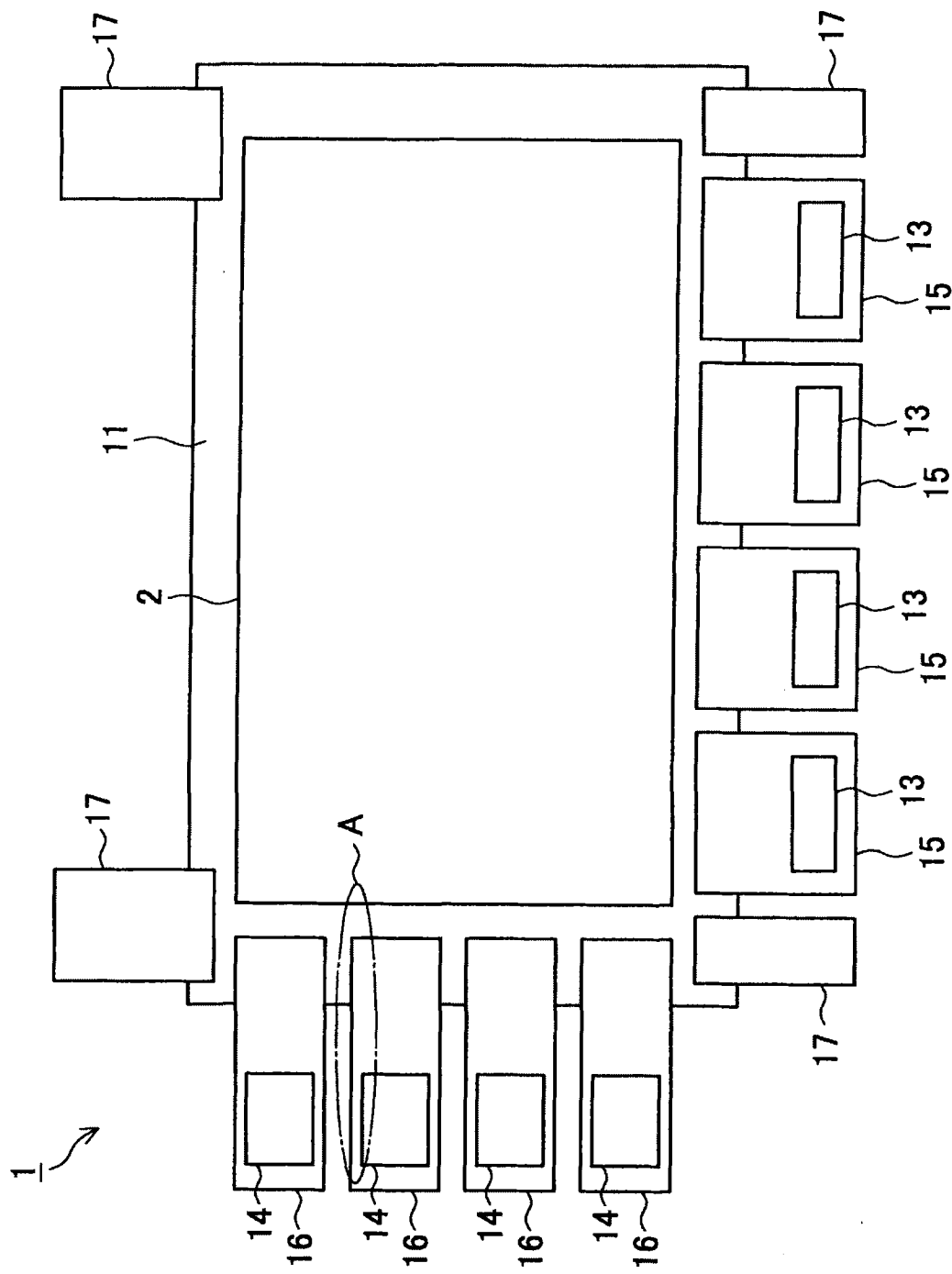


图 26

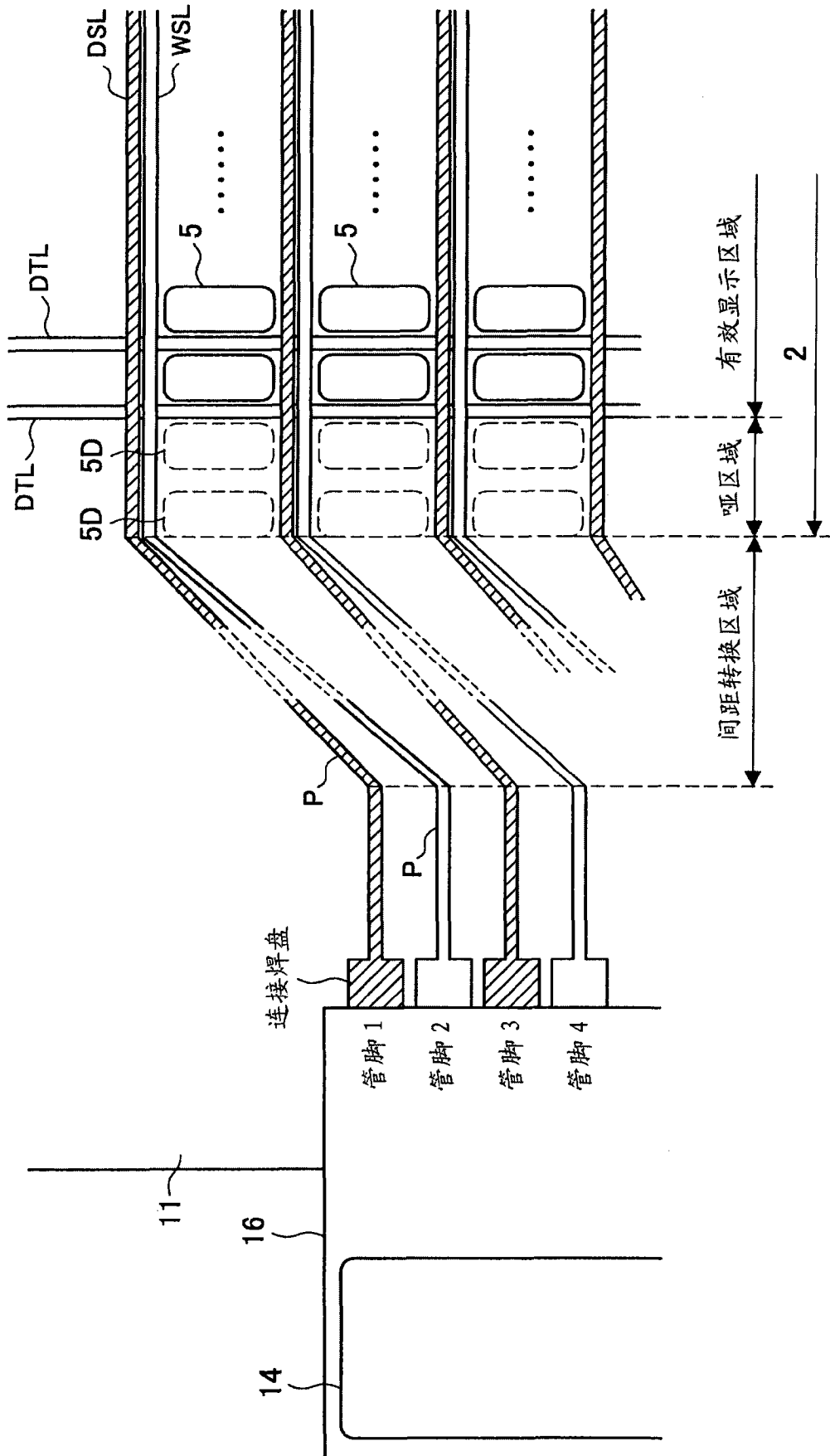


图 27

专利名称(译)	图像显示装置		
公开(公告)号	CN101667392B	公开(公告)日	2013-02-13
申请号	CN200910173046.2	申请日	2009-09-04
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼株式会社		
当前申请(专利权)人(译)	索尼株式会社		
[标]发明人	伴田智壮 种田贵之 内野胜秀		
发明人	伴田智壮 种田贵之 内野胜秀		
IPC分类号	G09G3/32 H01L23/528		
CPC分类号	G09G3/30 G09G2300/0842 G09G3/3266 H01L27/3223 G09G3/3233 G09G2300/0866 H01L27/3276 G09G3/20 G09G2320/0233 G09G2300/0819 G09G2300/0426 G09G2310/0232		
优先权	2008226759 2008-09-04 JP		
其他公开文献	CN101667392A		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了一种包括有机EL元件的有源矩阵图像显示装置，相比于相关技术，能够有效地在绝缘衬底上布置布线样式。本发明提供了在显示单元的最外围处布置的哑区域作为扫描线耦接区域或间距转换区域。电源扫描线由奇数线的像素电路和随后的偶数线的像素电路共用。

