

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.



〔12〕发明专利说明书

专利号 ZL 200610006990.5

G09G 3/32 (2006. 01)
G09G 3/30 (2006. 01)
G09G 3/20 (2006. 01)

[45] 授权公告日 2009 年 12 月 16 日

[11] 授权公告号 CN 100570687C

[22] 申请日 2006.1.26

[21] 申请号 200610006990.5

[30] 优先权

[32] 2005. 1. 27 [33] JP [31] 2005 – 019264

[32] 2005. 12. 1 [33] JP [31] 2005 – 347545

[73] 专利权人 精工爱普生株式会社

地址 日本东京

[72] 发明人 若林淳一

[56] 参考文献

CN1514425A 2004.7.21

US2004/0027318A1 2004.2.12

WO2004/066249 A1 2004. 8. 5

US6011529A 2000.1.4

审查员 乔毅

[74] 专利代理机构 中科专利商标代理有限责任公司
代理人 汪惠民

代理人 汪惠民

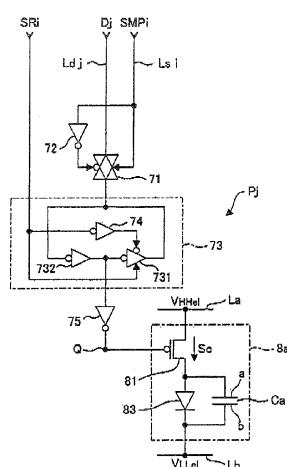
权利要求书 3 页 说明书 21 页 附图 10 页

「54」发明名称

像素电路、发光装置和电子仪器

〔57〕 摘要

OLED 元件(83)，通过使驱动信号(Sc)的电平超过阈值 Vth 进行发光。驱动晶体管(81)根据由数据信号线 Ldj 输入的数据信号 Dj 生成驱动信号(Sc)。电容器(Ca)相对 OLED 元件(83)并列配置，对从驱动晶体管(81)向 OLED 元件(83)供给的驱动信号(Sc)波形，作为钝化的时间常数电路发挥功能。选定电容器(Ca)的静电电容，以使由驱动晶体管(81)生成的驱动信号(Sc)中，在比所定的时间长度短的时间长度内，使超过阈值 Vth 的区间衰减到低于该阈值 Vth 的电平。不必缩短指定发光元件亮度的信号向单位电路输入的时间长度，就能防止各发光元件产生亮度误差。



1. 一种像素电路，其特征在于，具备：

发光元件，其包括第1电极和第2电极，变成与驱动信号的电平相应的亮度；和

信号生成电路，其根据数据信号生成指定所述发光元件的亮度的驱动信号，

所述信号生成电路，包括：

取样电路，其在取样期间取样所述数据信号；

驱动晶体管，其被连接到所述第1电极，并通过向栅电极供给与取样的所述数据信号相应的电位，生成驱动信号；和

时间常数电路，其使从所述驱动晶体管向所述发光元件供给的驱动信号波形钝化。

2. 根据权利要求1所述的像素电路，其特征在于，所述发光元件通过使驱动信号的电平超过阈值而进行发光，

所述时间常数电路确定时间常数，以使在比所述数据信号的延迟量短的时间长度内向所述信号生成电路输入超过所述阈值的信号时，使从该时间常数电路输出的信号衰减到低于所述发光元件的阈值的电平，所述数据信号的延迟量是所述数据信号对所述驱动信号中的所述取样期间的延迟量。

3. 根据权利要求1所述的像素电路，其特征在于，

具备通过所述驱动晶体管与所述第1电极电连接的电源线，

所述时间常数电路，配置在所述第1电极和所述第2电极之间。

4. 根据权利要求3所述的像素电路，其特征在于，

所述时间常数电路，包括一方的电极与所述发光元件的第1电极连接，并且向另一方的电极施加大致恒定电位的电容元件。

5. 根据权利要求4所述的像素电路，其特征在于，

所述时间常数电路包括介于所述电源线和所述第1电极之间的电阻。

6. 根据权利要求1所述的像素电路，其特征在于，

所述驱动晶体管是由互补型的第1晶体管和第2晶体管构成的第1反

转电路，

所述时间常数电路是由互补型的第3晶体管和第4晶体管构成的第2反转电路，

与数据信号相应的电位供给到所述第1反转电路的输入端，所述第1反转电路的输出端连接于所述第2反转电路的输入端，所述第2反转电路的输出端连接于所述第1电极。

7. 一种发光装置，其特征在于，具备：

多个像素电路，其包括第1电极和第2电极，各自包括变成与驱动信号的电平相应的亮度的发光元件；和

数据信号线，其传送按分时操作指定各发光元件的亮度的数据信号，

所述多个像素电路，各自包括：信号生成电路，其在与该像素电路对应的取样期间内，生成与从所述数据信号线取样的数据信号相应的电平的驱动信号，

所述信号生成电路包括：驱动晶体管，其被连接到第1电极，并通过向栅电极供给与数据信号相应的电位，生成驱动信号；和时间常数电路，其使由所述驱动晶体管向所述发光元件供给的驱动信号波形钝化。

8. 根据权利要求7所述的发光装置，其特征在于，

所述发光元件通过使驱动信号的电平超过阈值而进行发光，

所述时间常数电路确定时间常数，以使在比所述数据信号的延迟量短的时间长度内向所述信号生成电路输入超过所述阈值的信号时，从该时间常数电路输出的信号衰减到低于所述发光元件的阈值的电平，所述数据信号的延迟量是所述数据信号对所述驱动信号中的所述取样期间的延迟量。

9. 根据权利要求7所述的发光装置，其特征在于，

所述多个像素电路中，第1像素电路中所含的时间常数电路的时间常数，小于与所述数据信号线中、距数据信号供给源的路径长度比所述第1像素电路短的地点上连接的第2像素电路的时间常数。

10. 根据权利要求9所述的发光装置，其特征在于，

所述各像素电路中所含的时间常数电路的时间常数，按每个像素电路确定，以使所述数据信号线中、包括从数据信号供给源到该像素电路连接地点为止的配线电阻和寄生电容和该像素电路的时间常数电路部分的时

间常数，对总的像素电路变成一致。

11. 根据权利要求 9 所述的发光装置，其特征在于，

所述各像素电路中所含的时间常数电路的时间常数，按像素电路的各个组确定，以使所述多个像素电路中，属于第 1 组各像素电路中的时间常数电路的时间常数，小于所述数据信号线中、属于距数据信号供给源的路径长度比所述第 1 组各像素电路短的地点上连接的第 2 组的各像素电路中的时间常数电路的时间常数。

12. 一种电子仪器，其特征在于，具备权利要求 7~权利要求 11 的任一项中所述的发光装置。

像素电路、发光装置和电子仪器

技术领域

本发明是关于 OLED (Organic Light Emitting Diode) 元件等控制发光元件的技术。

技术背景

多年来提出一种具有多个发光元件的发光装置。这种发光装置有时因指定发光元件亮度的信号（以下称“数字信号”）延迟等种种原因，导致发光元件的亮度发生误差。

例如，以前提出的一种发光装置是各个含发光元件的多个像素电路与共同的配线（以下称“数据信号线”）连接的构成。该构成中，分时操作指定各发光元件亮度的数据信号，在每个所定的期间（以下称“取样期间”）中，从数据信号线依次输入像素电路，由根据该数据信号生成的驱动信号的供入而控制发光元件的亮度。该构成中，数据信号保持根据一个发光元件亮度的电平期间和对该数据信号的取样期间在时间轴上完全一致，数据信号在此期望的区间内输入到各像素电路，可适当控制发光元件的亮度。然另一方面，由于在数据信号线内传播时，波形迟钝等种种原因，数据信号相对取样期间有时延迟。这种情况下，由于在一个取样期间内，数据信号的电平发生了变动，所以不可能对发光元件供给所期望的驱动信号，其结果会导致发光元件的亮度发生误差。

作为解决此问题的技术，例如专利文献 1 和专利文献 2 中，公开了一种构成，如图 16 所示，在形成前后相对的取样期间 Ps 中插入间隔 Pd。根据此构成，从各取样期间 Ps 的终点到其后取样期间 Ps 的始点之间隔 Pd 中，数据信号 D 不会输入到任何像素电路内。因此，如图 16 中以“D (有延迟)”所示，即使数据信号 D 延迟时间长度 Δd ，该延迟量 Δd 也仅限于

期间 P_d 的时间长度范围内，所以发光元件的亮度不会发生误差。

[专利文献 1]特开平 5~241536 号公报（图 1 和图 2）

[专利文献 2]特开平 9~212133 号公报（图 1 和图 2）

因此，该技术中，不得不将数据信号 D 输入到像素电路的时间长度(取样期间 P_s) 缩短间隔 P_d 的部分。因此，对各像素电路必须以短周期对数据信号取样时（例如，与数据信号线连接的像素电路个数很多时），对各像素电路不可能充分输入数据信号，所以存在的问题是难以控制各发光元件的亮度。

发明内容

本发明就是鉴于这种情况而进行的，其目的是要解决如下课题，即，不缩短指定发光元件亮度的信号向像素电路输入的时间长度，并能防止各发光元件的亮度误差。

为解决该课题，本发明的像素电路具有根据驱动信号的电平形成亮度的发光元件，和根据数据信号生成指定上述发光元件亮度的驱动信号的生成电路，上述信号生成电路包括：将根据数据信号的电位供给栅电极，生成驱动信号的驱动晶体管（例如图 3 中的驱动晶体管 81 和图 9 中的倒相器 $Cb1$ ）；和将由上述驱动晶体管供给上述发光元件的驱动信号波形钝化（即，降低每单位时间内驱动信号电平的变动量）的时间常数电路。

该构成中，由信号生成电路供给发光元件的驱动信号波形，通过时间常数电路而钝化。因此，即使因延迟或噪音等种种原因，使驱动信号短期内偏移到与所期望值不同的电平时，也会降低对发光元件的亮度产生影响。由于时间常数电路降低了驱动信号的变动的影响，所以没有必要缩短指定发光元件亮度的信号（数据信号）输入到像素电路中的时间长度。而且，所谓本发明的发光元件，是利用电作用发光的元件。例如，除了 OLED 元件外，本发明中所说的发光元件的概念还包括无机 EL 二极管元件或发光二极管元件等各种元件。

当驱动信号电平超过所定的阈值时，具有发光元件的像素电路中，上述时间常数电路确定时间常数，以使输入到上述信号生成电路的数据信号中，在比所定的时间短的时间长度内超过上述阈值的信号，输入到上述信

号生成电路内时，由该时间常数电路输出的信号衰减到低于上述发光元件的上述阈值的电平。根据这种形态，即使驱动信号电平短期内超过发光元件的阈值，该区间的电平也会由时间常数电路衰减到低于该阈值的电平，这样就能准确防止因该驱动信号变动而引发光元件产生亮度误差。尤其是本发明中，驱动信号中，在比所定值短的时间长度内，超过阈值总的区间，没有必要衰减到低于该阈值的电平。即，即使由时间常数电路将波形钝化后的驱动信号电平超过阈值时，超过该阈值的区间（即，发光元件误发光期间），驱动信号的波形最好也钝化，以形成对于像素电路用途不变成特殊问题的时间长度。例如，利用本发明像素电路的显示装置中，实际上，即使因驱动信号延迟等原因引发发光元件误发光，只要这是人们视觉察觉不到的时间长度，本发明确实就发挥了所期望的效果。

本发明的最佳形态中，上述发光元件包括第1电极和第2电极，并具有通过上述驱动晶体管与上述第1电极进行电连接的电源线，上述时间常数电路配置在上述电源线和第1电极之间。根据这种形态可有效防止发光元件的误发光。

另外，本发明的另一形态中，在由数据信号线对指定发光元件亮度的数据信号取样期间设置取样的取样电路（例如，图3中的传输门71），信号生成电路，根据取样电路的取样数据信号生成驱动信号。该构成中，确定时间常数电路的时间常数，以使信号生成电路生成的驱动信号中，在比对取样期间的数据信号延迟量短的时间长度内，超过发光元件阈值的区间衰减到低于该阈值的电平。但是，也可以是由信号生成电路进行数据信号取样的构成。即，该构成的信号生成电路，例如由与数据信号线连接的开关元件构成，通过对供入该数据信号线内的数据信号进行取样，作为驱动信号输出。

在本发明所优选的形态中，上述时间常数电路，包括一方的电极与上述发光元件的一端连接，同时向另一方的电极施加恒定电位的电容元件（例如，图3和图11中所示的电容Ca）。根据这种形态，例如由发光元件的电阻成分和配线电阻和该电容构成RC时间常数电路。根据这种形态，可简化时间常数电路的构成。另外，另一种形态中的时间常数电路，包括介于上述电源线和第1电极之间的电阻。这种形态中，由电容（例如与发

光元件的第1电极连接的电容元件或附加在发光元件上的电容)和该电阻构成RC时间常数电路。

另外，另一种形态中，上述驱动晶体管是由互补型的第1晶体管和第2晶体管构成的第1反转电路(例如，图9或图12中所示的倒相器Cb1)，上述时间常数电路是由互补型的第3晶体管和第4晶体管构成的第2反转电路(例如，图9或图12中示出的倒相器Cb2)，根据数据信号的电位供入到上述第1反转电路的输入端，上述第1反转电路的输出端连接于上述第2反转电路的输入端，上述第2反转电路的输出端连接于上述第1电极。而且，以上形态中的第1晶体管和第2晶体管，例如分别相当于图9或图12中倒相器Cb1的晶体管Tr1和Tr2。第3晶体管和第4晶体管分别相当于图9或图12中倒相器Cb2的晶体管Tr1和Tr2。

该形态中，由构成第1反转电路或第2反转电路构成的晶体管栅电容或该倒相器的输出电阻构成RC时间常数电路。而且，通过适当选择倒相器的级数或构成倒相器的晶体管尺寸(尤其是栅长或栅宽)构成具有所要时间常数的时间常数电路。当然，时间常数电路的构成不限于以上示例。例如，由晶体管构成信号生成电路时，也可利用该晶体管的栅电容构成时间常数电路。该构成中，通过适当选择晶体管的栅宽或栅长，可调整时间常数电路的时间常数。

另外，将本发明的像素电路用于发光装置中。该发光装置具备：多个像素电路，其各像素电路包括变成根据驱动信号电平之亮度的发光元件；和数据信号线，其传送分时操作指定各发光元件亮度的数据信号；上述多个像素电路各自包括：信号生成电路，其在与该像素电路对应的取样期间内，生成与从数据信号线取样的数据信号相应电平的驱动信号；上述信号生成电路包括：驱动晶体管，其通过向栅电极供入与数据信号相应的电位，生成驱动信号；和时间常数电路，其使从上述驱动晶体管供入上述发光元件的驱动信号的波形钝化。根据该构成，通过和本发明像素电路一样的作用，不必缩短数据信号输入像素电路期间(取样期间)，就能防止各个发光元件产生亮度误差。

在本发明的优选形态的发光装置中，上述发光元件，由于驱动信号电平超过阈值而发光，上述时间常数电路确定时间常数，以使输入到上述信

号生成电路中的数据信号中，在比所定的时间长度短的时间长度内，超过上述阈值的信号输入到上述信号生成电路中时，由该时间常数电路输出的信号衰减到低于上述发光元件的阈值。根据该构成，确实可防止对于取样期间的数据信号延迟引发发光元件产生亮度误差。

然另一方面，对于数据信号线附加有配线电阻或寄生电容。该电阻或电容沿着该数据信号线，距离数据信号供给源（例如图1示出的图像处理电路30或输入从该图像处理电路30输出数据信号的端子）越大，由这些电阻或电容确定的时间常数距离数据信号供给源越大。因此，对于总的像素电路，对于时间常数电路设定相等的时间常数，距离数据信号供给源的像素电路越大的时间常数，驱动信号变成衰减，其结果，各个发光元件的特性（举动）必然产生偏差。因此，本发明所优选的形态中，各像素电路中所含的时间常数电路的时间常数，根据数据信号线中连接该像素电路的地点进行确定。例如，着眼于第1像素电路，和与数据信号线中距数据信号供给源的路径长度比第1像素电路短的地点处连接的第2像素电路时，第1像素电路中所含的时间常数电路的时间常数小于第2像素电路中所含的时间常数电路的时间常数。根据这种构成，因为考虑到数据信号线附加的电阻或电容与时间常数电路双方的时间常数，在各像素电路中形成均等，所以能抑制各发光元件的特性之偏差。

在更优选的形态中，上述各像素电路中所含的时间常数电路的时间常数，按每个像素电路确定，以使上述数据信号线中，包括从数据信号供给源到连接该像素电路地点的配线电阻和寄生电容与该像素电路的时间常数电路部分的时间常数与总像素电路大致相同。根据这种构成，不必考虑像素电路对数据信号线的位置，就能使所有的发光元件特性高精度地一致。但是，该构成中，由于对所有像素电路各自的时间常数必须分别选定，所以其构成有可能复杂化。因此采用对每组像素电路选定时间常数的构成。即，在另一种形态的发光装置中，上述各像素电路中所含的时间常数电路的时间常数，对每组像素电路进行确定，以使上述数据信号线中，属于第1组各像素电路中时间常数电路的时间常数，小于属于第2组各像素电路中时间常数电路的时间常数，而上述第2组像素电路与上述数据信号线中距数据信号供给源的路径长度比上述第1组像素电路短的地点处连

接。而且，这里虽然只明示出第 1 和第 2 组，但是对于多个像素电路只区分成 2 组的构成，不是限定本发明的范围。在将多个像素电路区分成 3 个以上组的构成中，从这种构成中选出的一个组应当是本发明中所说的第 1 组，而另一个组应当是本发明中说的第 2 组。

本发明的发光装置可用于各种电子仪器。例如，具有利用光线的照射形成图像感光体的图像形成装置中，可用作向感光体照射光线的头部（线型头）。作为这样的图像形成装置，有打印机或复印机，或兼有这些功能的复合机。在这种图像形成装置中，最好是将多个发光元件线状地排列的发光装置。另外，本发明的发光装置也可用作所说的移动电话机或个人计算机的各种电子仪器显示装置。这些电子仪器中，最好是将多个发光元件以面状（矩阵状）排列的发光装置。即，这种发光装置，具备：与多个取样信号线（扫描线）与多个数据信号线各个交叉点相对应配置本发明的像素电路；在取样期间对多个取样信号线分别依次选择的垂直扫描电路（例如图 8 中所示的移位寄存器）；和将对沿着各数据信号线排列的各个发光元件的亮度分时操作指定的数据信号，输入到各数据信号线的电平扫描电路（例如图 8 所示的图像处理电路 30）。

附图说明

图 1 是表示本发明第 1 种实施方式的发光装置的构成的方块图。

图 2 是用于说明发光装置动作的时间图。

图 3 是表示一个单位电路构成的图。

图 4 是用于说明现有的单位电路中 OLED 元件误发光的图。

图 5 是用于说明通过本实施方式的单位电路防止误发光的图。

图 6 是表示 OLED 元件的电压与电流的关系的图。

图 7 是表示 OLED 元件的电流与亮度（发光量）的关系的图。

图 8 是本发明第 2 种实施方式的发光装置构成方块示图。

图 9 是表示本发明第 3 种实施方式的单位电路构成的图。

图 10 是表示驱动信号的变化形式的图。

图 11 是表示另一种形态的单位电路构成的图。

图 12 是表示又一种形态的单位电路构成的图。

图 13 是用于说明对本发明的第 4 种实施方式的各单位电路的时间常数的图。

图 14 是表示图像形成装置的构成的纵向剖面图。

图 15 是表示另一种形态的图像形成装置构成的纵向剖面图。

图 16 是对现有构成的问题点进行说明的时间图。

图中：10—像素部分、20—控制电路、30—图像处理电路、40—电源电路、50—移位寄存器、G (G₁, G₂, …G_m) 单位电路群、P (P₁, P₂, …P_n) 单位电路、71—传输门、73—锁存电路、8 (8a, 8b) 像素电路、81—晶体管、83—OLED 元件、Ca—电容器、Cb (Cb₁, Cb₂) —倒相器、Ld₁, Ld₂, …Ld_n—数据信号线、Ls₁, Ls₂, …Ls_m—取样信号线、La、Lb—电源线、SR (SR₁, SR₂, …SR_m) —移位信号、SMP (SMP₁, SMP₂…SMP_m) —取样信号、D (D₁, D₂…D_n) —数据信号、Sc—驱动信号。

具体实施方式

<A~1：第 1 种实施方式>

首先对图像形成装置（例如打印机）头部采用的发光装置的方式进行说明。图 1 是表示该发光装置的构成的方块图。如该图 1 所示，发光装置由像素部 10 和其周边电路构成。像素部 10 是用作图像形成装置头部（线型的光头）的部分。该像素部 10 具有 X 方向排列的 m 个单位电路群 G(G₁, G₂, …, G_m) 和与其分别对应的 m 位（比特）的移位寄存器 50（m 为自然数）。单位电路群 G₁~G_m 各自包括 X 方向排列的 n 个单位电路 P (P₁, P₂, …, P_n)。各单位电路 P 具有作为发光元件的 OLED 元件 83（参照图 3）。

另一方面，周边电路包括控制电路 20 和图像处理电路 30 和电源电路 40。控制电路 20 生成开始脉冲信号 SP 和时钟信号 CLK，并输出到移位寄存器 50。如图 2 所示，开始脉冲信号 SP 是在主扫描期间的始点形成有效电平的信号。另一方面，时钟信号 CLK 是规定变成主扫描基准的时间信号。如图 2 所示，移位寄存器 50 是按照时钟信号 CLK 依次对开始脉冲信号 SP 进行移位，生成 m 系统的移位信号 SR₁~SR_m，根据这些移位信号 SR₁~SR_m 输出 m 系统的取样信号 SMP₁~SMP_m。各个移位信号 SR

(SR₁、SR₂、…、SR_m) 是变成相当于时钟信号 CLK 一个周期时间长度的有效电平(低电平)信号。如图 2 所示,各个移位信号 SR_i (i 满足 $1 \leq i \leq m$ 的整数) 形成有效电平的期间和下一个移位信号 SR_{i+1} 形成有效电平的期间,相当于时钟信号 CLK 的半周期时间长度进行重复。而各取样信号 CMP_i 是相当于第 1 个移位信号 SR_i 和下一个移位信号 SR_{i+1} 的非逻辑积的信号。因此,取样信号 SMP₁~SMP_m, 分别对于每个相当于时钟信号 CLK 半周期的取样期间 Ps (Ps₁, Ps₂, …, Ps_m) 按顺序形成有效电平(高电平)。取样信号 SMP₁~SMP_m 分别通过取样信号线 Ls₁~Ls_m 输入到各单位电路群 G₁~G_m 的各个单位电路 P。

图 1 所示的图像处理电路 30,生成相当于一个单位电路群所含单位电路 P 总数的 n 系统数据信号 D₁~D_n。各个数据信号 D_j (j 满足 $1 \leq j \leq n$ 的自然数) 是按照单位电路群 G₁~G_m 的排列顺序分时操作指定 m 个单位电路群 G₁~G_m 分别所含单位电路 P_j 的 OLED 元件 83 亮度的电压信号。本实施方式中的数据信号 D₁~D_n 分别对每个等于取样期间 Ps 时间长度的单位期间形成高电平和低电平的任何一种。高电平的数据信号 D_j 指示 OLED 元件 83 发光。低电平的数据信号 D_j 指示 OLED 元件 83 熄灭。这些数据信号 D₁~D_n 输出到数据信号线 Ld₁~Ld_n。单位电路群 G₁~G_m 各自包括的单位电路 P_j (合计 m 个) 共同与数据信号线 Ld_j 连接。由图像处理电路 30 输出的数据信号 D_j, 通过数据信号线 Ld_j, 供入到各单位电路群 G₁~G_m 的第 j 列各单位电路 P_j。

图 1 所示的电源电路 40,除了生成移位寄存器 50 等逻辑电路中使用的电源电位外,还生成高位侧的电源电位 VHHel 和比其低的低位侧电源电位 VLLel。高位侧电源电位 VHHel 供入到电源线 La, 低位侧电源电位 VLLel 供入到电源线 Lb。总的单位电路 P 对电源线 La 和 Lb 形成共同连接。通过这些连接,接受高位侧电源电位 VHHel 和低位侧电源电位 VLLel 的给电。

接着,图 3 是表示属于单位电路群 Gi 的单位电路 P_j 构成的电路图。如该图 3 所示,单位电路 P_j 具有传输门 71。总的单位电路群 G₁~G_m 中所含第 j 列单位电路 P_j 的传输门 71,其输入端子对数据信号线 Ld_j 形成共同连接,该传输门 71 是根据从移位寄存器 50,通过取样信号线 Ls_i 供给

的取样信号 SMP_i，对数据信号 D_j 进行取样的开关元件。即，传输门 71，在取样信号 SMP_i 和利用倒相器 72 将其逻辑电平进行反转的信号，形成有效电平期间，处于开的状态，将数据信号 D_j 输入到单位电路 P_j。

传输门 71 的输出端子与锁存电路 73 连接。该锁存电路 73 具有输出端子与传输门 71 连接的时钟控制倒相器 731，和输入端子与时钟控制倒相器 731 输出端子连接，同时输出端子与时钟控制倒相器 731 的输入端子连接的倒相器 732。由移位寄存器 50 生成的移位信号 S_{Ri} 和利用倒相器 74 将其逻辑电平反转的信号，供入到时钟控制倒相器 731 的各个控制端子。该时钟控制倒相器 731，在将移位信号 S_{Ri} 保持有效电平（低电平）期间，变成高电阻状态，在将移位信号 S_{Ri} 保持非有效电平（高电平）期间，以倒相器发挥功能。

锁存电路 73 的输出端子（倒相器 732 的输出端子）上连接倒相器 75 的输入端子。该倒相器 75 的输出端子通过节头 Q 与像素电路 8a 连接。像素电路 8a 包括 P 沟道型的晶体管（以下称“驱动晶体管”）81、OLED 元件 83 和电容器 Ca。OLED 元件 83 是介于阳极（第 1 电极）和阴极（第 2 电极）之间由有机 EL（Electro Luminescent）材料形成发光层的发光元件。

驱动晶体管 81 的源电极与供给高位侧电源电位 V_{HHe1} 的电源线 L_a 连接，其漏电极与 OLED 元件 83 的阳极连接。OLED 元件 83 的阴极与供给低位侧电源电位 V_{LLe1} 的电源线 L_b 连接。而电容器 Ca 相对于 OLED 元件 83 并列配置。即，电容器 Ca 的一个电极 a 与 OLED 元件 83 的阳极连接，另一个电极 b 与 OLED 元件 83 的阴极（或电源线 L_b）连接。

图 4 是施加给 OLED 元件 83 的电压与流入 OLED 元件 83 的电流之间的关系曲线，图 5 是流入 OLED 元件 83 的电流与 OLED 元件 83 的亮度（发光量）之间的关系曲线。如图 4 和图 5 所示，施加给 OLED 元件 83 的电压低于阈值 V_{th} 时，电流达到 0 时，OLED 元件 83 熄灭（亮度为 0）。而电压超过阈值 V_{th} 时，与该电压相应的电流流入 OLED 元件 83，其结果 OLED 元件 83 以与电流成比例的亮度发出光。图 3 所示的构成中，节点 Q 保持在低电平时，驱动晶体管 81 变成接通的状态，所以向 OLED 元件 83 施加超过阈值 V_{th} 的电压而发光。另一方面，当节点 Q 保持在高电平时，驱动晶体管 81 变成断开的状态，施加给 OLED 元件 83 的电压在低

于阈值 V_{th} , 其结果, OLED 元件 83 熄灭。以下将表示施加给 OLED 元件 83 电压的信号记作“驱动信号 S_c ”。

接着对各单位电路 P 的动作进行说明。另外, 以下尤其是着重对属于单位电路群 G1 的单位电路 P1 的动作进行说明。对其他单位电路 P 的动作也兼作说明。

首先, 图 2 所示的从时刻 t_1 到时刻 t_2 , 由于移位信号 SR1 保持在低电平, 所以时钟控制倒相器 731 变成高阻抗状态。又由于取样信号 SMP1 为低电平, 传输门 71 变成断开 (OFF) 状态。接着从时钟 t_2 到时钟 t_3 , 移位信号 SR1 保持低电平, 同时取样信号 SMP1 变成高电平时, 时钟控制倒相器 731 保持在高阻抗状态, 传输门 71 则变成接通状态。因此, 在此时间点, 供给数据信号线 Ld1 的数据信号 D1 通过传输门 71 输入到单位电路 P1。

接着, 在时钟 t_3 以后, 移位信号 SR1 形成高电平后, 时钟控制倒相器 731 开始以倒相器 (inverter) 发挥功能。取样信号 SMP1 变成断开状态后, 传输门 71 过渡到断开状态。因此, 数据信号 D1 输入结束, 以后直到数据信号 D1 下一次输入开始, 数据信号 D1 的逻辑电平保持在锁存电路 73 中。

因此, 只要数据信号 D1 不比所要定时延迟, 则如图 2 中以“D1 (无延迟)”所示, 该数据信号 D1, 在取样信号 SMP1~SMPm 的电平变成有效电平的取样期间 P_s 的全区间内, 都保持与各 OLED 元件 83 亮度相应的电平。然而, 如图 2 中以“D1 (有延迟)”所示, 对于数据信号 D1, 由于数据信号线 Ld1 中的电压降低和波形钝化等种种原因都会导致时间长度延迟 Δd 。分别属于单位电路群 G1 和单位电路群 G3 的单位电路 P1 的 OLED 元件 83 进行发光, 设想属于单位电路群 G2 的单位电路 P1 的 OLED 元件 83 熄灭时, 由于数据信号 D1 的延迟而引起节点 Q 的电压发生如下变动。

首先, 在取样期间 P_{s1} , 数据信号 D1 输入到单位电路群 G1 的单位电路 P1 中。该数据信号 D1 在从取样期间 P_{s1} 的始点延迟时间长度 Δd 的定时间内, 过渡到低电压, 但是即使保持在锁存电路 73 中的取样期间 P_{s1} 终点处, 其逻辑电平也保持在低电平, 所以该单位电路 P1 的节点 Q 电压,

从比取样期间 Ps_1 始点仅延迟时间长度 Δd 的定时，到下一次输入数据信号 D_1 ，都保持在低电平下。因此，属于单位电路群 G_1 的单位电路 P_1 的 OLED 元件 83，由数据信号 D_1 指定的那样，在所期望的时间长度内继续点亮。属于单位电路群 G_3 的第 1 列单位电路 P_1 也是一样。

另一方面，在取样信号 SMP_2 形成有效电平的取样期间 Ps_2 内，数据信号 D_1 输入到属于单位电路群 G_2 的单位电路 P_1 内。如果数据信号 D_1 不延迟，在取样期间 Ps_2 的整个区间内，数据信号 D_1 都保持在指示 OLED 元件 83 熄灭的高电平下。然另一方面，如上述，数据信号 D_1 仅延迟时间长度 Δd 后，从取样期间 Ps_2 始点到经过时间长度 Δd 的期间 T_d 内，数据信号 D_1 保持在低电平（即对属于单位电路群 G_1 的单位电路 P_1 的 OLED 元件 83 指示点亮的电平），经过该期间 T_d 后又过渡到原来的高电平。在取样期间 Ps_2 内、锁存电路 73 的时钟控制倒相器 731 以倒相器发挥功能，在期间 T_d 内，节点 Q 变成低电平，像素电路 8a 的驱动晶体管 81 处于接通状态。

在此，不配置电容器 C_a 的现有构成中，期间 T_d 内，驱动晶体管 81 过渡到接通状态时，如图 6 所示，驱动信号 S_c 的电压（即施加给 OLED 元件 83 的电压）超过阈值 V_{th} 达到高位侧电源电位 V_{HHeL} 。因此，原本应保持熄灭的单位电路群 G_2 的 OLED 元件 83 会产生误发光。与其相反，本实施方式中，由与 OLED 元件 83 并列配置的电容器 C_a 和该 OLED 元件 83 的电阻成分和配线电阻构成 R_C 时间常数电路。因此，如图 7 所示，期间 T_d 始点的驱动信号 S_c 上升边被钝化。进而，期间 T_d 的终点处，由于节点 Q 过渡到低电平，驱动晶体管 81 变成断开状态，驱动信号 S_c 的电平达到阈值 V_{th} 前，在期间 T_d 的终点开始降低。因此，驱动信号 S_c 的电平在整个期间 T_d 的区间内不会超过阈值 V_{th} ，其结果，OLED 元件 83 不会发生误发光。这样，本实施方式中的电容器 C_a ，可使驱动信号 S_c 波形钝化，作为防止 OLED 元件 83 误发光的时间常数电路而发挥功能。因此，电容器 C_a 的静电电容最好选定在如下程度，即，在相当于数据信号 D_1 延迟量 Δd 最大值的整个期间 T_d 区间内，驱动信号 S_c 的电平不超过 OLED 元件 83 的阈值 V_{th} ，以使驱动信号 S_c 的波形钝化。

根据本实施方式，由于驱动信号 S_c 的波形由电容器 C_a 钝化，即使将

数据信号 D_j 的延迟作为原因，驱动晶体管 81 暂时变成接通状态，也能避免这种原因引发的 OLED 元件 83 的误发光。因此，在头部采用发光装置的图像形成装置中，通过高精度地控制对感光体的曝光量，可形成高质量的图像。因为没有必要在前后取样期间 P_s 插入间隔，所以即使是对数据信号 D_j 进行取样的周期很短时，对于各单位电路 P_j 也能充分收回数据信号 D_j。进而，根据本实施方式，通过所谓配置电容器 C_a 的极简易的构成，就能取得这些效果。

正如以上说明，本实施方式的像素电路 8a，包括 OLED 元件 83（发光元件）、与 OLED 元件 83 的阳极形成电连接的电源线 L_a、和介于电源线 L_a 和阳极之间，控制 OLED 元件 83 驱动电流的 P 沟道型驱动晶体管 81。而从取样信号线 L_{si} 到驱动晶体管 81 的栅电极的各个要件（传输门 71、倒相器 72、锁存电路 73、和倒相器 75）作为取样电路发挥功能。该取样电路是根据通过取样信号线 L_{si} 供给的取样信号 S_{MPi}，从数据信号线 L_{dj} 对数据信号 D_j 进行取样，并将与数据信号 D_j 相应的电位供给驱动晶体管 81 的栅电极。

如本实施方式示例，RC 时间常数电路最好配置在电源线 L_a 和 OLED 元件 83 的阳极（第 1 电极）之间。换言之，从取样电路（尤其是位于最后级的倒相器 75）到驱动晶体管 81 栅电极的区间内不能存在 RC 时间常数电路。根据该构成，例如，与取样电路和驱动晶体管 81 之间存在 RC 时间常数电路的构成比较，确实能充分向各单位电路 P_j 输入数据信号 D_j。于是正如本实施方式那样，根据电源线 L_a 和 OLED 元件 83 的阳极之间存在 RC 时间常数电路的构成，正如以上说明，即使由于数据信号 D_j 延迟的原因，在期间 T_d 内驱动晶体管 81 过渡到接通状态，也能由 RC 时间常数电路防止 OLED 元件 83 产生误发光。

<B：第 2 种实施方式>

接着参照图 8 对用作各种电子仪器的显示装置的发光装置的方式进行说明。本实施方式中，与第 1 种实施方式一样的要件付与同一符号，其说明适当省略。

如该图 8 所示，该发光装置具有在 X 方向上延伸存在，与移位寄存器 50 的各输出级连接的 m 条取样信号线（扫描线）L_{s1}～L_{sm}，和在 Y 方向

上延伸存在，与图像处理电路 30 的各输出级连接的 n 条数据信号线 Ld1～Ldn。在各取样信号线 Ls1～Lsm 与各数据信号线 Ld1～Ldn 的交叉处配置单位电路 P。因此，这些单位电路 P 在 X 方向上和 Y 方向上以 m 行 n 列排列成矩阵状。各单位电路 P 的构成和各周边电路的功能和作用与第 1 种实施方式一样。

沿着各数据信号线 Ld1～Ldn，在 Y 方向上排列的 m 个单位电路 P 分别具有绿色或蓝色任何一种发光的 OLED 元件 83。例如，第 1 列的各单位电路 P 具备红色的 OLED 元件 83，第 2 列的各单位电路 P 具备绿色的 OLED 元件 83，第 3 列的各单位电路 P 具备蓝色的 OLED 元件 83。电源电路 40，除了生成低位侧电源电位 VLLel 外，还生成向与红色对应的列的各单位电路 P 供给的高位侧电源电位 VHHel[R]、向与绿色对应的列的各单位电路 P 供给的高位侧电源电位 VHHel[G]、和向与蓝色对应的列的各单位电路 P 供给的高位侧电源电位 VHHel[B]。

在以上构成中，从移位寄存器 50 供给取样信号线 Lsi 的取样信号 SMPi，在取样期间通过 Psi 过渡到有效电平时，属于第 i 行的 n 个单位电路 P 的传输门 71 同时变成接通状态。由图像处理电路 30 供给各数据信号线 Ld1～Ldn 的数据信号 D1～Dn，在该取样期间 Psi，从传输门 71 输入到各单位电路 P 内。本实施方式的单位电路 P，如图 3 示例，因为包括与 OLED 元件 83 并列配置的电容器 Ca，所以即使数据信号 Dj 对取样期间 Psi 作成延迟，也能防止这种延迟引起 OLED 元件 83 的误发光。因此，能高精度地控制各 OLED 元件 83 的亮度，实现了良好的显示质量。此处的示例是为控制 OLED 元件 83，在单位电路 P 中配置了驱动晶体管 81 的有源矩阵方式的发光装置，但是，不具有这种开关元件的无源矩阵方式的发光装置也适用本发明。

<C：第 3 种实施方式>

以下参照图 9～图 12，示出单位电路 P 的其他形态。以下各形态中与第 1 和第 2 实施方式一样的要件，付与相同的符号，对其说明适当省略。

<C～1：第 1 种形态>

图 9 是表示本实施方式的第 1 种形态单位电路 P (pj) 构成的图。如该图 9 所示，本形态单位电路 P 的像素电路 8b，具有 2 个倒相器 Cb (Cb1

和 Cb2)，取代了图 3 所示的驱动晶体管 81 和电容器 Ca。各个倒相器 Cb 包括各个漏电极彼此连接的 P 沟道型晶体管 Tr1 和 n 沟道型晶体管 Tr2。晶体管 Tr1 的源电极与电源线 La 连接，晶体管 Tr2 的源电极与电源线 Lb 连接。倒相器 Cb1 的输入端子与倒相器 75 的输出端子连接，倒相器 Cb1 的输出端子与倒相器 Cb2 的输入端子连接。倒相器 Cb2 的输出端子与 OLED 元件 83 的阳极连接。

本形态中，由晶体管 Tr1 和 Tr2 的各个栅电容和输出阻抗构成时间常数电路。因此，倒相器 Cb1 和倒相器 Cb2，作为根据数据信号生成驱动信号 Sc 的装置（第 1 种实施方式和第 2 种实施方式中的驱动晶体管 81）发挥功能，同时，也作为使该驱动信号 Sc 的波形钝化的时间常数电路发挥功能。便于区分驱动信号 Sc 与倒相器 Cb1 和 Cb2 之间的关系时，根据数据信号 Dj 生成驱动信号 Sc 的功能，可由倒相器 Cb1（或者倒相器 Cb1 部分的晶体管 Tr1 或 Tr2）实现，而使该驱动信号 Sc 的波形钝化的功能，可由倒相器 Cb2（或倒相器 Cb1 和 Cb2 双方）来实现。

如图 10 中部分 (a) 所示，倒相器 Cb1 的输入端子的电位在期间 Td 中的上升边和下降边变成急剧的矩形波，从倒相器 Cb1 输出的驱动信号 Sc，如图 10 中部分 (b) 所示，逻辑电平反转，同时变成钝化波形。而且从倒相器 Cb2 输出的驱动信号 Sc，如图 10 中部分 (c) 所示，进而波形钝化，在整个期间 Td 内，变成低于 OLED 元件 83 阈值 Vth 的信号。因此，因数据信号 Dj 的延迟，引发节点 Q 在期间 Td 内过渡成低电平，和第 1 种实施方式一样，可避免 OLED 元件 83 的误发光。这样，本形态中，倒相器 Cb（尤其是倒相器 Cb2）作为时间常数电路发挥功能。通过适当选定该时间常数电路的时间常数，可调整像素电路 8b 中的倒相器 Cb 的总数和各倒相器 Cb 中的晶体管 Tr1 和 Tr2 特性（栅长和栅宽）。

<C~2：第 2 种形态>

图 11 是表示本实施方式的第 2 种形态的单位电路 P 构成的图（属于单位电路群 Gi 的第 j 列单位电路 Pj）。如该图 11 所示，本形态的单位电路 P，除了具有和图 3 一样的像素电路 8a 外，还具晶体管 77 和保持电容 78。晶体管 77 是 n 沟道型的晶体管，源电极与数据信号线 Ldj 连接，同时，漏电极与像素电路 8a 的驱动晶体管 81 的栅电极连接。由取样信号线 Lsi

向该晶体管 77 棚电极供给取样信号 SMP_i。而保持电容 78 是一端与驱动晶体管 81 的棚电极连接，同时另一端与电源线 La（或其他电源线）连接的电容。像素电路 8a，和图 3 的构成一样，具有与 OLED 元件 83 并列配置的电容器 Ca。

该构成中，由于供给取样信号 SMP_i，晶体管 77 过渡到接通状态时，在该时刻，向数据信号线 Ld_j 供给的数据信号 D_j 的逻辑电平施加给驱动晶体管 81 的棚电极。另外，由保持电容 78 保持该逻辑电平，所以取样信号 SMP_i 变成非有效电平，晶体管 77 过渡成断开状态后，驱动晶体管 81 保持在其前取样期间 P_s 中输入单位电路 P 内的与数据信号 D_j 对应的状态。本形态中，也和第 1 种实施方式一样，由于在像素电路 8a 中设有以时间常数电路发挥功能的电容器 Ca，所以能防止因数据信号 D_j 延迟而引发的 OLED 元件 83 的误发光。

<C~3：第 3 种形态>

图 12 是表示第 3 种形态单位电路 P 的构成的图。如该图 12 所示，本形态的单位电路 P，包括具有 2 个倒相器 Cb1 和 Cb2 的像素电路 8b(图 9)，以取代具有电容器 Ca 的像素电路 8a (图 11)。就像对第 1 种形态说明的那样，本形态也能防止因数据信号 D_j 延迟而引发的 OLED 元件 83 的误发光。

<C~4：其他的形态>

本发明的单位电路 P 的构成（尤其是时间常数电路构成），并不仅限于上述示例。例如，也可采用将以上说明的各种形态的时间常数电路适当组合。即，例如，也可采用在单位电路 P 中设置电容器 Ca 和倒相器 Cb 的构成。另外，也可采用在驱动晶体管 81 和 OLED 元件 83 之间插入电阻的构成。该构成中，介于驱动晶体管 81 和 OLED 元件 83 之间的电阻、和 OLED 元件 83 的电容成分和配线的寄生电容，构成使驱动信号 S_c 的波形钝化的时间常数电路。因此，选定该电阻的电阻值，以使驱动信号 S_c 的电平在期间 T_d 内不超过 OLED 元件 83 的阈值 V_{th}。另外，单位电路 P 的构成可任意变更。即，只要是能根据由数据信号线 Ld_j 输入的数据信号 D_j 向 OLED 元件 83 供给驱动信号 S_c 的构成就可以，不管其他元件的构成如何。

另外，以上的各方式中，为了便于说明，将包括像素电路 8(8a 或 8b)、由数据信号线 Ldj 取回数据信号 Dj 的机构（图 3 的传输门 71 和图 11 的晶体管 77）和保持数据信号 Dj 的机构（图 3 的锁存电路 73 或图 11 的保持电容 78）的部分一并记作单位电路 Pj。然而也可以将包括各形态的像素电路 8(8a 或 8b) 和取回数据信号 Dj 的机构或将其保持的机构的部分，可以作为本发明的像素电路来把握。

<D：第 4 种实施方式>

以下说明本发明第 4 种实施方式的发光装置构成。本实施方式中，与第 1～第 3 种实施方式一样的要件付与相同的符号，其说明适当省略。

图 13 是各实施方式的发光装置中，抽出 1 条数据信号线 Ldj 和与其共同连接的 m 个单位电路 Pj 的图。如该图所示，在数据信号线 Ldj 上附加有其自身的配线电阻 R，同时与其他要素电容结合，附加寄生电容 C。因这些配线电阻 R 或寄生电容 C 引起的时间常数，从数据信号 Dj 的供给源像素处理电路 30，沿该数据信号线 Ldj 位置越远，时间常数越大。因此，对总的单位电路 Pj 的像素电路 8(8a 或 8b) 中的时间常数电路（电容器 Ca 或倒相器 Cb）设定相等的时间常数，距离图像处理电路 30 的单位电路 Pj 的驱动信号 Sc，由时间常数起因的钝化程度变大，其结果会产生各 OLED 元件 83 的亮度沿着数据信号线 Ldj 形成偏差的问题。本实施方式中，数据信号线 Ldj 中，与靠近图像处理电路 30 的位置连接的单位电路 Pj（像素电路 8）中的时间常数电路的时间常数，设定为：大于与距图像处理电路 30 稍远位置连接的单位电路 Pj（像素电路 8）中的时间常数电路的时间常数的数值。更具体讲，属于各单位电路群 Gi 的单位电路 Pj4 的时间常数电路的时间常数 τ_i ，选定为满足所谓 $\tau_1 > \tau_2 > \dots > \tau_m$ 的关系。如上所述，时间常数 τ_i ，由电容器 Ca 的静电电容或倒相器 Cb 的总数（或晶体管 Tr1 和 Tr2 的特性）来确定。根据该构成，由于能够使配线电阻 R 和寄生电容 C 起因的驱动信号 Sc 钝化程度，与由单位电路 Pj 的时间常数电路引起的驱动信号 Sc 钝化程度的总和，对于总和的单位电路 Pj 大致接近相同，所以能抑制沿着数据信号线 Ldj 的亮度偏差。

虽然此处示例是对总的单位电路 Pj 个别地选定时间常数的构成，但也可以是对每组单位电路 Pj 选定时间常数的构成。例如，以 X 方向的中

央处，将共同与数据信号线 L_{dj} 连接的 m 个单位电路 P_j 分成 2 组，其中，位于靠近图像处理电路 30 侧的一组单位电路 P_j 的时间常数 τ_a ，和位于稍远侧的一组单位电路 P_j 的时间常数 τ_b ，其构成按每组选定各单位电路 P_j 中时间常数电路的时间常数满足 $\tau_a > \tau_b$ 的关系。而且，此处虽然将 m 个单位电路 P_j 分成 2 个组，但组的总数和其区分方式是任意的。例如，将 m 个单位电路 P_j 分成 3 个以上的组，越接近图像处理电路 30 一组的各单位电路 P_j ，其时间常数电路的时间常数越小。

<E: 其他的形态>

虽然图 3 和图 11 中的示例构成是电容器 C_a 的电极 b 与 OLED 元件 83 的阴极连接，但该电极 b 的连接端可任意变更。即，最好的构成是向电极 b 施加大致恒定的电位。单位电路 P 中所含的驱动晶体管 81（或图 11 和图 12 的晶体管 77）的导电型可任意变更。

各实施方式中，虽然示例了利用 OLED 元件 15 的发光装置，但本发明也适用于利用其他发光元件的发光装置。例如，本发明也适用于利用无机 EL 元件的发光装置、电场发射显示器（FED: Field Emission Display）、表面导电型电子放射屏（SED: Surface～Conduction Electron～emitter Display）、弹道电子发射显示器（BSD: Ballistic electron Surface emitting Display）、或利用发光二极管的显示装置等各种发光装置。

<F: 电子仪器>

各实施方式中示例的发光装置可用于各种电子仪器。以下说明本发明的一例电子仪器的图像形成装置的构成。

图 14 是利用了各实施方式的发光装置的图像形成装置之构成的纵向剖面图。该图像形成装置构变成将 4 个同样构成的有机 EL 阵列曝光头 20K、20C、20M、20Y，分别配置在 4 个同样构成的对应感光体转鼓（像载体）120K、120C、120M、120Y 的曝光位置上，以串联方式构成图像形成装置。有机 EL 阵列曝光头 20K、20C、20M、20Y，由各实施方式中涉及的发光装置的像素部 10 构成。

如图 14 所示，该图像形成装置设有驱动辊子 121 和从动辊子 132，并具有按图中箭头方向循环驱动的中间复制（复制）带 130。相对于该中间复制带 130，作为以规定间距配置的 4 个像载体，在其外周面上配置具有

感光层的 120K、120C、120M、120Y。附加在标号后的 K、C、M、Y 分别是黑、蓝绿、洋红、黄色，分别表示黑、蓝绿、洋红、黄色用的感光体。其他部件也一样。感光体 120K、120C、120M、120Y 与中间复制带 130 的驱动同时旋转驱动。

在各感光体 120 (K、C、M、Y) 的周围，分别设有本发明的如上述的有机 EL 阵列曝光头 20 (K、C、M、Y)，该曝光头使感光体 120 (K、C、M、Y) 的外周面一样地带电的带电装置 (电晕带电器) 211 (K、C、M、Y)，和对由该带电装置 211 (K、C、M、Y) 一样地带电的带电外周面，与感光体 120 (K、C、M、Y) 的旋转同步，依次进行线扫描。

另外，还具有显影装置 214 (K、C、M、Y)，其向由该有机 EL 阵列曝光头 20 (K、C、M、Y) 形成的静电潜像上，付与显影剂调色剂，形成可视像 (调色剂像)。

在此，设置各有机 EL 阵列曝光头 20 (K、C、M、Y)，使有机 EL 阵列曝光头 20 (K、C、M、Y) 的阵列方向沿着感光体转鼓 120 (K、C、M、Y) 的母线。而且，将各有机 EL 阵列曝光头 20 (K、C、M、Y) 的发光能量峰波长和感光体 120 (K、C、M、Y) 的感度峰波长，设定为大致一致。

显影装置 214 (K、C、M、Y)，例如，作为显影剂，使用一种非磁性成分的调色剂，将该种成分的显影剂，例如由供给辊子送到显影辊子上，由限制刮板限制附着在显影辊子表面上的显影剂的厚度，通过使该显影辊子与感光体 120 (K、C、M、Y) 接触或挤压成一定的厚度，根据感光体 120 (K、C、M、Y) 的电位电平附着显影剂，从而作为调色剂像而显影。

通过这样的 4 色的单色调色剂像形成位置形成的黑、蓝绿、洋红、黄的各个调色剂像，按次序一次复制到中间复制带 130 上。在中间复制带 130 上按顺序重合形成全色。由引纸辊子 203，从供纸盒 201 每次一张地供给记录介质 202，输送到二次复制辊子 136 上。中间复制带 130 上的调色剂像，在二次复制辊子 136 上，二次复制到用纸等记录介质 202 上，通过定影部的一对定影辊子 137，对记录介质 202 进行定影。随后，记录介质 202 由一对排纸辊子 138 排出到装置上部形成的排纸盘上。

如此，图 14 的图像形成装置，作为书写机构，由于使用了有机 EL 阵

列，与使用激光扫描光学系统的情况比较，可获得小型化。

以下对本发明的图像形成装置的其他实施方式进行说明。

图 15 是图像形成装置的纵向剖面图。图 15 中，在图像形成装置中，作为主要构成部件，设有：旋转构成的显影装置 161，作为像载体发挥功能的感光体转鼓 165、设有有机 EL 阵列的曝光头 167、中间复制带 169、用纸输送路 174、定影器的加热辊子 172、供纸盘 178。曝光头 167，由上述各实施方式中涉及的发光装置的像素部 10 构成。

显影装置 161，其显影旋转部分 161a，以轴 161b 为中心，反时针方向旋转。显影旋转部分 161a 的内部分成 4 部分，分别设置成黄 (Y)、蓝绿 (C)、洋红 (M)、黑 (K) 4 色像形成单元。显影辊子 162a～162d 和调色剂供给辊子 163a～163d 分别配置在 4 色的各像形成单元内。通过限制刮板 164a～164d 限制调色剂的所定的厚度。

通过带电器 168 使感光体转鼓 165 带电，通过图示省略的驱动马达，例如步进电机逆向驱动显影辊子 162a。中间复制带 169 张挂在从动辊子 170b 和驱动辊子 170a 之间，驱动辊子 170a 与感光体转鼓 165 的驱动马达连接，向中间复制带传递动力。利用该驱动马达的驱动，使中间复制带 169 的驱动辊子 170a 与感光体转鼓 165 逆向转动。

在用纸输送路 174 中，设有多个输送辊子和一对排纸辊子 176 等，输送用纸。载持在中间复制带 169 上的单面图像（调色剂像），在二次复制辊子 171 的位置复制在用纸的单面上。二次复制辊子 171 利用离合器与中间复制带 169 接触与分离，打开离合器与中间复制带 169 接触，图像复制在用纸上。

如上述复制了图像的用纸，接着用具有定影加热器的定影器进行定影处理。定影器中设有加热辊子 172、加压辊子 173。定影处理后的用纸，引入到一对排纸辊子之间，按箭头 F 方向进行。由此状态开始，一对排纸辊子 176 按逆方向旋转时，用纸方向反转，按箭头方向 G 进行两面印刷用输送路线 175。用纸，从给纸盘 178，由引纸辊子 179 每次一张地取出。

用纸输送路线中，驱动输送辊子的驱动马达，例如使用低速的无刷电机 (brushless)。由此中间复制带 169 需要进行色偏移修正等，所以使用步进电机。这些马达由来自未图示的控制机构的信号进行控制。

在图示的状态，在感光体转鼓 165 上形成黄色（Y）的静电潜像，通过向显影辊子 162a 上施加高压电，在感光体转鼓 165 上形成黄色图像。当黄色的背侧和表侧图像都载持在中间复制带 169 上时，显影旋转部分 161a 旋转 90 度。

中间复制带 169 旋转 1 圈，反回到感光体转鼓 165 的位置，接着在感光体转鼓 165 上形成蓝绿色（C）的 2 面图像，该图像重叠载持在中间复制带 169 上载持的黄色图像上，以下同样使显影旋转部分 161 旋转 90 度，向中间复制带 169 载持图像后，重复旋转一圈处理。

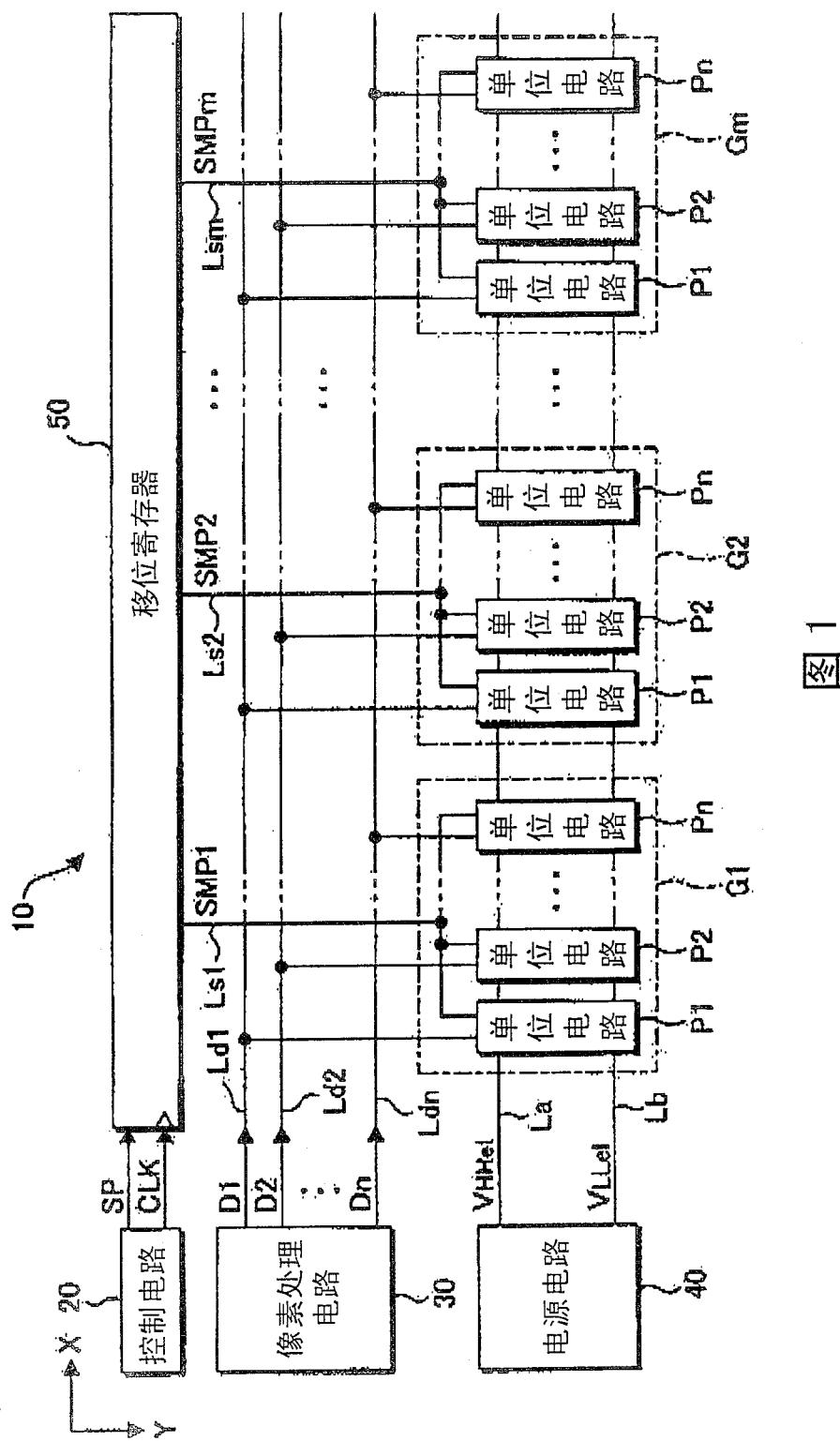
对于载持 4 色的彩色图像，中间复制带 169 要旋转 4 圈，随后，再次控制旋转位置，在二次复制辊子 171 的位置，向用纸上复制图像，由给纸盘 178 供给的用纸，由输送路线 174 输送，二次复制辊子 171 的位置，在用纸的单面上复制彩色图像。单面上复制了图像的用纸，由一对排纸辊子 176 进行反转，在输送途径中进行待机。随后，用纸在适宜的定时间内，输送到二次复制辊子 171 的位置，在另一面上复制彩色图像。在壳体 180 上设有排气扇 181。

在以上各形态的图像形成装置中，由 OLED 元件 83，向像载体（例如图 14 的感光体转鼓 120（K、C、M、Y）和图 15 上的感光体转鼓 165）照射的光量，超过所定的阈值 L_{th} 时，进行感光形成静电潜像。在此，对于像载体照射相当于阈值 L_{th} 的光量，在施加给 OLED 元件 83 的电压 V_{th1} 大于 OLED 元件 83 的阈值 V_{th} 时，因数据信号 D_j 延迟引起驱动信号 S_c 的电平超过电压 V_{th} ，即使 OLED 元件 83 发光，只要该电平低于电压 V_{th1} （即，只要向像载体照射的光量是低于阈值 L_{th} 的光量），数据线 D_j 的延迟就不会对像载体上形成的静电潜像产生影响。因此，将本发明的发光装置用于光书写的图像形成装置时，其构成也可以是在选定时间常数电路的时间常数时，使期间 T_d 内的驱动信号 S_c 的电平，衰减到低于像载体感光的阈值 V_{th1} 的电平（也可以是超过阈值 V_{th} 的电平）。

上述发光装置也适用于图像读取装置。该图像读取装置，其特征在于，具备向对象物照射光线的发光部分；和读取由对象物反射的光线，输出图像信号的读取部分；将上述发光装置用于发光部分。在此，可以是发光部分移动，读取部分固定的，也可以是发光部分和读取部分变成一体而移动

的。后一种情况下，读取部分由 TFT 构成，也可以将读取部分和发光部分形成在 1 块基板上。作为这样的图像读取装置，可使用扫描器或条形码读出器。

适用本发明的发光装置的电子仪器，并不限于图像形成装置或图像读取装置。例如，作为各种电子仪器中的显示装置，可利用各实施方式的发光装置。作为这样的电子仪器，列举有个人计算机、移动电话机、便携型信息终端（PDA：Personal Digital Assistants）、数码相机、电视机、视频相机、汽车导航装置、寻呼机、电子记事本、电子纸、计算器、文字处理器、工作台、电视电话、POS 终端、打印机、扫描器、复印机、电视录放机、具有触摸屏的仪器等。这些电子仪器中，最好采用作为第 2 种实施方式说明的，以面状排列多个单位电路 P 的发光装置。



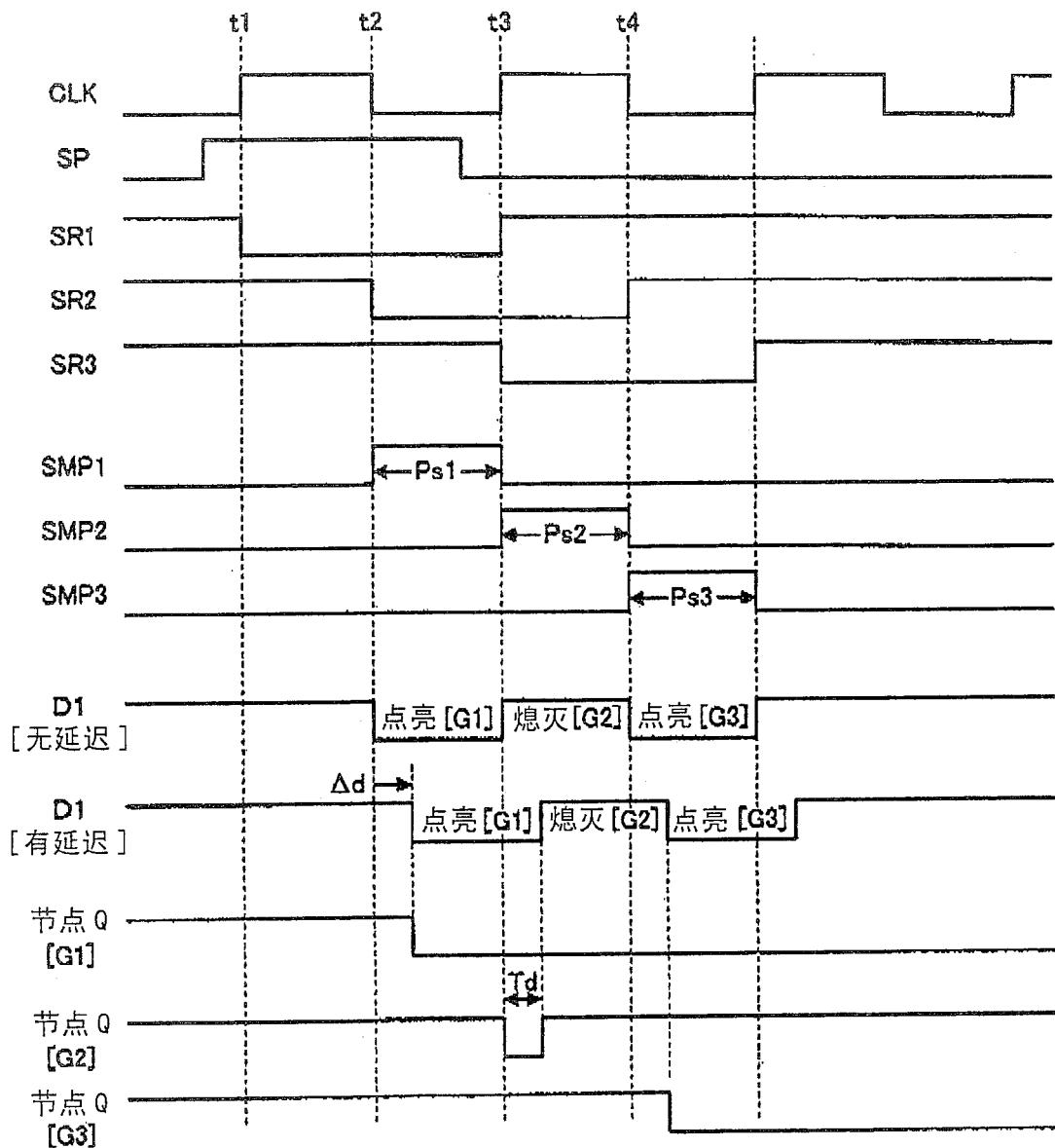
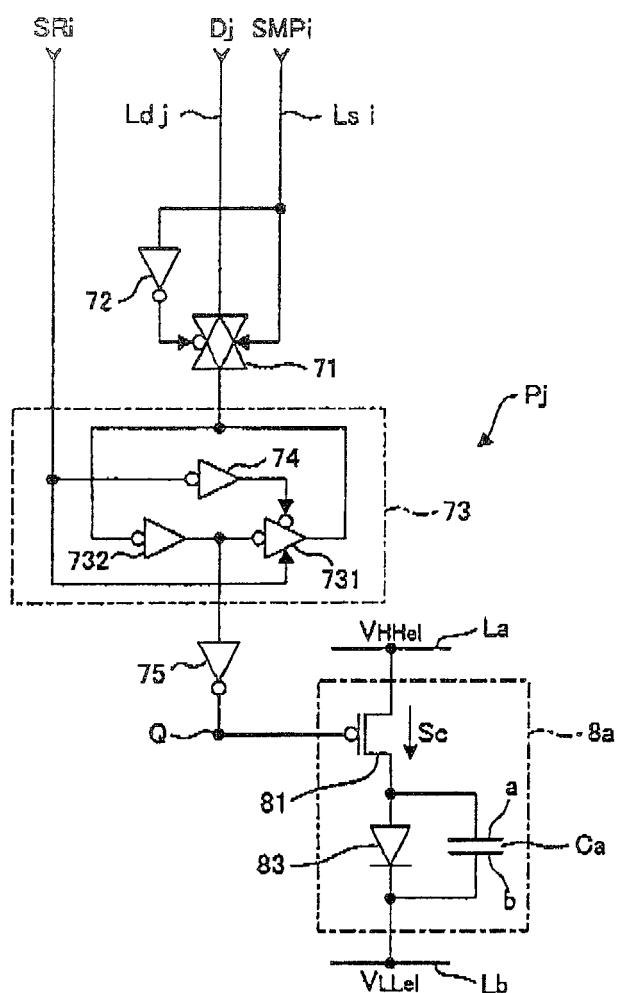
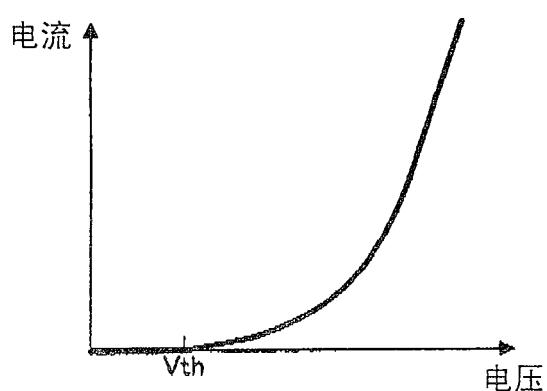


图 2



冬 3



4

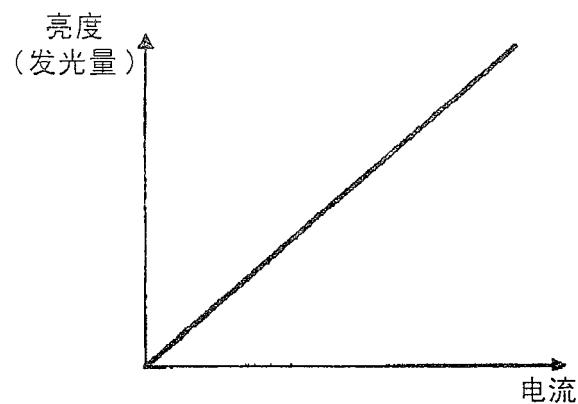


图 5

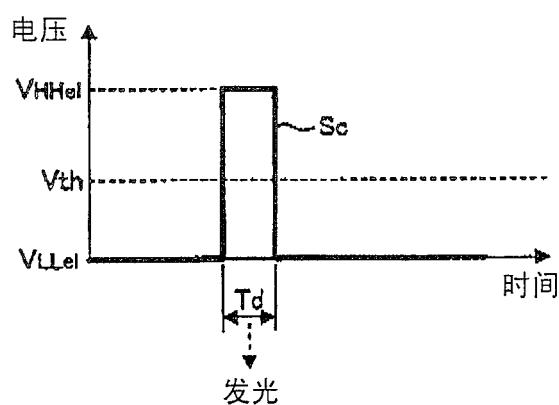


图 6

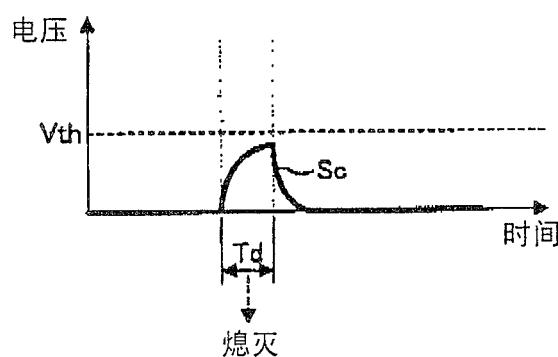
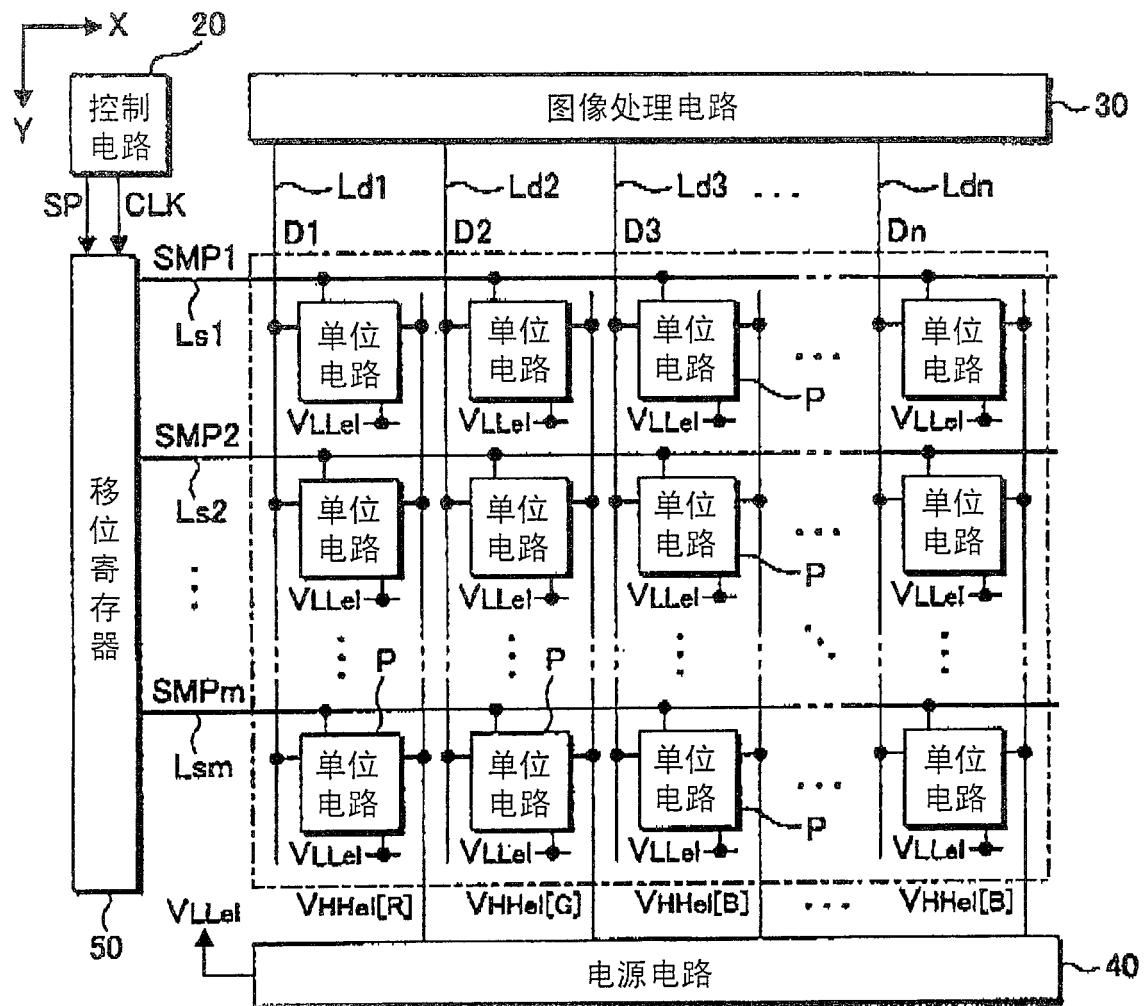


图 7



冬 8

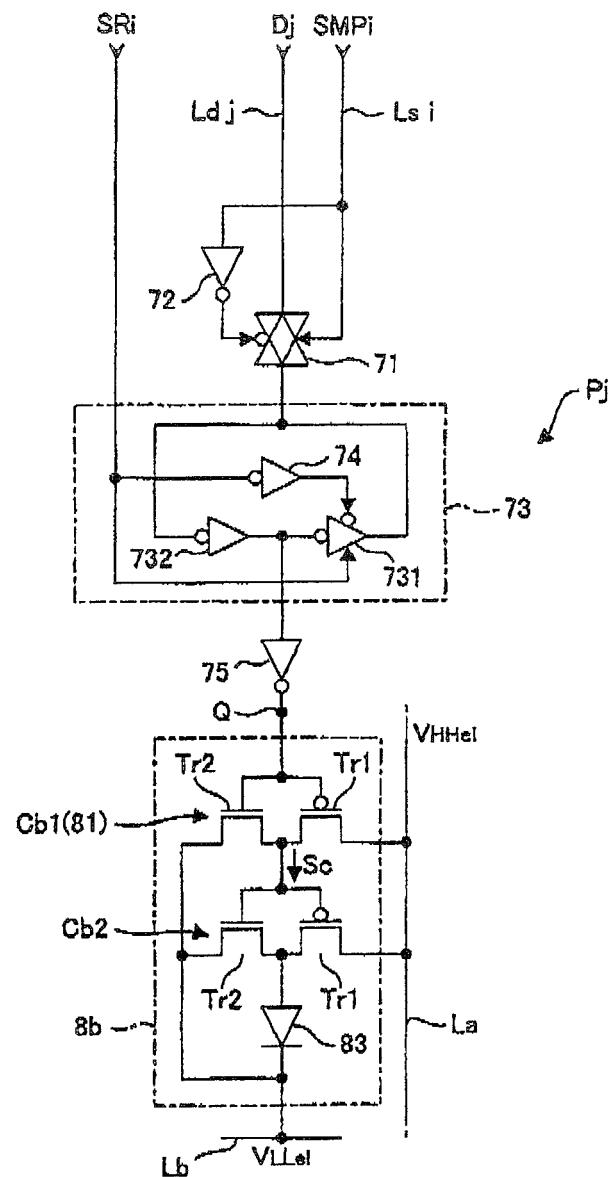
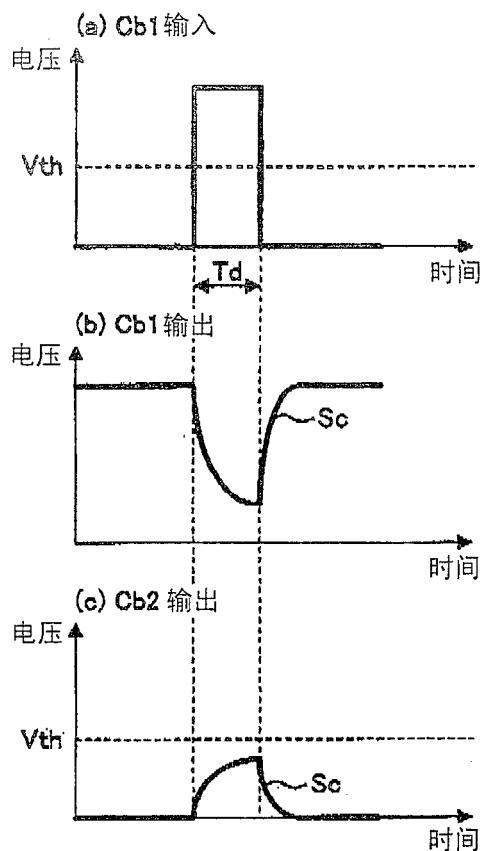
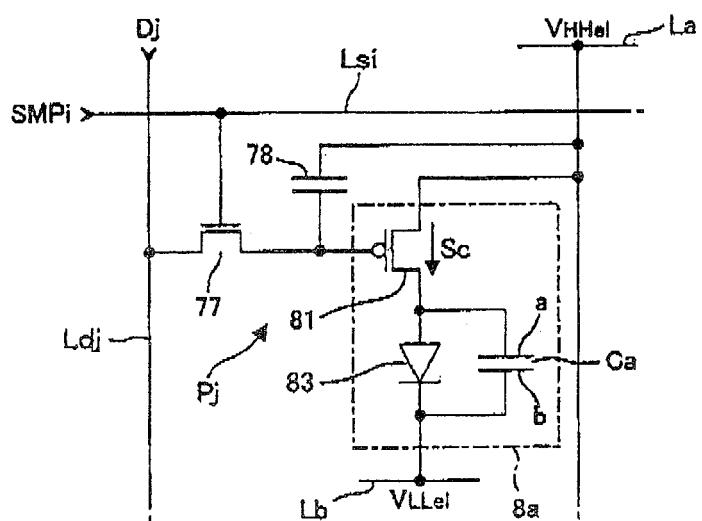


图 9



冬 10



11

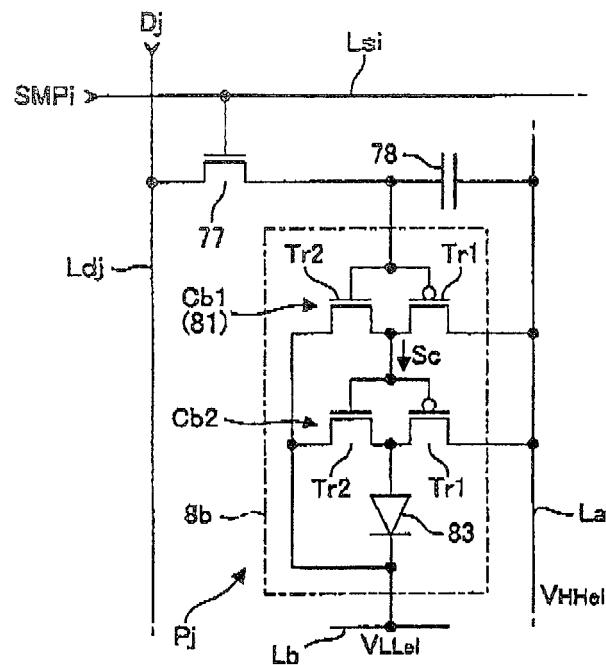


图 12

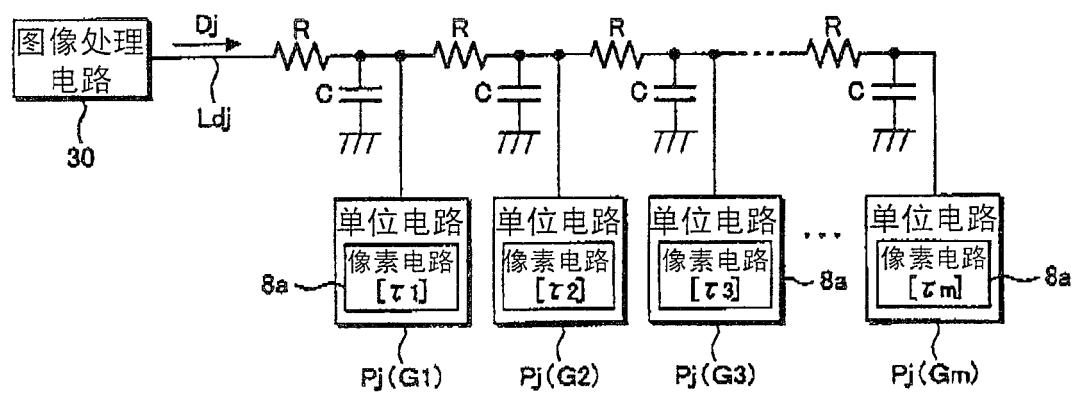


图 13

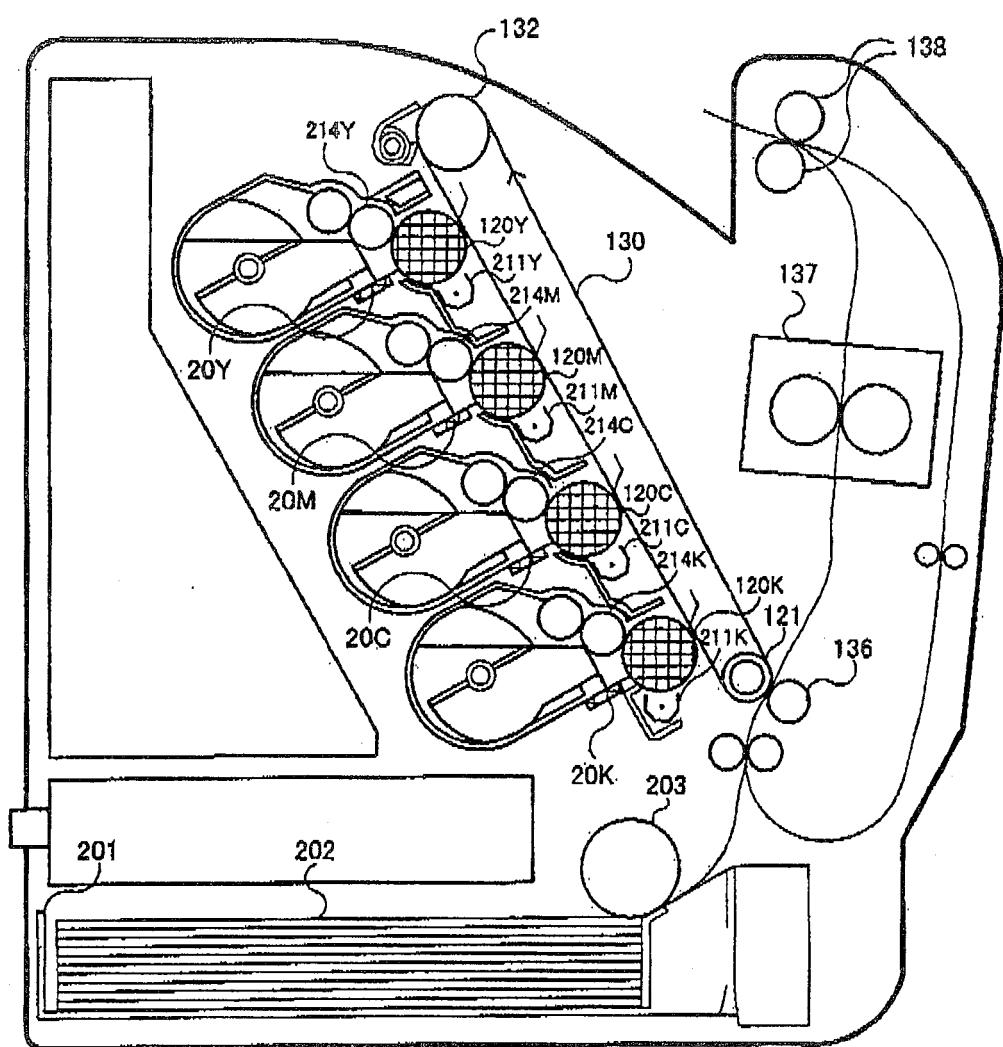


图 14

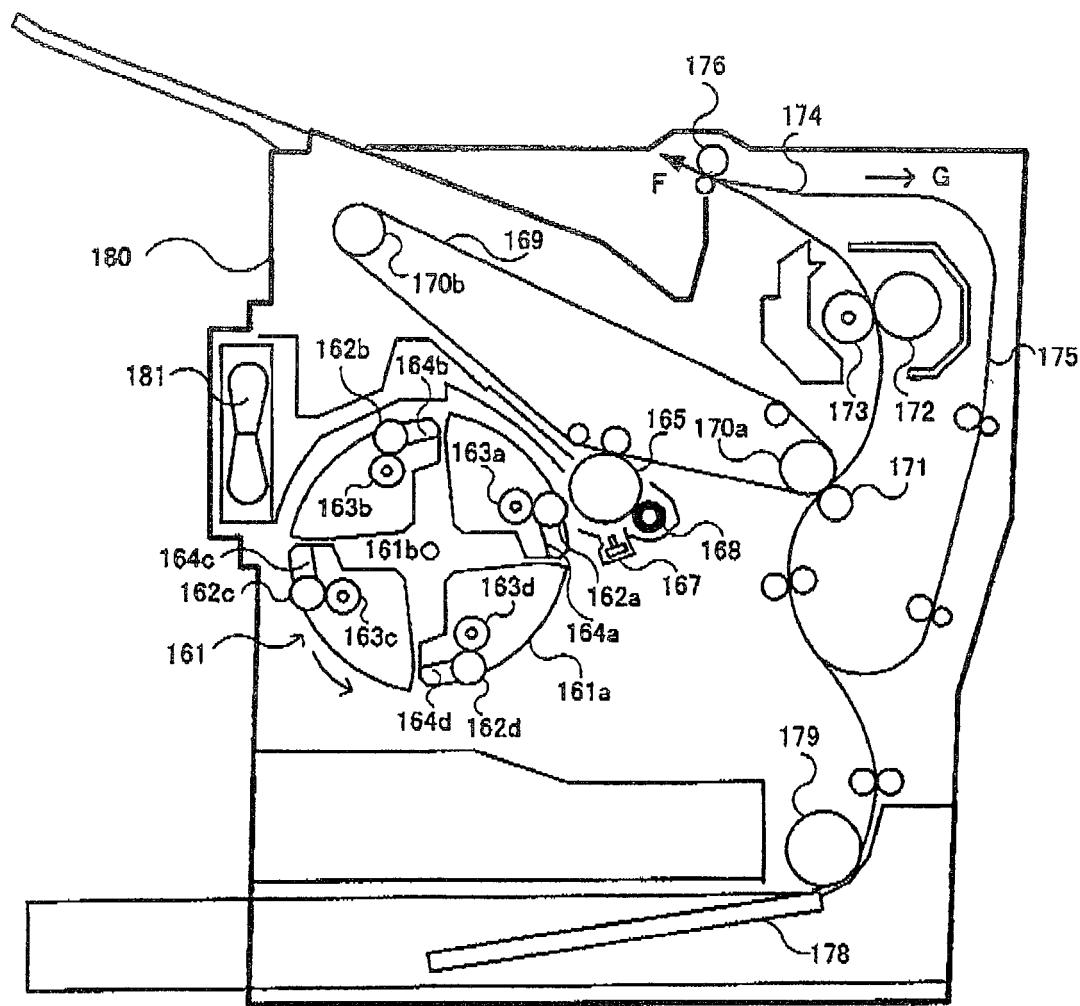


图 15

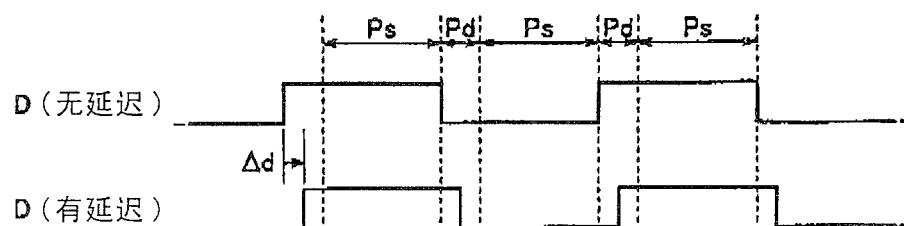


图 16

专利名称(译) 像素电路、发光装置和电子仪器

公开(公告)号	CN100570687C	公开(公告)日	2009-12-16
申请号	CN200610006990.5	申请日	2006-01-26
[标]申请(专利权)人(译)	精工爱普生株式会社		
申请(专利权)人(译)	精工爱普生株式会社		
当前申请(专利权)人(译)	精工爱普生株式会社		
[标]发明人	若林淳一		
发明人	若林淳一		
IPC分类号	G09G3/32 G09G3/30 G09G3/20 G09G3/3266		
审查员(译)	乔毅		
优先权	2005019264 2005-01-27 JP 2005347545 2005-12-01 JP		
其他公开文献	CN1811885A		
外部链接	Espacenet Sipo		

摘要(译)

OLED元件(83)，通过使驱动信号(Sc)的电平超过阈值Vth进行发光。驱动晶体管(81)根据由数据信号线Ldj输入的数据信号Dj生成驱动信号(Sc)。电容器(Ca)相对OLED元件(83)并列配置，对从驱动晶体管(81)向OLED元件(83)供给的驱动信号(Sc)波形，作为钝化的时间常数电路发挥功能。选定电容器(Ca)的静电电容，以使由驱动晶体管(81)生成的驱动信号(Sc)中，在比所定的时间长度短的时间长度内，使超过阈值Vth的区间衰减到低于该阈值Vth的电平。不必缩短指定发光元件亮度的信号向单位电路输入的时间长度，就能防止各发光元件产生亮度误差。

