



[12] 发明专利申请公开说明书

[21] 申请号 200410070530. X

[43] 公开日 2005 年 11 月 9 日

[11] 公开号 CN 1694147A

[22] 申请日 2004.8.6

[21] 申请号 200410070530.X

[30] 优先权

[32] 2004. 4. 30 [33] KR [31] 10-2004-0030509

[71] 申请人 LG. 菲利浦 LCD 株式会社

地址 韩国汉城

[72] 发明人 沈载昊 郑训周

[74] 专利代理机构 北京律诚同业知识产权代理有限公司
代理人 徐金国 祁建国

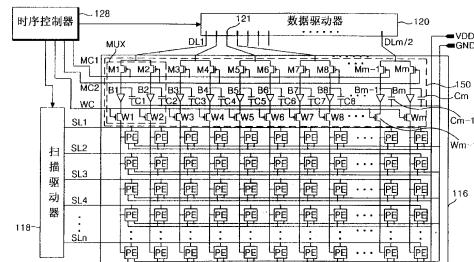
代理人 徐金国 祁建国

权利要求书 2 页 说明书 12 页 附图 8 页

[54] 发明名称 电致发光显示器件

[57] 摘要

本发明公开了一种可以减少数据驱动器输出通道数目的电致发光显示器件。在该器件中，一电致发光显示板上位于 m 条数据电极线（在这里 m 为整数）和多条扫描电极线之间的每一交叉区域上都设置有像素。一数据驱动器驱动数据电极线。一多路复用器装置，其通过数据驱动器的多条输出通道接收数据信号，并选择性地将至少两条数据电极线与数据驱动器的每一输出通道相连。多路复用器装置的缓冲器缓冲数据信号以将被缓冲的数据信号施加到每一条数据电极线上。



1. 一种电致发光显示器件，包括：

5 一电致发光显示板，显示板上位于 m 条数据电极线（在这里 m 为整数）和
多条扫描电极线之间的每一交叉区域上设置有像素；

一数据驱动器，其用于经多个输出通道将数据电压提供给多路复用器装
置；以及

10 一多路复用器装置，其用于选择性地连接数据驱动器的每一输出通道到
至少两条数据电极线，所述多路复用器装置包括缓冲器，其用于缓冲数据信号
以将数据信号施加到每一数据电极线上。

2. 根据权利要求 1 所述的电致发光装置，还包括：

一扫描驱动器，其用于依次为多条扫描电极线施加扫描脉冲；以及

一时序控制器，其用于控制数据驱动器、扫描驱动器、将数据信号施加到
数据驱动器上以及控制多路复用器装置。

15 3. 根据权利要求 2 所述的电致发光装置，其特征在于，所述多路复用
器装置包括：

m 个写开关装置，它们与各数据电极线相连；

多个缓冲器，它们与各写开关装置相连；

20 m 个多路复用器开关装置，它们与各缓冲器相连，且一起与每一 k 单元的
数据驱动器的各输出通道相连（在这里 k 为 2 或 2 以上的整数）；以及

m 个电容，它们连接在位于多路复用器开关装置与缓冲器间的节点和一接
地电压线之间，用于暂时存储通过多路复用器开关装置提供的数据信号。

4. 根据权利要求 1 所述的电致发光装置，其特征在于，所述缓冲器中的
每一个都包括一互补金属氧化物半导体(CMOS)晶体管。

25 5. 根据权利要求 4 所述的电致发光装置，其特征在于，所述时序控制
器产生一选择信号用于依次开关 m 个多路复用器开关装置中的 k 个以及产生一
写信号用于以与所述扫描脉冲同步的方式开关 m 个写开关装置。

6. 根据权利要求 5 所述的电致发光装置，其特征在于，所述 m 个多路
复用器开关装置在扫描电极线处于 ON 状态的一半时间内开关，以及 m 个写开
30 关装置在扫描电极线处于 ON 状态的剩余一半时间内开关。

7. 根据权利要求 2 所述的电致发光装置，还包括：

一预充装置，其与每一数据电极线相连以预充每一数据电极线。

8. 根据权利要求 7 所述的电致发光装置，其特征在于，所述预充装置包括： m 个预充开关装置，它们连接在数据电极线与接地电压线的各端之间。

5 9. 根据权利要求 8 所述的电致发光装置，其特征在于，所述时序控制器产生一选择信号用于依次开关 m 个多路复用器开关装置中的 k 个；一写信号，其用于以与扫描脉冲同步的方式开关 m 个写开关装置；以及一预充信号，其用于开关 m 个预充开关装置。

10 10. 根据权利要求 9 所述的电致发光装置，其特征在于，所述 m 个多路复用器开关装置在扫描电极线处于 ON 状态的一半时间内开关； m 个预充开关装置在扫描电极线处于所述 ON 状态的一半时间内开关；以及 m 个写开关装置在扫描电极线处于所述 ON 状态的剩余一半时间内开关。

11. 根据权利要求 10 所述的电致发光装置，其特征在于，所述 m 个缓冲器中的每一个包括：

15 一正型沟道金属氧化物半导体 (PMOS) 晶体管，其连接在电压提供线与接地电压线之间；以及

一电容，其连接在电压提供线及 PMOS 晶体管的栅极端之间。

12. 根据权利要求 1 所述的电致发光装置，其特征在于，所述像素单元中的每一个包括：

20 一发光元件，其连接在电压提供线及接地电压线之间；

一驱动开关，其连接在电压提供线及发光元件之间；

一开关装置，其与扫描电极线、数据电极线及驱动开关相连；以及

一电容，其位于驱动开关和开关装置间的节点与电压提供线之间。

电致发光显示器件

本申请要求享有 2004 年 4 月 30 日的韩国申请 P2004-30509 号的权益，
5 在此引用其内容作为参考。

技术领域

本发明涉及一种电致发光显示器 (ELD)，特别是能够减少数据驱动器输出通道数目的电致发光显示器件。

10

背景技术

目前，各种能够克服阴极射线管 (CRT) 的缺点，重量轻且体积小的平板显示器件已成为一大热点。这些平板显示器件包括液晶显示器 (LCD)、场致发光显示器 (FED)、等离子显示板 (PDP) 以及电致发光 (EL) 显示器等等。

15

上述显示器件中的 EL 显示器是一种自发光装置，其利用电子和空穴的复合发出磷光。EL 显示器件根据其材料和结构的不同主要分为无机 EL 显示器件和有机 EL 显示器件。EL 显示器同 CRT 一样具有比需要独立光源的如 LCD 的无源发光装置更快的反应速度。

20

图 1 为示出一通用有机 EL 的结构，以解释 EL 显示器件的发光原理的截面图。

如图 1 所示，EL 显示器 (ELD) 中的有机 EL 装置包括电子注入层 4，电子载流子层 6，发光层 8，空穴载流子层 10 及空穴注入层 12，这些层依次分布在阴极 2 及阳极 14 之间。

25

如果一电压施加到一透明电极，即阳极 14 及一金属电极，即阴极 2 之间，则从阴极 2 产生的电子将被移动，通过电子注入层 4 及电子载流子层 6 移入发光层 8，而从阳极 14 产生的空穴将通过空穴注入层 12 及空穴载流子层 10 被移入发光层 8。由此，分别从电子载流子层 6 及空穴载流子层 10 流出的电子和空穴在发光层 8 碰撞并复合产生光。然后，光通过透明电极 (即阳极 14) 被发射到外部，以由此显示图像。

30

如图 2 所示，传统的运用上述无机 EL 装置的 EL 显示器件包括：一 EL 显

示板 16，在板上由扫描电极线 SL1 到 SL_n 与数据电极线 DL1 到 DL_m 的交叉点限定的每个区域都设置有像素单元 PE；一扫描驱动器 18，其用于驱动扫描电极线 SL1 到 SL_n；一数据驱动器 20，其用于驱动数据电极线 DL1 到 DL_m；以及一时序控制器 28，其用于控制扫描驱动器 18 及数据驱动器 20 的每一驱动时序。
5

如图 3 所示，每一 PE 单元 22 包括：一电压提供线 VDD；一发光元件 OLED，其连接在电压提供线 VDD 及接地电压线 GND 之间；以及一发光单元驱动电路 30，其响应来自每一条数据电极线 DL 及扫描电极线 SL 的驱动信号以驱动发光元件 OLED。
10

发光元件驱动电路 30 包括：一驱动薄膜晶体管（TFT）DT，其连接在电压提供线 VDD 及发光元件 OLED 之间；一开关 TFT SW，其与扫描电极线 SL、数据电极线 DL 及驱动 TFT DT 相连；一存储电容 Cst，其连接在第一节点 N1 及电压提供线 VDD 之间，其中 N1 位于驱动 TFT DT 与开关 TFT SW 之间。在这里，TFT 是一种 P 型电子金属氧化物半导体场效应晶体管（MOSFET）。
15

驱动 TFT DT 的栅极端与开关 TFT SW 的漏极端相连，其源极端与电压提供线 VDD 相连，其漏极端与发光元件 OLED 相连。开关 TFT SW 的栅极端与扫描电极线 SL 相连，其源极端与数据电极线 DL 相连，其漏极端与驱动 TFT DT 的栅极端相连。
20

时序控制器 28 利用来自外部系统（例如，图形卡）的同步信号产生一用于控制数据驱动器 20 的数据控制信号及一用于控制扫描驱动器 18 的扫描控制信号。此外，时序控制器 28 将来自外部系统的数据信号施加到数据驱动器 20 中。
25

扫描驱动器 18 响应来自时序控制器 28 的扫描控制信号产生一扫描脉冲 SP，并将扫描脉冲 SP 施加到扫描电极线 SL1 到 SL_n 中以依次驱动扫描电极线 SL1 到 SL_n。
25

数据驱动器 20 响应来自时序控制器 28 的数据控制信号在每一水平周期 1H 将数据电压施加给数据电极线 DL1 到 DL_m。在这种情况下，数据驱动器 20 有 DL_m 个输出通道 21，这些输出通道与数据电极线 DL1 到 DL_m 以一一对应的关系相匹配。
30

在传统的 EL 显示器件的每个像素单元 PE 中，如果一具有低状态 LOW 的

扫描脉冲 SP 从扫描驱动器 18 输入到扫描电极线 SL，则开关 TFT SW 导通。当开关 TFT SW 导通时，由数据驱动器 20 提供给数据电极线 DL 的数据电压通过开关 TFT SW 以与扫描脉冲 SP 施加到扫描电极线 SL 同步的方式施加到第一节点 N1。施加到第一节点 N1 上的数据电压存储在存储电容 Cst 中。在扫描脉冲 5 SP 施加到扫描电极线 SL 的过程中，存储电容 Cst 存储来自数据电极线 DL 的数据电压。这样的存储电容 Cst 在一帧的时间里保持着存储的数据电压。换句话说，当扫描脉冲 SP 没有施加到扫描电极线 SL 上时，存储电容 Cst 将存储的数据电压施加到驱动 TFT DT 上，由此导通驱动 TFT DT。从而，发光元件 OLED 10 由电压提供线 VDD 及接地电压线 GND 之间的电压差导通，且其发光与从电压提供线 VDD 经由驱动 TFT DT 施加的电流量成比例。

在这一传统的 EL 显示器件中，扫描驱动器 18 在行方向与 EL 显示板 16 集成在一起，数据驱动器 20 的输出通道 21 与数据电极线 DL1 到 DLm 相互之间在列方向上一一对应。

由于传统的 EL 显示器件中，数据驱动器 20 的输出通道与数据电极线 DL1 15 到 DLm 相互之间是一一对应的关系，这就要求数据驱动器 20 的输出通道 21 的数目对应于数据电极线 DL1 到 DLm 的数目。

更具体地说，为了将数据驱动器 20 的输出通道 21 与数据电极线 DL 相连接，传统的 EL 显示器件需要信号配线为与 EL 显示板 16 的分辨率的三倍相对应。因此，当 EL 显示板具有更高的分辨率时，由于数据驱动器 20 的输出通道 20 数目的增加，在数据驱动器 20 及数据电极线 DL 之间建立一对一的连接就变得困难。因此，需要一种即使是当 EL 显示板 16 的分辨率变高的情况下也能在数据驱动器 20 及数据电极线 DL 之间建立简单连接的 EL 显示器件。

发明内容

因此，本发明的一个目的在于提供一种电致发光显示器件，其能够减少 25 数据驱动器的输出通道数目。

为了实现本发明的这些和其他目的，根据本发明一实施例的电致发光显示器件包括：一电致发光显示板，在板上的位于 m 条数据电极线（其中 m 为整数）和多条扫描电极线间的每一交叉区域上都设置有像素；一数据驱动器， 30 其用于驱动数据电极线；以及多路复用器装置，数据驱动器的多条输出通道向

其提供数据信号，且选择性地将至少两条数据电极线与数据驱动器的每一个输出通道相连，所述多路复用器装置包括缓冲器，其用于将所述数据信号进行信号缓冲以将缓冲的数据电压施加到每一条数据电极线上。

电致发光显示器件还进一步包括：一扫描驱动器，其用于依次为多条扫描电极线施加扫描脉冲；以及一时序控制器，其用于控制数据驱动器和扫描驱动器，将数据信号施加到数据驱动器及控制多路复用器装置。

多路复用器装置包括： m 个写开关装置，它们与各数据电极线相连；所述 m 个缓冲器，它们与各写开关装置相连； m 个多路复用器开关装置，它们与各缓冲器相连，且一起与数据驱动器的每一 k 单元的各输出通道相连；以及 m 10 个电容，它们连接在多路复用器开关装置与缓冲器间的节点和接地电压线之间用以暂时存储通过多路复用器开关装置提供的所述数据信号。

在这里，每个缓冲器都包括一互补金属氧化物半导体(CMOS)晶体管。

时序控制器产生一选择信号用于依次开关所述 m 个多路复用器开关装置中的前述 k 个，以及产生一写信号用于与所述扫描脉冲同步的方式开关 m 15 个写开关装置。

在这里， m 个多路复用器开关装置在扫描电极线处于 ON 状态的一半时间内被开关， m 个写开关装置在扫描电极线处于所述 ON 状态的剩余一半时间内被开关。

电致发光显示器件还进一步包括一预充装置，其与每一数据电极线相连 20 用于预充每一数据电极线。

预充装置包括 m 个预充开关装置，它们连接在数据电极线与接地电压线的每一端之间。

在这里，时序控制器产生一选择信号用于依次开关所述 m 个多路复用器开关装置中的 k 个，一写信号用于以与所述扫描脉冲同步的方式开关 m 25 个写开关装置以及一预充信号用于开关 m 个预充开关装置。

m 个多路复用器开关装置在扫描电极线处于 ON 状态的一半时间内被开关； m 个预充开关装置在扫描电极线处于所述的 ON 状态的所述一半时间内被开关；以及 m 个写开关装置在扫描电极线处于所述 ON 状态的剩余一半时间内被开关。

在这里， m 个缓冲器中的每一个包括：一正型沟道金属氧化物半导体 30 (PMOS) 晶体管，其连接在电压提供线及接地电压线之间；一电容，其连接在

电压提供线及 PMOS 晶体管的栅极端之间。

每一像素单元包括: 一发光元件, 其连接在电压提供线及接地电压线之间; 一驱动开关, 其连接在电压提供线及发光元件之间; 一开关装置, 其与扫描电极线、数据电极线及驱动开关相连; 以及一电容, 其位于驱动开关和开关装置 5 间的节点与电压提供线之间。

附图说明

通过以下结合附图对本发明各实施例的详细描述, 本发明的这些和其他目的将变得明显。

10 在附图中:

图 1 为示出通用电致发光显示板里的有机发光元件结构的截面示意图, ;

图 2 为示出一传统的电致发光显示器件的结构方框图;

图 3 为示出图 2 中的每一像素单元的等效电路图;

图 4 为示出根据本发明第一实施例的电致发光显示器件的结构方框图;

15 图 5 为示出一扫描脉冲、一选择信号及一数据信号施加到图 4 所示的扫描电极线的波形图。

图 6 为示出根据本发明第二实施例的电致发光显示器件的结构方框图;

图 7 为示出一扫描脉冲、一选择信号及一数据信号施加到图 6 所示的扫描电极线的波形图; 以及

20 图 8 为示出图 6 中 A 部分的详细电路框图。

具体实施方式

以下详细描述本发明的各优选实施例, 它们的实例示于附图中。

在下文中, 将参照图 4 到图 8 详细描述本发明的各优选实施例。

25 参见图 4, 根据本发明第一实施例的 EL 显示器件包括: 一 EL 显示板 116, 显示板 116 板上由扫描电极线 SL1 到 SL_n 与数据电极线 DL1 到 DL_m 的交叉点限定的每一区域都设置有像素单元 PE; 一扫描驱动器 118, 其用于驱动扫描电极线 SL1 到 SL_n; 一数据驱动器 120, 其用于驱动数据电极线 DL1 到 DL_m; 一包括多个多路复用器 MUX 的多路复用器装置 150, 其用于选择性地连接数据驱动器 120 的各输出通道与 k 条数据电极线 DL1 到 DL_k (其中 k 是大于 2 的整数);

以及一时序控制器 128，其用于控制扫描驱动器 118 和数据驱动器 120 的每一驱动时序并用于驱动多路复用器装置 150。

如图 3 所示，每一像素单元 PE 包括：一电压提供线 VDD；一发光元件 OLED，其相连在电压提供线 VDD 及接地电压线 GND 之间；一发光元件驱动电路 30，其响应来自每条数据电极线 DL 及栅极电极线 SL 的驱动信号以驱动发光元件 OLED。

发光元件驱动电路 30 包括：一驱动薄膜晶体管（TFT）DT，其连在电压提供线 VDD 及发光元件 OLED 之间；一开关 TFT SW，其与扫描电极线 SL、数据电极线 DL 及驱动 TFT DT 相连；一存储电容 Cst，其连接在第一节点 N1 及电压提供线 VDD 之间，其中 N1 位于驱动 TFT DT 与开关 TFT SW 之间。在这里，TFT 是一种 P 型电子金属氧化物半导体场效应晶体管（MOSFET）。

TFT DT 的栅极端与开关 TFT SW 的漏极端相连，其源极端与电压提供线 VDD 相连，其漏极端与发光元件 OLED 相连。开关 TFT SW 的栅极端与扫描电极线 SL 相连，其源极端与数据电极线 DL 相连，其漏极端与驱动 TFT DT 的栅极端相连。

时序控制器 128 利用来自外部系统（例如，图形卡）提供的同步信号产生一用于控制数据驱动器 120 的数据控制信号及一用于控制扫描驱动器 118 的扫描控制信号。此外，时序控制器 128 将来自外部系统的数据信号施加给数据驱动器 120。此外，如图 5 所示，时序控制器 128 将第一及第二选择信号 MC1 及 MC2 以及写入信号 WC 施加到多路复用器装置 150。在扫描电极线 SL 处于 ON 状态的一半时间内，第一及第二选择信号 MC1 及 MC2 依次施加。施加第一及第二选择信号 MC1 及 MC2 的扫描电极线 SL 处于 ON 状态的那一半时间对应的是前半段时间。写信号 WC 是以与扫描脉冲 SP 施加到扫描电极线 SL 同步的方式施加到多路复用器装置 150 上。

扫描驱动器 118 响应来自时序控制器 128 的扫描控制信号产生一扫描脉冲 SP，并如图 3 所示，将扫描脉冲 SP 施加到扫描电极线 SL1 到 SLn 上以依次驱动扫描电极线 SL1 到 SLn。由扫描驱动器 118 施加到扫描电极线 SL 的扫描脉冲 SP，在扫描电极线 SL 处于 ON 状态的一半时间内被提供。此时，扫描电极线 SL 处于 ON 状态的一半时间对应的是第二个半段时间。

数据驱动器 120 响应来自时序控制器 128 的数据控制信号在每一水平周

期 1H 提供数据电压给数据电极线 DL1 到 DL_m。在这种情况下，数据驱动器 120 有 DL_m/k 个输出通道 121，这些输出通道与数据电极线 DL1 到 DL_m 以 1 对 k 的对应关系相匹配，此处 k 是一大于 2 的整数。

多路复用器装置 150 包括：_m 个写开关装置 W1 到 W_m，它们与各数据电极线 DL 相连；_m 个缓冲器 B1 到 B_m，它们与各 _m 个写开关装置 W1 到 W_m 相连；_m 个多路复用器开关装置 M1 到 M_m，它们与各 _m 个缓冲器 B1 到 B_m 相连，且一起与数据驱动器的每 k 个单元的各输出通道相连；_m 个电容 C1 到 C_m，它们连接在多路复用器开关装置 M 与缓冲器 B 间的节点及接地电压线 GND 之间。

_k 个多路复用器开关装置 M1 到 M_k 一起与数据驱动器 120 的每一输出通道 121 相连。因此，假定通过第一及第二多路复用器开关装置 M1 及 M2 与数据驱动器 120 的每一个输出通道相连，就可以描述根据本发明第一实施例的 EL 显示器件。因此，第一及第二多路复用器开关装置 M1 及 M2，第一及第二个缓冲器 B1 及 B2，第一及第二个电容 C1 及 C2，第一及第二个写开关装置 W1 及 W2 构成一个的多路复用器 MUX。

来自时序控制器 128 的第一选择信号 MC1 通过第一选择信号线施加到包括第一多路复用器转换装置 M1 在内的奇数号的多路复用器开关装置 M₁, M₃, M₅, …, M_{n-1} 的栅极端，而来自时序控制器 128 的第二选择信号 MC2 通过第二选择信号线施加到包括第二多路复用器开关装置 M2 在内的偶数号的多路复用器开关装置 M₂, M₄, M₆, …, M_m 的栅极端。在扫描电极线 SL 处于 ON 状态的第一半时间内第一及第二多路复用器开关装置 M1 及 M2 响应来自时序控制器 128 的第一及第二选择信号 MC1 及 MC2 而依次开关。

_m 个电容 C1 到 C_m 中的每一个，其响应 _m 个多路复用器开关装置 M1 到 M_m 中对应的开关，以通过数据驱动器 120 的输出通道 121 提供的数据电压充电。

_m 个缓冲器 B1 到 B_m 中的每一个都起着信号缓冲的作用，以使得存储在 _m 个电容 C1 到 C_m 中的每一电容中的数据电压通过各 _m 个写转换装置 W1 到 W_m 施加到数据电极线 DL。在这种情况下，_m 个缓冲器 B1 到 B_m 中的每一个都包括一互补金属氧化物半导体 (CMOS) 晶体管。

_m 个写开关装置 W1 到 W_m 中的每一个响应来自时序控制器 128 的写信号 WC 而被开关，以使存储在 _m 个电容 C1 到 C_m 中的每一个中的数据电压通过各 _m 个缓冲器 B1 到 B_m 提供到数据电极线 DL。

按照本发明第一个实施例的 EL 显示器件的实施将结合图 4 和图 5 进行描述。

首先，来自时序控制器 128 的第一及第二选择信号 MC1 及 MC2 在与扫描电极线 SL 处于 ON 状态的第一半时间相对应的 ON 时间内施加到多路复用器装置 150。然后，每一多路复用器 MUX 响应第一及第二个选择信号 MC1 及 MC2 依次将数据驱动器 120 的每一输出通道 121 提供的数据电压施加到第一及第二电容即 C1 及 C2 上。因此，多路复用器 MUX 中的第一及第二电容 C1 及 C2 分别存储通过第一、第二多路复用器开关装置 M1 及 M2 提供的数据电压。

接着，来自扫描驱动器 118 的一扫描脉冲 SP 施加到扫描电极线 SL 上，同时来自时序控制器 128 的一写信号 WC 施加到多路复用器装置 150 上。然后，每一多路复用器 MUX 将存储在第一及第二电容 C1 及 C2 中的各数据电压分别通过第一及第二写开关装置 W1 及 W2 施加到数据电极线 DL。

因此，在根据本发明第一实施例的 EL 显示器件中的每个像素单元中，如果一具有低状态 LOW 的扫描脉冲 SP 从扫描驱动器 118 输入到扫描电极线 SL，则开关 TFT SW 导通。当开关 TFT SW 导通时，从数据驱动器 120 通过由多路复用器装置 150 提供给数据电极线 DL 的数据电压经开关 TFT SW，以与扫描脉冲 SP 施加到扫描电极线 SL 同步的方式施加到第一节点 N1。施加到第一节点 N1 的数据电压存储在存储电容 Cst 中。在扫描脉冲 SP 施加到扫描电极线 SL 的过程中，存储电容 Cst 存储来自数据电极线 DL 的数据电压。这样的存储电容 Cst 在一帧的时间里保持着存储的数据电压。换句话说，当扫描脉冲 SP 没有施加到扫描电极线 SL 上的时候存储电容 Cst 将存储的数据电压施加到驱动 TFT DT 上，由此导通驱动 TFT DT。从而，发光元件 OLED 由电压提供线 VDD 及接地电压线 GND 之间的电压差导通，且其发光与从电压提供线 VDD 经由驱动 TFT DT 施加的电流量成比例。

在根据本发明第一实施例的 EL 显示器件中，扫描驱动器 118 在行方向与 EL 显示板 116 集成在一起，数据驱动器 120 的输出通道 121 与数据电极线 DL1 到 DLm 相互之间在列方向上构成一对二的匹配关系。

根据本发明第一实施例的 EL 显示器件在数据驱动器 120 的输出通道 121 与数据电极线 DL1 到 DL2 之间构成一对二的匹配关系，使得数据驱动器 120 的输出通道 121 的数目能够根据数据电极线 DL1 到 DLm 的数目相应地减少一

半。同时，在根据本发明第一实施例的 EL 显示器件中，通过多路复用器装置 150，数据驱动器 120 的输出通道 121 与数据电极线 DL1 到 DL_m 相互之间能建立一对 k 的匹配关系。根据本发明第一实施例的这一 EL 显示器件在数据驱动器 120 的输出通道 121 与数据电极线 DL1 到 DL_m 之间建立一对 k 的匹配关系，5 以使数据驱动器 120 的输出通道 121 的数目能够根据数据电极线 DL1 到 DL_m 的数量相应地减少到 DL/m 个通道。

参考图 6 及图 7，根据本发明第二实施例的 EL 显示器件包括：一 EL 显示板 116，显示板 116 上由扫描电极线 SL1 到 SL_n 与数据电极线 DL1 到 DL_n 的交叉点限定的每个区域都设置有像素单元 PE；一扫描驱动器 118，其用于驱动扫描电极线 SL1 到 SL_n；一数据驱动器 120，其用于驱动数据电极线 DL1 到 DL_m；一包括多个多路复用器 MUX 的多路复用器装置 150，其用于选择性地将数据驱动器 120 的各输出通道与 k 条数据电极线 DL1 到 DL_k 相连；一预充装置 160，其与数据电极线 DL 相连并用于预充数据电极线 DL；以及一时序控制器 128，其用于控制扫描驱动器 118 和数据驱动器 120 的每一驱动时序并用于驱动多路复用器装置 150 和预充装置 160。15

根据本发明第二实施例的 EL 显示器件除了其多路复用器装置 150、预充装置 160 以及时序控制器 128 外，具有与上述的根据本发明第一实施例的 EL 显示器件相同的组成部分和功能。因此，在根据本发明第二实施例的 EL 显示器件中，对除多路复用器装置 150、预充装置 160 以及时序控制器 128 外的其他部分的解释将沿用上述本发明第一实施例中的相关描述。20

在根据本发明第二实施例的 EL 显示器件中，时序控制器 128 利用一来自外部系统（例如，图形卡）的同步信号产生一用于控制数据驱动器 120 的数据控制信号及一用于控制扫描驱动器 118 的扫描控制信号。此外，时序控制器 128 将来自外部系统的数据信号施加到数据驱动器 120 中。此外，如图 7 所示，时序控制器 128 将第一及第二选择信号 MC1 及 MC2，一预充信号 PC 以及一写入信号 WC 施加到多路复用器装置 150。在扫描电极线 SL 处于 ON 状态的一半时间内，第一及第二选择信号 MC1 及 MC2 依次施加。在此，施加第一及第二选择信号 MC1 及 MC2 的扫描电极线 SL 处于 ON 状态的那一半时间对应的是第一半时间。在扫描电极线 SL 处于 ON 状态的一半时间内，预充信号 PC 施加到多路复用器装置 150。写信号 WC 以与扫描脉冲 SP 施加到扫描电极线 SL 同步的方式30

施加到多路复用器装置 150 上。

多路复用器装置 150 包括: m 个写开关装置 W_1 到 W_m , 它们与相应的数据电极线 DL 相连; m 个缓冲器 B_1 到 B_m , 它们分别与各 m 个写开关装置 W_1 到 W_m 相连; m 个多路复用器开关装置 M_1 到 M_m , 它们与各 m 个缓冲器 B_1 到 B_m 相连, 且一起与数据驱动器的每一 k 单元的对应输出通道相连; m 个电容 C_1 到 C_m , 它们连接在多路复用器开关装置 M 与缓冲器 B 间的节点和接地电压线 GND 之间。

k 个多路复用器开关装置 M_1 到 M_k 一起与数据驱动器 120 的每一个输出通道 121 相连。因此, 假定通过第一及第二多路复用器开关装置 M_1 及 M_2 一起与数据驱动器 120 的每一输出通道相连接, 就可以描述根据本发明第二实施例的 EL 显示器件。因此, 第一及第二多路复用器开关装置 M_1 及 M_2 , 第一及第二多路复用器开关装置 B_1 及 B_2 , 第一及第二个电容 C_1 及 C_2 , 第一及第二写开关装置 W_1 及 W_2 构成一单一的多路复用器 MUX。

来自时序控制器 128 的第一选择信号 MC_1 通过第一选择信号线施加到包括第一多路复用器开关装置 M_1 在内的奇数号的多路复用器开关装置 $M_1, M_3, M_5, \dots, M_{n-1}$ 的栅极端, 而来自时序控制器 128 的第二选择信号 MC_2 通过第二选择信号线施加到包括第二多路复用器开关装置 M_2 在内的偶数号的多路复用器开关装置 $M_2, M_4, M_6, \dots, M_m$ 的栅极端。在扫描电极线 SL 处于 ON 状态的第一半时间内, 第一及第二多路复用器开关装置 M_1 及 M_2 响应来自时序控制器 128 的第一及第二选择信号 MC_1 及 MC_2 而依次开关。

m 个电容 C_1 到 C_m 的每一个, 其响应 m 个多路复用器开关装置 M_1 到 M_m 中对应的开关, 以通过数据驱动器 120 的输出通道 121 提供的数据电压充电。

m 个缓冲器 B_1 到 B_m 中的每一个都起着信号缓冲的作用, 以使得存储在 m 个电容 C_1 到 C_m 中的每一电容中的数据电压通过各 m 个写开关装置 W_1 到 W_m 施加到数据电极线 DL 。在这种情况下, m 个缓冲器 B_1 到 B_m 都包括一互补金属氧化物半导体 (CMOS) 晶体管。

如图 8 所示, m 个缓冲器 B_1 到 B_m 中的每一个包括: 一 P 型晶体管 PM , 其连接在电压提供线 VDD 及写开关装置 W 之间; 一电容 Cb , 其连接在 P 型晶体管 PM 的栅极端与电压提供线 VDD 之间。P 型晶体管 PM 的源极端与电压提供线 VDD 相连, 其漏极端与写开关装置 W 相连, 其栅极端与多路复用器开关装置

M 相连。

m 个写开关装置 W1 到 Wm 中的每一个响应来自时序控制器 128 的写信号 WC 而开关，以使存储在 m 个电容 C1 到 Cm 中的各数据电压通过 m 个缓冲器 B1 到 Bm 施加到数据电极线 DL。

5 预充装置 160 包括 m 个预充开关装置 S1 到 Sm，每个预充开关装置与接地电压线 GND 及数据电极线 DL 的各端相连。m 个预充开关装置 S1 到 Sm 中的每一个响应来自时序控制器 128 的预充信号 PC，提前将一低电压 LOW 充入数据电极线 DL。这种预充装置 160 将数据电极线 DL 预充为低电压，从而使得 m 个缓冲器 B1 到 Bm 响应高电平输入，因为包括 PMOS 晶体管的缓冲器，对于低电平 10 输入其能输出高电平，而对于高电平输入其不工作。

下面将结合图 6 和图 7，对按照本发明第二实施例的 EL 显示器件的实施进行描述。

首先，来自时序控制器 128 的第一及第二选择信号 MC1 及 MC2 在与扫描电极线 SL 处于 ON 状态的第一半时间相对应的 ON 时间内施加到多路复用器装置 150。然后，每一多路复用器 MUX 响应第一及第二选择信号 MC1 及 MC2 将来自数据驱动器 120 的每一输出通道 121 的数据电压依次施加到第一及第二电容即 C1 及 C2 上。因此，多路复用器 MUX 中的第一及第二电容 C1 及 C2 各存储一数据电压，该电压由第一及第二多路复用器开关装置 M1 及 M2 提供。此时，m 个预充开关装置 S1 到 Sm 中的每一个响应时序控制器 128 发出的预充信号，将数据电极线 DL 与接地电压线 GND 相连，从而将数据电极线预充为低电压。

接着，来自扫描驱动器 118 的一扫描脉冲 SP 施加到扫描电极线 SL 上，同时，来自时序控制器 128 的一写信号 WC 施加到多路复用器装置 150 上。然后，每一多路复用器 MUX 将存储在第一及第二电容 C1 及 C2 中的数据电压通过第一及第二缓冲器 B1 及 B2 和第一及第二写开关装置 W1 及 W2 施加到预充为低电压的数据电极线 DL。

因此，在根据本发明第二实施例的 EL 显示器件中的每个像素单元中，如果从扫描驱动器 118 施加一具有低状态 LOW 的扫描脉冲到扫描电极线 SL，则开关 TFT SW 导通。当开关 TFT SW 导通时，一来自数据驱动器 120 的数据电压通过多路复用器装置 150 提供给预充为低电压的数据电极线 DL，其经开关 TFT SW，30 以与扫描脉冲 SP 施加到扫描电极线 SL 同步的方式施加到第一节点 N1。施加

到第一节点 N1 的数据电压存储在存储电容 Cst 中。当扫描脉冲 SP 施加到扫描电极线 SL 的过程中, 存储电容 Cst 存储来自数据电极线 DL 的数据电压。这样, 存储电容 Cst 在一帧的时间内保持着存储的数据电压。换句话说, 在扫描脉冲 SP 没有施加到扫描电极线 SL 上时, 存储电容 Cst 将存储的数据电压施加到驱动 TFT DT 上, 由此导通驱动 TFT DT。因此, 发光元件 OLED 由电压提供线 VDD 与接地电压线 GND 之间的电压差导通, 且其发光与从供电电压线 VDD 经由驱动 TFT DT 施加的电流量成比例。

在根据本发明第二实施例的 EL 显示器件中, 扫描驱动器 118 在行方向与 EL 显示板 116 集成在一起, 数据驱动器 120 的输出通道 121 与数据电极线 DL1 到 DLm 通过多路复用器装置 150 相互之间在列方向上构成一对二的匹配关系。

根据本发明第二实施例的 EL 显示器件, 在数据驱动器 120 的输出通道 121 与数据电极线 DL1 到 DL2 之间构成一对二的匹配关系, 以使数据驱动器 120 的输出通道 121 的数目能够根据数据电极线 DL1 到 DLm 的数目相应地减少到一半。同时, 在根据本发明第二实施例的 EL 显示器件中, 通过多路复用器装置 150, 数据驱动器 120 的输出通道 121 与数据电极线 DL1 到 DLm 相互之间能建立一对 k 的匹配关系。根据本发明第二实施例的 EL 显示器件在数据驱动器 120 的输出通道 121 与数据电极线 DL1 到 DLm 之间建立一对 k 的匹配关系, 以使数据驱动器 120 的输出通道 121 的数目能够根据数据电极线 DL1 到 DLm 的数目相应地减少到 DL/m 个通道。

或者, 根据本发明第一或第二实施例的 EL 显示器件适用于所有电流驱动型 EL 显示器件。

如上所述, 根据本发明的 EL 显示器件, 为 EL 显示板提供多路复用器以在数据驱动器的输出通道与数据电极线之间建立一对 k 的匹配关系, 且具有用于缓冲来自数据驱动器的数据电压的缓冲器以将缓冲的数据电压施加到数据电极线。因此, 可以将数据驱动器的输出通道数目根据数据电极线的数目相应地减少到原来的 1/k。

虽然已通过上述附图所示的实施例解释了本发明, 不过对于本领域的普通技术人员来说, 应该理解的是, 本发明并不限于这些实施例, 而是在不脱离本发明的原理的情况下, 可以对其作各种变换或者修改。因此, 本发明的范围应当由所附的权利要求书及其等同物来确定。

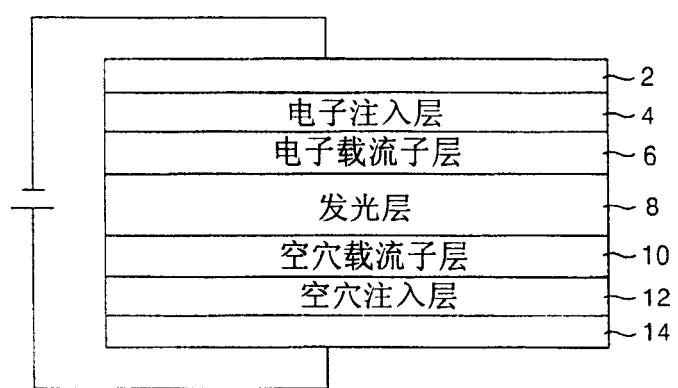


图 1

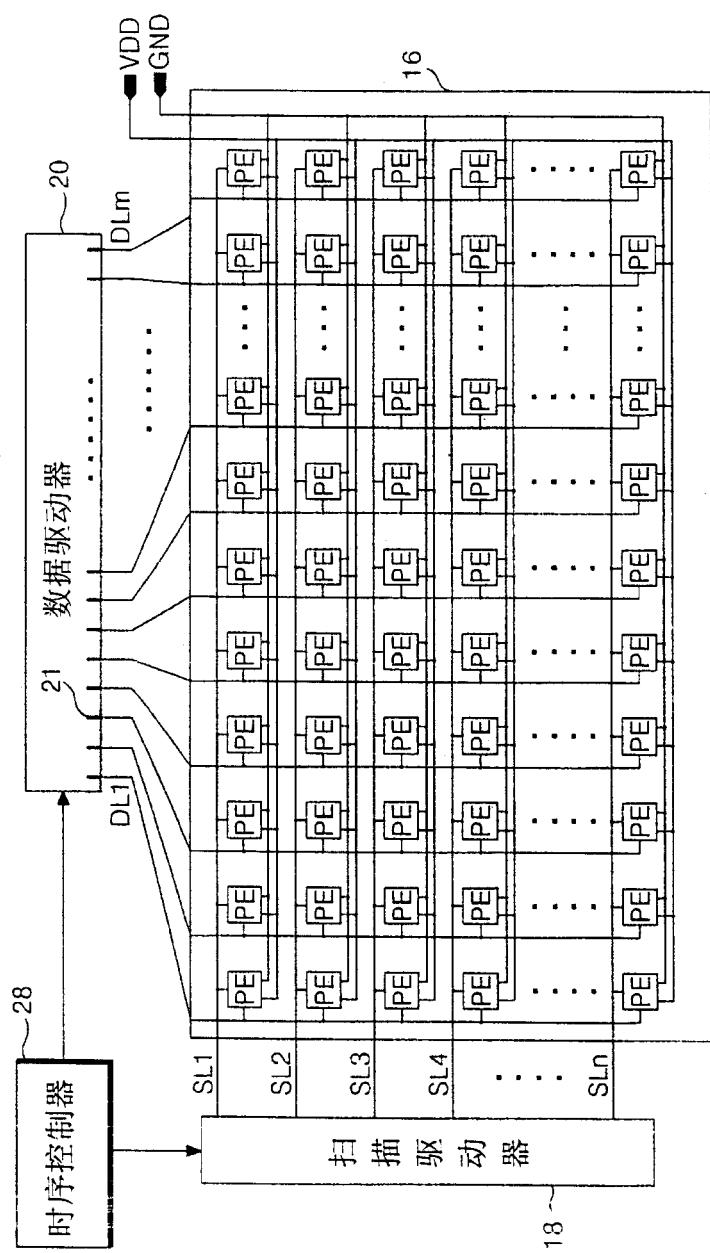


图 2

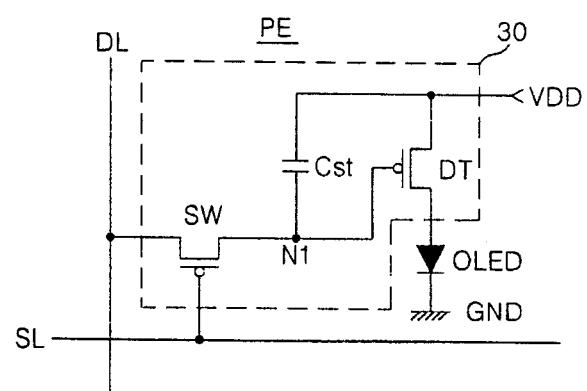
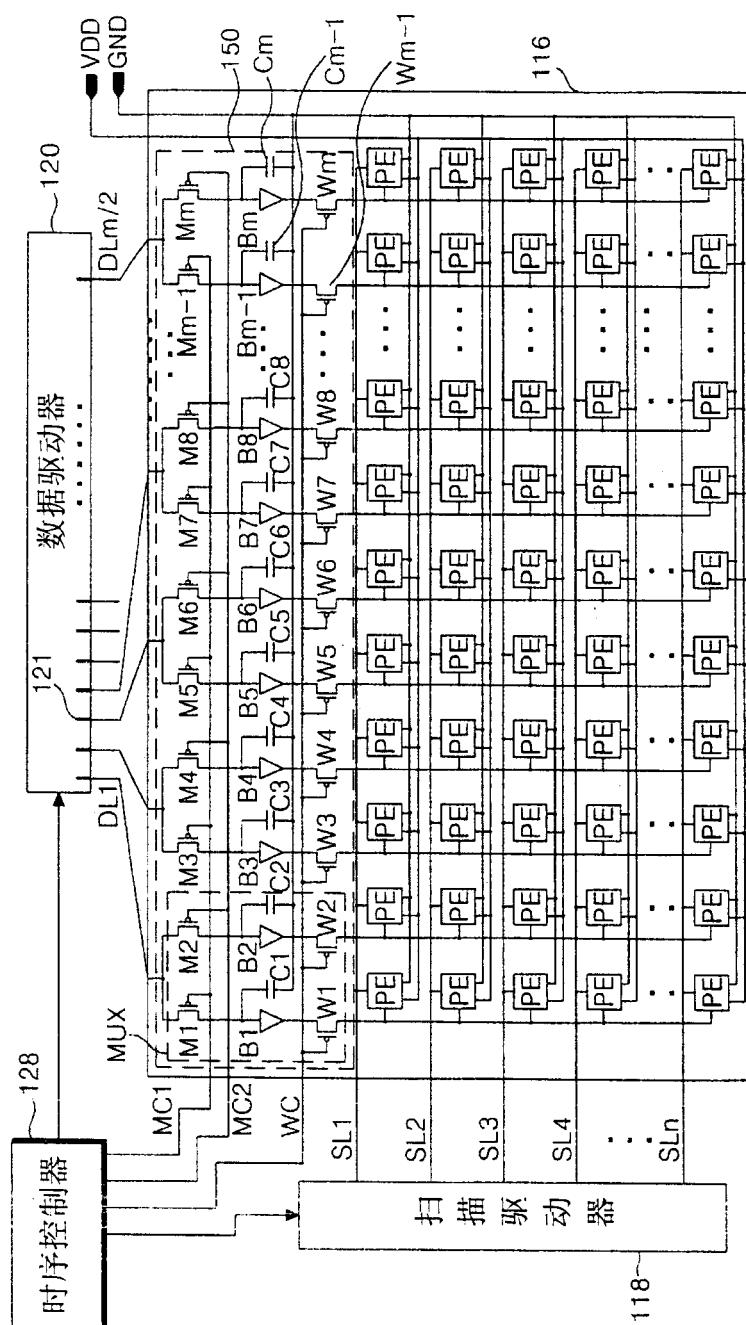


图 3



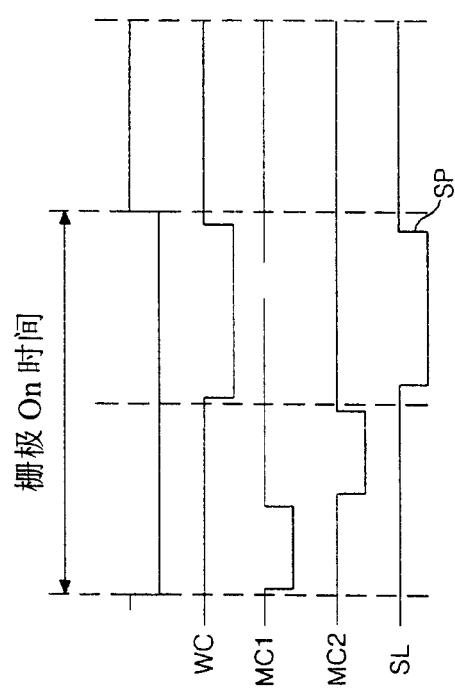


图 5

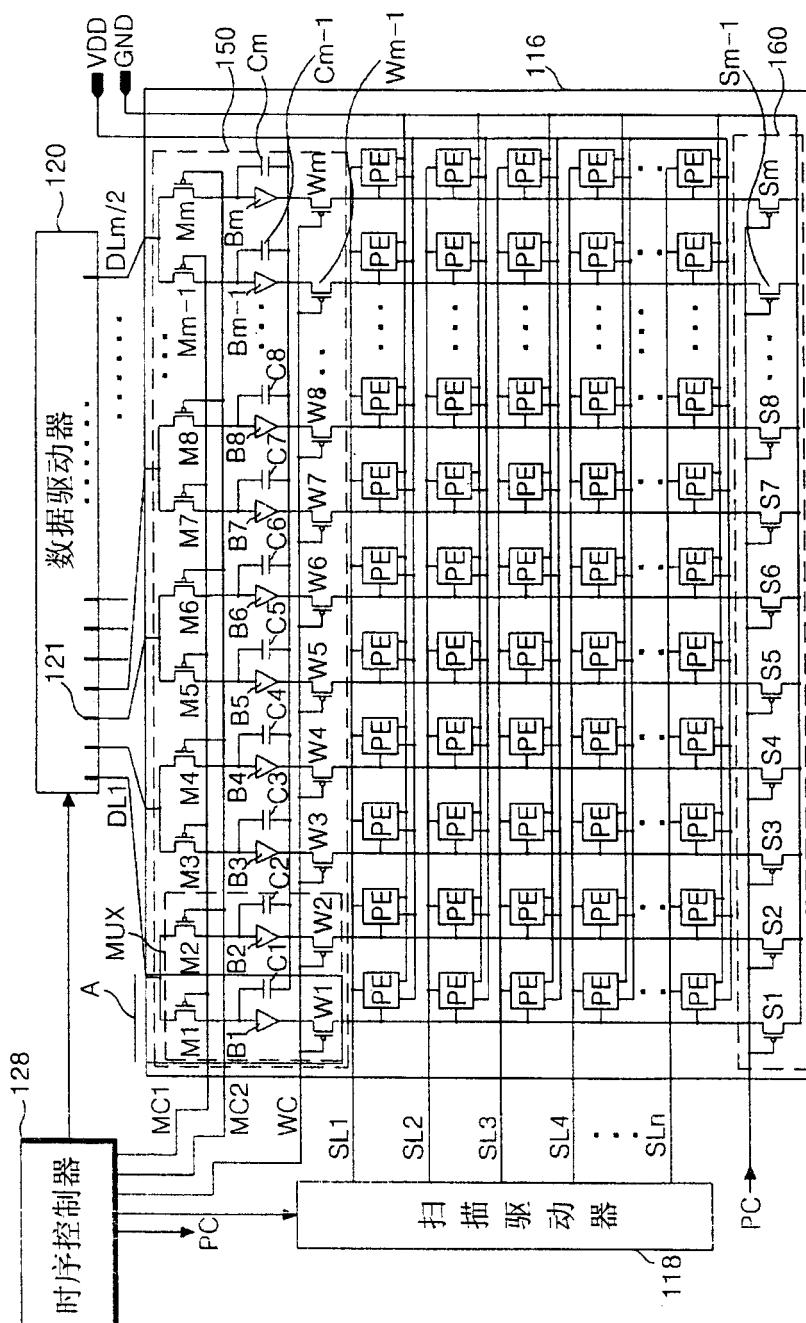


图 6

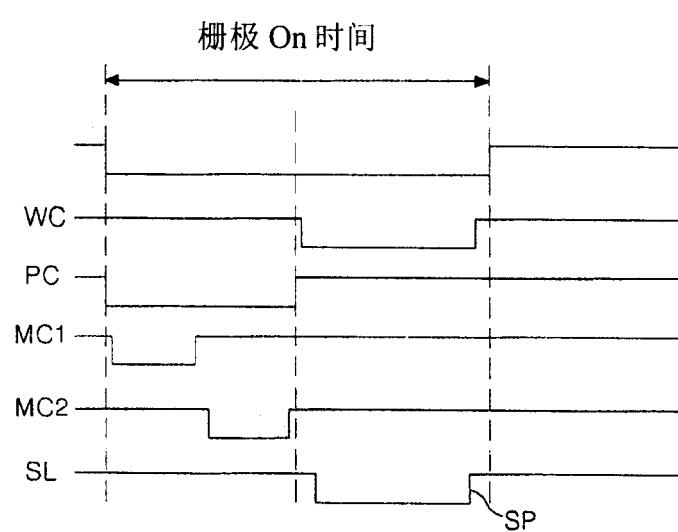


图 7

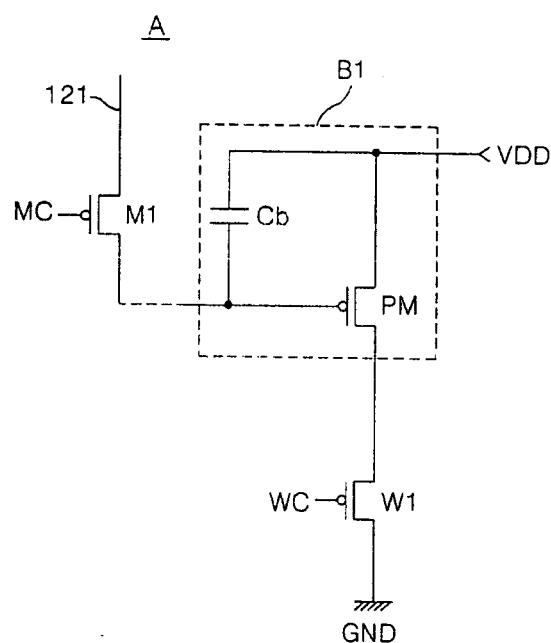


图 8

专利名称(译)	电致发光显示器件		
公开(公告)号	CN1694147A	公开(公告)日	2005-11-09
申请号	CN200410070530.X	申请日	2004-08-06
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG. 菲利浦LCD株式会社		
当前申请(专利权)人(译)	LG. 菲利浦LCD株式会社		
[标]发明人	沈载昊 郑训周		
发明人	沈载昊 郑训周		
IPC分类号	H01L51/50 G09G3/20 G09G3/30 G09G3/32 G09G3/36 H01L27/15 H05B33/14 H05B33/08		
CPC分类号	G09G3/20 G09G3/3225 G09G3/3275 G09G2310/0297		
代理人(译)	徐金国		
优先权	1020040030509 2004-04-30 KR		
其他公开文献	CN100407268C		
外部链接	Espacenet Sipo		

摘要(译)

本发明公开了一种可以减少数据驱动器输出通道数目的电致发光显示器件。在该器件中，一电致发光显示板上位于m条数据电极线(在这里m为整数)和多条扫描电极线之间的每一交叉区域上都设置有像素。一数据驱动器驱动数据电极线。一多路复用器装置，其通过数据驱动器的多条输出通道接收数据信号，并选择性地将至少两条数据电极线与数据驱动器的每一输出通道相连。多路复用器装置的缓冲器缓冲数据信号以将被缓冲的数据信号施加到每一条数据电极线上。

