



[12] 发明专利申请公开说明书

[21] 申请号 200410035343.8

[43] 公开日 2005年1月12日

[11] 公开号 CN 1564238A

[22] 申请日 2004.4.22

[21] 申请号 200410035343.8

[71] 申请人 友达光电股份有限公司

地址 台湾省新竹市

[72] 发明人 孙文堂

[74] 专利代理机构 北京市柳沈律师事务所

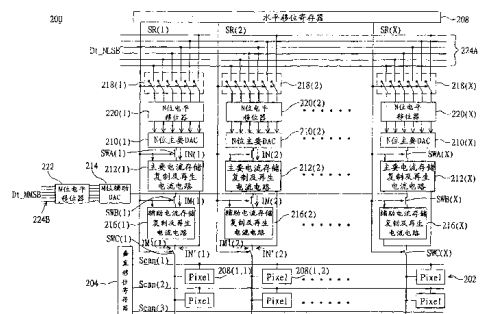
代理人 王志森 黄小临

权利要求书4页 说明书11页 附图12页

[54] 发明名称 用于有机发光二极管显示器的数据驱动电路

[57] 摘要

一种用于有机发光二极管显示器的数据驱动电路。本发明将K位的像素数据分成N位的数据与M位的数据，多组N位的数据分别由多个主要数字模拟电流转换器及多个主要电流存储复制及再生电流电路来处理，以产生多个主要再生电流。而多组M位的数据分别由一个辅助数字模拟电流转换器及多个辅助电流存储复制及再生电流电路来处理，以产生多个辅助再生电流。像素的亮度与对应的主要再生电流与辅助再生电流的和有关。本发明可有效地减少传统因为多个数字模拟转换器的组件特性的差异所导致的误差。



1. 一种数据驱动电路，其应用于一显示器中，该显示器具有一第一像素与一第二像素，该数据驱动电路用以接收一第一像素数据与一第二像素数据，
5 该第一像素数据及该第二像素数据各具有 K 位， K 为正整数，该数据驱动电路包括：

一第一主要数字模拟电流转换器及一第二主要数字模拟电流转换器，用以分别将该第一像素数据的 N 位数据与该第二像素数据的 N 位数据转换成一第一主要输出电流与一第二主要输出电流， N 为正整数；

10 一第一主要电流存储复制及再生电流电路及一第二主要电流存储复制及再生电流电路，用以分别根据该第一主要输出电流与该第二主要输出电流，分别输出一第一主要再生电流与一第二主要再生电流；

一辅助数字模拟电流转换器，用以接收该第一像素数据的 M 位数据与该第二像素数据的 M 位数据，并对应地产生一第一辅助输出电流与一第二辅助
15 输出电流， M 为正整数；及

一第一辅助电流存储复制及再生电流电路及一第二辅助电流存储复制及再生电流电路，用以分别根据该第一辅助输出电流与该第二辅助输出电流，分别输出一第一辅助再生电流与一第二辅助再生电流；

20 其中，于该第一像素接收该第一主要再生电流与该第一辅助再生电流之后，该第一像素的亮度对应于该第一主要再生电流与该第一辅助再生电流的和，于该第二像素接收该第二主要再生电流与该第二辅助再生电流之后，该第二像素的亮度对应于该第二主要再生电流与该第二辅助再生电流的和。

2. 如权利要求 1 所述的数据驱动电路，其中该数据驱动电路还包括一水平移位寄存器，用以输出一第一水平控制信号及一第二水平控制信号，该第一
25 主要数字模拟电流转换器及该第二主要数字模拟电流转换器分别在该第一水平控制信号及该第二水平控制信号的控制之下，分别接收该第一像素数据的 N 位数据与该第二像素数据的 N 位数据。

3. 如权利要求 2 所述的数据驱动电路，其中该第一及第二主要电流存储复制及再生电流电路与该第一及第二辅助电流存储复制及再生电流电路均具
30 有一电流存储模式与一再生电流模式；

当该第一及第二水平控制信号分别为启用时，该第一及第二主要电流存

储复制及再生电流电路分别转变为该电流存储模式，并分别接收该第一及第二主要输出电流；

5 当该第一及第二水平控制信号分别为启用时，该第一及第二辅助电流存储复制及再生电流电路分别转变为该电流存储模式，并分别接收该第一及第二辅助输出电流；

当该第一及该第二水平控制信号分别为禁用时，该第一及第二主要电流存储复制及再生电流电路分别转变为该再生电流模式，并持续输出该第一及该第二主要再生电流，该第一及该第二主要再生电流的大小等于该第一及第二主要输出电流的大小；

10 当该第一及该第二水平控制信号分别为禁用时，该第一及第二辅助电流存储复制及再生电流电路分别转变为该再生电流模式，并持续输出该第一及该第二辅助再生电流，该第一及该第二辅助再生电流的大小等于该第一及第二辅助输出电流的大小。

4. 如权利要求3所述的数据驱动电路，其中该数据驱动电路还包括有一第一开关与一第二开关，该第一主要电流存储复制及再生电流电路的输出端及该第一辅助电流存储复制及再生电流电路的输出端均与该第一开关的一第一端电连接，该第一开关的一第二端与该第一像素电连接；

20 该第二主要电流存储复制及再生电流电路的输出端及该第二辅助电流存储复制及再生电流电路的输出端均与该第二开关的一第一端电连接，该第二开关的一第二端与该第二像素电连接；

当该第一水平控制信号为禁用时，该第一开关导通，使该第一主要再生电流及该第一辅助再生电流输入至该第一像素；当该第二水平控制信号为禁用时，该第二开关导通，使该第二主要再生电流及该第二辅助再生电流输入至该第二像素。

25 5. 如权利要求3所述的数据驱动电路，其中该数据驱动电路还包括有一第一开关与一第二开关，均受一开关控制信号的控制，该第一主要电流存储复制及再生电流电路及该第一辅助电流存储复制及再生电流电路的输出端均与该第一开关的一第一端电连接，该第一开关的一第二端与该第一像素电连接；

30 该第二主要电流存储复制及再生电流电路及该第二辅助电流存储复制及再生电流电路的输出端均与该第二开关的一第一端电连接，该第二开关的一

第二端与该第二像素电连接；

当该开关控制信号为启用时，该第一开关导通，使该第一主要再生电流及该第一辅助再生电流输入至该第一像素，且该第二开关导通，使该第二主要再生电流及该第二辅助再生电流输入至该第二像素。

5 6. 如权利要求1所述的数据驱动电路，其中当M加N等于K时，该第一像素数据中的该N位数据为N位的最低有效位数据，该第一像素数据中的该M位数据为M位的最高有效位数据，该第二像素数据中的该N位数据为N位最低有效位数据，该第二像素数据中的该M位数据为M位最高有效位数据。

10 7. 如权利要求1所述的数据驱动电路，其中当M加N等于K时，该第一像素数据中的该N位数据为N位最高有效位数据，该第一像素数据中的该M位数据为M位LSB数据，该第二像素数据中的该N位数据为N位最高有效位数据，该第二像素数据中的该M位数据为M位最低有效位数据。

15 8. 如权利要求1所述的数据驱动电路，其中该数据驱动电路还包括一第一主要电平移位器、一第二主要电平移位器及一辅助电平移位器，该第一主要电平移位器及该第二主要电平移位器用以分别将该第一像素数据的N位数据与该第二像素数据的N位数据放大，并输出至该第一主要数字模拟电流转换器及一第二主要数字模拟电流转换器；该辅助电平移位器用以放大该第一像素数据中的M位数据，并输出至该辅助数字模拟电流转换器。

20 9. 如权利要求1所述的数据驱动电路，其中该显示器为一有机发光二极管显示器。

10. 一种显示器，包括：

一像素阵列，包括一第一像素与一第二像素；

一垂直移位寄存器，用以输出一扫描信号至该第一像素与该第二像素；

以及

25 一数据驱动电路，用以接收一第一像素数据与一第二像素数据，该第一像素数据及该第二像素数据各具有K位，K为正整数，该数据驱动电路包括：

一水平移位寄存器，用以输出一第一水平控制信号及一第二水平控制信号；

30 一第一主要数字模拟电流转换器及一第二主要数字模拟电流转换器，用以分别在该第一水平控制信号及该第二水平控制信号的控制之下，接收该第一像素数据的N位数据与该第二像素数据的N位数据，并分别对应地产生一

第一主要输出电流与一第二主要输出电流，N 为正整数；

一第一主要电流存储复制及再生电流电路及一第二主要电流存储复制及再生电流电路，用以分别根据该第一主要输出电流与该第二主要输出电流，分别输出一第一主要再生电流与一第二主要再生电流；

5 一辅助数字模拟电流转换器，用以接收该第一像素数据的 M 位数据与该第二像素数据的 M 位数据，并对应地产生一第一辅助输出电流与一第二辅助输出电流，M 为正整数；及

一第一辅助电流存储复制及再生电流电路及一第二辅助电流存储复制及再生电流电路，用以分别根据该第一辅助输出电流与该第二辅助输出电流，

10 分别输出一第一辅助再生电流与一第二辅助再生电流；

其中，于该第一像素接收该第一主要再生电流与该第一辅助再生电流之后，该第一像素的亮度对应于该第一主要再生电流与该第一辅助再生电流的和，于该第二像素接收该第二主要再生电流与该第二辅助再生电流之后，该第二像素的亮度对应于该第二主要再生电流与该第二辅助再生电流的和。

用于有机发光二极管显示器的数据驱动电路

5 技术领域

本发明有關於一種數據驅動電路，且特別是有關於一種用於有機發光二極管顯示器的數據驅動電路。

背景技術

10 請參照圖 1，其表示傳統薄膜晶體管 (Thin Film Transistor) 液晶顯示面板 (Liquid Crystal Display Panel) 的驅動電路 100。驅動電路 100 包括有水平移位寄存器 (Horizontal Shift Register) 102、電平移位器 (Level Shifter) 104、鎖存器 (Latch) 106、數字模擬轉換器 (Digital to Analog Converter, DAC) 108 及垂直移位寄存器 (Vertical Shift Register) 110。

15 水平移位寄存器 102 用以輸出 X 個水平移位控制信號 $HSR(1)$ - $HSR(X)$ ，用以分別控制 X 個開關組 114(1)-114(X)， X 為正整數。水平移位控制信號 $HSR(1)$ - $HSR(X)$ 依序為啟用，使得開關組 114(1)-114(X) 依序導通。此時， X 組 K 位的像素數據 D_t 將依序經由導通的開關組 114 傳送至相對應的電平移位器 104 中。以第一組像素數據 $D_t(1)$ 為例。電平移位器 104(1) 接收像素數據
20 $D_t(1)$ 之後，將像素數據 $D_t(1)$ 放大並輸出至鎖存器 106(1)。鎖存器 106(1) 接著將像素數據 $D_t(1)$ 傳送至數字模擬轉換器 108(1) 中進行數字模擬轉換，以得到模擬電壓 $V(1)$ 。

垂直移位寄存器 110 則是用以輸出多個垂直移位控制信號，例如
25 $VSR(1)$ - $VSR(3)$ 。垂直移位控制信號 $VSR(1)$ - $VSR(3)$ 依序為啟用，以使數字模擬轉換器 108(1)-108(X) 所輸出的模擬電壓 $V(1)$ - $V(X)$ 依序傳送至相對應的像素 112 中。其中，像素 112 的亮度將相對於所接收的模擬電壓 V 。

借助將圖 1 所示的傳統 TFT LCD 驅動電路的數字模擬轉換器 108 可將數字數據轉換成模擬電流的數字模擬轉換器，並將像素以電流驅動式 (current driven type) 的有機發光二極管 (Organic Light Emitting Diode, OLED) 像
30 素取代後，即可得到電流驅動式 TFT-OLED 面板的驅動電路。

然而，由於每個數字模擬轉換電路中的 TFT 的閾值電壓值 (threshold

voltage)与迁移率(mobility)并不完全相同,使得每个数字模拟转换电路输出的电流将会有误差产生。如此,将使得TFT-OLED面板所显示的画面有亮度不均匀的现象。因此,如何降低数字模拟转换电路的组件特性不同所造成的影响,为本领域所致力课题之一。

5

发明内容

有鉴于此,本发明的目的就是在提供一种用于有机发光二极管显示器的数据驱动电路,本发明可以有效地降低数字模拟转换电路的输出电流的误差,以提高TFT-OLED面板所显示的画面亮度均匀度。

10 根据本发明的目的,提出一种数据驱动电路,其应用于一显示器中,该显示器具有一第一像素与一第二像素。数据驱动电路用以接收一第一像素数据与一第二像素数据,第一像素数据及第二像素数据各具有K位,K为正整数。本发明的数据驱动电路包括一第一主要数字模拟电流转换器及一第二主要数字模拟电流转换器、一第一主要电流存储复制及再生电流电路(current
15 copier/current mirror with Vgs stored function)及一第二主要电流存储复制及再生电流电路、一辅助数字模拟电流转换器、以及一第一辅助电流存储复制及再生电流电路及一第二辅助电流存储复制及再生电流电路。

第一主要数字模拟电流转换器及一第二主要数字模拟电流转换器用以分别将第一像素数据的N位数据与第二像素数据的N位数据转换成一第一主要
20 输出电流与一第二主要输出电流,N为正整数。第一主要电流存储复制及再生电流电路及一第二主要电流存储复制及再生电流电路用以分别根据第一主要输出电流与第二主要输出电流,分别输出一第一主要再生电流与一第二主要再生电流。辅助数字模拟电流转换器用以循序地(sequentially)接收第一
25 像素数据的M位数据与第二像素数据的M位数据,并对应地产生一第一辅助输出电流与一第二辅助输出电流,M为正整数,N加M大于等于K。第一辅助电流存储复制及再生电流电路及一第二辅助电流存储复制及再生电流电路,用以分别根据第一辅助输出电流与第二辅助输出电流,分别输出一第一辅助再生电流与一第二辅助再生电流。

其中,于第一像素接收第一主要再生电流与第一辅助再生电流之后,第一
30 像素的亮度对应于第一主要再生电流与第一辅助再生电流的和,于第二像素接收第二主要再生电流与第二辅助再生电流之后,第二像素的亮度对应于

第二主要再生电流与第二辅助再生电流的和。

附图说明

为了让本发明的上述目的、特征、和优点能更明显易懂，下文特举一较佳
5 实施例，并配合附图，详细说明如下：

图 1 表示传统薄膜晶体管液晶显示面板的驱动电路。

图 2 表示依照本发明一第一实施例的一种有机发光二极管显示器的驱动
电路。

图 3 表示主要数字模拟电流转换器 210(1) 的电路结构的示例。

10 图 4A 与 4B 表示主要电流存储复制及再生电流电路 212(1) 的电路结构的
示例，图 4A 表示为电流存储模式的主要电流存储复制及再生电流电路
212(1)，而图 4B 表示为再生电流模式的主要电流存储复制及再生电流电路
212(1)。

图 5 表示辅助电流存储复制及再生电流电路 216(1) 的电路结构的示例。

15 图 6A 与 6B 表示像素 208(1) 的电路结构的示例。

图 7 表示辅助数字模拟电流转换器 214(1) 的电路结构的示例。

图 8 表示水平控制信号 SR0、SR1、SR2 及 SRX，以及扫描信号 Scan1 及
Scan2 的波形图的示例。

20 图 9 表示依照本发明一第二实施例的一种有机发光二极管显示器的驱动
电路。

图 10 表示本发明的第二实施例的水平控制信号 SR0、SR1、SR2 及 SRX、
扫描信号 Scan1 及 Scan2、以及开关控制信号 CTRL 的波形图的示例。

附图标号说明

100: 驱动电路
25 102: 水平移位寄存器
104: 电平移位器
106: 锁存器
108: 数字模拟转换器
110、206: 垂直移位寄存器
30 112、208: 像素
114、218: 开关组

- 200: OLED 显示器
- 202: 像素阵列
- 206: 数据驱动电路
- 210: 主要数字模拟电流转换器
- 5 212: 主要电流存储复制及再生电流电路
- 214: 辅助数字模拟电流转换器
- 216: 辅助电流存储复制及再生电流电路
- 220: 主要电平移位器
- 222: 辅助电平移位器
- 10 224A、224B: 信号传输线
- 602: OLED

具体实施方式

实施例一

- 15 请参照图 2，其表示依照本发明一第一实施例的一种有机发光二极管 (OLED) 显示器的驱动电路。OLED 显示器 200 包括有一像素阵列 202、一垂直移位寄存器 204 及一数据驱动电路 206。像素阵列 202 由多列多行 OLED 像素 (Pixel) 所组成，例如是第一列像素中的像素 208(1, 1) 及 208(1, 2)。垂直移位寄存器 204 用以输出多个扫描信号 Scan 至像素阵列 202，每个扫描信号用以控制每一列像素。例如，扫描信号 Scan1 输入至第一列像素以控制该第一列像素。数据驱动电路则是用以接收多组像素数据，例如是对应于像素 20 208(1, 1) 及 208(1, 2) 的像素数据 Dt(1, 1) 与 Dt(1, 2)。像素数据 Dt(1, 1) 与 Dt(1, 2) 各具有 K 位，K 为正整数。

- 以像素阵列 202 具有 X 行像素为例说明，X 为正整数。数据驱动电路 206 25 包括有一水平移位寄存器 208、X 个主要数字模拟电流转换器 210、X 个主要电流存储复制及再生电流电路 212、一辅助数字模拟电流转换器 214 及 X 个辅助电流存储复制及再生电流电路 (current copier/current mirror with Vgs stored function) 216。水平移位寄存器 208 用以输出 X+1 个水平控制信号，包括 SR(0)-SR(X)。X 个主要数字模拟电流转换器 210(1)-210(X) 用以分 30 别在控制信号 SR(1)-SR(X) 的控制之下，分别接收对应于特定行像素的所有的像素数据 Dt 的 N 位数据，并分别对应地产生主要输出电流 IN(1)-IN(X)。

X 个主要电流存储复制及再生电流电路用以分别根据主要输出电流 $IN(1)-IN(X)$ ，分别输出主要再生电流 $IN'(1)-IN'(X)$ 。

5 辅助数字模拟电流转换器 214 用以循序地接收对应于特定行像素的所有
的像素数据 D_t 的 M 位数据，并对应地产生辅助输出电流 $IM(1)-IM(X)$ ，M 为
正整数，N 加 M 大于等于 K，较佳地，N 加 M 等于 K。辅助电流存储复制及再
生电流电路 216(1)-216(X) 用以分别根据辅助输出电流 $IM(1)-IM(X)$ ，分别输
出辅助再生电流 $IM'(1)-IM'(X)$ 。

其中，主要再生电流 $IN'(1)-IN'(X)$ 及辅助再生电流 $IM'(1)-IM'(X)$
10 分别输入至特定行的所有像素。于特定行的所有像素接收主要再生电流
 $IN'(1)-IN'(X)$ 与辅助再生电流 $IM'(1)-IM'(X)$ 之后，特定行的所有像素
的亮度分别对应于各自的的主要再生电流 IN' 与辅助输出电流 IM' 的和。

针对本发明的技术特征作更进一步的说明如下。数据驱动电路 206 更可
具有 X 组开关组 218(1)-218(X)、X 个主要电平移位器 220(1)-220(X) 及一辅
15 助电平移位器 222。主要电平移位器 220(1)-220(X) 为 N 位的电平移位器，而
辅助电平移位器 222 则为 M 位的电平移位器。信号传输线 224A 经由开关组
218(1)-218(X) 与电平移位器 220(1)-220(X) 选择性地电连接，而主要电平移
位器 220(1)-220(X) 与主要数字模拟电流转换器 210(1)-210(X) 电连接。

主要数字模拟电流转换器 210(1)-210(X) 分别在水平 $SR(1)-SR(X)$ 的控
制之下，分别接收 X 组像素数据 D_t 的 N 位数据。亦即，当水平控制信号
20 $SR(0)-SR(X)$ 依序为启用时，开关组 218(1)-218(X) 在水平控制信号
 $SR(1)-SR(X)$ 的控制之下依序导通。此时，X 组像素数据 D_t 的 N 位数据将依
序经由导通的开关组 218(1)-218(X) 传送至相对应的主要电平移位器
220(1)-220(X) 中。主要电平移位器 220(1)-220(X) 分别将 X 组像素数据 D_t
的 N 位数据放大，并输出至主要数字模拟电流转换器 210(1)-210(X)。

25 主要数字模拟电流转换器 210(1)-210(X) 各经由开关 $SWA(1)-SWA(X)$ 分
别与主要电流存储复制及再生电流电路 212(1)-212(X) 电连接。开关
 $SWA(1)-SWA(X)$ 受水平控制信号 $SR(1)-SR(X)$ 的控制。主要电流存储复制及再
生电流电路 212(1)-212(X) 亦受水平控制信号 $SR(1)-SR(X)$ 的控制，主要电流
存储复制及再生电流电路 212(1)-212(X) 并均具有一电流存储模式与一再生
30 电流模式。

当水平控制信号 $SR(1)-SR(X)$ 依序为启用(enabled)时，例如转为高电平

时, 开关 SWA(1)-SWA(X) 依序导通, 主要电流存储复制及再生电流电路 212(1)-212(X) 依序转变为电流存储模式, 并依序接收主要输出电流 IN(1)-IN(X)。当水平控制信号 SR(1)-SR(X) 依序为禁用(disabled)时, 例如为低电平, 开关 SWA(1)-SWA(X) 依序转为不导通, 主要电流存储复制及再生
5 电流电路 212(1)-212(X) 依序转变为再生电流模式, 持续输出主要再生电流 IN'(1)-IN'(X)。主要再生电流 IN'(1)-IN'(X) 的大小等于主要输出电流 IN(1)-IN(X) 的大小。

另一方面, 信号传输线 224B 与辅助电平移位器 222 电连接, 而辅助电平移位器 222 与辅助数字模拟电流转换器 214 电连接。辅助电平移位器 222 依
10 序接收并放大 X 组像素数据 Dt 的 M 位数据, 放大后的 X 组像素数据 Dt 的 M 位数据依序输入至辅助数字模拟电流转换器 214 来进行数字模拟转换, 以输出辅助输出电流 IM(1)-IM(X) 至辅助电流存储复制及再生电流电路 216(1)-216(X)。

辅助电流存储复制及再生电流电路 216(1)-216(X) 亦受水平控制信号
15 SR(1)-SR(X) 的控制, 并均具有电流存储模式与再生电流模式。当水平控制信号 SR(1)-SR(X) 分别为启用时, 辅助电流存储复制及再生电流电路 216(1)-216(X) 分别转变为电流存储模式, 并分别接收辅助输出电流 IM(1)-IM(X)。当水平控制信号 SR(1)-SR(X) 分别为禁用时, 辅助电流存储复制及再生电流电路 216(1)-216(X) 分别转变为再生电流模式, 并持续输出辅
20 助再生电流 IM'(1)-IM'(X)。辅助再生电流 IM'(1)-IM'(X) 的大小等于辅助输出电流 IM(1)-IM(X) 的大小。

数据驱动电路 206 还包括有 X 个开关 SWC(1)-SWC(X)。主要电流存储复制及再生电流电路 212(1) 的输出端及辅助电流存储复制及再生电流电路 216(1) 的输出端均与开关 SWC(1) 的一第一端电连接, 而开关 SWC(1) 的一第二
25 端与像素 208(1, 1) 电连接。主要电流存储复制及再生电流电路的输出端 212(2) 及辅助电流存储复制及再生电流电路 216(2) 的输出端均与开关 SWC(2) 的一第一端电连接, 开关 SWC(2) 的一第二端与像素 208(1, 2) 电连接。

当水平控制信号 SR(1) 为禁用时, 开关 SWC(1) 导通, 使主要再生电流
30 IN'(1) 及辅助再生电流 IM'(1) 同时输入至像素 208(1, 1), 以使像素 208(1, 1) 产生对应于主要再生电流 IN'(1) 及辅助再生电流 IM'(1) 的和的亮度。当水平控制信号 SR(2) 为禁用时, 开关 SWC(2) 导通, 使主要再生电流 IN'(2)

及辅助再生电流 IM' (2) 同时输入至像素 208(1, 2), 以使像素 208(1, 2) 产生对应于主要再生电流 IN' (1) 及辅助再生电流 IM' (1) 的和的亮度。其余的主要电流存储复制及再生电流电路 212(3)-212(X) 的输出端及辅助电流存储复制及再生电流电路 216(3)-216(X) 的输出端与开关 SWC(3)-SWC(X) 的连接方式与操作方式与上述方式相同, 于此不予重述。

较佳地, 像素数据 Dt 的 N 位数据为 N 位的最低有效位 (Least Significant bit, LSB) 数据 Dt_NLSB , 而像素数据 Dt 中的 M 位数据为 M 位的最高有效位 (Most Significant bit, MSB) 数据 Dt_MMSB 。像素数据 Dt 所对应的模拟电流, 等于 N 位的 LSB 数据 Dt_NLSB 所对应的模拟电流, 与 M 位的 MSB 数据 Dt_MMSB 所对应的模拟电流的和。

举例来说, 若像素数据为 $(101100)_2$, 则其 N 位的 LSB 数据为 $(100)_2$, 而其 M 位的 MSB 数据则为 $(101)_2$ 。由于 $(101100)_2 = (101)_2 * 2^3 + (100)_2$, 故, $(101100)_2$ 所对应的模拟电流可由下述方法得到: 先分别产生 $(101)_2$ 所对应的模拟电流与 $(100)_2$ 所对应的模拟电流, 再将 $(101)_2$ 所对应的模拟电流乘以 2^3 。然后, 将乘以 2^3 后的 $(101)_2$ 所对应的模拟电流与 $(100)_2$ 所对应的模拟电流相加的, 即可得到 $(101100)_2$ 所对应的模拟电流。其中, 将 M 位的 MSB 数据乘以 2^3 的操作可借助于辅助数字模拟电流转换器 214 中使用电流值大小为 2^3 倍的电流源即可。

由于像素数据 Dt 中的 M 位 MSB 数据 Dt_MMSB 对像素的亮度的影响远大于像素数据 Dt 中的 N 位 LSB 数据 Dt_NLSB , 故本发明使所有的像素均共享同一个辅助数字模拟电流转换器 214, 来对所有像素数据 Dt 中的 M 位 MSB 数据 Dt_MMSB 进行数字模拟转换, 以提高显示器面板的亮度均匀度与颜色均匀度。在本实施例中, 由于所有的 M 位 MSB 数据 Dt_MMSB 均使用同一个辅助数字模拟电流转换器 214 进行数字模拟转换, 与传统的每一列像素的像素数据使用不同的数字模拟转换电路相比较, 本实施例将可有效地降低传统因为每个数字模拟转换电路中的 TFT 的阈值电压值与迁移率并不完全相同所导致的输出电流产生的误差。

分别将主要数字模拟电流转换器 210(1)、主要电流存储复制及再生电流电路 212(1)、辅助电流存储复制再生电流电路 216(1)、像素 208(1) 及辅助数字模拟电流转换器 214(1) 的示例配合电路图说明如下。假设像素数据 Dt 为 6 位, 由右至左分别为位 $D0$ 、 $D1$ 、 $D2$ 、 $D3$ 、 $D4$ 及 $D5$, 亦即, 像素数据 Dt

等于 $(D_5 D_4 D_3 D_2 D_1 D_0)_2$ 。同时假设 $M=N=3$ ，则 M 位的 MSB 数据为 $(D_5 D_4 D_3)_2$ ，而 N 位的 LSB 数据为 $(D_2 D_1 D_0)_2$ 。

请参照图 3，其表示主要数字模拟电流转换器 210 (1) 的电路结构的示例。主要数字模拟电流转换器 210 (1) 由 9 个 N 型晶体管 QA1-QA3、QB1-QB3 及 QC1-QC3 所组成。晶体管 QA1-QA3 的源极均接地，而栅极均偏置在电压 V_{bias1} 。晶体管 QB1-QB3 的源极分别耦接至晶体管 QA1-QA3 的漏极，而栅极则分别接收信号 D_0 、 D_1 及 D_2 的反相信号 XD_0 、 XD_1 及 XD_2 。晶体管 QC1-QC3 的源极分别耦接至晶体管 QA1-QA3 的漏极，而晶体管 QC1-QC3 的栅极则均偏置在电压 V_{bias2} 。晶体管 QA1-QA3 的沟道宽度与长度的比值分别为 W/L 、 $2W/L$ 及 $4W/L$ ，其分别产生电流 I_1 、 $2I_1$ 及 $4I_1$ 。当 N 位的 LSB 数据 $(D_2 D_1 D_0)_2$ 为 $(100)_2$ 时， $(XD_2 XD_1 XD_0)_2$ 等于 $(011)_2$ ，使得晶体管 QB1 不导通，晶体管 QB2 及 QB3 导通，此时，主要数字模拟电流转换器 210 的输出端 DAC1-out 将汲取主要输出电流 $I_N(1)$ 为 I_1 的电流。

请参照图 4A 与 4B，其所表示主要电流存储复制及再生电流电路 212 (1) 的电路结构的示例，其中，图 4A 表示为电流存储模式的主要电流存储复制及再生电流电路 212 (1)，而图 4B 表示为再生电流模式的主要电流存储复制及再生电流电路 212 (1)。

主要电流存储复制及再生电流电路 212 (1) 由 N 型晶体管 QD1、QD4 与 QD5、及 P 型晶体管 QD2、QD3 与 QD6 所组成。输入端 Input1 通过开关 SWA (1) 与主要数字模拟电流转换器 210 (1) 的输出端 DAC1-out 耦接。晶体管 QD1、QD2 及 QD3 的源极耦接至高电平 VDD，晶体管 QD1 的漏极、QD2 及 QD3 的栅极耦接至节点 N1。电容 C1 的两端则分别与晶体管 QD2 的栅极与源极耦接。晶体管 QD2 的漏极、晶体管 QD5 的源极及晶体管 QD4 的漏极均耦接至晶体管 QD6 的源极。晶体管 QD6 的漏极接地。晶体管 QD3 的漏极作为输出端 Output1。晶体管 QD1 的栅极接收水平控制信号 SR0。晶体管 QD4、QD5 及 QD6 的栅极接收水平控制信号 SR1。

当水平控制信号 SR0 为启用时，晶体管 QD1 导通，电容 C1 进行放电，以使电容 C1 上的电压为零而完成电容 C1 的重置 (reset) 操作。当水平控制信号 SR1 为启用时，主要电流存储复制及再生电流电路 212 (1) 进入电流存储模式，晶体管 QD4 及 QD5 导通而产生电流 ID_1 。此时晶体管 QD6 不导通。当电容 C1 充电至一第一特定电平时，晶体管 QD2 导通，而产生电流 ID_2 。当电容 C1 继

续充电至一第二特定电平时，电流 ID_2 将等于图 3 所示的电流 I_1 ，此时电容 C_1 将停止充电并保持于该第二特定电平。

请参照图 4B，当水平控制信号 SR_1 为禁用时，主要电流存储复制及再生电流电路 212(1) 进入再生电流模式，晶体管 QD_4 及 QD_5 不导通而晶体管 QD_6 5 导通。此时，由于电容 C_1 维持于第二特定电平，而使得晶体管 QD_2 继续导通，而产生电流 ID_3 ，电流 ID_3 的大小与 I_1 相等。由于晶体管 QD_3 的源极与栅极的电压差与晶体管 QD_2 相同，故晶体管 QD_3 将会有电流 ID_4 流过，且电流 ID_4 的大小等于电流 ID_3 的大小，亦等于电流 I_1 的大小。此时，主要电流存储复制及再生电流电路 212(1) 将输出主要再生电流 $IN'(1)$ 为 I_4 的电流。

10 请参照图 5，其表示辅助电流存储复制及再生电流电路 216(1) 的电路结构的示例。辅助电流存储复制及再生电流电路 216(1) 由 N 型晶体管 QD_7 、 QD_{10} 与 QD_{11} 、及 P 型晶体管 QD_8 、 QD_9 与 QD_{12} 所组成。其连接方式与操作方式与主要电流存储复制及再生电流电路 212(1) 近似。于再生电流模式时，电容 C_2 上的电压维持于一第三特定电平，电流 ID_5 与 ID_6 分别流过晶体管 QD_8 及 QD_9 。
15 辅助电流存储复制及再生电流电路 216(1) 将输出辅助再生电流 $IM'(1)$ 为 ID_6 的电流。

请参照图 6A 与 6B，其所表示像素 208(1) 的电路结构的示例。像素 208(1) 由 N 型晶体管 QE_2 、 QE_4 与 QE_5 、及 P 型晶体管 QE_3 及一发光二极管 OLED 602 所组成。OLED 602 的负端接地，而正端与晶体管 QE_5 的源极耦接。电容 C_3 20 的两端分别耦接于晶体管 QE_5 的栅极与 OLED 的阴极(Cathode)。晶体管 QE_2 的源极及晶体管 QE_3 的漏极耦接至晶体管 QE_5 的漏极。晶体管 QE_4 的漏极耦接至晶体管 QE_5 的漏极，而晶体管 QE_4 的源极则耦接至晶体管 QE_5 的栅极。晶体管 QE_1 为开关 $SWC(1)$ ，其源极用以与输出端 Output1 及 Output2 耦接，而其漏极与晶体管 QE_2 的漏极耦接。

25 请参照图 6A，水平控制信号 SR_1 输入至晶体管 QE_1 的栅极，扫描信号 Scan1 输入至晶体管 QE_2 、 QE_3 及 QE_4 的栅极。当水平控制信号 SR_1 为禁用且扫描信号 Scan1 为启用时，晶体管 QE_1 导通，主要再生电流 $IN'(1)$ 与辅助再生电流 $IM'(1)$ 同时输入至像素 208(1, 1)，流过晶体管 QE_2 、 QE_4 及 QE_5 ，并对电容 C_3 充电。当电容 C_3 上的电压为一第四特定电平时，流过晶体管 QE_5 30 的电流 IE_1 的大小等于主要再生电流 $IN'(1)$ 与辅助再生电流 $IM'(1)$ 的和。

请参照图 6B，当扫描信号 Scan1 转为禁用时，晶体管 QE_2 及 QE_4 不导通，

晶体管 QE3 及 QE5 导通。此时，由于电容 C3 维持于第四特定电平，使得流过晶体管 QE5 的电流 IE_4 等于 IE_3 ，亦即等于主要再生电流 IN' (1) 与辅助再生电流 IM' (1) 的和。此时的像素 208(1, 1) 进入像素电流再生模式，直到进入下个画面，扫描信号 Scan1 再次地转为启用为止。

5 请参照图 7，其表示辅助数字模拟电流转换器 214 的电路结构的示例。辅助数字模拟电流转换器 214 由 9 个 N 型晶体管 QF1-QF3、QG1-QG3 及 QH1-QH3 所组成。晶体管 QG1-QG3 的栅极分别接收信号 D3、D4 及 D5 的反相信号 XD3、XD4 及 XD5。其连接方式与操作方式近似于主要数字模拟电流转换器 210(1)。不同的是，晶体管 QF1-QF3 的沟道宽度与长度的比值分别为 $8W/L$ 、 $16W/L$ 及
10 $32W/L$ ，其分别产生电流 $8I_1$ 、 $16I_1$ 及 $32I_1$ 。

请参照图 8，其表示水平控制信号 SR0、SR1、SR2 及 SRX，以及扫描信号 Scan1 及 Scan2 的波形图的示例。于扫描信号 Scan1 为启用且水平控制信号 SR1 为启用的时间段 T1 内，主要电流存储复制及再生电流电路 212(1) 与辅助
15 电流存储复制及再生电流电路 216(1) 为电流存储模式。于扫描信号 Scan1 为启用且水平控制信号 SR1 为禁用的时间段 T2 内，主要电流存储复制及再生电流电路 212(1) 与辅助电流存储复制及再生电流电路 216(1) 为再生电流模式。而于扫描信号 Scan1 为禁用的时间段 T3 内，像素 208(1, 1) 进入像素电流再生模式。

于本实施例中，当数字的像素数据 Dt 的高电压电平够大时，主要电平移
20 位器 210 与辅助电平移位器 222 可省去。而上述的开关可以由 N 型晶体管、P 型晶体管或传输门电路 (Transmission Gate) 来实现。本发明并不限于上述的主要数字模拟电流转换器及辅助数字模拟电流转换器，只要能够将数字信号转成模拟电流信号的数字模拟转换器皆可。本发明亦不限于上述的主要
25 电流存储复制及再生电流电路及辅助电流存储复制及再生电流电路，其它具有能将 TFT 的栅极与源极的电压差存储起来的电流复制电路 (current copier) 或电流镜 (current mirror) 均可适用于本发明。

本实施例以主要电流存储复制及再生电流电路及辅助电流存储复制及再生
30 电流电路输出电流至像素为例说明的，然本发明亦适用于主要电流存储复制及再生电流电路及辅助电流存储复制及再生电流电路汲取 (sink) 像素电流的设计。

此外，本发明的像素数据中的 N 位数据亦可为 N 位 MSB 数据，而像素数

据中的 M 位数据亦为 M 位 LSB 数据。本发明亦不限于只使用一个辅助数字模拟电流转换器，亦可使用两个以上的辅助数字模拟电流转换器，同时配合将像素数据的 K 位数据分成三组以上的数据即可。甚且，对应于同一行像素，本发明亦可同时使用两个主要电流存储复制及再生电流电路、两个辅助电

5 流存储复制及再生电流电路、及两个辅助电流存储复制及再生电流电路，以交替地于水平控制信号为启用或禁用时，提供主要再生电流及辅助再生电流至像素。

实施例二

10 于实施例一中，开关 SWC(1)-SWC(X) 分别由水平控制信号 SR(1)-SR(X) 来控制，而于实施例二中，开关 SWC(1)-SWC(X) 同时由开关控制信号 CTRL 所控制，如图 9 所示。请同时参照图 10，其表示本发明的第二实施例的水平控制信号 SR0、SR1、SR2 及 SRX、扫描信号 Scan1 及 Scan2、以及开关控制信号 CTRL 的波形图的示例。于所有的主要电流存储复制及再生电流电路及辅助电

15 流存储复制及再生电流电路均产生主要再生电流与辅助再生电流电流之后，开关控制信号 CTRL 转为启用，使开关 SWC(1)-SWC(X) 均导通。以第一列像素为例。此时，主要再生电流 $IN'(1)$ 及辅助再生电流 $IM'(1)$ 输入至像素 208(1, 1)，主要再生电流 $IN'(2)$ 及辅助再生电流 $IM'(2)$ 输入至像素 208(1, 2)。而主要再生电流 $IN'(3)$ - $IN'(X)$ 及辅助再生电流 $IM'(3)$ - $IM'(X)$ 则分别

20 输入至像素 208(1, 3)-208(1, X)，以使相对应的像素发亮。

本发明上述实施例所公开的用于有机发光二极管显示器的数据驱动电路，可以有效地降低数字模拟转换电路的输出电流的误差，以提高 TFT-OLED 面板所显示的画面的亮度均匀度。

综上所述，虽然本发明已以一较佳实施例公开如上，然其并非用以限定

25 本发明，任何本领域技术人员，在不脱离本发明的精神和范围的情况下，可进行各种更动与修改，因此本发明的保护范围当视所提出的权利要求限定的范围为准。

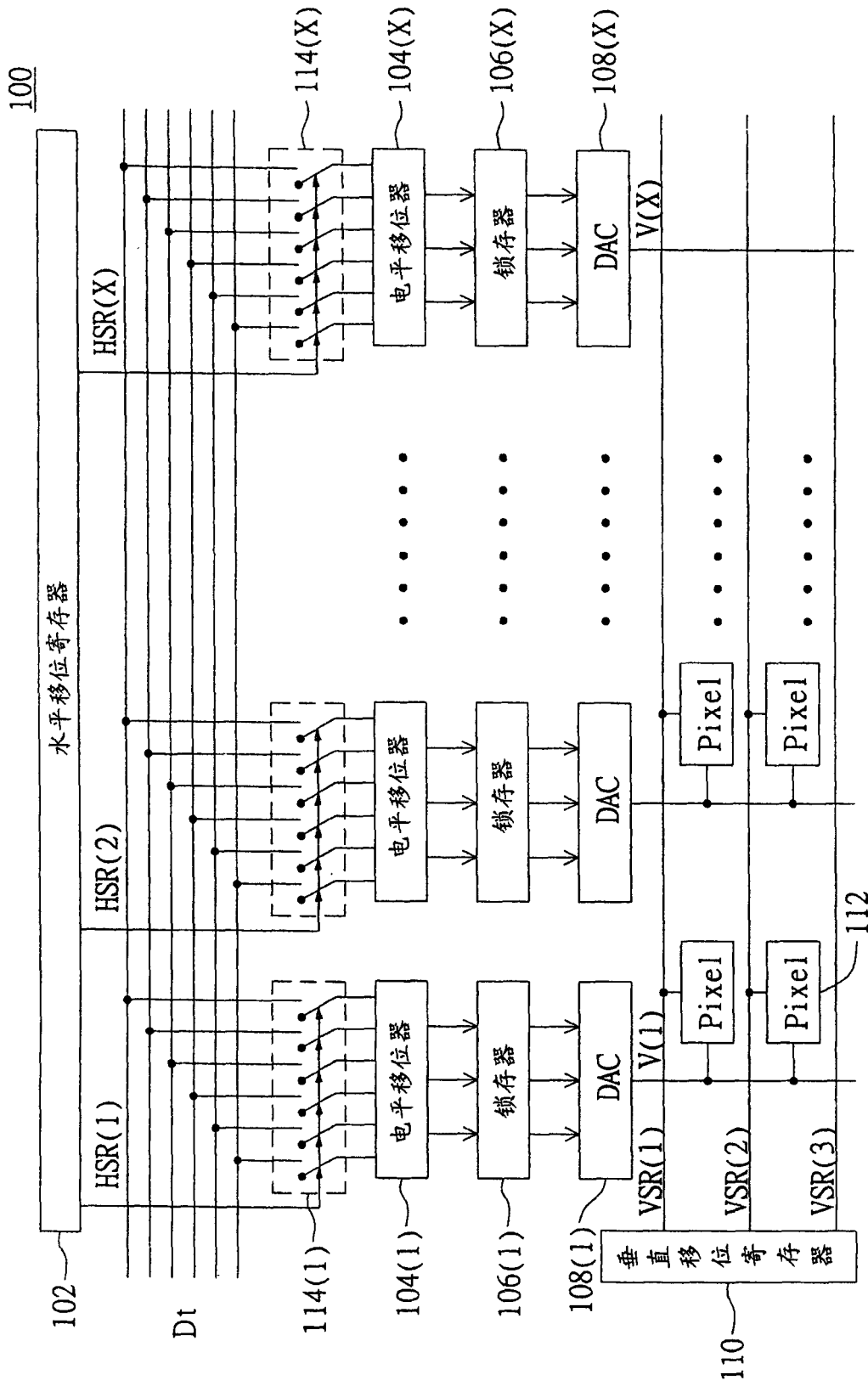


图 1

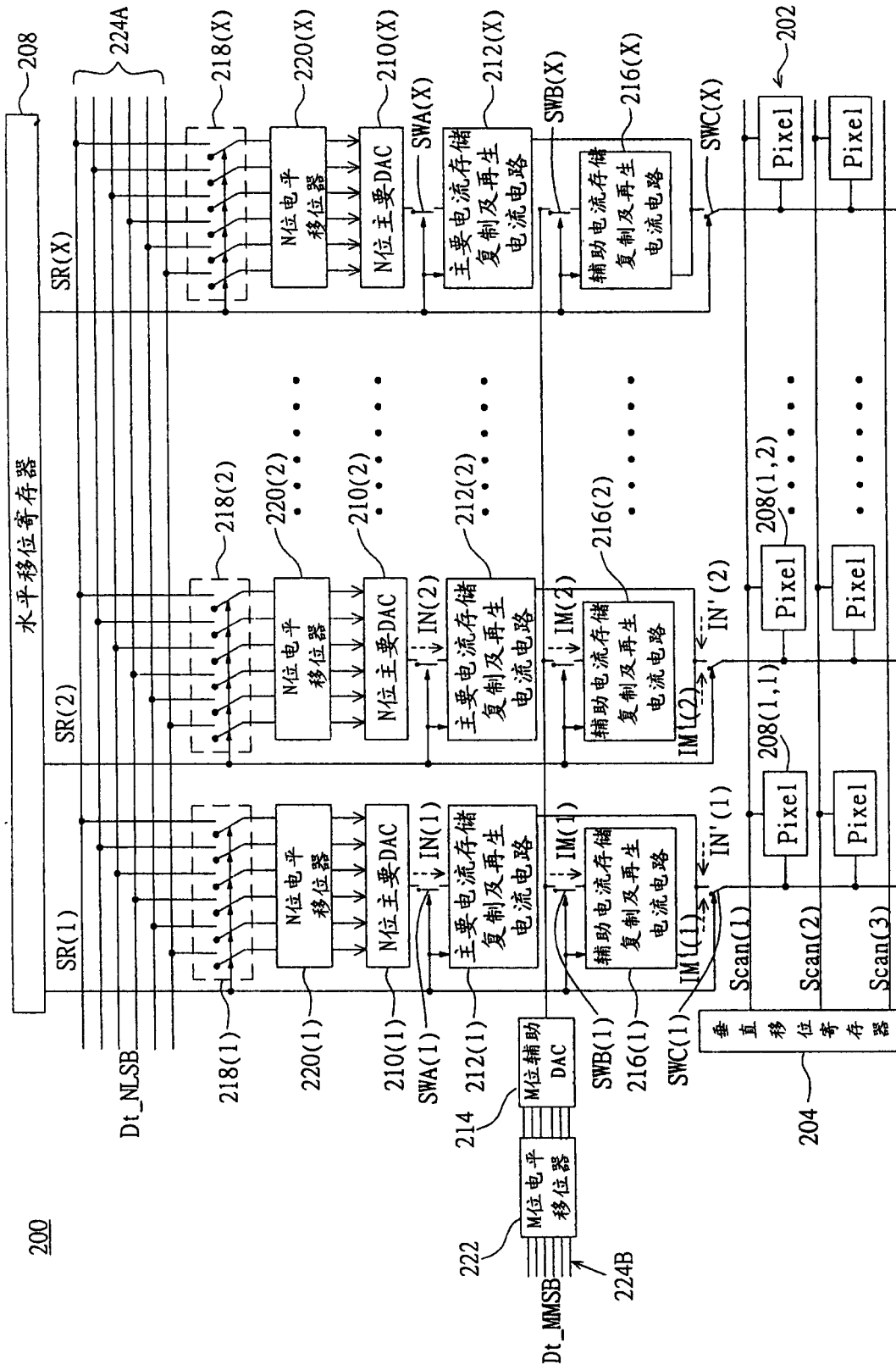


图 2

212(1)

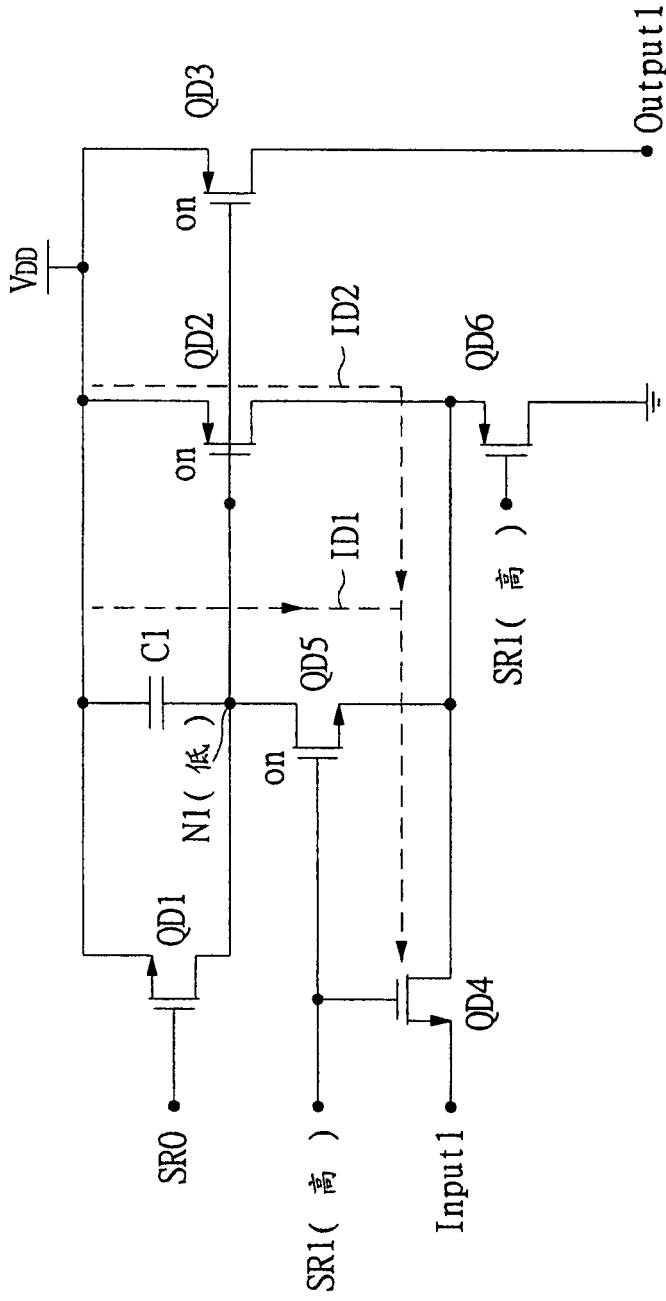


图 4A

212(1)

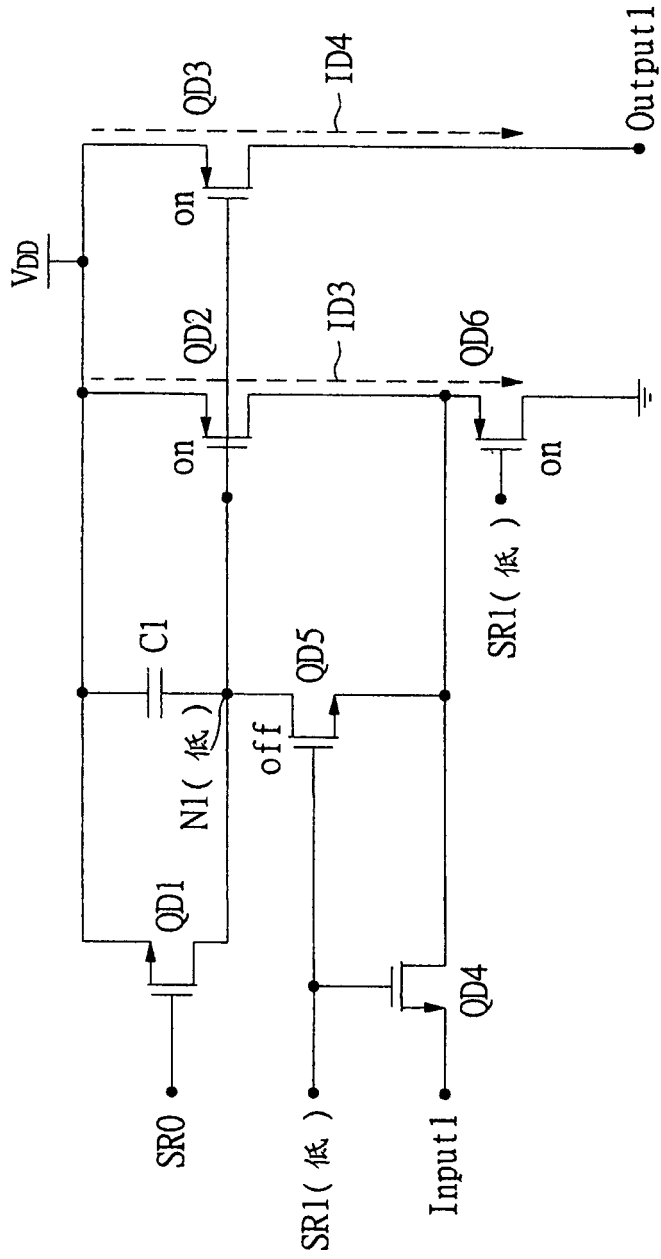


图 4B

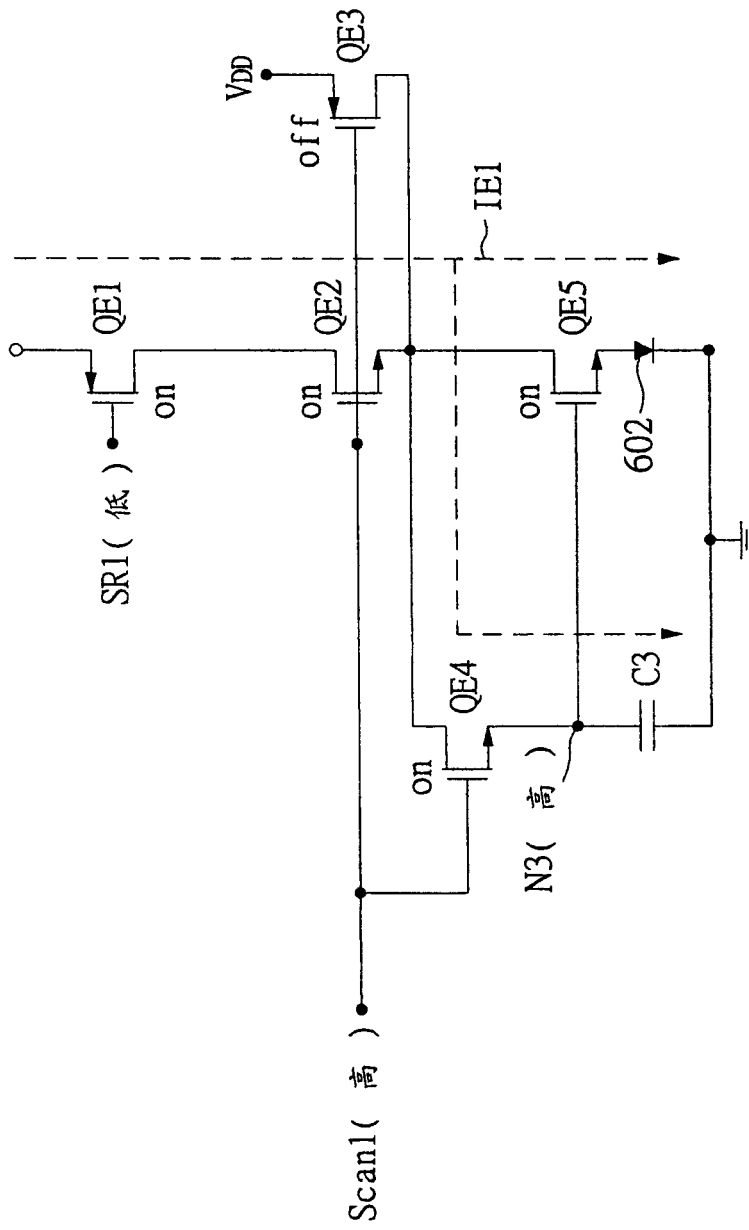


图 6A

208(1,1)

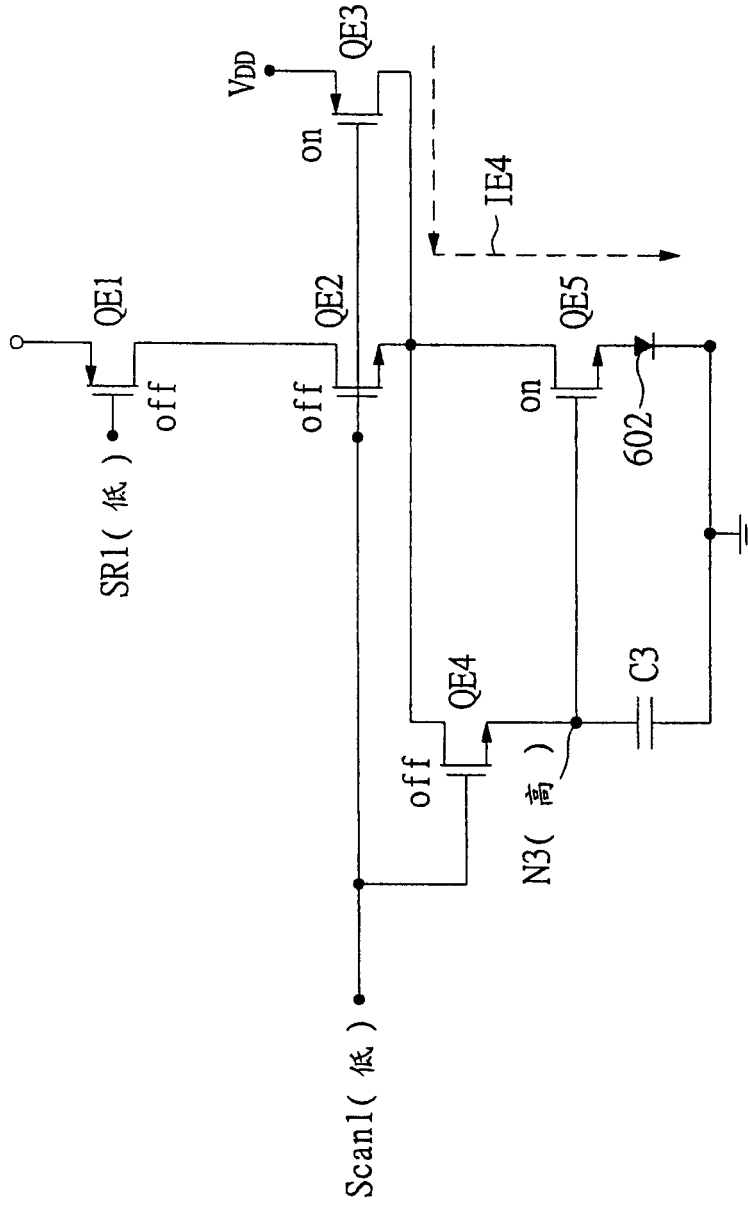


图 6B

214

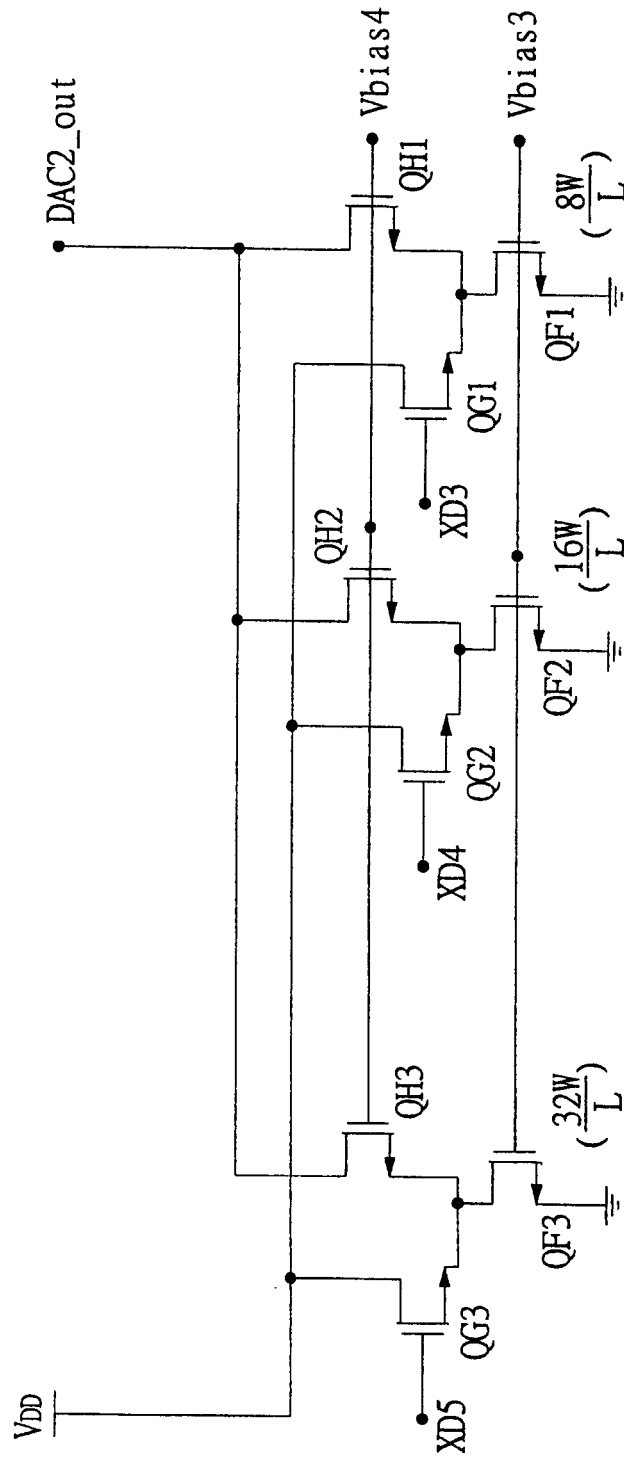


图 7

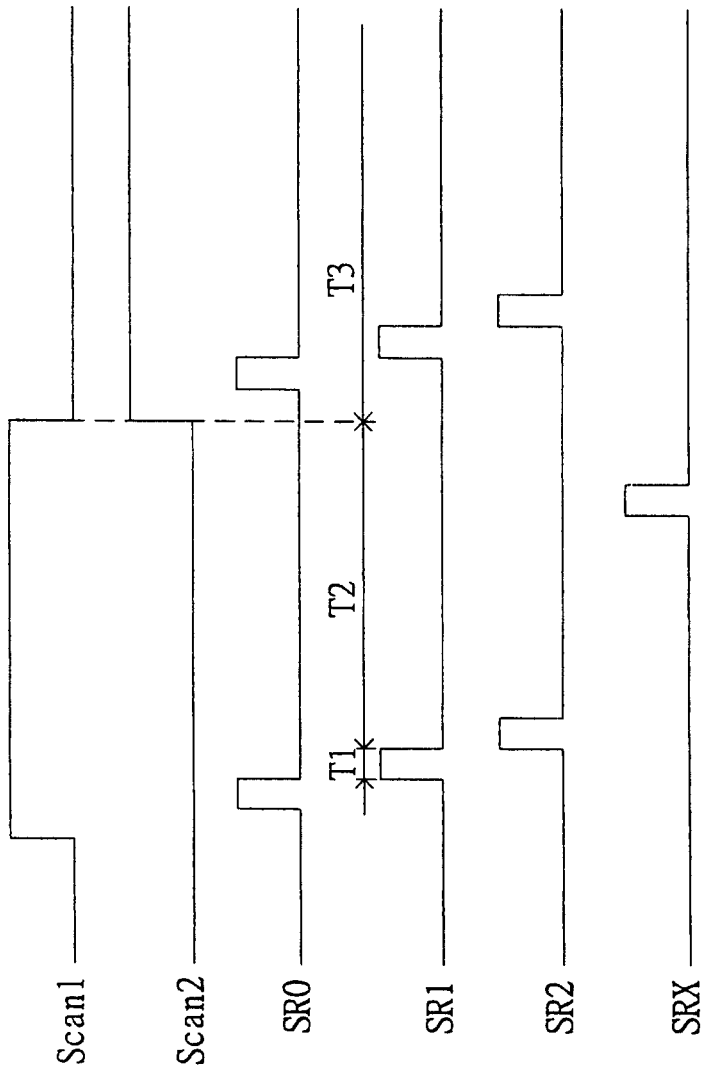


图 8

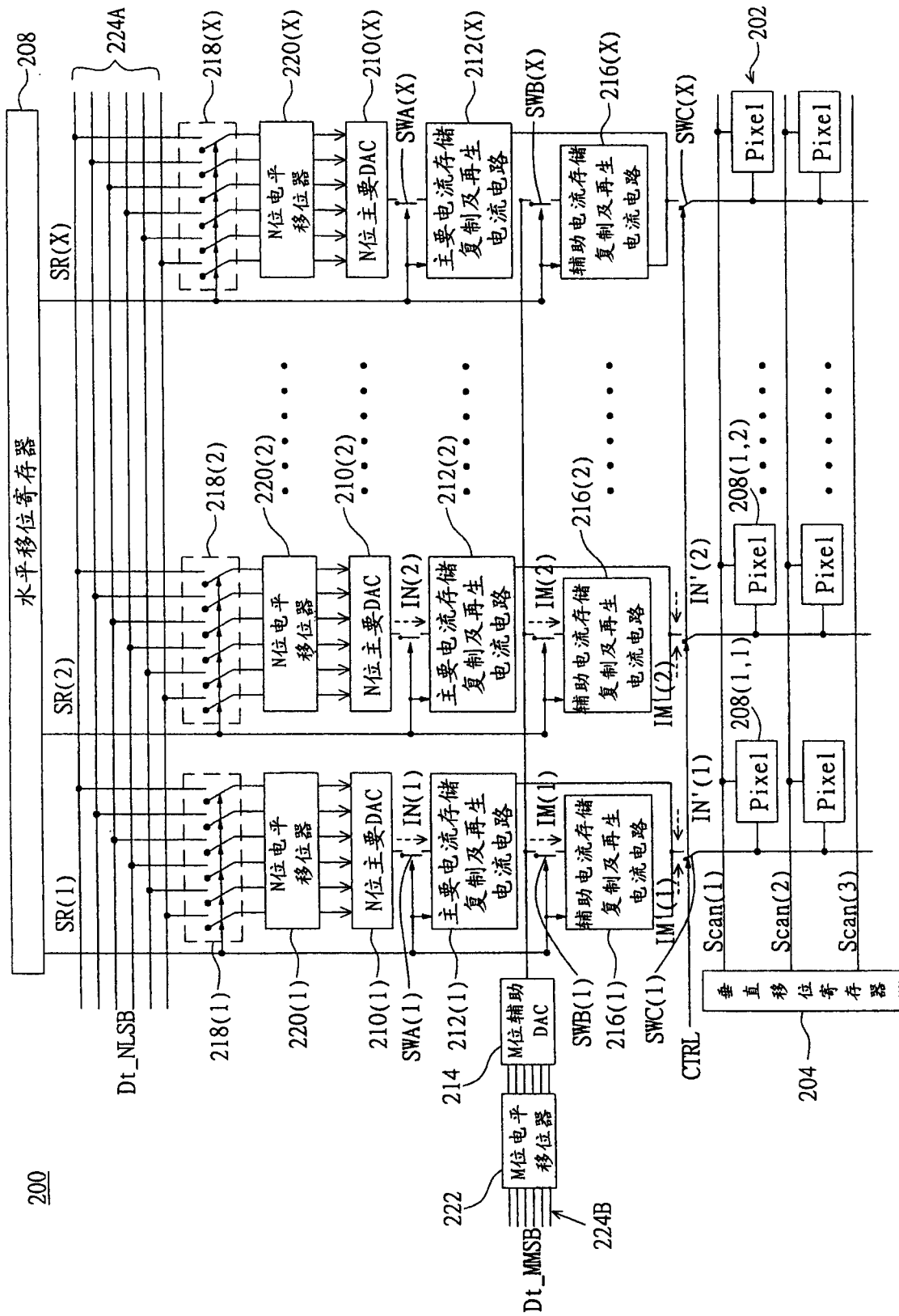


图 9

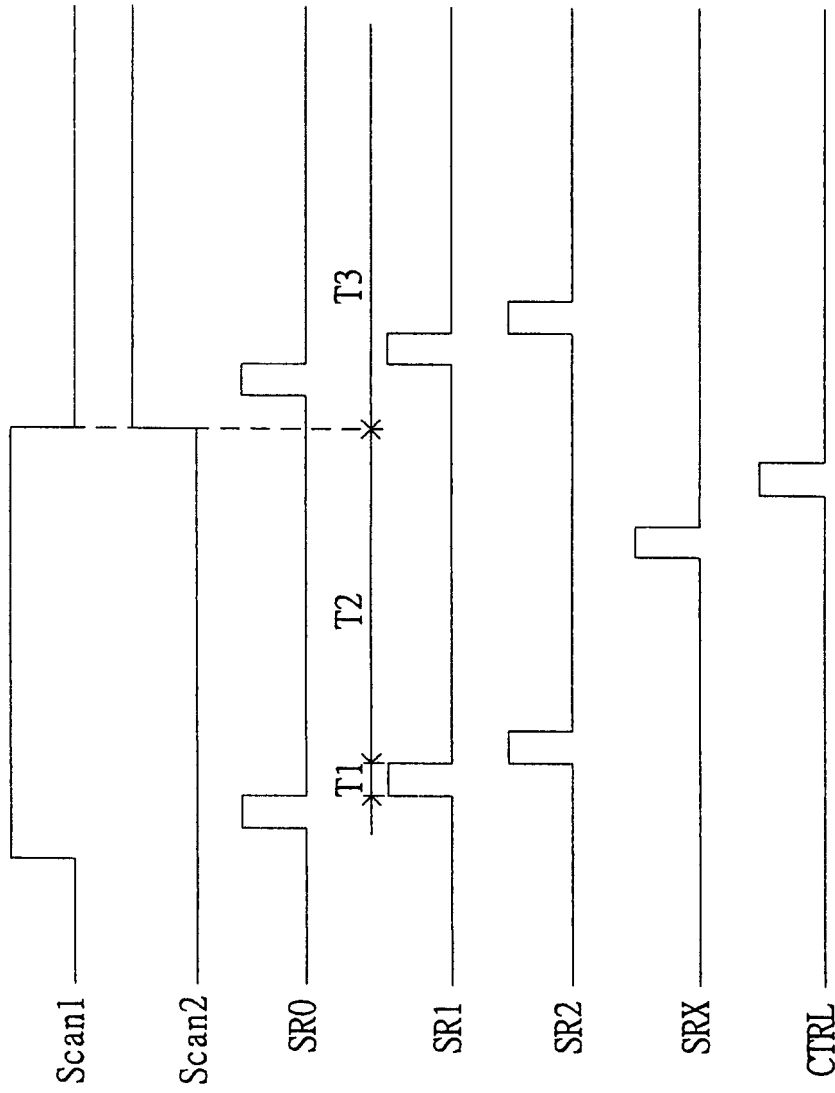


图 10

