



(12) 发明专利

(10) 授权公告号 CN 101673758 B

(45) 授权公告日 2013. 01. 02

(21) 申请号 200910170467. X

(22) 申请日 2005. 09. 15

(30) 优先权数据

2004-272628 2004. 09. 17 JP

(62) 分案原申请数据

200510104144. 2 2005. 09. 15

(73) 专利权人 株式会社半导体能源研究所

地址 日本神奈川县厚木市

(72) 发明人 村上智史 大谷久 山崎舜平

(74) 专利代理机构 中国专利代理(香港)有限公司

司 72001

代理人 林毅斌 李家麟

(51) Int. Cl.

H01L 27/32(2006. 01)

H01L 23/28(2006. 01)

(56) 对比文件

CN 1428869 A, 2003. 07. 09,

US 6067134 A, 2000. 05. 23,

CN 1434668 A, 2003. 08. 06,

CN 1420568 A, 2003. 05. 28,

US 2004/0061118 A1, 2004. 04. 01,

审查员 李惟芬

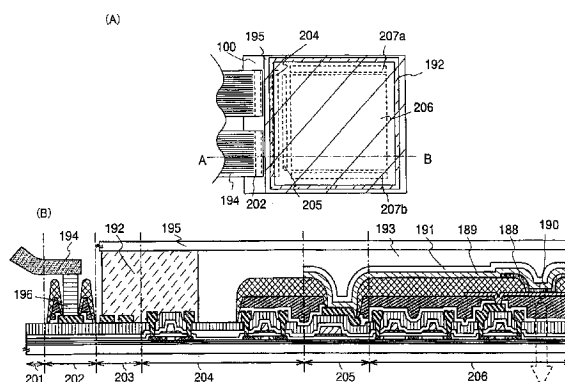
权利要求书 2 页 说明书 28 页 附图 23 页

(54) 发明名称

显示器件及其制造方法

(57) 摘要

本发明提供一种以高成品率、低成本制造高度可靠的显示器件的方法。根据本发明,在像素电极上形成间隔物,以当形成场致发光层时保护像素电极层不因掩模而损伤。此外,通过用密封材料将包含具有水渗透性的有机材料的层密封在显示器件中,并且使密封材料和含有有机材料的层不连接来防止由污染比如水分引起的发光元件的劣化。由于密封材料形成在显示器件中的驱动器电路区的一部分中,因此还可以实现显示器件的帧边框窄化。



1. 一种显示器件,包括:

第一衬底;

所述第一衬底上的具有源区、漏区以及沟道区的薄膜晶体管;

所述薄膜晶体管上的第一绝缘层;

所述第一绝缘层上的第一电极;

所述第一电极上的具有到达所述第一电极的开口的第二绝缘层,其中所述第二绝缘层覆盖所述第一电极的边缘部分;

所述第一电极上并且在所述开口内侧的第三绝缘层;

所述第一电极上的场致发光层;

所述场致发光层上的第二电极;以及

所述第二电极上的第二衬底。

2. 一种显示器件,包括:

第一衬底;

所述第一衬底上的具有源区、漏区以及沟道区的薄膜晶体管;

所述薄膜晶体管上的第一绝缘层;

所述第一绝缘层上的第一电极;

所述第一电极上的具有到达所述第一电极的开口的第二绝缘层,其中所述第二绝缘层覆盖所述第一电极的边缘部分;

所述第一电极上并且在所述开口内侧的第三绝缘层;

所述第一电极上的场致发光层;

所述场致发光层上的第二电极;以及

所述第二电极上的第二衬底,

其中,所述第三绝缘层包含与所述第二绝缘层相同的材料。

3. 一种显示器件,包括:

第一衬底;

所述第一衬底上的具有源区、漏区以及沟道区的薄膜晶体管;

所述薄膜晶体管上的第一绝缘层;

所述第一绝缘层上的第一电极;

所述第一电极上的具有到达所述第一电极的开口的第二绝缘层,其中所述第二绝缘层覆盖所述第一电极的边缘部分;

所述第一电极上并且在所述开口内侧的第三绝缘层;

所述第一电极上的场致发光层;

所述场致发光层上的第二电极;

所述第二电极上的第二衬底;以及

夹在所述第一衬底和第二衬底之间的密封材料,

其中,所述密封材料与所述第二绝缘层不接触。

4. 根据权利要求 1、2 和 3 中任一项的显示器件,其中所述第三绝缘层为柱形。

5. 根据权利要求 1、2 和 3 中任一项的显示器件,其中所述第三绝缘层和所述第二绝缘层彼此分离。

6. 根据权利要求 1、2 和 3 中任一项的显示器件,其中所述第三绝缘层和所述第二绝缘层连接。
7. 根据权利要求 1、2 和 3 中任一项的显示器件,其中所述第一绝缘层包含有机绝缘材料。
8. 根据权利要求 1、2 和 3 中任一项的显示器件,其中所述第一绝缘层是双层堆叠结构。
9. 根据权利要求 1、2 和 3 中任一项的显示器件,其中所述第一绝缘层是无机绝缘材料和有机绝缘材料的双层堆叠结构。
10. 根据权利要求 1、2 和 3 中任一项的显示器件,其中所述薄膜晶体管具有晶体半导体层。
11. 根据权利要求 1、2 和 3 中任一项的显示器件,其中所述场致发光层发射白光。

显示器件及其制造方法

[0001] 本申请是以下申请的分案申请：申请日：2005年9月15日；申请号：200510104144.2；发明名称：“显示器件及其制造方法”。

技术领域

[0002] 本发明涉及一种显示器件及其制造方法。

背景技术

[0003] EL元件在发光特性方面有一个问题是，当驱动一定期间后，发光亮度和发光均匀度等发光特性与初期相比严重劣化。该低可靠性是限制实际应用的一个主要因素。

[0004] 使可靠性劣化的一个主要因素是从外面进入EL元件的水分或氧气。

[0005] 因此，已经开发了具有防止EL元件劣化的结构的显示器件。此外，存在一种这样的方法：在形成有EL元件的绝缘体上形成密封材料，并且覆盖材料和密封材料包围着的密封空间以由树脂等制成的填充剂填充，因此，将EL元件与外部阻隔（例如，参考文件1：日本专利申请公开No. 2001-203076）。

发明内容

[0006] 本发明的一个目的是提供一种以低成本、高成品率且不经复杂的工序、设备制造具有较高可靠性并具有优良的电特性的显示器件的方法

[0007] 根据本发明，由接触中的开口引起的台阶被绝缘层覆盖以降低高低差异，并且被处理成坡度小的形状。布线等与绝缘层接触而形成，因此布线等的被覆盖性增强。此外，由污染物质比如水等引起的发光元件的劣化可通过用密封材料将包含具有水渗透性的有机材料的层密封在显示器件中，且使密封材料与含有有机材料的层不连接来防止。由于密封材料形成在显示器件中的驱动器电路区的一部分中，因此可以实现显示器件的帧边框狭窄化。

[0008] 作为能够应用本发明的一种显示器件，包括一种发光显示器件，该发光显示器件所包括的发光元件在电极之间夹包含发射被称为场致发光（下文称为EL）的有机材料或者有机材料和无机材料的混合物的层并且发光元件连接到TFT。

[0009] 本发明的显示器件之一，包括：像素区；连接区，其中，在像素区中具有包含杂质区的半导体层，在半导体层上具有栅绝缘层，在栅绝缘层上具有栅电极层，在栅电极层上具有第一层间绝缘层，栅绝缘层和第一层间绝缘层具有到达杂质区的第一开口，在第一开口中具有源电极或漏电极层，其中源电极或漏电极层中间夹所述第一层间绝缘层覆盖栅电极层的一部分，在源电极或漏电极层上和第一层间绝缘层上具有第二层间绝缘层，第二层间绝缘层具有达到源电极或漏电极层的第二开口，第二开口设置在中间夹第一层间绝缘膜覆盖一部分栅电极层的源电极或漏电极层中，第二开口中具有包括间隔物的第一电极层，在连接区中具有设置在第一层间绝缘层上的布线层，在布线层之上设置到达布线层的第三开口的第二层间绝缘层，其中第三开口的上部边缘部分被绝缘层覆盖，以及在第三开口中具

有与绝缘层接触的第二电极层。

[0010] 本发明显示器件之一,包括:像素区;连接区;其中,在像素区中具有包括杂质区的半导体层,在半导体层上具有栅绝缘层,在栅绝缘层上具有栅电极层,在栅电极层上具有第一层间绝缘层;在栅绝缘层和第一层间绝缘层中具有到达杂质区的第一开口;在第一开口具有源电极或漏电极层,其中源电极或漏电极层中间夹所述第一层间绝缘层而覆盖栅电极层的一部分,在源电极或漏电极层上和第一层间绝缘层上具有第二层间绝缘层,其中第二层间绝缘层具有达到源电极或漏电极层的第二开口,第二开口设置在中间夹第一层间绝缘层覆盖一部分栅电极层的源电极或漏电极层中,在第二开口中具有包括间隔物的第一电极层,在连接区中具有设置在第一层间绝缘层上的布线层,设置有到达布线层的第三开口的第二层间绝缘层被设置在布线层之上,其中第三开口的上部边缘部分被绝缘层覆盖,第三开口中具有与绝缘层接触的第二电极层,以及在第一层间绝缘层上具有密封材料,其中所述密封材料与所述绝缘层不接触。

[0011] 在上述结构中,间隔物和绝缘层可以如图 18 那样彼此分离。还可以如图 22 所示那样连续地连接在一起。该间隔物不仅当在用作像素电极层的第一电极层上形成场致发光层时,被用来当作这时所使用的掩模的间隔物,而且在形成场致发光层并用密封衬底执行密封而完成显示器件之后,被用来当作防止因受外部压力或冲击在显示器件中产生损坏或变形的间隔物。

[0012] 本发明的显示器件之一,包括:像素区;连接区,其中,在像素区中具有包括杂质区的半导体层,在半导体层具有栅绝缘层,在栅绝缘层上具有栅电极层,在栅电极层上具有第一层间绝缘层,在栅绝缘层和第一层间绝缘层中具有到达杂质区的第一开口,在第一开口中具有源电极或漏电极层,其中源电极或漏电极层中间夹所述第一层间绝缘层覆盖栅电极层的一部分,在源电极或漏电极层上和第一层间绝缘层上具有第二层间绝缘层,其中第二层间绝缘层具有达到源电极或漏电极层的第二开口,第二开口设置在中间夹第一层间绝缘层覆盖一部分栅电极层的源电极或漏电极层中,在第二开口中具有第一电极层,在连接区中具有设置在第一层间绝缘层上的布线层,设置有到达布线层的第三开口的第二层间绝缘层在布线层上,其中第三开口的上部边缘部分被绝缘层覆盖,在第三开口中具有与绝缘层接触的第二电极层,以及在第一层间绝缘层上具有密封材料,其中所述密封材料与所述绝缘层不接触。

[0013] 本发明的一种显示器件的制造方法,包括以下步骤:在像素区中形成包括杂质区的半导体层;在连接区和半导体层上形成栅绝缘层;在栅绝缘层上形成栅电极层和导电层;在栅电极层和导电层上形成第一层间绝缘层,其中栅绝缘层和第一层间绝缘层具有到达杂质区的开口;形成源电极或漏电极层以覆盖第一开口和一部分栅电极层;在第一层间绝缘层上形成布线层以覆盖导电层;在第一层间绝缘层、布线层、源电极或漏电极层上形成第二层间绝缘层;在第二层间绝缘层中形成到达源电极或漏电极层的第二开口和到达布线层的第三开口;在第二开口中形成第一电极层;形成绝缘层以覆盖在第二层间绝缘层中的第三开口的上部边缘部分和第一电极层的一部分;在第一电极层上形成间隔物;以及在第三开口中形成与所述绝缘层接触的第二电极层。

[0014] 本发明的一种显示器件的制造方法,包括以下步骤:在像素区中形成包括杂质区的半导体层;在连接区和半导体层上形成栅绝缘层;在栅绝缘层上形成栅电极层和导电

层；在栅电极层和导电层上形成第一层间绝缘层，其中栅绝缘层和第一层间绝缘层具有到达杂质区的开口；形成源电极或漏电极层以覆盖第一开口和一部分栅电极层；在第一层间绝缘层上形成布线层以覆盖导电层；在第一层间绝缘层、布线层、源电极或漏电极层上形成第二层间绝缘层；在第二层间绝缘层中形成到达源电极或漏电极层的第二开口和到达布线层的第三开口；在第二开口中形成第一电极层；形成绝缘层以覆盖在第二层间绝缘层中的第三开口的上部边缘部分和第一电极层的一部分；在第一电极层上形成间隔物；在第三开口中形成与所述绝缘层接触的第二电极层；以及在第一层间绝缘层上形成密封材料并使其与绝缘层不接触。

[0015] 本发明的一种显示器件的制造方法，包括以下步骤：在像素区中形成包括杂质区的半导体层；在连接区和半导体层上形成栅绝缘层；在栅绝缘层上形成栅电极层和导电层；在栅电极层和导电层上形成第一层间绝缘层，其中栅绝缘层和第一层间绝缘层具有到达杂质区的开口；形成源电极或漏电极层以覆盖第一开口和一部分栅电极层；在第一层间绝缘层上形成布线层以覆盖导电层；在第一层间绝缘层、布线层、源电极或漏电极层上形成第二层间绝缘层；在第二层间绝缘层中形成到达源电极或漏电极层的第二开口和到达布线层的第三开口；在第二开口中形成第一电极层；形成绝缘层以覆盖在第二层间绝缘层中的第三开口的上部边缘部分和第一电极层的一部分；在第三开口中形成要与所述绝缘层接触的第二电极层；以及在第一层间绝缘层上形成密封材料并使其与绝缘层不接触。

[0016] 在上述结构中，间隔物和绝缘层可以利用不同的步骤，也可以通过使用相同的材料和步骤而形成。

[0017] 根据本发明，通过简单的步骤可以制造高可靠性的显示器件。因此，可以以较低的成本、较高的成品率制造具有高精度和高质量的图像的显示器件。

附图说明

[0018] 图 1A 和 1B 是说明本发明的显示器件的图；

[0019] 图 2A 至 2D 是说明本发明的显示器件的制造方法的图；

[0020] 图 3A 至 3C 是说明本发明的显示器件的制造方法的图；

[0021] 图 4A 和 4B 是说明本发明的显示器件的制造方法的图；

[0022] 图 5A 至 5C 是说明本发明的显示器件的制造方法的图；

[0023] 图 6A 和 6B 是说明本发明的显示器件的制造方法的图；

[0024] 图 7A 和 7B 是说明本发明的显示器件的制造方法的图；

[0025] 图 8 是说明本发明的显示器件的图；

[0026] 图 9 是说明本发明的显示器件的图；

[0027] 图 10A 至 10C 是说明本发明的显示器件的图；

[0028] 图 11 是说明本发明的显示器件的图；

[0029] 图 12 是说明本发明的显示器件的图；

[0030] 图 13A 至 13D 是说明可应用于本发明的发光元件的结构图；

[0031] 图 14 是在附图 15 中所示的 EL 显示器件的等效电路图；

[0032] 图 15 是说明本发明的显示器件的俯视图；

[0033] 图 16A 至 16C 是说明本发明的显示器件的俯视图；

[0034] 图 17A 和 17B 是说明本发明的显示器件的俯视图；

[0035] 图 18 是说明本发明的显示器件的俯视图；

[0036] 图 19 是说明可应用于本发明的滴落注入方法的图；

[0037] 图 20A 和 20B 是显示本发明可应用于其中的电子器件的图；

[0038] 图 21A 至 21D 是显示本发明可应用于其中的电子器件的图；

[0039] 图 22A1 至 22C2 是说明本发明的显示器件的图；

[0040] 图 23 是说明本发明的显示器件的图。

[0041] 具体实施方式

[0042] 在下文中将描述本发明的实施方式。本发明可以用许多不同的模式来实现。在不背离本发明的目的和范围的情况下,可用各种方法来修改在本文揭示的实施方式和细节,这对本领域技术人员是显而易见的。因此,不应把本发明解释为受将在下面给出的实施方式描述的限制。应该注意的是在全部附图中相同的部分或有相同功能的部分使用相同的参考标号,因此对它们不重复描述。

[0043] [实施方式 1]

[0044] 在本实施方式中将参照图 1A 到 3C 详细描述形成薄膜晶体管的方法。

[0045] 附图 16A 所示为根据本发明的显示面板的结构的俯视图。其中像素 2702 以矩阵排列的像素部分 2701、扫描线输入端子 2703 和信号线输入端子 2704 都形成在具有绝缘表面的衬底 2700 上。像素的数量可以根据各种标准提供。XGA 的像素数量可以是 $1024 \times 768 \times 3$ (RGB), UXGA 的像素数量可以是 $1600 \times 1200 \times 3$ (RGB), 以及对应于全规格高清晰画质的像素数量可以是 $1920 \times 1080 \times 3$ (RGB)。

[0046] 像素 2702 通过交叉从扫描线输入端子 2703 延伸的扫描线和从信号线输入端子 2704 延伸的信号线而呈矩阵排列。每个像素 2702 具有开关元件和连接到开关元件的像素电极。开关元件的典型实例是 TFT。TFT 的栅电极侧连接到扫描线,源极或漏极侧连接到信号线,据此,每个像素可以通过从外部输入的信号而被独立地控制。

[0047] TFT 的主要部件包括半导体层、栅绝缘层和栅电极层。连接到形成在半导体层中的源极和漏极区的布线与其形成在一起。其中从衬底侧顺序地排列半导体层、栅绝缘层和栅电极层的顶栅型和从衬底侧顺序地排列栅电极层、栅绝缘层和半导体层的底栅型等被周知为 TFT 的典型结构。然而,任一种结构都可应用于本发明。

[0048] 附图 16A 所示为通过外部驱动电路控制输入到扫描线和信号线的信号的显示面板的结构。此外,驱动 IC 2751 可以通过如附图 17A 所示的 COG (芯片在玻璃上) 法安装到衬底 2700。作为另一安装模式,如附图 17B 所示的 TAB (带自动粘接) 法也可使用。驱动器 IC 可以形成在单晶半导体衬底上,或者可以由在玻璃衬底上具有 TFT 的电路形成。在附图 17A 和 17B 中,驱动 IC 2751 连接到 FPC (柔性印刷电路) 2750。

[0049] 当提供在像素中的 TFT 由晶体半导体形成时,扫描线驱动器电路 3702 可以如附图 16B 所示那样与衬底 3700 形成为一体。在附图 16B 中,像素部分 3701 受与信号输入端子 3704 连接的类似于附图 16A 的外部驱动器电路控制。当提供在像素中的 TFT 由具有高迁移性的多晶 (微晶) 半导体、单晶半导体等形成时,如附图 16C,像素部分 4701、扫描线驱动器电路 4702 和信号线驱动器电路 4704 可以被集成地形成在衬底 4700 上。

[0050] 如图 2A-2D 所示,在具有绝缘表面的衬底 100 上层叠通过溅射法、物理汽相淀积

(PVD) 法、化学汽相淀积 (CVD) 法比如低压 CVD (LPCVD) 法或等离子体 CVD 法等并使用氮氧化硅 (SiNO) 膜而形成的膜厚为 10 至 200 纳米 (优选从 50 至 100 纳米) 的基膜 101a 以及使用氧氮化硅 (SiON) 膜而形成的膜厚为 50 至 200 纳米 (优选从 100 至 150 纳米) 的基膜 101b 作为基膜。在本实施例中,使用等离子体 CVD 法形成基膜 101a 和基膜 101b。作为衬底 100,玻璃衬底、石英衬底、硅衬底、金属衬底比如 SUS 衬底、或在其表面上形成了绝缘膜的不锈钢衬底都可以使用。此外,具有能够经受得住本实施方式的处理温度的耐热性的塑料衬底或柔性衬底比如膜也都可以使用。作为塑料衬底的实例,可以使用由 PET (聚对苯二甲酸乙酯)、PEN (聚萘二甲酸乙酯) 或 PES (聚乙烯砒) 制成的衬底。由合成树脂比如聚丙烯制成的衬底可用作柔性衬底。

[0051] 基膜可应用氧化硅、氮化硅、氮氧化硅、氧氮化硅等,并且可以采用单层或双层或三层的层叠结构。注意,在本说明书中,氧氮化硅是在成份比率上氧的成份比大于氮的成份比的物质,可以称之为含氮的氧化硅。类似地,氮氧化硅是在成份比率上氮的成份比大于氧的成份比的物质,可以称之为含氧的氮化硅。在本实施方式中,使用 SiH_4 、 NH_3 、 N_2O 、 N_2 和 H_2 作为活性气体,在衬底上形成 50 纳米厚的氮氧化硅,并使用 SiH_4 和 N_2O 作为活性气体,形成 100 纳米厚的氧氮化硅膜。或者,也可以形成 140 纳米厚的氮氧化硅膜并层叠 100 纳米厚的氧氮化硅膜。

[0052] 随后,在基膜上形成半导体膜。通过公知的方法 (溅射, LPCVD、等离子体 CVD 等), 半导体膜可以被形成 25 至 200 纳米的厚度 (优选从 30 至 150 纳米)。在本实施方式中, 优选使用通过激光晶化使非晶半导体膜结晶而形成的晶体半导体膜。

[0053] 以汽相生长法或溅射法使用以硅烷或锗烷代表的半导体材料气体制造的非晶半导体 (下文也称为 AS)、通过利用光能或热能使非晶半导体结晶而形成的多晶半导体、半非晶 (也称为微晶,下文称为 SAS) 半导体等可用作形成半导体层的材料。

[0054] SAS 具有介于非晶结构和晶体结构 (包括单晶和多晶结构) 之间的中间结构,它是具有自由能稳定的第三状态的半导体。又, SAS 包括具有近程有序和晶格畸变的结晶区域。可至少在膜的一部分中观察到 0.5 至 20nm 的结晶区域,并且在硅是主要成份的情况下,拉曼光谱从 520cm^{-1} 向低频侧偏移。通过 X 射线衍射测量到 (111) 和 (220) 的衍射峰值,这是由 Si 晶格引起的。又, SAS 包含至少 1 原子%的氢或卤,以便终止悬空键。通过采用硅化物气体进行辉光放电分解 (等离子体 CVD) 来形成 SAS。作为硅化物气体,可以使用 SiH_4 、 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 以及其它等等。此外,还可以在硅化物气体中混合 F_2 或 GeF_4 。硅化物气体也可以采用 H_2 进行稀释,或者采用 H_2 和选自 He、Ar、Kr 和 Ne 中的一种或多种稀有气体元素的化合物进行稀释。稀释率设置在 1 : 2 至 1 : 1000 的范围中。压力设置在大约 0.1 至 133Pa 的范围中。电源频率设置在 1 至 120MHz,较佳的是,在 13 至 60MHz 的范围中。衬底加热温度可以设置在 300°C 或小于 300°C 。也可以是 100 至 200°C 的衬底加热温度。关于在形成膜时掺杂的杂质元素,诸如氧、氮和碳的大气成分中的各种杂质浓度较佳的是设置为 $1 \times 10^{20}\text{cm}^{-3}$ 或者小于 $1 \times 10^{20}\text{cm}^{-3}$ 。特别是,氧的浓度可设置为 $5 \times 10^{19}/\text{cm}^{-3}$ 或小于 $5 \times 10^{19}/\text{cm}^{-3}$,较佳的是, $1 \times 10^{19}/\text{cm}^{-3}$ 或小于 $1 \times 10^{19}/\text{cm}^{-3}$ 。此外,通过包含稀有气体元素比如氦、氩、氦、氙以进一步促进晶格畸变从而增加稳定性就可以获得优良的 SAS。此外,由包含氢的硅气体形成的 SAS 层可以层叠在由包含氟的硅化物气体形成的 SAS 层上作为半导体膜。

[0055] 作为半导体层的材料,使用非晶半导体(典型的是,氢化非晶硅)和晶体半导体(典型的是,多晶硅)。多晶硅的实例包括:所谓的高温多晶硅,该多晶硅使用通过 800℃或者高于 800℃的处理温度所形成的多晶硅作为其主材料;所谓的低温多晶硅,该多晶硅使用通过 600℃或者高于 600℃的处理温度所形成的多晶硅作为其主材料;以及通过添加例如促进结晶的元素进行结晶化所形成的多晶硅。显然,如上文所述,也可使用在半非晶半导体或在半导体层的一部分中包含晶相的半导体。

[0056] 在使用结晶半导体膜作为半导体膜时,公知的方法(激光结晶法、热结晶法、使用元素促进结晶比如镍等的热结晶法)都可用作制造结晶半导体膜的方法。作为 SAS 的微晶半导体可以通过激光辐射以增强结晶度而结晶。在不使用促进结晶的元素的情况下,在对非晶半导体膜执行激光辐射之前在氮气中在 500℃的温度下加热非晶半导体膜一小时,释放氢直到在非晶半导体膜中包含的氢浓度成为 1×10^{20} 原子/立方厘米。这是因为在对包含大量的氢的非晶半导体膜执行激光辐射时会损坏非晶半导体膜。作为结晶的热处理,加热炉、激光辐射、通过灯(退火灯)的光辐射等都可以使用。作为加热方法,可以使用 RTA 法比如 GRTA(气体快速热退火)法或 LRTA(灯快速热退火)法。

[0057] 任何方法都可用于将金属元素引入非晶半导体膜而没有限制,只要这种方法能够使金属元素存在于非晶半导体膜的表面或里面即可。例如,溅射法、CVD 法、等离子体处理法(包括等离子体 CVD 法)、吸附法或涂敷金属盐溶液的方法都可使用。在这些方法中,使用溶液的方法简单并且方便,并且在金属元素的浓度调节容易性方面有优势。较佳的是,在氧气中进行 UV 光照射、热氧化、使用包含氢氧基根的臭氧水或过氧化氢的处理等,形成氧化膜,以便于改善非晶半导体层表面的可浸润性从而能够将水性溶液散布在非晶半导体层的整个表面上。

[0058] 通过使用能够连续振荡的固态激光器所发射基波的二次至四次谐波的激光,有可能获得大晶粒尺寸的晶体。典型地,最好使用 Nd:YVO₄ 激光器(基波:1064nm)的二次谐波(532nm)或三次谐波(355nm)。具体说来,由连续振荡型 YVO₄ 激光器发射的激光通过非线性光学元件被转换为谐波以获得具有输出功率为几 W 以上的激光。优选地,通过使用一种光学系统在照射表面形成矩形或椭圆形的激光以使用该激光照射半导体薄膜。在这种情况下,需要约 0.001MW/cm² 至 100MW/cm²(优选 0.1MW/cm² 至 10MW/cm²)的能量密度。设定扫描速度为约 0.5 至 2000cm/秒左右(优选 10 至 200cm/sec)以发射激光。

[0059] 激光束的形状优选为线状。从而可以增加产量。此外,激光束可以以相对于半导体膜的 θ ($0^\circ < \theta < 90^\circ$) 的入射角度发射。这是因为可以防止激光束的干扰。

[0060] 通过相对地扫描上述激光和半导体膜,由此可以进行激光辐射。在激光辐射中,可以形成标记以便以良好的精度重叠激光束或者控制激光辐射的开始位置和结束位置。标记可以与非晶半导体膜同时形成在衬底上。

[0061] 激光可以是公知的连续振荡或脉冲振荡的气体激光器、固态激光器、铜气相激光器或金气相激光器。作为气体激光器,有受激准分子激光器、Ar 激光器、Kr 激光器、He-Cd 激光器等。作为固态激光器,有 YAG 激光器、YVO₄ 激光器、YLF 激光器、YAIO₃ 激光器、Y₂O₃ 激光器、玻璃激光器、红宝石激光器、翠绿宝石激光器、Ti:兰宝石激光器等。

[0062] 此外,脉冲振荡激光器可以用于传导激光结晶。在这种情况下,脉冲频率被设定为 0.5MHz 或更多。这种频率带比通常使用的几十赫兹至几百赫兹的频带高得多。据说在以脉

冲激光辐射半导体膜之后需要几十到几百纳秒来完全固化半导体膜。在脉冲激光具有所述的频带时,在通过先前的脉冲激光熔化半导体膜之后并在固化半导体膜之前对其照射下一脉冲激光。因此,在固相和液相之间的界面可以在半导体膜中连续移动,因此可以形成具有朝扫描方向晶粒连续生长的半导体膜。具体来说,可以形成晶粒聚集,每个晶粒在扫描方向上具有 10 至 30 微米的宽度并且在垂直于扫描方向的方向上具有大约 1 至 5 微米的宽度。通过形成沿着扫描方向延伸较长的单晶颗粒,可以至少形成在薄膜晶体管的沟道方向上几乎没有晶粒边界的半导体膜。

[0063] 激光可在例如稀有气体或氮之类的惰性气体气氛中被发射。因此,由激光照射造成的半导体表面的不均匀可被抑制,由界面状态密度的波动导致的阈值的波动可被抑制。

[0064] 非晶半导体膜的结晶可以通过组合热处理和激光辐射来实现,或者可以分别多次执行热处理或激光辐射来实现。

[0065] 在本实施方式中,在基膜 101b 上,非晶半导体膜可以被形成并结晶以形成结晶半导体膜。使用 SiH_4 和 H_2 作为活性气体形成的非晶硅可用作非晶半导体膜。在本实施方式中,基膜 101a、基膜 101b 和非晶半导体膜通过在相同的腔室中在 330°C 的相同温度下改变活性气体同时保持真空(而不打破真空)连续地形成。

[0066] 形成在非晶半导体膜上的氧化膜被清除。然后,在氧气环境下通过 UV 光辐射、热氧化法、使用含羟基根团的臭氧水或过氧化氢等的处理将氧化膜形成为 10-50 Å (即,1-5nm) 厚。在本实施方式中, Ni 被用作促进结晶的元素。包含 10ppm 的 Ni 醋酸纤维的水溶液可以通过旋涂法而被涂敷。

[0067] 在本实施方式中,在 650°C 下通过 RTA 法实施热处理 6 分钟。此后,形成在半导体膜上的氧化膜被清除并且以激光辐射半导体膜。非晶半导体膜通过上述的结晶化处理被形成成为结晶半导体膜。

[0068] 在实施使用金属元素的结晶时,实施消气处理以减小或消除金属元素。在本实施方式中,非晶半导体膜被用作消气接收器以俘获金属元素。首先在氧气环境中通过 UV 光辐射、热氧化法、使用含羟基根团的臭氧水或过氧化氢等的处理在结晶半导体膜上形成氧化膜。氧化膜优选通过热处理被形成为更厚。在本实施方式中,首先形成氧化膜,然后,通过 RTA 在 650°C 下执行 6 分钟的加热处理以使其更厚。此后,30 纳米厚的非晶半导体膜通过等离子体 CVD 法(在本实施方式中的条件是 350W 和 35Pa) 形成。

[0069] 此后,通过 RTA 实施在 650°C 下 6 分钟的热处理以减少或清除金属元素。热处理可以在氮气环境中实施。用作消气接收器的非晶半导体膜和形成在非晶半导体膜上的氧化膜使用氢氟酸等被清除,由此获得了金属元素被减少或清除了的结晶半导体膜 102 (附图 2A)。在本实施方式中,TMAH (氢氧化四甲基铵) 被用作清除作为消气接收器的非晶半导体膜。

[0070] 所获得的半导体膜可以掺杂微量的杂质元素(硼或磷)以控制薄膜晶体管的阈值。掺杂元素的这种掺杂可以对在结晶之前的非晶半导体膜实施。如果杂质元素添加到非晶半导体膜中,使其结晶的热处理则还可以被用来执行杂质元素的激活。此外,还可以改善在掺杂中产生的缺陷等。

[0071] 使用掩模对结晶半导体膜 102 进行构图。在本实施方式中,形成在结晶半导体膜 102 上的氧化膜被清除,然后形成新的氧化膜。然后,形成光掩模,并且通过光刻法实施构图

以形成半导体层 103 至 106。

[0072] 在构图中的蚀刻处理可以是等离子体蚀刻（干蚀刻）或湿蚀刻，然而，等离子体蚀刻适合于处理大尺寸的衬底。包含氟的气体比如 CF_4 或 NF_3 或包含氯的气体比如 Cl_2 或 BCl_3 被用作蚀刻气体，也可以适当地添加惰性气体比如 He 或 Ar。当采用大气压力下的电场放电的蚀刻工艺时，可能形成局部电场放电，因此，就不一定需要在基板的整个表面上形成掩模层。

[0073] 在本发明中，形成布线层或电极层的导电层、形成预定构图的掩模层等可以通过有选择性地形成构图的方法比如微滴排放法形成。微滴排放（喷射）法（根据它的系统也被称为喷墨法）通过有选择性排放（喷射）为特定目的而调制的组合物的微滴可以形成预定构图（导电层、绝缘层等）。在此时，也可执行控制被形成区域的可浸润性或粘性的处理。此外，转印或绘制构图的方法例如印刷法（形成构图的方法，例如丝网印刷或胶印）等都可以使用。

[0074] 在本实施方式中，树脂材料比如环氧树脂、丙烯酸树脂、酚醛树脂、酚醛环氧树脂、蜜胺树脂或聚氨酯树脂都可用作掩模。可替换地，掩模也可由如下材料制成：有机材料比如苯环丁烯、聚对二甲苯基、flare、具有高透光特性的聚酰亚胺；由硅氧烷系聚合体的聚合作用所形成的化合物材料；包含水溶性均聚（合）物和水溶性共聚物的合成物材料，等等。此外，也可以使用包括感光剂在内的商品化抗蚀剂材料。例如，可以使用作为典型正性抗蚀剂的酚醛环氧树脂、包含作为感光剂的萘酚醌亚胺二叠氮基化合物（naphthoquinonediazide）的抗蚀剂、作为负性抗蚀剂的基础树脂、包含二苯硅化物以及酸产生剂的抗蚀剂等等。任一材料的表面张力和粘性都可以通过调整溶剂的浓度以及添加表面活性剂等等进行适当地调整。

[0075] 清除在半导体层上的氧化膜，然后形成覆盖半导体层 103 至 106 的栅绝缘层 107。通过等离子体 CVD 法或溅射法形成 10 至 150 纳米厚的包含硅的绝缘膜作为栅绝缘层 107。栅绝缘层 107 可以通过公知的材料比如以氮化硅、氧化硅、氮氧化硅或氧氮化硅为代表的硅的氮化物材料或氧化物材料而形成，并且栅绝缘层 107 可以具有层叠层结构或单层结构。在本实施方式中，层叠氮化硅膜、氧化硅膜和氮化硅膜的三层叠层结构被用作栅绝缘层。除此之外，上述膜或氧氮化硅膜的单层结构或双层结构也都可以运用。优选地，使用具有细密的膜质量的氮化硅膜。具有 1 至 100 纳米厚、优选 1 至 10 纳米厚、更为优选 2 至 5 纳米厚的薄的厚度的氧化硅膜可以形成在半导体层和栅绝缘层之间。作为形成薄的氧化硅膜的方法，使用 GRTA 法、LRTA 法等通过氧化半导体区的表面形成热氧化膜，因此可以形成具有厚度薄的氧化硅膜。注意，可以在要形成的绝缘膜中混合包含稀有气体元素比如氙气的活性气体以形成在低温下具有更小栅泄漏电流的细密的绝缘膜。

[0076] 然后，20 至 100 纳米厚的第一导电膜 108 被形成以用作在栅绝缘层 107 上的栅电极层，并在其上形成 100 至 400 纳米厚的第二导电膜 109（附图 2B）。第一和第二导电膜 108 和 109 可以通过公知的方法比如溅射、气相淀积或 CVD 形成。由钽（Ta）、钨（W）、钛（Ti）、钼（Mo）、铝（Al）、铜（Cu）、铬（Cr）和钕（Nd）或主要包含这些元素的合金材料或复合材料可用于形成第一和第二导电膜 108 和 109。而且，即使是掺杂了磷等杂质元素的以多晶硅膜为典型的半导体膜或 AgPdCu 合金亦可作为形成第一导电膜及第二导电膜的材料。并且，第一导电膜及第二导电膜不限于 2 层结构，例如亦可做成依序层叠厚 50nm 的钨膜、厚 500nm

的 Al-Si 的合金膜、厚 30nm 的氮化钛膜的 3 层结构。当是 3 层结构的情况时,第一导电膜亦可使用氮化钨来取代钨;第二导电膜亦可使用铝与钛的合金膜 (Al-Ti) 来取代于铝与硅的合金膜 (Al-Si);第三导电膜亦可使用钛膜来取代氮化钛膜。此外,第一导电膜及第二导电膜亦可为单层结构。另外,本实施方式中,依序层叠膜厚 30nm 的氮化钽膜、膜厚 370nm 的钨膜作为第一导电膜 106 及第二导电膜 107。

[0077] 然后,使用光刻法形成由抗蚀剂构成的掩模 110a、110b、110c、110d、110e 和 110f,并对第一和第二导电膜 108 和 109 进行构图以形成第一栅电极层 121、122、导电层 123、第一栅电极层 124 至 126 和导电层 111 至 116 (附图 2C)。使用 ICP (感应耦合等离子体) 蚀刻法并通过适当调节蚀刻条件 (施加给线圈形状的电极层的电功率、施加给在衬底侧的电极层的电功率、在衬底层上的电极温度等),第一栅电极层 121 和 122、导电层 123、第一栅电极层 124 至 126 和导电层 111 至 116 可以被蚀刻成具有理想的锥形形状。作为锥形形状,根据掩模 110a 至 110f 的形状 可以控制其角度等。作为蚀刻气体,包含以 Cl_2 、 BCl_3 、 SiCl_4 、 CCl_4 等为代表的含氯的气体、以 CF_4 、 CF_5 、 SF_6 、 NF_3 等为代表的含氟的气体或者 O_2 都可适当地被使用。在本实施方式中,第二导电膜 109 可使用包括 CF_5 、 Cl_2 和 O_2 的蚀刻气体被蚀刻,而第一导电膜 108 可使用包含 CF_5 和 Cl_2 的蚀刻气体连续地被蚀刻。

[0078] 导电层 111 至 116 使用掩模 110a、110b、110c、110d、110e 和 110f 进行构图。这时,以形成导电层的第二导电膜 109 和形成第一栅电极层的第一导电膜 108 的高选择比的蚀刻条件来蚀刻导电层。通过这种蚀刻,导电层 111 至 116 被蚀刻以形成第二栅电极层 131 和 132、导电层 133 和第二栅电极层 134 至 136。在本实施方式中,第三导电层也具有锥形形状,它的锥形角度大于第一栅电极层 121 和 122、导电层 123、第一栅电极层 124 至 126 的锥形角度。注意,锥形角度是相对于第一栅电极层、第二栅电极层和导电层之表面的侧面的角度。因此,如果使锥形角度更大直至 90 度,则导电层具有垂直侧面,并且将会失去锥形。在本实施方式中,使用 Cl_2 、 SF_6 和 O_2 作为形成第二栅电极层的蚀刻气体。

[0079] 在本实施方式中,第一栅电极层、导电层和第二栅电极层被形成为锥形,因此,这两层的栅电极层都是锥形。然而,本发明并不限于这些,也可以是栅电极层的仅一个层具有锥形,而它的另一层具有通过各向异性蚀刻形成的垂直侧面。作为本实施方式,锥形角度在要层叠的栅电极层之间可以不同或者相同。由于是锥形形状,所以增强了在其上层叠的膜的覆盖性,并且减少了缺陷,从而提高了可靠性。

[0080] 通过上述的步骤,包括第一栅电极层 121 和第二栅电极层 131 的栅电极层 117 和包括第一栅电极层 122 和第二栅电极层 132 的栅电极层 118 都被形成在外围驱动电路区域 204 中;包括第一栅电极层 124 和第二栅电极层 134 的栅电极层 127、包括第一栅电极层 125 和第二栅电极层 135 的栅电极层 128 和包括第一栅电极层 126 和第二栅电极层 136 的栅电极层 129 都被形成在像素区 206 中;包括导电层 123 和导电层 133 的导电层 130 都被形成在连接区 205 中 (附图 2D)。在本实施方式中,栅电极层通过干蚀刻形成,然而,也可以应用湿蚀刻。

[0081] 由于在形成栅电极层时的蚀刻处理,栅绝缘层 107 在一定程度上被蚀刻,其厚度有可能变薄。

[0082] 在形成栅电极层过程中,通过使栅电极层的宽度变窄可以形成能够高速操作的薄膜晶体管。使栅电极层在沟道方向的宽度更薄的两种方法 将在下文中说明。

[0083] 第一种方法如下：形成用于栅电极层的掩模之后，通过蚀刻、灰化等在宽度方向上进行掩模变细以形成具有更细宽度的掩模。通过使用预先被形成为细宽度形状的掩模，栅电极层也可以被形成为细宽度形状。

[0084] 第二种方法如下：形成普通的掩模，并使用该掩模形成栅电极层。接着，对所获得的栅电极层在宽度方向上进行侧面蚀刻以使其变得更细。因此，最终可以获得具有细宽度的栅电极层。通过上述的步骤，可以在后面形成具有更短的沟道长度的薄膜晶体管，因而可以制造高速操作的薄膜晶体管。

[0085] 使用栅电极层 117、118、127、128 和 129 以及导电层 130 作为掩模添加赋予 n- 型导电性的杂质元素 151，以形成第一 n- 型杂质区 140a、140b、141a、141b、142a、142b、142c、143a 和 143b（附图 3A）。在本实施方式中，磷化氢（ PH_3 ）（P 的成分比率是 5%）被用作含杂质元素的掺杂气体，在 80sccm 的气体流率、 $54 \mu\text{A}/\text{cm}$ 的束流、50kV 的加速电压和 7.0×10^{13} 离子 / cm^2 的剂量的条件下实施掺杂。在此，第一 n- 型杂质区 140a、140b、141a、141b、142a、142b、142c、143a 和 143b 被掺杂赋予 n- 型导电性的杂质元素，并使其包含的杂质元素的浓度为 1×10^{17} 至 $5 \times 10^{18} / \text{cm}^3$ 。在本实施方式中，磷（P）被用作赋予 n- 型导电性的杂质元素。

[0086] 在本实施方式中，杂质区与栅电极层重叠并且其间夹着栅绝缘层的区域被称为 Lov 区域，而杂质区其间夹着栅绝缘层不与栅电极层重叠的区域被称为 Loff 区域。在附图 3A 至 3C 中，杂质区通过没有阴影的部分和具有阴影的部分示出。但这并不意味着没有阴影的部分没有掺杂杂质元素，而是为了直观地理解在该区域中的杂质元素的浓度分布反映掩模或掺杂的条件。注意，本说明书中的其它附图中也是这样的。

[0087] 形成覆盖半导体层 103、半导体层 105 的一部分和半导体层 106 的掩模 153a、153b、153c 和 153d。使用掩模 153a、153b、153c 和 153d 和第二栅电极层 132 作为掩模添加赋予 n- 型导电性的杂质元素 152，以形成第二 n- 型杂质区 144a、144b、第三 n- 型杂质区 145a、145b、第二 n- 型杂质区 147a、147b、147c 和第三 n- 型杂质区 148a、148b、148c、148d。在本实施方式中，磷化氢（ PH_3 ）（P 的成分比率是 5%）被用作含杂质元素的掺杂气体，在 80sccm 的气体流率、 $540 \mu\text{A}/\text{cm}$ 的束流、70kV 的加速电压和 5.0×10^{15} 离子 / cm^2 的剂量的条件下实施掺杂。在此，第二 n- 型杂质区 144a、144b 被掺杂赋予 n- 型导电性的杂质元素，并使其包含的杂质元素的浓度为 5×10^{19} 至 $5 \times 10^{20} / \text{cm}^3$ 。第三 n- 型杂质区 145a、145b 被形成为其包含的赋予 n- 型导电性的杂质元素的浓度几乎等于或稍微高于第三 n- 型杂质区 148a、148b、148c、148d。此外，沟道形成区域 146 被形成在半导体层 104 中，而沟道形成区域 149a、149b 被形成在半导体层 105 中。

[0088] 第二 n- 型杂质区 144a、144b、147a、147b、147c 每个都是高浓度 n- 型掺杂区，被用作源极或漏极。另一方面，第三 n- 型杂质区 145a、145b、148a、148b、148c、148d 每个都是低浓度掺杂区，即 LDD（轻掺杂漏极）区。n- 型杂质区 145a、145b 被第一栅电极层 122 覆盖，其间夹栅绝缘层 107，因此它是 Lov 区，其缓和漏极附近的电场并可以抑制由热载流子导致的导通电流的劣化。结果，可以形成能够高速操作的薄膜晶体管。另一方面，第三 n- 型杂质区 148a、148b、148c、148d 形成在不被栅电极层 127 和 128 覆盖的 Loff 区域中，由此其可缓和漏极附近的电场，并且能够抑制由热载流子注入引起的劣化，同时有降低关断电流的效果。结果，可以制造消耗更少功率的高可靠性半导体器件。

[0089] 掩模 153a、153b、153c 和 153d 可以被清除，并且形成覆盖半导体层 103、105 的掩

模 155a, 155b。使用掩模 155a, 155b、栅电极层 117 和 129 作为掩模添加赋予 p- 型导电性的杂质元素 154, 以形成第一 p- 型杂质区 160a, 160b, 163a, 163b 和第二 p- 型杂质区 161a, 161b, 164a, 164b。在本实施方式中, 因为硼 (B) 被用作掺杂元素。所以乙硼烷 (B_2H_6) (B 的成分比率是 15%) 被用作含杂质元素的掺杂气体, 在 70sccm 的气体流率、 $180 \mu A/cm$ 的束流、80kV 的加速电压和 2.0×10^{15} 离子 $/cm^2$ 的剂量的条件下实施掺杂。在此, 第一 p- 型杂质区 160a, 160b, 163a, 163b 和第二 p- 型杂质区 161a, 161b, 164a, 164b 被掺杂赋予 p- 型导电性的杂质元素, 并使其包含的杂质元素的浓度为 1×10^{20} 至 $5 \times 10^{21}/cm^3$ 。在本实施方式中, 根据栅电极层 117 和 129 的形状以自对准方式, 将第二 p- 型杂质区 161a, 161b, 164a, 164b 形成为具有低于第一 p- 型杂质区 160a, 160b, 163a, 163b 的浓度的浓度。沟道形成区域 162 被形成在半导体层 103 中, 而沟道形成区域 165 被形成在半导体层 106 中。

[0090] 第二 n- 型杂质区 144a, 144b, 147a, 147b, 147c 每个都是高浓度 n- 型掺杂区, 被用作源极或漏极。另一方面, 第二 p- 型杂质区 161a, 161b, 164a, 164b 每个都是低浓度掺杂区, 即 LDD (轻掺杂漏极) 区。第二 p- 型杂质区 161a, 161b, 164a, 164b 与第一栅电极层 121 和 126 重叠, 其间夹栅绝缘层 107, 因此它是 Lov 区, 其缓和漏极附近的电场并抑制由热载流子导致的导通电流的劣化。

[0091] 通过 O_2 灰化或使用抗蚀剂脱落液清除掩模 155a 和 155b 并也清除氧化膜。此后, 绝缘膜 (所谓的侧壁) 可以被形成以覆盖栅电极层的侧面。通过等离子体 CVD 法或低压 CVD 法 (LPCVD) 可以由含硅的绝缘膜形成侧壁。

[0092] 可以实施热处理、强光辐射或激光辐射以激活杂质元素。在激活的同时可以恢复等离子体对栅绝缘层或在栅绝缘层和半导体层之间的界面的损害。

[0093] 此后, 形成层间绝缘层以覆盖栅电极层和栅绝缘层。在本实施方式中, 应用绝缘膜 167 和绝缘膜 168 的层叠结构 (附图 4A)。形成 200 纳米厚的氮氧化硅作为绝缘膜 167, 形成 800 纳米厚的硅氮化膜作为要层叠的绝缘膜 168。此外, 还可以使用三层结构, 例如层叠 30 纳米厚的氧氮化硅膜、140 纳米厚的氮氧化硅膜和 800 纳米厚的氧氮化硅膜以覆盖栅电极层和栅绝缘层。在本实施方式中, 绝缘膜 167 和 168 通过等离子体 CVD 以与基膜相同的方式连续地形成。对绝缘膜 167 和 168 没有特别的限制, 可以由通过溅射或等离子体 CVD 形成的氮氧化硅膜、氧氮化硅膜或氧化硅膜形成, 并且可以使用其他的包含硅的绝缘膜的单层或三层或更多层的层叠结构。

[0094] 此外, 在氮气环境下在 300 至 550℃ 的温度下通过热处理执行半导体层的氢化步骤 1 至 12 小时。这个步骤优选在 400 至 500℃ 的温度下执行。这个步骤是根据作为层间绝缘层的绝缘膜 167 中包含的氢来终结半导体层的悬空键的步骤。在本实施方式中, 执行在 410℃ 下的热处理。

[0095] 绝缘膜 167 和 168 可以使用从氮化铝 (AlN)、氧氮化铝 (AlON)、含氮量比含氧量多的氮氧化铝 (AlNO) 或氧化铝、金刚石状碳 (DLC) 和含氮的碳膜 (CN) 膜以及其他包含无机绝缘材料的物质中选择材料形成。此外, 可以使用硅氧烷树脂。硅氧烷树脂是一种包含 Si-O-Si 键的树脂。硅氧烷包括通过硅 (Si) 和氧 (O) 的键形成的基干, 至少包含氢的有机基团 (比如烷基或芳香烃) 可以作为其取代基。此外, 可以使用氟代基团作为其取代基。此外, 氟代基团和至少包含氢的有机基团都可以用作取代基。也可以使用有机绝缘材料, 例如聚酰亚胺、聚丙烯、聚酰胺、聚酰胺、抗蚀剂、苯环丁烯或聚硅氮烷都可以使用。可以使用通

过涂敷法形成的平整度好的涂敷膜。

[0096] 此后,使用由抗蚀剂构成的掩模在绝缘膜 167 和 168 和绝缘层 107 中形成到达半导体层的接触孔(开口)。根据要使用的材料的选择比实施蚀刻一次或多次。在本实施方式中,在可以取得包含氧氮化硅的绝缘膜 168 和包含氮氧化硅的绝缘膜 167 和栅绝缘层 107 的选择比的条件下,实施第一次蚀刻以清除绝缘膜 168。接着,绝缘膜 167 和栅绝缘膜 107 通过第二次蚀刻被清除以形成到达第一 p 型杂质区 160a, 160b, 163a, 163b 和第二 n 型杂质区 144a, 144b, 147a, 147b(每个都是源极区或漏极区)的开口(也称为孔径部分)。在本实施方式中,第一次蚀刻是湿蚀刻,而第二次蚀刻是干蚀刻。作为湿蚀刻的蚀刻剂,基于氢氟酸的溶液比如铵氢氟和铵氟的混合溶液都可以使用。作为蚀刻气体,以 Cl_2 , BCl_3 , SiCl_4 , CCl_4 等为代表的含氯的气体、以 CF_4 , SF_6 , NF_3 等为代表的含氟的气体或 O_2 都可适当地被使用。惰性气体可以添加到要使用的蚀刻气体中。作为要添加的惰性元素,可以使用从 He, Ne, Ar, Kr 和 Xe 中选择的一种或多种元素。

[0097] 形成覆盖开口部分的导电膜,然后蚀刻导电膜以形成分别电连接到每个源极区或漏极区的一部分的源极层或漏极层 169a, 169b, 170a, 170b, 171a, 171b, 172a, 172b 和布线 156。这些源电极或漏电极层都可以通过 PVD 法、CVD 法、气相淀积法等形成导电膜并将导电膜蚀刻成所需的形状而形成。此外,导电层可以通过微滴排放法、印刷法、电镀法等预定的位置上有选择性地形成。此外,可以使用回流法或镶嵌法。作为源极层或漏极层的材料,可以使用如下材料:金属比如 Ag, Au, Cu, Ni, Pt, Pd, Ir, Rh, W, Al, Ta, Mo, Cd, Zn, Fe, Ti, Si, Ge, Zr 或 Ba;这些金属的合金;或者这些金属的氮化物。此外,可以采用从这些材料中选出的材料的层叠结构。在本实施方式中,层叠形成 100 纳米厚的钛(Ti)、700 纳米厚的铝-硅(Al-Si)合金和 200 纳米厚的钛(Ti)并构图成所需的形状。

[0098] 通过上述的步骤,可以制造有源矩阵衬底,其中在外围驱动电路区 204 中的 Lov 区中形成具有 p 型杂质区的 p 沟道薄膜晶体管 173 和具有 n 型杂质区的 n 沟道薄膜晶体管 174;在连接区中形成导电层 177;在像素区 206 的 Loff 区中形成具有 n 型杂质区的多沟道型 n 沟道薄膜晶体管 175,并且在 Lov 区中形成具有 p 型杂质区的 p 沟道薄膜晶体管 176(附图 4B)。

[0099] 有源矩阵衬底可用于具有自发光元件的发光器件、具有液晶元件的液晶显示器件以及其它显示器件中。此外,有源矩阵衬底也可用于以 CPU(中央处理单元)为代表的各种处理器和半导体器件比如搭载 ID 芯片的卡。

[0100] 薄膜晶体管不受本实施方式的制约,可以是形成有一个沟道形成区的单栅结构,也可以是形成有两个沟道形成区的双栅结构,或者形成有三个沟道形成区的三栅结构。另外外围驱动电路部分的薄膜晶体管可以采用单栅结构、双栅结构或三栅结构的 TFT。

[0101] 本发明的薄膜晶体管并不限于在本实施方式中所示的制作方法。本发明可以应用于顶栅型(平面型)、底栅型(反向交错型)、具有排列在其间插有栅绝缘膜的沟道区的上面和下面的双栅电极的双栅型或其它结构。

[0102] 接着,形成绝缘膜 180 和 181 作为第二层间绝缘层(附图 5A)。附图 5A 至 5C 所示为制造显示器件的步骤,其中提供了通过划线要切割的切割区域 201、要与 FPC 连接的外部端子连接区 202、作为在外围部分中布设引线的布线区 203、外围驱动区 204、连接区 205 和像素区 260。布线 179a 和 179b 都形成在布线区 203 中,并且要与外部端子连接的端子电极

层 178 形成在外部端子连接区 202 中。

[0103] 绝缘膜 180 和 181 可以使用从如下物质中选择材料形成：氧化硅、氮化硅、氧氮化硅、氮氧化硅、氮化铝 (AlN)、氧氮化铝 (AlON)、氮含量比氧含量更多的氮氧化铝 (AlNO)、氧化铝、金刚石状碳 (DLC)、含氮的碳 (CN) 膜、PSG (磷硅玻璃)、BPSG (硼磷硅酸盐玻璃)、氧化铝膜和其它含无机绝缘材料的物质。此外，可以使用硅氧烷树脂。光敏或非光敏有机绝缘材料也可以被使用，例如聚酰亚胺、聚丙烯、聚酰胺、聚酰胺、抗蚀剂、苯环丁烯、聚硅氮烷，或者可以使用低电介质的低 $-k$ 材料。

[0104] 在本实施方式中，通过 CVD 法形成 200 纳米厚的氧氮化硅膜作为绝缘膜 180。为实现平整而提供的层间绝缘层被要求在耐热性、绝缘性和平整性方面优良，所以绝缘膜 181 优选通过涂敷法比如旋涂形成。

[0105] 在本实施方式中硅氧烷树脂材料的涂敷层被用作绝缘膜 181。焙烧之后的膜被称为含烃基团的氧化硅膜 (SiO_x) ($x = 1, 2, \dots$)。这种含烃基团的氧化硅膜可以经得住 300°C 或更高的热处理。

[0106] 浸涂、喷涂、刮刀、辊涂机、幕涂机、刮刀涂布机、CVD 法、气相 淀积法等都可用于形成绝缘膜 180 和 181。此外，绝缘膜 180 和 181 都可以通过微滴排放法形成。在采用微滴排放法时可以节省材料溶液。此外，如微滴排放法那样能够转印或绘制构图的方法例如印刷法 (形成构图的方法，比如丝网印刷或胶印) 等也都可以被使用。

[0107] 如附图 5B 所示，开口部分形成在作为第二层间绝缘层的绝缘膜 180 和 181 中。绝缘膜 180 和 181 在连接区 205、布线区 203、外部端子连接区 202、要切割掉的区域等中有必要进行广泛面积的蚀刻。然而，跟连接区 205 等中的开口面积相比，在像素区 206 中的开口区域极小，是很微小的开口。因此，蚀刻条件的范围可以通过提供在像素区中形成开口部分的光刻工艺和在连接区中形成开口部分的光刻工艺而被扩大。因此，可以改善成品率。通过扩大蚀刻条件的范围可以以高精度形成在像素区中的接触孔。

[0108] 具体地，在提供在连接区 205、布线区 203、外部端子连接区 202、要切割掉的区域 201 和外围驱动区域 204 的一部分的绝缘膜 180 和 181 中形成具有较大面积的开口部分。因此，形成的掩模覆盖形成在像素区 206、连接区 205 的一部分和外围驱动区域 204 的一部分的绝缘膜 180 和 181。蚀刻可使用并行板 RIE (活性离子蚀刻) 系统或 ICP 蚀刻系统。注意，蚀刻时间被设定为使布线层或第一层间绝缘层被过度蚀刻的时间。这样可以减少衬底内的膜厚度的不均匀以及蚀刻速率的不均匀。通过上述步骤，开口部分 182, 183 被分别形成在连接区 205 和外端连接区 202 中。

[0109] 如附图 5B 所示，微小开口部分 (或说接触孔) 被形成在像素区 206 中的绝缘膜 180 和 181 中 (附图 5C)。这时，形成覆盖像素区 206、连接区 205 的一部分、外围驱动电路区 204 和像素区 206 的掩模。该掩模是用于在像素区 206 中形成开口部分的掩模，并且在其预定位置上提供微小的开口部分。作为这样的掩模，例如可以使用抗蚀剂掩模。

[0110] 使用并行板 RIE (活性离子蚀刻) 系统蚀刻绝缘膜 180 和 181。注意，蚀刻的时间被设定为使布线层或第一层间绝缘层过度蚀刻的时间。这样可以减少衬底内的膜厚的不均匀以及蚀刻速率的不均匀。

[0111] ICP 系统可用于蚀刻系统。通过上述的步骤，到达源电极或漏电极层 172a 的开口部分 184 被形成在像素区 206 中。在本发明中，源电极或漏电极层 172a 在薄膜晶体管 176

中被形成为其间夹绝缘膜 167 和 168 覆盖因层叠多个薄膜而具有较大的总厚度的栅电极层 126。因此,由于开口部分 184 不要求形成较深,因此形成开口的步骤可以被缩短,因此可以增强可控制性。此外,在开口部分中要形成的电极层因为没有必要广泛覆盖角度大的开口部分,因此可以提高覆盖性,并增强可靠性。

[0112] 本实施方式描述了这样的情况:使用覆盖连接区 205、布线区 203、外部端子连接区 202、要切割掉的区域 201 和外围驱动电路区 204 的一部分并在像素区 206 中提供有预定的开口部分的掩模对绝缘膜 180 和 181 进行蚀刻。然而,本发明并不限于此。例如,在连接区 204 中的开口部分的面积较大,因此要蚀刻的量较大。对这样具有较大面积的开口部分可以进行多次蚀刻。如果形成比其它开口部分更深的开口部分,则可以类似地实施多次蚀刻。由此,可以使用只覆盖布线区域 203、外部端子连接区 202、要切割掉的区域 201 和外围驱动电路区 204 的一部分的绝缘膜 180 和绝缘膜 181 并在连接区 205 以及像素区 206 中形成有预定开口部分的掩模,以对绝缘膜 180 和绝缘膜 181 进行蚀刻。当使用所述掩模来执行蚀刻处理时,在连接区 205 中的绝缘膜 180 和绝缘膜 181 被蚀刻的深度有所增加,以使得绝缘膜 168 被露出。

[0113] 在本实施方式中,在绝缘膜 180 和 181 中开口部分的形成可以如附图 5B 和 5C 所示那样分多次实施,然而,可以仅实施一次蚀刻。在这种情况下,使用 ICP 系统以 7000W 的 ICP 功率、1000W 的偏置功率、0.8Pa 的压力并使用 240sccm 的 CF_4 和 160sccm 的 O_2 作为蚀刻气体进行蚀刻。偏置功率优选为 1000 至 4000W。该工艺因以一次蚀刻就可以形成开口部分,所以有简化工序的优势。

[0114] 然后,第一电极 185(也称为像素电极)被形成为与源电极或漏电极层 172a 接触。第一电极层用作阳极或阴极,并且可以以主要包含下列材料中选择材料制成的膜形成:选自 Ti, Ni, W, Cr, Pt, Zn, Sn, In 和 Mo 中的元素; TiN , $TiSi_xN_y$, WSi_x , WN_x , WSi_xN_y , NbN , 或以所述元素作为其主要成分的合金材料或复合材料;或具有 100 至 800 纳米总厚度的这些膜的层叠结构。

[0115] 在本实施方式中,发光元件被用作显示元件,从发光元件中发射的光从第一电极层 185 侧抽取。因此,第一电极层 185 是透光的。透明导电膜被形成作为第一电极层 185 并被蚀刻成所需的形状,由此获得了第一电极层 185。含氧化硅的氧化锡铟(也称为包含氧化硅的氧化铟锡,下文中称为 ITS0)、氧化锌、氧化锡、氧化铟等都可用于在本发明中使用的第一电极层 185。此外,也可以使用透明导电膜比如其中与 2 至 20% 的氧化锌(ZnO)混合的氧化铟锌。除了上述的透明导电膜之外,氮化钛膜或钛膜也都可用于第一电极层 185。在这种情况下,在形成了透明导电膜之后,形成氮化钛膜或钛膜并使其具有可透光的厚度(优选大约 5 至 30 纳米厚)。在本实施方式中,使用含氧化铟锡和氧化硅的 ITS0 作为第一电极层 185。在本实施方式中,通过使用与 1 至 10% 的氧化硅混合的氧化锡铟作为靶进行溅射并设定 Ar 气流量为 120sccm、 O_2 气流量为 5sccm、压力为 0.25Pa 和功率为 3.2kW,将 ITS0 膜形成为 185 纳米厚。第一电极层 185 可以通过 CMP 或通过使用多孔材料比如聚乙烯醇进行清洁和抛光以使它的表面平整。此外,在以 CMP 方法抛光之后,可对第一电极层 185 的表面实施紫外射线辐射、氧等离子体处理等。

[0116] 在形成了第一电极层 185 之后可以执行热处理。应用这种热处理,包含在第一电极层 185 中的水分被释放。因此,第一电极层 185 中不产生脱气等。即使第一电极层上

形成容易被水分劣化的发光材料,也不会使发光材料劣化,因此,可以制造高度可靠的显示器件。在本实施方式中,ITSO 被用于第一电极层 185,ITSO 即使执行烘烤也不会如 ITO 那样被晶化,而是维持非晶状态。所以,ITSO 比 ITO 的平整性更高,即使含有有机化合物的层很薄,也很难和阴极产生短路。

[0117] 接着,形成覆盖第一电极层 185 的边缘部分和源电极或漏电极层的绝缘体(绝缘层)186(也被称为触排、分隔壁、壁、堤坝)(附图 6B)。以相同的步骤在外部端子连接区 202 形成绝缘体 187a,187b。

[0118] 为了实施彩色显示,在第一电极层上形成场致发光层时,需要分别形成进行 R、G、B 发光的场致发光层。因此,当形成其他颜色的场致发光层时,用掩模覆盖以外的像素电极层(第一电极层)。该掩模可以采用由金属材料等构成的膜形状。在此,该掩模被形成在将成为分隔壁的绝缘体 186 上并被该绝缘体支撑,但是因掩模的弯曲或扭曲有可能与像素电极层连接,从而损伤像素电极层。由像素电极层的损伤而产生的形状不良导致发光不良或显示不良,所以引起图像劣质。因此,可靠性和性能也被降低。

[0119] 在本发明中,在像素电极层的第一电极层 185 上以与绝缘体 186 相同的厚度形成间隔物 199。有该间隔物 199 支撑掩模,掩模就不与第一电极层接触。因此,可以防止由掩模给第一电极层带来的形状不良,所以在第一电极层上不会引起发光不良和显示不良,从而可以制造具有高可靠性和高清晰度的显示器件。该间隔物不仅当在用作像素电极层的第一电极层上形成场致发光层时,用来作对这时所使用的掩模的间隔物,也当形成场致发光层并用密封衬底执行密封而完成显示器件之后,作为防止因受外部压力或冲击在显示器件中产生损坏或变形而发挥作用的间隔物。

[0120] 本实施方式中,间隔物 199 使用与分隔壁的绝缘体 186 相同的材料和步骤而形成,但是也可以使用不同的步骤。间隔物的形状和大小不限,可以根据像素区的尺寸以及开口率等来决定。本实施方式的间隔物形成为如图 6B 所示的柱状并在其上部具有类似于半球的圆形状。其尺寸为 $1\mu\text{m}$ – $2\mu\text{m}$ (优选为 $1.5\mu\text{m}$ – $2\mu\text{m}$)。

[0121] 将参考图 22 说明间隔物的形状的实例。图 22(A1)、(B1)、(C1) 是像素区的俯视图,图 22(A2)、(B2)、(C2) 是沿图 22(A1)、(B1)、(C1) 中的 X1–Y1、X2–Y2、X2–Y2 线切割的截面图。在图 22(A1) 和 (A2) 中,像素电极层的第一电极层 607 形成在衬底 600、基膜 601a、基膜 601b、栅绝缘层 602、绝缘膜 603、绝缘膜 604、绝缘膜 605,绝缘膜 606 之上。分隔壁的绝缘体 608 被形成以覆盖第一电极层 607 的边缘部分。使用与绝缘体 608 相同的材料和步骤形成间隔物 609。如图 22 所示,该间隔物可以与用作分隔壁的绝缘层连接而形成。

[0122] 在图 22(A1) 和 (A2) 中,间隔物 609 与绝缘体 608 连接而形成,并且该间隔物 609 在第一电极层上连续地向横穿第一电极层 609 的对角线方向形成。像这样,通过连续地形成间隔物 609 得以在移动掩模时不断用间隔物 609 支撑掩模,从而可以防止因掩模与第一电极层 607 的连接而引起的第一电极层 607 的形状不良。

[0123] 在图 22(B1) 和 (B2) 中,像素电极层的第一电极层 617 形成在衬底 610、基膜 611a、基膜 611b、栅绝缘层 612、绝缘膜 613、绝缘膜 614、绝缘膜 615,绝缘膜 616 之上。分隔壁的绝缘体 618 被形成以覆盖第一电极层 617 的边缘部分。使用与绝缘体 618 相同的材料和步骤形成间隔物 619。

[0124] 在图 22(B1) 和 (B2) 中,间隔物 619 与绝缘体 618 连接形成,并且该间隔物 619 在

第一电极层的两个位置上以横穿的形式连续地向第一电极层的短边方向形成。像这样,通过连续地形成多个间隔物 619 得以在移动掩模时不断用间隔物 619 支撑掩模,从而可以防止将掩模与第一电极层 617 连接而引起的第一电极层 617 的形状不良。

[0125] 在图 22(C1) 和 (C2) 中,像素电极层的第一电极层 627 形成在衬底 620、基膜 621a、基膜 621b、栅绝缘层 622、绝缘膜 623、绝缘膜 624、绝缘膜 625,绝缘膜 626 之上。分隔壁的绝缘体 628 被形成以覆盖第一电极层 627 的边缘部分。间隔物 629 使用与绝缘体 628 相同的材料和步骤形成。

[0126] 在图 22(C1) 和 (C2) 中,间隔物 629 与绝缘体 628 连接形成,并且该间隔物 629 在第一电极层上以横穿形式连续地向第一电极层的短边方向和长边方向形成栅格形状。像这样,通过以栅格形状连续地形成间隔物 629 得以在移动掩模时不断用间隔物 629 支撑掩模,从而可以防止将掩模与第一电极层 627 连接而引起的第一电极层 627 的形状不良。如图 22(C2) 所示,间隔物 629 具有锥形形状。如上所述,间隔物可以为大致长方体。另外,圆柱体、角柱体和锥形形状等也可以被采用。

[0127] 图 22 的间隔物和分隔壁的绝缘体连接形成,但也可以彼此分离而形成。

[0128] 间隔物可以由下列材料所制成:无机绝缘材料比如氧化硅、氮化硅、氧氮化硅、氧化铝、氮化铝、氧氮化铝、其它无机绝缘材料、或丙烯酸、甲基丙烯酸、以及丙烯酸和甲基丙烯酸的衍生物、诸如聚酰亚胺、芳族聚酰亚胺以及聚苯并咪唑之类的热阻型聚合物、或硅氧烷树脂。本实施方式采用丙烯酸作为间隔物 199。

[0129] 本实施方式中,使用丙烯酸作为绝缘体 186。另外,如使用与绝缘膜 181 相同的材料和步骤形成绝缘体 186,则可以减少制造成本。另外,通用涂敷淀积设备或蚀刻设备等设备,可以实现成本的降低。

[0130] 绝缘体 186 以如下材料形成:无机绝缘材料比如氧化硅、氮化硅、氧氮化硅、氧化铝、氮化铝、氧氮化铝或其它无机绝缘材料、或丙烯酸、甲基丙烯酸、以及丙烯酸和甲基丙烯酸的衍生物、如聚酰亚胺、芳族聚酰胺或聚苯并咪唑之类的热阻型聚合物、或硅氧烷树脂。也可以使用光敏或非光敏材料比如丙烯酸或聚酰亚胺。绝缘体 186 优选具有半径曲率连续改变的形状以增强在绝缘体 186 上形成的场致发光发射层 188 和第二电极层 189 的覆盖度。

[0131] 在连接区 205 中,绝缘体 186 被形成覆盖在开口部分 182 的侧面上的绝缘膜 180 和 181 的边缘部分。180 和 181 的边缘部分通过构图处理被加工成具有台阶,而该台阶因为是陡峭的台阶,所以在其上要形成的第二电极层 189 的覆盖率很差。根据本发明,用绝缘体 186 覆盖在开口外围的台阶以平滑台阶,由此增强了在其上要层叠的第二电极层 189 的覆盖率。在连接区 205 中,与第二电极层以相同的处理、相同的材料而形成的布线层与布线层 156 电连接。在本实施方式中,第二电极层 189 与布线层 156 直接接触而电连接,然而,也可以中介其他布线层而电连接。

[0132] 优选在形成场致发光层(包括有机化合物的层)之前实施真空加热进行排气处理以进一步改善可靠性。例如,理想的是,在执行有机化合物材料的气相淀积之前在低压环境下或者惰性环境下执行 200 至 400℃,优选 250 至 350℃的热处理以消除衬底中包含的气体。优选在低压下通过气相淀积法或微滴排放法且仍在不暴露在大气中形成场致发光层 188。根据该热处理,在导电膜(它是第一电极层)或绝缘层(分隔壁)中包含或者附着到

其中的水分可以被释放。该热处理如可在保持真空并且可在真空室内转移衬底,则可以兼作上述的热处理,在形成绝缘层(分隔壁)之后执行一次上述的热处理就可以。在此,层间绝缘膜和绝缘层(分隔壁)如由具有高耐热性的物质形成,则可以充分地执行增强可靠性的热处理步骤。

[0133] 场致发光层 188 形成在第一电极层 185 上。注意,虽然在附图 1A 和 1B 中仅仅示出一个像素,但是在本实施方式中分别形成对应于 R(红)、G(绿)和 B(蓝)中的每种颜色的场致发光层。图 23 中示出了在本实施方式中通过使用分别的气相淀积掩模的气相淀积法选择性地形成作为场致发光层 188 的显示 R(红)、G(绿)和 B(蓝)色的发光材料的情况。

[0134] 在图 23 中,薄膜晶体管 651a、薄膜晶体管 651b、薄膜晶体管 651c 与像素电极层的第一电极层 652a、第一电极层 652b、第一电极层 652c 连接在一起。第一电极层的边缘部分分别被用作分隔壁的绝缘体 653a、绝缘体 653b、绝缘体 653c、绝缘体 653d 所覆盖,并在第一电极层上形成间隔物 654a、间隔物 654b、间隔物 654c。在第一电极层 652a、第一电极层 652b、第一电极层 652c 上形成场致发光层之后,向箭头 655 的方向移动掩模 656,以在每个第一电极层上形成场致发光层。由于在第一电极层 652a、第一电极层 652b、第一电极层 652c 上间隔物 654a、间隔物 654b、间隔物 654c 支撑掩模 656,所以没有产生因掩模的弯曲或扭曲导致和第一电极层连接从而引起第一电极层的形状不良等问题。因此,不会在第一电极层上引起发光不良和显示不良,可以制造具有高可靠性和高清晰度的显示器件。

[0135] 显示 R(红)、G(绿)和 B(蓝)色的发光材料也可以通过微滴法(低分子或高分子量的材料等)形成。

[0136] 接着,由导电膜形成的第二电极层 189 提供在场致发光层 188 上。作为第二电极层 189,可以使用具有较低的功函数的材料(Al, Ag, Li, Ca 或者它的合金或化合物,比如 MgAg, MgIn, AlLi, CaF₂ 或 CaN)。这样,形成了包括第一电极层 185、场致发光层 188 和第二电极层 189 的发光元件 190。

[0137] 在附图 1A 和 1B 中所示的根据本实施方式的显示器件中,从发光元件 190 发射的光从第一电极层 185 的一侧透过在附图 1B 中所示的箭头的方向上发出。

[0138] 提供一种钝化膜 191 以覆盖第二电极层 189 是有效的。钝化膜 191 由包含氮化硅、氧化硅、氧氮化硅(SiON)、氮氧化硅(SiNO)、氮化铝(AlN)、氧氮化铝(AlON)、其氮的含量大于氧的含量的氮氧化铝(AlNO)、氧化铝、金刚石状碳(DLC)或含氮的碳膜(CN)的单层或膜的叠层的绝缘膜。此外,可以使用由硅(Si)和氧(O)的键形成其基干,并使用至少含有氢的材料作为取代基的材料,或者使用具有氟、烷基、芳香族碳化氢中的至少一种的材料作为取代基的材料。

[0139] 在这种情况下,优选使用具有良好覆盖性的膜(具体的是碳膜、DLC 膜)作为钝化膜。由于 DLC 膜可以在从室温到 100℃或更小的温度范围下形成,因此能够在低耐热性的场致发光层 188 上容易形成。DLC 膜通过等离子体 CVD 法(典型的是,RF 等离子体 CVD 法、微波 CVD 法、电子回旋加速器谐振(ECR)CVD 法、热丝 CVD 法等)、燃烧火焰法、溅射法、离子束气相淀积法、激光气相淀积法等形成。氢气和烃基气体(例如 CH₄、C₂H₂、C₆H₆等)可以被用于形成膜的反应气体。通过辉光放电电离反应气体。离子被加速以和施加以负自偏压的阴极相撞。通过采用 C₂H₂ 气体和 N₂ 气体作为反应气体可以形成 CN 膜。DLC 膜具有对于

氧的高阻挡效果,并且能够抑制场致发光层 188 的氧化。因此,在随后的密封步骤可以避免场致发光层 188 发生氧化。

[0140] 附图 18 所示为在本实施方式中制作的显示器件的像素区的俯视图。在附图 18 中,像素 2702 包括薄膜晶体管 501、502、电容器 504、发光元件 190、栅极布线层 506、源极或漏极布线层 505 和电源线 507。在图 18 中,在第一电极层上形成多个间隔物 199。可以使用单个或多个间隔物,并在使用多个间隔物时不需要是同一形状。而且,也可以如间隔物 199 那样与绝缘层 186(图 18 中虚线所示)不连接而分离形成。

[0141] 通过密封材料 192 将形成有发光元件 190 的衬底 100 粘接到密封衬底 195 以密封发光元件(附图 1A 和 1B)。在本发明的显示器件中,将密封材料 192 与绝缘体 186 不连接而分离形成。像这样,通过将密封材料与绝缘物 186 分离形成,即使使用包含吸湿性高的有机材料的绝缘材料作为绝缘体 186,也不容易透过湿气,因此,能够防止发光元件劣化,从而提高显示器件的可靠性。作为密封材料 192,优选使用可见光固化、紫外线固化或热固化树脂。例如,可以使用环氧树脂比如双酚 A 液体树脂、双酚 A 固体树脂、含溴-环氧的树脂、双酚 F 树脂、双酚 AD 树脂、酚树脂、甲酚树脂、酚醛清漆树脂、环脂族环氧树脂、Epi-Bis 型(表氯醇-双酚)环氧树脂、缩水甘油基环氧环树脂、缩水甘油基胺树脂、杂环环氧树脂,或者可以使用改性的环氧树脂。注意,以密封材料包围的区域可以填充填充剂 193,也可以在氮气环境中密封发光元件以在其中封装氮气等。因在本实施方式中为底部发射类型,所以填充剂 193 不必具有透光特性。在透过填充剂 193 抽取光的结构中,填充剂需要具有透光特性。通常,可见光固化、紫外线固化或热固化环氧树脂都可以被使用。通过上述的步骤,可以完成使用本实施例的发光元件具有显示功能的显示器件。此外,液体状态的填充剂可以被滴落并且可以填充在显示器件的里面。

[0142] 参考附图 19 描述使用分配器方法的滴落方法(通过滴落注入填充剂的方法)。在附图 19 中的滴落方法包括控制装置 40、成像装置 42、头部 43、填充剂 33、标记 35、45、阻挡层 34、密封材料 32、TFT 衬底 30 和相对的衬底 20。用密封材料 32 形成闭环,并将填充剂 33 从头部 43 滴落到其中一次或多次。如果填充材料的粘度较高,则填充剂被连续排放并以连接的状态被附着到成形区中。另一方面,如果填充材料的粘度较低,则填充剂被间断排放并如附图 19 所示地滴落。可以提供阻挡层 34 以便防止密封材料 32 与填充剂 33 发生反应。然后,在真空中连接衬底,然后通过紫外线固化以达被填充剂填充的状态。在吸湿材料比如干燥剂被用作填充剂时,可以获得进一步吸水的效果并防止元件劣化。

[0143] 在 EL 显示面板中提供干燥剂以便防止由水分引起的元件劣化。在本实施方式中,干燥剂提供于形成在密封衬底上以包围像素区的凹形部分中,以便不妨碍显示器面板的薄型化。此外,干燥剂也可提供在对应于栅极布线层的区域中,由于吸水面积较大,所以吸水效果好。此外,由于干燥剂提供在本身不发光的栅极布线层中,因此不会降低光抽取的效率。

[0144] 在本实施方式中,示出了用玻璃衬底密封发光元件的情况。进行密封处理以保护发光元件不受潮。因此,可以采用以下方法的任何一种:发光元件用覆盖材料机械密封的方法;发光元件用热固性树脂或者紫外线可固化树脂密封的方法;发光元件用诸如具有高阻隔能力的金属氧化物、氮化物等的薄膜密封的方法。作为覆盖材料,可以采用玻璃、陶瓷、塑料或者金属。然而,当光发到覆盖材料侧时,覆盖材料需要具有透光特性。通过用密封剂诸

如热固性树脂或者紫外线可固化树脂,将覆盖材料贴附在其上形成了上述发光元件的衬底上,然后通过采用热处理或者紫外线照射固化树脂,形成封闭空间。在封闭空间内设置以氧化钡为代表的吸湿性吸收剂材料也是有效的。吸收剂材料可以设置在密封剂之上或者在分隔壁或者外围部分,这样不会阻挡从发光元件发出的光。此外,也可用热固性树脂或者紫外光固化树脂填充覆盖材料和其上形成发光元件的衬底之间的空间。这种情况下,在热固性树脂或者紫外光固化树脂中添加以氧化钡为代表的吸水性材料是有效的。

[0145] 在本实施方式中,在外部端子连接区 202 中,用各向异性导电层 196 将 FPC 194 连接到端子电极层 178,以便形成和外部的电连接。另外,如显示器件的俯视图的图 1A 所示,除了具有信号线驱动电路的周边驱动电路区域 204 之外,本实施方式所制造的显示器件还包括具有扫描线驱动电路的周边驱动电路区域 207a 以及周边驱动电路区域 207b。

[0146] 在本实施方式中,显示器件由上述电路形成。然而,本发明并不限于此。也可以通过上述的 COG 法或 TAB 法安装 IC 芯片作为外围驱动电路。此外,单个或多个栅极线驱动电路和源极线驱动电路都可以使用。

[0147] 在本发明的显示器件中,对于驱动显示屏的方法没有特别的限制,例如,点顺序驱动系统、行顺序驱动系统、平面顺序驱动系统等都可以运用。通常,运用行顺序驱动系统,并且根据需要可以使用时分灰度驱动系统或者面积灰度驱动系统。而且,输入到发光器件源线的图像信号可以是模拟信号和数字信号。可以根据所用的图像信号来适当地设计驱动电路等。

[0148] 而且,在使用数字视频信号的显示器件中,输入到像素的视频信号包括恒压 (CV) 视频信号和恒流 (CC) 视频信号。输入到像素的视频信号为恒压 (CV) 视频信号的显示器件包括施加到发光元件的电压为一定的信号 (CVCV) 的显示器件和施加到发光元件的电流为一定的信号 (CVCC) 的显示器件。另外,输入到像素的视频信号为恒流 (CC) 视频信号的显示器件包括施加到发光元件的电压为一定的信号 (CCCV) 的显示器件和施加到发光元件的电流为一定的信号 (CCCC) 的显示器件。

[0149] 根据本发明,通过简单的步骤可以制造高度可靠的显示器件。因此,可以以低成本高成品率制造具有高精度和高质量图像的显示器件。

[0150] 实施方式 2

[0151] 参考附图 7A 至 9 描述本发明的实施方式。实施方式 2 描述了在实施方式 1 中制造的显示器件中不形成第二层间绝缘层的实例。因此,将省去对相同部分以及具有相同功能的部分的重复描述。

[0152] 如实施方式 1 中所示,薄膜晶体管 173 至 176、导电层 177 和绝缘膜 167 和 168 形成在衬底 100 上。在每个薄膜晶体管中形成连接到半导体层的源极或漏极区的源电极或漏电极层。第一电极层 395 与在像素区 206 中提供的薄膜晶体管 176 中的源电极或漏电极层 172b 连接而形成(附图 7A)。

[0153] 第一电极层 395 用作像素电极,并且可以以与在实施方式 1 中的第一电极层 185 相同的材料和相同的工艺形成。在本实施方式中,如实施方式 1 中那样光透过第一电极层抽取,因此,透明导电膜的 ITS0 被用作第一电极层 395 通过蚀刻而形成。

[0154] 绝缘体 186 被形成覆盖第一电极层 395 的边缘部分和薄膜晶体管(附图 7B)。在本实施方式中丙烯酸被用于绝缘体。场致发光层 188 被形成在第一电极层上,而第二电

极层 189 层叠在其上以获得发光元件 190。第二电极层 189 在连接区 205 中电连接到布线层 156。端子电极层 178 在外部端子连接区 202 中介各向异性层 196 被结合到 FPC 194。钝化膜 191 被形成覆盖第二电极层 189。衬底 100 通过密封材料粘结到密封衬底 195, 并且在显示器件中填充填充剂 193(附图 8)。在本发明的显示器件中, 将密封材料 192 与绝缘体 186 不连接而分离形成。像这样, 通过将密封材料与绝缘物 186 分离形成, 即使使用包含吸湿性高的有机材料的绝缘材料作为绝缘体 186, 也不容易透过湿气, 因此, 防止了发光元件劣化, 从而提高了显示器件的可靠性。

[0155] 在附图 9 中所示的显示器件中, 在形成连接到薄膜晶体管 176 的源电极或漏电极层 172b 之前, 第一电极层 395 可以有选择性地形成在绝缘膜 168 上。在这种情况下, 本实施方式的源电极或漏电极层 172b 和第一电极层 395 的连接结构是, 在第一电极层上层叠源电极或漏电极层 172b。而在形成源电极或漏电极层 172b 之前形成第一电极层 395 时, 第一电极层 395 可以形成在平整区中, 因此, 有如下的优点: 良好的覆盖性、良好的膜形成状态、以及因为可以足够地实施抛光处理比如 CMP 还具有良好的平整性。

[0156] 根据本发明, 通过简单的步骤可以制造高度可靠的显示器件。因此, 以较低的成本且较高的成品率可以制造具有高精度且高质量图像的显示器件。

[0157] 实施方式 3

[0158] 参考附图 10A 至 10C 描述本发明的实施方式。实施方式 3 将描述在实施方式 1 中制造的显示器件中, 薄膜晶体管的栅电极层的结构不同的实例。因此, 对相同部分以及具有相同功能的部分的描述将被省略。

[0159] 附图 10A 至 10C 所示为在制造过程中显示器件, 其对应于在实施方式 1 中描述的附图 4B 中所示的显示器件。

[0160] 在附图 10A 中, 薄膜晶体管 273、274 形成在外围驱动电路区 214 中, 导电层 277 形成在连接区 215 中, 以及薄膜晶体管 275、276 形成在像素区 216 中。在附图 10A 中的薄膜晶体管的栅电极层具有两个导电薄膜的层叠结构, 其中上部栅电极层被构图成其宽度比下部栅电极层更窄。下部栅电极层具有锥形形状, 但上部栅电极层不具有锥形形状。这样, 栅电极层可以具有锥形形状或者在它的侧面的角度基本垂直, 换句话说, 栅电极层可以不是锥形形状。

[0161] 在附图 10B 中, 薄膜晶体管 373、374 被形成在外围驱动电路区 214 中, 导电层 377 被形成在连接区 215 中, 以及薄膜晶体管 375、376 被形成像素区 216 中。在附图 10B 中的薄膜晶体管的栅电极层也具有两个导电膜的层叠结构, 上部和下部栅电极层具有连续的锥形形状。

[0162] 在附图 10C 中, 薄膜晶体管 473、474 被形成在外围驱动电路区 214 中, 导电层 477 被形成在连接区 215 中, 以及薄膜晶体管 475、476 被形成像素区 216 中。在附图 10C 中的薄膜晶体管的栅电极层具有单层结构并且具有锥形形状。像这样, 栅电极层可以具有单层结构。

[0163] 如上文所述, 栅电极层可以根据它的结构和形状而具有各种各样的结构。因此, 所获得的显示器件也具有各种各样的结构。在应用栅电极层作为掩模以自对准的方式形成半导体层中的杂质区时, 杂质区的结构或者浓度分布根据栅电极层的结构变化。如果考虑上述情况设计薄膜晶体管, 则可以获得具有所需功能的薄膜晶体管。

[0164] 本实施方式可以与实施方式 1 和 2 自由组合。

[0165] 实施方式 4

[0166] 应用本发明,可以制作具有发光元件的显示器件。从发光元件发射的光可以采用从底部发射、顶部发射或双面发射的方式。在本实施方式中,将参考附图 11 和 12 描述双面发射类型和顶部发射的类型的实例。

[0167] 在附图 12 中的显示器件包括元件衬底 1300 ;TFT 1355,1365 和 1375 ;第一电极层 1317 ;场致发光层 1319 ;第二电极层 1320 ;透明导电膜 1321 ;填充剂 1322 ;密封材料 1325 ;栅绝缘层 1310 ;绝缘膜 1309,1311 至 1313 ;绝缘体 1314 ;密封衬底 1323 ;布线层 1308 ;端电极层 1381 ;各向异性导电层 1382 ;FPC 1383 ;和间隔物 1330 ;发光元件 1305。显示器件包括要切割掉的区域 221、外部端子连接区 222、布线区 223、外围驱动电路区 224 和像素区 226。填充剂 1322 可以如在附图 19 中的滴落方法那样将组合物以液体形式通过滴落方法形成。将形成有填充剂的元件衬底 1300 连接到密封衬底 1323 以密封发光显示器件,其中的填充剂通过滴落方法形成。

[0168] 在附图 12 中所示的显示器件是双面发射型,是按箭头方向从元件衬底 1300 和密封衬底 1323 的两侧发射光的结构。注意,在本实施方式中,形成透明导电膜并按所希望的形状蚀刻以形成第一电极层 1317。透明导电膜可以被用作第一电极层 1317。除了透明导电膜之外,氮化钛膜或钛膜可用作第一电极层 1317。在这种情况下,在形成了透明导电膜之后,氮化钛膜或钛膜被形成为能够透过光的厚度(优选大约从 5 至 30 纳米)。在本实施方式中,ITO 被用作第一电极层 1317。

[0169] 然后,由导电膜形成的第二电极层 1320 形成在场致发光层 1319 上。作为第二电极层 1320,可以使用低功函数的材料(Al,Ag,Li,Ca ;它的合金比如 MgAg,MgIn,AlLi ;或者它的化合物比如 CaF_2 或 CaN)。在附图 12 所示的显示器件中,层叠作为第二电极层 1320 的具有薄的膜的厚度(MgAg :10 纳米的膜厚度)的金属薄膜和作为透明导电膜 1321 的具有 100 纳米的膜厚的 ITO 以便透射光。作为透明导电膜 1321,可以使用类似于上述第一电极层 1317 的膜。

[0170] 在附图 11 中所示的显示器件是单侧发射型,并且具有按箭头方向从顶面发射的结构。在附图 11 中所示的显示器件包括元件衬底 1600、TFT 1655,1665 和 1675、反射金属层 1624、第一电极层 1617、场致发光层 1619、第二电极层 1620、透明导电膜 1621、填充剂 1622、密封材料 1625、栅绝缘层 1610、绝缘膜 1611 至 1613 和 1609、绝缘体 1614、密封衬底 1623、布线层 1608、端电极层 1681、各向异性导电层 1682、FPC 1683、间隔物 1630、以及发光元件 1605。在附图 11 所示的显示器件中,层叠在端子电极层 1681 上的绝缘层被蚀刻以被清除。这样,可以增强在端子电极层的外围不提供湿气可渗透的绝缘层的结构的可靠性。此外,显示器件包括要切割掉的区域 231、外部端子连接区 232、布线区 233、外部驱动器电路区 234 和像素区 236。在这种情况下,在附图 12 所示的双面发射型显示器件中,在第一电极层 1617 之下形成反射金属层 1624。在反射金属层 1624 上形成用作阳极的透明导电膜的第一电极层 1617。作为金属层 1624,只要具有反射型就可以,因此,Ta,W,Ti,Mo,Al,Cu 等都可以使用。优选使用在可见光范围中具有高反射性的物质,本实施方式中,使用 TiN 膜。

[0171] 由导电膜形成的第二电极层 1620 提供在场致发光层 1619 上。作为第二电极层 1620,可以使用低功函数的材料(Al,Ag,Li,Ca ;它的合金比如 MgAg,MgIn,AlLi ;或者它的

化合物比如 CaF_2 或 CaN 以便被用作阴极。在本实施方式中,层叠作为第二电极层 1620 的具有薄的膜的厚度 (MgAg :10 纳米的膜厚度)的金属薄膜和作为透明导电膜 1621 的具有 110 纳米的膜厚的 ITS0 以便透射光。

[0172] 可应用于本实施方式中的发光元件的模式在附图 13A 至 13D 中示出。发光元件具有这样的结构:其中场致发光层 860 置于第一电极层 870 和第二电极层 850 之间。选择第一电极层和第二电极层的材料时需要考虑功函数。第一电极层和第二电极层可以是阳极或阴极,根据像素的结构不同而不同。在本实施方式中,在驱动 TFT 具有 p 沟道导电性的情况下,第一电极层优选用作阳极,第二电极层用作阴极。当驱动 TFT 具有 n 沟道导电性时,第一电极层优选被用作阴极,第二电极层优选被用作阳极。

[0173] 图 13A 和 13B 示出第一电极层 870 是阳极以及第二电极层 850 为阴极的情况。优选场致发光层 860 具有这样的结构,其中从第一电极层 870 侧按次序堆叠 HIL(空穴注入层)、HTL(空穴传输层)804、EML(发光层)803、ETL(电子传输层)、EIL(电子注入层)802 和第二电极层 850。图 13A 示出一种结构,其中光从第一电极层 870 侧发出,所述第一电极层 870 由具有透光导电氧化物材料的电极层 805 组成,以及第二电极层具有这样一种结构,其中从场致发光层 860 侧按次序堆叠含有碱金属或者碱土金属诸如 LiF 或者 MgAg 的电极层 801 以及由金属材料比如铝构成的电极层 800。图 13B 示出一种从第二电极层 850 发光的结构,其中第一电极层是由电极层 807 和第二电极层 806 组成的,电极层 807 是由金属比如铝或者钛,或者含有这种金属和以化学计量比或者更少浓度的氮的金属材料构成的,以及第二电极层 806 是由含有 1 到 15 原子%的浓度的氧化硅的导电氧化物材料构成的。第二电极层从场致发光层 860 侧由电极层 801 和电极层 800 组成,电极层 801 含有碱金属或者碱土金属诸如 LiF 或者 MgAg 以及电极层 800 由金属材料比如铝构成;每层形成为 100nm 厚或者更薄以便透射光;这样,可以从第二电极层 850 发光。

[0174] 图 13C 和 13D 示出第一电极层 870 为阴极以及第二电极层 850 为阳极的情况。优选场致发光层 860 具有这样的结构,其中从阴极侧按次序堆叠 EIL(电子注入层)和 ETL(电子传输层)802、EML(发光层)803、HTL(空穴传输层)和 HIL(空穴注入层)804 以及作为阳极的第二电极层 850。图 13C 示出一种结构,其中光从第一电极层 870 侧发出。所述第一电极层 870 从场致发光层 860 侧由含有碱金属或者碱土金属诸如 LiF 或者 MgAg 的电极层 801 以及由金属材料比如铝构成的电极层 800 组成;每层形成为 100nm 厚或者更薄以透光;这样,光可以透过第一电极层 870 发光。第二电极层从场致发光层 860 侧由第二电极层 806 和电极层 807 组成,第二电极层 806 是由含有 1 到 15 原子%的浓度氧化硅的导电氧化物材料构成,以及电极层 807 是由金属比如铝或者钛,或者含有这种金属和以化学计量比或者更少浓度的氮的金属材料构成的。图 13D 示出一种结构,其中光从第二电极层 850 侧发出。第一电极层 870 从场致发光层 860 侧由含有碱金属或者碱土金属诸如 LiF 或者 MgAg 的电极层 801 以及由金属材料比如铝构成的电极层 800 组成;第一电极层 870 形成足够厚以反射在场致发光层 860 中产生的光。第二电极层 850 由电极层 805 组成,所述电极层 805 由透明导电氧化物材料构成。除了层状结构之外,场致发光层可以具有单层结构或者混合结构。

[0175] 作为场致发光层,将产生红 (R)、绿 (G) 和蓝 (B) 光的材料分别通过使用气相淀积掩模的气相淀积法有选择地形成。以相同的方式作为滤色镜通过液滴喷射法可以形成各自

产生红 (R)、绿 (G) 和蓝 (B) 光的材料 (低分子量材料或者高分子量材料等)。由于不使用掩膜也可以进行 RGB 的独立涂敷所以优选该情形。

[0176] 在顶部发射型的情况下,当采用具有透光特性的 ITO 或者 ITS0 作为第二电极层的时候,可以采用将 Li 加入苯并唑衍生物的 BzOS-Li 等。例如,可以将相应于 R、G 和 B 各自的掺杂剂 (DCM 等用于 R,以及 DMQD 等用于 G) 掺杂的 Alq₃ 用于 EML。

[0177] 注意,场致发光层并不限定为上面提到的材料。例如,通过联合蒸发淀积氧化物比如氧化钼 (MoO_x: X = 2 到 3) 以及 α-NPD 或者红荧烯以代替采用 CuPc 或者 PEDOT,可以增强空穴注入特性。可以采用有机材料 (包括低分子量材料或者高分子量材料) 或者有机材料和无机材料的复合材料,来作为场致发光层的材料。下面将详细描述形成发光元件的材料。

[0178] 作为电荷注入传输材料之中的具有高电子传输特性物质,例如,可以给出具有喹啉构架或者苯醌构架的金属络合物,比如三 (8-喹啉酸基) 铝 (Alq₃)、三 (5-甲基-8-喹啉酸基) 铝 (Almq₃)、双 (10-羟基苯并 [h]-喹啉酸基) 铍 (BeBq₂)、双 (2-甲基-8-喹啉酸基)-4-苯基 phenolato-铝 (BA1q) 等。作为具有高空穴传输特性物质,例如,可以采用胺化合物 (换言之,具有苯氮环键的化合物),比如 4,4'-双 [N-(1-萘基)-N-苯基-氨基]-联苯 (α-NPD)、4,4'-双 [N-(3-甲基苯基)-N-苯基-氨基]-联苯 (TPD)、4,4',4''-三 (N,N-联苯-氨基)-三苯基胺 (TDATA) 或者 4,4',4''-三 [N-(3-甲基苯基)-N-苯基-氨基]-三苯基胺 (MTDATA)。

[0179] 作为电荷注入传输材料之中的具有高电子注入特性的物质,可以给出碱金属或者碱土金属的化合物,比如氟化锂 (LiF)、氟化铯 (CsF) 或者氟化钙 (CaF₂)。除了这些,也可以是具有高电子传输特性的化合物,比如 Alq₃ 和碱土金属比如镁 (Mg)。

[0180] 作为电荷注入传输材料之中的具有高空穴注入特性的物质,例如,可以给出金属氧化物,比如氧化钼 (MoO_x)、氧化钒 (VO_x)、氧化钌 (RuO_x)、氧化钨 (WO_x)、氧化锰 (MnO_x)。此外,可以给出酞菁化合物比如酞菁 (H₂Pc) 或者酞菁铜 (CuPc)。

[0181] 通过给每个像素设置具有不同发射波长范围的发光层,发光层可以具有进行色彩显示的结构。代表性的,形成相应于红 (R)、绿 (G) 和蓝 (B) 色的发光层。在这种场合,通过在像素发光侧设置可透过其发射波长范围的光的滤光片,可以增加颜色纯度并避免了像素部分成为镜表面 (反射)。通过设置滤光片,可以省略按照惯例需要的圆偏振片等,此外,可除去发光层发光损失。此外,可以减少当斜视像素部分 (显示屏) 时发生的色调改变。

[0182] 可将多种材料用作发光材料。作为低分子量有机发光材料,可以采用 4-二氰基亚甲基-2-甲基-6-[2-(1,1,7,7-四甲基-9-久洛尼定基 (julolidyl) 乙烯基)]-4H-吡喃 (DCJT); 4-二氰基亚甲基-2-叔丁基-6-(1,1,7,7-四甲基久洛尼定-9-基) 乙烯基]-4H-吡喃 (DCJTB); perflanthene; 2,5-双氰基-1,4-双 [2-(10-甲氧基-1,1,7,7-四甲基久洛尼定-9-基) 乙烯基] 苯; N,N'-二甲基喹吖 (二) 酮 (quinacridon) (DMQd); 香豆素 6; 香豆素 545T; 三 (8-喹啉酸基) 铝 (Alq₃); 9,9'-双蒽; 9,10-联苯蒽 (DPA); 9,10-双 (2-萘基) 蒽 (DNA) 等。也可以采用其他材料。

[0183] 另一方面,高分子量有机发光材料要比低分子量材料物理强度高,在元件耐久性上表现优越。此外,高分子量有机发光材料可以通过涂敷形成,因此,可以相对简单地制造元件。采用高分子量有机发光材料的发光元件的结构基本上和采用低分子量有机发光材料

的情况下的结构相同,也就是,按顺序堆叠阴极、有机发光层和阳极。然而,当使用高分子量有机发光材料形成发光层时,在许多情况中使用双层结构。这是因为难以形成采用低分子量有机发光材料的情况时的层叠结构。具体地,使用高分子量有机发光材料的发光元件具有这样的结构,即:按所述顺序堆叠的阴极、发光层、空穴传输层以及阳极。

[0184] 根据形成发光层的材料确定发出的颜色,因此,通过选择用于发光层的合适材料可以形成显示出预定光的发光元件。作为可以用于形成发光层的高分子量场致发光材料,可以采用聚对苯-亚乙烯基材料、聚对苯基材料、聚噻吩基材料或者聚芴基材料。

[0185] 作为聚对苯-亚乙烯基材料,可以给出聚(对苯亚乙烯)[PPV]的衍生物、聚(2,5-二烷氧基-1,4-亚苯基亚乙烯)[RO-PPV]、聚(2-(2'-乙基-己羟基)-5-甲氧基-1,4-亚苯基亚乙烯)[MEH-PPV]、聚(2-(二烷氧基苯基)-1,4-亚苯基亚乙烯)[ROPh-PPV]等。作为聚对苯基材料,可以给出聚(对苯)[PPP]的衍生物例如聚(2,5-二烷氧基-1,4-亚苯基)[RO-PPP]、聚(2,5-二己羟基-1,4-亚苯基)等。作为聚噻吩基材料,可以给出聚噻吩[PT]的衍生物、聚(3-烷基噻吩)[PAT]、聚(3-己基噻吩)[PHT]、聚(3-环己基噻吩)[PCHT]、聚(3-环己基-4-甲基噻吩)[PCHMT]、聚(3,4-二环己基噻吩)[PDCHT]、聚[3-(4-辛基苯基)-噻吩][POPT]、聚[3-(4-辛基苯基)-2,2-二噻吩][PTOPT]等。作为聚芴基材料,可以给出聚芴[PF]的衍生物例如聚(9,9-二烷基芴)[PDAF]、聚(9,9-二辛基芴)[PDOF]等。

[0186] 将具有空穴传送特性的高分子量有机发光材料夹在阳极和具有发光特性的高分子量有机发光材料之间时,可以增强来自阳极的空穴注入特性。通常,通过自旋涂布等涂敷具有空穴传送特性的高分子量有机发光材料,该材料和接收体材料一起溶解在水中。此外,具有空穴传送特性的高分子量有机发光材料不溶于有机溶剂,因此,具有空穴传送特性的高分子量有机发光材料可以和上述具有发光特性的高分子量有机发光材料层叠。作为具有空穴传送特性的高分子量有机发光材料,可以采用 PEDOT 和起到接受体材料作用的樟脑-10-磺酸基酸(CSA)的混合物,以及聚苯胺[PANI]和起到接受体材料作用的聚苯乙烯磺酸基酸[PSS]的混合物,等。

[0187] 发光层可以发出单色或者白光。当采用白光发射材料的时候,通过在像素的发光侧提供透过具有特定波长的光的滤色镜(着色层),彩色显示成为可能。

[0188] 为了形成发出白光的发光层,例如,通过汽相淀积法相继层叠 Alq₃、局部掺杂有红色发光颜料尼罗红的 Alq₃、Alq₃、p-EtTAZ、TPD(芳香二胺)以得到白光。在通过采用自旋涂的应用方法形成发光层的情况下,优选在涂敷后,用真空加热烘焙。例如,可以将聚(乙炔基二酚钠噻吩)/聚(苯乙烯磺酰)溶液(PEDOT/PSS)的含水溶液完全涂敷并烘焙以形成用作空穴注入层的膜。然后,可以将掺杂有发光中心颜料(1,1,4,4-四苯基-1,3-丁二稀(TPB);4-氰基亚甲基-2-甲基-6-(p-二甲氨基-苯乙炔基)-4H-吡喃(DCM1);尼罗红;香豆素6等)的聚乙炔基吡唑(PVK)完全涂敷并烘焙以形成用作发光层的膜。

[0189] 可以将发光层形成为单层。例如,将具有电子传输特性的1,3,4-噁二唑衍生物(PBD)分散到具有空穴传输特性的聚乙炔基吡唑(PVK)中。此外,通过分散30wt%的作为电子传输剂的PBD以及分散适量的四种颜料(TPB、香豆素6、DCM1、和尼罗红)可以得到白光发射。除了可以获得如这里所示的发出白光的发光元件之外,通过适当选择发光层的材料,可以制造提供红光发射、绿光发射或者蓝光发射的发光元件。

[0190] 此外,除了单重态激发发光材料,可以将含有金属络合物等的三重态激发发光材料用作发光层。例如,在发出红、绿和蓝光的像素中,发射其亮度在短时间内减半的红色的像素由三重态激发发光材料形成,其它的由单重态激发发光材料形成。三重态激发发光材料具有良好的发光效率,其具有耗费较少的功率就能获得相同的发光的特征。当将三重态激发发光材料用作红色像素时,只需向发光元件施加少量电流。这样提高了可靠性。为了取得低的功率损耗,发出红色的像素和发出绿光的像素可以由三重态激发发光材料形成,以及发出蓝光的像素可以由单重态激发发光材料形成。通过用三重态激发发光材料形成发出可见度高的绿光的发光元件,能够进一步取得低功率损耗。

[0191] 用作掺杂剂的金属络合物是三重态激发发光材料的一个实例,已知以第三过渡序列元素的铂作为中心金属的金属络合物以及以铱作为中心金属的金属络合物等。三重态激发发光材料并不限定为上述的化合物。可以采用具有上述结构并且将属于周期表第8到10族的任一个的元素作为中心金属的化合物。

[0192] 上面描述的用于形成发光层的材料只是例子。通过适当地堆叠诸如空穴注入传输层、空穴传输层、电子注入传输层、电子传输层、发光层、电子阻挡层、以及空穴阻挡层等的各个功能层,可以形成发光元件。此外,也可以形成结合这些层的混合层或者混合连接。可以改变发光层的层结构。代替提供特定的电子注入区或者发光区,只要不偏离本发明的范围,诸如设置专用于特定目的的电极或者提供分散有发光材料的层等这些改变是可以被接收的。

[0193] 由上面所描述的材料形成的发光元件通过被施加正向偏压而发光。以简单的矩阵方式或者有源矩阵方式可以驱动由发光元件形成的显示器的像素。无论如何,通过在特定时刻向其施加正向偏压使得每个像素发光,然而,像素在某个期间处于不发光状态。通过在不发光时间施加反向偏压可以提高发光元件的可靠性。在发光元件中,存在着在特定的驱动条件下发光强度减弱的劣化方式,以及在像素上不发光区被扩大使发光减少的劣化方式。然而,通过施加正向偏压和反向偏压的交替驱动,可减慢劣化的进程。因此,可提高显示器件的可靠性。此外,可以应用数字驱动和模拟驱动中任何一个。

[0194] 可以在密封衬底之上形成滤色片(着色层)。可以通过气相淀积方法或液滴喷射法形成滤色片(着色层),利用滤色片(着色层),还可以进行高清晰度显示。这是因为通过滤色片(着色层)可以将每个RGB的发射光谱中宽峰值修改为较尖锐。

[0195] 上文说明了形成显示R、G和B的发光材料的情况,然而,通过形成显示单色发光材料并组合颜色滤光器和颜色转换层可以执行全色显示。滤色片(着色层)或者颜色转换层例如可以形成在第二衬底(密封衬底)上并且可以连接到衬底。

[0196] 当然,也可以执行单色发光。例如,可以采用单色发光制造面积彩色型显示器件。面积彩色型适合于无源矩阵型显示部分,并且主要显示字符和符号。

[0197] 在上述结构中,有可能采用低功函材料作为阴极,例如,Ca、Al、CaF、MgAg、AlLi等是优选的。单层型、层状型、层间没有界面的混合类型的任一种都可以被用作场致发光层。场致发光层可以由单重态激发材料、三重态激发材料或者这些材料的混合、以及包括有机化合物或者无机化合物的电荷注入传送材料和发光材料来形成,其包括含由分子的数量来定义的低分子量有机化合物材料、中间分子量有机化合物(这指没有升华特性的有机化合物,并且分子量为20或更小或者它的分子键的长度是10微米或更小)以及高分子量有机

化合物的一种或多种的层,并且可以与电子注入传输无机化合物或空穴注入传输无机化合物组合。采用透光的透明导电膜形成第一电极层,例如,除了 ITO 或者 ITS0 之外还采用将 2%到 20%的氧化锌 (ZnO) 混合到氧化铟中的透明导电膜。在形成第一电极层之前优选执行在氧气环境中的等离子体处理或者在真空环境中的热处理。分隔壁(也称作堤)由含硅材料、有机材料或者化合物材料形成。此外,可以采用多孔膜。然而,当采用感光材料或者非感光材料诸如丙烯酸或者聚酰亚胺来形成的时候,其侧表面成为曲率半径连续改变的形状,并且上层薄膜不存在由台阶引起的不连续,所以是理想的。本实施方式可以和上面提到的实施方式自由组合。

[0198] 根据本发明,通过简单的步骤可以制造高可靠性的显示器件。因此,可以以较低的成本、较高的成品率制造具有高精度和高质量的图像的显示器件。

[0199] 本实施方式可以与实施方式 1 至 3 自由组合。

[0200] 实施方式 5

[0201] 参考附图 15 解释其中给扫描线输入端子部分和信号线输入端子部分提供保护性二极管的一种模式。在附图 15 中,TFT 501 和 TFT 502、电容器 504 和发光元件 503 提供在像素 2702 中。这个 TFT 与在实施方式 1 中的 TFT 具有相同的结构。

[0202] 给信号线输入端子部分提供保护性二极管 561 和 562。这些保护性二极管以与 TFT 501 或 502 相同的步骤制造,并且通过连接到栅极以及漏极和源极中的一个而作为二极管操作。附图 14 所示为在附图 15 中所示的俯视图的等效电路图。

[0203] 保护性二极管 561 包括栅电极层、半导体层和布线层。保护性二极管 562 具有类似的结构。连接到保护性二极管的公共电位布线 554 和 555 与栅电极层形成在相同的层中。因此,需要在绝缘层中形成触孔以电连接到布线层。

[0204] 形成掩模层并进行蚀刻处理以在绝缘层中形成触孔。在这种情况下,在应用大气压放电的蚀刻时,可以执行局部放电处理,并且不需要在衬底的整个表面上形成掩模层。

[0205] 信号布线层与 TFT 501 中的源极和漏极布线层 505 形成在相同的层中,与其连接的信号布线层连接到源极或漏极侧。

[0206] 扫描信号线侧的输入端子部分也具有相同的结构。保护性二极管 563 由栅电极层、半导体层、布线层构成。保护性二极管 564 也具有相同结构。与该保护性二极管连接的共同电位线 556 以及共同电位线 557 在与源极和漏极布线层同一的层形成。可以同时形成提供在输入级中的保护性二极管。注意,插入保护性二极管的位置不限于本实施方式,也可以将其提供在驱动器电路和像素之间。

[0207] 实施方式 6

[0208] 借助根据本发明形成的显示器可以完成电视装置。显示面板可以以如下的任何方式形成:如在附图 16A 中所示的结构,仅仅形成像素部分,之后通过如附图 17B 所示的 TAB 法安装扫描线驱动器电路和信号线驱动器电路;如附图 16A 所示的结构,仅仅形成像素部分,之后通过如附图 17A 所示的 COG 法安装扫描线驱动器电路和信号线驱动器电路;如附图 16B 所示那样,由 SAS 形成 TFT,像素部分和扫描线驱动器电路被集成形成在衬底上,以及单独安装驱动器 IC 作为信号线驱动器电路;如附图 16C 所示那样,像素部分、信号线驱动器电路和扫描线驱动器电路被集成形成在衬底上,等。

[0209] 作为其他的外部电路的结构,包括:在视频信号的输入侧的视频信号放大器电路,

其放大由调频电路接收的视频信号；视频信号处理电路，从其输出的视频信号被转换为对应于红、绿和蓝每种颜色的色度信号；控制电路，其将视频信号转换为驱动 IC 的输入规格；等等。控制电路将信号分别输出到扫描线侧和信号线侧。在数字驱动的情况下，可以在信号线侧设置信号区分电路，从而具有这样的结构，其中设置输入数字信号并隔开为 m - 块。

[0210] 在从调谐器接收的信号中，声频信号被传输到声频信号放大器电路，它的输出通过声频信号处理电路输送给扬声器。控制电路从输入部分接收接收站（接收频率）或音量的控制信息并将信号发送给调谐器或者声频信号处理电路。

[0211] 如附图 20A 和 20B 所示，通过将显示模块并入框架而完成电视装置。其中连接了如附图 1 所示的 FPC 的显示面板一般称为 EL 显示模块。如使用如附图 1 所示的 EL 显示模块，可以完成了 EL 电视装置。主显示屏 2003 通过使用显示模块形成，扬声器单元 2009、操作开关等作为其它附件提供。这样，根据本发明可以完成电视装置。

[0212] 此外，从外部进入的光的反射光可以通过使用波片和偏振片屏蔽。在顶面发射型显示器的情况下，将成为分隔壁的绝缘层被着色以用作黑色矩阵。该分隔壁通过微滴排放法等形成，以及可以将碳黑等混合到染料的黑色树脂或树脂材料诸如聚酰亚胺中，以及还可以采用它的叠层。根据微滴排放法，在相同的区域上可以排放不同的材料多次以形成分隔壁。四分之一或半波片都可用作波片并且都可以被设计为能够控制光。作为该结构，按顺序层叠 TFT 元件衬底、发光元件、密封衬底（密封材料）、波片（四分之一或半波片）、偏振片，从发光元件发射的光通过上述的部件从偏振片发射到外面。波片或偏振片可以提供在发射光一侧，在光从两面发射的双面发射型显示器件的情况下可以在两侧都提供。此外，抗反射膜可以提供在偏振片的外侧。因此，可以显示更高的分辨率和更高的精度图像。

[0213] 如附图 20A 所示，使用显示元件的显示面板 2002 并入到框架 2001 中。通过使用接收器 2005，除了接收一般的 TV 广播之外，经由调制解调器 2004 通过固定的线或无线连接到通信网络在一个方向（从发射器到接收器）或两个方向（在发射器和接收器之间或者在接收器之间）也可以实施信息通信。电视装置的操作可以通过并入在框架中的开关或者通过与主机分离的遥控装置 2006 实施。在该遥控装置中也可以提供显示要输出的信息的显示部分 2007。

[0214] 此外，在电视装置中，除了主显示屏 2003 之外，显示频道、音量等的结构可以通过形成子显示屏 2008 作为第二显示屏附加地提供。在这种结构中，主显示屏 2003 由视角优良的 EL 显示面板形成，子显示屏可以由能够以低功耗显示的液晶显示面板形成。为了优先低功耗化，也可以应用如下的结构：其中主显示屏 2003 由液晶显示面板形成、子显示屏由 EL 显示面板形成以及子显示屏能够点亮和熄灭。根据本发明，即使使用较大尺寸的衬底，且使用大量的 TFT 和电子部件，也可以制造具有高可靠性的显示器件。

[0215] 附图 20B 所示为具有例如 20 英寸至 80 英寸的较大尺寸的显示部分的电视装置，它包括框架 2010、键盘 2012（它是操作部分）、显示部分 2011、扬声器单元 2013 等。本发明可用于制造显示部分 2011。附图 20B 所示为具有弯曲的显示部分的电视装置，因为可弯曲的材料用于显示部分。像这样，可以自由设计显示部分的形状，所以可以制造具有所需的形状的电视装置。

[0216] 根据本发明，通过简单的步骤可以制造显示器件，并且可以降低制造成本。因此，甚至具有较大尺寸的显示部分的电视装置也可以通过应用本发明以较低的成本制造。因

此,可以以较高的成品率制造高性能且高度可靠的电视装置。

[0217] 当然,本发明并不限于电视装置,还可用于各种用途,特别是用于具有较大面积的显示媒体比如在车站、机场等的信息显示板或者在街道上的广告显示板以及个人计算机的监视器。

[0218] 实施方式 7

[0219] 通过应用本发明可以制造各种显示器件。换句话说,本发明可应用于各种电子器件,其中这些显示器件被结合在显示部分中。

[0220] 上述电子器件包括照相机比如摄像机或数字照相机、投影仪、头带显示器(护目镜型显示器)、汽车导航系统、汽车立体声、个人计算机、游戏机、便携式信息终端(移动计算机、蜂窝电话、电子书等)、具有记录媒体的图像再现设备(特别是能够播放记录媒体比如数字通用盘(DVD)并且具有能够显示图像的显示器件的设备)等。附图 21A 至 21D 所示为它的实例。

[0221] 附图 21A 所示为包括主体 2101、框架 2102、显示部分 2103、键盘 2104、外部连接端口 2105、指点鼠标 2106 等的计算机。根据本发明,即使计算机微型化并且像素变得微小仍然能够实现能够显示高可靠性和高分辨率的图像的计算机。

[0222] 附图 21B 所示为具有记录媒体的图像再现设备(具体为 DVD 播放器),其包括主体 2201、框架 2202、显示部分 A 2203、显示部分 B 2204、记录媒体(比如 DVD)记录部分 2205、操作键 2206、扬声器部分 2207 等。显示部分 A 2203 主要显示图像信息,而显示部分 B 2204 主要显示字符信息。根据本发明,甚至在图像再现设备微型化并且像素变为微小时仍然可以实现能够显示具有高可靠性和高分辨率的图像的图像再现设备。

[0223] 附图 21C 所示为蜂窝电话,其包括主体 2301、音频输出部分 2302、音频输入部分 2303、显示部分 2304、操作开关 2305、天线 2306 等。根据本发明,甚至在蜂窝电话微型化并且像素变为微小时仍然可以实现能够显示具有高可靠性和高分辨率的图像的蜂窝电话。

[0224] 附图 21D 所示为摄像机,其包括主体 2401、显示部分 2402、框架 2403、外部连接部分 2404、遥控接收部分 2405、图像接收部分 2406、电池 2407、音频输入部分 2408、目镜 2409、操作键 2410 等。根据本发明,甚至在摄像机微型化并且像素微小时仍然可以实现能够显示具有高可靠性和高分辨率的图像的摄像机。本实施方式可以与上述的实施方式自由组合。

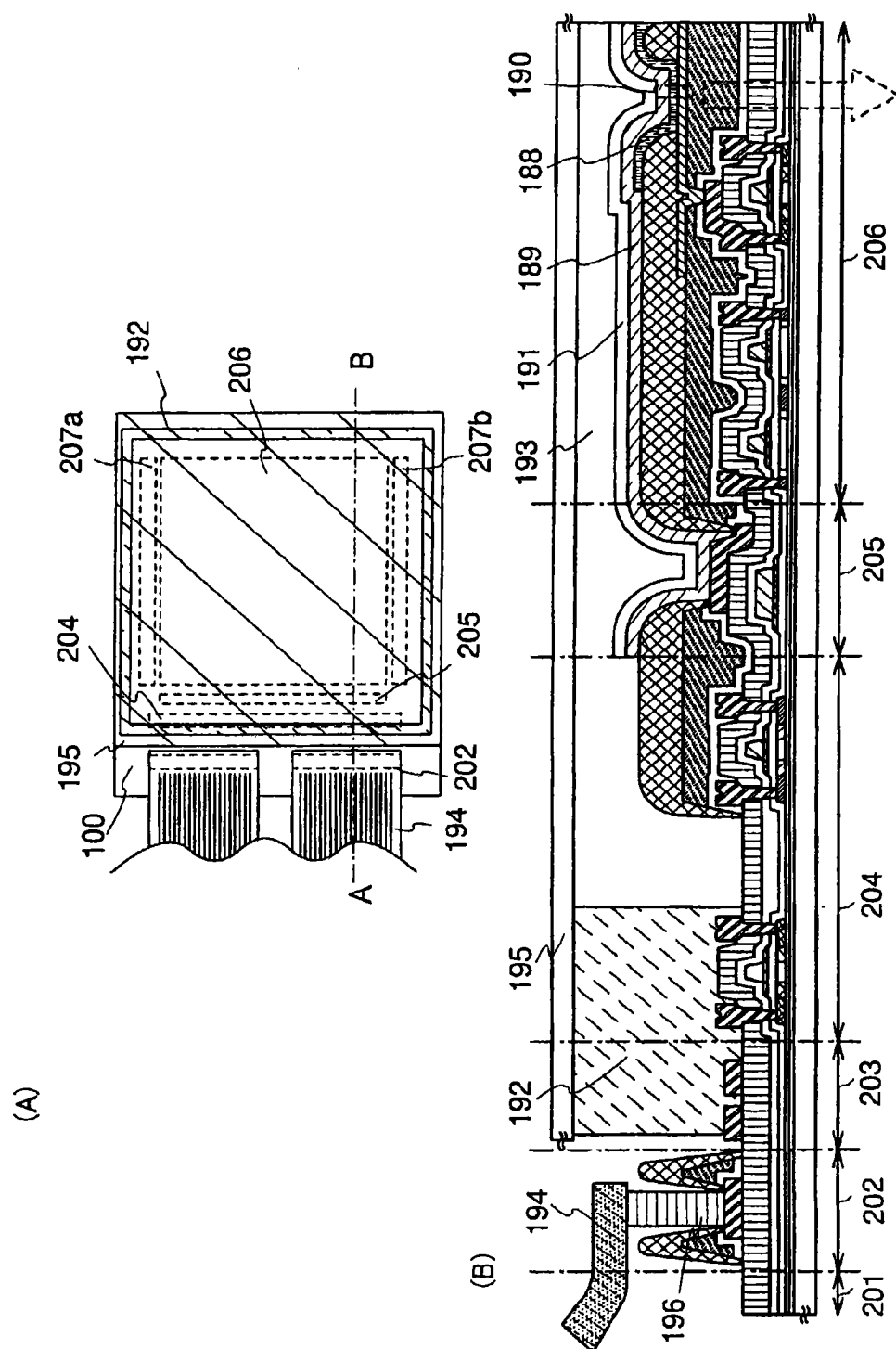


图 1

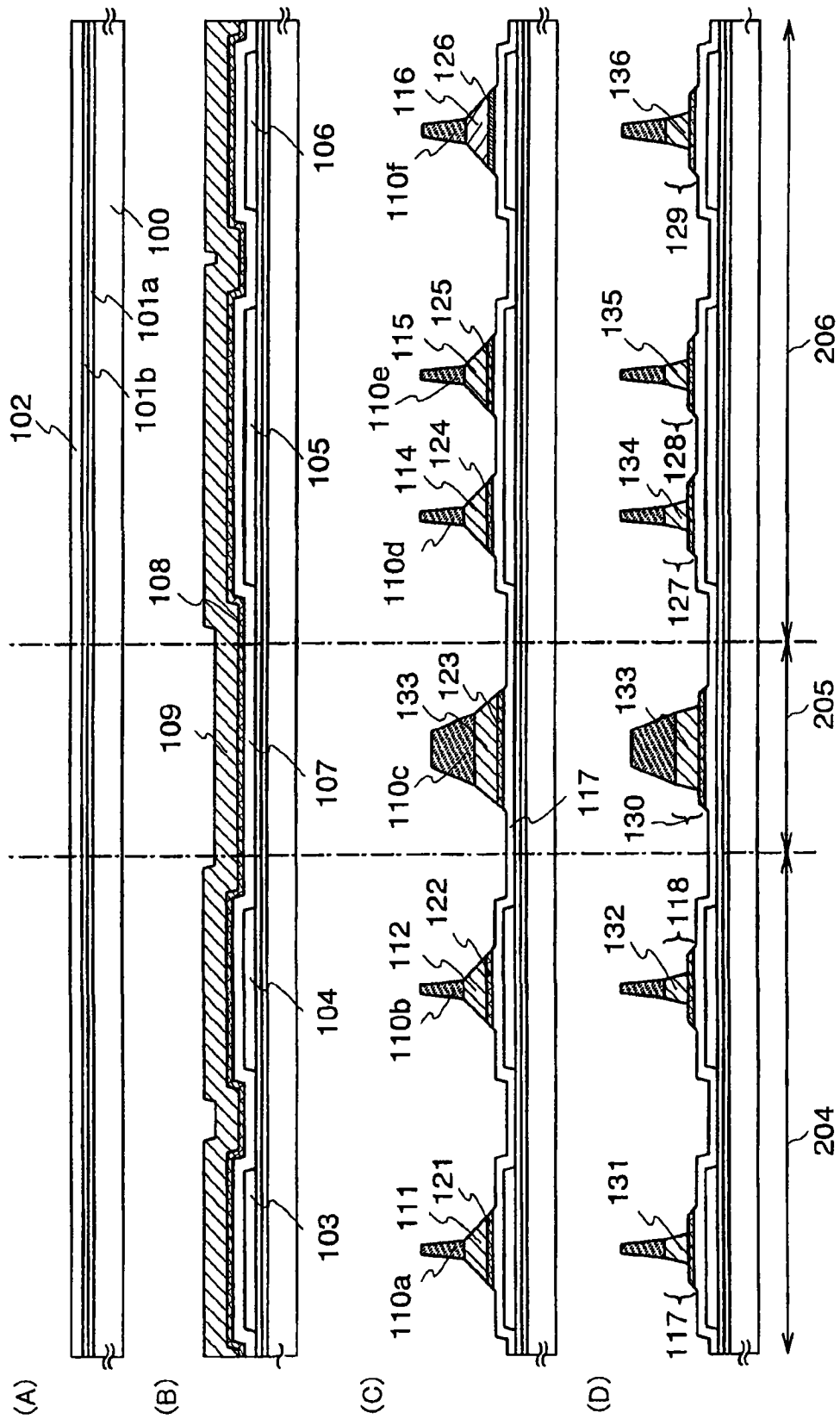


图 2

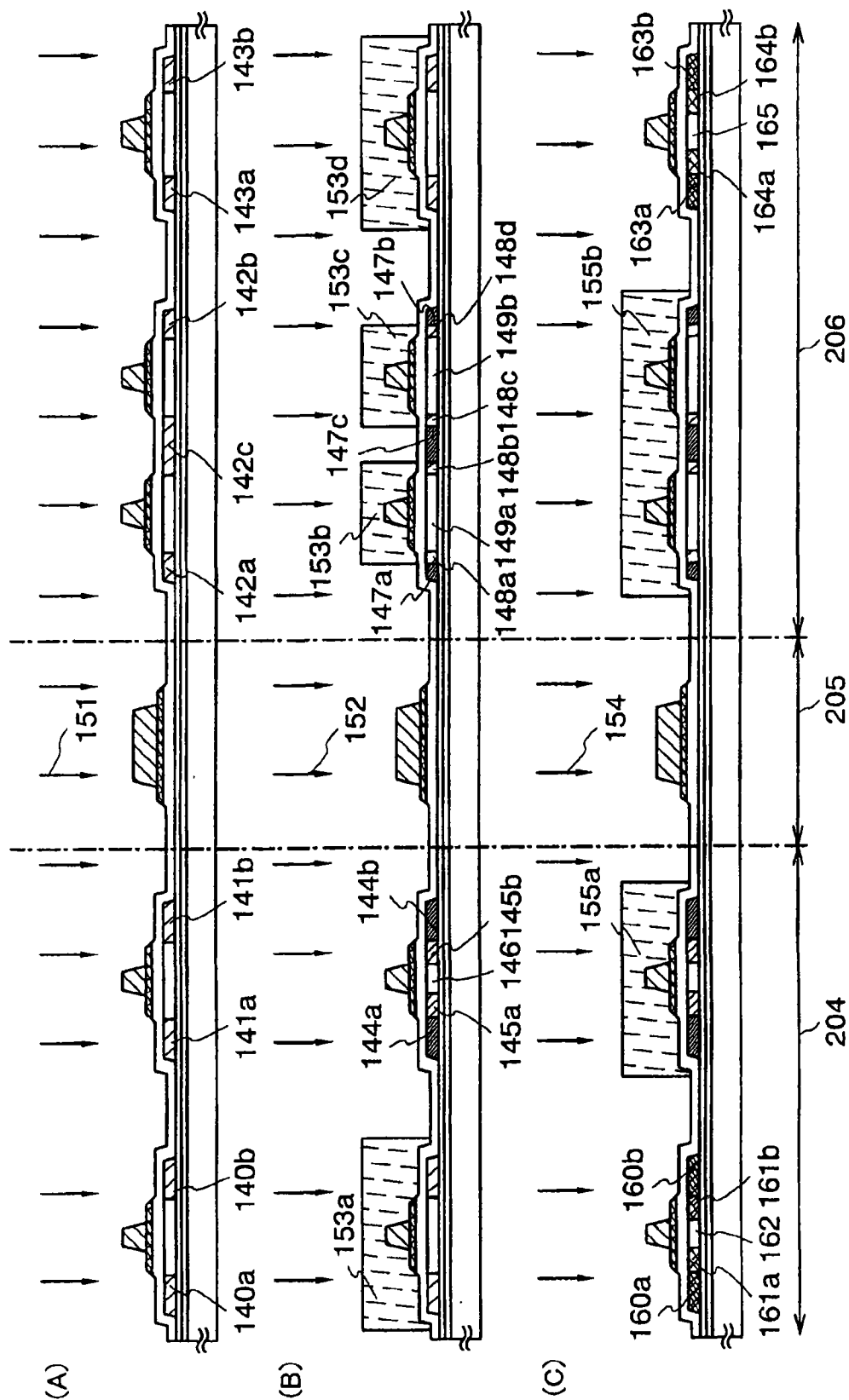


图 3

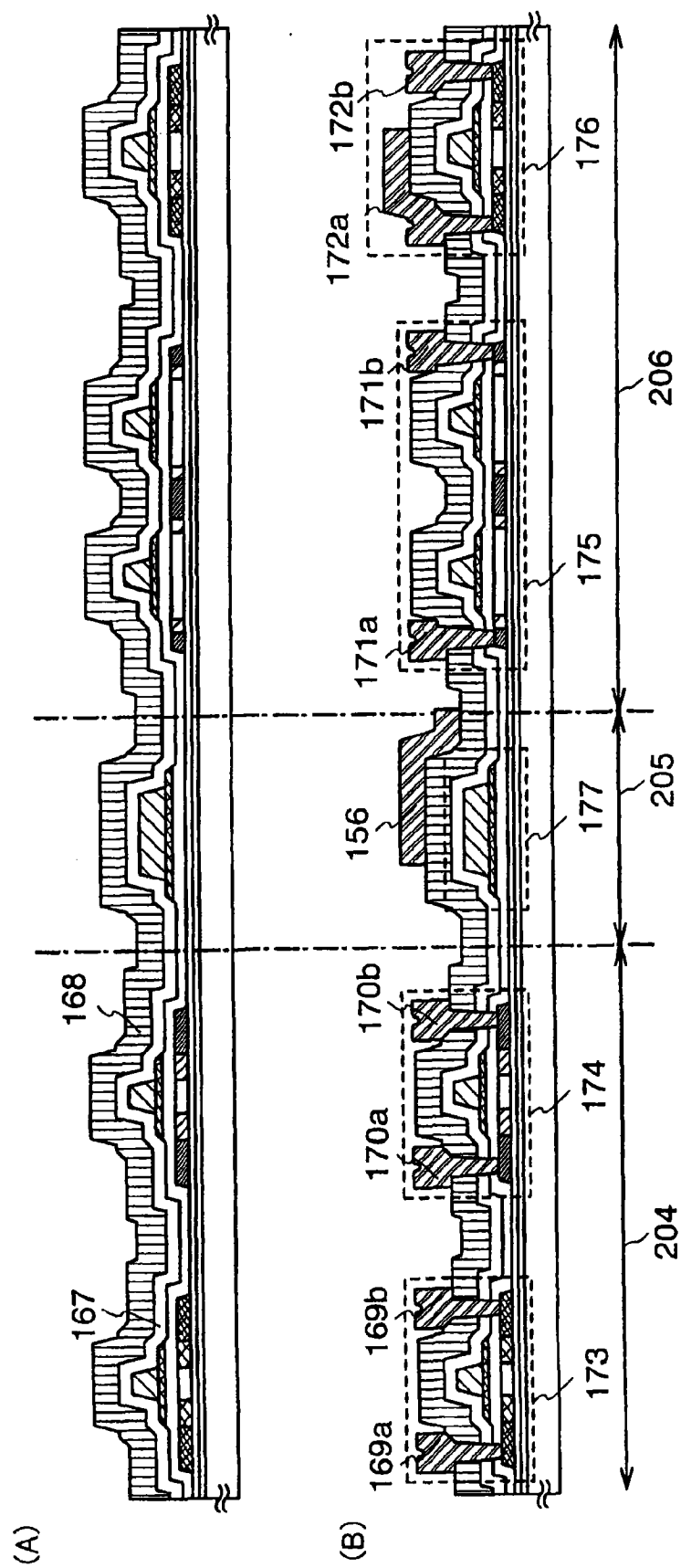


图 4

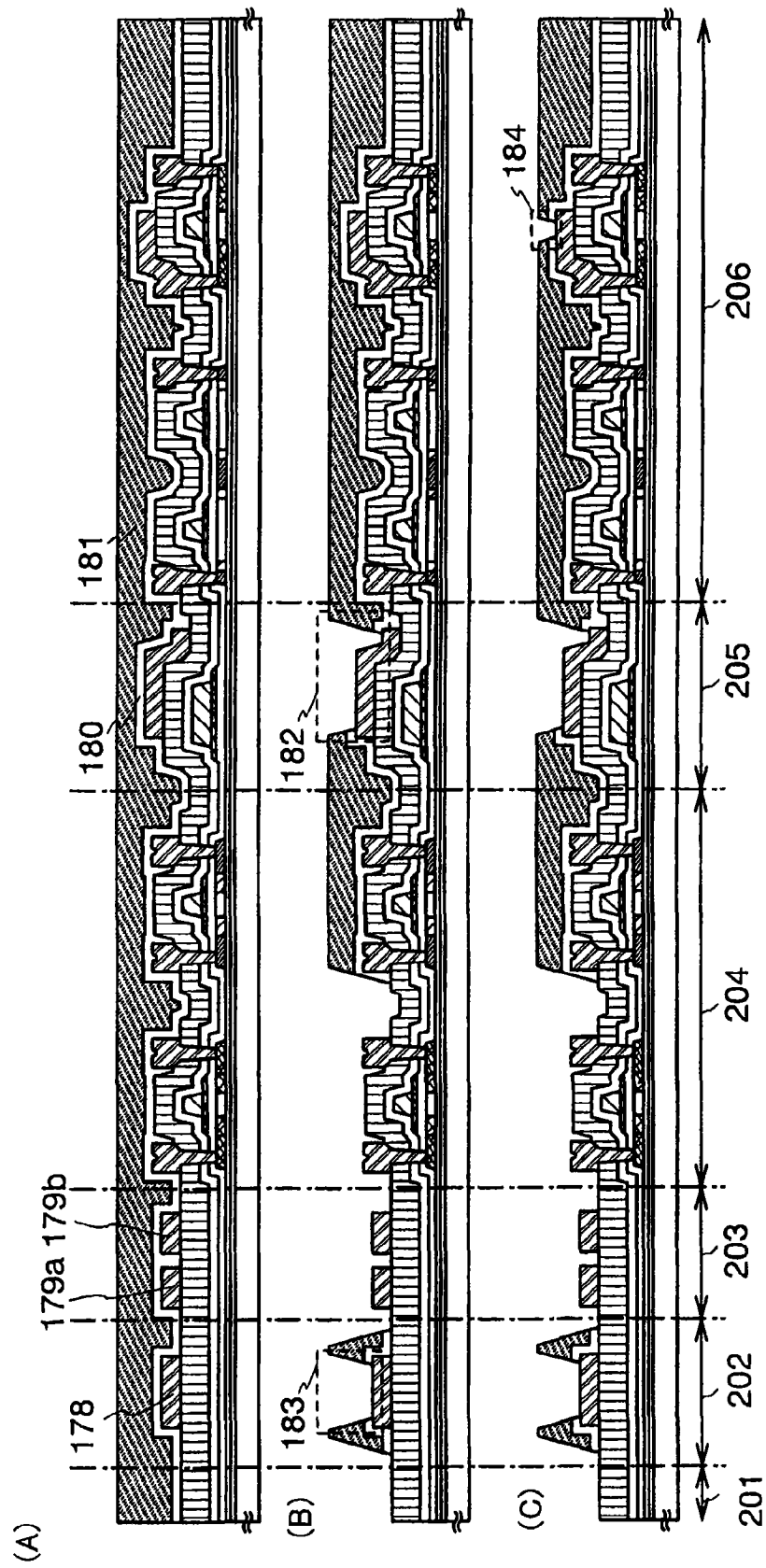


图 5

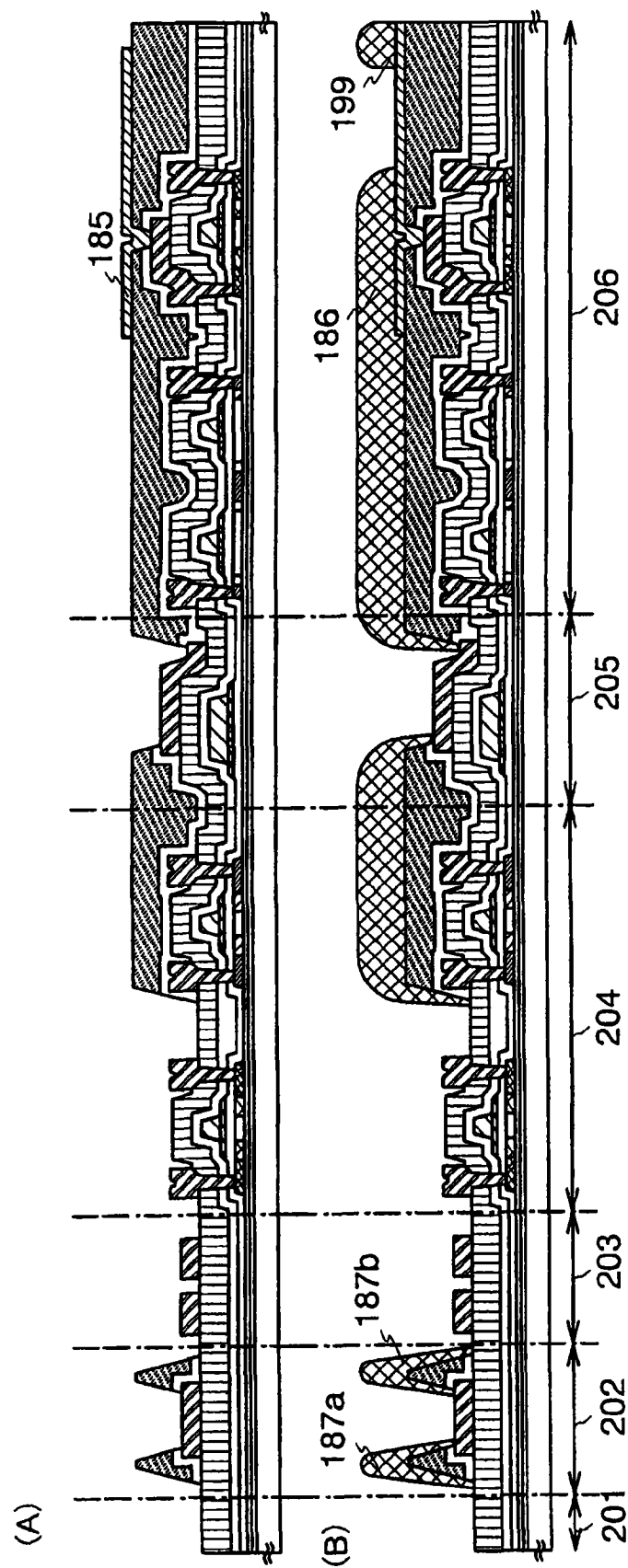


图 6

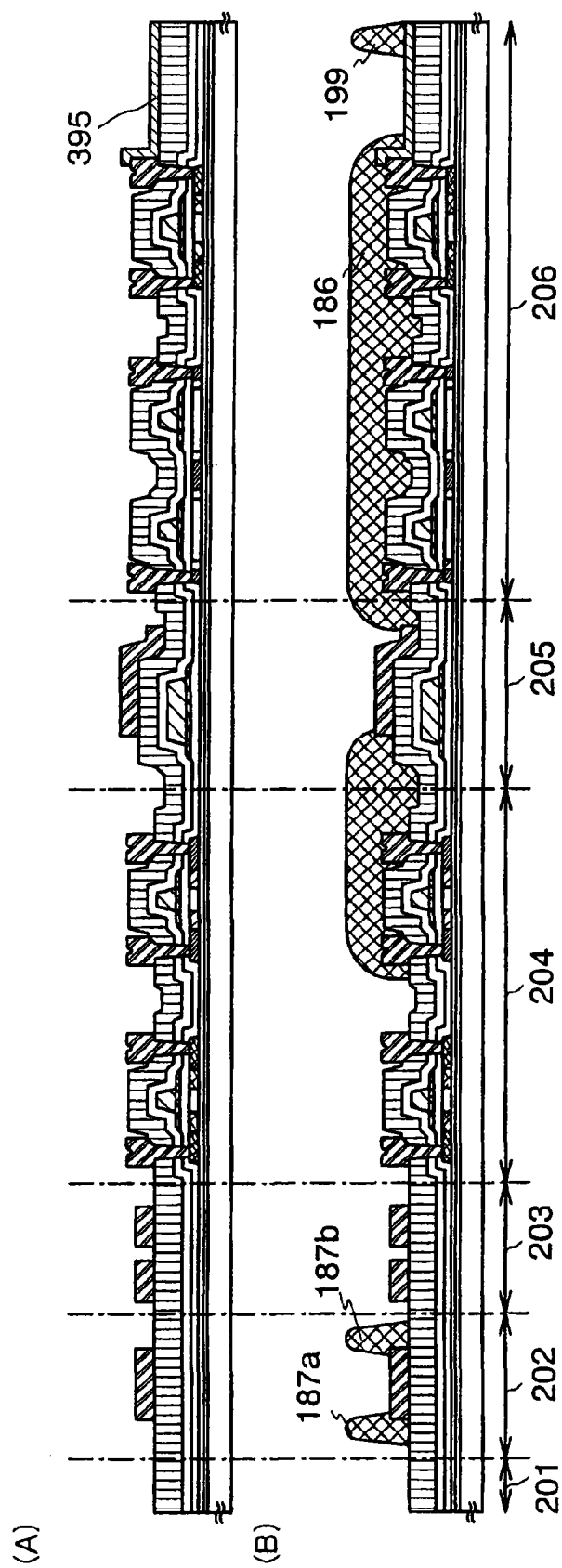


图 7

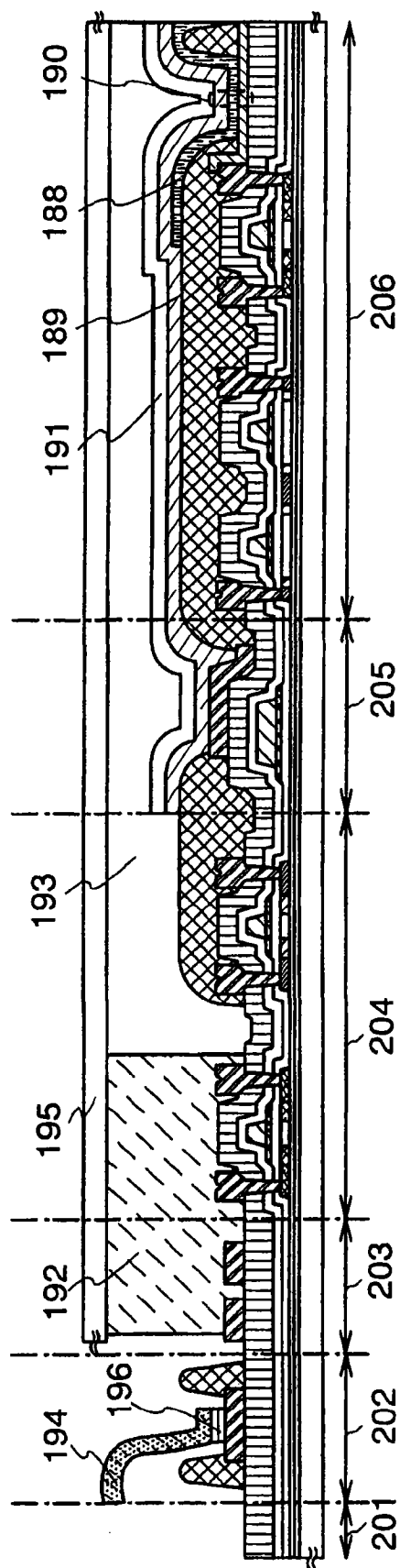


图 8

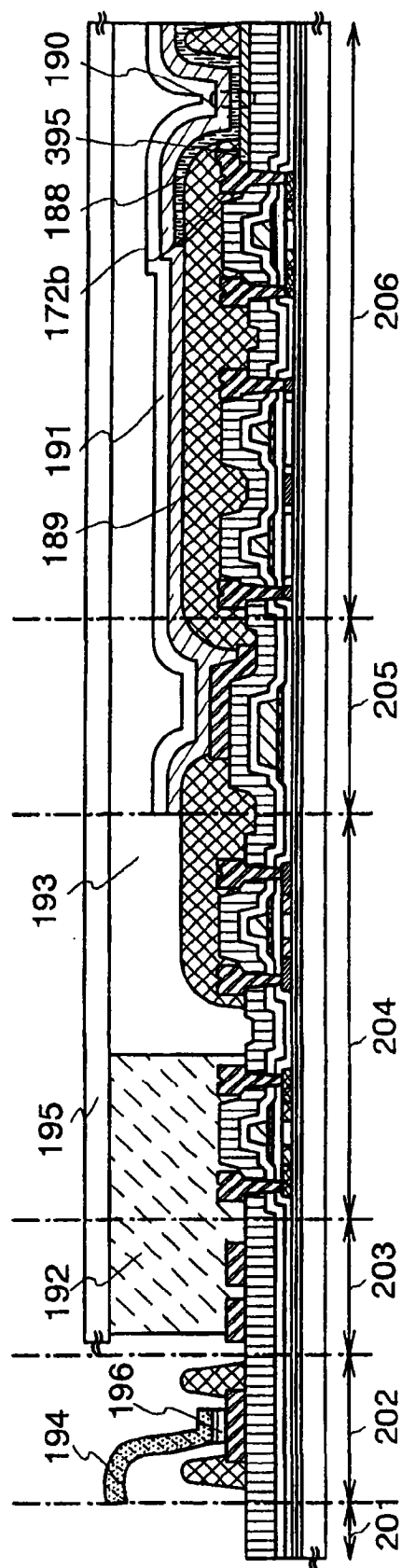


图 9

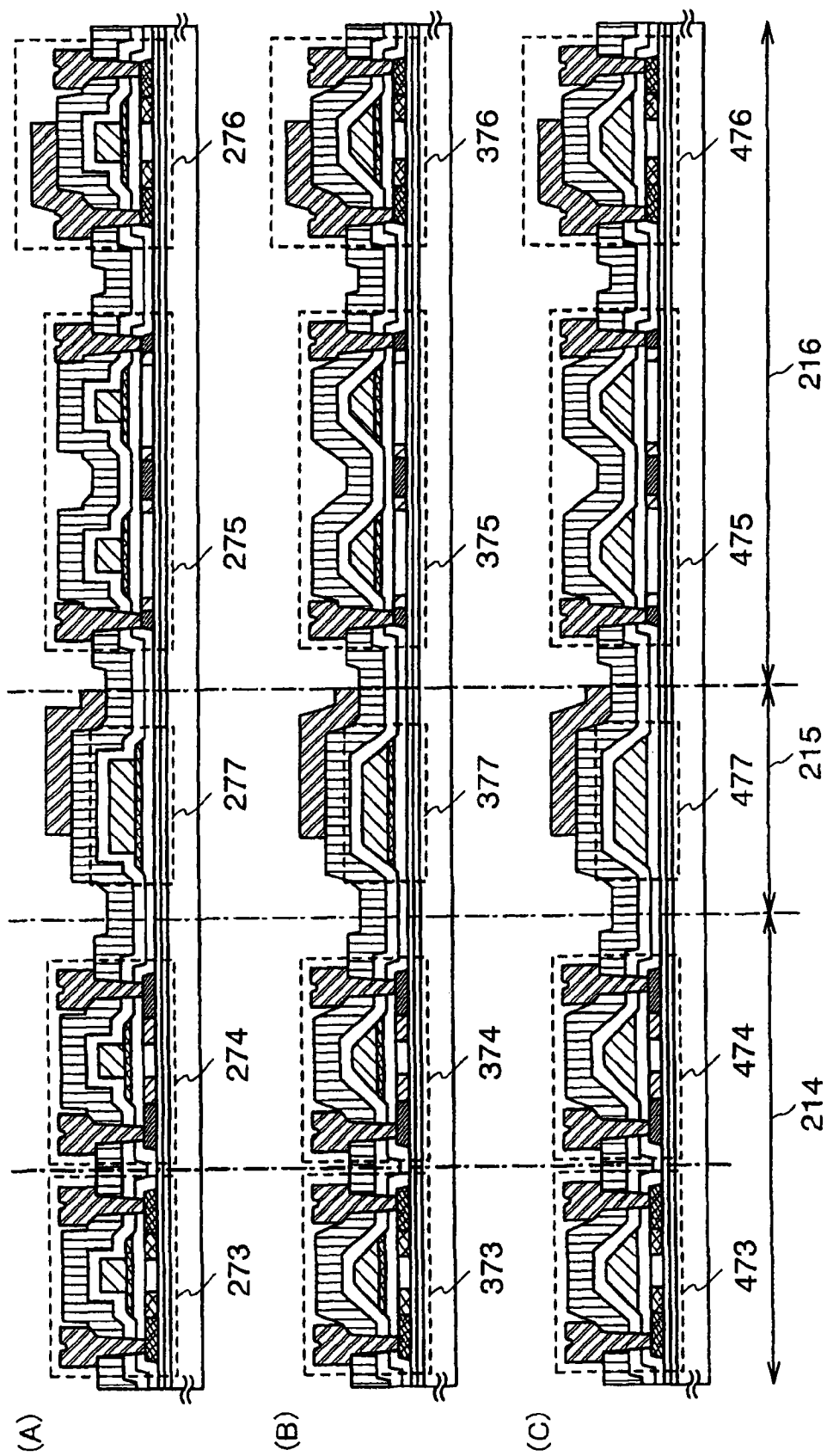


图 10

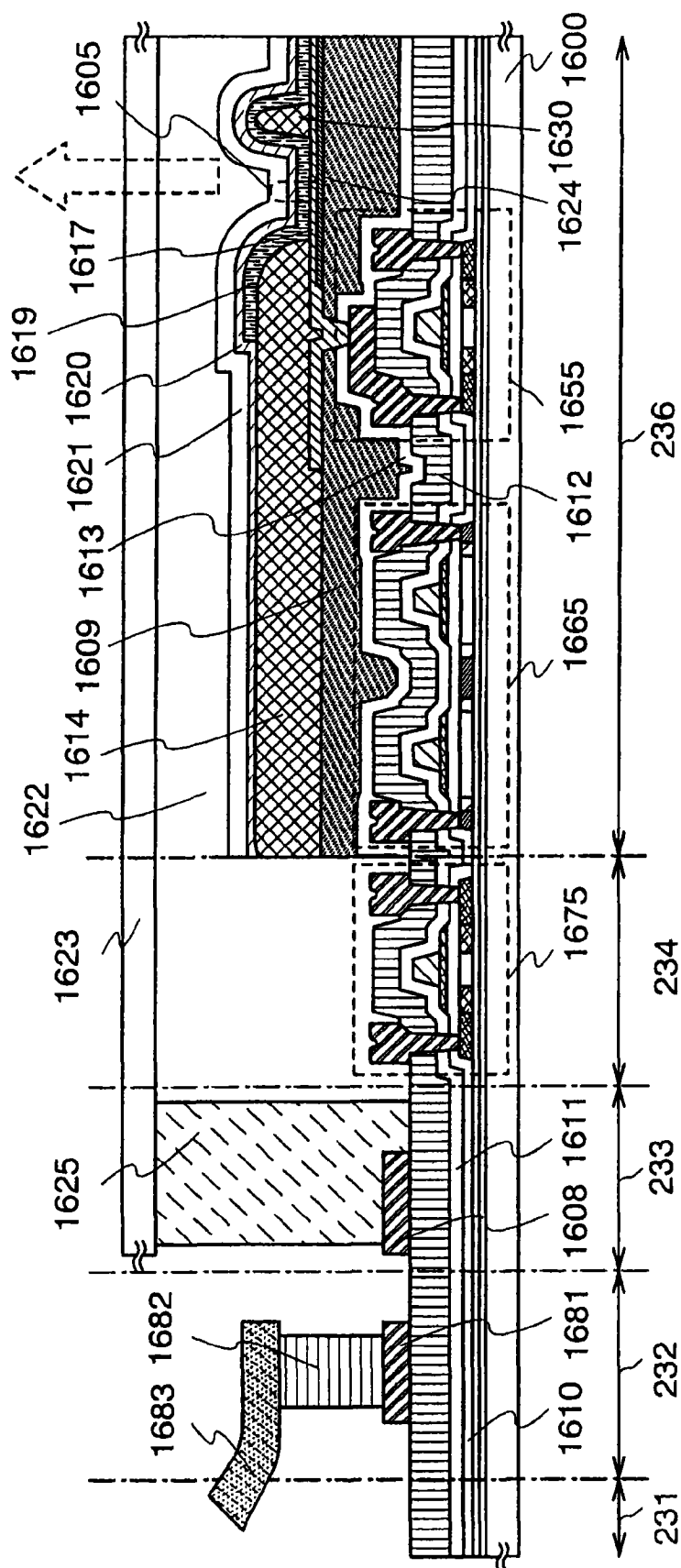


图 11

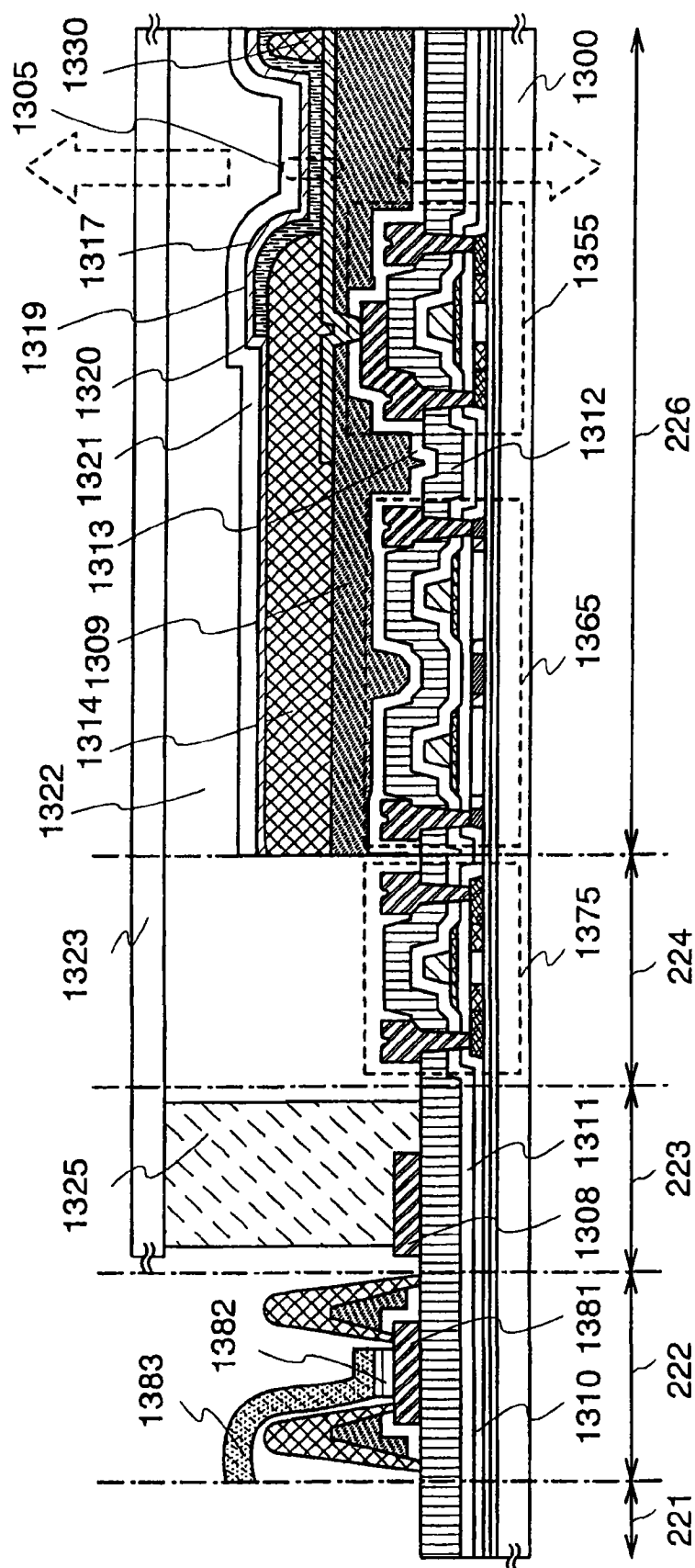


图 12

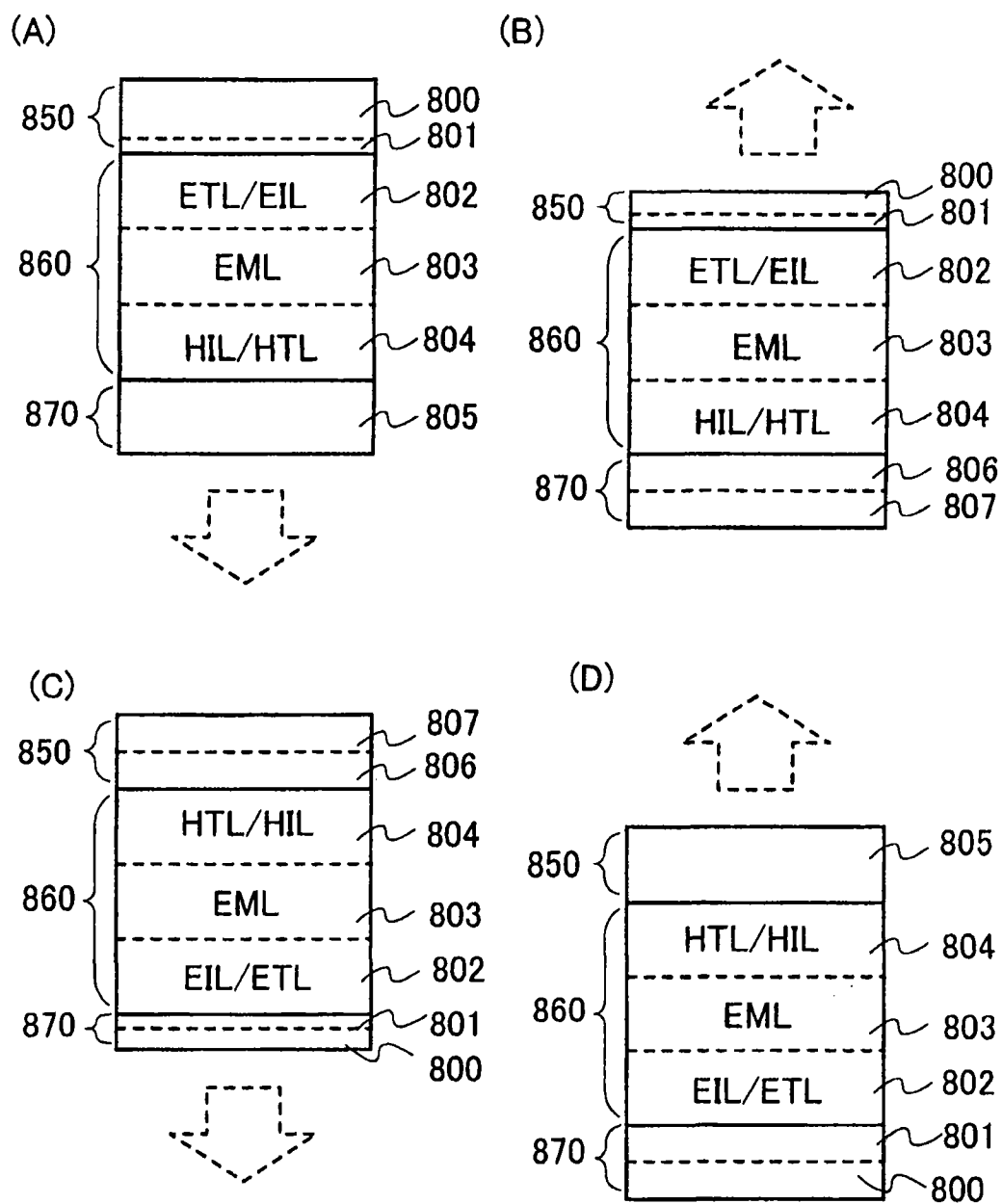


图 13

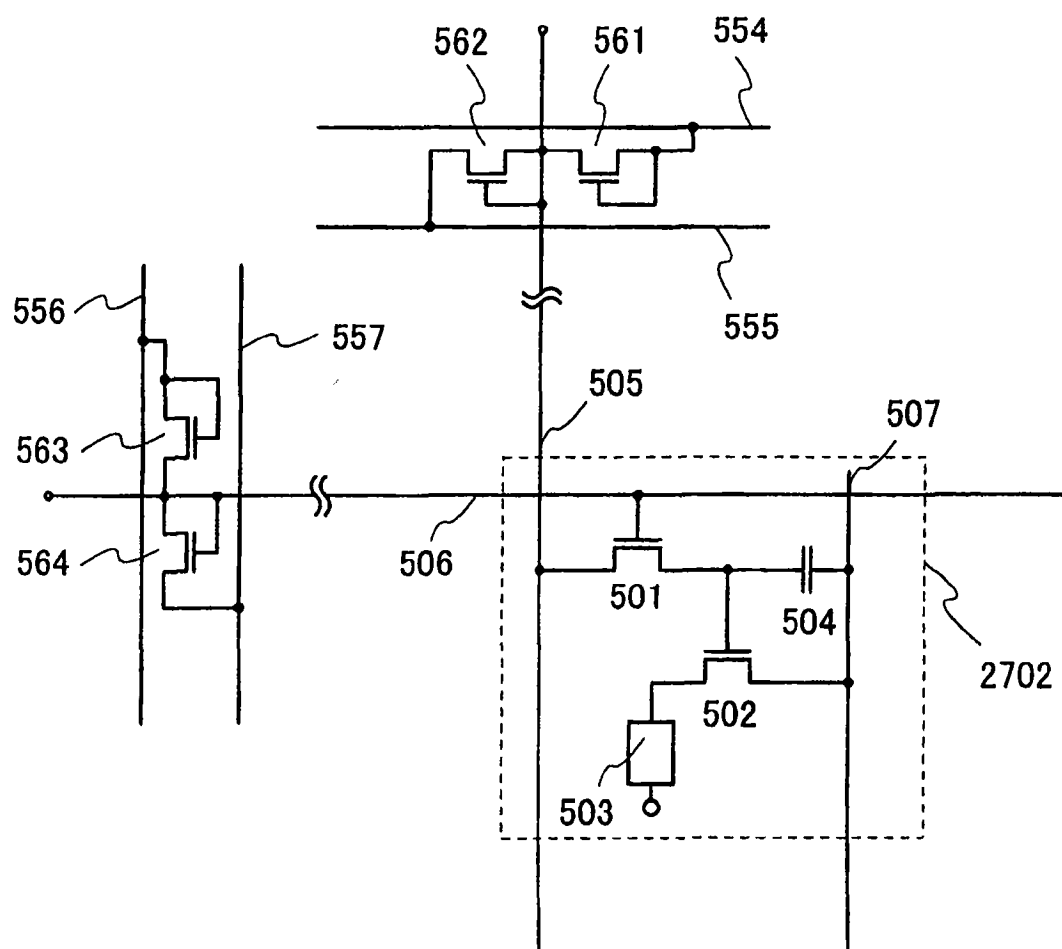


图 14

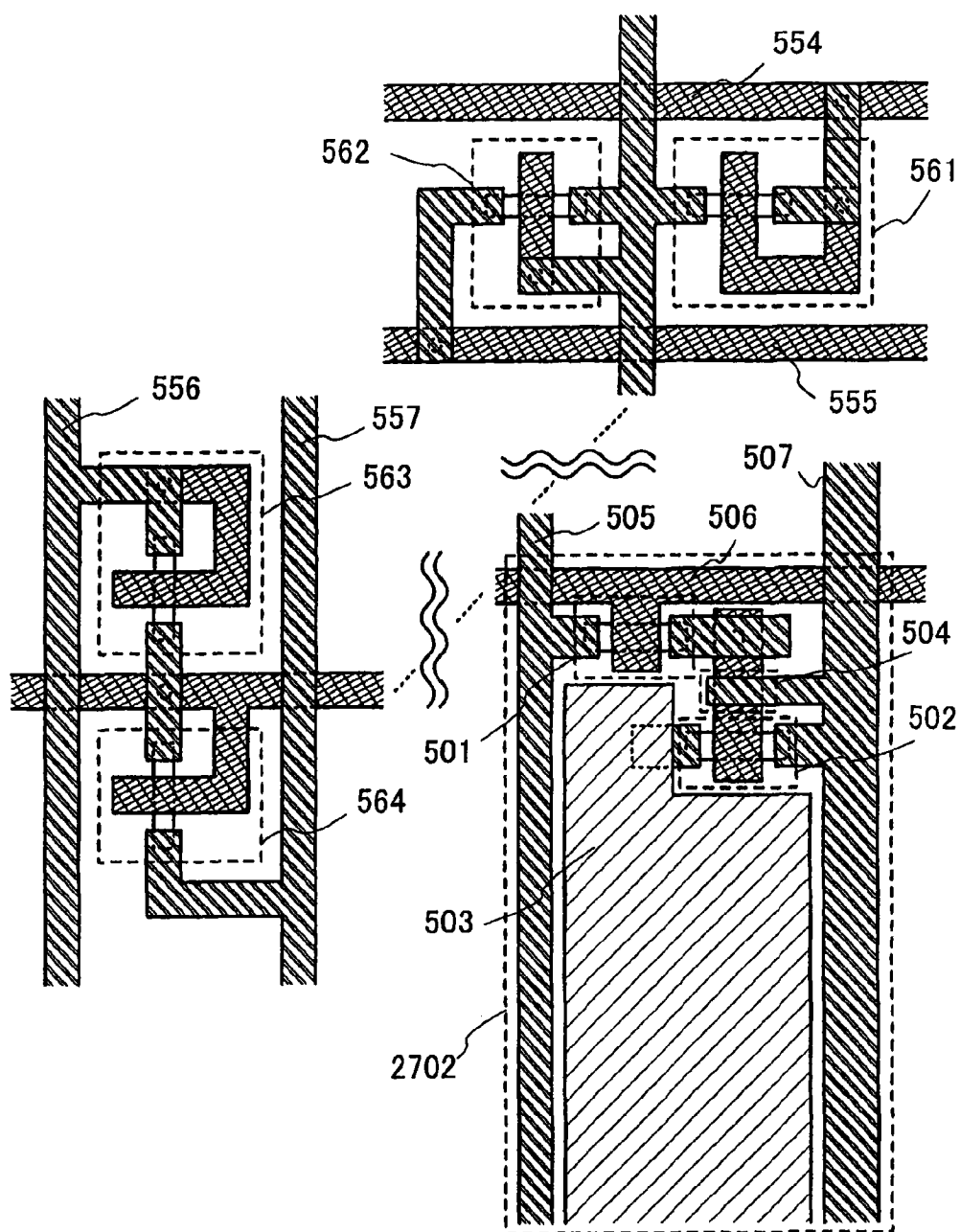


图 15

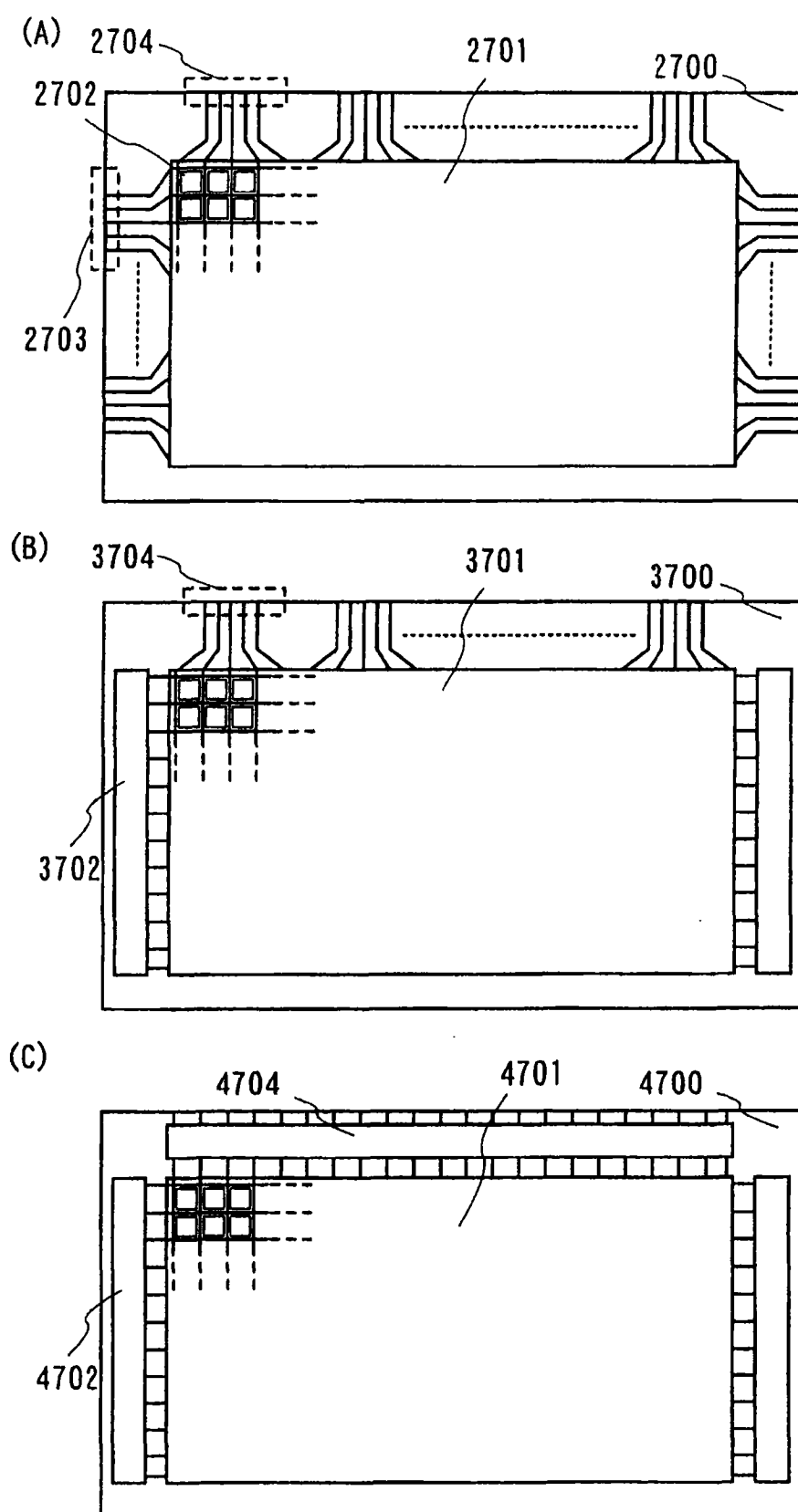
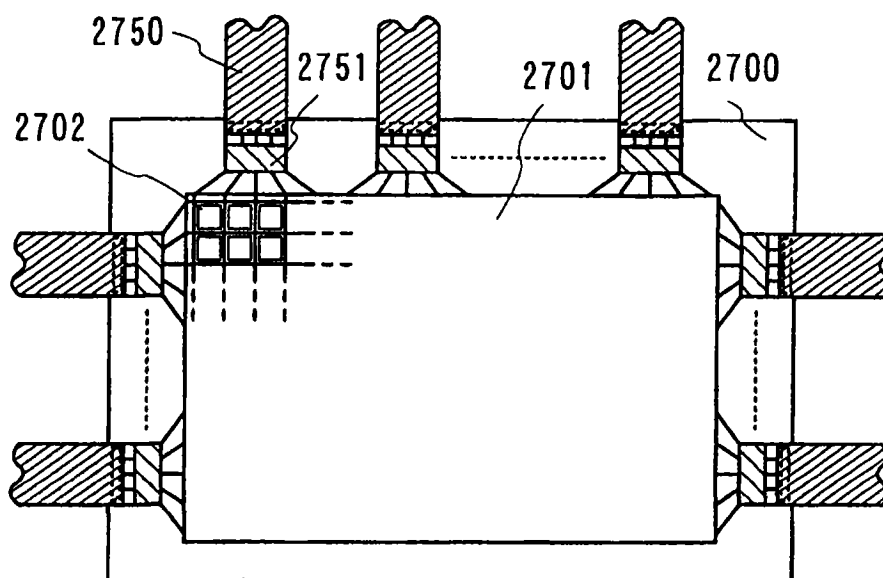


图 16

(A)



(B)

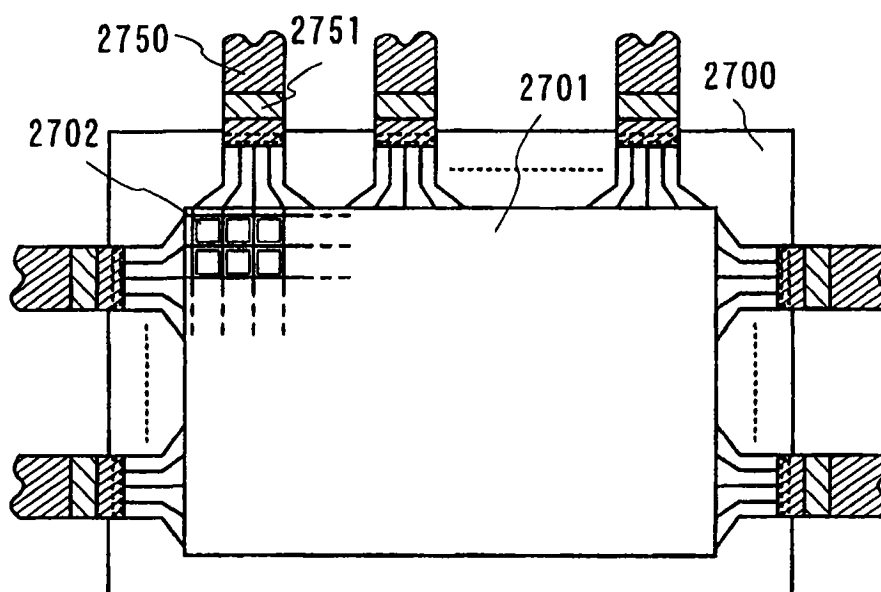


图 17

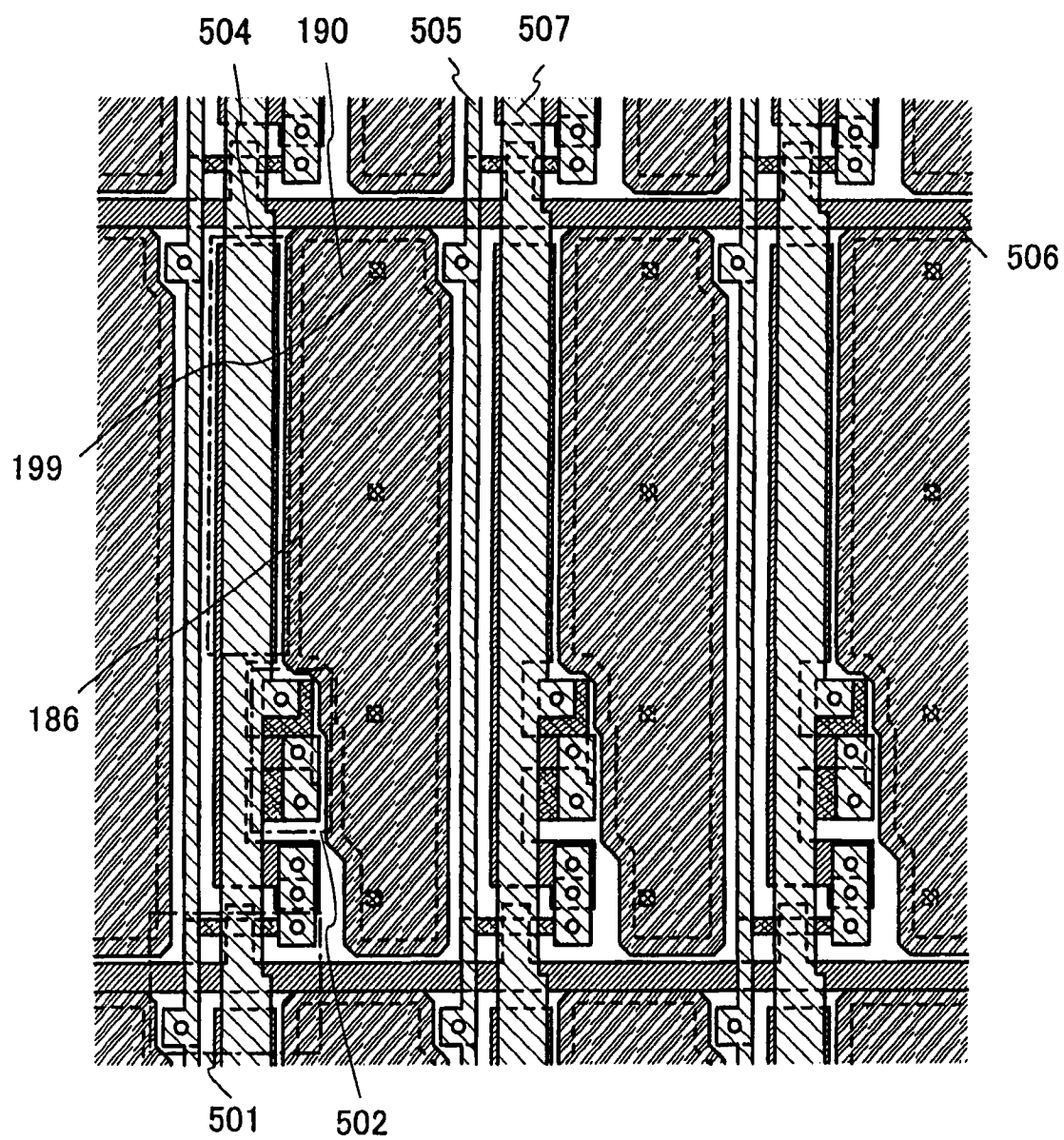


图 18

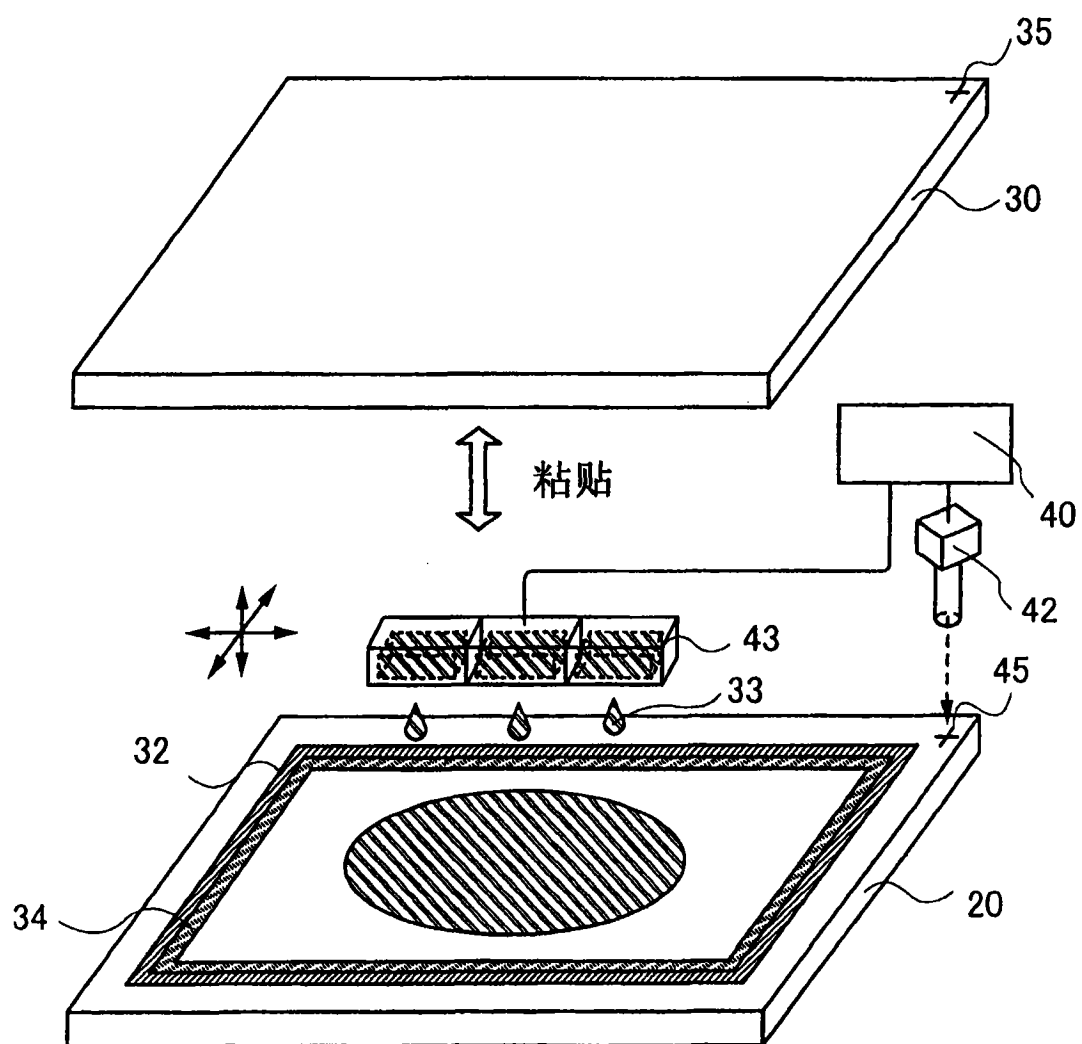


图 19

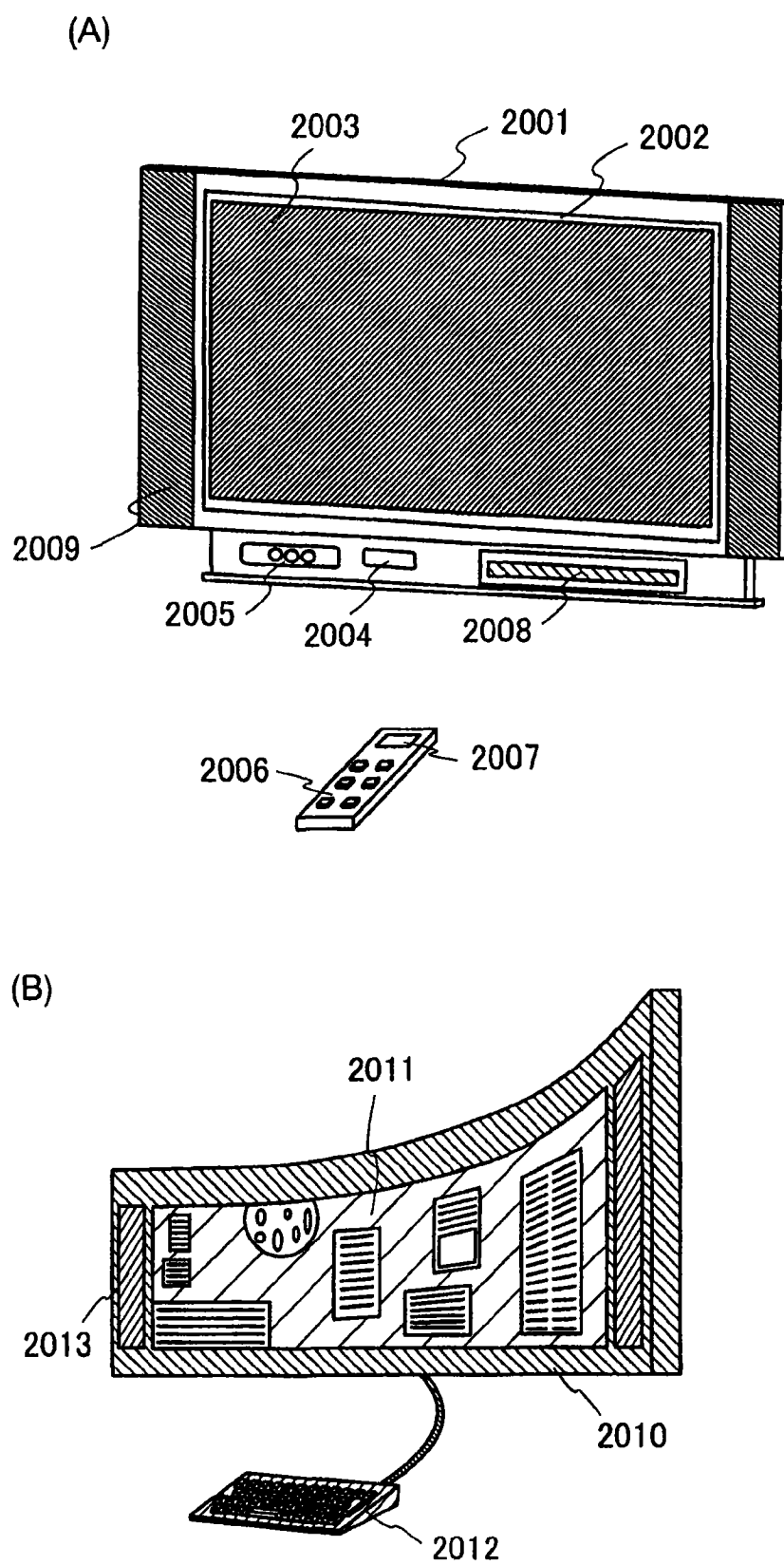


图 20

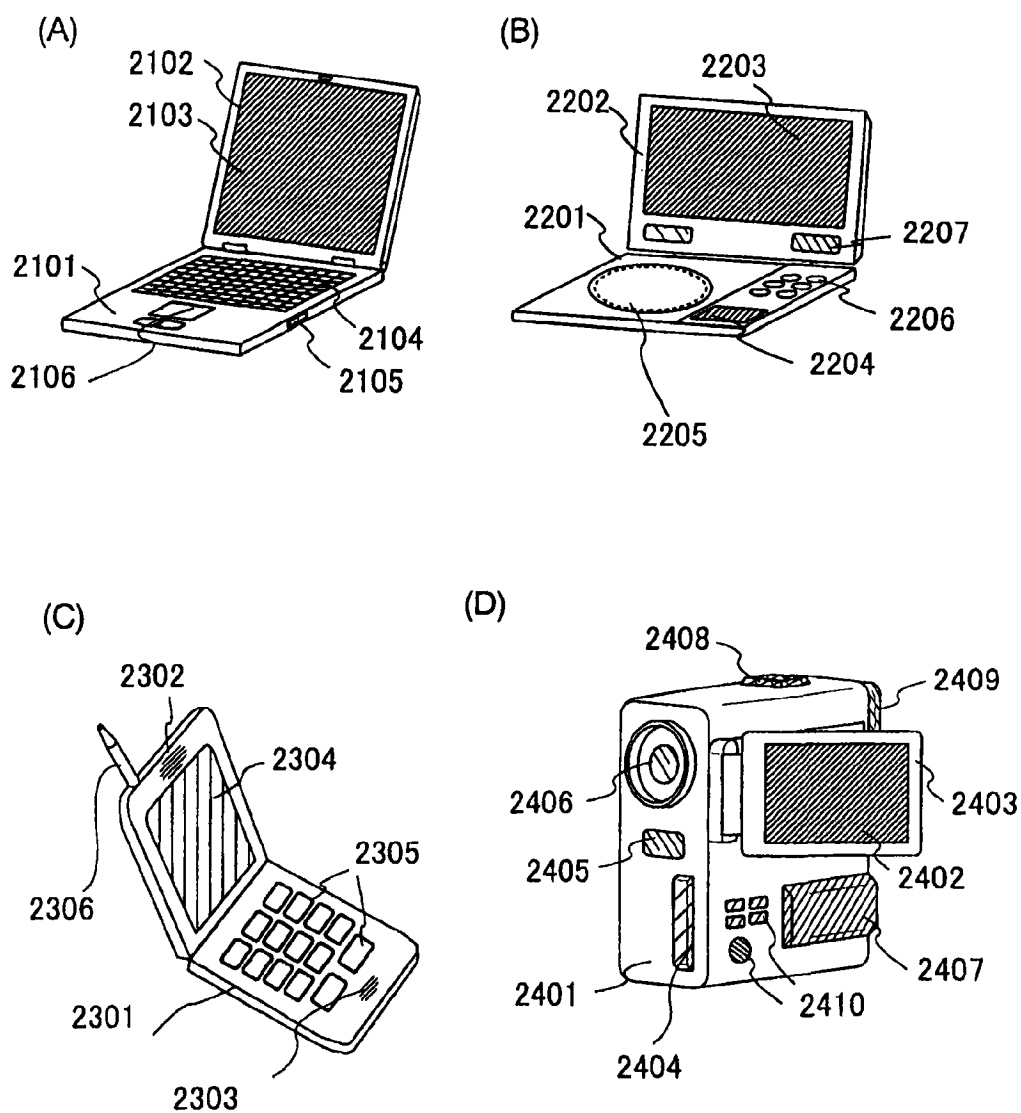


图 21

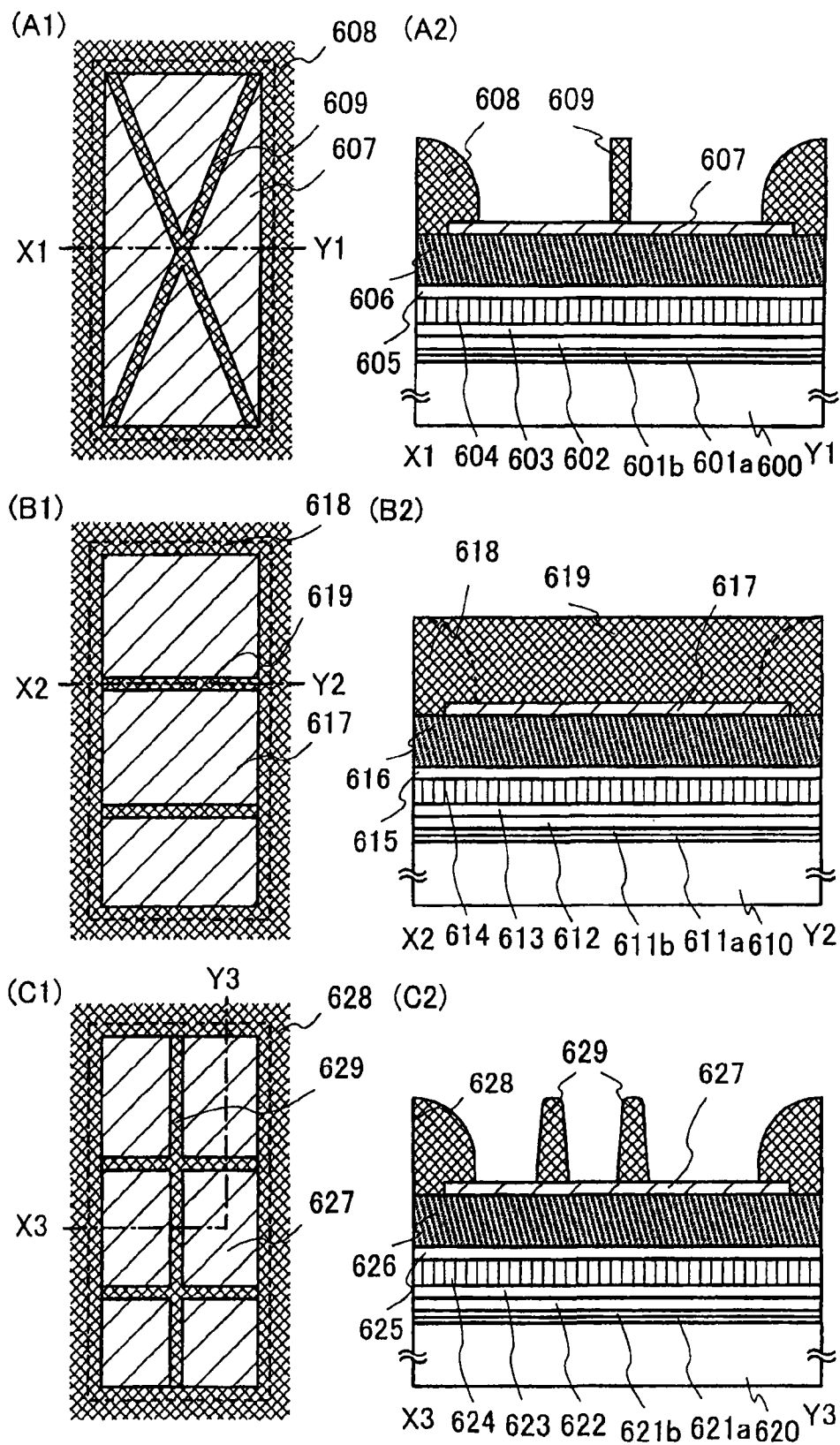


图 22

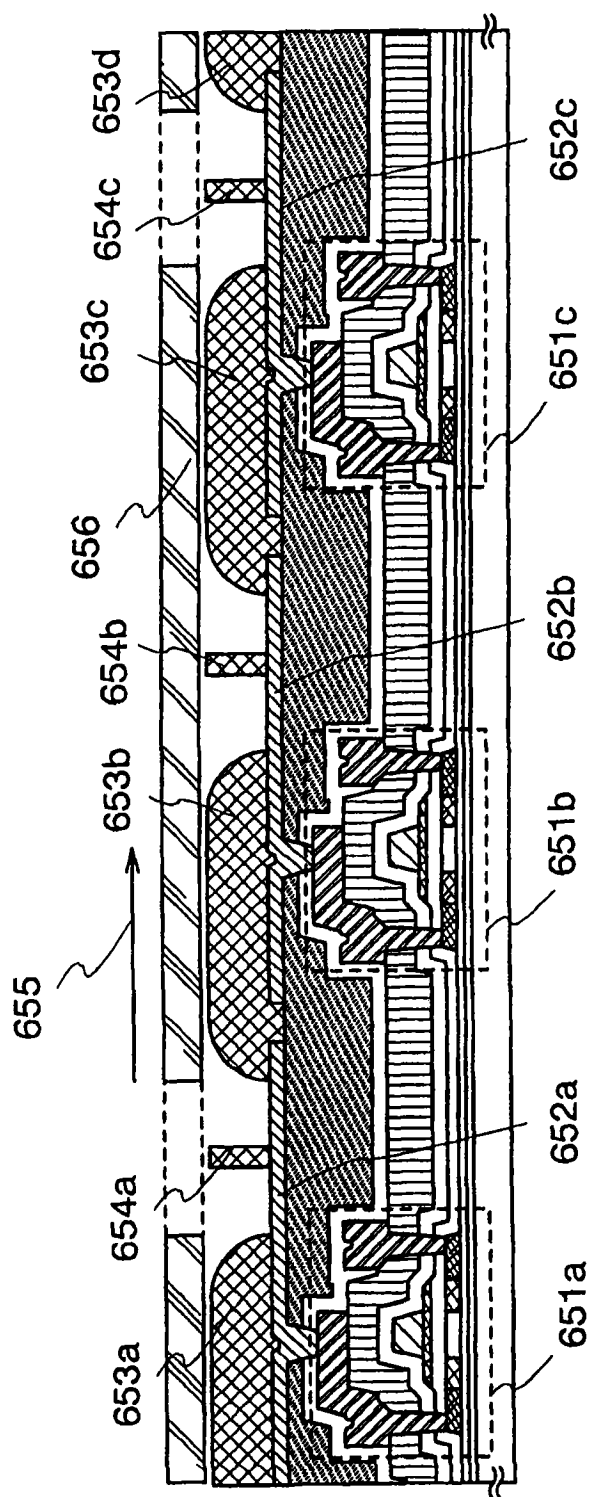


图 23

专利名称(译)	显示器件及其制造方法		
公开(公告)号	CN101673758B	公开(公告)日	2013-01-02
申请号	CN200910170467.X	申请日	2005-09-15
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	株式会社半导体能源研究所		
当前申请(专利权)人(译)	株式会社半导体能源研究所		
[标]发明人	村上智史 大谷久 山崎舜平		
发明人	村上智史 大谷久 山崎舜平		
IPC分类号	H01L27/32 H01L23/28		
CPC分类号	H01L51/56 H01L27/3244 H01L27/3297 H01L51/5237 H01L27/3295 H01L2251/5323 H01L51/0005 H01L51/525 H01L27/3248 H01L27/3262 H01L27/3272 H01L27/3274 H01L51/5012 H01L51/504 H05B33/04 H05B33/10 H05B33/22 H01L27/3225 H01L27/3246 H01L27/3276 H01L51/5203 H01L51/ /5246 H01L51/5253		
代理人(译)	林毅斌 李家麟		
优先权	2004272628 2004-09-17 JP		
其他公开文献	CN101673758A		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种以高成品率、低成本制造高度可靠的显示器件的方法。根据本发明，在像素电极上形成间隔物，以当形成场致发光层时保护像素电极层不因掩模而损伤。此外，通过用密封材料将包含具有水渗透性的有机材料的层密封在显示器件中，并且使密封材料和含有有机材料的层不连接来防止由污染比如水分引起的发光元件的劣化。由于密封材料形成在显示器件中的驱动器电路区的一部分中，因此还可以实现显示器件的帧边框窄化。

