



(12) 发明专利

(10) 授权公告号 CN 101231816 B

(45) 授权公告日 2012. 02. 01

(21) 申请号 200710160128. 4

(22) 申请日 2007. 12. 24

(30) 优先权数据

2006-346450 2006. 12. 22 JP

(73) 专利权人 三洋电机株式会社

地址 日本国大阪府守口市京阪本通 2 丁目 5 番 5 号

专利权人 三洋半导体株式会社

(72) 发明人 村田勉 小川隆司

(74) 专利代理机构 中科专利商标代理有限责任公司 11021

代理人 李香兰

(51) Int. Cl.

G09G 3/30 (2006. 01)

G09G 3/32 (2006. 01)

G09G 5/36 (2006. 01)

(56) 对比文件

JP 2004151557 A, 2004. 05. 27, 全文.

CN 1409403 A, 2003. 04. 09, 全文.

CN 1637821 A, 2005. 07. 13, 全文.

审查员 刘慧敏

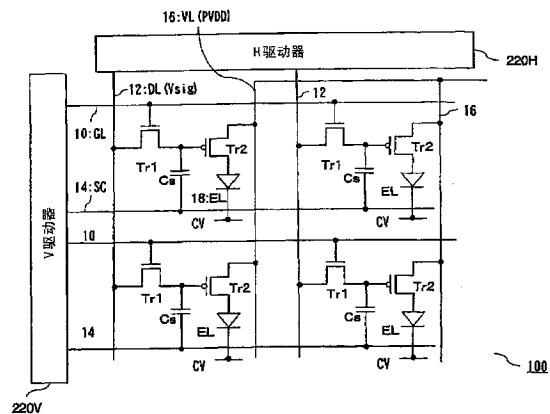
权利要求书 2 页 说明书 19 页 附图 16 页

(54) 发明名称

电致发光显示装置

(57) 摘要

本发明公开一种电致发光显示装置, 其中当进行与映像信号相对应的显示时, 对规定检查行的像素供给检查用显示信号, 使 EL 元件工作, 检测在 EL 元件中流动的电流。将电流检测数据存储在易失性的一次存储器中, 离散校正部与数据相对应地, 校正顺次地供给各像素的数据信号。当电源接通时, 离散校正部用预先退避到二次存储器中的电流检测数据进行校正。因此从接通电源后立即可以校正显示离散, 并且也可以进行实时的校正。



1. 一种电致发光显示装置,其特征在于,

具有:备有被矩阵配置的多个像素的显示部、对各像素中的显示离散的检查结果进行检测的离散检测部、以及用于校正显示离散的校正部,

所述显示部的所述多个像素中的每个,备有:电致发光元件,其为二极管结构;以及元件驱动晶体管,其连接在该电致发光元件,并用于对在该电致发光元件中流过的电流进行控制,

所述离散检测部,备有:

检查用信号发生部,其产生供给到检查行的像素的检查用信号,并且,在执行与映像信号相对应的显示时的规定定时,将该检查用信号供给到所述检查行的像素;

电流检测部,其响应于所述检查用信号,而对在所述电致发光元件中流过的电流进行检测;以及

存储器部,其对与通过所述电流检测部检测出的电流相对应的数据进行存储,

所述存储器部,备有:一次存储器,其对与从所述电流检测部供给的所述电流相对应的数据进行存储,且是易失性的;二次存储器,其用于在断开装置电源时对存储在所述一次存储器中的所述数据进行存储,且是非易失性的;以及选择器,其用于当装置电源接通时将存储在所述二次存储器中的所述数据有选择地供给到所述一次存储器;

所述校正部,根据从所述存储器部的所述一次存储器读出的所述数据,对每个像素实施针对所述映像信号的校正。

2. 根据权利要求1所述的电致发光显示装置,其特征在于,

所述校正部,根据从所述一次存储器读出的所述数据,利用与校正数据生成部所生成的所述元件驱动晶体管的特性离散量相对应的校正用数据,对每个像素实施针对所述映像信号的校正。

3. 根据权利要求1所述的电致发光显示装置,其特征在于,

与从所述电流检测部供给到所述存储器部的所述电流相对应的所述数据,是校正数据生成部基于由所述电流检测部检测出的所述电流并根据所述元件驱动晶体管的特性离散量而生成的校正用数据。

4. 根据权利要求1所述的电致发光显示装置,其特征在于,

所述检查用信号发生部,在消隐期间中,作为所述检查用信号,将所述检查用接通信号和进一步使所述电致发光元件处于非发光电平的检查用断开信号,向所述检查行的像素供给,

所述电流检测部,对施加了所述检查用接通信号时的接通电流和施加了所述检查用断开信号时的断开电流进行检测;

所述存储器部,对与检测出的所述接通电流和所述断开电流的电流差相对应的数据进行存储。

5. 根据权利要求4所述的电致发光显示装置,其特征在于,

所述消隐期间是水平消隐期间,

在规定的水平消隐期间中,顺次检测与所述检查行的像素相关的所述接通电流和所述断开电流的电流差,并顺次存储到所述存储器部。

6. 根据权利要求4所述的电致发光显示装置,其特征在于,

所述消隐期间是垂直消隐期间，

在所述垂直消隐期间中，顺次检测与所述检查行的像素相关的所述接通电流和所述断开电流的电流差，并顺次存储到所述存储器部。

7. 根据权利要求 1 所述的电致发光显示装置，其特征在于，

在所述存储器部中，通过数据退避控制部，在规定定时，使存储在所述一次存储器中的所述数据退避到所述二次存储器中。

8. 根据权利要求 1 所述的电致发光显示装置，其特征在于，

在所述电致发光元件中流过的电流是阴极电流。

9. 一种电致发光显示面板的驱动装置，其特征在于，

备有：

离散检测部，其对显示部中的电致发光显示面板，检测各像素中的显示离散的检查结果，所述显示部中的被矩阵配置的多个像素中的每个，具有二极管构造电致发光元件，以及与该电致发光元件相连接，用于对在该电致发光元件中流过的电流进行控制的元件驱动晶体管；以及

校正部，其用于校正显示离散，

所述离散检测部，备有：

检查用信号发生部，其产生供给到检查行的像素的检查用信号，并且，在执行与映像信号相对应的显示时的规定定时，将该检查用信号供给到所述检查行的像素；

电流检测部，其根据所述检查用信号，检测在所述电致发光元件中流过的电流；

一次存储器，其对与从所述电流检测部供给的所述电流相对应的数据进行存储，且为易失性的；以及

选择器，其用于将从非易失性的二次存储器读出的数据有选择地供给到所述一次存储器，其中，所述二次存储器在装置电源断开时对存储在所述一次存储器中的所述数据进行存储，

所述校正部，根据从所述存储器部的所述一次存储器读出的所述数据，对每个像素实施针对所述映像信号的校正。

10. 根据权利要求 9 所述的电致发光显示面板的驱动装置，其特征在于，

在所述电致发光元件中流过的电流，是阴极电流。

电致发光显示装置

技术领域

[0001] 本发明涉及在各像素中具有电致发光元件的显示装置,特别是涉及对其显示离散的校正。

背景技术

[0002] 现在正在研究开发在各像素的显示元件中采用作为自发光元件的电致发光元件(以下称为 EL 元件)的显示装置,期待作为下一代的平面显示装置。

[0003] 这种 EL 显示装置,在生成在玻璃和塑料等的基板上形成 EL 元件和用于对每个像素驱动该 EL 元件的薄膜晶体管(TFT)等的 EL 面板后,经过几次检查作为制品出厂。

[0004] 在各像素中备有 TFT 的现在的有源矩阵型 EL 显示装置中,发生由该 TFT 引起的显示不均匀性,特别是由 TFT 的阈值 V_{th} 的离散引起的 EL 元件的亮度离散,成为成品率下降的重大的主要原因。提高这种制品的成品率是非常重要的,要求通过元件设计、材料、制造方法等的改良减少显示缺陷和显示不均匀性(显示离散),并且在特开 2005-316408 号专利公报(以下,专利文献 1)等中,试图当发生显示不均匀性等时通过对它进行校正而成为品质优良的面板。

[0005] 在专利文献 1 中,使 EL 面板发光而测定它的亮度离散,并对供给到像素的数据信号(映像信号)进行校正。另外,作为其它方法,提出了在各像素中装入如下那样的电路的方案:所述电路对控制在 EL 元件中流动的电流的元件驱动晶体管的 V_{th} 的离散进行校正。

[0006] 如专利文献 1 那样地使 EL 面板发光,用摄像机对它进行摄像测定亮度离散的方法,在出厂后就不能够实施,要进行与面板的随时间变化等相对应的校正是不可能。另外,若通过使 EL 面板高精细化增大像素数,则为了对每个像素测定它的亮度离散,测定和校正的对象很多,需要摄像机的高图像分辨率化,并需要扩大校正信息的存储器部的容量等。

[0007] 另外,即便对于像素中不装入 V_{th} 补偿用的电路元件的情形,想要校正由 TFT 的 V_{th} 的离散引起的显示不均的要求是非常强烈的,特别是,希望经常实施这种的校正。

[0008] 发明内容

[0009] 本发明的目的是,能够在装置出厂后,实时地正确并高效率地测定 EL 显示装置的显示离散,从而校正它的显示离散。

[0010] 本发明的电致发光显示装置,具有:备有被矩阵配置的多个像素的显示部、对各像素中的显示离散的检查结果进行检测的离散检测部、以及用于校正显示离散的校正部,所述显示部的所述多个像素中的每个,备有:电致发光元件,其为二极管结构;以及元件驱动晶体管,其连接在该电致发光元件,并用于对在该电致发光元件中流过的电流进行控制,所述离散检测部,备有:检查用信号发生部,其产生供给到检查行的像素的检查用信号,并且,在执行与映像信号相对应的显示时的规定定时,将该检查用信号供给到所述检查行的像素;电流检测部,其响应于所述检查用信号,而对在所述电致发光元件中流过的电流进行检测;以及存储器部,其对与通过所述电流检测部检测出的电流相对应的数据进行存储,所述存储器部,备有:一次存储器,其对与从所述电流检测部供给的所述电流相对应的数据进行

存储,且是易失性的;二次存储器,其用于在断开装置电源时对存储在所述一次存储器中的所述数据进行存储,且是非易失性的;以及选择器,其用于当装置电源接通时将存储在所述二次存储器中的所述数据有选择地供给到所述一次存储器;所述校正部,根据从所述存储器部的所述一次存储器读出的所述数据,对每个像素实施针对所述映像信号的校正。

[0011] 在本发明的其他方式中,在所述的电致发光显示装置中,所述校正部,根据从所述一次存储器读出的所述数据,利用与校正数据生成部所生成的所述元件驱动晶体管的特性离散量相对应的校正用数据,对每个像素实施针对所述映像信号的校正。

[0012] 在本发明的其他方式中,在所述的电致发光显示装置中,与从所述电流检测部供给到所述存储器部的所述电流相对应的所述数据,是校正数据

[0013] 生成部基于由所述电流检测部检测出的所述电流并根据所述元件驱动晶体管的特性离散量而生成的校正用数据。

[0014] 在本发明的其他方式中,在所述的电致发光显示装置中,所述检查用信号发生部,在所述消隐期间中,作为所述检查用信号,将所述检查用接通信号和进一步使所述电致发光元件处于非发光电平的检查用断开信号,向所述检查行的像素供给,所述电流检测放大器,对施加了所述检查用接通信号时的接通电流和施加了所述检查用断开信号时的断开电流进行检测;所述存储器部,对与检测出的所述接通电流和所述断开电流的电流差相对应的数据进行存储。

[0015] 在本发明的其他方式中,在所述的电致发光显示装置中,在所述存储器部中,通过数据退避控制部,在规定定时,使存储在所述一次存储器中的所述数据退避到所述二次存储器中。

[0016] 在本发明的其他方式中,在所述的电致发光显示装置中,所述消隐期间是水平消隐期间,在规定的水平消隐期间中,顺次检测与所述检查行的像素相关的所述接通阴极电流和所述断开阴极电流的电流差,并顺次存储到所述存储器部。

[0017] 在本发明的其他方式中,在所述的电致发光显示装置中,所述消隐期间是垂直消隐期间,在所述垂直消隐期间中,顺次检测与所述检查行的像素相关的所述接通电流和所述断开电流的电流差,并顺次存储到所述存储器部。

[0018] 在本发明的其他方式中,提供一种电致发光显示面板的驱动装置,备有:离散检测部,其对显示部中的电致发光显示面板,检测各像素中的显示离散的检查结果,所述显示部中的被矩阵配置的多个像素中的每个,具有二极管构造电致发光元件,以及与该电致发光元件相连接,用于对在该电致发光元件中流过的电流进行控制的元件驱动晶体管;以及校正部,其用于校正显示离散,所述离散检测部,备有:检查用信号发生部,其产生供给到检查行的像素的检查用信号,并且,在执行与映像信号相对应的显示时的规定定时,将该检查用信号供给到所述检查行的像素;电流检测部,其根据所述检查用信号,检测在所述电致发光元件中流过的电流;一次存储器,其对与从所述电流检测部供给的所述电流相对应的数据进行存储,且为易失性的;以及选择器,其用于将从非易失性的二次存储器读出的数据有选择地供给到所述一次存储器,其中,所述二次存储器在装置电源断开时对存储在所述一次存储器中的所述数据进行存储,所述校正部,根据从所述存储器部的所述一次存储器读出的所述数据,对每个像素实施针对所述映像信号的校正。

[0019] 在本发明的其他方式中,在所述的电致发光显示装置中,在所述电致发光元件中

流过的电流,是阴极电流。

[0020] 在本发明中,在与映像信号相应地进行显示时的规定定时将检查用信号供给检查行的像素,检测这时在 EL 元件中流动的电流,例如阴极电流和阳极电流,将检测出的电流检测数据存储在存储器部中,校正部根据从存储器部读出的数据实施校正。在该存储器部中,采用易失性的一次存储器和非易失性的二次存储器,在每个规定定时使存储在一次存储器中的电流检测数据退避到二次存储器中。因此当显示装置电源断开时消去一次存储器的存储数据,但是当显示装置电源接通时能够用存储在二次存储器中的电流检测数据进行校正。所以,通过从接通电源后立即对各像素中的离散进行校正,能够实施高品质的显示。

[0021] 例如,如果在映像信号的水平消隐期间和垂直消隐期间实施所述电流的检测,则能够一边进行通常显示一边检测各像素的离散并进行校正。另外,即便在接通电源后,由于为了汇集(揃う)关于测定的全部像素的电流检测数据而需要时间,也可以用预先退避到二次存储器中的电流检测数据进行校正,直到得到新的数据为止,所以能够防止观察到在电源接通时由像素的特性离散引起的显示不均匀性。

[0022] 另外,因为经常地实施电流检测和数据校正,所以在显示装置出厂后,即便发生后来发生的显示离散(显示不均匀性),也能够实时地校正它。

[0023] 另外,因为测定对象不是发光亮度,而是在 EL 元件中流动的电流所以可以用简易的构成进行测定。进一步,如果接通断开 EL 元件而测定这时的接通断开电流值,则能够将断开电流作为基准正确地知道接通电流,使正确地进行高速测定和校正处理变得容易。

附图说明

[0024] 图 1 是说明与本发明的实施方式有关的 EL 显示装置的概略电路构成的一个例子的等效电路图;

[0025] 图 2(a) ~ (b) 是说明与本发明的实施方式有关的元件驱动晶体管的特性离散测定原理的图。

[0026] 图 3 是表示备有与本发明的实施方式有关的显示离散校正功能的 EL 显示装置的构成例的图。

[0027] 图 4 是表示图 3 的驱动部的更具体的构成的一部分的图。

[0028] 图 5 是说明元件驱动 Tr2 的动作阈值的偏离和该偏离的校正方法的图

[0029] 图 6 是说明求得与动作阈值的偏离相应的校正数据的方法的图。

[0030] 图 7 是说明对与本发明的实施方式有关的面板的检查方法的图。

[0031] 图 8 是说明与本发明的实施方式有关的驱动方式 1 的时序图。

[0032] 图 9 是说明与本发明的实施方式有关的驱动方式 2 的时序图。

[0033] 图 10 是说明实施与本发明的实施方式有关的驱动方式 3 的面板的概略构成的图。

[0034] 图 11 是说明与本发明的实施方式有关的驱动方式 3 的时序图。

[0035] 图 12 是说明与本发明的实施方式所涉及的 EL 显示装置的概略电路构成的图 1 不同的例子的概略电路图。

[0036] 图 13 是表示与本发明的实施方式有关的检查用控制信号的发生电路例的图。

[0037] 图 14 是说明图 13 的电路构成的动作的时序图。

[0038] 图 15 是表示与本发明的实施方式有关的检查用控制信号发生电路的具体例的

图。

[0039] 图 16 是表示与本发明的实施方式有关的电流检测放大器的例子的图。

[0040] 图 17 是说明图 3 的驱动部与图 4 不同的构成的图。

具体实施方式

[0041] 下面,我们用附图说明本发明的最佳实施方式。

[0042] [检测原理]

[0043] 在本实施方式中,显示装置,具体地说是有机 EL 显示装置,在 EL 面板 100 上形成备有多个像素的显示部。图 1 是表示与本实施方式有关的有机 EL 显示装置的等效电路的一个例子的图。在 EL 面板 100 的显示部中,矩阵状地配置多个像素,在矩阵的水平(H)扫描方向(行方向),形成顺次输出选择信号的选择线(栅极线 GL)10,在垂直(V)扫描方向(列方向),在输出数据信号(Vsig)的数据线 12(DL)和作为被驱动元件的有机 EL 元件(以下,简单地称为“EL 元件”)18 中,形成用于供给驱动电源 PVDD 的电源线 16(VL)。

[0044] 将各像素设置在大致由这些线区划出的区域中,各像素备有 EL 元件 18 作为被驱动元件。另外,设置着由 n 沟道的 TFT 构成的选择晶体管 Tr1(以下,称为“选择 Tr1”)、保持电容 Cs、由 p 沟道的 TFT 构成的元件驱动晶体管 Tr2(以下,称为“元件驱动 Tr2”)。

[0045] 关于选择 Tr1,其漏极与将数据电压(Vsig)供给到在垂直扫描方向并列的各像素的数据线 12 相连接,栅极与用于选择在 1 条水平扫描线上并列的像素的栅极线 10 连接,其源极与元件驱动 Tr2 的栅极连接。

[0046] 另外,元件驱动 Tr2 的源极与电源线 16 连接,漏极与 EL 元件 18 的阳极连接。与各像素共同地形成 EL 元件的阴极并与阴极电源 CV 连接。

[0047] EL 元件 18 具有二极管构造,在下部电极和上部电极之间备有发光元件层。发光元件层例如备有至少包含有机发光材料的发光层,根据用于发光元件层的材料特性等,能够采用单层构造和 2 层、3 层或 4 层以上的多层构造。在本实施方式中,下部电极对于每个像素被图案化为各个形状并作为上述阳极起作用,并与元件驱动 Tr2 连接。另外,上部电极在多个像素中是共同的,并作为阴极起作用。

[0048] 在对每个像素备有上述那样的电路构成的有机 EL 显示装置中,当元件驱动 Tr2 的动作阈值 V_{th} 发生离散时,即便将同一数据信号供给各像素,也不能够从驱动电源 PVDD 将同一电流供给 EL 元件,这成为亮度离散的(显示离散)的原因。

[0049] 图 2 表示当元件驱动 Tr2 的特性发生离散(电流供给特性的离散,例如,动作阈值 V_{th} 的离散)时的像素的等效电路、元件驱动 Tr2 和 EL 元件的 V_{ds} - I_{ds} 特性。当元件驱动 Tr2 的动作阈值 V_{th} 发生离散时,在电路中,如图 2(b) 所示,能够看作在元件驱动 Tr2 的漏极侧连接着比正常大的电阻或比正常小的电阻。因此,关于在 EL 元件中流动的电流(在本实施方式中,为阴极电流 I_{cv})特性,虽然与正常像素没有区别,但是实际上在 EL 元件中流动的电流与元件驱动 Tr2 的特性离散相应地发生变化。

[0050] 当施加到元件驱动 Tr2 上的电压满足 $V_{gs}-V_{th} < V_{ds}$ 时,元件驱动 Tr2 在饱和区域中动作。在元件驱动 Tr2 的动作阈值 V_{th} 比正常像素高的像素中,如图 2(a) 所示,该晶体管的漏极源极间电流 I_{ds} 比正常的晶体管小,供给 EL 元件的电流量,即,在 EL 元件中的

流动的电流比正常像素小 (ΔI 大), 结果, 该像素的发光亮度比正常像素的发光亮度低, 发生显示离散。

[0051] 相反地, 在元件驱动 Tr2 的动作阈值 V_{th} 比正常像素低的像素中, 该晶体管的漏极源极间电流 I_{ds} 比正常的晶体管大, 在 EL 元件中的流动的电流比正常像素多, 发光亮度增高。

[0052] 此外, 当施加到元件驱动 Tr2 上的电压满足 $V_{gs}-V_{th} > V_{ds}$ 时, 该元件驱动 Tr2 在线性区域中动作, 在该线性区域中, 因为在阈值 V_{th} 高的元件驱动 Tr2 和阈值 V_{th} 低的元件驱动 Tr2 中, $V_{ds}-I_{ds}$ 特性的差别小, 所以供给 EL 元件的电流量之差 (ΔI) 也小。因此, EL 元件, 与有无元件驱动 Tr2 的特性离散无关, 表显出大致同样的发光亮度, 在线性区域中难以检测出由特性离散引起的显示离散, 但是, 如上述那样, 通过使元件驱动 Tr2 在饱和区域中动作, 能够检测出由该元件驱动 Tr2 的特性离散引起的显示离散。

[0053] 另外, 通过根据检测出的电流值, 校正供给到各像素的数据信号, 能够确实地校正显示离散。例如当元件驱动 Tr2 的阈值的绝对值 $|V_{th}|$ 比正常低时, 供给基准的数据信号时的 EL 元件的发光亮度比通常高。所以, 这时, 通过与相对于阈值的绝对值 $|V_{th}|$ 的基准的偏离相应地, 减小数据信号的绝对值 $|V_{sig}|$, 能够校正亮度离散。当元件驱动 Tr2 的阈值的绝对值 $|V_{th}|$ 比正常高时, 通过与相对于阈值的绝对值 $|V_{th}|$ 的基准的偏离相对应地, 增大数据信号的绝对值 $|V_{sig}|$, 能够校正亮度离散。

[0054] 此外, 在以上的像素电路中, 作为元件驱动晶体管, 采用 p 沟道的 TFT, 但是也可以采用 n 沟道的 TFT。进一步, 在以上的像素电路中, 我们说明了关于 1 个像素, 作为晶体管, 采用备有选择晶体管和驱动晶体管这样 2 个晶体管的构成的例子, 但是不限于晶体管为这 2 个类型和上述电路构成。

[0055] 在本实施方式中, 从 EL 元件的阴极电流检测出如以上那样由各像素的元件驱动 Tr2 的特性离散引起的 EL 元件的亮度离散, 并对其进行校正。而且, 在显示装置的通常动作时, 在映像信号的 1 个消隐期间中实施该电流检测 (离散检测) 和校正。

[0056] 另外, 在本实施方式中, 将检测出的阴极电流检测数据存储在可以进行存储器高速动作的一次存储器中, 预先使一次存储器的数据退避到非易失性的二次存储器中。因此, 即便断开装置电源消去了一次存储器中的检测数据, 当重新接通电源时, 通过从非易失性的二次存储器读出存储着的检测数据并用它, 可以在接通电源后立即进行校正。

[0057] 阴极电流的检测处理, 在映像信号的 1 个消隐期间中, 选择显示部的规定的 1 行作为检查行, 将检查用信号供给到对应的像素, 检测从该像素的 EL 元件的阴极电极流出到阴极端子的阴极电流 I_{cv} 。消隐期间是垂直消隐期间或水平消隐期间。作为驱动方式, 将在后面详细地描述, 但是可以采用下面那样的方式。

[0058] (驱动方式 1) 当阴极电极是全部像素共用的共用电极, 在水平消隐期间中实施阴极电流检测时

[0059] 对 y 行 x 列矩阵的 EL 面板 100, 在 1 个水平消隐期间中选择规定的 1 个检查行 (第 n 行), 并且将检查用信号供给规定的 1 列 (第 k 列) 的像素, 检测这时的阴极电流。通过顺次地变更选择行重复该作业, 在 1 帧 (1 次垂直 (V) 扫描) 期间中能够检测关于第 k 列的全部像素的阴极电流。通过对全部列实施该处理, 完成对 EL 面板 100 的全部像素的检测处理。当 EL 面板 100 具有 VGA 型的尺寸时, 存在 480 行 \times 640 列的像素, 在上述方式中, 在 1

帧 60Hz, 合计约 10.7 秒 ($= 1/60 \text{ 秒} \times 640 \text{ 列}$) 中, 能够检测关于全部像素的阴极电流。

[0060] (驱动方式 2) 当阴极电极是全像素共用的共用电极, 在垂直消隐期间中实施阴极电流检测时

[0061] 在 1 个垂直消隐期间中, 顺次地将检查用信号供给到属于规定的 1 个检查行 (第 n 行) 的全像素, 检测这时的阴极电流。通过在每个垂直消隐期间中变更检查行实施该顺序对全部行进行检测, 得到全部像素的阴极电流。在这种方式中, 在与上述同样的 VGA 面板的情形中, 在合计约 8 秒 ($= 1/60 \text{ 秒} \times 480 \text{ 行}$) 中, 能够检测关于全部像素的阴极电流。

[0062] (驱动方式 3) 当将阴极电极分割到每个列, 在垂直消隐期间中实施阴极电流检测时

[0063] 在 1 个垂直消隐期间中, 分别将检查用信号供给规定的 1 个检查行 (第 n 行) 的全部像素, 检测各列中的阴极电流。通过在每个垂直消隐期间中变更检查行而实施该顺序, 从而对全部行进行检测, 得到全部像素的阴极电流。在这种方式中, 在与上述同样的 VGA 面板的情形中, 在合计约 8 秒 ($= 1/60 \text{ 秒} \times 480 \text{ 行}$) 中, 能够检测关于全部像素的阴极电流。

[0064] 此外, 如果驱动器部分的驱动能力 (驱动速度) 是充分的, 则也可以在水平消隐期间中, 将检查用信号供给属于规定的 1 行的全部像素, 从各列的阴极电流检测它的电流。这时, 能够在 1 帧期间测定关于全部像素的阴极电流。

[0065] [装置构成例]

[0066] 下面, 我们参照图 3 和图 4 说明备有与本实施方式有关的离散校正功能的电致发光显示装置的构成例。图 3 表示电致发光显示装置的全部构成的一个例子。该显示装置具有形成备有上述那样的像素的显示部的 EL 面板 100 和控制显示部的显示和动作的驱动部 200, 概略地备有显示控制部 210 和离散检测部 300。

[0067] 另外, 显示控制部 210, 具有信号处理部 230、离散校正部 250、定时信号生成 (T/C) 部 240、驱动器 220 等。

[0068] 信号处理部 230, 生成将来自外部的彩色映像信号应用于 EL 面板 100 中的显示的显示数据信号, 定时信号生成部 240, 根据从外部供给的点时钟 (DOTCLK)、同步信号 (Hsync, Vsync) 等, 生成 H 方向、V 方向的时钟 CKH、CKV, 水平、垂直开始信号 STH、STV 等显示部中需要的各种定时信号。离散校正部 250, 利用从离散检测部 300 供给的校正数据使映像信号与作为驱动对象的 EL 面板的特性一致地, 进行校正。

[0069] 驱动器 220, 根据从定时信号生成部 240 得到的各种定时信号, 生成在 H 方向、V 方向驱动 EL 面板 100 的信号, 并供给到像素, 并且将从离散校正部 250 供给的校正后的映像信号作为数据信号 (Vsig), 供给到对应的各像素。此外, 驱动器 220, 如图 1 中例示的那样, 备有控制显示部的 H (行) 方向的驱动的 H 驱动器 220H 和控制 V (列) 方向的驱动的 V 驱动器 220V。如图 1 所示的那样, 该 H 驱动器 220H 和 V 驱动器 220V, 也能够 EL 面板 100 的显示区域的周边, 与图 1 的像素电路同样地内置在面板基板上, 也可以与 EL 面板 100 不同的图 3 的驱动部 200 一起或由不同的集成电路 (IC) 构成。

[0070] 离散检测部 300, 进行为了在 EL 面板 100 的通常使用环境下的消隐期间中检测显示离散得到校正值的动作, 在图 3 的例子中, 备有控制离散检查的检查控制部 310、用于产生检查用信号并供给 EL 面板的检查行的像素的检查用信号发生电路 320、对供给上述检查用信号时从阴极电极得到的阴极电流进行检测的阴极电流检测部 330、存储阴极电流检测

结果的存储器 340、根据检测出的阴极电流生成校正数据的校正数据生成部 350 等。

[0071] 另外,用于在检查时生成旨在对检查行的像素进行选择并检查所需的选择信号和用于后述那样的规定行的电位控制的控制信号发生电路,能够被组装在驱动器 220 内,并与检查控制部 310 的控制相应地实施。此外,该构成,既可以通过专用的检查用控制信号发生电路来实施,也可以由检查控制部 310 来实施。

[0072] 图 4 表示图 3 的驱动部 200 的更具体的构成的一部分。阴极电流检测部 330,具有电流检测放大器 332 和模拟数字 (AD) 变换部 334。电流检测放大器 332,在图 4 的例子中,在放大器的输出和电流输入侧之间备有电阻 R,根据阴极电流 I_{cv} 流过电阻 R 产生的电压 $[IR]$ 和基准电压 V_{ref} ,得到从 EL 面板的阴极电极端子 T_{cv} 得到的阴极电流 I_{cv} ,并作为用 $[V_{ref}+IR]$ 表示的电流检测数据(电压数据)。AD 变换部 334,将由电流检测放大器 332 得到的电流检测数据变换成规定位数的数字信号。

[0073] 将该检测数据供给存储器 340 存储起来。这里,上述 AD 变换部 334,不是关于阴极电流检测所必须的构成,但是通过在存储器 340 中将检测数据变换成数字信号,可以迅速地将该检测数据写入到存储器 340 中并生成利用该检测数据的校正数据。

[0074] 作为检查用信号,供给使 EL 元件的发光达到发光电平的检查用接通显示信号,原理上能够检测与元件驱动 Tr_2 的阈值离散相应的显示不均匀性。但是,如后述的那样,作为检查用信号,将上述检查用接通显示信号和进一步使 EL 元件为非发光电平的检查用断开显示信号供给到检查行的像素,对施加了检查用接通显示信号时的接通阴极电流和施加了上述检查用断开显示信号时的断开阴极电流进行检测,求得它们的差 ΔI_{cv} ,可以实现检查的高速化和检查的高精度化。这是因为如下缘故:即为了测定断开阴极电流 $I_{cv_{off}}$ 并将该 $I_{cv_{off}}$ 作为基准相对地掌握接通显示信号时的接通阴极电流 $I_{cv_{on}}$,需要正确地判断接通阴极电流 $I_{cv_{on}}$ 的绝对值,不需要另外测定成为基准的断开阴极电流 $I_{cv_{off}}$ 。即,通过用接通阴极电流和断开阴极电流的差分(阴极电流差),能够从该阴极电流差消除上述电流检测放大器 332 的特性离散等的影响,另外,不需要用于对接通阴极电流值的绝对值进行判断的基准值。具体地说,分别读取 $V_{ref}+I_{cv_{on}}*R$ 和 $V_{ref}+I_{cv_{off}}*R$,由 AD 变换部 334 进行数字变换,在供给存储器部 340 前,设置减法部对这 2 个数据进行减法计算,最终求得 $(I_{cv_{on}}-I_{cv_{off}})*R$,能够得到 $\Delta I_{cv} = I_{cv_{on}}-I_{cv_{off}}$ 。

[0075] 在存储器 340 中,如在上述(驱动方式 1)~(驱动方式 3)中说明了的那样,例如在约 10 秒内积蓄关于全部像素的阴极电流检测数据,存储器 340 存储关于该全部像素的阴极电流检测数据,直到至少下一次得到关于全部像素的新的阴极电流检测数据为止。

[0076] 该存储器 340,备有易失性的一次存储器 342 和非易失性的二次存储器 344。另外,备有选择器 346,其对于作为供给到一次存储器 342 的数据(ΔI_{cv} 数据),选择从电流检测部 330 实时地得到的数据或者二次存储器 344 的存储数据。

[0077] 作为一次存储器 342,采用可以高速地写入和读出数据的易失性存储器(例如 SRAM)。另一方面,作为二次存储器 344,采用即便断开装置电源也可以保持数据,并且可以改写的 EEPROM 等的非易失性存储器。这里,当将驱动电路 200 制作入 1 个集成电路时,能够在同一集成电路上制作入存储器部 340 的一次存储器 342 和选择器 346。在同一集成电路上也可以制作入二次存储器 344,但是也存在着由与上述集成电路独立分离的集成电路构成该二次存储器 344 的情形。

[0078] 这样作为一次存储器 342 采用高速存储器, 存储阴极电流检测数据, 并且可以高速地向校正数据生成部 350 供给检测数据。但是, 如 SRAM 那样的高速存储器是易失性的, 当断开装置电源时消去了数据。另一方面, 为了在水平或垂直消隐期间中实施阴极电流检测时, 得到关于全部像素的阴极电流检测结果, 在上述驱动例中需要约 8 ~ 10 秒。所以, 从接通电源的约数十秒期间, 在一次存储器 342 中不存在校正数据生成所需的阴极电流检测数据, 不能够进行校正。但是, 在本实施方式中, 作为二次存储器 344, 设置非易失性的 EEPROM 等, 通过选择器 346 的控制, 当接通电源时, 读出关于预先存储在该二次存储器 344 中各像素的阴极电流检测数据, 将它供给一次存储器。如此, 在接通电源后到全部汇集接通电源后立即实时地测定的阴极电流检测数据之间, 可以利用存储在二次存储器 344 中的阴极电流检测数据进行校正。

[0079] 选择器 346, 作为供给到一次存储器 342 的阴极电流检测数据, 选择接通电源时二次存储器 344 的输出, 一度将二次存储器 344 的数据写入到一次存储器 342 中后, 选择从阴极电流检测部 330 实时地供给的阴极电流检测数据。例如能够根据来自未图示的设备的控制部 (CPU) 等的切换控制信号和图 3 所示的检查控制部 310, 实施选择器 346 的这种切换控制。

[0080] 另外, 在命令断开设备电源到实际断开前, 将存储在一次存储器 342 中的阴极电流检测数据写入到二次存储器 344 中就可以了。既可以在面板 100 的工厂出货时, 在出货前, 将关于预先测定了的各像素的阴极电流检测数据的初始值直接写入到它的二次存储器 344 中, 也可以在出货前使其进行通常动作, 由此将积蓄在一次存储器 342 中的阴极电流检测数据从一次存储器 342 转移到二次存储器 344 中。

[0081] 这里, EEPROM 等的非易失性存储器难以进行 SRAM 等的高速动作, 但是当接通电源时, 具有在接通电源前与一次存储器 342 之间进行阴极电流检测数据的交换所需的足够的动作速度。所以, 通过采用这种非易失性存储器作为二次存储器 344, 经常, 可以利用基于阴极电流检测的二维显示不均匀性校正的数据, 而进行显示。

[0082] 如果当每次断开设备电源时, 实施阴极电流检测数据从一次存储器 342 到非易失性二次存储器 344 的退避处理, 则该退避处理是确实的。但是, 当对二次存储器 344 的可以改写的次数存在界限时 (例如在现有的 EEPROM 中约为 10 万次), 考虑到设备的寿命, 在利用定时器等的数据退避控制部 348 的管理下, 例如每 1 日或每数日或每当断开电源次数达到规定次数时, 将保持着的数据写入到一次存储器 342 中是合适的。此外, 即便在每当断开电源时不实施写入的情形中, 每当接通电源时也实施电流检测数据到一次存储器 342 的输出。

[0083] 这里, 在图 4 中, 将来自阴极电流检测部 330 的检测数据 (这里为 ΔI_{cv}) 供给选择器 346 和二次存储器 344 双方。在工厂出货后, 不特地需要将来自阴极电流检测部 330 的检测数据直接供给二次存储器 344, 也能够省略该检测数据的供给路径。在工厂出货前, 在将 ΔI_{cv} 直接写入到二次存储器 344 的情形等中, 能够利用该供给路径。

[0084] 校正数据生成部 350 随时读出蓄积在存储器 340 内的一次存储器 342 中的每个像素的阴极电流检测数据, 并基于该数据, 如下地生成: 用于对映像信号, 校正由各像素的元件驱动 Tr_2 的特性离散引起的显示离散的校正数据。此外, 因为需要对每个像素求得校正数据, 所以要求对每个像素高速地从一次存储器 342 读出阴极电流检测数据, 但是如上述

的那样,因为作为易失性存储器采用高速响应的 SRAM 等,所以能够与该要求充分对应。

[0085] 下面,我们说明与元件驱动 Tr2 的阈值偏离相对应的校正数据的生成。如图 5 所示,当施加使 EL 元件处于发光状态的同一检查用信号时,当测定对象的像素的元件驱动 Tr2 的阈值 V_{th} 移动到比正常的元件驱动 Tr2 的阈值 V_{th} 更高压侧时(图中的一点虚线),得到的阴极电流,对于正常像素为 I_{cva} ,而对于移动了的像素为 I_{cvb} 。

[0086] 因此,校正数据生成部 350,如图 5 所示,当元件驱动 Tr2 的动作阈值 V_{th} 从正常的 TFT 偏离时,从阴极电流数据求得补偿该动作阈值 V_{th} 的偏离的校正数据。在概念上,根据该校正数据,如图 5 中的虚线所示的特性那样,与动作阈值 V_{th} 的偏离份数相对应地使供给各像素的数据信号的电压移动。

[0087] 若具体说明用于使数据信号的电压移动的校正数据的生成方法的一个例子,则如下所示。首先,能够用下列公式(1)求得从各像素的动作阈值的偏离。

[0088] [数学式 1]

$$[0089] \quad V(\Delta I_{cv}) = V(\Delta I_{cvref}) \times \left(\frac{V_{sigon} - V_{th}(i)}{V_{sigon}} \right)^{\gamma} \quad \dots \quad (1)$$

[0090] 在公式(1)中, $V_{th}(i)$, $V(I_{cv})$, V_{sigon} 和 γ 如下地进行定义。

[0091] $V_{th}(i)$:检查对象像素的动作阈值偏离,

[0092] $V(\Delta I_{cv})$:检查对象像素的接通断开阴极电流值(电压数据),

[0093] $V(\Delta I_{cvref})$:基准接通断开阴极电流值(电压数据)

[0094] V_{sigon} :检查用接通显示信号的灰度等级电平,

[0095] γ :显示面板的发光效率特性(常数值)。

[0096] 当将检查用接通显示信号的灰度等级电平 [V_{sigon}] 设定为例如 240(0 ~ 255) 时,根据该灰度等级电平 240、检查对象像素的接通断开阴极电流值 [$V(\Delta I_{cv})$]、基准的接通断开阴极电流值 [$V(\Delta I_{cvref})$]、常数的发光效率特性 γ ,能够从上述公式(1)求得相对于各像素的基准的动作阈值偏离 $V_{th}(i)$ 。例如,关于 A ~ E 像素,如下那样地分别得到相对于基准的阈值偏离量 $V_{th}(i)$ 。

[0097] $V_{th}(A) = 0$

[0098] $V_{th}(B) = 13.4$

[0099] $V_{th}(C) = 17.0$

[0100] $V_{th}(D) = 3.2$

[0101] $V_{th}(E) = 20.7$

[0102] 在上述例子中,像素 E 的阈值 V_{th} 偏离最大,若将同一灰度等级电平的数据信号供给到各像素,则像素 E 在显示部中以最低的亮度发光。另一方面,对于能够供给到各像素的数据信号的最大值存在限度。因此,将该 $V_{th}(i)_{max}$ 的像素 E 作为基准而决定数据信号的最大值 $V_{sig_{max}}$ 。即,从得到的各像素 $V_{th}(i)$ 中,求得最大值 $V_{th}(i)_{max}$,分别得到其它像素的 V_{th} 相对应该 $V_{th}(i)_{max}$ 之差 $\Delta V_{th}(i)$ 。进一步,从 $V_{sig_{max}}$ 减去所得到的 $\Delta V_{th}(i)$ 求得 [$V_{sig_{max}} - \Delta V_{th}(i)$],作为反映后述的公式(2)的校正值的初始校正数据 RSFT(init),而将应该供给到该像素的数据信号的最大值 $V_{sig_{max}}(i)$ 供给到离散校正部 250。

[0103] 此外,如以上那样能够将由校正数据生成部 350 生成的各像素的校正数据存储在

例如图 3 所示的校正数据存储器部 280 等中。将该校正数据存储起来直到下次关于全部像素份数汇集校正数据为止是适合的。

[0104] 离散校正部 250, 用该存储着的校正数据, 对从信号处理部 230 供给的映像信号, 对每个像素实施离散校正 (二维显示不均匀性校正), 直到得到新的校正数据为止。也可以是, 校正数据生成部 350, 按照离散校正部 250 中的校正运算所需的定时 (与映像信号的定时一致), 生成校正数据, 供给到离散校正部 250。这时, 例如如上述的那样只将 $V_{sig_{max}}(i)$ 存储在校正值存储器部 280 中, 校正数据生成部 350, 从一次存储器 342 读出关于必要的像素地址的阴极电流检测数据 (数字数据), 利用该数据和 $V_{sig_{max}}(i)$ 生成校正数据, 并将此赋予给离散校正部 250。

[0105] 信号处理部 230, 是用于使来自外部的彩色映像信号成为适合于 EL 面板 100 中的显示的显示信号的信号处理电路, 作为一个例子具有如图 4 所示的构成。串行·并行变换部 232, 将从外部供给的映像信号变换成并行数据, 将得到的并行映像信号供给矩阵变换部 236。在矩阵变换部 236 中, 当从外部供给的映像信号具有 YUV 形式时, 进行与 EL 面板的显示色调相对应的补偿处理。此外, Y 是亮度信号, U 是亮度信号和蓝色成分之差, V 是亮度信号和红色成分之差, YUV 形式用这 3 个信息表示颜色。另外, 矩阵变换部 236 进行使该并行映像信号成为适合于该 EL 面板 100 的形式等的提取 (間引き) 变换处理。另外, 同时, 也实施色空间校正, 亮度·对比度校正等。进一步 γ 值设定部 238, 对来自矩阵变换部 236 的映像信号, 设定与 EL 面板 100 相对应的 γ 值 (γ 校正), 将 γ 校正后的映像信号供给上述的离散校正部 250。

[0106] 这里, 在离散校正部 250 中, 作为一个例子用下列公式 (2)

[0107] [数学式 2]

$$[0108] \quad R_SFT(0) = \frac{\frac{ADJ_SFT}{16} \times (512 - Rin) + Rin}{512} \times RSFT(init) \quad \dots \quad (2)$$

[0109] 实施二维显示不均匀性校正。在公式 (2) 中, $RSFT(init)$ 是反应在校正数据生成部 350 中求得的校正值的初始校正数据 (当工厂出货前存在关于各像素的校正值时也反映该校正数据的值)。Rin 是从信号处理部 230 供给的输入映像信号, 这里, 是 9 位数据, 备有 0 ~ 511 中的某个值。ADJ_SFT 是校正值调整 (附加权重) 参数, R_SFT 是二维显示不均匀性校正后的显示数据。

[0110] 如从图 5 能够理解的那样, 当在元件驱动 Tr2 的动作阈值 V_{th} 中发生偏离时, 它的 TFT 的特性曲线的斜率 β 与正常的 TFT 的特性曲线的斜率不同。所以, 如图 6 所示, 单纯地只以 V_{th} 的偏离量移动数据信号, 不能够表现正确的灰度等级。因此, 在离散校正部 250 中, 以如下方式进行调整: 即用上述公式 (2) 等, 考虑斜率 β 即上述公式 (2) 的附加权重, 而与实映像信号的值 (亮度电平) 相对应地施加最合适的校正, 以使在 EL 元件中流过与正常的 TFT 特性一致的阴极电流。通过这样的校正, 能够确实地防止当只进行单纯的 ΔV_{th} 的移动校正时, 由 TFT 特性的斜率不同而引起而生成低灰度等级侧的白色浮标 (うき) (到高灰度等级侧的偏离) 等。

[0111] 将如以上那样施加了二维显示不均匀性校正的映像信号供给数字模拟 (DA) 变换部 260, 在这里变换成用于供给各像素的模拟数据信号。该模拟数据信号, 是应该输出到显

示部的对应的数据线 12 的数据,被输出到设置在面板 100 中的视频线,按照 V 驱动器 220V 的控制而供给到对应的数据线 12。此外,离散校正部 250,从由信号处理部 230 供给的数据信号推测消耗电功率,产生用于最佳控制 EL 面板 100 的峰值电流的 ACL 信号,并供给 DA 变换部 260。因此,能够抑制在面板 100 中发生过大的消耗电流。

[0112] 这里,如图 4 所示,从模拟数字变换部 334 输出的阴极电流检测数据关于各个 R,G,B 为 8 位(合计 24 位),也用存储器部 340 和校正数据生成部 350 处理各个 R,G,B 的 8 位的数据。在离散校正部 250 中,顺次地从信号处理部 230 供给的 R,G,B 映像信号分别为 8 位,离散校正部 250 用 8 位映像信号和 8 位校正数据,在离散校正部 250 中,得到 R,G,B 的各 10 位的二维显示不均匀性校正后的显示数据。这样通过只在由散校正部 250 得到的显示数据位数多,能够提高上述那样的二维显示不均匀性校正处理的精度。

[0113] [驱动方式]

[0114] 下面,说明根据上述原理实施阴极电流检查的显示装置的驱动方法。在下面的驱动方法中,将对检查行的像素,作为检查用显示信号 V_{sig} ,采用连续施加检查用接通显示信号(EL 发光)和检查用断开显示信号(EL 不发光)的高速检查方式的情形作为例子进行说明。此外,检查用的接通显示信号和断开显示信号的顺序没有特别的限定,但是在下面的例子中,采取断开、接通的顺序。

[0115] (驱动方式 1)

[0116] 在驱动方式 1 中,如上述那样地使阴极电极对于全部像素是共用的,在水平消隐期间中实施阴极电流检测。图 7 概念地表示 y 行 x 列矩阵的 EL 面板 100,图 8 表示驱动方式 1 中的时序图。

[0117] 在驱动方式 1 中,在 1 个水平消隐期间中将检查用信号供给规定的 1 行的 k 列的像素,在 1 帧期间中关于 k 列进行全部行(n 行)的像素检查,进一步通过将它重复 y 次进行关于全部像素的阴极电流的检测。

[0118] 水平开始信号 STH 表示 1 个水平扫描(1H)期间的开始,如图 8 所示地从第 n 行的 STH 的上升沿(立ち上がり)沿到下一个第(n+1)行的 STH 的上升沿为第 n 行的 1H 期间。在 1H 期间的最后,设置水平(H)消隐期间,在从第 n 行的 STH 的前沿到 H 消隐期间开始的期间中,如通常那样地选择第 n 行的全部像素,将显示数据 V_{sig} 写入到各像素中,EL 元件与数据相对应地发光而进行显示。此外,EL 元件的发光,基本上,维持到在下一个帧中相同的像素中写入下一个帧的数据信号为止。

[0119] 在本实施方式中,在该第 n 行的 1 个 H 期间的 H 消隐期间中,从数据线 12 将检查用信号(检查用接通·断开显示信号) V_{sig} 供给规定的 1 列(第 k 列)的像素。

[0120] 检查用信号使与上述那样地对应的像素的元件驱动 Tr_2 在饱和区域中动作,并且是用于使 EL 元件处于非发光状态和发光状态的规定的振幅的信号,从阴极电极 CV 得到如图 8 的阴极电流 I_{cv} 所示的电流,阴极电流检测部 330 读取该电流作为接通断开阴极电流差 ΔI_{cv} 。

[0121] 在本方式中,如以上那样测定 ΔI_{cv} 后,关于测定对象像素,再次将保持到测定前的数据信号 V_{sig} ,写入到该像素中。这是因为:通过在 1 个 H 消隐期间中对第 n 行的 k 列像素写入检查用信号,失去了通常写入到该像素的数据 V_{sig} ,那样的话,在第 n 行的 1 个 H 期间后不能够进行显示,直到在下一个帧中将新的数据信号 V_{sig} 写入到该 n 行第 k 列的像

素中。

[0122] 这里, 设置在每个行中的电容线 14(SC) 的电位, 在本方式中, 以不妨碍检测消隐期间中的阴极电流检测的方式, 在该消隐期间中将元件驱动 Tr2 的栅极源极电压 $|V_g - PVDD|$ 以不超过它的动作阈值 $|V_{th}|$ 的方式, 固定在不使元件驱动 Tr2 自发动作的非动作电平的第 1 电位上。因此, 与元件驱动 Tr2 连接的 EL 元件 18 处于非点亮状态, 不产生阴极电流。

[0123] 如图 1 那样, 当作为元件驱动 Tr2 采用 p-ch 型 TFT 时, 令上述第 1 电位为规定的 High(高) 电平(例如, 与 PVDD 相同的电平, 或者, 栅极线 10 的 High 电平)

[0124] 这里, 以上, 关于电容线 14 的第 1 电位说明了元件驱动 Tr2 的“非动作电平”, 但是当从数据线 12 经过选择 Tr1 将检查用接通信号供给元件驱动 Tr2 的栅极时, 因为在该元件驱动 Tr2 的栅极上连接着保持电容 Cs, 所以该栅极电位 V_g 只以检查用接通信号的电位和由上述电容线 14[n] 的第 1 电位所固定的规定栅极电位的电位差进行变动。因此, 当根据检查用接通信号使元件驱动 Tr2 的栅极电位比它的源极电位 (PVDD) 十分低时(当 Tr2 为 p-ch 型时), 元件驱动 Tr2 能够根据检查用接通信号, 供给与 EL 元件对应的电流。

[0125] 电容线 14 的电平, 在 H 消隐期间中, 也能够关于全部行同样成为元件驱动 Tr2 的非动作电平。但是, 在本方式中, 关于作为检查行的 n 行的电容线 14[n], 在数据信号的再写入期间中, 使该电位变更到与通常写入时相同的第 2 电位(这里为 Low 电平: 作为一个例子为 GND), 从而更确实地进行再写入。

[0126] 另外, 当如后述的图 12 那样对每一行形成电位线 16(PVDD), 对每一行采用可以控制它的电位的电路构成时, 如图 8 那样, 关于作为检查对象的第 n 行的电位线 16[n] (PVDDn), 在对应的 H 消隐期间中的数据信号再写入期间中也可以变更到规定的 Low 电平。在检查用信号的写入后, 使该行的 PVDD 电位成为 Low 电平, 由此在数据信号再写入期间中进行数据信号的写入, 能够使该 EL 元件不点亮, 使不是检查对象的全部像素在 H 消隐期间中处于非点亮状态, 从而能够防止检查对象的像素(列) 发光, 防止与不是检查对象的像素相比以其发光期间的量明亮地被视认。

[0127] 此外, 当如上述那样针对检查行对电容线 14 和电源线 16(PVDD) 的电位进行控制时, 至少在数据信号的再写入期间中固定电容线 14 的电位是合适的。从电容线 14 的第 1 电位变更到通常的第 2 电位的定时, 在再写入开始前。电源线的电位的变更, 如上所述, 因为具有通过从通常电位变更到低电位而停止由供给检查用信号引起的 EL 元件的发光的效果, 所以从缩短与显示无关的发光期间的观点出发, 在再写入开始前仍然是合适的, 但是也能够再写入开始后。

[0128] 以上, 如果根据驱动方式 1, 如已经说明了的那样, 在 VGA 面板的情形中, 能够在不到 11 秒内检测关于全部像素的阴极电流 (ΔI_{cv})。

[0129] (驱动方式 2)

[0130] 图 9 表示与驱动方式 2 有关的时序图。在驱动方式 2 中, 如上述图 7 所示的那样, 阴极电极对各像素是共用的, 在 1 个垂直消隐期间中实施针对属于 1 个检查行的全部像素的阴极电流检测。

[0131] 在图 9 中, 垂直开始信号 STV 表示 1 个垂直扫描 (1V) 期间的开始, 从第 n 次的 STV 的上升沿到第 (n+1) 次的 STV 的上升沿是第 n 帧的 1 个 V 期间。在 1 个 V 期间的最后, 设

置垂直 (V) 消隐期间。

[0132] 在从 STV 的上升沿到 V 消隐开始的期间中, 如通常那样选择 y 行 x 列的面板的全部像素, 在各像素中写入显示数据信号 V_{sig} , EL 元件与该数据信号相应地发光并进行显示。

[0133] 在本方式 2 中, 从 1 个 V 消隐期间的开始选择第 n 行的全部像素, 对第 n 行的全部像素 (第 1 列~第 x 列), 从数据线 12, 顺次地, 供给检查用信号 (接通断开显示信号) V_{sig} , 顺次得到在各列选择期间 (到该列的检查用信号供给期间) 中的阴极电流检测结果 (ΔI_{cv})。若关于全部列的检查用信号的写入结束, 则在到消隐期间结束的期间, 对第 n 行的全部列像素, 再写入在检查前写入到各像素中的显示数据信号。此外, 因为对每 1 列设置数据线 12, 所以关于数据信号再写入, 可以对第 n 行的全部列的像素, 同时分别写入显示数据信号。

[0134] 另外, 在 V 消隐期间中, 与上述方式 1 的 H 消隐期间同样, 使全部电容线 14 处于与元件驱动 Tr_2 的非动作电平相当的第 1 电位, 为了在检查消隐期间的再写入期间中使写入容易, 只针对检查行的电容线 14[n] 使之处于第 2 电位是合适的。

[0135] 另外, 与方式 1 同样, 当对每一行设置电源线 16 (PVDD) 时, 也可以是如图 9 中例示的那样, 关于检查行的电源线 PVDDn, 只在数据信号的再写入期间, 实施变更到规定的 Low 电平的控制。这是因为如下的缘故: 即通过在写入检查用信号后, 使检查行 n 的电源线 PVDDn 的电位为 Low 电平, 能够将由于供给检查用信号而引起的 EL 元件的瞬间发光期间抑制在更短时间内。

[0136] 如果根据以上的驱动方式 2, 则如已经说明了的那样, 对于 VGA 面板的情形, 能够在约 8 秒内检测关于全部像素的阴极电流 (ΔI_{cv})。

[0137] (驱动方式 3)

[0138] 下面, 我们参照图 10 和图 11 说明驱动方式 3。在本方式中, 如图 10 所示的面板构成例那样, 将阴极电极分割到每一列, 阴极电极线 CVL 只设置着 $CVL[1] \sim CVL[x]$ 。另外, 阴极电流的检测, 如图 11 所示, 在第 n 次的 1 个垂直扫描期间的 1 个 V 消隐期间中, 选择 1 个检查行 (第 n 行), 关于该第 n 行的全部像素 (第 1 列~第 x 列的像素), 利用上述每列的阴极电极线 CVL, 同时检测各个阴极电流 (ΔI_{cv})。

[0139] 另外, 在检查用信号写入期间结束后, 与上述驱动方式 2 同样, 在到对应的 V 消隐期间结束的期间中, 对第 n 行的全部像素, 在分别供给检查用信号前对写入后的显示数据信号进行写入。

[0140] 另外, 与上述方式 2 同样, 对于电容线 14 的电位控制以及对每行设置电源线 16 (PVDD) 时的电源电位控制, 对此进行执行是适合的。即, 关于电容线 14, 在 V 消隐期间中使其为第 1 电位 (元件驱动 Tr_2 的非动作电位), 只使检查行的电容线 14[n], 在其检查时的 V 消隐期间的数据信号再写入时为第 2 电位。关于电源线, 只对于检查行的电源线 PVDDn, 在上述数据信号再写入期间中作为规定的 Low 电平, 停止基于供给检查用信号的 EL 元件的发光。另外, 电容线 14[n] 和电源线 PVDDn 的电位变化定时, 特别是电容线 14[n] 的电位变化, 在数据信号再写入期间中不发生。

[0141] 如果根据以上的驱动方式 3, 则在 1 个 V 期间中能够实施 1 行份数的阴极电流检测, 则如上述那样能够在约 8 秒内检测关于全部像素的阴极电流。此外, 在本方式中, 因为将阴极电极分割到每一列, 所以与驱动方式 2 不同, 每 1 列的检查期间能够全部使用 1 个 V

消隐期间中的数据信号再写入期间以外的期间,能够削减用于将检查用信号输出到各数据线 12 的驱动电路的负载和电功率消耗。

[0142] 这里,在本方式中分割后的阴极电极线 CVL[1] ~ CVL[x],如图 10 所示,分别各自与以 COG(Chip On Glass)方式搭载在面板基板上的集成化驱动电路(驱动部)200 连接着。在该驱动部 200 中,例如,通过与各阴极电极线 CVL[1] ~ CVL[x] 一对一地设置如图 4 所示的电流检测放大器 332,能够对于全部阴极电极线(全部列)同时检测阴极电流。

[0143] 另外,通过使 1 个电流检测放大器 332 与多条线(例如 10 条线)对应,也能够削减电流检测放大器的数量,通过削减放大器的数量,可以对驱动部的面积削减作出贡献。这样,当对多条电源线中的每一条设置 1 个电流检测放大器 332 时,通过只以与 1 个放大器对应的电源线数量(例如 10),重复进行针对 1 行的像素的阴极电流检测处理,从而能够用与执行图 11 的驱动的驱动部相同的驱动器结构,而实施检查。

[0144] 当然,通过根据与 1 个放大器相对应的电源线数量而分割 1 个 V 消隐期间的检测信号写入期间,能够用 1 个放大器,顺次地检测来自对应的各电源线 CVL 的阴极电流,能够在与图 11 同样的期间中,执行关于全像素的阴极电流检测。

[0145] 此外,图 10 的驱动部 200,不仅进行来自阴极电极线 CVL 的阴极电极各自的检测,而且备有如上述图 3 和图 4 所示的那种功能,实施显示部的驱动、离散检测、离散校正等。进一步,虽然在图 10 中没有示出,但是关于图 3 所示的驱动部 200 内的驱动器 220,也可以将它的功能的一部分或全部,与该 COG 不同地,作为 H 驱动器、V 驱动器,与显示部的像素电路同样地内置并形成在面板基板上。

[0146] 进一步,虽然已经说明了,但是在 1 个水平扫描期间内的水平消隐期间内实施阴极电流检测的方法中,也可以采用对每列设置这种阴极电极线的驱动方式 3。

[0147] 图 12 表示可以实现上述驱动方式 3 的像素电路的概略电路构成图。与图 1 所示的电路构成不同之处,是对每行不是沿列方向而是沿行方向设置电源线 16(PVDD),对每列设置阴极电极线 CVL。此外,在 EL 面板 100 中,当将阴极电极作为上部电极,将阳极电极作为下部电极进行构成时,能够通过使在 EL 层上形成的阴极电极形成为对每列分离的形状,从而实现阴极电极线 CVL。此外,即便在驱动方式 1 和 2 中,如说明了的那样,当对每行控制电源线 16(PVDD)的电位时,如图 12 那样沿行方向形成电源线 16。

[0148] [检查用控制信号发生电路]

[0149] 图 13 表示在上述驱动方式 3 中,当进行阴极电流检查时,用于对设置在行方向上的各线(栅极线 10、电容线 14、电源线 16)进行控制的检查用的控制信号发生电路 222,该电路 222 例如可以内藏在 V 驱动器 220V 等中。另外,图 14 是说明图 13 所示的电路的驱动的时序图。

[0150] 用于产生检查用控制信号的移位寄存器 30 备有与显示部的行数相应的寄存器 FSR,将借助于未图示的电路结构根据垂直开始信号 STV、点时钟信号等所生成的帧开始信号 STF 和帧时钟信号 CKF,供给到该寄存器 FSR。帧开始信号 STF,是决定各行的检查开始定时的信号,如驱动方式 3 那样,当在 1 个 V 消隐期间中只选择 1 行进行检查时,以面板的行数(y)帧周期建立起来。另外,帧时钟信号 CKF,是帧的 2 倍周期的信号。

[0151] 阴极电流检测的移位寄存器 30,与帧时钟信号 SKF 相应地将帧开始信号 STF 顺次地传送到下段的寄存器 FSR,各寄存器 FSR1, FSR2...,将寄存器输出 FSRP1, FSRP2...,输出到

对应的每行的控制信号生成部 40[1], 40[2]……40[y]。

[0152] 下面,我们以信号生成逻辑部 40-1 为例说明信号生成逻辑部 40 的构成和动作。首先,将本段的寄存器 FER1 的输出和下段的寄存器 FSR2 的输出供给到“与”门 42[1],将它的逻辑积 FSP1 供给“与”门 44[1] 的第 1 输入端子。将表示 V 消隐期间的数据信号再写入期间的再写入控制信号 RWP 供给到该“与”门 44[1] 的第 2 输入端子。该再写入控制信号 RWP 只在上述再写入期间成为 High 电平。因此,“与”门 44[1],当在再写入控制信号 RWP 成为 High 的期间从“与”门 42[1] 输出 High 电平的逻辑积 FSP1 时,产生用于选择再写入行的再写入用选择信号 RW1。

[0153] 将该再写入用选择信号 RW1 供给到“或”门 48[1] 的第 1 输入端子。将通常动作时等顺次输出到栅极线 10 的选择信号,供给到“或”门 48[1] 的第 2 输入端子,求得该选择信号和在阴极电流检测时输入到检查行的再写入用选择信号 RW1 的逻辑和,将选择信号 (GL1 或 RW1) 输出到对应的栅极线 10。此外,当输出检查用信号 (检查用接通断开信号) Vsig 时,将选择信号输出到检查行的栅极线 10。因此,例如当第 1 行是检查行时,在检查用信号写入时从“或”门 48[1] 输出 High 电平的 GL1,并且在再写入期间中,输出 High 电平的 RW1。

[0154] 经过反相器 (インバータ) 将“与”门 44[1] 的输出 RW1 供给到“与”门 46[1] 的第 1 输入端子。“与”门 42[1] 的输出 FSP1 被供给到该“与”门 46[1] 的第 2 输入端子,将帧允许信号 FENB 的反转信号 (与电容线信号 SC 相等) 被供给到第 3 输入端子。因此,当电容线信号为 High 电平,且成为检查行时,“与”门 46[1] 仅在检查用信号写入时间产生成为 High 电平 (第 1 电位) 的电容线信号 SC1,并输出到电容线 14[1]。

[0155] 另外,将“与”门 44[1] 的输出 RW1 供给到对输出到电源线 16 (VL) 的电源 PVDD 的电位进行控制的驱动电源控制部,该驱动电源控制部备有 CMOS 门 (ゲート) 50[1] 和 52[1]。在 CMOS 门 50[1] 中,在上述 RW1 供给它的 n-ch 型 TFT 的栅极,将 RW1 的反转输出供给到 p-ch 型 TFT 的栅极。因此,该 CMOS 门 50[1],当 RW1 为 High 电平时进行接通动作,与它的输入侧端子连接的 GND 电源经过输出侧端子,与电源线 16 相连接。

[0156] 另一方面,在 CMOS 门 52[1] 中,将上述 RW1 供给它的 p-ch 型 TFT 的栅极,将上述 RW1 的反转信号供给 n-ch 型 TFT 的栅极。所以,CMOS 门 52[1],只当 RW1 为 Low 电平时才接通动作,经过输出侧端子,使供给它的输入端子的 PVSS 电源与电源线 16 连接。

[0157] 这里,如图 14 所示那样,RW1 只对检查行,在它的的数据信号再写入期间选择地成为 High 电平。因此,输出到对应的电源线 16[1] 的电源电位,在数据信号再写入期间中被控制在 GND 电位,在除此以外的期间中被控制在 PVDD 电位。这样,能够由图 13 的检查用控制信号发生电路 222,控制 V 消隐期间中每行的检查用信号写入及其期间,并能够控制电容线电位和电源线电位。

[0158] 此外,图 15 表示上述图 13 所示的检查用控制信号发生电路 222 的具体例。图 13 的信号生成逻辑部 40 所示的逻辑积,在 IC 内,由“或非”门 (ノアゲート) 来实现是适合的,在图 15 中,利用“或非”门和反相器实施与图 13 等同的逻辑积。若将信号生成逻辑部 40[1] 作为例子而进行说明,则“或非”门 42[1] 求得 FSR1 和 FSR2 的反转逻辑和 SFP', 并将它供给“或非”门 44[1] 和“或非”门 46[1] 的 1 个输入端子。

[0159] “或非”门 44[1],求得 FSP1' 与 RWP 的反转输入的反转逻辑和,输出再写入用选择信号 RW1。与图 13 同样,将该再写入用选择信号 RW1 供给到 CMOS 门 50[1]、52[1] 和“或”

门 48[1]。另外,将上述 RW1、FSP1' 和帧允许信号 FENB 的反转信号的反转信号(即与 FENB 同相的信号)供给到“或非”门 46,求得这 3 个信号的反转逻辑和,输出电容线信号 SC1。

[0160] [电流检测放大器]

[0161] 下面,我们说明电流检测放大器 332 的构成例。即便代替图 4 所示的电流检测放大器 332,采用图 16 所示的放大器,也能够检测阴极电流。图 16 的放大器,具有所谓的测量·放大器型的构成,备有 3 个运算放大器 A1、A2、A3。由运算放大器 A1 和 A2 构成差动电路,运算放大器 A3 作为放大运算放大器 A1、A2 的差动输出的差动放大电路起作用。通过将这种测量放大器(インストルメンテーション・アンプ)用于电流检测放大器,难以受到噪声的影响,容易高精度地检测阴极电流。

[0162] 在运算放大器 A1、A2 的输出端 P1、P2 之间,串联连接电阻 R2、R1、R3,电阻 R2 和 R1 的连接点与放大器 A1 的负输入端子连接。另外电阻 R3 和 R1 的连接点与运算放大器 A2 的负输入端子连接。

[0163] 另一方面,在运算放大器 A1、A2 的正输出端子之间连接着电流检测电阻 R0,将阴极电流 I_{cv} 供给到运算放大器 A1 的正输入端子。另外,将负电源电压 VEE 作为输入信号 V_{i2} ,供给到运算放大器 A2 的正输出端子。到运算放大器 A1 的正输出端子的输入信号 V_{i1} (V_{in}),成为与阴极电流 I_{cv} 流过电流检测电阻 R0 生成的电压($I_{cv} \cdot R_0$)和负电源电压 VEE 之和 相对应的值,由 $VEE + I_{cv} \cdot R_0$ 表示。

[0164] 当用 V_{o1} 表示运算放大器 A1 的输出,用 V_{o2} 表示运算放大器 A2 的输出时,由下列公式 (3), (4) 表示。

[0165] [数学式 3]、[数学式 4]

$$[0166] \quad V_{o1} = \left(1 + \frac{R_2}{R_1} \right) V_{in} - \frac{R_2}{R_1} \cdot VEE \quad \dots \quad (3)$$

$$[0167] \quad V_{o2} = \left(1 + \frac{R_3}{R_1} \right) VEE - \frac{R_3}{R_1} \cdot V_{in} \quad \dots \quad (4)$$

[0168] 这 2 个输出的差是差动电路部的输出,由下列公式 (5) 表示。

[0169] [数学式 5]

$$[0170] \quad V_{o1} - V_{o2} = (V_{in} - VEE) \left(1 + \frac{R_2 + R_3}{R_1} \right) \quad \dots \quad (5)$$

[0171] 这里,与运算放大器 A3 的负输入端子侧连接的电阻 R6 和与正输出端子侧连接的电阻 R4 的电阻值相等,设置在运算放大器 A3 的负反馈路径上的电阻 R7,与设置接地(GND)和运算放大器 A3 的正输入端子之间的电阻 R5 的电阻值相等。来自这种运算放大器 A3 的输出 V_o ,相对于接地电位,由下列公式 (6) 表示。

[0172] [数学式 6]

$$[0173] \quad V_o = \frac{R_7}{R_6} (V_{in} - VEE) \left(1 + \frac{R_2 + R_3}{R_1} \right) \quad \dots \quad (6)$$

[0174] 这里,在图 16 所示的例子中,如上述那样,供给负电源电压 VEE,作为向测量放大器的运算放大器 A2 的正输入端子的输入信号。对于以元件 驱动 Tr2 在饱和状态中使 EL 面板动作的这一条件(与通常显示动作相等的条件)下正确地检测阴极电流为目的的情况,因为阴极电源处于比 0V 低的电位,例如设定在 -3V 等上,所以为了检测这种电位中的阴极电流,作为比较用的输入信号 Vo2,需要相同程度的电位(-3V 等)的负电源 VEE。另外,作为各运算放大器 A1 ~ A3 的动作电源,需要正动作电源 Vdd、负动作电源 Vee,其中的负动作电源 Vee,需要比 VEE 低的电压,Vdd、Vee 例如采用 $\pm 15V$ 。

[0175] 在用 EL 面板 100 等的显示装置中,当需要大的负电源时,因为 IC 作为电源使用比较小的负电压(例如 -1V),所以通常利用电荷(charge)泵电路和开关调整电路等生成,但是在由电荷泵电路等生成的负电源 VEE、Vee 上重叠脉动(リップル)成分的情形是很多的。另一方面,在本发明的各实施方式中,因为检测的阴极电流是微小的,所以当作为高灵敏度的电流检测放大器的基准电源采用上述那样的负电源 VEE、Vee 时,负电源的脉动等的噪声可能对检测结果施加影响。

[0176] 但是,图 16 那样的构成的测量放大器的输出,难以受到对各运算放大器的电源 Vdd、Vee 的影响。另外,因为如上述的那样,到运算放大器 A1 的输入信号 Vin 由 $VEE + I_{cv} * R0$ 表示,输出信号 Vo 由上述 (6) 表示,所以从最终的输出信号 Vo 除去了负电源电压 VEE。所以,即便在与通常显示同样的电源条件下实施电流检查,通过作为电流检测放大器采用如图 16 所示的那种构成的测量放大器,也能够不受到噪声重叠地精度良好地检测微弱的阴极电流。

[0177] 此外,负电源电压 VEE 是与阴极电源电压 Vcv 相同程度的电压是合适的,对于当电流检查时作为驱动电源 PVDD 采用与通常动作时相同的驱动电源 PVDD 的情形,使 VEE 和 Vcv 具有例如约 -3V 的电位。

[0178] 另一方面,对于当检测电流时设定 PVDD 的电位比通常动作时高 ΔV 的情形,能够使阴极电源电压 Vcv 和负电源电压 VEE 也高 ΔV ,能够采用约 0V(GND) 的电位。这时,即便作为放大器 A1 ~ A3 的驱动电源 Vdd、Vee,也可以采用至少小 ΔV 的电压(例如约 $\pm 10V$ 或 $\pm 5V$)。因此更加难以接受电荷泵电路等的影响,另外,可以减少在电流检测放大器中的功率消耗。进一步,如果 EL 元件的 EL 材料的 IV 特性十分陡峭,则能够以小的电压 振幅差得到所希望的电流 I_{cv} 。因此,这时也能够较小地设定测量放大器的电源电压范围,能够实现低消耗功率化,提高基于使用 GND 电位的检测精度的正确性等。

[0179] [其它]

[0180] 此外,在以上说明了的各方式、构成中,对实时地进行各像素的阴极电流检测的情形进行说明,但是该电流检测和校正处理,既可以在显示装置的起动时实施,当然也可以在工厂出货时测定各像素的阴极电流(ΔI_{cv}),并预先存储校正数据,一边随时更新或对特性的随时间变化进行检测,一边实时地进行校正。特别是,在本实施方式中,通过将在工厂出货时测定的阴极电流检测数据(初始数据)存储在存储器 340 的二次存储器 344 中,从而能够在工厂出货后,与电源起动一起,用该初始数据进行校正。

[0181] 进一步,关于以上说明了的离散校正部 250 中的校正,如果将最终供给到产生显示离散的像素的数据信号调整到适当的电平,而校正 EL 元件的发光亮度,则它的运算处理和校正处理方法没有特别的限定。

[0182] 另外,以上说明的离散检测部 300 能够提供一种显示装置,其通过与面板控制部 210 一起进行集成化而能够实现通过非常小型的驱动部实施显示离散的检测和校正以及显示部的控制(显示)。进一步,关于离散检测部 300 内的构成,例如 AD 变换部、存储器等,也可以使它们兼用于面板控制部 210 的电路,当通过兼用使驱动部 200 进行 IC 化时,能够对减少该 IC 芯片尺寸做出贡献。

[0183] 下面,为了用上述驱动方法 1~3 那样的方法生成关于全部像素的校正数据,作为一个例子需要约 10 秒以上的时间。因此,当装置电源接通时,经常从最上行的像素顺序地实施阴极电流的检测,并在 1 次操作时间短的显示装置等中,特别是检查时间越长,越重复进行针对上部区域像素的阴极电流检测。

[0184] 因此,图 3 所示的检查控制部 310 等,在装置电源停止前,存储最后实施了检查用信号的供给和阴极电流的检测的像素地址,或对经常实施检查的像素地址进行管理,接下来当装置电源接通时,也可以按照从上次的最后的图像的下一个像素开始实施检查的方式,进行控制。这时,到一次 存储器 342 的数据写入(数据更新),将与在电源停止前一刻写入的像素地址的下一个像素地址相当的数据作为对象。这样的检查对象的控制和存储器的写入控制,作为一个例子,在对每个 H 消隐期间进行检查时用计数器对水平开始信号 STH、垂直开始信号 STV 进行计数,或者,对由上述那样的上述开始信号 STH、STV 等生成的帧开始信号 STF,进行计数,能够对所得到的最新的检查对象、最新的校正数据的像素地址进行掌握。当然,也可以用计数以外的方法对检查对象的像素地址、到存储器的写入地址进行控制。进一步,关于接通电源时的检查对象的像素,在前一刻的电源停止时检查对象像素在面板的矩阵的行的中途时,在下一次电源接通时,也可以从成为途中的行的前头像素(前头列)实施检查。

[0185] 此外,当从接通电源前的连续的像素地址实施接通电源后的检查对象时,不用如图 13、图 15 所示的那种控制信号发生电路,而采用能够根据图 3 所示的检查控制部 310 的指示,从任意的行、列开始检查的电路构成。这种电路构成,也可以作为显示面板 100 上与像素电路一起内置的 V 驱动器 210V 的一部分而实现,但是由于实现了这种功能,电路的规模增大,所以在集成电路上形成 V 驱动器 210V 和上述控制信号发生电路,并用 COG 方法等搭载在面板上是合适的。可以将这时的集成电路全部制入图 3 的驱动电路 200 所示的构成中。

[0186] 下面,我们参照图 17 说明备有与图 4 不同的构成的驱动部 200。与图 4 不同之处在于,在图 17 的构成例中,校正数据生成部 350,利用来自阴极电流检测部 330 的输出数据,生成各像素的校正数据,将该校正数据供给到存储器部 340 并存储起来,离散校正部 250 利用从存储器部 340 读出的校正数据,顺次执行针对映像信号的二维显示不均匀性校正。

[0187] 在校正数据生成部 350 中的校正数据生成处理中,如上所述,如果已经知道全部像素的元件驱动 Tr2 内的阈值的最大值 $V_{th}(i)_{max}$,则另外,利用公式(1)对能够利用顺次得到的阴极电流检测数据求得的该像素的阈值 $V_{th}(i)$ 进行求取,从该阈值 $V_{th}(i)$ 和上述 $V_{th}(i) \dots \dots$,算出 $[V_{sigmax} - \Delta V_{th}(i)]$,能够顺次地得到:成为在离散校正部 250 中用于运算的初始校正数据 RSFT(init) 的基准的校正数据。此外,在图 17 的情形中,校正数据生成部 350,在生成校正数据前,根据与顺次地从阴极电流检测部 330 供给的检查用接通显示信号和检查用断开显示信号相对应地生成的阴极电流检测数据,求得差 ΔI_{cv} 。

[0188] 得到的校正数据,如图 17 那样,一度存储在一次存储器 342 中,按照由离散校正部 250 所要求的定时读出,并供给该离散校正部 250。如对图 4 说明了的那样,在图 17 的例子中,一次存储器 342 也是能够高速地读出写入的存储器,通常,是易失性存储器(例如 SRAM)。所以,作为二次存储器 344 采用非易失性存储器,以规定周期(例如 1 日 1 次)使存储在一次存储器 342 中的校正数据退避到该二次存储器 344 中,当装置电源接通时,每次,通过选择器 346 的控制将存储在二次存储器 344 中的校正数据供给到一次存储器 342。即使用这种方法也可以从接通电源后,立即实施二维显示不均匀性校正。此外,上述元件驱动 Tr_2 的阈值的最大值 $V_{th}(i)_{max}$,当工厂出货时预先对全部像素的元件驱动 Tr_2 求得该阈值的最大值,将它存储在二次存储器 344 和图 3 所示的校正参数设定部 280 等中。当通常显示动作时,通过汇集关于全部像素的元件驱动 Tr_2 的动作阈值数据,以规定周期更新当工厂出货时设定的 $V_{th}(i) \dots$,能够进一步提高校正的精度。关于其他部分的变形例,与针对上述图 4 的变形同样地应用,并能够得到同样的效果。

[0189] 此外,在图 17 中,将来自校正数据生成部 350 的校正数据,供给到选择器 346 和二次存储器 344 双方。在工厂出货后,不特别需要将校正数据直接供给到二次存储器 344,从而也能够省略该数据的供给路径。在工厂出货前,当将校正数据直接写入到二次存储器 344 中时等,能够利用该供给路径。

[0190] 在图 4 和图 17 所示的驱动部 200 中,也可以当每次从阴极电流检测部 330(或者从校正数据生成部 350)得到数据时,实施向一次存储器 342 和二次存储器 344 的数据写入,也可以在这些存储器前设置行(ライン)存储器等,在积蓄了 1 行份数等规定量的数据的定时,顺次地进行更新,增大向存储器的写入周期。

[0191] 此外,在以上的像素电路中,作为元件驱动晶体管,采用了 p 沟道的 TFT,但是也可以用 n 沟道的 TFT。进一步,虽然说明了在以上的像素电路中关于 1 个像素,作为晶体管采用备有选择晶体管和驱动晶体管的这 2 个晶体管的构成的例子,但是不限于晶体管为 2 个类型和上述电路构成。另外,在以上的说明中,表示了作为当消隐点、暗点检查时测定的电流,用 EL 元件的阴极电流(例如 ΔI_{cv})的例子,但是可以根据在 EL 元件中流动的电流 $I_{oled}(\Delta I_{oled})$ 进行检查。作为在该 EL 元件中流过的电流 I_{oled} ,例如,也可以不是上述阴极电流 I_{cv} ,而是阳极电流 I_{ano} 。当代替将 EL 元件的各像素各自的电极作为阳极电极、将对于多个像素共同的电极作为阴极电极的构成,而将各自的电极作为阴极电极、将共用电极作为阳极电极时,也可以如上述那样测定作为在共用电极中流动的电流的阳极电流(ΔI_{ano})。

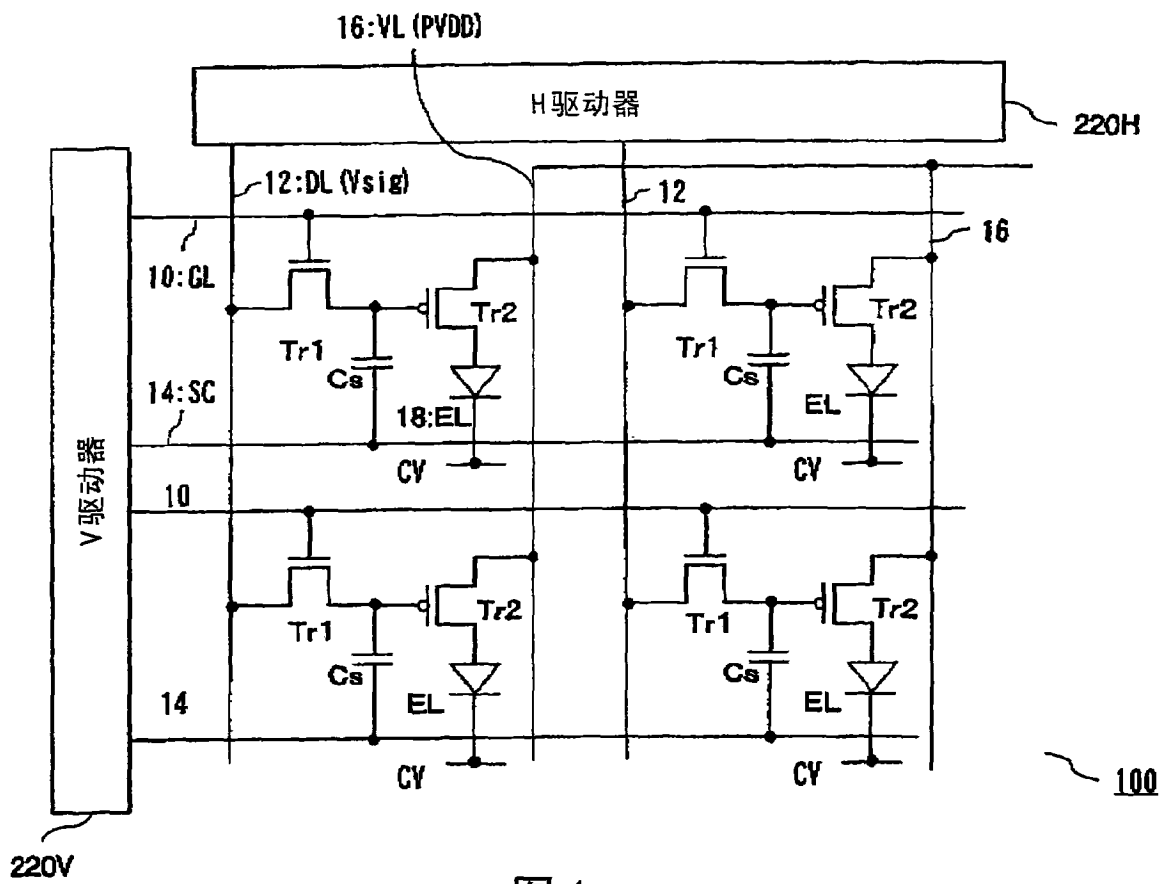


图 1

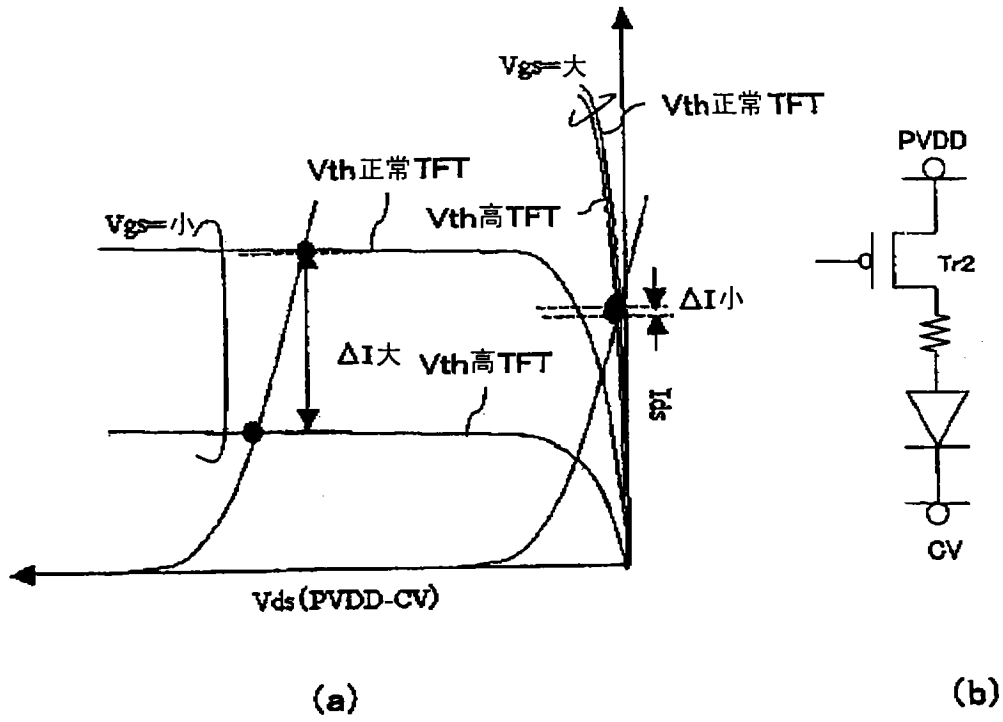


图 2

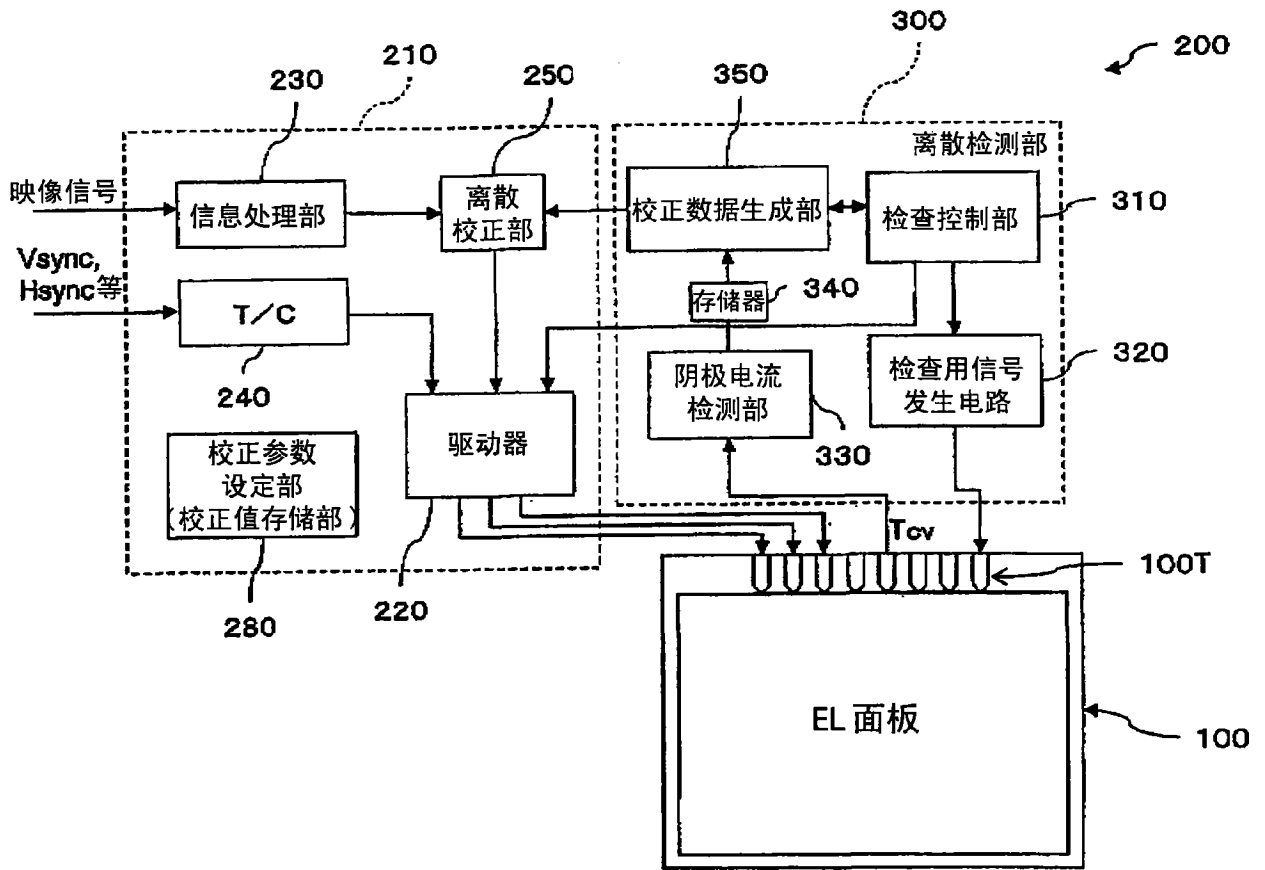


图 3

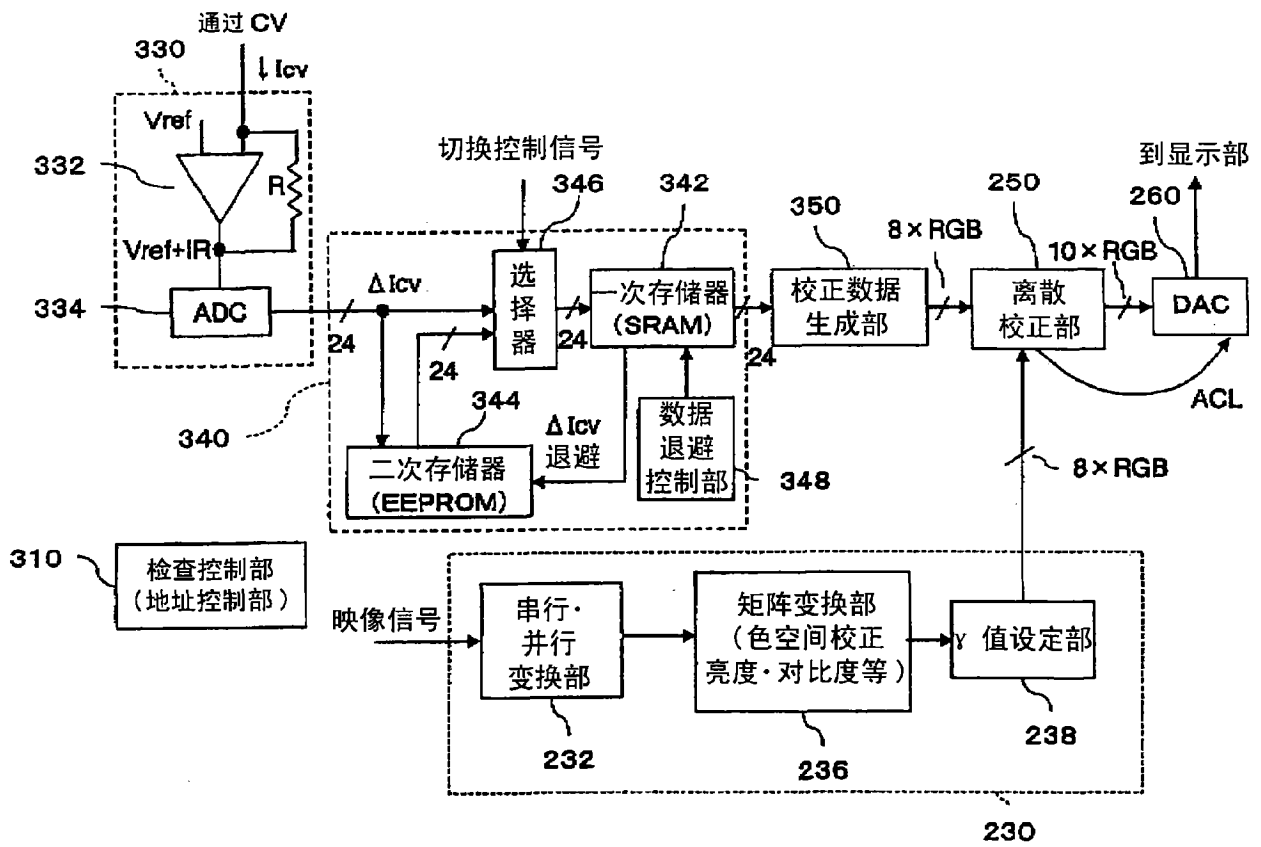


图 4

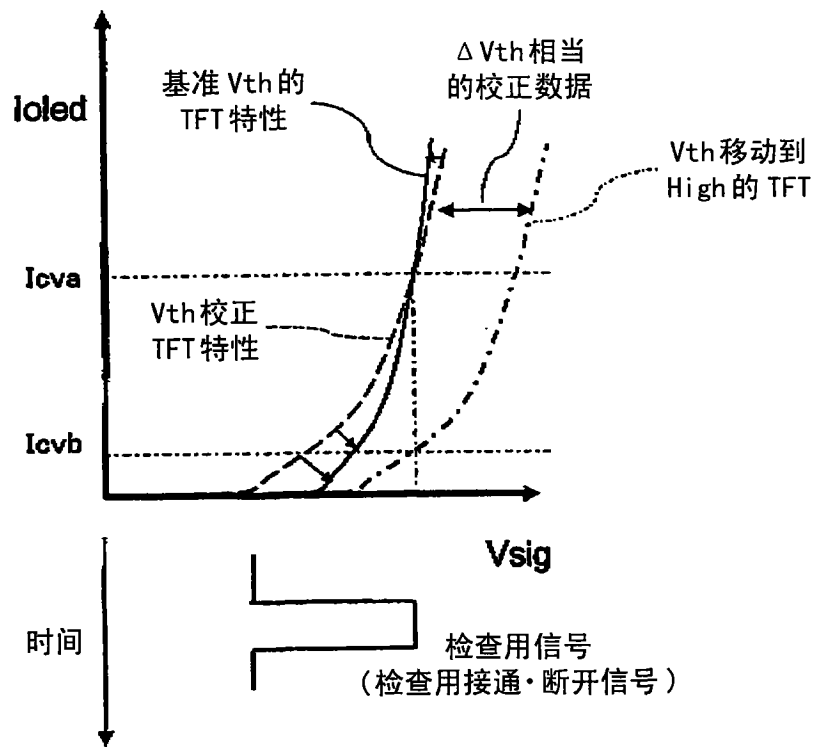


图 5

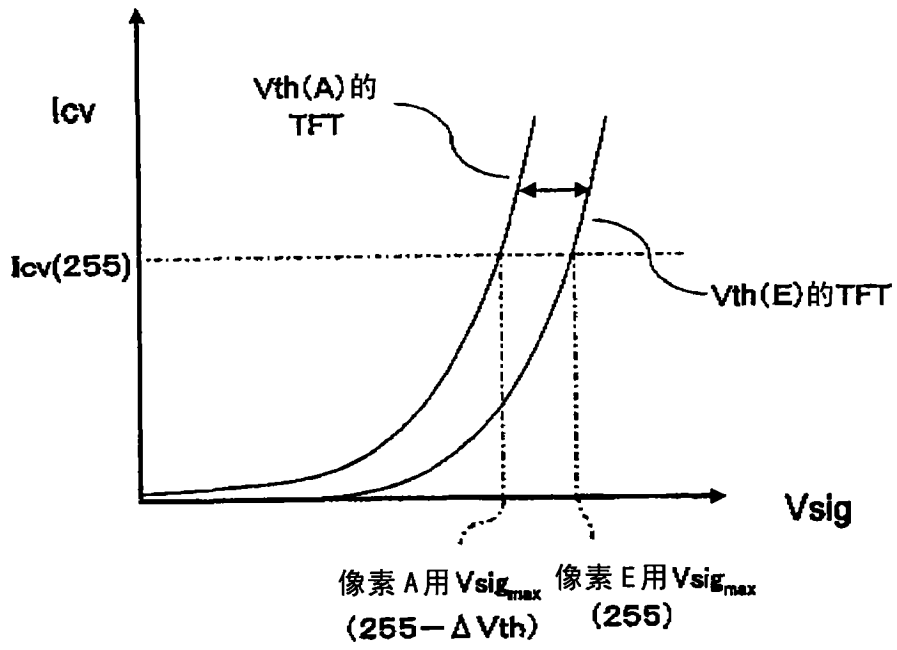


图 6

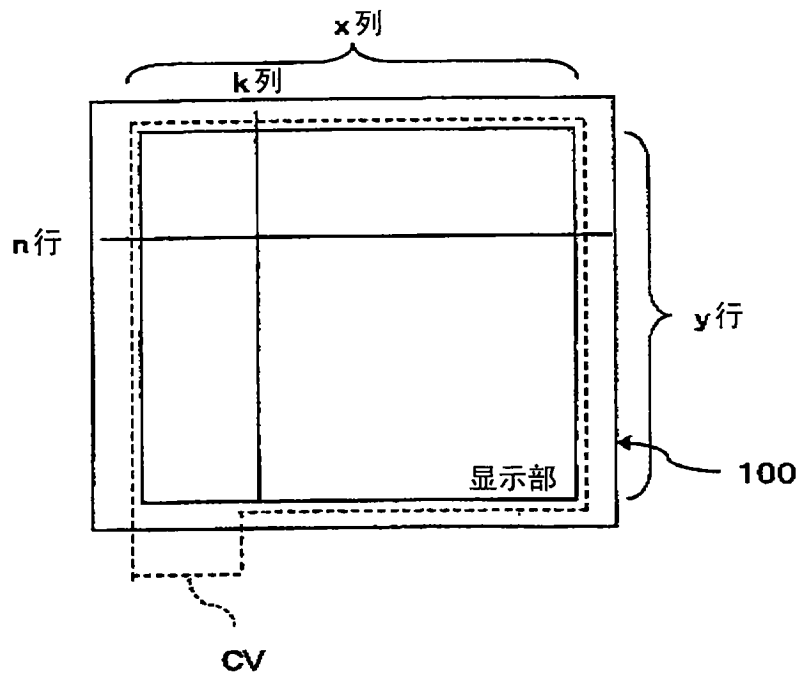


图 7

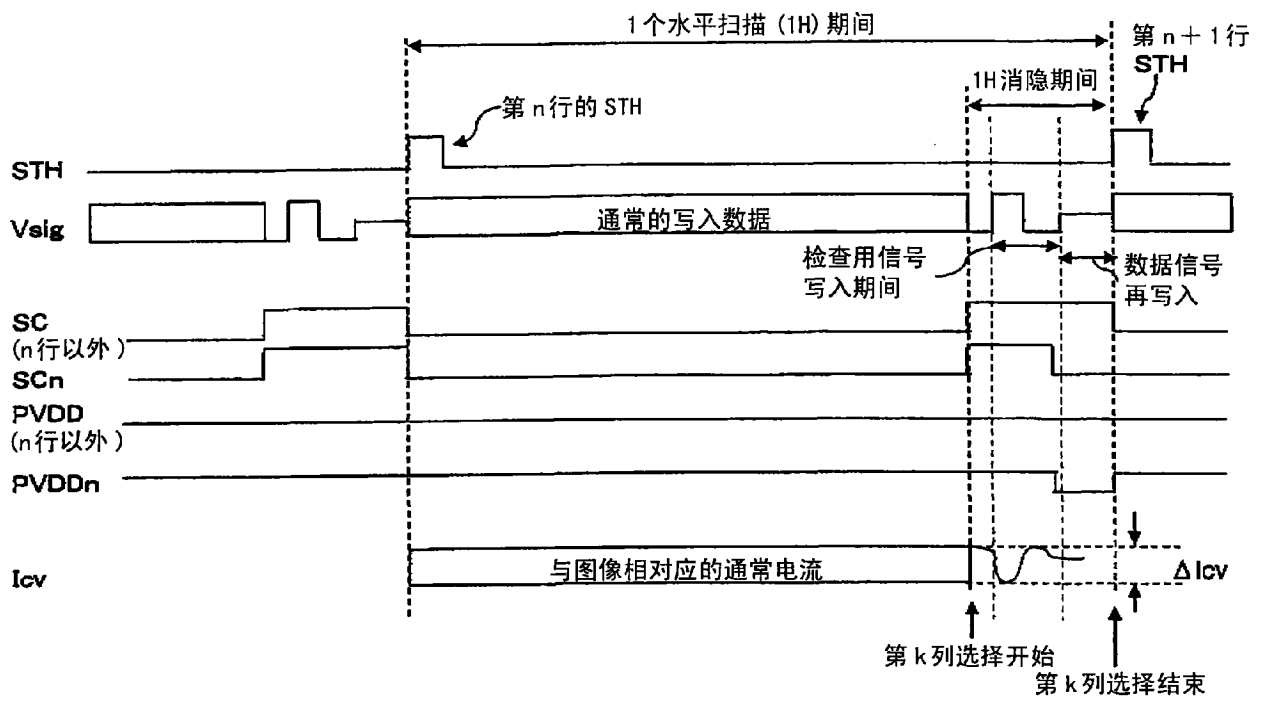


图 8

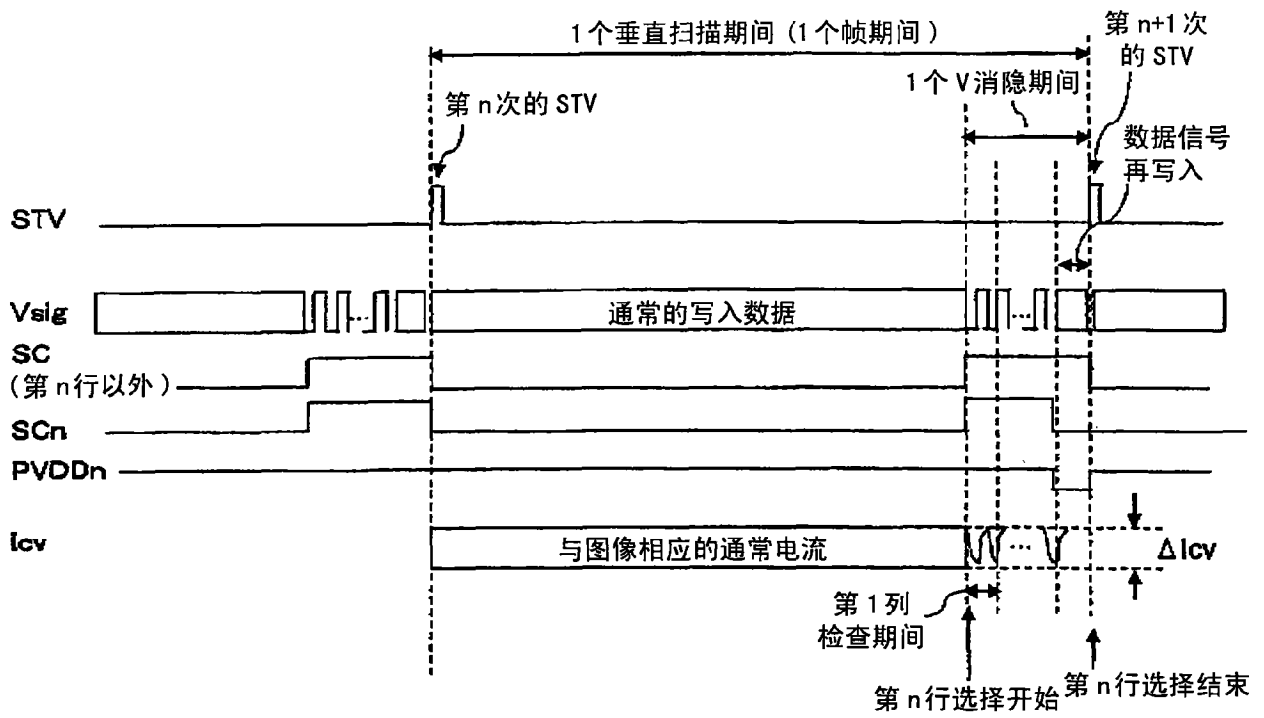


图 9

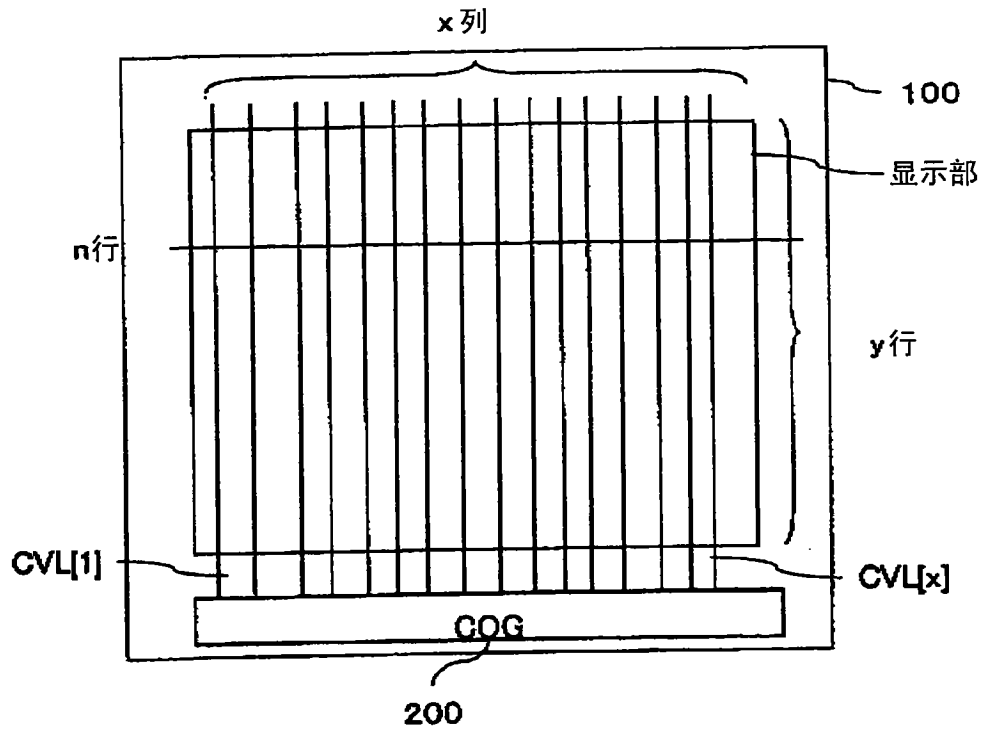


图 10

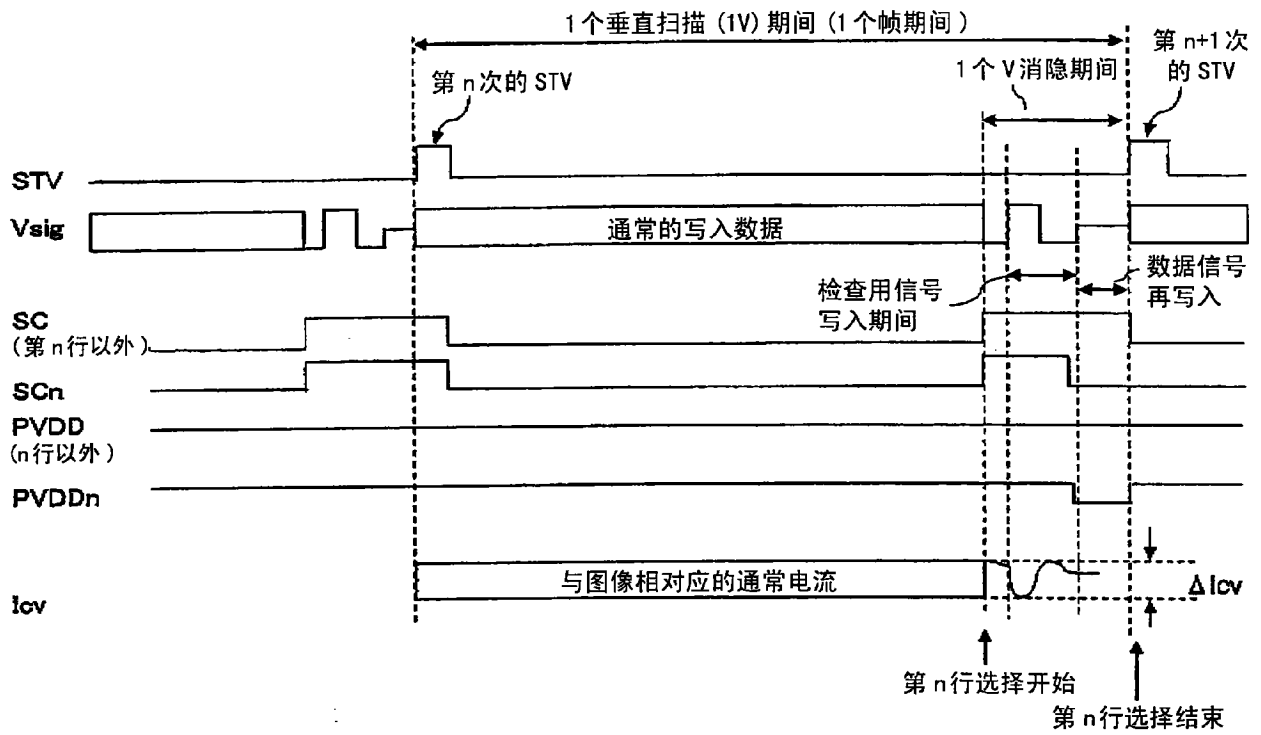


图 11

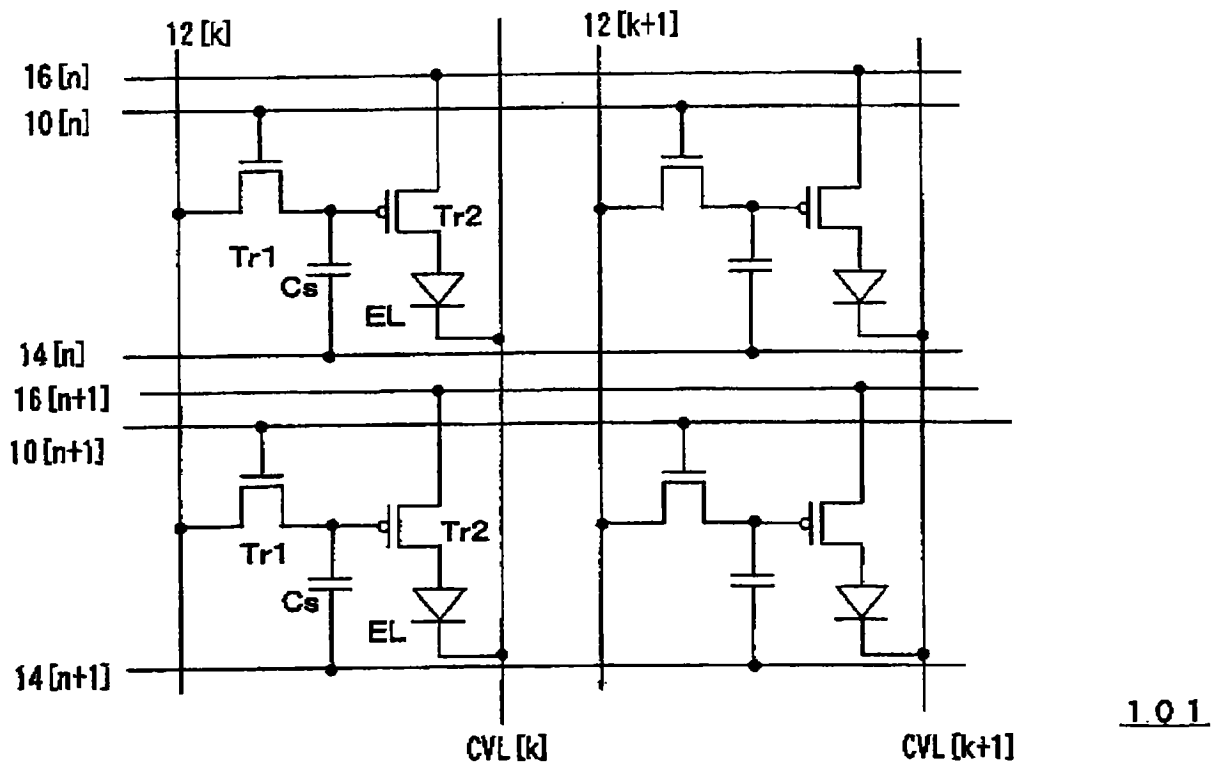


图 12

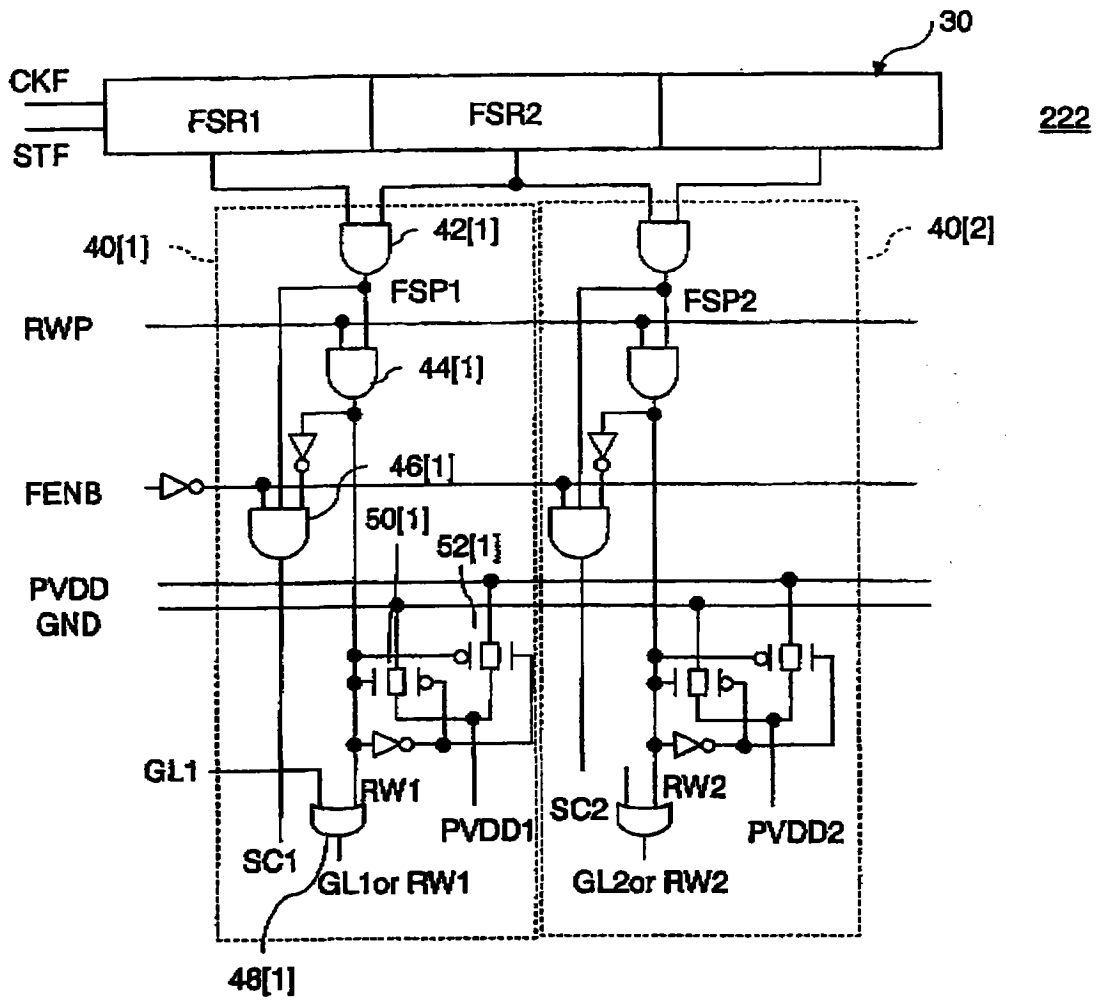


图 13

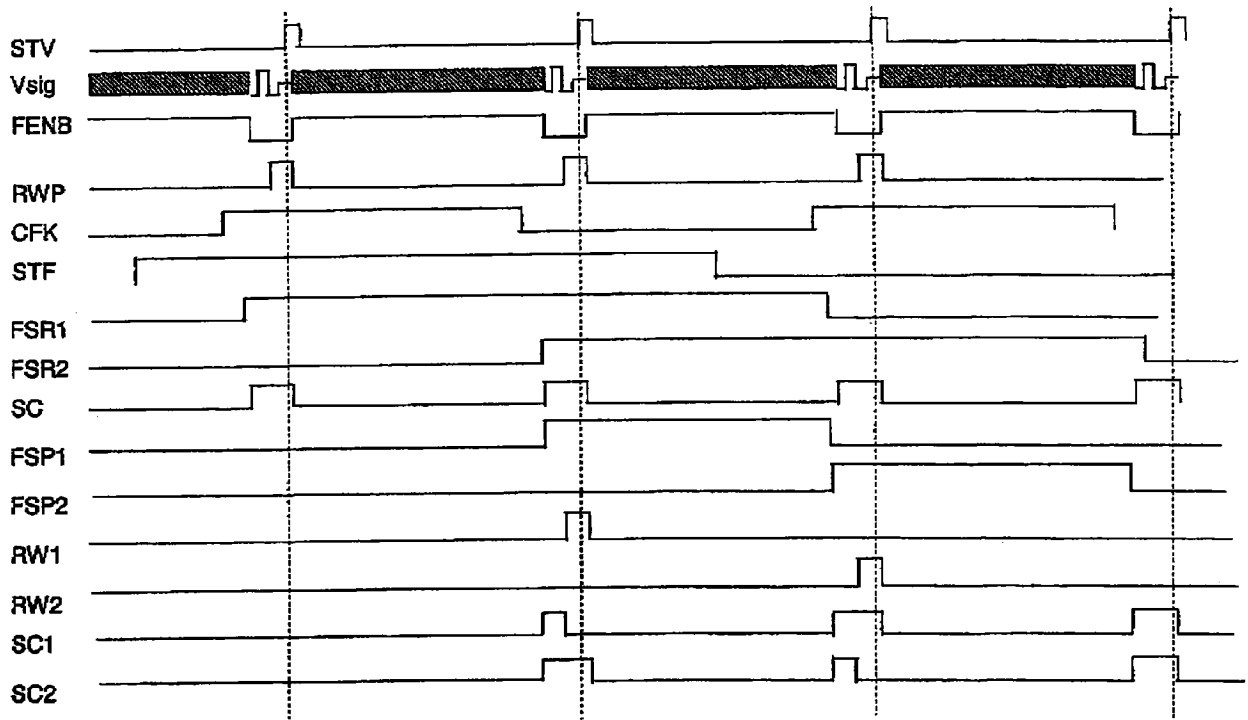


图 14

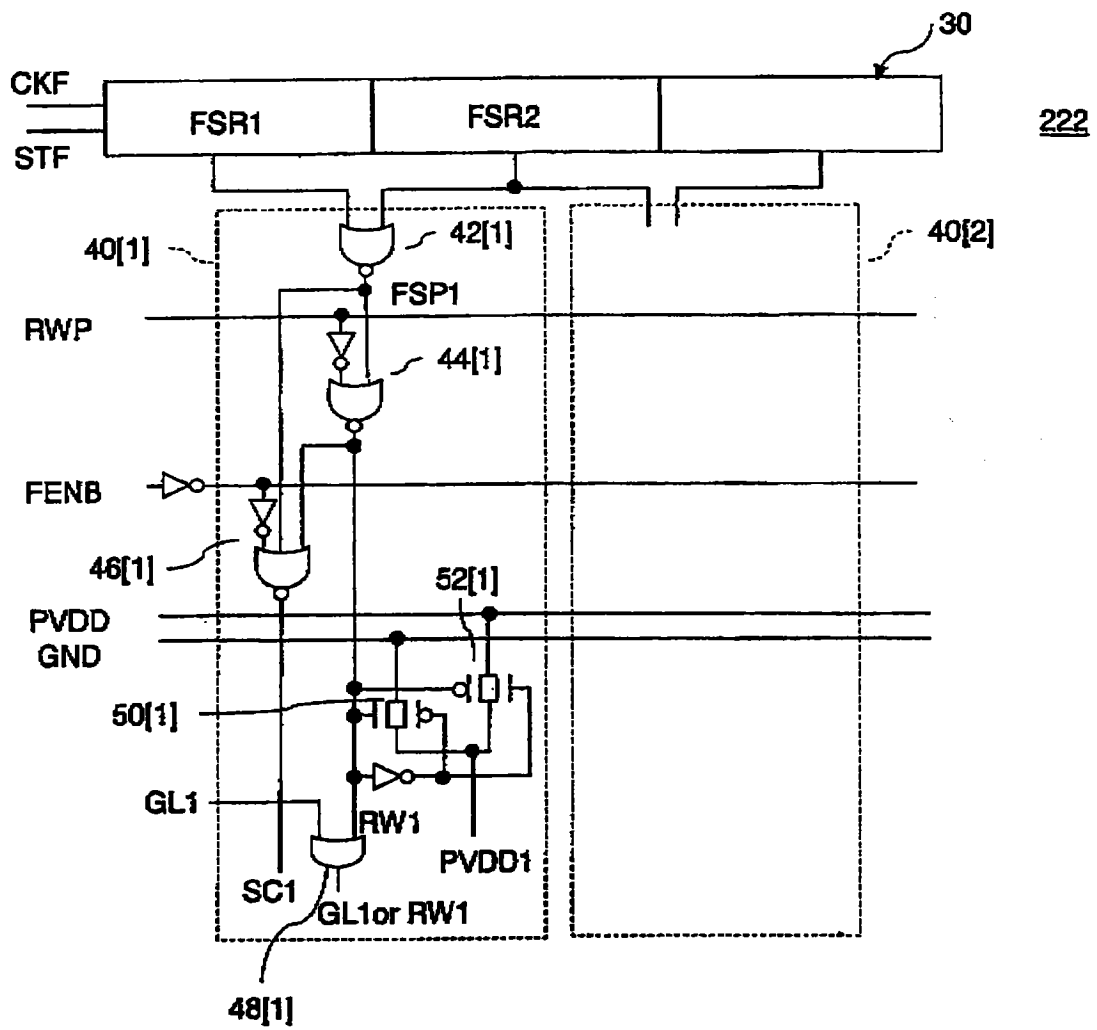


图 15

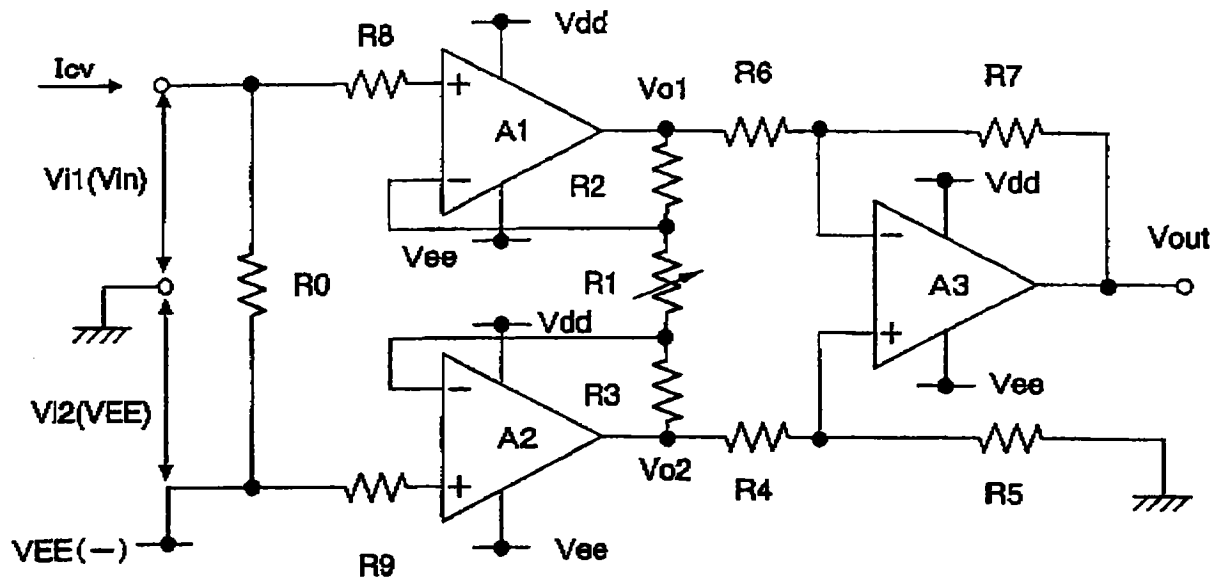


图 16

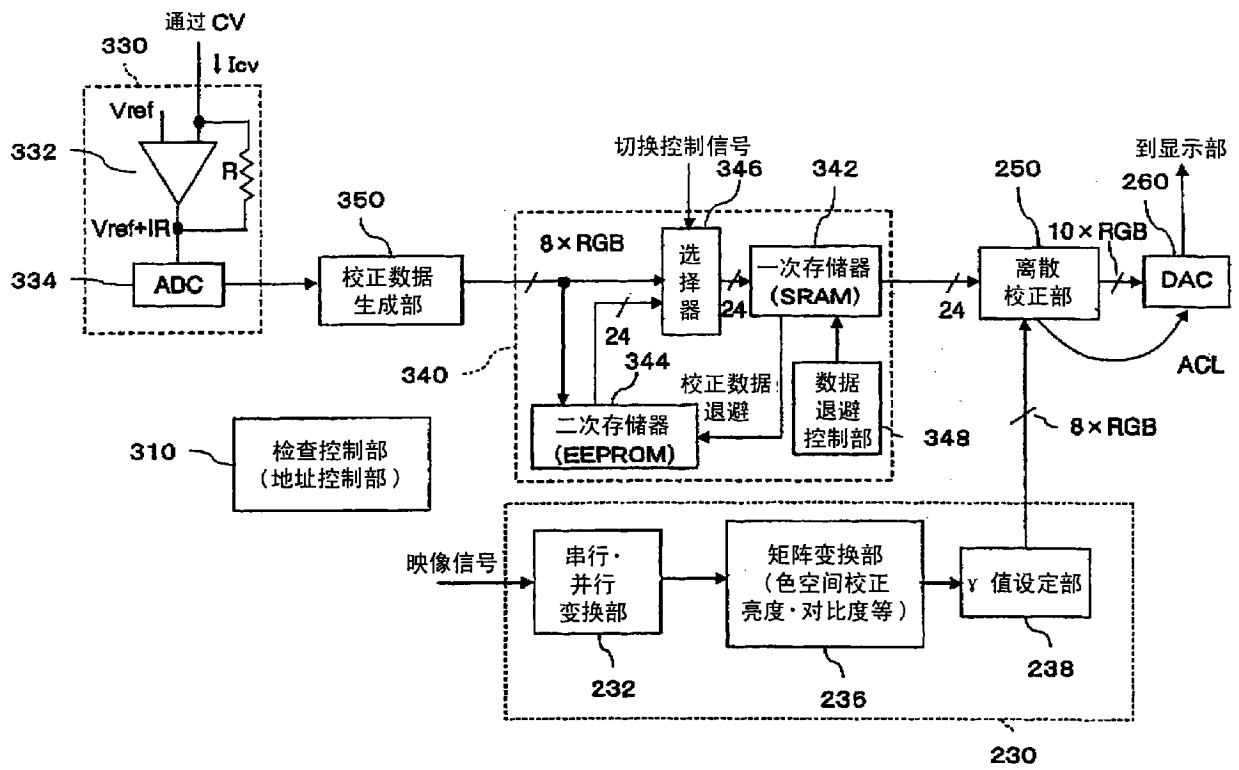


图 17

专利名称(译)	电致发光显示装置		
公开(公告)号	CN101231816B	公开(公告)日	2012-02-01
申请号	CN200710160128.4	申请日	2007-12-24
[标]申请(专利权)人(译)	三洋电机株式会社 三洋半导体株式会社		
申请(专利权)人(译)	三洋电机株式会社 三洋半导体株式会社		
当前申请(专利权)人(译)	三洋电机株式会社 三洋半导体株式会社		
[标]发明人	村田勉 小川隆司		
发明人	村田勉 小川隆司		
IPC分类号	G09G3/30 G09G3/32 G09G5/36		
CPC分类号	G09G3/3275 G09G2320/0233 G09G3/3233 G09G2300/0819 G09G2320/0285 G09G2330/12		
代理人(译)	李香兰		
审查员(译)	刘慧敏		
优先权	2006346450 2006-12-22 JP		
其他公开文献	CN101231816A		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开一种电致发光显示装置，其中当进行与映像信号相对应的显示时，对规定检查行的像素供给检查用显示信号，使EL元件工作，检测在EL元件中流动的电流。将电流检测数据存储于易失性的一次存储器中，离散校正部与数据相对应地，校正顺次地供给各像素的数据信号。当电源接通时，离散校正部用预先退避到二次存储器中的电流检测数据进行校正。因此从接通电源后立即可以校正显示离散，并且也可以进行实时的校正。

