



[12] 发明专利申请公开说明书

[21] 申请号 200410049090. X

[43] 公开日 2005 年 12 月 28 日

[11] 公开号 CN 1713259A

[22] 申请日 2004. 6. 15
 [21] 申请号 200410049090. X
 [71] 申请人 统宝光电股份有限公司
 地址 台湾省新竹科学工业区苗栗县
 [72] 发明人 薛玮杰 石 安 蔡耀铭

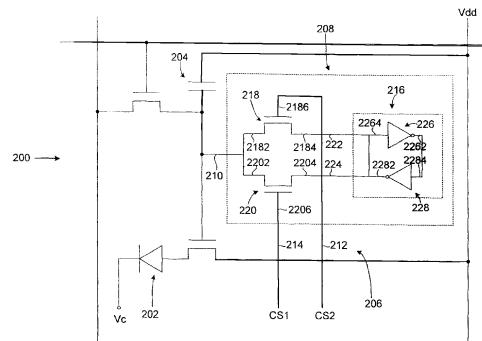
[74] 专利代理机构 北京市柳沈律师事务所
 代理人 王志森 黄小临

权利要求书 2 页 说明书 4 页 附图 3 页

[54] 发明名称 有机发光二极管显示器像素电路数据更新装置

[57] 摘要

本发明提供一种有机发光二极管显示器像素电路中数据的更新装置。其中数据为一电压值，存储于显示器像素电路的一电容中。该更新装置包含一数据更新电路。该数据更新电路包含一电压传输端，一第一控制信号输入端及一第二控制信号输入端。其中电压传输端与电容连接。第一与第二控制信号输入端用于输入第一与第二控制信号，以控制数据更新电路读入电压值及/或将电压值写回的时机及/或期间。



1. 一种显示器像素电路中数据的更新装置，用于更新该数据，该数据为一电压值，该电压值存储于该显示器像素电路的一电容中，该更新装置包含：
- 5 一数据更新电路，该数据更新电路包含：
- 一电压传输端，该电压传输端与该电容连接；以及
- 一第一控制信号输入端，用于输入一第一控制信号，以控制该数据更新电路读入该电压值及/或将该电压值写回的时机及/或期间。
2. 如权利要求1所述的更新装置，其中该显示器像素电路包含一有机发光二极管。
- 10 3. 如权利要求2所述的更新装置，其中该数据更新电路还包含一第二控制信号输入端，用于输入一第二控制信号，以控制该数据更新电路读入该电压值及/或将该电压值写回的时机及/或期间。
4. 如权利要求3所述的更新装置，其中该数据更新电路还包含：
- 15 一记忆电路，该记忆电路包含一第一电压传输端及一第二电压传输端；
- 一第一开关单元，该第一开关单元包含一第一端与该电压传输端连接，该第一开关单元包含一第二端与该第一电压传输端连接，该第一开关单元包含一第三端与该第一控制信号输入端连接；以及
- 一第二开关单元，该第二开关单元包含一第一端与该电压传输端连接，
- 20 该第二开关单元包含一第二端与该第二电压传输端连接，该第二开关单元包含一第三端与该第二控制信号输入端连接；
- 其中该第二电压传输端用于该记忆电路读入该电压值，该第二电压传输端用于该记忆电路写回该电压值，该记忆电路用于记忆该电压值。
5. 如权利要求4所述的更新装置，其中该第一开关单元为一薄膜晶体管，该薄膜晶体管包含一源极用作该第一开关单元的第一端，该薄膜晶体管包含一漏极用作该第一开关单元的第二端，该薄膜晶体管包含一栅极用作该第一开关单元的第三端。
- 25 6. 如权利要求4所述的更新装置，其中该第二开关单元为一薄膜晶体管，该薄膜晶体管包含一源极用作该第二开关单元的第一端，该薄膜晶体管包含一漏极用作该第二开关单元的第二端，该薄膜晶体管包含一栅极用作该第二开关单元的第三端。
- 30

7. 如权利要求4所述的更新装置，其中该记忆电路还包含：
- 一第一反相器，该第一反相器包含一第一端及一第二端；以及
 - 一第二反相器，该第二反相器包含一第一端及一第二端；
- 其中该第一反相器的第一端与该第二反相器的第二端连接，该第一反相器的第二端与该第二反相器的第一端连接，该第一反相器的第二端与该第一电压传输端连接，该第二反相器的第一端与该第二电压传输端连接。
- 5

有机发光二极管显示器像素电路数据更新装置

5 技术领域

本发明关于一种有机发光二极管(organic light emitting diode)显示器像素(pixel)电路中数据的更新装置。

背景技术

10 显示器像素电路所消耗的功率以 CV^2F 计算。其中 C 为电容值, F 则为帧更新频率(frame rate), 亦即每秒更新多少次帧。电容值与帧更新频率均和显示面板的大小及清晰度有关。 V 为驱动电压值, 和晶体管本身性能有关。

常规技术中有机发光二极管显示器像素电路 100 如图 1。该像素电路 100 包含一有机发光二极管 102 及一电容 104, 该电容 104 用于存储数据。可以
15 看到其中并无更新(refreshing)装置供待机(idling)时使用。待机时若仍以相同的帧更新频率来更新帧, 功率损耗较大。若有一个待机时能以较低频率更新帧的更新装置, 即可降低功率损耗。

发明内容

20 本发明即在提供一种有机发光二极管显示器像素电路中数据的更新装置。该更新装置使用于待机时, 能以较低频率更新帧而降低功率损耗。

本发明提供一种有机发光二极管显示器像素电路中数据的更新装置。其中数据为一电压值, 存储于显示器像素电路的一电容中。该更新装置包含一数据更新电路。该数据更新电路包含一电压传输端, 一第一控制信号输入端,
25 以及一第二控制信号输入端。其中电压传输端与电容连接。第一与第二控制信号输入端用于输入第一与第二控制信号, 以控制数据更新电路读入电压值及/或将电压值写回的时机及/或期间。本发明即利用第一与第二控制信号使该更新装置可以较低频率更新数据, 而得降低功率损耗。

其中数据更新电路的较佳实施例可包含一记忆电路, 一第一开关单元及
30 一第二开关单元。其中记忆电路包含一第一电压传输端及一第二电压传输端。第一电压传输端用于记忆电路读入电压值。第二电压传输端用于记忆电

路写回电压值。记忆电路用于记忆电压值。第一开关单元包含一第一端，一第二端与一第三端。其中第一端与所述电压传输端连接。第二端与第一电压传输端连接。第三端与所述第一控制信号输入端连接。第二开关单元还包含一第一端，一第二端与一第三端。其中第一端与所述电压传输端连接。第二端与第二电压传输端连接。第三端与所述第二控制信号输入端连接。

所述第一开关单元及第二开关单元的较佳实施例为薄膜晶体管。薄膜晶体管包含源极，漏极与栅极。其中源极用作开关单元的第一端。漏极用作开关单元的第二端。栅极则用作开关单元的第三端。

所述记忆电路的较佳实施例利用两个反相器实现。其中第一反相器与第二反相器各自包含一第一端与一第二端。第一反相器的第一端与第二反相器的第二端连接。第一反相器的第二端与第二反相器的第一端连接。第一反相器的第一端与所述第二电压传输端连接。

附图说明

为解释本发明的原理，参照附图并做以下的叙述。其中类似的编号表示类似的元件；

图1为常规技术中有机发光二极管显示器像素电路示意图；

图2为本发明较佳实施例与有机发光二极管显示器像素电路结合的示意图；以及

图3为本发明中第一控制信号与第二控制信号的一实施例。

附图元件符号说明

100、200	像素电路	102、202	有机发光二极管
104、204	电容	206	更新装置
208	数据更新电路	210	电压传输端
212	第一控制信号输入端	214	第二控制信号输入端
316	记忆电路	218	第一薄膜晶体管
2182	第一薄膜晶体管的源极	2184	第一薄膜晶体管的漏极
2186	第一薄膜晶体管的栅极	220	第二薄膜晶体管
2202	第二薄膜晶体管的源极	2204	第二薄膜晶体管的漏极
2206	第二薄膜晶体管的栅极	222	第一电压传输端
224	第二电压传输端	226	第一反相器

2262 第一反相器的第一端

2264 第一反相器的第二端

228 第二反相器

2282 第二反相器的第一端

2284 第二反相器的第二端

5 具体实施方式

本发明提供一种有机发光二极管显示器像素电路中数据的更新装置。主要精神在以较低频率更新数据，而得以降低功率损耗。本发明较佳实施例与有机发光二极管显示器像素电路结合的示意图如图 2。所得像素电路 200 中数据为一电压值，存储于像素电路 200 的一电容 204 中。该更新装置 206 包含一数据更新电路 208。该数据更新电路 208 包含一电压传输端 210，一第一控制信号输入端 212，以及一第二控制信号输入端 214。其中电压传输端 210 与电容 204 连接。第一控制信号输入端 212 与第二控制信号输入端 214 用于输入第一控制信号 CS1 与第二控制信号 CS2，以控制数据更新电路 208 读入电压值及/或将电压值写回的时机及/或期间。

15 当显示器进入待机状态，即由该更新装置 206 接管数据的更新。其更新过程可举例如下。第一控制信号输入端 212 给予数据更新电路 208 一第一控制信号 CS1，告知数据更新电路 208 读入电容 204 的电压值。数据更新电路 208 则通过电压传输端 210 读入电压值并记忆之。一段预定时间后，第二控制信号输入端 214 给予数据更新电路 208 一第二控制信号 CS2，告知数据更新电路 208 写回电压值至电容 204。其主要精神在于利用第一控制信号 CS1 与第二控制信号 CS2 控制帧更新频率。帧更新频率较低即可降低功率损耗。该第一与第二控制信号的一实施例如图 3。其中 CS1 为第一控制信号，CS2 则为第二控制信号。

25 仍参考图 2。该较佳实施例的数据更新电路 208 还包含一记忆电路 216，一第一薄膜晶体管 218 及一第二薄膜晶体管 220。其中第一薄膜晶体管 218 与第二薄膜晶体管 220 分别用作第一与第二开关单元。记忆电路 216 包含一第一电压传输端 222 及一第二电压传输端 224。第一电压传输端 222 用于记忆电路 216 读入电压值。第二电压传输端 224 用于记忆电路 216 写回电压值。记忆电路 216 用于记忆电压值。第一薄膜晶体管 218 包含一源极 2182，一漏极 2184 与一栅极 2186。其中源极 2182 与电压传输端 210 连接。漏极 2184 与第一电压传输端 222 连接。栅极 2186 与第一控制信号输入端 212 连接。

第二薄膜晶体管 220 还包含一源极 2202，一漏极 2204 与一栅极 2206。其中源极 2202 与电压传输端 210 连接。漏极 2204 与第二电压传输端 224 连接。栅极 2206 与第二控制信号输入端 214 连接。

5 仍参考图 2。于该较佳实施例中，记忆电路 216 利用两个反相器 226、228 实现。第一反相器 226 的第一端 2262 与第二反相器 228 的第二端 2284 连接。第一反相器 226 的第二端 2264 与第二反相器 228 的第一端 2282 连接。第一反相器 226 的第二端 2264 与第一电压传输端 222 连接。第二反相器 228 的第一端 2282 与第二电压传输端 224 连接。

10 上述说明并非对本发明范畴的限制，且上述说明以及各种改变与均等性的安排皆于本发明权利要求意欲保护的范畴内。

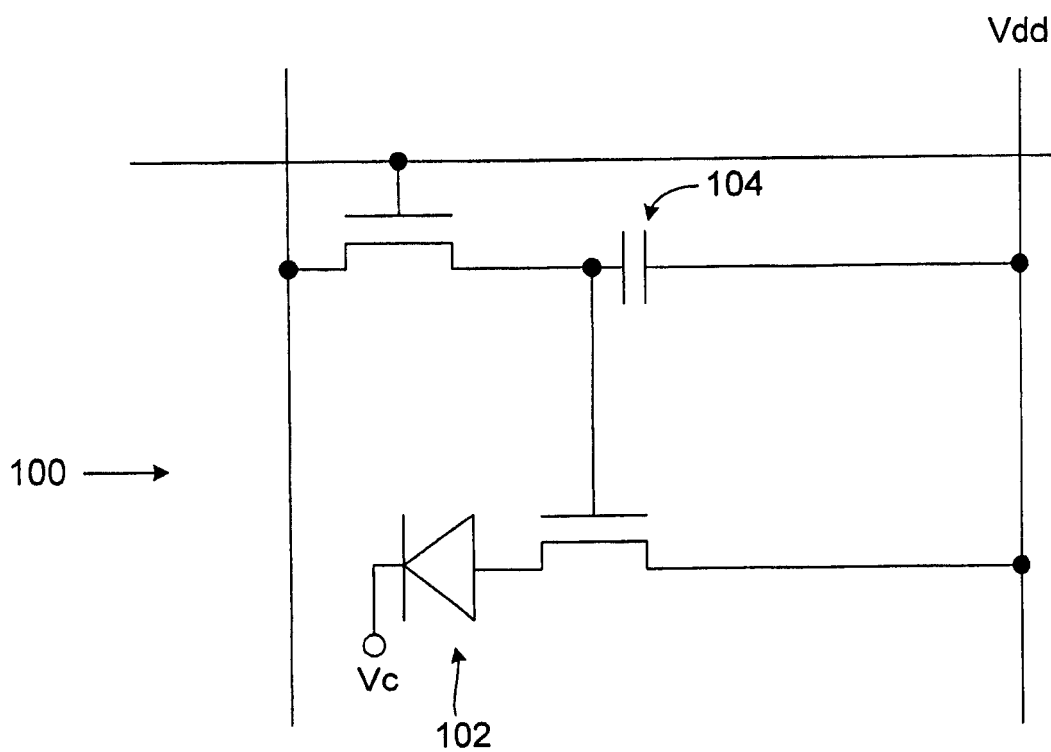


图 1

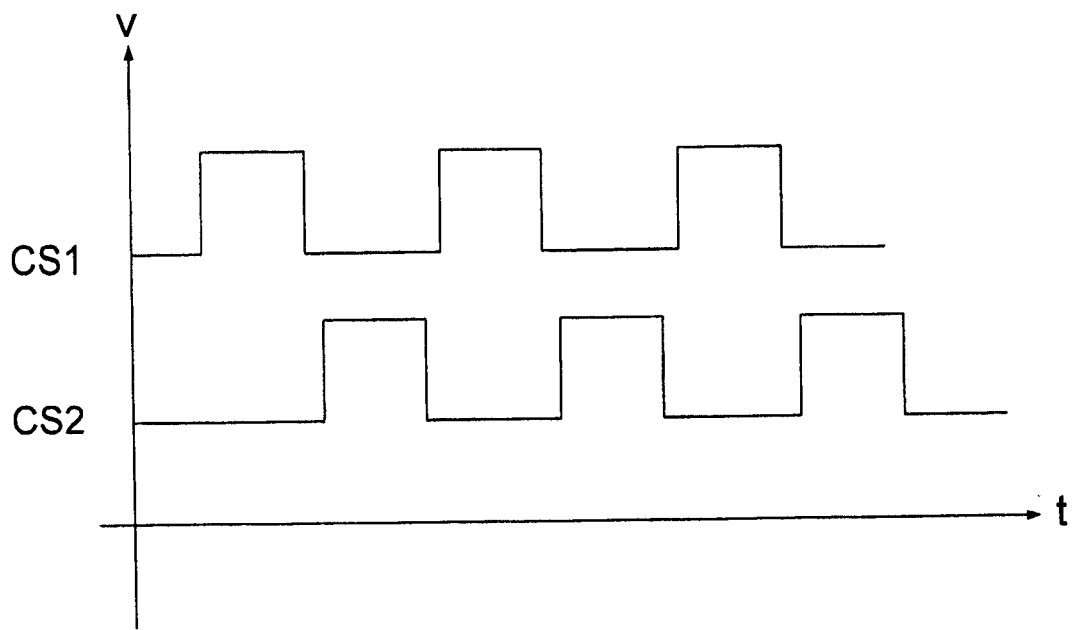


图 3

专利名称(译)	有机发光二极管显示器像素电路数据更新装置		
公开(公告)号	CN1713259A	公开(公告)日	2005-12-28
申请号	CN200410049090.X	申请日	2004-06-15
[标]申请(专利权)人(译)	统宝光电股份有限公司		
申请(专利权)人(译)	统宝光电股份有限公司		
[标]发明人	薛玮杰 石安 蔡耀铭		
发明人	薛玮杰 石安 蔡耀铭		
IPC分类号	G09G3/3208 G09G3/32		
代理人(译)	王志森		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种有机发光二极管显示器像素电路中数据的更新装置。其中数据为一电压值，存储于显示器像素电路的一电容中。该更新装置包含一数据更新电路。该数据更新电路包含一电压传输端，一第一控制信号输入端及一第二控制信号输入端。其中电压传输端与电容连接。第一与第二控制信号输入端用于输入第一与第二控制信号，以控制数据更新电路读入电压值及/或将电压值写回的时机及/或期间。

