

1. 一种电致发光显示装置,该电致发光显示装置包括:
位于基板上的遮蔽图案;
包括半导体层的薄膜晶体管,所述半导体层被设置在所述遮蔽图案上并且具有有源部分、源极欧姆接触部分以及漏极欧姆接触部分;
连接到所述薄膜晶体管的有机电致发光二极管;以及
连接到所述薄膜晶体管的电源线,
其中,所述遮蔽图案部分地覆盖所述半导体层的所述有源部分,并且
其中,被所述遮蔽图案覆盖的所述有源部分更靠近所述源极欧姆接触部分。
2. 根据权利要求1所述的电致发光显示装置,其中所述有源部分的所述被覆盖部分的面积是所述有源部分的总面积的0.9到0.95。
3. 根据权利要求1所述的电致发光显示装置,其中所述有源部分在宽度方向上被所述遮蔽图案完全地覆盖。
4. 根据权利要求1所述的电致发光显示装置,该装置还包括位于所述遮蔽图案与所述半导体层之间的缓冲层。
5. 根据权利要求1所述的电致发光显示装置,其中所述薄膜晶体管还包括:与所述有源部分相对应的栅极,和分别连接到所述源极欧姆接触部分和所述漏极欧姆接触部分的源极和漏极。
6. 根据权利要求1所述的电致发光显示装置,其中所述有机电致发光二极管包括连接到所述薄膜晶体管的第一电极、位于所述第一电极上的有机发射层、位于所述有机发射层上的第二电极。
7. 根据权利要求6所述的电致发光显示装置,其中所述第一电极是透明的,而所述第二电极是不透明的。
8. 根据权利要求7所述的电致发光显示装置,其中所述第二电极覆盖所述有源部分。
9. 根据权利要求1所述的电致发光显示装置,其中未被所述遮蔽图案覆盖并且暴露于外部光的所述有源部分补偿了所述薄膜晶体管的体效应。
10. 一种显示装置,该显示装置包括:
在基板上彼此交叉以限定多个像素的多条选通线和多条数据线;
位于各像素中的薄膜晶体管,所述薄膜晶体管包括栅极、源极和漏极以及沟道区;
电连接到所述漏极的像素电极;以及
部分地覆盖所述沟道区的遮蔽图案,
其中,未被所述遮蔽图案覆盖的所述有源部分更靠近所述薄膜晶体管的所述漏极。

显示装置

技术领域

[0001] 本发明涉及显示装置,更具体地说,涉及一种有机电致发光显示(OELD)装置。

背景技术

[0002] 直到最近,许多显示装置已经采用阴极射线管(CRT)来显示图像。然而,作为CRT的替代物,当前正在开发各种类型的平板显示器(如液晶显示(LCD)装置、等离子显示板(PDP)装置、场发射显示(FED)装置以及电致发光显示(ELD)装置)。在这些各种类型的平板显示器中,OELD装置是具有诸如响应时间快、亮度高以及视角宽的优点的发光显示器。

[0003] 图1是例示了根据现有技术的OELD装置的电路图。

[0004] 参照图1,OELD装置包括位于像素区P中的开关薄膜晶体管STr、驱动薄膜晶体管DTr、存储电容器StgC以及有机电致发光二极管E。

[0005] 选通线GL沿第一方向延伸,数据线DL沿与第一方向相交叉的第二方向延伸,电源线PL与数据线DL相隔开。选通线GL和数据线DL限定像素区P。

[0006] 开关薄膜晶体管STr设置在选通线GL与数据线DL的交叉部分处。驱动薄膜晶体管DTr连接到开关薄膜晶体管STr。有机电致发光二极管E连接到驱动薄膜晶体管DTr。有机电致发光二极管E的第一电极连接到驱动薄膜晶体管DTr的漏极,并且有机电致发光二极管E的第二电极连接到接地端子。电源线PL连接到驱动薄膜晶体管DTr的源极。存储电容器StgC连接到驱动薄膜晶体管DTr的栅极和漏极。

[0007] 当向选通线GL施加具有导通电平的栅电压时,将开关薄膜晶体管STr导通。通过数据线DL和开关薄膜晶体管STr向驱动薄膜晶体管DTr施加数据电压,使得驱动薄膜晶体管DTr导通。因此,在有机电致发光二极管E上流有二极管电流。即使所述栅电压具有截止电平,存储电容器StgC也存储有驱动薄膜晶体管DTr的栅电压。因此,该二极管电流被保持至下一帧之前。

[0008] 可以根据光发射方向将OELD装置分类成顶发射型和底发射型。

[0009] 图2是例示了根据现有技术的底发射型OELD装置的剖面图。

[0010] 参照图2,该OELD装置包括彼此面对的第一基板10和第二基板30。在这两块基板10和30的外周部分处设置有密封图案40,并且该密封图案40将这两块基板10与30接合起来。

[0011] 在第一基板10上设置有驱动薄膜晶体管DTr。第一电极12连接到该驱动薄膜晶体管DTr。在该第一电极12上设置有有机发射层14。有机发射层14包括位于相应像素区中的红(R)发射层14a、绿(G)发射层14b以及蓝(B)发射层14c。在有机发射层14上设置有第二电极16。在第二基板30上设置有干燥剂32以吸收湿气。

[0012] 图3是将图2的像素区放大的剖面图。在图3中,为了阐述的简明起见,略去了图2的第二基板。

[0013] 参照图3,在基板50上设置有半导体层55。半导体层55包括有源部分55a和两个欧姆接触部分55b。在半导体层55上设置有栅绝缘层58。在栅绝缘层58上与有源部分

55a 相对应地设置有栅极 63。在栅极 63 上设置有层间绝缘膜 67。栅绝缘层 58 和层间绝缘膜 67 具有暴露所述两个欧姆接触部分 55b 的第一半导体接触孔 69 和第二半导体接触孔 71。源极 75 和漏极 77 分别经由第一半导体接触孔 69 和第二半导体接触孔 71 接触所述两个欧姆接触部分 55b。在源极 75 和漏极 77 上设置有钝化层 85。在层间绝缘膜 67 上设置有电源线 79。

[0014] 有机电致发光二极管 E 连接到漏极 77。有机电致发光二极管 E 包括第一电极 82 和第二电极 89 以及有机发射层 87。有机发射层 87 发射光。所发射的光向基板 50 传播。

[0015] 在现有技术的底发射型 OLED 装置中, 开关薄膜晶体管和驱动薄膜晶体管的有源层透过透明基板 50 暴露于诸如日光和来自各种灯的外部光。这种暴露会对开关和驱动薄膜晶体管的特性 (如泄漏电流、阈值电压以及迁移率) 产生不利影响。因此, 根据现有技术的 OLED 装置可能受到低对比度、高功耗以及噪声的困扰, 因而显示质量可能由此变得劣化。具体地说, 泄漏电流可能增大到几纳安培 (nA), 由此使光发射延迟并使薄膜晶体管和有机电致发光二极管劣化。

发明内容

[0016] 因此, 本发明旨在提供一种 OLED 装置及其制造方法, 其基本上克服了由于现有技术的局限和缺点而导致的一个或更多问题。

[0017] 本发明的优点是提供一种具有改进的显示质量的 OLED 装置。

[0018] 在下面的说明中将阐述本发明的其它特征和优点, 这些特征和优点的一部分可根据说明而变得清楚, 或者可以通过本发明的实践来获知。通过在所撰写的说明书及其权利要求以及附图中具体指出的结构, 可以实现并获得本发明的这些和其它优点。

[0019] 为了实现这些和其他优点并且根据如在此所具体体现和广义描述的本发明的目的, 提供了一种电致发光显示装置, 该电致发光显示装置包括: 位于基板上的遮蔽图案; 包括半导体层的薄膜晶体管, 所述半导体层被设置在所述遮蔽图案上并且具有有源部分、源极欧姆接触部分以及漏极欧姆接触部分; 连接到所述薄膜晶体管的有机电致发光二极管; 以及连接到所述薄膜晶体管的电源线, 其中所述遮蔽图案部分地覆盖所述半导体层的所述有源部分。

[0020] 在另一方面中, 提供了一种电致发光显示装置, 该电致发光显示装置包括: 位于基板上的遮蔽图案; 包括半导体层的薄膜晶体管, 所述半导体层被设置在所述遮蔽图案上并且具有有源部分、源极欧姆接触部分以及漏极欧姆接触部分; 连接到所述薄膜晶体管的有机电致发光二极管; 以及连接到所述薄膜晶体管和所述遮蔽图案的电源线, 其中所述遮蔽图案覆盖所述有源部分。

[0021] 在还一方面中, 提供了一种显示装置, 该显示装置包括: 在基板上的彼此相交叉以限定多个像素的多条选通线和多条数据线; 位于各像素中的薄膜晶体管, 所述薄膜晶体管包括栅极、源极和漏极以及沟道区; 电连接到所述漏极的像素电极; 以及部分地覆盖所述沟道区的遮蔽图案。

[0022] 应当明白, 以上概括描述和以下详细描述都是示例性和说明性的, 旨在提供对权利要求所限定的本发明的进一步说明。

附图说明

[0023] 附图被包括进来以提供对本发明的进一步的理解并被并入且构成本说明书的一部分,附图示出了本发明多个实施例,并且与以上该说明书一起用于解释本发明的原理。

[0024] 在附图中:

[0025] 图 1 是例示了根据现有技术的 OLED 装置的电路图;

[0026] 图 2 是例示了根据现有技术的底发射型 OLED 装置的剖面图;

[0027] 图 3 是将图 2 的像素区放大的剖面图;

[0028] 图 4 是例示了根据本发明第一实施例的 OLED 装置的剖面图;

[0029] 图 5 是例示了图 4 的驱动薄膜晶体管的平面图;以及

[0030] 图 6 是例示了根据本发明第二实施例的 OLED 装置的剖面图。

具体实施方式

[0031] 下面将详细描述本发明的优选实施例,其示例示出在附图中。

[0032] 图 4 是例示了根据本发明第一实施例的 OLED 装置的剖面图。在图 4 中,为了阐述的简明起见,略去了如图 2 所例示的第二基板和干燥剂。

[0033] 参照图 4,根据本发明第一实施例的 OLED 装置包括形成在透明基板 100 上的遮蔽图案 105。遮蔽图案 105 将有源层 115a 遮蔽以不暴露于外部光(如日光和来自各种灯的光)。遮蔽图案 105 可以包括有机绝缘材料、无机绝缘材料或金属材料来将有源层 115a 遮蔽以不暴露于外部光。

[0034] 在具有遮蔽图案 105 的整个基板 100 上形成缓冲层 108。缓冲层 108 具有平坦的上表面。

[0035] 在缓冲层 108 上形成有半导体层 115。半导体层 115 包括位于半导体层 115 的中央部分处的有源部分 115a、和位于半导体层 115 的两侧的源极欧姆接触部分 115b 和漏极欧姆接触部分 115c。有源部分 115a 是半导体层 115 的沟道。半导体层 115 可以由多晶硅制成。有源部分 115a 可以由本征多晶硅制成,并且欧姆接触部分 115b 和 115c 可以由掺杂多晶硅制成。由于缓冲层 108 具有平坦的上表面,因此半导体层 115 没有台阶。

[0036] 在具有半导体层 115 的整个基板 100 上形成有栅绝缘层 118。在栅绝缘层 118 上与有源部分 115a 相对应地形成有栅极 125。尽管在图中未示出,但是在形成栅极 125 的同一处理的过程中形成选通线。

[0037] 在具有栅极 125 的整个基板 100 上形成有层间绝缘膜 130。栅绝缘层 118 和层间绝缘膜 130 具有分别暴露源极欧姆接触部分 115b 和漏极欧姆接触部分 115c 的第一半导体接触孔 133 和第二半导体接触孔 136。

[0038] 在层间绝缘膜 130 上形成有源极 145 和漏极 147。源极 145 和漏极 147 分别经由第一半导体接触孔 133 和第二半导体接触孔 136 接触源极欧姆接触部分 115b 和漏极欧姆接触部分 115c。尽管在图中未示出,但是在形成源极 145 和漏极 147 的同一处理的过程中形成数据线。选通线与数据线彼此交叉以限定像素区 P。

[0039] 驱动薄膜晶体管 DTr 包括半导体层 115、栅极 125 以及源极 145 和漏极 147。驱动薄膜晶体管 DTr 设置在像素区 P 的驱动区 DA 中。尽管在图中未示出,但是按与驱动薄膜晶体管 DTr 类似的方式形成连接到选通线和数据线的开关薄膜晶体管。驱动薄膜晶体管 DTr

的栅极连接到开关薄膜晶体管的漏极。开关薄膜晶体管的栅极连接到选通线,并且开关薄膜晶体管的源极连接到数据线。此外,当 OELD 装置包括位于基板 100 上的驱动电路时,可以按与驱动薄膜晶体管和开关薄膜晶体管类似的方式形成构成该驱动电路的薄膜晶体管。

[0040] 在层间绝缘膜 130 上形成有电源线 150。如与图 1 类似的那样,电源线 150 连接到驱动薄膜晶体管 DTr 的源极。可以将电源线 150 设置在源极 145 的外部。可以在与源极 145 和漏极 147 相同的处理中形成电源线 150,并且源极 145 可以从电源线 150 延伸出。

[0041] 电致发光二极管 E 连接到驱动薄膜晶体管 DTr。电致发光二极管 E 包括:第一电极 155 和第二电极 170,以及位于第一电极 155 与第二电极 170 之间并发射光的有机发射层 165。

[0042] 第一电极 155 形成在层间绝缘膜 130 上并接触漏极 147。在源极 145 和漏极 147 上形成有钝化层 160。钝化层 160 覆盖电源线 150、源极 145 和漏极 147 以及第一电极 155 的侧部。钝化层 160 具有与发射区 LA 相对应的开口。

[0043] 有机发射层 165 经由钝化层 160 的开口接触第一电极 155。有机发射层 165 接触钝化层 160 的侧面并部分地接触钝化层 160 的上表面。

[0044] 第一电极 155 是透明的并且第二电极 170 是不透明的,使得从有机发射层 165 发射的光向基板 100 传播。可以将第一电极 155 形成在各像素区 P 中,并且可以将第二电极 170 形成为遍及所述多个像素区 P。第二电极 170 可以完全覆盖有源层 115a。

[0045] 第一电极 155 可以充当阳极,第二电极 170 可以充当阴极,第一电极 155 可以具有比第二电极 170 更高的功函。第一电极 155 可以包括透明导电材料,该透明导电材料包括氧化铟锡 (ITO)、氧化铟锌 (IZO) 以及氧化铟锡锌 (ITZO) 或类似物。

[0046] 有机发射层 165 可以包括空穴注入层、空穴输运层、发射材料层、电子输运层以及电子注入层。当第一电极 155 和第二电极 170 分别充当阳极和阴极时,可以沿从第一电极 155 到第二电极 170 的方向顺序地布置空穴注入层、空穴输运层、发射材料层、电子输运层以及电子注入层。

[0047] 以下参照图 4 和 5 对遮蔽图案 105 和半导体层 115 的位置关系进行更详细的说明。

[0048] 图 5 是例示了图 4 的驱动薄膜晶体管的平面图。在图 5 中,将长度方向定义为从源极欧姆接触部分到漏极欧姆接触部分的方向,将宽度方向定义为垂直于该长度方向的方向。

[0049] 参照图 4 和 5,遮蔽图案 105 可以部分地覆盖有源部分 115a。有源层 115a 的被覆盖部分可以靠近源极欧姆接触部分 115b,并且有源层 115a 的未被覆盖部分 A 可以靠近漏极欧姆接触部分 115c。

[0050] 所述覆盖部分的面积可以是有源部分 115a 的面积约 0.9 到 0.95,并且所述未被覆盖部分的面积可以是有源部分 115a 的面积约 0.05 到 0.1。所述覆盖部分的长度 L1 可以是有源部分 115a 的长度 ChL (即,沟道长度) 约 0.9 到 0.95,并且所述未被覆盖部分 A 的长度 L2 可以是有源部分 115a 的长度 ChL 约 0.05 到 0.1。

[0051] 遮蔽图案 105 的宽度可以等于或大于有源层 115a 的宽度 (即,沟道宽度),使得遮蔽图案 105 沿宽度方向完全覆盖所述覆盖部分。

[0052] 遮蔽图案 105 是电浮置的,因而遮蔽图案 105 充当浮置栅极。这会产生使驱动薄膜晶体管的阈值电压变化的体效应 (body effect)。为了减小该体效应,遮蔽图案 105 不

完全覆盖有源层 115a,这使得入射在未被覆盖部分 A 上的外部光产生补偿体效应的泄漏电流。

[0053] 如上所述,在第一实施例中,驱动晶体管中的遮蔽图案部分地覆盖有源层。因此,有效地遮蔽了外部光,因而驱动薄膜晶体管可以正常地工作。结果,对比度增大,功耗和噪声减小,由此可以提高显示质量。此外,可以提高薄膜晶体管和有机电致发光二极管的可靠性。

[0054] 可以将第一实施例中的遮蔽图案应用于开关薄膜晶体管。用于开关薄膜晶体管的遮蔽图案可以完全覆盖开关薄膜晶体管的有源层。此外,可以将遮蔽图案应用于形成在同一基板上的驱动电路的薄膜晶体管。

[0055] 图 6 是例示了根据第二实施例的 OLED 装置的剖面图。除了电源线和遮蔽图案的结构以外,第二实施例的 OLED 装置类似于第一实施例的 OLED 装置。因此,可以略去对与第一实施例的那些部分类似的部分的说明。

[0056] 参照图 6,该 OLED 装置包括可以完全地覆盖有源层 215a 的遮蔽图案 205。遮蔽图案 205 还可以在电源线 250 的下方延伸从而与电源线 250 相接触。在第一实施例中,遮蔽图案不完全地覆盖有源层以补偿体效应。在第二实施例中,遮蔽图案 205 接触电源线 250,使得遮蔽图案 205 不是电浮置的。因此,遮蔽图案 205 可以完全地覆盖有源层 215a 以遮蔽有源层 215a 而不暴露于外部光。

[0057] 遮蔽图案 205 形成在基板 200 上。遮蔽图案 205 遮蔽外部光,如日光和来自各种灯的光。遮蔽图案 205 可以包括有机绝缘材料、无机绝缘材料以及金属材料以遮蔽有源层 215a 而不暴露于外部光。

[0058] 在具有遮蔽图案 205 的整个基板 200 上形成有缓冲层 208。缓冲层 208 具有平坦的上表面。

[0059] 在缓冲层 208 上形成有半导体层 215。半导体层 215 包括位于半导体层 215 的中央部分处的有源部分 215a、和位于半导体层 215 的两侧的源极欧姆接触部分 215b 和漏极欧姆接触部分 215c。有源部分 215a 是半导体层 215 的沟道。半导体层 215 可以由多晶硅制成。有源部分 215a 可以由本征多晶硅制成,并且欧姆接触部分 215b 和 215c 可以由掺杂多晶硅制成。由于缓冲层 208 具有平坦的上表面,因此半导体层 215 没有台阶。

[0060] 在具有半导体层 215 的整个基板 200 上形成有栅绝缘层 218。在栅绝缘层 218 上与有源部分 215a 相对应地形成有栅极 225。尽管在图中未示出,但是在形成栅极 225 的同一处理的过程中形成选通线。

[0061] 在具有栅极 225 的整个基板 200 上形成有层间绝缘膜 230。栅绝缘层 218 和层间绝缘膜 230 具有分别暴露源极欧姆接触部分 215b 和漏极欧姆接触部分 215c 的第一半导体接触孔 233 和第二半导体接触孔 236。缓冲层 208、栅绝缘层 218 以及层间绝缘膜 230 具有暴露遮蔽图案 205 的遮蔽图案接触孔 238。

[0062] 在层间绝缘膜 230 上形成有源极 245 和漏极 247。源极 245 和漏极 247 分别经由第一半导体接触孔 233 和第二半导体接触孔 236 接触源极欧姆接触部分 215b 和漏极欧姆接触部分 215c。尽管在图中未示出,但是在形成源极 245 和漏极 247 的同一处理的过程中形成数据线。选通线与数据线彼此交叉以限定像素区 P。

[0063] 驱动薄膜晶体管 DTr 包括半导体层 215、栅极 225 以及源极 245 和漏极 247。驱动

薄膜晶体管 DTr 设置在像素区 P 的驱动区 DA 中。尽管在图中未示出,但是按与驱动薄膜晶体管 DTr 类似的方式形成连接到选通线和数据线的开关薄膜晶体管。驱动薄膜晶体管 DTr 的栅极连接到开关薄膜晶体管的漏极。开关薄膜晶体管的栅极连接到选通线,并且开关薄膜晶体管的源极连接到数据线。此外,当 OELD 装置包括位于基板 200 上的驱动电路时,可以按与驱动薄膜晶体管和开关薄膜晶体管类似的方式形成构成该驱动电路的薄膜晶体管。

[0064] 在层间绝缘膜 230 上形成有电源线 250。如与图 1 类似的那样,电源线 250 连接到驱动薄膜晶体管 DTr 的源极。可以将电源线 250 设置在源极 245 的外部。可以在与源极 245 和漏极 247 相同的处理中形成电源线 250,并且源极 245 可以从电源线 250 延伸出。电源线 250 经由遮蔽图案接触孔 238 接触遮蔽图案 205 的一端,使得对遮蔽图案 205 施加电源电压。因此,遮蔽图案 205 不充当浮置栅极。

[0065] 电致发光二极管 E 连接到驱动薄膜晶体管 DTr。电致发光二极管 E 包括第一电极 255 和第二电极 270,以及位于第一电极 255 与第二电极 270 之间并发射光的有机发射层 265。

[0066] 第一电极 255 形成在层间绝缘膜 230 上并接触漏极 247。在源极 245 和漏极 247 上形成有钝化层 260。钝化层 260 覆盖电源线 250、源极 245 和漏极 247 以及第一电极 255 的侧部。钝化层 260 具有与发射区 LA 相对应的开口。

[0067] 可以在各像素区 P 中形成第一电极 255,并且可以将第二电极 270 形成遍及所述多个像素区 P。第二电极 270 可以完全覆盖有源层 215a。

[0068] 有机发射层 265 经由钝化层 260 的开口接触第一电极 255。有机发射层 265 接触钝化层 260 的侧面并部分地接触钝化层 260 的上表面。

[0069] 第一电极 255 是透明的并且第二电极 270 是不透明的。第一电极 255 可以充当阳极,第二电极 270 可以充当阴极,第一电极 255 可以具有比第二电极 270 更高的功函。第一电极 255 可以包括透明导电材料,该透明导电材料包括氧化铟锡 (ITO)、氧化铟锌 (IZO) 以及氧化铟锡锌 (ITZO) 或类似物。

[0070] 有机发射层 265 可以包括空穴注入层、空穴输运层、发射材料层、电子输运层以及电子注入层。当第一电极 255 和第二电极 270 分别充当阳极和阴极时,可以沿从第一电极 255 到第二电极 270 的方向顺序地布置空穴注入层、空穴输运层、发射材料层、电子输运层以及电子注入层。

[0071] 如上所述,在第二实施例中,遮蔽图案完全地覆盖驱动晶体管中的有源层,并电连接到电源线。因此,有效地遮蔽了外部光,因而驱动薄膜晶体管可以正常地工作。结果,对比度增大,功耗和噪声减小,由此可以提高了显示质量。此外,可以提高薄膜晶体管和有机电致发光二极管的可靠性。

[0072] 可以将第二实施例中的遮蔽图案应用于开关薄膜晶体管和用于形成在同一基板上的驱动电路的薄膜晶体管。

[0073] 本领域的技术人员应该理解:可以在不脱离本发明的精神或范围的情况下对本发明进行各种修改和变型。由此,本发明旨在覆盖对本发明的各种修改和变型,只要它们落在所附权利要求及其等同物的范围内。

[0074] 本申请要求于 2006 年 6 月 22 日在韩国提交的韩国专利申请第 2006-0056361 号的优先权,通过引用将其并入于此,如同在此对其进行全面阐述一样。

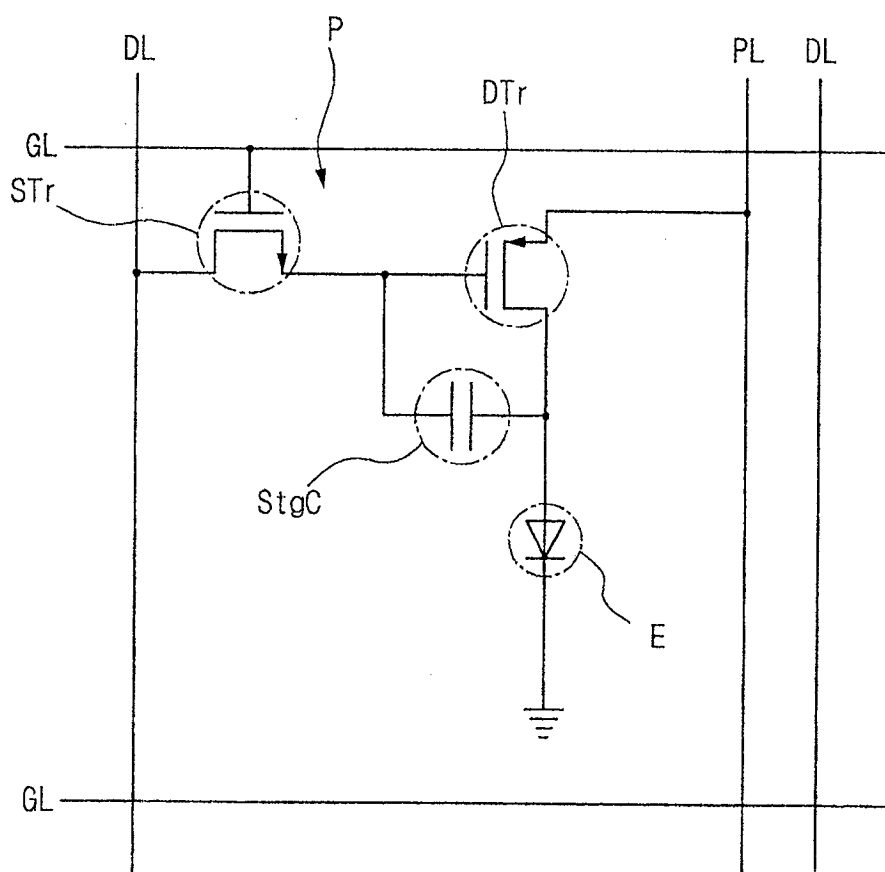


图 1 现有技术

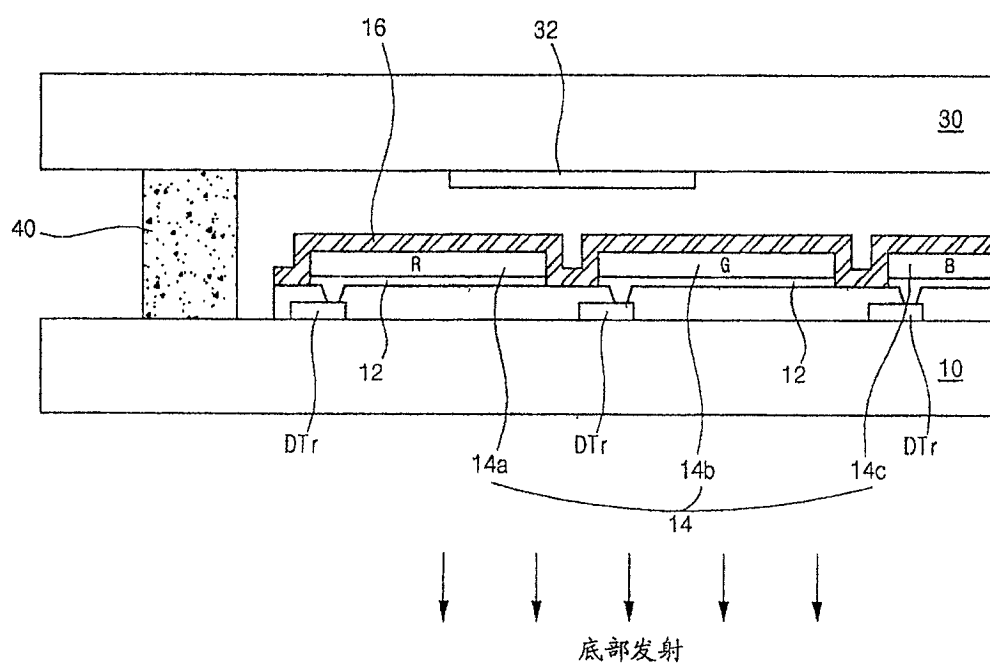


图 2 现有技术

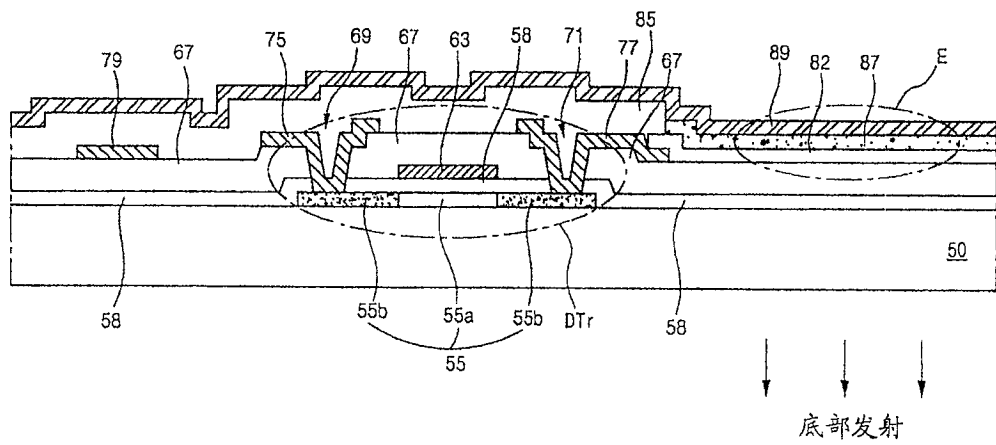


图 3 现有技术

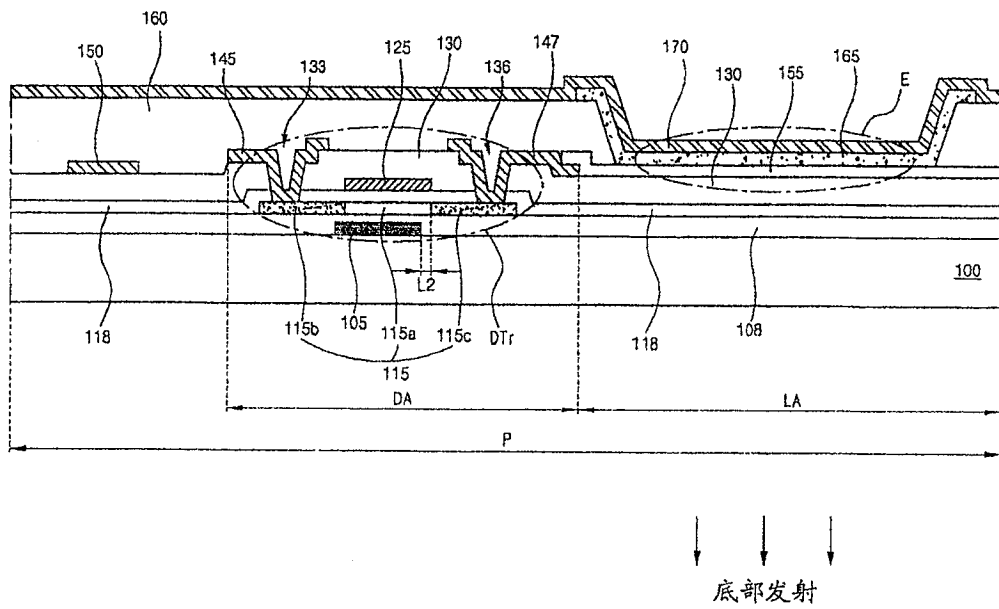


图 4

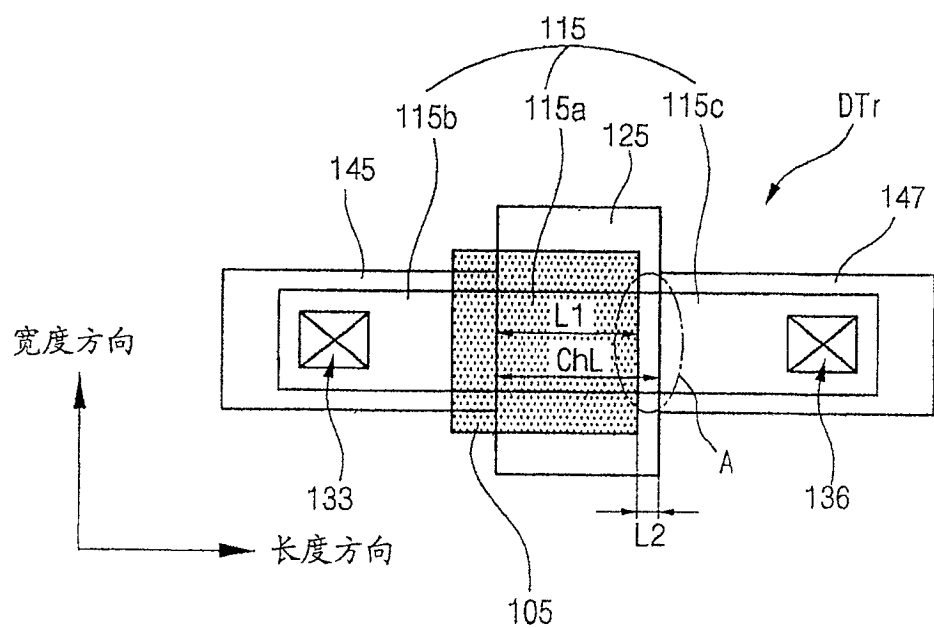


图 5

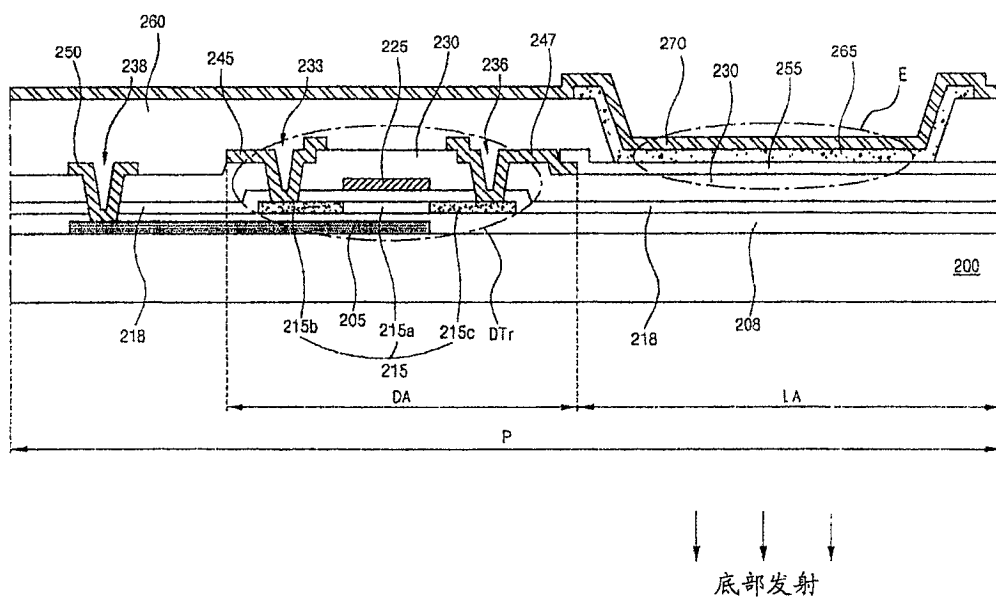


图 6

专利名称(译)	显示装置		
公开(公告)号	CN101093851B	公开(公告)日	2010-05-19
申请号	CN200610168999.6	申请日	2006-12-15
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG.飞利浦LCD株式会社		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	金重铁 沈载昊		
发明人	金重铁 沈载昊		
IPC分类号	H01L27/32		
CPC分类号	H01L27/3272		
代理人(译)	迟军		
审查员(译)	周江		
优先权	1020060056361 2006-06-22 KR		
其他公开文献	CN101093851A		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了一种电致发光显示装置，该电致发光显示装置包括：位于基板上的遮蔽图案；包括半导体层的薄膜晶体管，所述半导体层被设置在所述遮蔽图案上并且具有有源部分、源极欧姆接触部分以及漏极欧姆接触部分；连接到所述薄膜晶体管的有机电致发光二极管；以及连接到所述薄膜晶体管的电源线，其中所述遮蔽图案部分地覆盖所述半导体层的所述有源部分。

