



[12] 发明专利申请公开说明书

[21] 申请号 200410095060.2

[43] 公开日 2005 年 4 月 27 日

[11] 公开号 CN 1609937A

[22] 申请日 2004. 11. 23

[21] 申请号 200410095060.2

[71] 申请人 友达光电股份有限公司

地址 台湾省新竹市

[72] 发明人 孙文堂

[74] 专利代理机构 北京市柳沈律师事务所

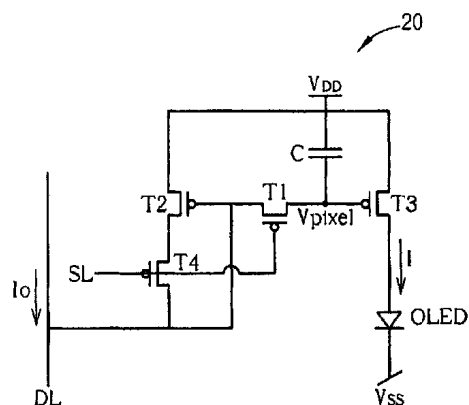
代理人 黄小临 王志森

权利要求书 3 页 说明书 7 页 附图 9 页

[54] 发明名称 以电流方式驱动的有机发光二极管显示装置及其像素结构

[57] 摘要

一种显示装置包含有：发光元件；第一扫描线，用于传输第一信号以选取该发光元件；数据线，用于传输数据电流信号驱动该发光元件；第一晶体管，具有栅极耦接至该第一扫描线，并根据该第一信号来选取该发光元件；以及电流镜电路，用于根据该数据电流信号以传输驱动电流信号来驱动该发光元件。该电流镜电路包含有：第二晶体管，具有栅极耦接至该数据线以及该第一晶体管的源极与漏极中的一端，用于接收该数据电流信号；以及第三晶体管，具有栅极耦接至该第一晶体管的源极以及漏极中的另一端，用于传输该驱动电流信号。



1. 一种像素结构, 包含:
发光元件;
- 5 第一扫描线, 用于传输第一信号;
数据线, 用于传输数据电流信号;
第一晶体管, 具有栅极耦接至该第一扫描线;
电流镜电路, 电性连接于该发光元件, 该电流镜电路包含有:
第二晶体管, 具有栅极连接至该数据线以及该第一晶体管的源极与漏极
10 中的一端; 以及
第三晶体管, 具有栅极耦接至该第一晶体管的源极与漏极中的另一端。
2. 根据权利要求1所述的像素结构, 还包含:
第二扫描线, 用于传输第二信号; 以及
第四晶体管, 具有栅极耦接至该第二扫描线, 且源极与漏极中的一端是
15 电性连接至该第二晶体管的漏极, 而源极与漏极中的另一端是电性连接至该
第二晶体管栅极以及该数据线。
3. 根据权利要求1所述的像素结构, 还包含:
第四晶体管, 具有栅极耦接至该第一扫描线, 且源极与漏极中的一端系
电性连接至该第二晶体管的漏极, 而源极与漏极中的另一端系电性连接至该
20 第二晶体管栅极以及该数据线。
4. 根据权利要求3所述的像素结构, 其中该第一晶体管与第四晶体管可
为N型薄膜晶体管或P型薄膜晶体管。
5. 根据权利要求1所述的像素结构, 其中该第二晶体管与该第三晶体管
可为N型薄膜晶体管或P型薄膜晶体管。
- 25 6. 根据权利要求1所述的像素结构, 其中该发光元件系为发光二极管。
7. 一种像素结构, 具有发光二极管及电容储存部件, 包括:
电压源;
第一晶体管, 具有栅极耦接至扫描线;
第二晶体管, 具有栅极电性连接至数据线及耦接至该第一晶体管的源极
30 与漏极中的一端;
第三晶体管, 具有栅极耦接至该第一晶体管的源极与漏极中的另一端,

且该第三晶体管的源极与漏极中的一端耦接至该发光二极管，而该第三晶体管的源极与漏极中的另一端耦接至该电压源；

第四晶体管，具有栅极耦接至该扫描线，且该第四晶体管的源极与漏极中的一端耦接至该数据线；

- 5 其中，该第四晶体管的源极与漏极中的另一端耦接至该第二晶体管的源极与漏极中的一端，且该第二晶体管的栅极系通过该第一晶体管耦接至该第三晶体管的栅极用于形成电流镜电路。

8. 根据权利要求7所述的像素结构，其中该第二晶体管的源极与漏极中的另一端耦接至该发光元件或该电压源。

- 10 9. 根据权利要求7所述的像素结构，其中该扫描线系具有第一扫描线及第二扫描线。

10. 根据权利要求9所述的像素结构，其中该第一晶体管的栅极系耦接至该第一扫描线。

- 15 11. 根据权利要求9所述的像素结构，其中该第四晶体管的栅极系耦接至该第一扫描线或该第二扫描线。

12. 根据权利要求7所述的像素结构，其中该电容储存部件系耦接于该电压源与该第三晶体管的栅极间或耦接于该第三晶体管的栅极与该第二晶体管的源极与漏极中的一端之间。

- 20 13. 根据权利要求7所述的像素结构，其中该第一晶体管与该第四晶体管可为N型薄膜晶体管或P型薄膜晶体管。

14. 根据权利要求7所述的像素结构，其中该第二晶体管与该第三晶体管可为N型薄膜晶体管或P型薄膜晶体管。

15. 一种显示装置，包含有：

发光元件；

- 25 第一扫描线，用于传输第一信号；

数据线，用于传输数据电流信号；

第一晶体管，具有栅极耦接至该第一扫描线；以及

电流镜电路，电性连接于该发光元件，该电流镜电路包含有：

- 30 第二晶体管，具有栅极连接至该数据线以及该第一晶体管的源极与漏极中的一端；以及

第三晶体管，具有栅极耦接至该第一晶体管的源极与漏极中的另一端。

16. 根据权利要求 15 所述的显示装置, 还包含:

第二扫描线, 用于传输第二信号; 以及

第四晶体管, 具有栅极耦接至该第二扫描线, 且源极与漏极中的一端系电性连接至该第二晶体管的漏极, 而源极与漏极中的另一端系电性连接至该

5 第二晶体管栅极以及该数据线。

17. 根据权利要求 15 所述的显示装置, 还包含:

第四晶体管, 具有栅极耦接至该第一扫描线, 且源极与漏极中的一端系电性连接至该第二晶体管的漏极, 而源极与漏极中的另一端系电性连接至该第二晶体管栅极以及该数据线。

10 18. 根据权利要求 17 所述的显示装置, 其中该第一晶体管与第四晶体管可为 N 型薄膜晶体管或 P 型薄膜晶体管。

19. 根据权利要求 15 所述的显示装置, 其中该第二晶体管与该第三晶体管可为 N 型薄膜晶体管或 P 型薄膜晶体管。

20. 根据权利要求 15 所述的显示装置, 其中该发光元件系为发光二极管。

以电流方式驱动的有机发光二极管
显示装置及其像素结构

5

技术领域

本发明提供一种显示面板及其像素结构，尤指一种以电流方式驱动的有机发光二极管显示装置及其像素结构。

10

背景技术

请参阅第1图，第1图为现有以电压方式驱动的有机发光二极管显示装置中一像素10的示意图。如第1图所示，像素10包含有扫描线(scan line)SL、数据线(data line)DL、薄膜晶体管(thin-film transistor, TFT) M1、薄膜晶体管 M2、电容储存部件 C 以及有机发光二极管(organic light emitting diode)OLED，其中如第1图所示，薄膜晶体管 M1 的栅极(gate)系连接至扫描线 SL，漏极(drain)连接至数据线 DL，源极(source)系连接至薄膜晶体管 M2 的栅极以及电容储存部件 C 的一端。薄膜晶体管 M2 的漏极系连接至有机发光二极管 OLED 的一端，而其源极则连接至电容储存部件 C 的另一端以及电压源 Vdd。此外，有机发光二极管 OLED 的另一端系连接至另一电压源 Vss。

20 像素 10 的运作模式如下所述：首先，由外部的栅极驱动电路（未显示于第1图）驱动扫描线 SL，并给予扫描线 SL 一预定电压，该预定电压系经由扫描线 SL 传输至薄膜晶体管 M1 的栅极，在此，薄膜晶体管 M1 系作为一开关来使用，因此，薄膜晶体管 M1 便会被开启。此外，数据线 DL 所携带的电压信息也因此藉由晶体管 M1 传递至薄膜晶体管 M2 的栅极与电容储存部件 C 的一端，在此请注意，数据线 DL 所携带的电压信息系由外部的数据驱动电路（未显示）根据像素 10 所欲显示的显示数据（例如欲显示的灰阶值）来设定。

25 接着，由于上述电压信息系用来控制薄膜晶体管 M2 的栅极电压，因此薄膜晶体管 M2 便可根据上述电压信息的大小来决定通过薄膜晶体管 M2 的电流 I，另一方面，由于有机发光二极管 OLED 所发出的光亮度正比于其所流过的电流，因此有机发光二极管 OLED 会因为电流 I 的大小而发出相对应的光，如
30 此便完成像素 10 的驱动。

如第1图所示,电容储存部件C是用来储存先前提到的电压信息,当该电压信息经由薄膜晶体管M1传递过来的时候,该电压信息除了作为薄膜晶体管M2的栅极电压而导通薄膜晶体管M2以外,也同时会影响电容储存部件C所储存的电荷,如此,当电容储存部件C与薄膜晶体管M1连接的一端所保持的电位对应上述电压信息后,栅极驱动电路与数据驱动电路就可以停止驱动像素10,而转成由电容储存部件C所储存的电压信息来持续驱动薄膜晶体管M2,并且因此电容储存部件C可于一预定时间内维持所需的电流I,并且由于利用电容储存部件C来驱动薄膜晶体管M2,数据线DL的噪声便不会对薄膜晶体管M2造成干扰,因此可以使有机发光二极管OLED所发出的光强度十分稳定而不受干扰,这也代表了像素10的灰阶值可以稳定地输出。

然而,由于薄膜晶体管M2在制程上的误差,譬如掺杂(doping)的浓度误差或是衬底(substrate)与栅极的距离误差都可能会造成薄膜晶体管M2临界电压(threshold voltage)的误差,亦或是薄膜晶体管M2中移动率(mobility)的误差,这样的制程误差便会直接影响到电流I的大小,因此即使是相同的电压信息,驱动不同像素的电流I并不相同,如此便造成了不同像素之间亮度的不均匀。

发明内容

因此本发明的主要目的之一在于提供一种以电流方式驱动的有机发光二极管显示装置及其像素结构,以解决现有技术中像素亮度不均匀的问题。

根据本发明的权利要求,其系揭露一种显示装置。该显示装置包含有:发光元件;第一扫描线,用于传输第一信号以选取该发光元件;数据线,用来传输数据电流信号以驱动该发光元件;第一晶体管,其栅极耦接至该第一扫描线,该第一晶体管系以该第一信号来选取该发光元件;以及电流镜电路,电性连接于该发光元件,用来根据该数据电流信号以传输一驱动电流信号来驱动该发光元件,该电流镜电路包含有:第二晶体管,其栅极(gate)耦接至该数据线以及该第一晶体管的源极(source)与漏极(drain)中之一端,该第二晶体管系用于接收该数据电流信号;以及第三晶体管,其栅极系耦接至该第一晶体管的源极以及漏极中的另一端,该第三晶体管系用于传输该驱动电流信号。

此外,本发明另揭露一种像素结构,包含:发光元件;第一扫描线,用

于传输第一信号；数据线，用于传输数据电流信号；第一晶体管，具有栅极耦接至该第一扫描线；电流镜电路，电性连接于该发光元件，该电流镜电路包含有：第二晶体管，具有栅极（gate）连接至该数据线以及该第一晶体管之源极（source）与漏极（drain）中的一端；第三晶体管，具有一栅极耦接至该
5 第一晶体管之源极与漏极中的另一端；第二扫描线，用于传输第二信号；以及第四晶体管，具有栅极耦接至该第二扫描线，且源极与漏极中的一端系电性连接至该第二晶体管的漏极，而源极与漏极中的另一端系电性连接至该第二晶体管栅极以及该数据线。

并且本发明另揭露一种像素结构，具有发光二极管及电容储存部件，包
10 括：电压源；第一晶体管，具有栅极耦接至一扫描线；第二晶体管，具有栅极电性连接至数据线及耦接至该第一晶体管的源极与漏极中的一端；第三晶体管，具有栅极耦接至该第一晶体管的源极与漏极中的另一端，且该第三晶体管之源极与漏极中的一端耦接至该发光二极管，而该第三晶体管的源极与漏极中的另一端耦接至该电压源；第四晶体管，具有栅极耦接至该扫描线，
15 且该第四晶体管的源极与漏极中的一端耦接至该数据线；其中，该第四晶体管的源极与漏极中的另一端耦接至该第二晶体管的源极与漏极中的一端，且该第二晶体管的栅极系通过该第一晶体管耦接至该第三晶体管的栅极用于形成电流镜电路。

本发明所揭露的像素利用电流驱动的原理比起现有电压驱动面板的像素
20 具有更佳的像素均匀度，并且可稳定地保持欲显示的灰阶亮度。

附图说明

第 1 图为现有以电压方式驱动的有机发光二极管显示装置中的像素的示意图。

25 第 2 图为本发明以电流方式驱动的有机发光二极管显示装置中的像素的第一实施例的示意图。

第 3 图为驱动第 2 图所示的像素的流程图。

第 4 图为第 2 图所示的像素的第二实施例的示意图。

第 5 图为第 2 图所示的像素的第三实施例的示意图。

30 第 6 图为第 2 图所示的像素的第四实施例的示意图。

第 7 图为第 2 图所示的像素的第五实施例的示意图。

第8图为第2图所示的像素的第六实施例的示意图。

第9图为第2图所示的像素的第七实施例的示意图。

[主要元件标号说明]

10、20 像素

5

具体实施方式

请参阅第2图，第2图为本发明以电流方式驱动的发光二极管显示装置中一像素20的第一实施例的示意图，其中，该发光二极管系以有机发光二极管为范例。如第2图所示，像素20包含有扫描线SL，数据线DL，电容储存部件C，多个薄膜晶体管T1、T2、T3、T4，以及有机发光二极管OLED。请注意，第1图与第2图中的同名部件（扫描线SL、数据线DL、电容储存部件C以及有机发光二极管OLED）系具有相同的功能与运作，在此不另赘述。如第2图所示，薄膜晶体管T2、T3主要系用来构成一电流镜电路(current mirror)，其可以将流过薄膜晶体管T2的电流以一电流镜比率(mirror ratio)驱使一电流流过薄膜晶体管T3，而薄膜晶体管T1、T4则当作两开关来使用，简单来说，当薄膜晶体管T2、T3组成的电流镜电路开始运作时，其栅极需通过薄膜晶体管T1相互导通，并且薄膜晶体管T2需通过薄膜晶体管T4耦接至数据线DL。在本实施例中，薄膜晶体管T1的栅极耦接至扫描线SL，源极则耦接至薄膜晶体管T3的栅极以及电容储存部件C的一端，漏极则耦接至薄膜晶体管T2的栅极以及数据线DL；薄膜晶体管T3的源极耦接至一电压源Vdd，而漏极则耦接至有机发光二极管OLED的一端；薄膜晶体管T2的源极耦接至电压源Vdd，以及漏极则耦接至薄膜晶体管T4的源极；薄膜晶体管T4的栅极耦接至扫描线SL，而漏极耦接至数据线DL。此外，电容储存部件C的另一端系连接至电压源Vdd，以及有机发光二极管OLED的另一端则连接至另一电压源Vss。

25

请参阅第3图，第3图为驱动第2图所示的像素20的流程图，系以电流方式驱动发光二极管为范例，且发光二极管系为有机发光二极管。驱动像素20的运作包含有下列步骤：

步骤100：开始；

30

步骤102：扫描线SL传输信号至薄膜晶体管T1、T4的栅极来导通薄膜晶体管T1、T4；

步骤 104: 数据线 DL 的数据电流信号 I_0 藉由薄膜晶体管 T4 而于薄膜晶体管 T2 的栅极产生一电压 V_{pixel} ;

步骤 106: 电流镜电路根据数据电流信号 I_0 产生一电流信号 I;

步骤 108: 电容储存部件 C 储存电压 V_{pixel} ;

5 步骤 110: 电流信号 I 驱动有机发光二极管 OLED 发出相对应光强度;

步骤 112: 扫描线 SL 停止传输该信号而不导通薄膜晶体管 T1、T4;

步骤 114: 薄膜晶体管 T3 利用电容 C 所储存的电压 V_{pixel} 来产生电流信号 I 以维持有机发光二极管 OLED 的光强度; 以及

步骤 116: 像素驱动完成。

10 首先, 在像素电流写入阶段(write stage)时, 扫描线 SL 传输一信号至薄膜晶体管 T1、T4 的栅极来开启薄膜晶体管 T1、T4 (步骤 102), 于是薄膜晶体管 T4 可视为一通路, 因此, 数据线 DL 的数据电流信号 I_0 可流过薄膜晶体管 T2, 并且依据数据电流信号 I_0 , 薄膜晶体管 T2 的栅极会产生一相对应的电压 V_{pixel} (步骤 104); 又因为薄膜晶体管 T1 也可视为一通路, 因此电压
15 V_{pixel} 会传递至电容储存部件 C 与薄膜晶体管 T3。

接着, 由于电流镜电路的特性, 电流镜电路会以一电流镜比率复制数据电流信号 I_0 产生一电流信号 I (I_0 : I 的比值约等于 $(W/L)_{T2}$: $(W/L)_{T3}$, 其中 W/L 系为通道宽度/长度比) (步骤 106)。此外, 电容储存部件 C 之一端会保持先前所提及之电压 V_{pixel} 以使其两端的压差为 $V_{\text{dd}} - V_{\text{pixel}}$ (步骤 108), 同时, 电流
20 信号 I 会通过有机发光二极管 OLED, 使得有机发光二极管 OLED 发出相对应的光强度 (步骤 110), 于此像素电流写入阶段便完成。

之后, 开始启动一像素复制数据电流阶段(reproducing stage), 此时, 扫描线 SL 停止传输该信号以关闭薄膜晶体管 T1、T4 (步骤 112), 因此薄膜晶体管 T1、T4 皆视为一断路, 由于电容储存部件 C 会保持其两端的压差为
25 $V_{\text{dd}} - V_{\text{pixel}}$, 且电容储存部件 C 的充放电路径已经随着薄膜晶体管 T1 的关闭而消失, 因此电容储存部件 C 可维持薄膜晶体管 T3 的栅极电压为 V_{pixel} , 所以薄膜晶体管 T3 便可维持电流信号 I 的强度, 而有机发光二极管 OLED 也因此可以维持其光强度 (步骤 114)。最后, 像素 20 的驱动程序便可完成 (步骤 116)。

在此请注意, 第 2 图中, 像素 20 系采用 4 个 P 型薄膜晶体管, 但事实上,
30 亦可以采用 N 型薄膜晶体管, 亦合乎本发明之精神, 请参阅第 4 图、第 5 图与第 6 图, 第 4 图为第 2 图所示的像素 20 的第二实施例的示意图, 相较于第

2图所示的第一实施例，于第4图中的实施例中，像素20中作为开关的薄膜晶体管T1以及T4系为N型薄膜晶体管，由于作为开关的N型薄膜晶体管与P型薄膜晶体管的操作以及原理已为业界所熟知，故不另赘述于此。

第5图为第2图所示的像素20的第三实施例的示意图，以及第6图为第2图所示的像素20的第四实施例的示意图。于第5图中，像素20中作为电流镜电路的薄膜晶体管改为N型薄膜晶体管；其操作方法如下所述：

首先，在所述之像素电流写入阶段时，扫描线SL传输一信号至薄膜晶体管T1、T4的栅极来开启薄膜晶体管T1、T4，于是薄膜晶体管T4可视为一通路，因此，数据线DL的数据电流信号 I_0 可流过薄膜晶体管T2，并且依据数据电流信号 I_0 ，薄膜晶体管T2的栅极会产生一相对应的电压 V_{pixel} ；又因为薄膜晶体管T1也可视为一通路，因此电压 V_{pixel} 会传递至电容储存部件C与薄膜晶体管T3。

接着，由于电流镜电路的特性，电流镜电路会以一电流镜比率复制数据电流信号 I_0 产生一电流信号I(I_0 : I的比值约等于 $(W/L)_{T2}$: $(W/L)_{T3}$ ，其中W/L系为通道宽度/长度比)。此外，电容储存部件C的一端会保持先前所提及的电压 V_{pixel} 以使其两端的压差为一固定值，同时，电流信号I会通过有机发光二极管OLED，使得有机发光二极管OLED发出相对应的光强度，于此像素电流写入阶段便完成。

之后，开始启动前述的像素复制数据电流阶段(reproducing stage)，此时，扫描线SL停止传输该信号以关闭薄膜晶体管T1、T4，因此薄膜晶体管T1、T4皆视为一断路，由于电容储存部件C会保持其两端的压差，且电容储存部件C的充放电路径已经随着薄膜晶体管T1的关闭而消失，因此电容储存部件C可使得薄膜晶体管T3的栅极与源极的电压差维持于该固定值，所以薄膜晶体管T3便可以藉由该固定值电压，来维持电流信号I的强度，而有机发光二极管OLED也因此可以维持其光强度。至此像素20的驱动程序便可完成。

请参阅第6图中，于第6图中，像素20中所有薄膜晶体管皆为N型薄膜晶体管。与第5图所示的像素20比较，第6图的像素20仅仅只有作为开关的薄膜晶体管T1、T4改为N型薄膜晶体管，由于作为开关的N型薄膜晶体管与P型薄膜晶体管的操作以及原理已为业界所熟知，而其余操作皆与第5图所示的像素类似，熟知此项技术者应可理解，故不另赘述于此。

此外，请参阅第7图，第7图为第2图所示的像素20的第五实施例的示

意图。如第 7 图所示，电容储存部件 C 的耦接方式亦不限定于耦接于电压源 Vdd 与薄膜晶体管 T3 的栅极之间，于本实施例中，电容储存部件 C 耦接于薄膜晶体管 T3 的栅极与另一电压源 Vss 之间，因此，电容储存部件 C 会保持其两端之间的电压差为 $V_{\text{pixel}} - V_{\text{ss}}$ ，亦即，电容储存部件 C 亦可达到维持薄膜晶体管 T3 的栅极电压为 V_{pixel} 的目的。请参阅第 8 图，第 8 图为第 2 图所示之像素 20 的第六实施例的示意图。本实施例中，有机发光二极管 OLED 的位置亦可耦接于电压源 Vdd 与薄膜晶体管 T3 之间，由于电流信号 I 系经由薄膜晶体管 T3 而由电压源 Vdd 流至电压源 Vss，因此若有机发光二极管 OLED 位于电压源 Vdd、Vss 的电流路径上，则电流信号 I 均可达到驱动有机发光二极管 OLED 的目的。

请参阅第 9 图，第 9 图为第 2 图所示的像素 20 的第七实施例的示意图。依据第 2 图的第一实施例所示，薄膜晶体管 T1、T4 是否导通系皆由同一扫描线 SL 所传输的信号所控制，然而，在实际运用上，也可使用两扫描线 SL1、SL2 来分别控制薄膜晶体管 T1、T4，以降低薄膜晶体管 T1、T4 切换状态的瞬间所造成的回授效应 (feed-through effect) 对电容储存部件 C 一端所维持之电压电平 V_{pixel} 的影响，换句话说，在晶体管 T4 尚未导通前，扫描线 SL1 便可先传递信号以导通薄膜晶体管 T1，以及在晶体管 T1 尚未处于非导通状态前，扫描线 SL2 便可先传递信号以驱使薄膜晶体管 T4 成为非导通状态。

在此请注意，本发明所揭露的像素 20 中的薄膜晶体管 T2 的栅极连接至数据线 DL，如此，在像素电流写入阶段时，能迅速的改写薄膜晶体管 T2 的栅极电压，亦即，当扫描线 SL 使薄膜晶体管 T1、T4 导通时，薄膜晶体管 T2 的栅极电压能迅速的建立起流过 T2 的电流所需的对应电压 V_{pixel} ，因此本发明的像素 20 可具有较高的响应速度 (response speed)。

此外，相较于现有技术，本发明所公开的像素利用电流驱动的原理比起现有电压驱动面板的像素具有更佳的像素均匀度，并且可稳定地保持欲显示的灰阶亮度。

以上所述仅为本发明的较佳实施例，凡依本发明权利要求所做的均等变化与修饰，皆应属本发明的涵盖范围。

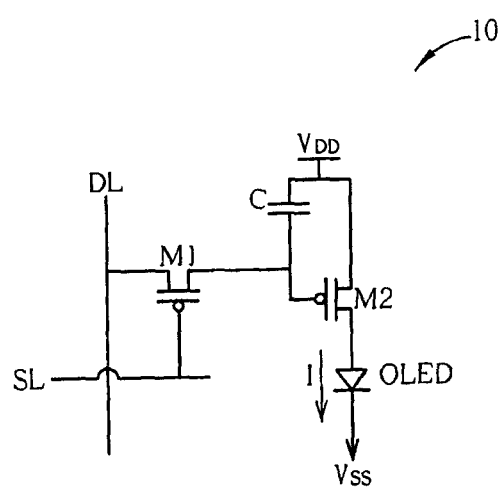


图 1

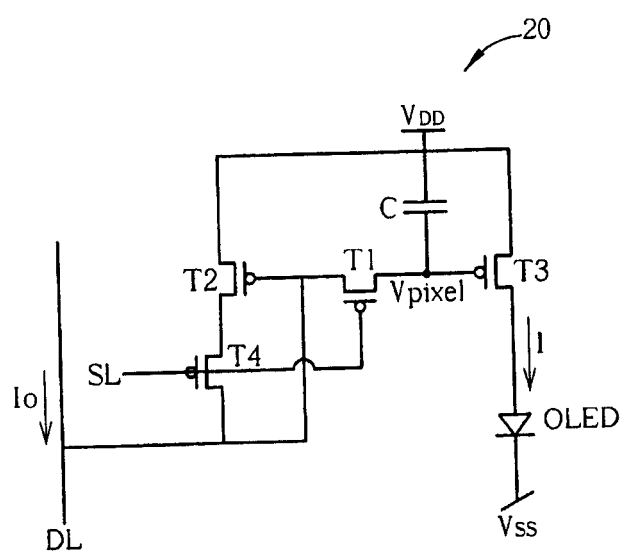


图 2

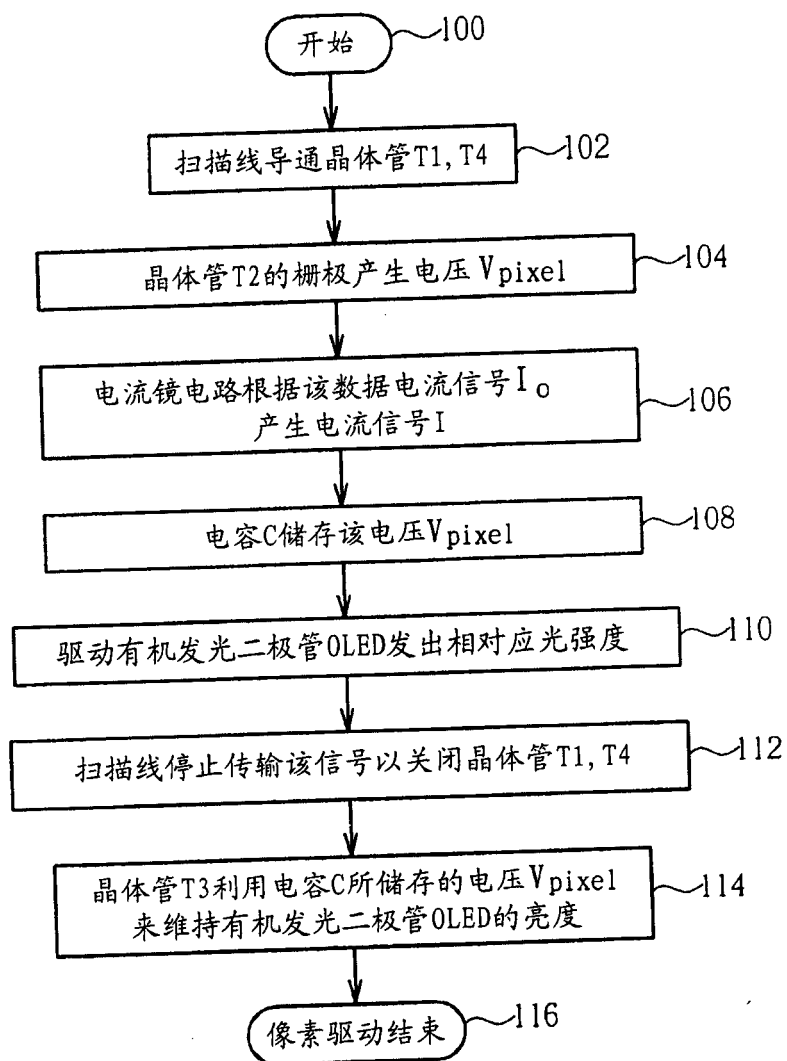


图 3

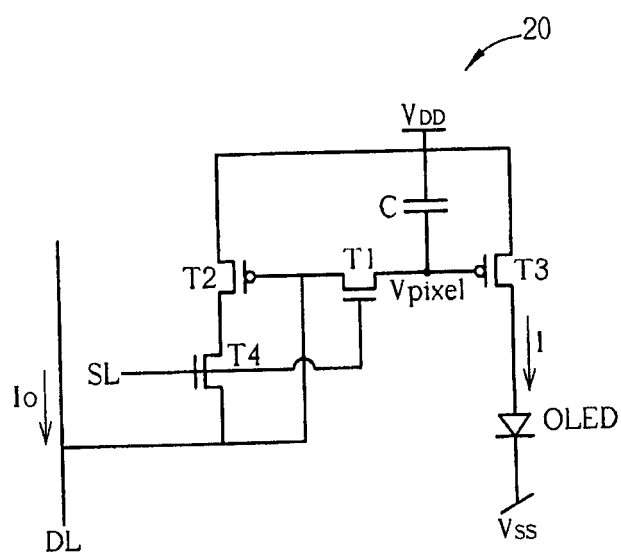


图 4

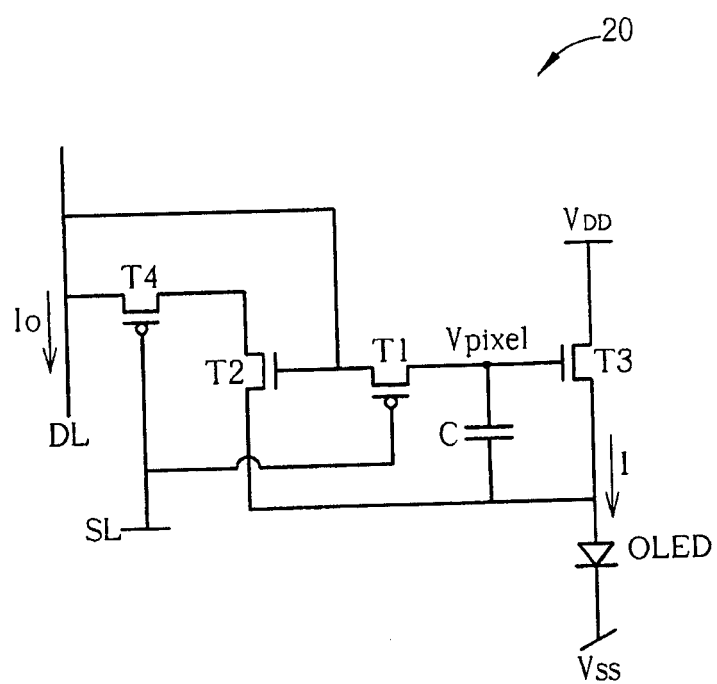


图 5

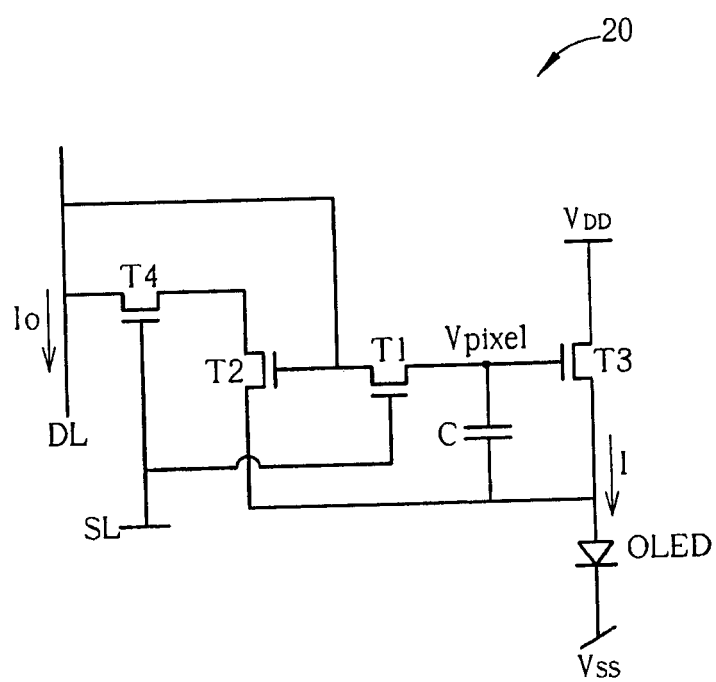


图 6

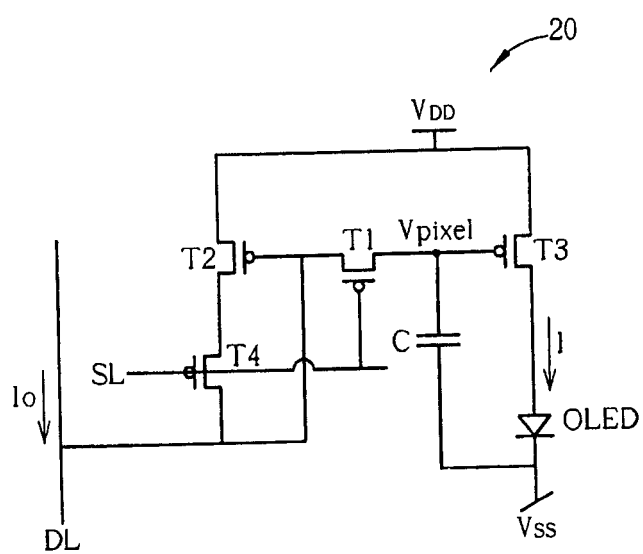


图 7

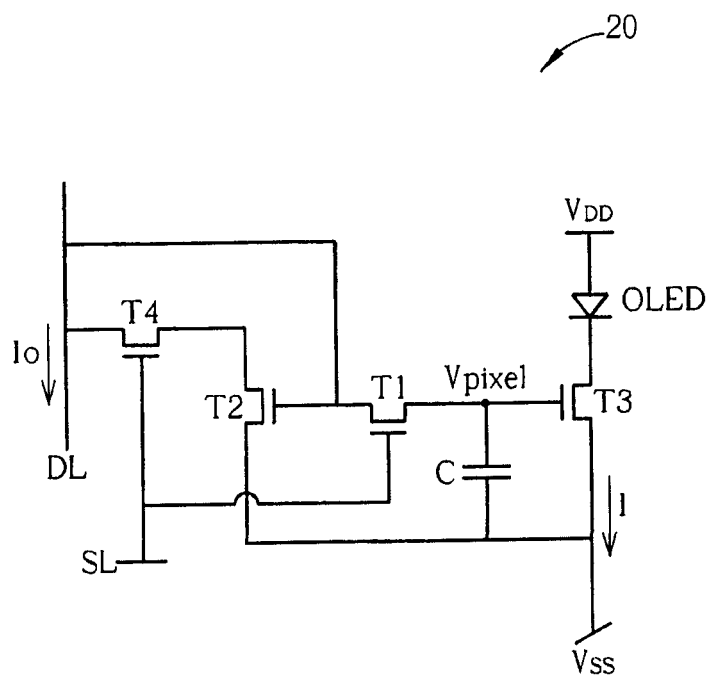


图 8

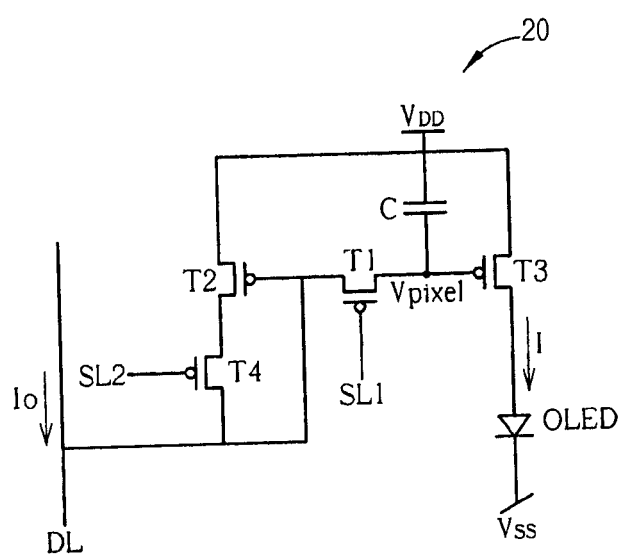


图 9

专利名称(译)	以电流方式驱动的有机发光二极管显示装置及其像素结构		
公开(公告)号	CN1609937A	公开(公告)日	2005-04-27
申请号	CN200410095060.2	申请日	2004-11-23
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	孙文堂		
发明人	孙文堂		
IPC分类号	G09G3/3233 H05B33/08 G09G3/32		
代理人(译)	王志森		
其他公开文献	CN100371977C		
外部链接	Espacenet SIPO		

摘要(译)

一种显示装置包含有：发光元件；第一扫描线，用于传输第一信号以选取该发光元件；数据线，用于传输数据电流信号驱动该发光元件；第一晶体管，具有栅极耦接至该第一扫描线，并根据该第一信号来选取该发光元件；以及电流镜电路，用于根据该数据电流信号以传输驱动电流信号来驱动该发光元件。该电流镜电路包含有：第二晶体管，具有栅极耦接至该数据线以及该第一晶体管的源极与漏极中的一端，用于接收该数据电流信号；以及第三晶体管，具有栅极耦接至该第一晶体管的源极以及漏极中的另一端，用于传输该驱动电流信号。

