



(12) 发明专利申请

(10) 申请公布号 CN 101996579 A

(43) 申请公布日 2011.03.30

(21) 申请号 201010522409.1

(22) 申请日 2010.10.26

(71) 申请人 华南理工大学

地址 510641 广东省广州市天河区五山路
381 号

(72) 发明人 吴为敬 周雷 彭俊彪

(74) 专利代理机构 广州市华学知识产权代理有
限公司 44245

代理人 黄磊

(51) Int. Cl.

G09G 3/32 (2006.01)

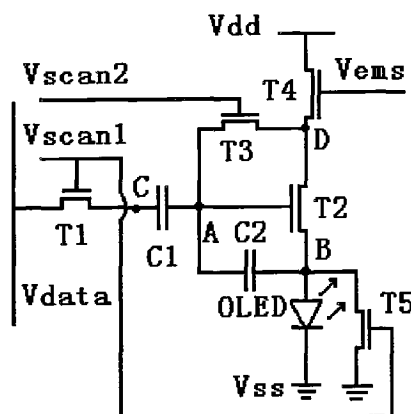
权利要求书 1 页 说明书 5 页 附图 1 页

(54) 发明名称

有源有机电致发光显示器的像素驱动电路及其驱动方法

(57) 摘要

本发明公开了有源有机电致发光显示器的像素驱动电路及其驱动方法，包括一驱动晶体管，四个开关晶体管，一耦合电容，一存储电容和一发光二极管，第一晶体管的漏极接数据线，栅极接第一扫描控制线，源极接耦合电容 C 端，第二晶体管漏极接第三和第四晶体管的源极，栅极接耦合电容和存储电容的 A 端以及第三晶体管的漏极，源极接第五晶体管的漏极以及存储电容的 B 端，并通过有机发光二极管与地相连，第三晶体管栅极接第二扫描控制线，第四晶体管漏极接电源线，栅极接发光控制线，第五晶体管的栅极接第一扫描控制线，源极接地；本发明可以有效补偿晶体管的阈值电压的不均匀性以及 OLED 开启电压的退化，使 OLED 显示画面亮度均匀并且实现高对比度。



1. 有源有机电致发光显示器的像素驱动电路,其特征在于,该驱动电路包括:

第一晶体管:其漏极接数据线,栅极接第一扫描控制线,源极接耦合电容的C端,所述第一晶体管控制耦合电容为第二晶体管的栅极写入灰度数据电压;

第二晶体管:其漏极接第三和第四晶体管的源极,栅极接耦合电容和存储电容的A端以及第三晶体管的漏极,源极接第五晶体管的漏极以及存储电容的B端,并通过有机发光二极管与地线相连,所述第二晶体管驱动 OLED 发光;

第三晶体管:其栅极接第二扫描控制线,所述第三晶体管,通过第四晶体管提供充电通路,通过第二晶体管提供放电通路;

第四晶体管:其漏极接电源线,栅极接发光控制线,所述第四晶体管,通过第三晶体管控制充电通路,通过第二晶体管控制 OLED 发光;

第五晶体管:其栅极接第一扫描控制线,源极接地线,所述第五晶体管,提供放电通路,避免 OLED 在阈值电压存储阶段发光。

2. 根据权利要求1所述的有源有机电致发光显示器的像素驱动电路,其特征在于,所述第一晶体管、第二晶体管、第三晶体管、第四晶体管和第五晶体管,为多晶硅薄膜晶体管、非晶硅薄膜晶体管、氧化锌基薄膜晶体管或有机薄膜晶体管中的任意一种晶体管。

3. 权利要求1或2所述的有源有机电致发光显示器的像素驱动电路的驱动方法,其特征在于,包括下列步骤:

重置阶段:第一扫描控制线、第二扫描控制线以及发光控制线处于高电平,电流通过第三晶体管和第四晶体管对A点重新充电;

阈值电压存储阶段:第一扫描控制线、第二扫描控制线依然保持原来的高电平,发光控制线跳至低电平,A点电位通过第三晶体管、第二晶体管和第五晶体管放电至第二晶体管的阈值电压;

灰度数据电压写入阶段:第一扫描控制线为高电平,第二扫描控制线和发光控制线为低电平,灰度数据电压通过耦合电容写入到第二晶体管的栅极A点;

OLED 发光阶段:第一扫描控制线、第二扫描控制线为低电平,发光控制线为高电平,第二晶体管驱动 OLED 发光,储存电容两端的电压差保持不变,即A点与B点的电压差保持不变;

4. 根据权利要求3所述的驱动方法,其特征在于,所述第二晶体管工作在饱和区,第一晶体管、第三晶体管、第四晶体管、第五晶体管工作在线性区。

5. 根据权利要求3所述的驱动方法,其特征在于,

上述阈值电压存储阶段,储存电容存储第二晶体管的阈值电压;

上述灰度数据电压写入阶段,储存电容存储写入灰度数据电压;

上述 OLED 发光阶段,储存电容保持其两端存储电压不变,使流过的电流恒定而不受 OLED 开启电压的影响。

有源有机电致发光显示器的像素驱动电路及其驱动方法

技术领域

[0001] 本发明涉及发光二极管显示器的像素驱动技术,尤其涉及有源有机电致发光显示器的像素驱动电路及其驱动方法。

背景技术

[0002] 有机发光二极管 OLED 显示器具有体积小,自主发光、可视角度大、响应时间短,制作成本低廉等优点,吸引了越来越多研究人员的参与。无源驱动方式要求 OLED 发光器件的效率和亮度很高,高电压或电流的脉冲驱动方式使发光器件的工作效率很低且降低了 OLED 的使用寿命,并且无法满足高分辨率和大信息量显示的要求。对于大屏幕高分辨率显示,通常采用有源驱动方式。

[0003] 目前,应用于有源 OLED 的薄膜晶体管主要有非晶硅薄膜晶体管(a-Si TFT)和多晶硅薄膜晶体管(Poly-Si TFT)。a-Si TFT 载流子迁移率低,器件的尺寸要比 Poly-Si TFT 大得多,而且驱动电压和信号电压都比较大,这些不利因素会造成显示屏像素开口率下降、OLED 的寿命缩短。Poly-Si TFT 具有较高的载流子迁移率,相比于非晶硅工艺,其器件尺寸可以做到更小,增加了 OLED 像素的开口率,还可以实现将显示器的外围驱动电路集成于显示器的周边。基于 Poly-Si TFT 的有源驱动 OLED 技术成为未来 OLED 显示驱动的发展方向。

[0004] 在实际的生产中,目前的工艺水平很难保证各个像素中的驱动管 TFT 的阈值电压相同。在传统的两管单元驱动方案中,由于各个像素驱动晶体管的阈值电压的不均匀性将导致整个显示屏亮度的不均匀性。另外随着工作时间的增加,驱动晶体管的阈值电压也会随之升高, OLED 的退化也会引起自身开启电压的升高,从而引起显示屏亮度的下降。为了补偿各个像素点驱动 TFT 阈值电压的不均匀性,人们提出了许多补偿方案。这些方案主要分为电流编程型和电压编程型。一般来讲,电流编程型像素驱动电路在低灰阶显示时需要很长的充电时间,从而影响了其在大屏幕高分辨率显示器中的使用。在电压编程型像素驱动电路中,初始化阶段会有一股很大的电流对存储电容以及 OLED 本身的等效电容充电,所以能够大大的减少充电时间。因此近年来对电压编程型像素驱动的研究吸引了越来越多研究人员的参与。

发明内容

[0005] 本发明的目的在于克服上述现有技术的缺点和不足,提供有源有机电致发光显示器的像素驱动电路,不仅可以有效解决有源矩阵 OLED 显示器中各个像素点驱动 TFT 阈值电压的不均匀性,还可以解决 OLED 开启电压退化的问题,从而使得 OLED 显示器发光亮度均匀。

[0006] 本发明的另一目的在于提供上述有源有机电致发光显示器的像素驱动电路的驱动方法。

[0007] 本发明的目的通过下述方案实现:

[0008] 有源有机电致发光显示器的像素驱动电路,该驱动电路包括:

[0009] 第一晶体管:其漏极接数据线,栅极接第一扫描控制线,源极接耦合电容的 C 端,所述第一晶体管控制耦合电容为第二晶体管的栅极写入灰度数据电压;

[0010] 第二晶体管:其漏极接第三和第四晶体管的源极,栅极接耦合电容和存储电容的 A 端以及第三晶体管的漏极,源极接第五晶体管的漏极以及存储电容的 B 端,并通过有机发光二极管与地线相连,所述第二晶体管驱动 OLED 发光;

[0011] 第三晶体管:其栅极接第二扫描控制线,所述第三晶体管,通过第四晶体管提供充电通路,通过第二晶体管提供放电通路;

[0012] 第四晶体管:其漏极接电源线,栅极接发光控制线,所述第四晶体管,通过第三晶体管控制充电通路,通过第二晶体管控制 OLED 发光;

[0013] 第五晶体管:其栅极接第一扫描控制线,源极接地线,所述第五晶体管,提供放电通路,避免 OLED 在阈值电压存储阶段发光。

[0014] 上述第一晶体管、第二晶体管、第三晶体管、第四晶体管和第五晶体管,为多晶硅薄膜晶体管、非晶硅薄膜晶体管、氧化锌基薄膜晶体管或有机薄膜晶体管中的任意一种晶体管。

[0015] 像素驱动电路工作时,第一晶体管、第三晶体管、第四晶体管和第五晶体管均工作于线性区,起驱动作用的第二晶体管工作在饱和区。上述有源有机电致发光显示器的像素驱动电路的驱动方法,包括下列步骤:

[0016] 重置阶段:第一扫描控制线、第二扫描控制线以及发光控制线处于高电平,电流通过第三晶体管和第四晶体管对 A 点重新充电;

[0017] 阈值电压存储阶段:第一扫描控制线、第二扫描控制线依然保持原来的高电平,发光控制线跳至低电平,A 点电位通过第三晶体管、第二晶体管和第五晶体管放电至第二晶体管的阈值电压;

[0018] 灰度数据电压写入阶段:第一扫描控制线为高电平,第二扫描控制线和发光控制线为低电平,数据电压通过耦合电容写入到第二晶体管的栅极 A 点;

[0019] OLED 发光阶段:第一扫描控制线、第二扫描控制线为低电平,发光控制线为高电平,第二晶体管驱动 OLED 发光,储存电容两端的电压差保持不变,即 A 点与 B 点的电压差保持不变;

[0020] 上述阈值电压存储阶段,储存电容存储第二晶体管的阈值电压;上述数据电压写入阶段,储存电容存储写入灰度数据电压;

[0021] 上述 OLED 发光阶段,储存电容保持其两端存储电压不变,使流过的电流恒定而不受 OLED 开启电压的影响。

[0022] 本发明与现有技术相比,优点及效果在于,(1) 本发明电路简单可靠,不仅能够补偿各个像素点之间晶体管的阈值电压差异以及 OLED 退化造成的显示器亮度不均匀性,而且由于所采用的设计结构,使得像素点在非工作期间能够实现全黑,从而大大提高了显示器的对比度;(2) 本发明采用了一个存储电容和一个耦合电容,从而使阈值电压存储与灰度数据写入分开进行,可以提高像素点阈值电压补偿的精度,适合大尺寸高分辨率显示设备。

附图说明

[0023] 图 1 是本发明的有源有机电致发光显示器的像素驱动电路原理图;图中:第一晶

晶体管 T1、第二晶体管 T2、第三晶体管 T3、第四晶体管 T4、第五晶体管 T5、耦合电容 C1、存储电容 C2、第一扫描控制线 Vscan1、第二扫描控制线 Vscan2、发光控制线 Vems、电源线 Vdd、地线 Vss、数据线 Vdata、有机发光二极管 OLED。

[0024] 图 2 是图 1 的信号时序图。

具体实施方式

[0025] 下面结合实施例及附图对本发明作进一步详细说明,但本发明的实施方式不限于此。

[0026] 实施例

[0027] 如图 1 所示,本发明有源有机电致发光显示器的像素驱动电路包括,第一晶体管 T1、第二晶体管 T2、第三晶体管 T3、第四晶体管 T4、第五晶体管 T5、耦合电容 C1、存储电容 C2、第一扫描控制线 Vscan1、第二扫描控制线 Vscan2、发光控制线 Vems、电源线 Vdd、地线 Vss、数据线 Vdata、有机发光二极管 OLED。

[0028] 第一晶体管 T1,其漏极接数据线 Vdata,栅极接第一扫描控制线 Vscan1,源极接耦合电容 C1 的 C 端,所述第一晶体管控制耦合电容为第二晶体管的栅极写入灰度数据电压;

[0029] 第二晶体管 T2,其漏极接第三和第四晶体管 T3、T4 的源极,栅极接耦合电容 C1 和存储电容 C2 的 A 端以及第三晶体管 T3 的漏极,源极接第五晶体管 T5 的漏极以及存储电容 C2 的 B 端,并通过有机发光二极管与地线 Vss 相连,所述第二晶体管驱动 OLED 发光;

[0030] 第三晶体管 T3,其栅极接第二扫描控制线 Vscan2,所述第三晶体管,通过第四晶体管提供充电通路,通过第二晶体管提供放电通路;

[0031] 第四晶体管 T4,其漏极接电源线 Vdd,栅极接发光控制线 Vems,该第四晶体管,通过第三晶体管控制充电通路,通过第二晶体管控制 OLED 发光;

[0032] 第五晶体管,其栅极接第一扫描控制线 Vscan1,源极接地线 Vss,该第五晶体管,提供放电通路,避免 OLED 在阈值电压存储阶段发光。

[0033] 上述第一晶体管 T1、第二晶体管 T2、第三晶体管 T3、第四晶体管 T4 和第五晶体管 T5,为多晶硅薄膜晶体管、非晶硅薄膜晶体管、氧化锌基薄膜晶体管或有机薄膜晶体管中的任意一种晶体管。

[0034] 像素驱动电路工作时,第一晶体管 T1、第三晶体管 T3、第四晶体管 T4 和第五晶体管 T5 均工作于线性区,起驱动作用的第二晶体管 T2 工作在饱和区。各信号线的输入如图 2 所示。像素驱动电路在每一帧中有以下步骤驱动:

[0035] 重置阶段:第一扫描控制线 Vscan1、第二扫描控制线 Vscan2 以及发光控制线 Vems 处于高电平,灰度数据电压 Vdata 为零。所有的晶体管均打开,电流通过第三晶体管 T3 和第四晶体管 T4 对 A 点重新充电,当充电到某一固定值,同时第五晶体管 T5 的打开使 OLED 阳极电压为零,避免了 OLED 在此阶段发光;

[0036] 阈值电压存储阶段:第一扫描控制线 Vscan1、第二扫描控制线 Vscan2 依然保持原来的高电平,发光控制线 Vems 跳至低电平,灰度数据电压 Vdata 为零。A 点电位通过第三晶体管 T3、第二晶体管 T2 和第五晶体管 T5 放电至第二晶体管 T2 的阈值电压,同时第五晶体管 T5 的打开使 OLED 阳极电压仍然为零,避免了 OLED 在此阶段发光;

[0037] 灰度数据电压写入阶段:第一扫描控制线 Vscan1 为高电平,第二扫描控制线

Vscan2 和发光控制线 Vems 为低电平,灰度数据电压 Vdata 从零跳变为某一正值,灰度数据电压通过耦合电容 C1 写入到第二晶体管的栅极 A 点,同时第五晶体管 T5 的打开使 OLED 阳极电压继续为零,避免了 OLED 在此阶段发光;

[0038] OLED 发光阶段:第一扫描控制线 Vscan1、第二扫描控制线 Vscan2 为低电平,发光控制线 Vems 为高电平,第二晶体管驱动 OLED 发光,储存电容两端的电压差保持不变,也就是图 1 中 A 点与 B 点的电压差保持不变。具体说,本阶段:第一扫描控制线 Vscan1、第二扫描控制线 Vscan2 为低电平,发光控制线 Vems 为高电平,第一晶体管 T1、第三晶体管 T3 和第五晶体管 T5 均关闭,第二晶体管 T2 驱动 OLED 发光,存储电容 C2 两端电压差在发光阶段保持不变,从而维持 OLED 在一帧时间内亮度不变。

[0039] 上述阈值电压存储阶段,像素驱动电路中的储存电容 C2 存储第二晶体管 T2 的阈值电压;

[0040] 上述灰度数据电压写入阶段,像素驱动电路中的储存电容 C2 存储写入灰度数据电压;

[0041] 上述 OLED 发光阶段,像素驱动电路中的储存电容 C2 保持其两端存储电压不变,使流过 T2 的电流恒定而不受 OLED 开启电压的影响。

[0042] 在本发明的像素驱动电路中,各个像素点的阈值电压 V_{th} 的非均匀性以及 OLED 的退化不会影响到发光器件 OLED 的亮度差异。发光器件 OLED 的亮度与流过其电流大小成正比。在数据电压写入阶段,对于各像素点,其存储电容 C2 两端的电压差(即第二晶体管 T2 的栅源电压)已经固定在 $V_{C2} = V_{th} + \frac{C1}{C1+C2}V_{data}$ ($V_{data} > 0$),并且保持到下一帧。对于不同像素点,阈值电压的差异性会导致存储电容 C2 两端的电压差不同,但是由下面的公式可以推导出流过 OLED 的电流确是相同的:

$$[0043] \quad I_{OLED} = \beta(V_{gs} - V_{th})^2$$

$$[0044] \quad = \beta(V_{th} + \frac{C1}{C1+C2}V_{data} - V_{th})^2$$

$$[0045] \quad = \beta \left(\frac{C1}{C1+C2}V_{data} \right)^2$$

[0046] 其中 $\beta = \frac{1}{2}\mu_n C_{ox} \frac{W}{L}$, I_{OLED} 为 OLED 发光阶段流过第二晶体管 T2 的电流,在其他参数不变的情况下,其大小只与 Vdata 有关,而与 V_{th} 及 OLED 的导通电压无关公式中, μ_n 为电子迁移率; C_{ox} 为单位面积的绝缘层电容; L 和 W 分别为第二晶体管 T2 的沟道长度和宽度; V_{th} 为第二晶体管 T2 的阈值电压; V_{gs} 第二晶体管 T2 的栅源电压。另外,本像素电路在非工作阶段 OLED 两端电压为零,所以非工作阶段像素电路可以实现全黑,从而大大提高了显示器的对比度。

[0047] 当然,本领域技术人员还可以对本发明上述提出的像素驱动电路结构以及驱动方式作适当变更,例如适当变更像素电路各个开关晶体管的种类(P型或者N型),将各个晶体管的源极和漏极的电连接关系互换等。

[0048] 如上所述便可较好的实现本发明。

[0049] 上述实施例仅为本发明较佳的实施方式,但本发明的实施方式并不受上述实施例的限制,其他任何未背离本发明的精神实质与原理下所作的改变、修饰、替代、组合、简化,

均应为等效的置换方式,都包含在本发明的保护范围之内。

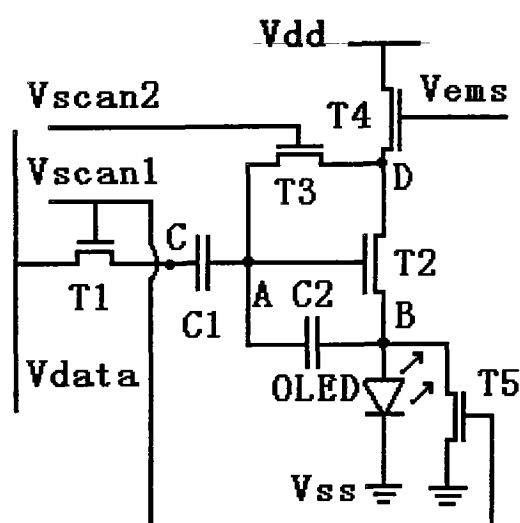


图 1

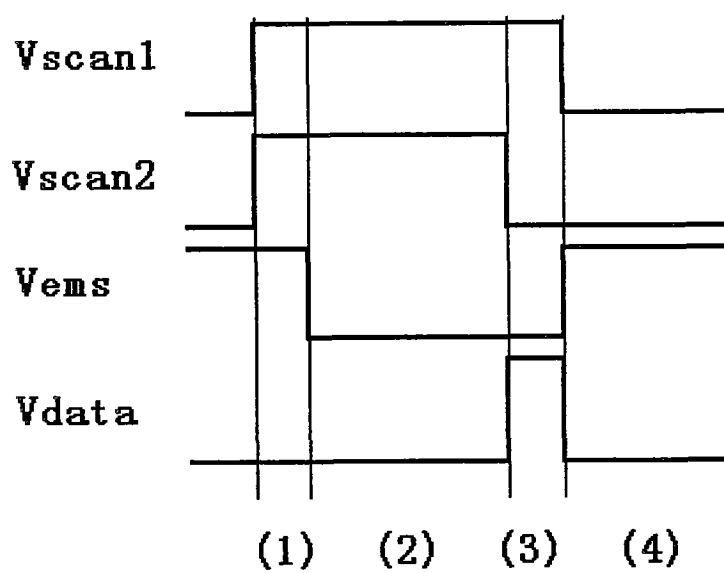


图 2

专利名称(译)	有源有机电致发光显示器的像素驱动电路及其驱动方法		
公开(公告)号	CN101996579A	公开(公告)日	2011-03-30
申请号	CN201010522409.1	申请日	2010-10-26
[标]申请(专利权)人(译)	华南理工大学		
申请(专利权)人(译)	华南理工大学		
当前申请(专利权)人(译)	华南理工大学		
[标]发明人	吴为敬 周雷 彭俊彪		
发明人	吴为敬 周雷 彭俊彪		
IPC分类号	G09G3/32 G09G3/3225		
代理人(译)	黄磊		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了有源有机电致发光显示器的像素驱动电路及其驱动方法，包括一驱动晶体管，四个开关晶体管，一耦合电容，一存储电容和一发光二极管，第一晶体管的漏极接数据线，栅极接第一扫描控制线，源极接耦合电容C端，第二晶体管漏极接第三和第四晶体管的源极，栅极接耦合电容和存储电容的A端以及第三晶体管的漏极，源极接第五晶体管的漏极以及存储电容的B端，并通过有机发光二极管与地相连，第三晶体管栅极接第二扫描控制线，第四晶体管漏极接电源线，栅极接发光控制线，第五晶体管的栅极接第一扫描控制线，源极接地；本发明可以有效补偿晶体管的阈值电压的不均匀性以及OLED开启电压的退化，使OLED显示画面亮度均匀并且实现高对比度。

