



(12) 发明专利

(10) 授权公告号 CN 101192373 B

(45) 授权公告日 2012. 01. 18

(21) 申请号 200610163953. 5

H01L 27/32(2006. 01)

(22) 申请日 2006. 11. 27

H01L 51/50(2006. 01)

(73) 专利权人 奇美电子股份有限公司  
地址 中国台湾新竹科学工业园区苗栗县竹南镇科学路 160 号  
专利权人 奇晶光电股份有限公司

(56) 对比文件

CN 1862643 A, 2006. 11. 15, 全文.  
CN 1677468 A, 2005. 10. 05, 全文.  
US 7046240 B2, 2006. 05. 16, 全文.  
CN 1551084 A, 2004. 12. 01, 全文.  
US 20050057456 A1, 2005. 03. 17, 全文.

(72) 发明人 曾名骏 郭鸿儒 黄建翔

审查员 刘士奎

(74) 专利代理机构 上海专利商标事务所有限公司 31100

代理人 郭蔚

(51) Int. Cl.

G09G 3/32(2006. 01)

G09G 3/30(2006. 01)

G09G 3/20(2006. 01)

H05B 33/08(2006. 01)

H05B 33/14(2006. 01)

H05B 37/02(2006. 01)

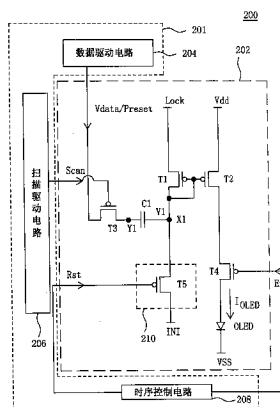
权利要求书 5 页 说明书 8 页 附图 15 页

(54) 发明名称

有机发光显示器及其具有电压补偿技术的有机发光像素

(57) 摘要

本发明公开了一种有机发光显示器及其具有电压补偿技术的有机发光像素,包括第一电容、第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管、重置电路以及有机发光二极管。第一薄膜晶体管接收第一电压,第一薄膜晶体管的第二端耦接至本身的栅极及第一电容的第一端。第二薄膜晶体管接收第二电压,第二薄膜晶体管的栅极耦接至第一薄膜晶体管的栅极。第三薄膜晶体管耦接至第一电容,且接收一像素电压及一扫描信号。重置电路设定第一电容的第一端为第一电压位准。有机发光二极管的阳极耦接至第二薄膜晶体管的第二端,有机发光二极管的阴极接收第三电压。可改善电压补偿速度,且可弥补现行有机发光显示器画面显示不均的缺点。



CN 101192373 B

1. 一种像素的驱动方法,其特征在于,该像素具有一第一电容、一第一薄膜晶体管、一第二薄膜晶体管与一有机发光二极管,该第一电容的一第一端耦接该第二膜晶体管的栅极,该第一薄膜晶体管的一第一端接收一第一电压,该第一薄膜晶体管的一第二端耦接至该第一薄膜晶体管的栅极及该第电容的该第一端,该第二薄膜晶体管的一第一端接收一第二电压,该第二薄膜晶体管的一第二端用以输出一像素电流至该有机发光二极管的阳极,该有机发光二极管的阴极接收一第三电压,该驱动方法包括:

截止该有机发光二极管;

于该有机发光二极管截止期间,提供一第四电压于该第一电容的该第一端,以及提供一第五电压于该第一电容的一第二端,该第四电压与该第一电压间的电压差使该第一薄膜晶体管导通;

于该有机发光二极管截止期间且该第一电容的该第二端的电压位准保持在该第五电压时,移除该第四电压以使该第一电容的该第一端的电压位准因该第二薄膜晶体管的作用改变为一第一电压位准;

于该有机发光二极管截止期间且于该第一电容的该第一端的电压位准上升到该第一电压位准后,改提供一像素电压至该第一电容的该第二端;以及

导通该有机发光二极管以使该第三薄膜晶体管依据该第一电容的该第一端的电压位准输出该像素电流至该有机发光二极管。

2. 如权利要求 1 所述的驱动方法,其特征在于,提供该第五电压的步骤由一数据驱动电路与一第三薄膜晶体管执行,该第三薄膜晶体管的一第一端接收该数据驱动电路所输出的该第五电压,该第三薄膜晶体管的一第二端耦接至该第一电容的该第二端,该第三薄膜晶体管的栅极用以接收一扫描信号,当该扫描信号的电压位准使该第三薄膜晶体管导通时,该第三薄膜晶体管提供该第五电压至该第一电容的该第二端。

3. 如权利要求 1 所述的驱动方法,其特征在于,截止该有机发光二极管的步骤由一第四薄膜晶体管实现,该第四薄膜晶体管的一第一端与一第二端串联于该像素电流所流过的路径上,该第一端为源极或漏极,该第二端为漏极或源极。

4. 如权利要求 1 所述的驱动方法,其特征在于,该第五电压的电压位准实质上等于该第四电压的电压位准。

5. 一种有机发光像素,其特征在于,包括:

一第一电容;

一第一薄膜晶体管,该第一薄膜晶体管的一第一端接收一第一电压,该第一薄膜晶体管的一第二端耦接至该第一薄膜晶体管的栅极及该第一电容的一第一端;

一第二薄膜晶体管,该第二薄膜晶体管的一第一端接收一第二电压,该第二薄膜晶体管的栅极耦接至该第一薄膜晶体管的栅极;

一第三薄膜晶体管,该第三薄膜晶体管的一第一端接收一像素电压,该第三薄膜晶体管的一第二端耦接至该第一电容的一第二端,该第三薄膜晶体管的栅极用以接收一扫描信号;

一重置电路,用以设定该第一电容的该第一端为一第一电压位准;以及

一有机发光二极管,该有机发光二极管的阳极偶接至该第二薄膜晶体管的一第二端,该有机发光二极管的阴极接收一第三电压;

其中,该第一电压位准低于该第一电压的电压位准。

6. 如权利要求 5 所述的有机发光像素,其特征在于,该有机发光像素还包括:

一第四薄膜晶体管,该第四薄膜晶体管的一第一端耦接至该第二薄膜晶体管的该第二端,该第四薄膜晶体管的一第二端耦接至该有机发光二极管的阳极,该第四薄膜晶体管的栅极接收一第一控制信号。

7. 如权利要求 5 所述的有机发光像素,其特征在于,该有机发光像素还包括:

一第四薄膜晶体管,该第四薄膜晶体管的一第一端接收该第二电压,该第四薄膜晶体管的一第二端耦接至该第二薄膜晶体管的该第一端,该第四薄膜晶体管的栅极接收一第一控制信号。

8. 如权利要求 5 所述的有机发光像素,其特征在于,该重置电路还用以重置该第一电容,该重置电路包括:

一第五薄膜晶体管,该第五薄膜晶体管的一第一端耦接至该第一电容的该第一端,该第五薄膜晶体管的一第二端接收一第四电压,该第五薄膜晶体管的栅极接收一第二控制信号。

9. 如权利要求 5 所述的有机发光像素,其特征在于,该重置电路还用以重置该第一电容,该重置电路包括:

一第五薄膜晶体管,该第五薄膜晶体管的一第一端耦接至该第一电容的该第一端,该第五薄膜晶体管的一第二端耦接该第五薄膜晶体管的栅极并接收一第二控制信号。

10. 如权利要求 5 所述的有机发光像素,其特征在于,该重置电路还用以重置该第一电容,该重置电路包括:

一第五薄膜晶体管,该第五薄膜晶体管的一第一端耦接至该第一电容的该第一端,该第五薄膜晶体管的一第二端耦接至该第一电容的该第二端,该第五薄膜晶体管的栅极接收一第二控制信号。

11. 如权利要求 5 所述的有机发光像素,其特征在于,该有机发光像素还包括:

一第二电容,该第二电容的一第一端耦接至该第一电容的该第二端,该第二电容的一第二端接收该第二电压。

12. 如权利要求 5 所述的有机发光像素,其特征在于,该重置电路还用以重置该第一电容,该重置电路包括:

一第五薄膜晶体管,该第五薄膜晶体管的一第一端耦接至该第一电容的该第一端,该第五薄膜晶体管的一第二端接收一第四电压,该第五薄膜晶体管的栅极接收一第二控制信号;

一第六薄膜晶体管,该第六薄膜晶体管的一第一端耦接至该第一电容的该第二端,该第六薄膜晶体管的一第二端接收该第四电压,该第六薄膜晶体管的栅极接收一第三控制信号。

13. 如权利要求 5 所述的有机发光像素,其特征在于,该重置电路还用以重置该第一电容,该重置电路包括:

一第五薄膜晶体管,该第五薄膜晶体管的一第一端耦接至该第一电容的该第一端,该第五薄膜晶体管的一第二端接收一第四电压,该第五薄膜晶体管的栅极接收一第二控制信号;

一第六薄膜晶体管,该第六薄膜晶体管的一第一端耦接至该第一电容的该第二端,该第六薄膜晶体管的一第二端耦接至该第五薄膜晶体管的该第二端,该第六薄膜晶体管的栅极接收一第三控制信号。

14. 如权利要求 5 所述的有机发光像素,其特征在于,该重置电路还用以重置该第一电容,该重置电路包括:

一第五薄膜晶体管,该第五薄膜晶体管的一第一端耦接至该第一电容的该第一端,该第五薄膜晶体管的一第二端耦接该第五薄膜晶体管的栅极并接收一第二控制信号;

一第六薄膜晶体管,该第六薄膜晶体管的一第一端耦接至该第一电容的该第二端,该第六薄膜晶体管的一第二端耦接该第六薄膜晶体管的栅极并接收一第三控制信号。

15. 一种有机发光显示器,其特征在于,包括:

至少一像素,包括:

一第一电容;

一第一薄膜晶体管,该第一薄膜晶体管的一第一端接收一第一电压,该第一薄膜晶体管的一第二端耦接至该第一薄膜晶体管的栅极及该第一电容的一第一端;

一第二薄膜晶体管,该第二薄膜晶体管的一第一端接收一第二电压,该第二薄膜晶体管的栅极耦接至该第一薄膜晶体管的栅极;

一第三薄膜晶体管,该第三薄膜晶体管的一第一端接收一像素电压,该第三薄膜晶体管的一第二端耦接至该第一电容的一第二端,该第三薄膜晶体管的栅极用以接收一扫描信号;

一重置电路,用以设定该第一电容的该第一端为一第一电压位准;以及

一有机发光二极管,该有机发光二极管的阳极耦接至该第二薄膜晶体管的一第二端,该有机发光二极管的阴极接收一第三电压;以及

一驱动单元,用以驱动该像素,该驱动单元包括:

一数据驱动电路,用以输出该像素电压;

一扫描驱动电路,用以输出该扫描信号;及

一时序控制电路,用以控制该重置电路设定该第一电容的该第一端为该第一电压位准;

其中,该第一电压位准低于该第一电压的电压位准,该驱动电路更用以提供该第一电压、该第二电压与该第三电压。

16. 如权利要求 15 所述的有机发光显示器,其特征在于,该像素还包括:

一第四薄膜晶体管,该第四薄膜晶体管的一第一端耦接至该第二薄膜晶体管的该第二端,该第四薄膜晶体管的一第二端耦接至该有机发光二极管的阳极,该第四薄膜晶体管的栅极接收由该时序控制电路输出的一第一控制信号。

17. 如权利要求 15 所述的有机发光显示器,其特征在于,该像素还包括:

一第四薄膜晶体管,该第四薄膜晶体管的一第一端接收该第二电压,该第四薄膜晶体管的一第二端耦接至该第二薄膜晶体管的该第一端,该第四薄膜晶体管的栅极接收由该时序控制电路输出的一第一控制信号。

18. 如权利要求 15 所述的有机发光显示器,其特征在于,该重置电路还用以重置该第一电容,该重置电路包括:

一第五薄膜晶体管,该第五薄膜晶体管的一第一端耦接至该第一电容的该第一端,该第五薄膜晶体管的一第二端接收一第四电压,该第五薄膜晶体管的栅极接收一第二控制信号,该时序控制电路输出该第二控制信号,该驱动单元用以提供该第四电压。

19. 如权利要求 15 所述的有机发光显示器,其特征在于,该重置电路还用以重置该第一电容,该重置电路包括:

一第五薄膜晶体管,该第五薄膜晶体管的一第一端耦接至该第一电容的该第一端,该第五薄膜晶体管的一第二端耦接该第五薄膜晶体管的栅极,该第五薄膜晶体管的栅极接收一第二控制信号,该时序控制电路输出该第二控制信号。

20. 如权利要求 15 所述的有机发光显示器,其特征在于,该重置电路还用以重置该第一电容,该重置电路包括:

一第五薄膜晶体管,该第五薄膜晶体管的一第一端耦接至该第一电容的该第一端,该第五薄膜晶体管的一第二端耦接至该第一电容的该第二端,该第五薄膜晶体管的栅极接收一第二控制信号,该时序控制电路输出该第二控制信号。

21. 如权利要求 15 所述的有机发光显示器,其特征在于,该像素还包括:

一第二电容,该第二电容的一第一端耦接至该第一电容的该第二端,该第二电容的一第二端接收该第二电压。

22. 如权利要求 15 所述的有机发光显示器,其特征在于,该重置电路还用以重置该第一电容,该重置电路包括:

一第五薄膜晶体管,该第五薄膜晶体管的一第一端耦接至该第一电容的该第一端,该第五薄膜晶体管的一第二端接收一第四电压,该第五薄膜晶体管的栅极接收一第二控制信号;

一第六薄膜晶体管,该第六薄膜晶体管的一第一端耦接至该第一电容的该第二端,该第六薄膜晶体管的一第二端接收该第四电压,该第六薄膜晶体管的栅极接收一第三控制信号,该时序控制电路输出该第二控制信号与该第三控制信号,该驱动电路更用以提供该第四电压。

23. 如权利要求 15 所述的有机发光显示器,其特征在于,该重置电路还用以重置该第一电容,该重置电路包括:

一第五薄膜晶体管,该第五薄膜晶体管的一第一端耦接至该第一电容的该第一端,该第五薄膜晶体管的一第二端接收一第四电压,该第五薄膜晶体管的栅极接收一第二控制信号;

一第六薄膜晶体管,该第六薄膜晶体管的一第一端耦接至该第一电容的该第二端,该第六薄膜晶体管的一第二端耦接至该第五薄膜晶体管的该第端,该第六薄膜晶体管的栅极接收一第三控制信号,该时序控制电路输出该第二控制信号与该第三控制信号,该驱动电路更用以提供该第四电压。

24. 如权利要求 15 所述的有机发光显示器,其特征在于,该重置电路还用以重置该第一电容,该重置电路包括:

一第五薄膜晶体管,该第五薄膜晶体管的一第一端耦接至该第一电容的该第一端,该第五薄膜晶体管的一第二端耦接该第五薄膜晶体管的栅极,该第五薄膜晶体管的栅极接收一第二控制信号;

一第六薄膜晶体管,该第六薄膜晶体管的一第一端耦接至该第一电容的 该第二端,该第六薄膜晶体管的一第二端耦接该第六薄膜晶体管的栅极,该第六薄膜晶体管的栅极接收一第三控制信号,该时序控制电路输出该第二控制信号与该第三控制信号。

## 有机发光显示器及其具有电压补偿技术的有机发光像素

### 技术领域

[0001] 本发明是有关于一种有机发光显示器,且特别是有关于有机发光显示器及其具有电压补偿技术的有机发光像素。

### 背景技术

[0002] 有机发光显示器 (Organic Light Emitting Display) 的像素一般以一薄膜晶体管 (Thin Film Transistor, TFT) 搭配电容来储存信号,以控制有机发光二极管 (Organic Light Emitting Diode, OLED) 的亮度表现。然而,上述薄膜晶体管在长时间使用后,会产生临界电压 (Threshold Voltage,  $V_{th}$ ) 的偏移 (shift)。此偏移量与薄膜晶体管操作时间及所流过的电流大小有关。

[0003] 在显示过程中,由于每个像素中用来驱动有机发光二极管的薄膜晶体管,其导通时的电流都不尽相同。所以便会造成这些驱动用的薄膜晶体管彼此间的临界电压偏移量都不相同。因此,使得每个像素的发光亮度与所接收到的像素数据并未维持相同的对应关系。如此便会造显示画面不均匀的现象。

[0004] 为了解决上述问题,传统有机发光像素应用了一种电压补偿技术。请参照图 1,其为传统有机发光像素的电路图。有机发光像素 100 包括薄膜晶体管 MP1、MP2、MP3、MP4、MP5、储存电容  $C_{st}$  以及有机发光二极管 OLED。薄膜晶体管 MP3 受控于扫描信号 Scan。薄膜晶体管 MP1 桥接于薄膜晶体管 MP3 与储存电容  $C_{st}$  间。薄膜晶体管 MP2 依据储存电容  $C_{st}$  的电容电压于薄膜晶体管 MP4 导通时驱动有机发光二极管 OLED 发亮。薄膜晶体管 MP5 受控于重置信号  $R_{st}$ 。薄膜晶体管 MP4 受控于致能信号  $Enb$ 。

[0005] 传统有机发光像素 100 在写入像素数据 Data 时,利用和薄膜晶体管 MP2 元件特性相同的薄膜晶体管 MP1 抵销薄膜晶体管 MP2 的临界电压  $V_{th2}$ 。进一步来说,当扫描信号 Scan 致能时薄膜晶体管 MP3 导通,使得像素数据 Data 经由薄膜晶体管 MP3 与 MP1 对储存电容  $C_{st}$  充电。同时薄膜晶体管 MP1 利用本身的电压补偿特性使 X 点电位 (即薄膜晶体管 MP2 的栅极电位) 较 Y 点电位低一电压位准 (即薄膜晶体管 MP1 的临界电压  $V_{th1}$ ),进而使薄膜晶体管 MP2 的源极和栅极端电压差增加  $V_{th1}$ 。相应于临界电压  $V_{th2}$ ,临界电压  $V_{th1}$  (其大小实质上相等于临界电压  $V_{th2}$ ) 使得薄膜晶体管 MP2 的源极和栅极间的电压差恰相等于  $V_{dd}$  和像素电压  $V_{data}$  电压差。进一步地,使通过有机发光二极管 OLED 的电流  $I_{OLED}$  准确地相关于像素电压  $V_{data}$ 。

[0006] 在上述补偿技术中,是在数据写入阶段做电压补偿的动作以去除临界电压  $V_{th2}$  所产生的误差。然而,在现今 OLED 面板朝高解析度及大尺寸的应用发展的时代,数据写入时间将会大幅的缩减。但薄膜晶体管 MP1 导通时其电流不大故需要较长的补偿时间,如此将会使得薄膜晶体管 MP1 可能无法正常地运作而导致补偿机制失效。从另一方面来说,在传统补偿电压技术其电路设计中,节点 X、Y 的电位必须保证在“数据写入”的阶段均达到稳定状态,否则在画面显示阶段时会有电荷分享的问题 (charges haring issue)。但传统电压补偿技术可能由于时间不足而导致了节点 X 没有到达稳定抵消  $V_{th2}$  的状态。在此状态

下,薄膜晶体管 MP1 仍然是导通的情形,因此发生了电荷分享而使显示亮度无法达到像素电压 Vdata 所预期的显示亮度。

## 发明内容

[0007] 有鉴于此,本发明的目的就在于提供一种有机发光显示器及其具有电压补偿技术的有机发光像素,用以改善临电压补偿速度。

[0008] 根据本发明的目的,提出一种像素的驱动方法,其特点是,该像素具有一第一电容、一第一薄膜晶体管、一第二薄膜晶体管与一有机发光二极管,该第一电容的一第一端耦接该第二膜晶体管的栅极,该第一薄膜晶体管的一第一端接收一第一电压,该第一薄膜晶体管的一第二端耦接至该第一薄膜晶体管的栅极及该第一电容的该第一端,该第二薄膜晶体管的一第一端接收一第二电压,该第二薄膜晶体管的一第二端用以输出一像素电流至该有机发光二极管的阳极,该有机发光二极管的阴极接收一第三电压。该驱动方法包括:截止该有机发光二极管;于该有机发光二极管截止期间,提供一第四电压于该第一电容的该第一端,以及提供一第五电压于该第一电容的一第二端,该第四电压与该第一电压间的电压差使该第一薄膜晶体管导通;于该有机发光二极管截止期间且该第一电容的该第二端的电压位准保持在该第五电压时,移除该第四电压以使该第一电容的该第一端的电压位准因该第二薄膜晶体管的作用改变为一第一电压位准;于该有机发光二极管截止期间且于该第一电容的该第一端的电压位准上升到该第一电压位准后,改提供一像素电压至该第一电容的该第二端;以及导通该有机发光二极管以使该第三薄膜晶体管依据该第一电容的该第一端的电压位准输出该像素电流至该有机发光二极管。

[0009] 根据本发明的目的,提出一种具有电压补偿技术的有机发光显示器的有机发光像素,包括第一电容、第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管、重置电路以及有机发光二极管。第一薄膜晶体管接收第一电压,第一薄膜晶体管的第二端耦接至本身的栅极及第一电容的第一端。第二薄膜晶体管接收第二电压,第二薄膜晶体管的栅极耦接至第一薄膜晶体管的栅极。第三薄膜晶体管耦接至第一电容,且接收一像素电压及一扫描信号。重置电路设定第一电容的第一端为第一电压位准。有机发光二极管的阳极偶接至第二薄膜晶体管的第二端,有机发光二极管的阴极接收第三电压。其中,第一电压位准低于第一电压的电压位准。

[0010] 根据本发明的目的,还提供一种有机发光显示器,其特点是,包括:至少一像素,包括:一第一电容;一第一薄膜晶体管,该第一薄膜晶体管的一第一端接收一第一电压,该第一薄膜晶体管的一第二端耦接至该第一薄膜晶体管的栅极及该第一电容的一第一端;一第二薄膜晶体管,该第二薄膜晶体管的一第一端接收一第二电压,该第二薄膜晶体管的栅极耦接至该第一薄膜晶体管的栅极;一第三薄膜晶体管,该第三薄膜晶体管的一第一端接收一像素电压,该第三薄膜晶体管的一第二端耦接至该第一电容的一第二端,该第三薄膜晶体管的栅极用以接收一扫描信号;一重置电路,用以设定该第一电容的该第一端为一第一电压位准;以及一有机发光二极管,该有机发光二极管的阳极偶接至该第二薄膜晶体管的一第二端,该有机发光二极管的阴极接收一第三电压;以及一驱动单元,用以驱动该像素,该驱动单元包括:一数据驱动电路,用以输出该像素电压;一扫描驱动电路,用以输出该扫描信号;及一时序控制电路,用以控制该重置电路设定该第一电容的该第一端为该第一电

压位准 ;其中,该第一电压位准低于该第一电压的电压位准,该驱动电路更用以提供该第一电压、该第二电压与该第三电压。

[0011] 为让本发明的上述目的、特征、和优点能更明显易懂,下面特举一较佳实施例,并配合所附图式,作详细说明。

#### 附图说明

[0012] 图 1 绘示是一种具有传统电压补偿技术的有机发光像素的内部电路图。

[0013] 图 2 绘示是依照本发明第一实施例的具有电压补偿技术的有机发光像素的内部电路图。

[0014] 图 3 绘示是依据本发明第一实施例的有机发光像素的时序图。

[0015] 图 4 是图 2 中重置电路的一种实施例。

[0016] 图 5 是图 2 中重置电路的另一种实施例。

[0017] 图 6 绘示是依照本发明第一实施例,具有第二储存电容的有机发光像素的内部电路图。

[0018] 图 7 是图 2 中第五薄膜晶体管的一种实施例。

[0019] 图 8 是图 2 中第五薄膜晶体管的另一种实施例。

[0020] 图 9 是图 2 中第五薄膜晶体管的又一种实施例。

[0021] 图 10 绘示是依照本发明第二实施例的具有电压补偿技术的有机发光像素的内部电路图。

[0022] 图 11 绘示是依据本发明第二实施例的有机发光像素的时序图。

[0023] 图 12 是图 10 中重置电路的一种实施例。

[0024] 图 13 是图 10 中重置电路的另一种实施例。

[0025] 图 14 绘示是依照本发明第二实施例,具有第二储存电容的有机发光像素的内部电路图。

[0026] 图 15 是图 10 中第五薄膜晶体管的一种实施例。

[0027] 图 16 是图 10 中第五薄膜晶体管的另一种实施例。

[0028] 图 17 是图 10 中第五薄膜晶体管的又一种实施例。

[0029] 图中主要元件符号说明如下:

[0030] 100、202、702、802、902、1020、1402、1502、1602、1702 :有机发光像素 ;

[0031] 200、700、800、900、1000、1400、1500、1600、1700 :有机发光显示器 ;

[0032] 201、701、801、901、1001、1401、1501、1601、1701 :驱动单元 ;

[0033] 204、704、804、904、1004、1404、1504、1604、1704 :数据驱动电路 ;

[0034] 206、706、806、906、1006、1406、1506、1606、1706 :扫描驱动电路 ;

[0035] 208、708、808、908、1008、1408、1508、1608、1708 :时序控制电路 ;

[0036] 210、710、810、910、1010、1410、1510、1610、1710 :重置电路 ;

[0037] MP1、MP2、MP3、MP4、MP5 :薄膜晶体管 ;

[0038] T1、T2、T3、T4、T5 :薄膜晶体管 ;

[0039] Cst、C1、C2 :储存电容 ;

[0040] OLED :有机发光二极管。

## 具体实施方式

[0041] 本发明提出一种有机发光显示器及其具有电压补偿技术的有机发光像素,用以改善电压补偿速度。

[0042] 第一实施例

[0043] 请参照图 2,其为本发明第一实施例的有机发光显示器的示意图。有机发光显示器 200 包括驱动单元 201 与有机发光像素 202。驱动单元 201 用以驱动像素 202,其包括数据驱动电路 204、扫描驱动电路 206 与时序控制电路 208。数据驱动电路 204 依据影像数据以输出第五电压至有机发光像素 202,其中,第五电压为像素电压 Vdata 或低准位电压 Preset。扫描驱动电路 206 用以输出扫描信号 Scan。时序控制电路 208 用以输出第一控制信号 Enb 至第四薄膜晶体管 T4,还用以输出第二控制信号 Rst 至重置电路 210。驱动单元 201 亦提供第一电压 Lock、第二电压 Vdd、第三电压 Vss 以及第四电压 INI。有机发光像素 202 包括第一电容 C1、第一薄膜晶体管 T1、第二薄膜晶体管 T2、第三薄膜晶体管 T3、第四薄膜晶体管 T4、重置电路 210 与有机发光二极管 OLED。薄膜晶体管 T1、T2、T3 与 T4 以 PMOS 为例,绘制于图 2 中。

[0044] 第三薄膜晶体管 T3 的第一端接收像素电压 Vdata 或低准位电压 Preset,其第二端耦接至第一电容 C1 的第二端(即图 2 中所标示的节点 Y1),其栅极用以接收扫描信号 Scan。第一薄膜晶体管 T1 的第一端接收第一电压 Lock,其第二端与栅极耦接并耦接至第一电容 C1 的第一端(即图 2 中所标示的节点 X1)。第二薄膜晶体管 T2 的第一端接收第二电压 Vdd。第二薄膜晶体管 T2 的栅极耦接至第一薄膜晶体管 T1 的栅极。第四薄膜晶体管 T4 的第一端耦接第二薄膜晶体管 T2 的第二端,而第四薄膜晶体管 T4 的第二端耦接至有机发光二极管 OLED 的阳极。第四薄膜晶体管 T4 的栅极接收第一控制信号 Enb。

[0045] 有机发光二极管 OLED 的阴极接收第三电压 Vss。重置电路 210 用以设定第一电容 C1 的第一端(即节点 X1)为第一电压位准 V1,其由第五薄膜晶体管 T5 构成。第五薄膜晶体管 T5 例如为 PMOS,其第一端耦接至第一电容 C1 的第一端 X1,而第二端接收第四电压 INI 且其栅极接收第二控制信号 Rst。其中,需特别注意的是上述第一电压位准 V1 低于第一电压 Lock 的电压位准。

[0046] 请参照图 3,其为本发明第一实施例的有机发光像素的时序图。在第零阶段 0Stage(即显示前一画面)时,扫描信号 Scan 的电压位准使第三薄膜晶体管 T3 截止,第二控制信号 Rst 的电压位准使得第五薄膜晶体管 T5 截止,而第一控制信号 Enb 的电压位准使第四薄膜晶体管 T4 导通。故节点 Y1 的电压为前一画面的像素电压 Vdata',而节点 X1 的电压为前一画面的电压 X'。节点 X1 的电压 X' 大于第一电压。第一电压 Lock 使得第一薄膜晶体管 T1 截止,同时电压 X' 也使第二薄膜晶体管 T2 导通而产生电流  $I_{\text{OLED}}$ 。电流  $I_{\text{OLED}}$  为  $Kp \cdot (V_{\text{sg}} - V_{\text{tp}2})^2$ 。Vsg 为第二薄膜晶体管 T2 栅极与源极间的电压差,其为 Vdd-X'。Vtp2 为第二薄膜晶体管 T2 的临界电压(Threshold Voltage)。电流  $I_{\text{OLED}}$  透过第四薄膜晶体管 T4 驱动有机发光二极管 OLED 发亮。

[0047] 接着,在第一阶段 I Stage 时,第二控制信号 Rst 的电压位准转变为使第五薄膜晶体管 T5 导通,扫描信号 Scan 的电压位准转变为使第三薄膜晶体管 T3 导通,而第一控制信号 Enb 转变为使第四薄膜晶体管 T4 截止。此时,数据驱动电路 204 提供一低准位电压

Preset。低准位电压 Preset 透过导通的第三薄膜晶体管 T3 使节点 Y1 的电压为预设的低准位电压 Preset, 例如  $-1 \sim 0$  伏特, 而节点 X1 的电压因第五薄膜晶体管 T5 导通为第四电压 INI。在此阶段, 藉由低准位电压 Preset 与第四电压 INI 重置第一电容 C1。

[0048] 在第二阶段 II Stage 时, 第二控制信号 Rst 的电压位准转变为使第五薄膜晶体管 T5 截止, 而扫描信号 Scan 与第一控制信号 Enb 仍维持前一阶段的电压位准。故第三薄膜晶体管 T3 仍然为导通状态, 第四薄膜晶体管 T4 仍然为截止。此时, 节点 Y1 的电压仍为低准位电压 Preset, 而节点 X1 的电压因为第五薄膜晶体管 T5 截止与第一薄膜晶体管 T1 的作用而上升到为第二电压位准 V2。第二电压位准 V2 为第一电压 Lock 减去第一薄膜晶体管 T1 的临界电压  $V_{tp1}$ 。

[0049] 第三阶段 III Stage 时 (即数据写入阶段), 第一控制信号 Enb 的电压位准转变为使第四薄膜晶体管 T4 导通, 第二控制信号 Rst 与扫描信号 Scan 的电压位准仍维持与第二阶段相同。此时数据驱动电路 204 改输出像素电压 Vdata。像素电压 Vdata 透过导通的第三薄膜晶体管 T3 使节点 Y1 的电压为像素电压 Vdata。而节点 X1 的电压经由第一电容 C1 的作用亦提高到了  $Lock - V_{tp1} + Vdata - Preset$ , 因而使得第一薄膜晶体管 T1 截止。此时, 在第二薄膜晶体管 T2 的栅极与源极间的电压差  $V_{sg}$  为第二电压 Vdd 减去节点 X1 的电位, 即  $Vdd - (Lock - V_{tp1} + Vdata - Preset)$ 。此阶段重点在于, 因第四薄膜晶体管 T4 导通使得第二薄膜晶体管 T2 对应于栅极与源极间的电压差  $V_{sg}$  产生对应的导通电流  $I_{OLED}$ 。导通电流  $I_{OLED} = Kp * (V_{sg} - V_{tp2})^2$ 。栅极与源极间的电压差  $V_{sg}$  为  $Vdd - (Lock - V_{tp1} + Vdata - Preset)$ 。故电流  $I_{OLED} = Kp * (Vdd - (Lock - V_{tp1} + Vdata - Preset) - V_{tp2})^2$ 。然, 又因  $V_{tp1}$  近似于  $V_{tp2}$ 。故, 电流  $I_{OLED}$  可以视为  $Kp * (Vdd - Lock - Vdata + Preset)^2$ 。有机发光二极管对应于此电流  $I_{OLED}$  产生对应的亮度。

[0050] 第四阶段 IV Stage 时 (即显示现行画面阶段), 此时除了扫描信号 Scan 的电压位准转变为使第三薄膜晶体管 T3 截止而不再传入像素电位, 其他各元件运作情形及节点电压均同于第三阶段 III Stage。

[0051] 由上述可知, 在第二阶段 II Stage 时, 像素电路 202 已完成了临界电压  $V_{tp2}$  补偿的动作, 从而避免了旧有技术的中, 原负责临界电压补偿动作的薄膜晶体管, 即图 1 中的薄膜晶体管 MP1, 因为导通电流微弱而使得补偿机制的速度较慢, 造成在数据写入阶段仍未稳定完成电压补偿而导致了电荷分享。进而使数据电压与画面亮度有一定程度的误差的窘境。另一方面, 藉由第一电压 Lock 大小的控制, 也可以加速补偿机制的运作, 改善补偿的时间。而由于本实例所包含的元件较少, 所以较适合小尺寸面板的应用, 如手持设备等。

[0052] 此外, 上述重置电路 210 亦可由不同的电路结构实现。如图 4 所示, 其为重置电路的一例的电路图。重置电路 210' 由第五薄膜晶体管 T5 所构成, 其中第五薄膜晶体管 T5 的第一端耦接至第一电容 C1 的第一端 (即节点 X1), 其第二端耦接至第五薄膜晶体管 T5 的栅极并接收第二控制信号 Rst。或者, 亦可如图 5 所示, 其为重置电路的另一例的电路图。重置电路 210'' 亦由第五薄膜晶体管 T5 所构成。然, 第五薄膜晶体管 T5 的第一端耦接至第一电容 C1 的第一端 (即节点 X1), 其第二端耦接至第一电容 C1 的另一端, 其栅极则接收第二控制信号 Rst。

[0053] 而有机发光像素 202 亦可多耦接一第二电容 C2, 如图 6 所示, 有机发光像素 202 中, 第二电容 C2 的第一端耦接至节点 Y1, 第二电容 C2 的另一端接收第二电压 Vdd。第二电

容 C2 可用来帮助维持节点 X1 与节点 Y1 间电压差的稳定。

[0054] 除此的外,上述第四薄膜晶体管 T4 用以控制电流  $I_{\text{OLED}}$  是否流向有机发光二极管 OLED,其配置位置除了如图 2 所示外,第四薄膜晶体管 T4 的配置位置亦可如图 7 所示。图 7 为本实施例的第二例有机发光显示器的示意图。有机发光像素 702 中,第四薄膜晶体管 T4 可配置于第二电压 Vdd 与第二薄膜晶体管 T2 间,即第四薄膜晶体管 T4 的第一端接收第二电压 Vdd,第四薄膜晶体管 T4 的第二端耦接至第二薄膜晶体管 T2 的第一端(即源极),第四薄膜晶体管 T4 的栅极接收第一控制信号 Enb。

[0055] 或者,第四薄膜晶体管 T4 亦可桥接在有机发光像素的外以控制电流  $I_{\text{OLED}}$  是否流向有机发光二极管 OLED。如图 8 所示,其为本实施例的第三例有机发光显示器的示意图。第四薄膜晶体管 T4 桥接在有机发光像素 802 外部,即第四薄膜晶体管 T4 的第一端耦接至有机发光二极管 OLED 的阴极,第四薄膜晶体管 T4 的第二端耦接至第三电压 Vss,第四薄膜晶体管 T4 的栅极接收第一控制信号 Enb。

[0056] 第四薄膜晶体管 T4 桥接在有机发光像素的外的位置亦可于第二电压 Vdd 与第二薄膜晶体管 T2 间。如图 9 所示,其为本实施例的第四例有机发光显示器的示意图。第四薄膜晶体管 T4 桥接在有机发光像素 902 外部,第四薄膜晶体管 T4 的第一端耦接至第二薄膜晶体管 T2 的第一端,第四薄膜晶体管 T4 的第二端耦接至第一电压 Vdd,第四薄膜晶体管 T4 的栅极接收第一控制信号 Enb。

#### [0057] 第二实施例

[0058] 本实施不同于第一实施例的地方在于重置电路的结构。重置电路改由两个薄膜晶体管所组成并分别电性连接于第一电容的两端,以用来重置第一电容与设定节点 X1 上的电位。

[0059] 请参照图 10,其为本发明第二实施例的有机发光显示器的示意图。有机发光显示器 1000 亦包括驱动单元 1001 与有机发光像素 1002。驱动单元 1001 则包括数据驱动电路 1004、扫描驱动电路 1006 与时序控制器 1008。而有机发光像素 1002 亦包括第一电容 C1、第一薄膜晶体管 T1、第二薄膜晶体管 T2、第三薄膜晶体管 T3、第四薄膜晶体管 T4、重置电路 1010 与有机发光二极管 OLED。薄膜晶体管 T1、T2、T3 以及 T4 以 PMOS 为例,绘制于图 10 中。有机发光显示器 1000 的结构如同第一实施例所示的结构,于此便不再多述。

[0060] 然需特别注意的是,重置电路 1010 由一个第五薄膜晶体管 T5 及一个第六薄膜晶体管 T6 构成。第五薄膜晶体管 T5 与第六薄膜晶体管 T6 例如为 PMOS。第五薄膜晶体管 T5 的第一端耦接至第一电容 C1 的第一端(即节点 X1),而第二端接收第四电压 INI 且其栅极接收第二控制信号 Rst1;第六薄膜晶体管的第一端耦接至第一电容 C1 的第二端(即节点 Y1),而第二端亦接收第四电压 INI 且其栅极接收第三控制信号 Rst2。其中,第一电压位准 V1 低于第一电压 Lock 的电压位准。

[0061] 请参照图 11,其为本发明第二实施例的有机发光像素的时序图。在第零阶段 0Stage' (显示前一画面)时,扫描信号 Scan 的输出电压位准使第三薄膜晶体管 T3 截止,而第二控制信号 Rst1 及第三控制信号 Rst2 的电压位准使第五薄膜晶体管 T5 及第六薄膜晶体管 T6 均截止。故节点 Y1 的电压为前一画面的像素电压 Vdata',而节点 X1 的电压为前一像素的电压 X'。节点 X1 的电压 X' 大于第一电压 Lock 使得第一薄膜晶体管 T1 截止,同时电压 X' 也使第二薄膜晶体管 T2 导通而产生电流  $I_{\text{OLED}}$ 。电流  $I_{\text{OLED}}$  为  $K_p \cdot (V_{\text{dd}} - Y' - V_{\text{tp}2})^2$ 。

$V_{sg}$  为第二薄膜晶体管 T2 栅极与源极间的电压差, 其为  $V_{dd}-Y'$ 。  $V_{tp2}$  为第二薄膜晶体管 T2 的临界电压 (Threshold Voltage)。 电流  $I_{OLED}$  透过第四薄膜晶体管 T4 驱动有机发光二极管 OLED 发亮。

[0062] 接着, 在第一阶段 I Stage' 时, 扫描信号 Scan 的电压位准转变为使第三薄膜晶体管 T3 截止, 而第二控制信号 Rst1 及第三控制信号 Rst2 的电压位准转变为使第五薄膜晶体管 T5 及第六薄膜晶体管 T6 均导通。 所以此时节点 X1 及节点 Y1 的电压均为第四电压 IN1, 例如为  $-2V \sim -1V$ 。 在此阶段, 藉由第四电压 IN1 重置第一电容 C1。

[0063] 在第二阶段 II Stage' 时, 第二控制信号 Rst1 的电压位准转为使第五薄膜晶体管 T5 截止, 而第一控制信号 Enb、扫描信号 Scan 及第三控制信号 Rst2 的电压位准仍维持与第一阶段 I Stage' 相同。 所以此时节点 Y1 的电压仍为 IN1, 而节点 X1 的电压因为第五薄膜晶体管 T5 截止与第一薄膜晶体管 T1 的作用而上升到了第二电压位准 V2。 第二电压位准 V2 为第一电压 Lock 减去第一薄膜晶体管 T1 的临界电压  $V_{tp1}$ 。 换句话说, 此阶段用以使第一电容 C1 的第一端 X1 的电压位准为  $Lock-V_{tp1}$ 。

[0064] 第三阶段 III Stage' 时 (即数据写入阶段), 第一控制信号 Enb 的电压位准转变为使第四薄膜晶体管 T4 导通, 第三控制信号 Rst2 的电压位准转变为使第六薄膜晶体管 T6 截止, 扫描信号 Scan 电压位准转变为使第三薄膜晶体管 T3 导通, 而第二控制信号 Rst1 仍维持原本的电压位准。 此时数据驱动电路 1004 改输出像素电压 Vdata。 像素电压 Vdata 透过导通的第三薄膜晶体管 T3 使节点 Y1 的电压为像素电压 Vdata。 而节点 X1 的电压经由第一电容 C1 的作用亦提高到了  $Lock-V_{tp1}+Vdata-IN1$ , 因而使得第一薄膜晶体管 T1 截止。 此时, 在第二薄膜晶体管 T2 的栅极与源极间的电压差  $V_{sg}$  为第二电压 Vdd 减去节点 X1 的电位, 即  $V_{dd}-(Lock-V_{tp1}+Vdata-IN1)$ 。 上,  $V_{sg}-V_{tp} = V_{dd}-(Lock-V_{tp}+Vdata-IN1)-V_{tp} = V_{dd}-Lock-Vdata+IN1$ , 故电流  $I_{OLED} = Kp*(V_{dd}-(Lock-V_{tp1}+Vdata-IN1)-V_{tp2})^2$ 。 然, 又因  $V_{tp1}$  近似于  $V_{tp2}$ 。 故, 电流  $I_{OLED}$  可以视为  $Kp*(V_{dd}-Lock-Vdata+IN1)^2$ 。 有机发光二极管对应于此电流  $I_{OLED}$  产生对应的亮度。

[0065] 第四阶段 IV Stage' 时 (即画面显示阶段), 此时除了扫描信号 Scan 的电压位准转变为使第三薄膜晶体管 T3 截止而不再传入像素电位, 其他各元件运作情形及节点电压均同于第三阶段 III Stage'。

[0066] 由上述可知, 在第二阶段 II Stage' 时, 像素电路 1002 已完成了临界电压  $V_{tp2}$  补偿的动作, 从而避免了旧有技术的中, 原负责临界电压补偿动作的薄膜晶体管, 即图 1 中的薄膜晶体管 MP1, 因为导通电流微弱而使得补偿机制的速度较慢, 造成在数据写入阶段仍未稳定完成电压补偿而导致了电荷分享。 进而使数据电压与画面亮度有一定程度的误差的窘境。 另一方面, 藉由第一电压 Lock 大小的控制, 也可以加速补偿机制的运作, 改善补偿的时间。 而由于本实例所包含的元件较多, 所以较适合大尺寸面板的应用, 如显示设备等。

[0067] 此外, 上述重置电路 1010 亦可由不同的电路实现。 如图 12 所示, 其为重置电路的一例的电路图。 重置电路 1010' 由第五薄膜晶体管 T5 以及第六薄膜晶体管 T6 所构成, 其中第五薄膜晶体管 T5 的第一端耦接至第一电容 C1 的第一端 (即节点 X1), 其第二端接收第四电压 IN1, 第五薄膜晶体管 T5 的栅极接收第二控制信号 Rst1, 第六薄膜晶体管 T6 的第一端耦接至第一电容 C1 的第二端 (即节点 Y1), 其第二端耦接至第五薄膜晶体管 T5 的第二端, 第六薄膜晶体管 T6 的栅极接收第三控制信号 Rst2。 或者, 亦可如图 13 所示, 其为重置

电路的另一例的电路图。重置电路 1010”亦由第五薄膜晶体管 T5 以及第六薄膜晶体管 T6 所构成。然,第五薄膜晶体管 T5 的第一端耦接至第一电容 C1 的第一端(即节点 X1),其第二端耦接至第五薄膜晶体管 T5 的栅极并接收第二控制信号 Rst1,第六薄膜晶体管 T6 的第一端耦接至第一电容 C1 的第二端(即节点 Y1),其第二端耦接至第六薄膜晶体管 T6 的栅极并接收第三控制信号 Rst2。

[0068] 而有机发光像素 1002 亦可多耦接一第二电容 C2,如图 14 所示,有机发光像素 1402 中,第二电容 C2 的第一端耦接至节点 Y1,第二电容 C2 的另一端接收第二电压 Vdd。第二电容 C2 可用来帮助维持节点 X1 与节点 Y1 间电压差的稳定。

[0069] 除此之外,上述第四薄膜晶体管 T4 用以控制电流  $I_{OLED}$  是否流向有机发光二极管 OLED,其配置位置除了如图 10 所示外,第四薄膜晶体管 T4 的配置位置亦可如图 15 所示。图 15 为本实施例的第二例有机发光显示器的示意图。有机发光像素 1502 中,第四薄膜晶体管 T4 的第一端接收第二电压 Vdd,第四薄膜晶体管 T4 的第二端耦接至第二薄膜晶体管 T2 的第一端,第四薄膜晶体管 T4 的栅极亦接收第一控制信号 Enb。

[0070] 第四薄膜晶体管 T4 亦可桥接在有机发光像素的外以控制电流  $I_{OLED}$  是否流向有机发光二极管 OLED。如图 16 所示,为本实施例的第三例有机发光显示器的示意图。第四薄膜晶体管 T4 桥接在有机发光像素 1602 外部,第四薄膜晶体管 T4 的第一端耦接至有机发光二极管 OLED 的阴极,第四薄膜晶体管 T4 的第二端耦接至第三电压 Vss,第四薄膜晶体管 T4 的栅极接收第一控制信号 Enb。

[0071] 第四薄膜晶体管 T4 桥接在有机发光像素的外的位置亦可于第二电压 Vdd 与第二薄膜晶体管 T2 间。如图 17 所示,其为本实施例的第四例有机发光显示器的示意图。第四薄膜晶体管 T4 桥接在有机发光像素 1702 外部,第四薄膜晶体管 T4 的第一端耦接至第二薄膜晶体管 T2 的第一端,第四薄膜晶体管 T4 的第二端耦接至第一电压 Vdd,第四薄膜晶体管 T4 的栅极接收第一控制信号 Enb。

[0072] 本发明上述实施例所揭露的具有电压补偿技术的有机发光显示器的有机发光像素,能够使补偿机制速度改善,且由于更快速的补偿机制,将可以弥补现行低温多晶硅(LTPS)技术造成主动式有机发光显示器(AMOLED)画面显示不均(Mura)的缺点。

[0073] 综上所述,虽然本发明已以较佳实施例揭露如上,然其并非用以限定本发明,任何熟悉此技术的人员,在不脱离本发明的精神和范围内,当可作各种的更动与润饰,因此本发明的保护范围当以权利要求书所界定的为准。

100

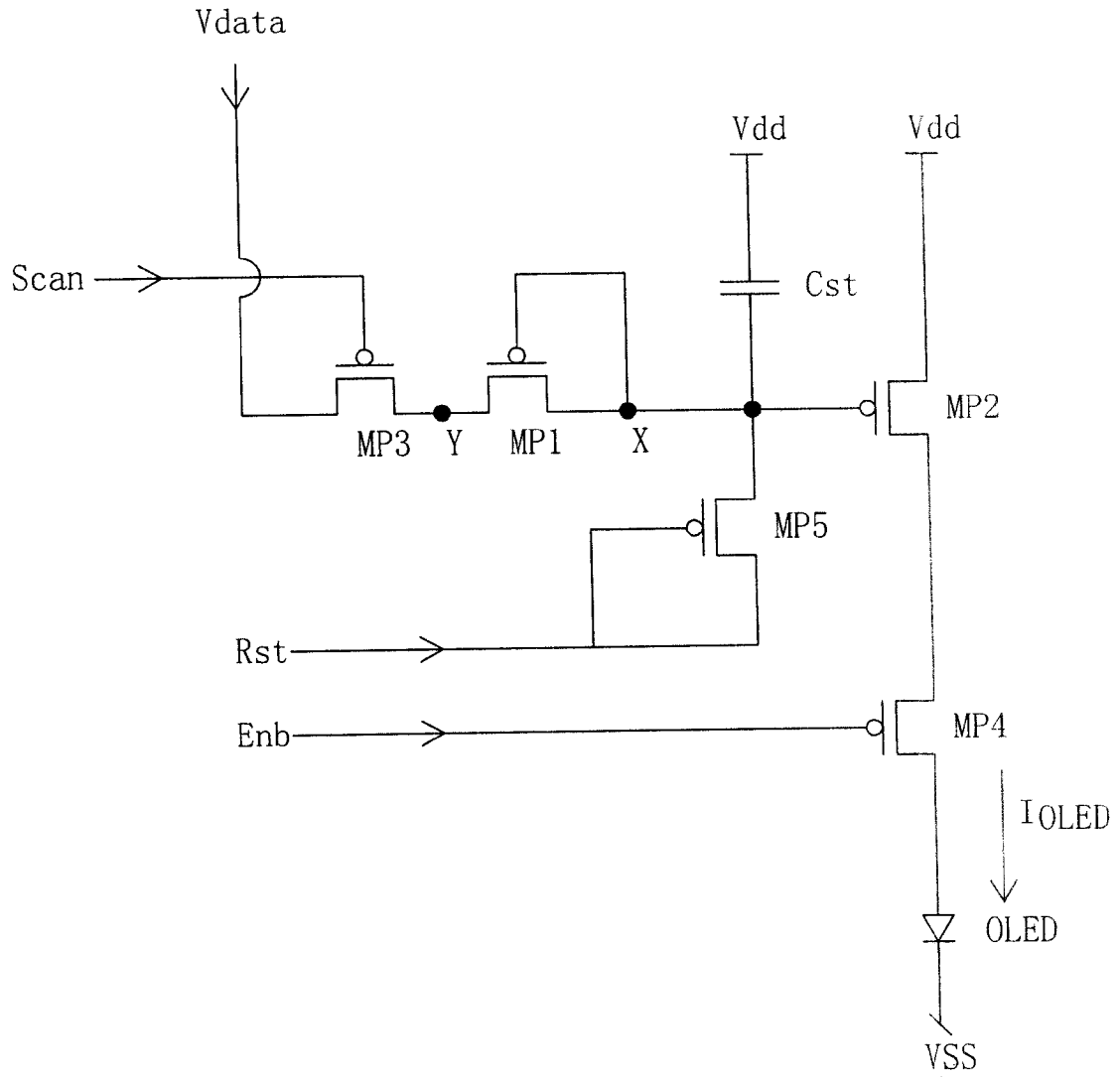


图 1

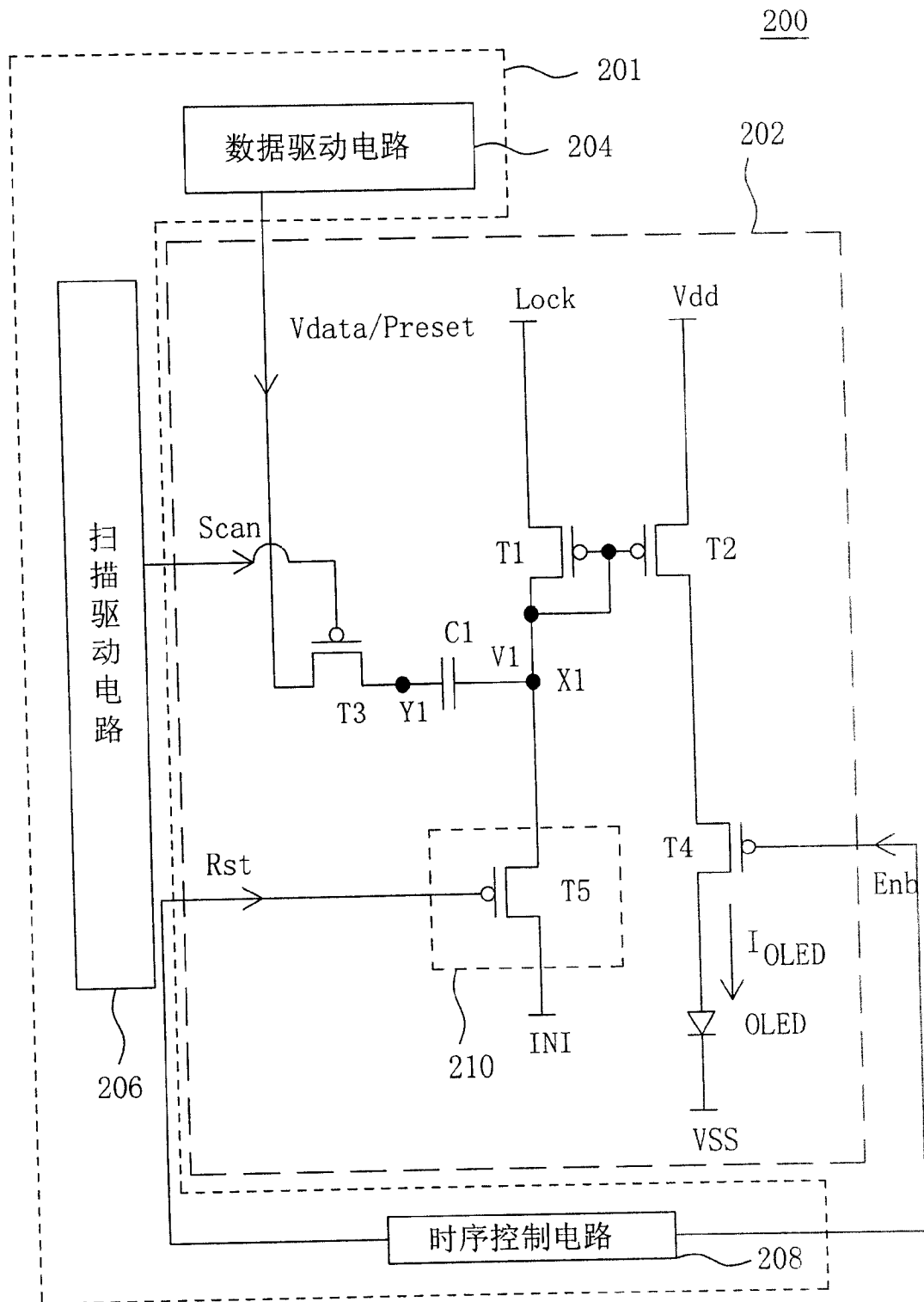


图 2

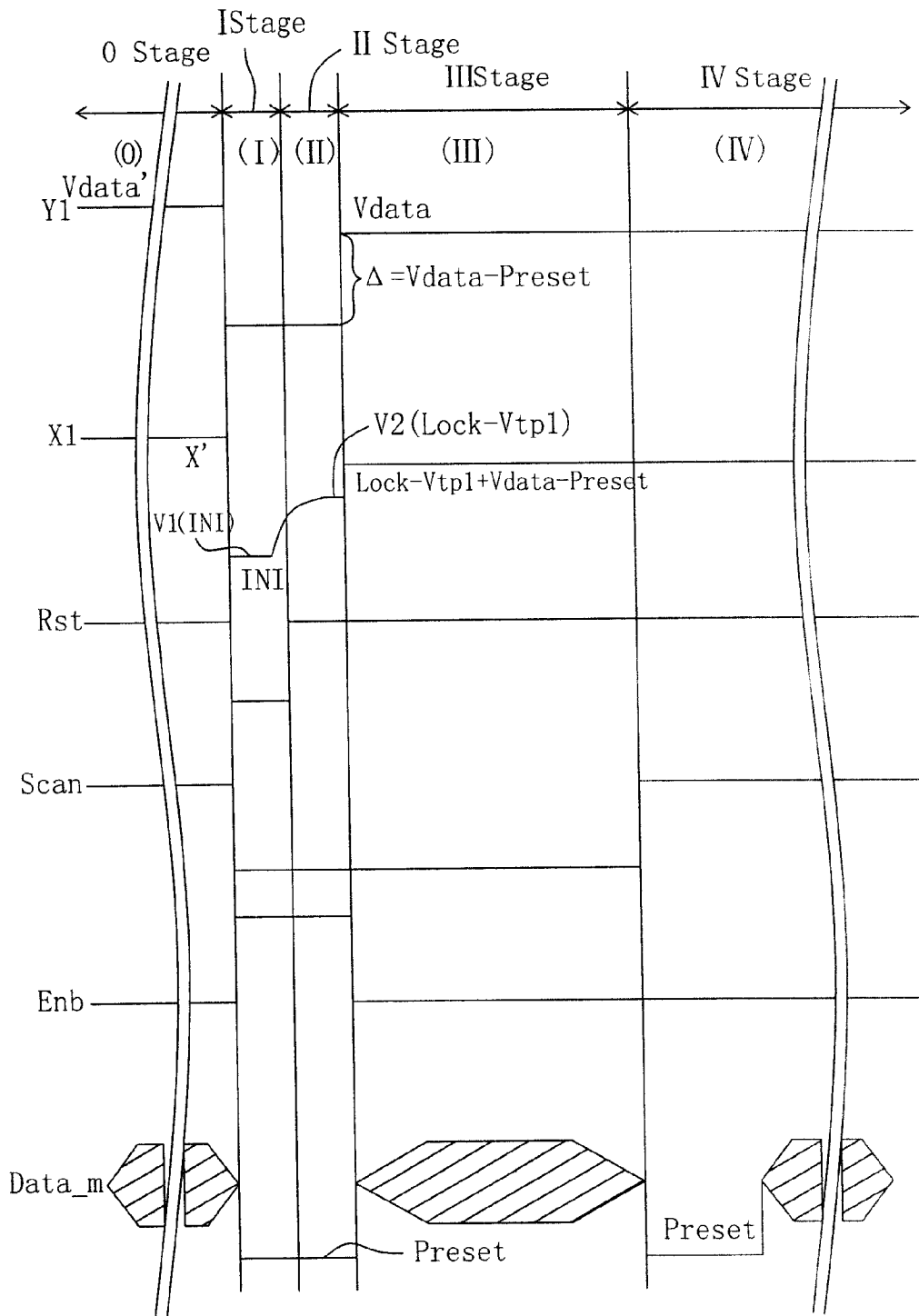


图 3

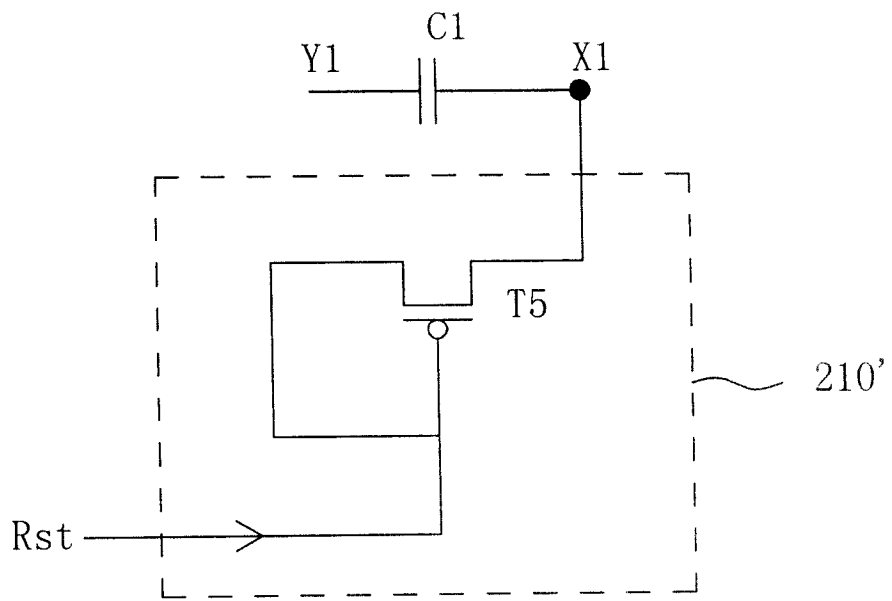


图 4

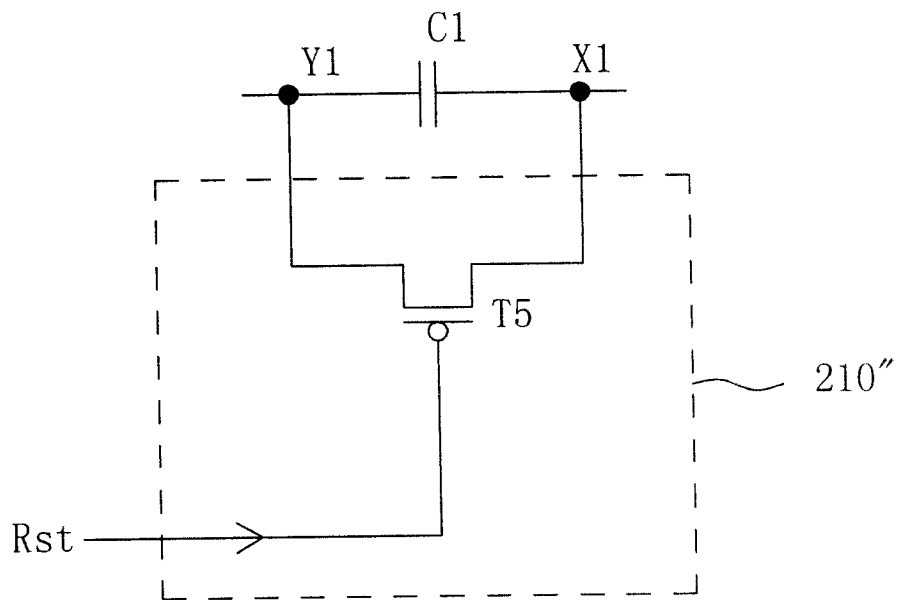


图 5

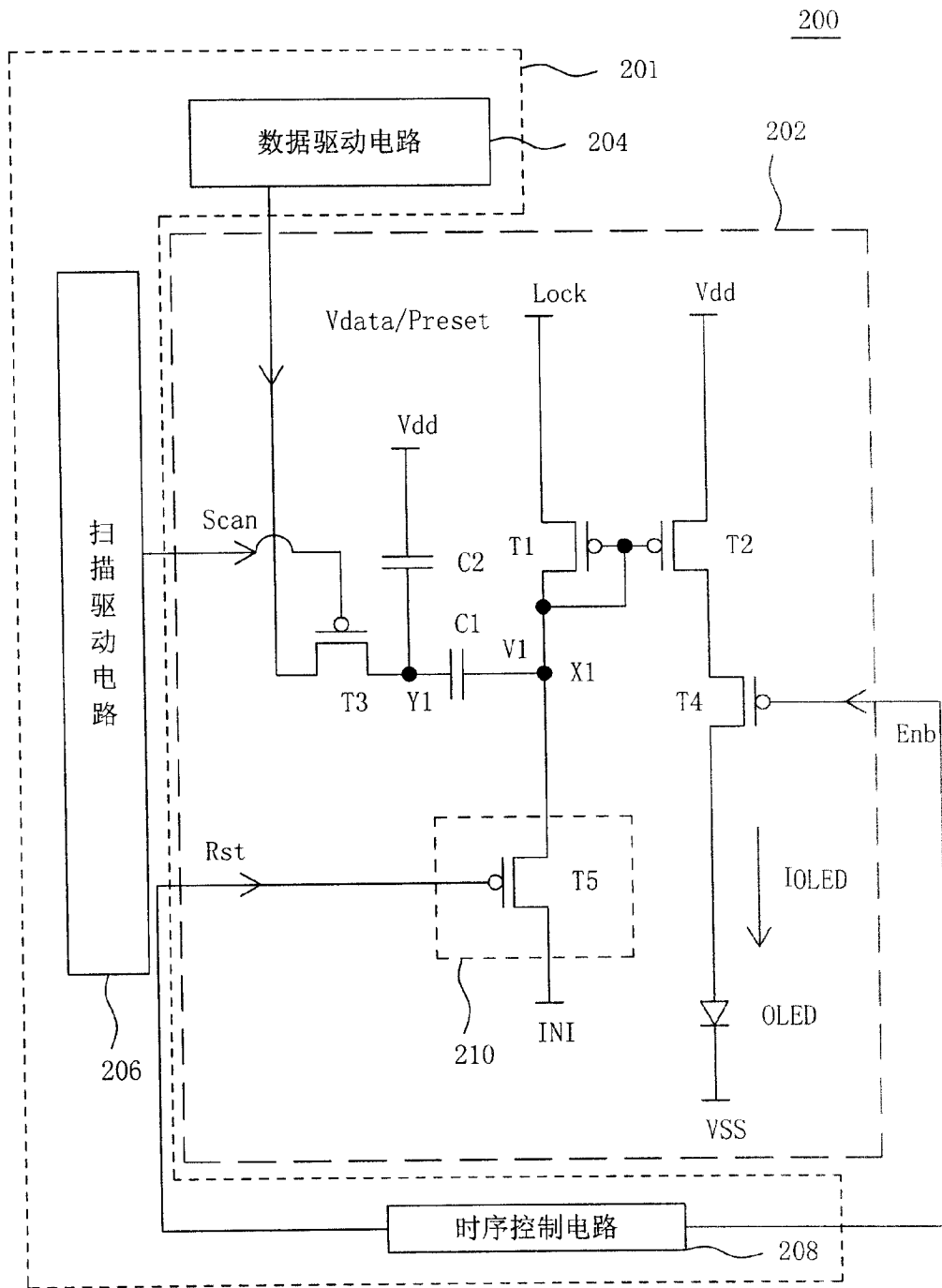


图 6

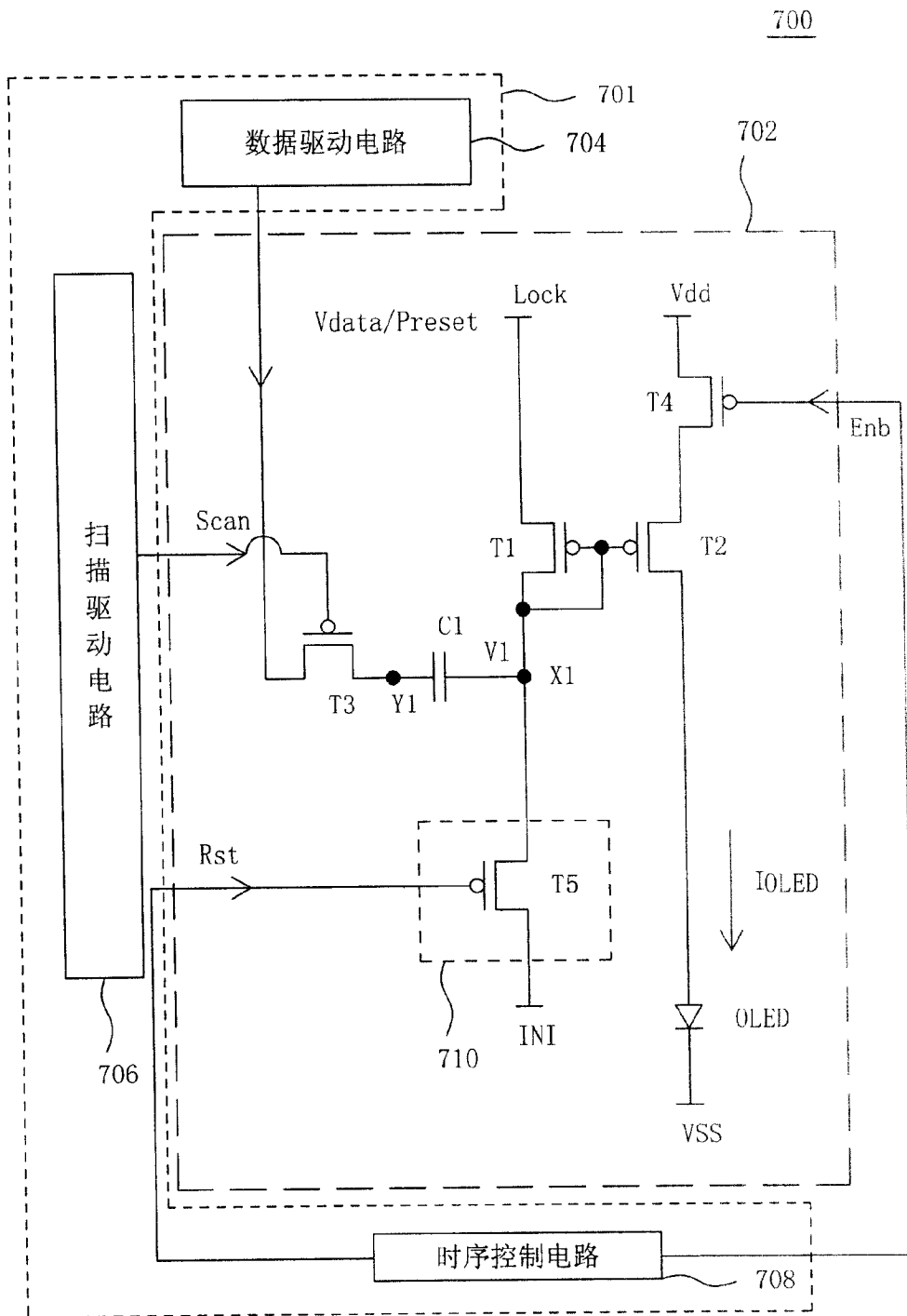


图 7

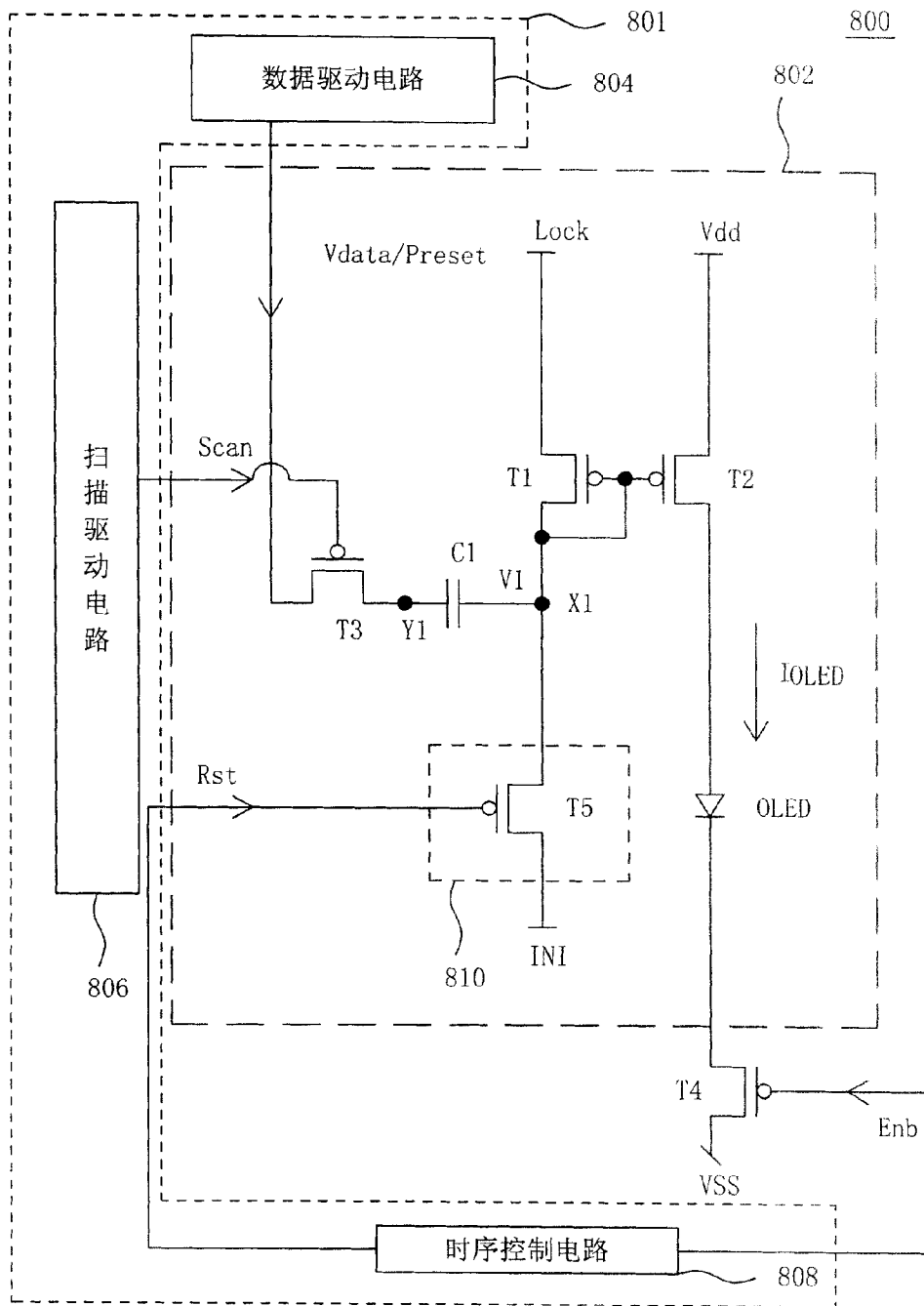


图 8

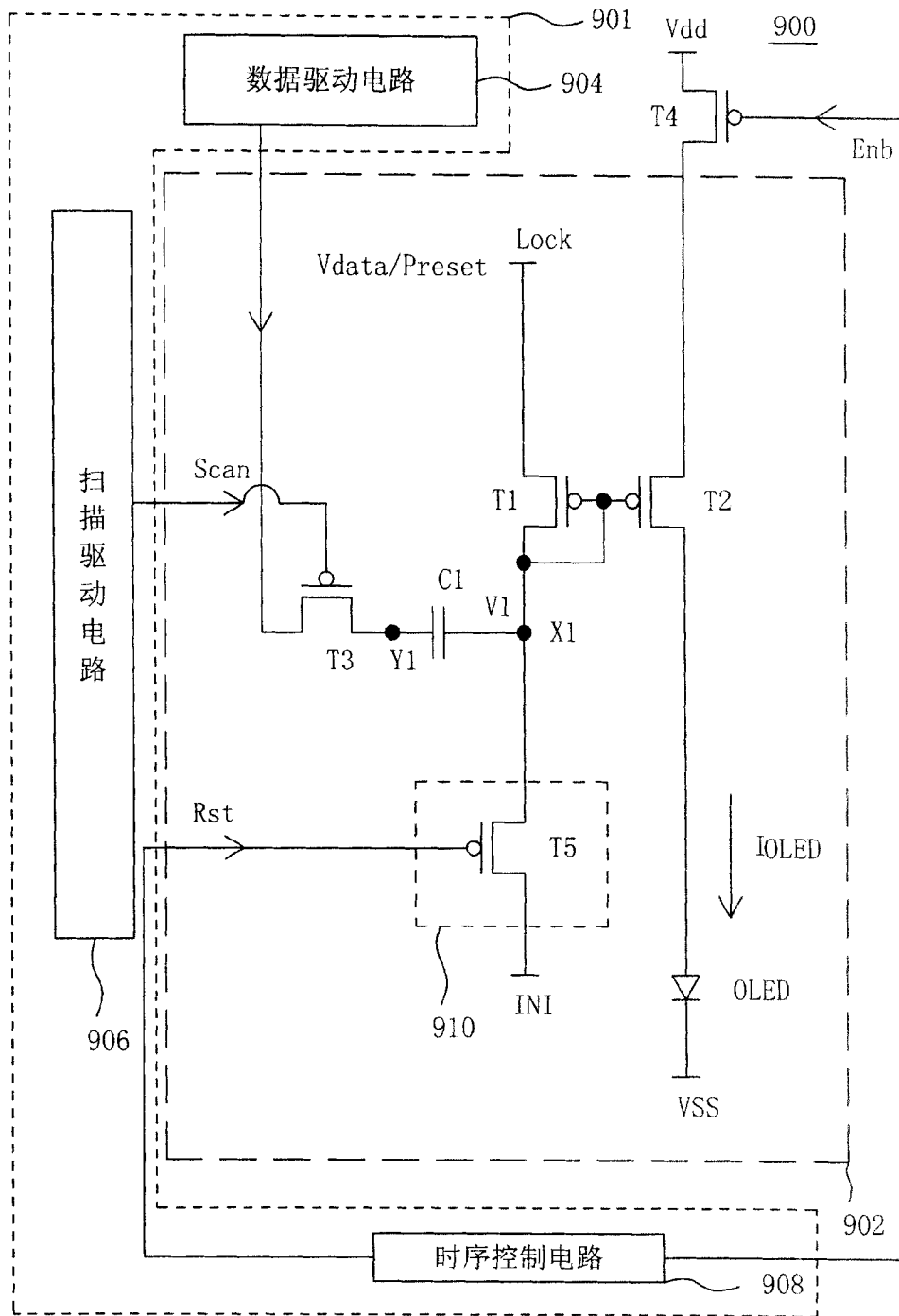


图 9

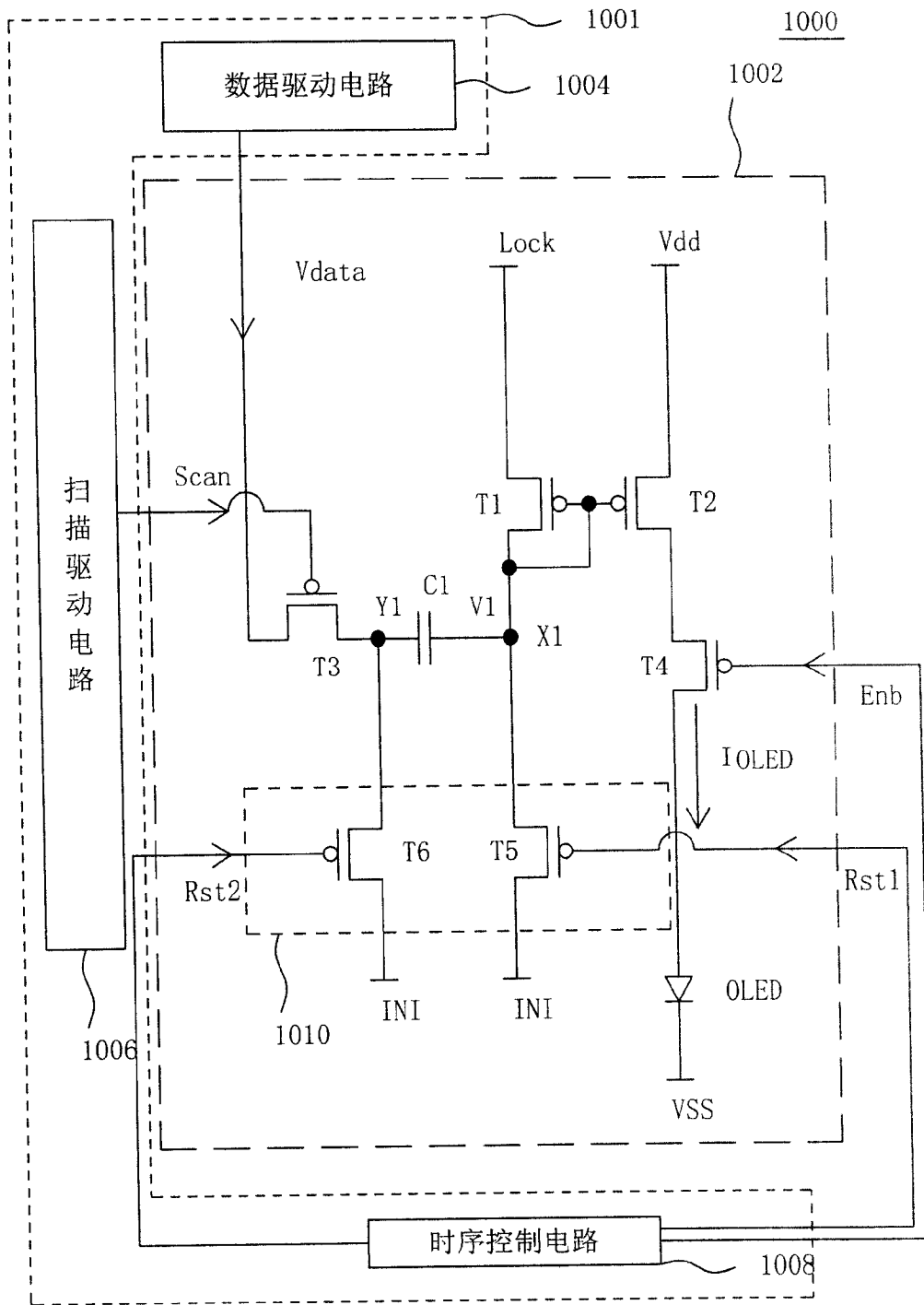


图 10

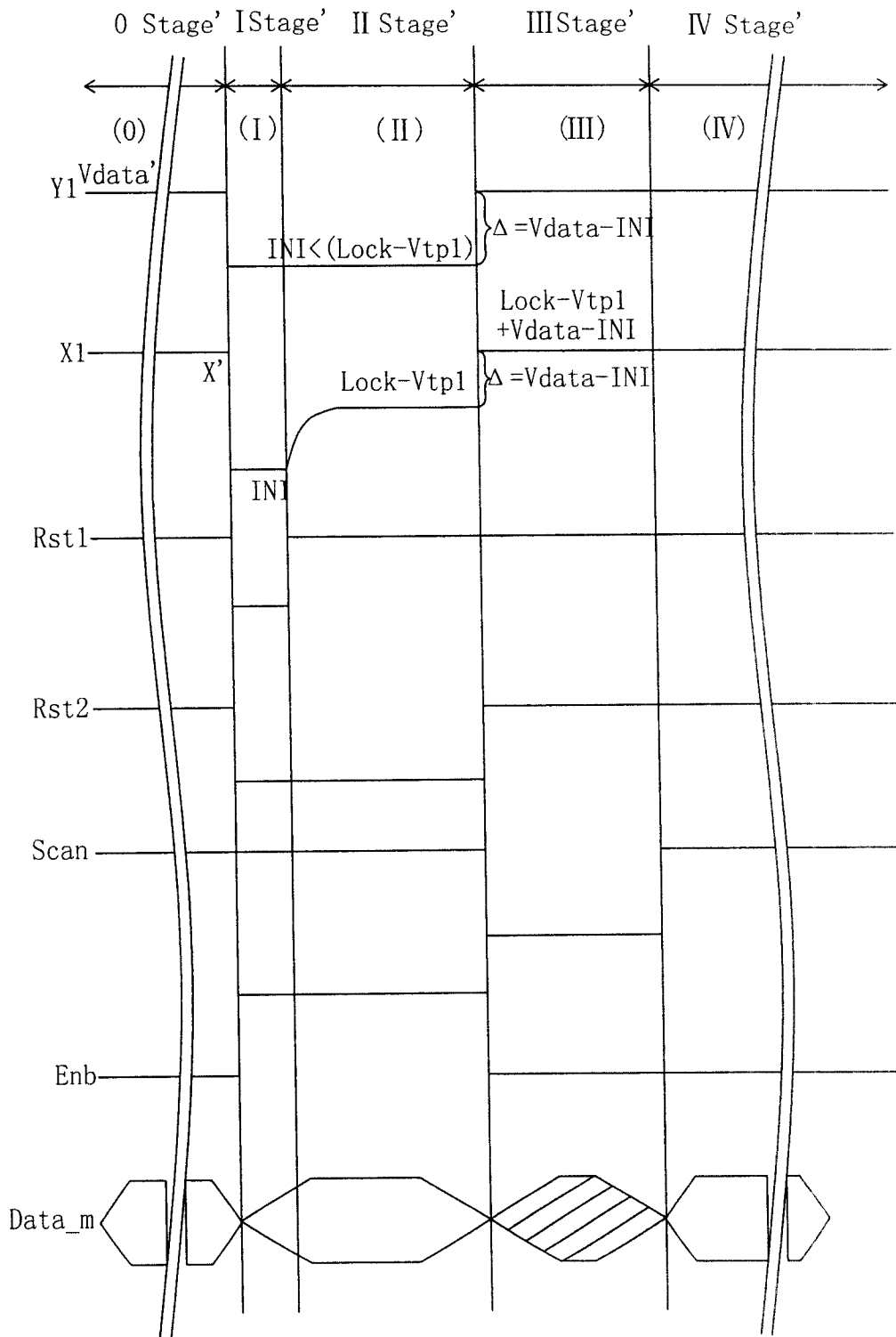


图 11

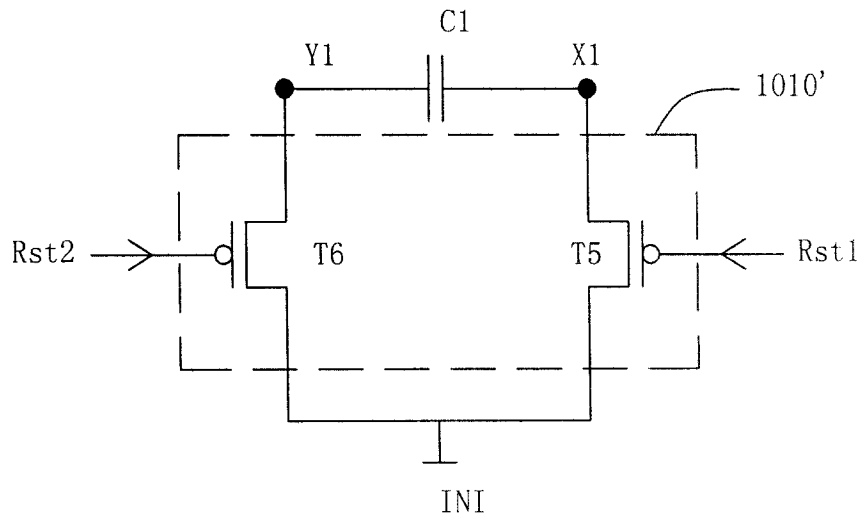


图 12

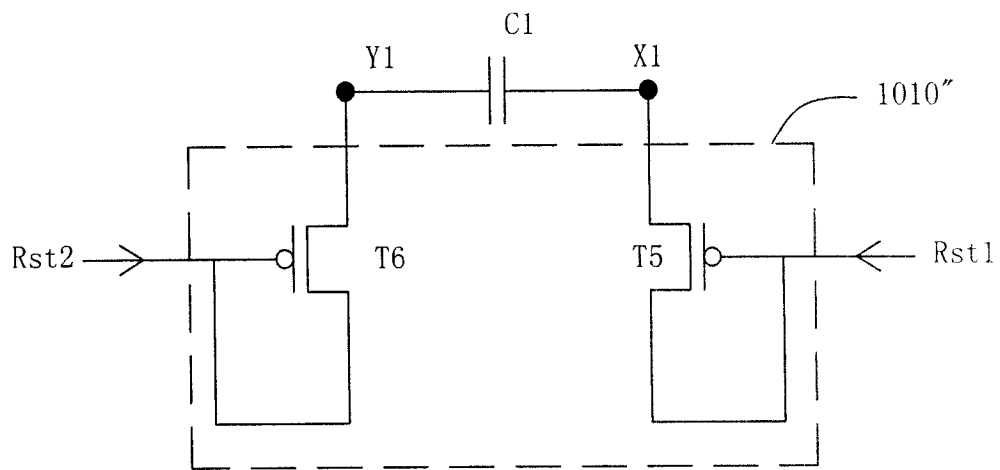


图 13

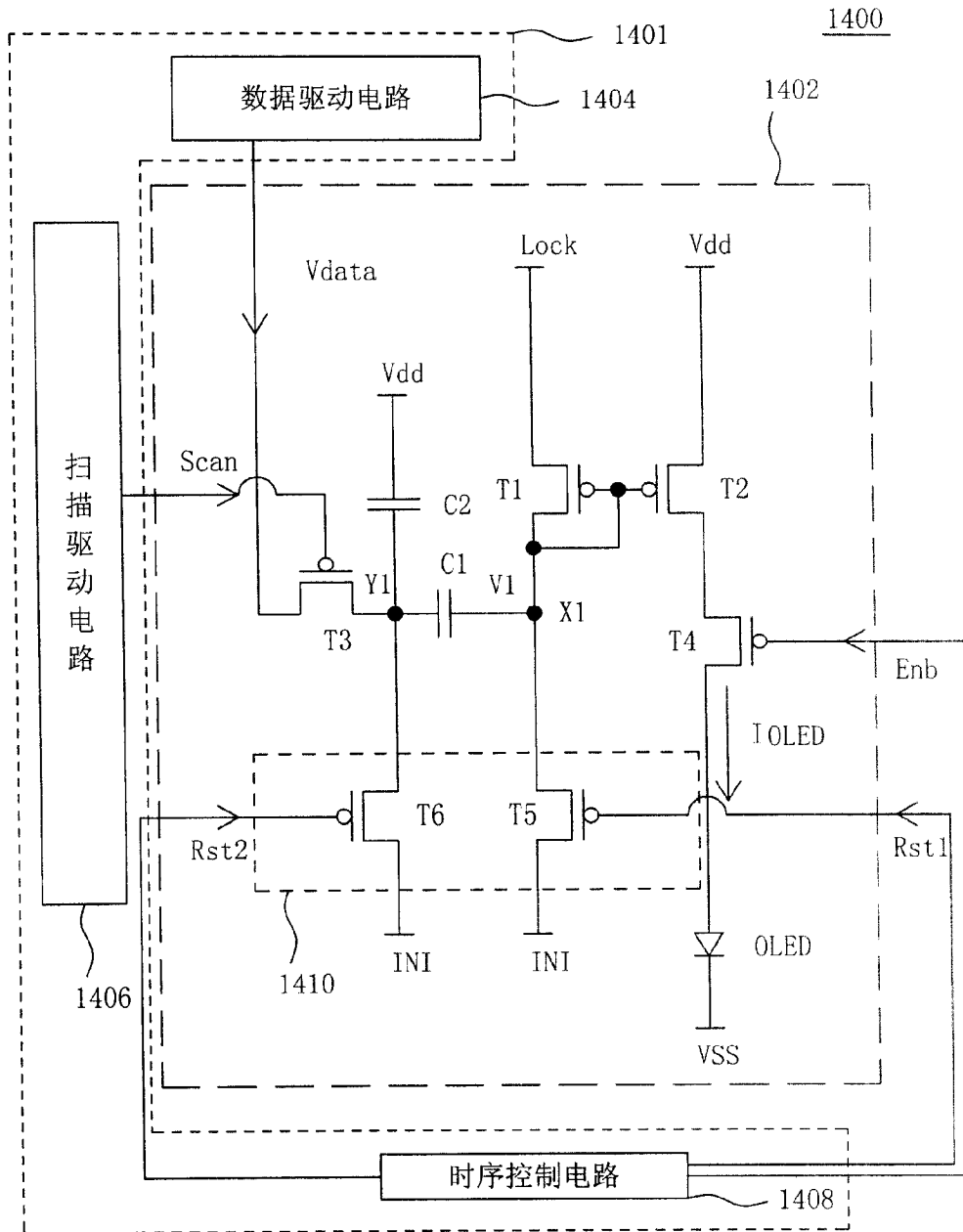


图 14

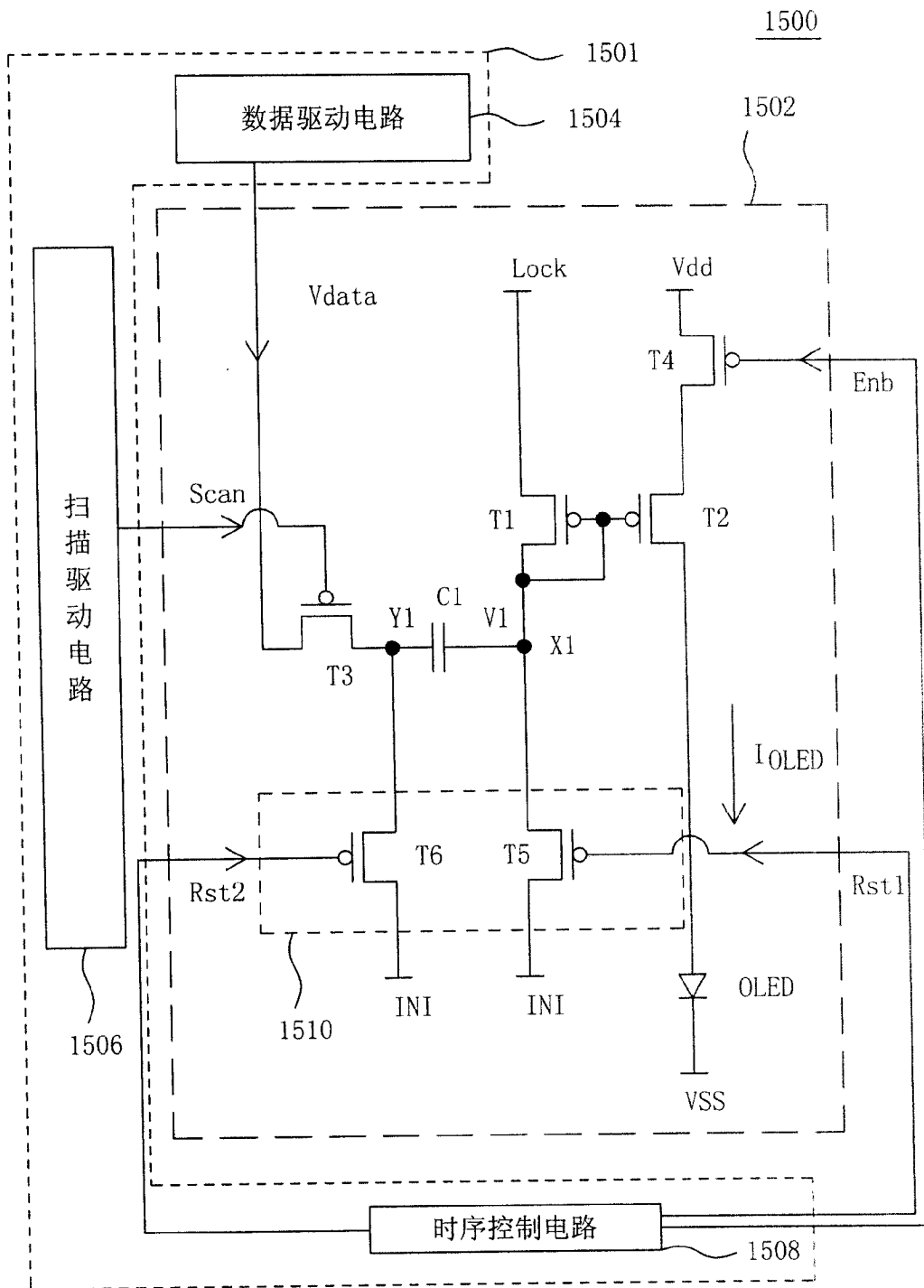


图 15

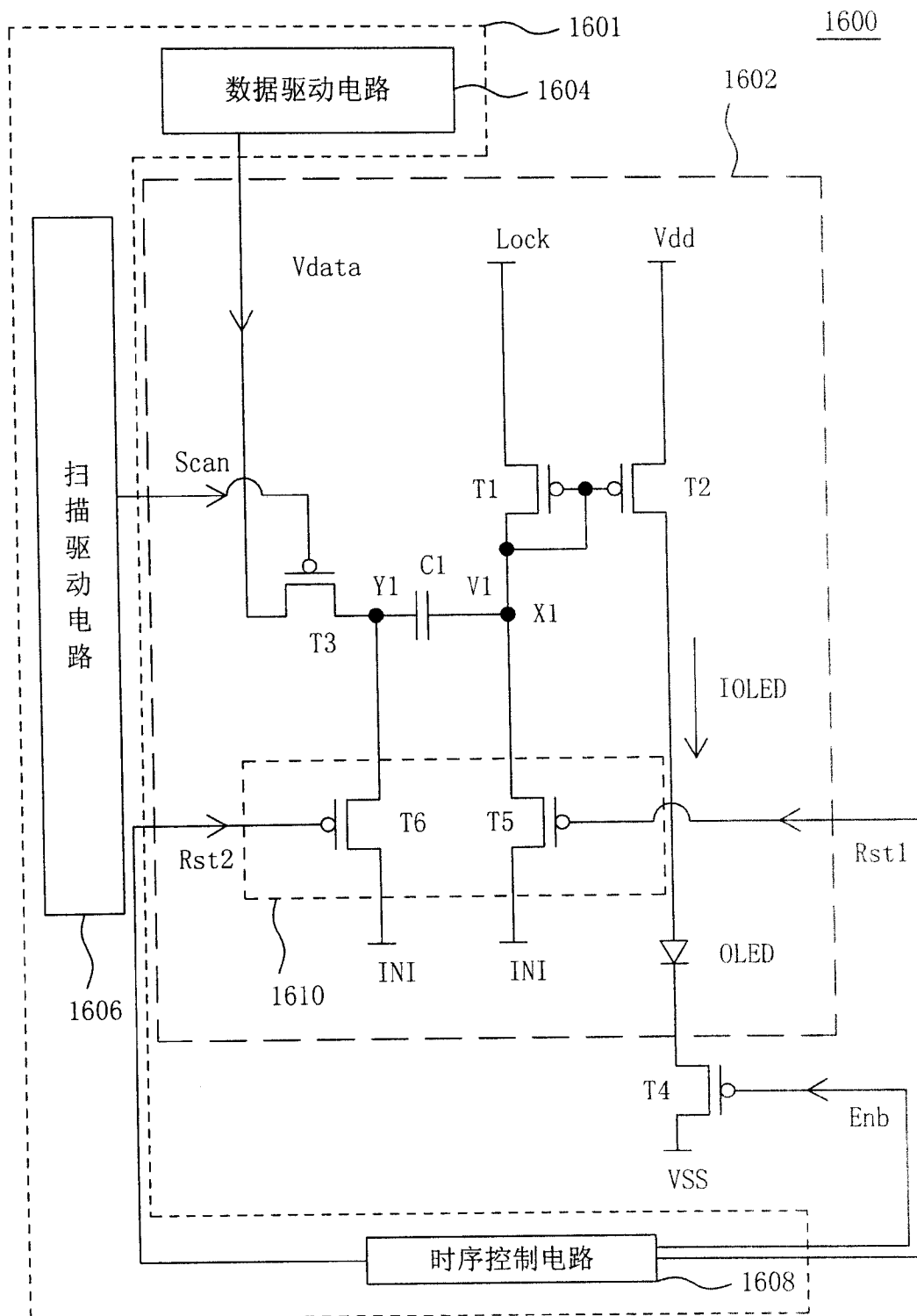


图 16

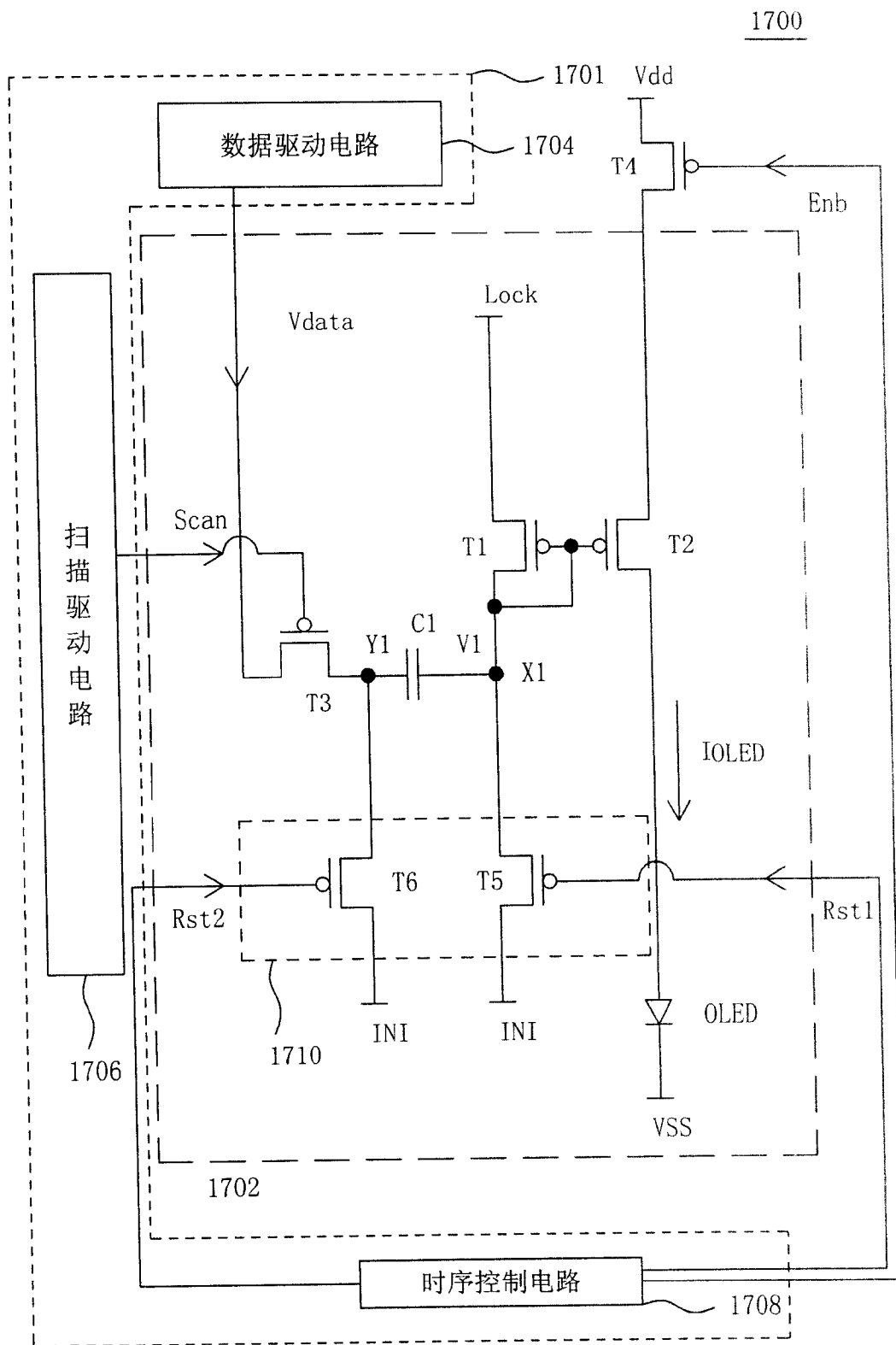


图 17

专利名称(译)	有机发光显示器及其具有电压补偿技术的有机发光像素		
公开(公告)号	<a href="#">CN101192373B</a>	公开(公告)日	2012-01-18
申请号	CN200610163953.5	申请日	2006-11-27
[标]申请(专利权)人(译)	群创光电股份有限公司		
申请(专利权)人(译)	奇美电子股份有限公司 奇晶光电股份有限公司		
当前申请(专利权)人(译)	奇美电子股份有限公司 奇晶光电股份有限公司		
[标]发明人	曾名骏 郭鸿儒 黄建翔		
发明人	曾名骏 郭鸿儒 黄建翔		
IPC分类号	G09G3/32 G09G3/30 G09G3/20 H05B33/08 H05B33/14 H05B37/02 H01L27/32 H01L51/50 G09G3/3233 G09G3/3258		
代理人(译)	郭蔚		
其他公开文献	CN101192373A		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本发明公开了一种有机发光显示器及其具有电压补偿技术的有机发光像素，包括第一电容、第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管、重置电路以及有机发光二极管。第一薄膜晶体管接收第一电压，第一薄膜晶体管的第二端耦接至本身的栅极及第一电容的第一端。第二薄膜晶体管接收第二电压，第二薄膜晶体管的栅极耦接至第一薄膜晶体管的栅极。第三薄膜晶体管耦接至第一电容，且接收一像素电压及一扫描信号。重置电路设定第一电容的第一端为第一电压位准。有机发光二极管的阳极耦接至第二薄膜晶体管的第二端，有机发光二极管的阴极接收第三电压。可改善电压补偿速度，且可弥补现行有机发光显示器画面显示不均的缺点。

