



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0069710
(43) 공개일자 2019년06월20일

- | | |
|---|---|
| <p>(51) 국제특허분류(Int. Cl.)
 <i>G02F 1/1362</i> (2006.01) <i>G02F 1/1333</i> (2006.01)
 <i>G02F 1/1368</i> (2006.01) <i>H01L 29/786</i> (2006.01)</p> <p>(52) CPC특허분류
 <i>G02F 1/136209</i> (2013.01)
 <i>G02F 1/1368</i> (2013.01)</p> <p>(21) 출원번호 10-2017-0169897
 (22) 출원일자 2017년12월12일
 심사청구일자 없음</p> | <p>(71) 출원인
 엘지디스플레이 주식회사
 서울특별시 영등포구 여의대로 128(여의도동)</p> <p>(72) 발명자
 김지윤
 경기도 파주시 월롱면 엘지로 245
 정진형
 경기도 파주시 월롱면 엘지로 245</p> <p>(74) 대리인
 박영복</p> |
|---|---|

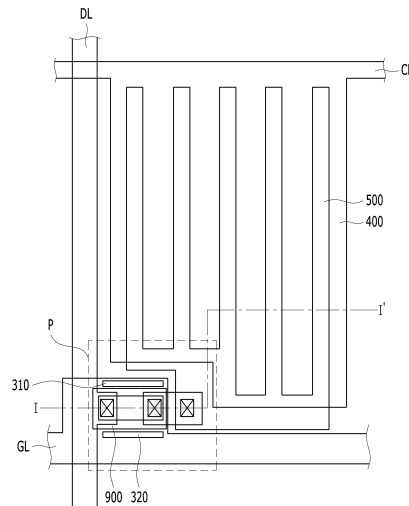
전체 청구항 수 : 총 16 항

(54) 발명의 명칭 **박막 트랜지스터를 포함하는 액정 표시 장치**

(57) 요약

본 발명은 박막 트랜지스터를 포함하는 액정 표시 장치에 관한 것으로, 백라이트 유닛으로부터 반도체 패턴 방향으로 진행하는 빛을 차단하여, 상기 백라이트 유닛으로부터 공급된 빛에 의한 상기 박막 트랜지스터의 오동작을 방지하는 것을 기술적 특징으로 한다.

대표도 - 도2



(52) CPC특허분류

H01L 29/786 (2013.01)

G02F 2001/133357 (2013.01)

명세서

청구범위

청구항 1

하부 기판 상에 위치하는 게이트 전극;

상기 게이트 전극 상에 위치하는 제 1 차광 격벽;

상기 게이트 전극 상에 위치하고, 상기 제 1 차광 격벽과 이격되는 제 2 차광 격벽;

상기 제 1 차광 격벽과 상기 제 2 차광 격벽 사이에 위치하는 반도체 패턴; 및

상기 게이트 전극과 상기 반도체 패턴 사이에 위치하는 게이트 절연막을 포함하되,

상기 게이트 절연막은 상기 제 1 차광 격벽과 상기 반도체 패턴 사이 및 상기 제 2 차광 격벽과 상기 반도체 패턴 사이로 연장하는 액정 표시 장치.

청구항 2

제 1 항에 있어서,

상기 제 1 차광 격벽과 상기 제 2 차광 격벽 사이의 이격 거리는 상기 반도체 패턴의 수평 폭보다 큰 액정 표시 장치.

청구항 3

제 1 항에 있어서,

상기 제 2 차광 격벽의 형상은 상기 제 1 차광 격벽의 형상과 동일한 액정 표시 장치.

청구항 4

제 3 항에 있어서,

상기 제 1 차광 격벽 및 상기 제 2 차광 격벽은 상기 게이트 전극과 동일한 물질을 포함하는 액정 표시 장치.

청구항 5

제 1 항에 있어서,

상기 게이트 절연막 및 상기 반도체 패턴 상에 위치하는 평탄화막;

상기 평탄화막 상에 위치하는 상부 기판;

상기 하부 기판을 향한 상기 상부 기판의 하부면 상에 위치하는 블랙 매트릭스;

상기 평탄화막과 상기 블랙 매트릭스 사이에 위치하는 액정층; 및

상기 평탄화막과 상기 액정층 사이에 위치하는 차광 패턴을 더 포함하되,

상기 차광 패턴은 상기 블랙 매트릭스와 중첩되는 액정 표시 장치.

청구항 6

제 5 항에 있어서,

상기 차광 패턴의 수평 폭은 상기 제 1 차광 패턴과 상기 제 2 차광 패턴 사이의 이격 거리보다 큰 액정 표시 장치.

청구항 7

제 5 항에 있어서,

상기 평탄화막과 상기 액정층 사이에 위치하고, 상기 차광 패턴과 이격되는 공통 전극;

상기 차광 패턴 및 상기 공통 전극 상에 위치하는 층간 절연막; 및

상기 층간 절연막 상에 위치하는 화소 전극을 더 포함하되,

상기 차광 패턴은 상기 공통 전극과 동일한 물질을 포함하는 제 1 차광 패턴 및 상기 제 1 차광 패턴보다 낮은 투과율을 갖는 제 2 차광 패턴을 포함하는 액정 표시 장치.

청구항 8

제 7 항에 있어서,

상기 제 2 차광 패턴은 상기 제 1 차광 패턴 상에 위치하되,

상기 제 2 차광 패턴의 측면은 상기 제 1 차광 패턴의 측면과 수직 정렬되는 액정 표시 장치.

청구항 9

제 7 항에 있어서,

상기 제 2 차광 패턴의 전도율은 상기 제 1 차광 패턴의 전도율보다 높은 액정 표시 장치.

청구항 10

제 1 항에 있어서,

상기 반도체 패턴은 IGZO를 포함하는 액정 표시 장치.

청구항 11

게이트 전극 상에 위치하고, 일측 방향으로 연장하는 반도체 패턴;

상기 반도체 패턴의 일측 단부와 연결되는 소스 전극;

상기 반도체 패턴의 타측 단부와 연결되는 드레인 전극;

상기 반도체 패턴의 길이 방향으로 연장하는 제 1 측면 상에 위치하는 제 1 차광 패턴; 및

상기 반도체 패턴의 상기 제 1 측면과 대향하는 제 2 측면 상에 위치하는 제 2 차광 패턴을 포함하는 액정 표시 장치.

청구항 12

제 11 항에 있어서,

상기 제 2 차광 패턴과 상기 반도체 패턴의 상기 제 2 측면 사이의 이격 거리는 상기 제 1 차광 패턴과 상기 반도체 패턴의 상기 제 1 측면 사이의 이격 거리와 동일한 액정 표시 장치.

청구항 13

제 11 항에 있어서,

상기 제 1 차광 패턴은 상기 반도체 패턴의 상기 제 1 측면과 평행하고, 상기 제 2 차광 패턴은 상기 반도체 패턴의 상기 제 2 측면과 평행한 액정 표시 장치.

청구항 14

제 13 항에 있어서,

상기 반도체 패턴의 상기 제 2 측면은 상기 반도체 패턴의 상기 제 1 측면과 평행한 액정 표시 장치.

청구항 15

제 11 항에 있어서,

상기 제 2 차광 패턴의 길이는 상기 제 1 차광 패턴의 길이와 동일한 액정 표시 장치.

청구항 16

제 15 항에 있어서,

상기 제 1 차광 패턴의 길이 및 상기 제 2 차광 패턴의 길이는 상기 반도체 패턴의 길이와 동일한 액정 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 백라이트 유닛으로부터 공급된 빛을 이용하여 특정한 영상을 구현하는 액정 표시 장치에 관한 것이다.

배경 기술

[0002] 일반적으로 모니터, TV, 노트북, 디지털 카메라와 같은 전자 기기는 특정한 영상을 구현하기 위한 디스플레이 장치를 포함한다. 예를 들어, 상기 디스플레이 장치는 액정 표시 장치 및 유기 발광 표시 장치를 포함할 수 있다.

[0003] 상기 액정 표시 장치는 백라이트 유닛 및 상기 백라이트 유닛으로부터 공급된 빛을 선택적으로 투과/차단하는 액정 패널을 포함할 수 있다. 예를 들어, 상기 액정 패널은 하부 기판과 상부 기판 사이에 위치하는 액정층을 포함할 수 있다.

[0004] 상기 액정 패널은 게이트 신호 및 데이터 신호를 이용하여 일정 영역의 액정을 조절할 수 있다. 예를 들어, 상기 액정 패널은 상기 하부 기판과 상기 액정층 사이에 위치하는 박막 트랜지스터를 더 포함할 수 있다. 상기 박막 트랜지스터는 게이트 전극 상에 반도체 패턴을 포함할 수 있다.

[0005] 그러나, 상기 반도체 패턴이 상기 게이트 전극 상에 위치하면, 상기 백라이트 유닛으로부터 공급된 빛이 상기 게이트 전극에 의해 회절되어 상기 반도체 패턴으로 입사될 수 있다. 상기 반도체 패턴으로 입사된 빛은 상기 반도체 패턴의 문턱 전압을 변화할 수 있다. 특히, 상기 반도체 패턴이 IGZO와 같은 산화물 반도체 물질을 포함하는 경우, 상기 반도체 패턴은 입사된 빛에 의해 열화될 수 있다. 이에 따라, 상기 액정 표시 장치에서는 상기 백라이트 유닛으로부터 공급된 빛에 의해 상기 박막 트랜지스터가 오동작될 수 있다.

발명의 내용

해결하려는 과제

[0006] 본 발명이 해결하고자 하는 과제는 백라이트 유닛으로부터 공급된 빛에 의한 박막 트랜지스터의 오동작을 방지할 수 있는 액정 표시 장치를 제공하는 것이다.

[0007] 본 발명이 해결하고자 하는 다른 과제는 백라이트 유닛으로부터 반도체 패턴 방향으로 진행하는 빛을 차단할 수 있는 액정 표시 장치를 제공하는 것이다.

[0008] 본 발명이 해결하고자 하는 과제들은 앞서 언급한 과제들로 한정되지 않는다. 여기서 언급되지 않은 과제들은 아래의 기재로부터 통상의 기술자에게 명확하게 이해될 것이다.

과제의 해결 수단

[0009] 상기 해결하고자 하는 과제를 달성하기 위한 본 발명의 기술적 사상에 따른 액정 표시 장치는 하부 기판을 포함한다. 하부 기판 상에는 게이트 전극이 위치한다. 게이트 전극 상에는 제 1 차광 격벽 및 제 2 차광 격벽이 위치한다. 제 2 차광 격벽은 제 1 차광 격벽과 이격된다. 제 1 차광 격벽과 제 2 차광 격벽 사이에는 반도체 패턴이 위치한다. 게이트 전극과 반도체 패턴 사이에는 게이트 절연막이 위치한다. 게이트 절연막은 제 1 차광 격벽과 반도체 패턴 사이 및 제 2 차광 격벽과 반도체 패턴 사이로 연장한다.

[0010] 제 1 차광 격벽과 제 2 차광 격벽 사이의 이격 거리는 반도체 패턴의 수평 폭보다 클 수 있다.

- [0011] 제 2 차광 격벽의 형상은 제 1 차광 격벽의 형상과 동일할 수 있다.
- [0012] 제 1 차광 격벽 및 제 2 차광 격벽은 상기 게이트 전극과 동일한 물질을 포함할 수 있다.
- [0013] 게이트 절연막 및 반도체 패턴 상에는 평탄화막이 위치할 수 있다. 평탄화막 상에는 상부 기판이 위치할 수 있다. 하부 기판을 향한 상부 기판의 하부면 상에는 블랙 매트릭스가 위치할 수 있다. 평탄화막과 블랙 매트릭스 사이에는 액정층이 위치할 수 있다. 평탄화막과 액정층 사이에는 차광 패턴이 위치할 수 있다. 차광 패턴은 블랙 매트릭스와 중첩할 수 있다.
- [0014] 차광 패턴의 수평 폭은 제 1 차광 패턴과 제 2 차광 패턴 사이의 이격 거리보다 클 수 있다.
- [0015] 평탄화막과 액정층 사이에는 공통 전극이 위치할 수 있다. 공통 전극은 차광 패턴과 이격될 수 있다. 차광 패턴 및 공통 전극 상에는 층간 절연막이 위치할 수 있다. 층간 절연막 상에는 화소 전극이 위치할 수 있다. 차광 패턴은 공통 전극과 동일한 물질을 포함하는 제 1 차광 패턴 및 제 1 차광 패턴보다 낮은 투과율을 갖는 제 2 차광 패턴을 포함할 수 있다.
- [0016] 제 2 차광 패턴은 제 1 차광 패턴 상에 위치할 수 있다. 제 2 차광 패턴의 측면은 제 1 차광 패턴의 측면과 수직 정렬될 수 있다.
- [0017] 제 2 차광 패턴의 전도율은 제 2 차광 패턴의 전도율보다 높을 수 있다.
- [0018] 반도체 패턴은 IGZO를 포함할 수 있다.
- [0019] 상기 해결하고자 하는 다른 과제를 달성하기 위한 본 발명의 기술적 사상에 따른 액정 표시 장치는 게이트 전극을 포함한다. 게이트 전극 상에는 반도체 패턴이 위치한다. 반도체 패턴은 일측 방향으로 연장한다. 반도체 패턴의 일측 단부는 소스 전극과 연결된다. 반도체 패턴의 타측 단부는 드레인 전극과 연결된다. 반도체 패턴의 길이 방향으로 연장하는 제 1 측면 상에는 제 1 차광 패턴이 위치한다. 반도체 패턴의 제 2 측면 상에는 제 2 차광 패턴이 위치한다. 반도체 패턴의 제 2 측면은 반도체 패턴의 제 1 측면과 대향한다.
- [0020] 제 2 차광 패턴과 반도체 패턴의 제 2 측면 사이의 이격 거리는 제 1 차광 패턴과 반도체 패턴의 제 1 측면 사이의 이격 거리와 동일할 수 있다.
- [0021] 제 1 차광 패턴은 반도체 패턴의 제 1 측면과 평행할 수 있다. 제 2 차광 패턴은 반도체 패턴의 제 2 측면과 평행할 수 있다.
- [0022] 반도체 패턴의 제 2 측면은 반도체 패턴의 제 1 측면과 평행할 수 있다.
- [0023] 제 2 차광 패턴의 길이는 제 1 차광 패턴의 길이와 동일할 수 있다.
- [0024] 제 1 차광 패턴의 길이 및 제 2 차광 패턴의 길이는 반도체 패턴의 길이와 동일할 수 있다.

발명의 효과

- [0025] 본 발명의 기술적 사상에 따른 액정 표시 장치는 제 1 차광 패턴 및 제 2 차광 패턴을 이용하여 반도체 패턴 방향으로 진행되는 빛을 차단할 수 있다. 이에 따라, 본 발명의 기술적 사상에 따른 액정 표시 장치에서는 백라이트 유닛으로부터 공급된 빛에 의한 박막 트랜지스터의 오동작이 방지될 수 있다. 따라서, 본 발명의 기술적 사상에 따른 액정 표시 장치에서는 신뢰성이 향상될 수 있다.

도면의 간단한 설명

- [0026] 도 1은 본 발명의 실시 예에 따른 액정 표시 장치를 개략적으로 나타낸 도면이다.
- 도 2는 본 발명의 실시 예에 따른 액정 표시 장치의 액정 패널을 나타낸 도면이다.
- 도 3은 도 2의 P 영역을 확대한 도면이다.
- 도 4는 도 2의 I-I'선을 따라 절단한 단면을 나타낸 도면이다.
- 도 5는 도 3의 II-II'선을 따라 절단한 단면을 나타낸 도면이다.
- 도 6 및 7은 각각 본 발명의 다른 실시 예에 따른 액정 표시 장치를 나타낸 도면들이다.

발명을 실시하기 위한 구체적인 내용

- [0027] 본 발명의 상기 목적과 기술적 구성 및 이에 따른 작용 효과에 관한 자세한 사항은 본 발명의 실시 예를 도시하고 있는 도면을 참조한 이하 상세한 설명에 의해 더욱 명확하게 이해될 것이다. 여기서, 본 발명의 실시 예들은 당업자에게 본 발명의 기술적 사상이 충분히 전달될 수 있도록 하기 위하여 제공되는 것이므로, 본 발명은 이하 설명되는 실시 예들에 한정되지 않도록 다른 형태로 구체화될 수 있다.
- [0028] 또한, 명세서 전체에 걸쳐서 동일한 참조 번호로 표시된 부분들은 동일한 구성 요소들을 의미하며, 도면들에 있어서 층 또는 영역의 길이와 두께는 편의를 위하여 과장되어 표현될 수 있다. 덧붙여, 제 1 구성 요소가 제 2 구성 요소 "상"에 있다고 기재되는 경우, 상기 제 1 구성 요소가 상기 제 2 구성 요소와 직접 접촉하는 상층에 위치하는 것뿐만 아니라, 상기 제 1 구성 요소와 상기 제 2 구성 요소 사이에 제 3 구성 요소가 위치하는 경우도 포함한다.
- [0029] 여기서, 상기 제 1, 제 2 등의 용어는 다양한 구성 요소를 설명하기 위한 것으로, 하나의 구성 요소를 다른 구성 요소로부터 구별하는 목적으로 사용된다. 다만, 본 발명의 기술적 사상을 벗어나지 않는 범위에서는 제 1 구성 요소와 제 2 구성 요소는 당업자의 편의에 따라 임의로 명명될 수 있다.
- [0030] 본 발명의 명세서에서 사용하는 용어는 단지 특정한 실시 예를 설명하기 위해 사용되는 것으로, 본 발명을 한정하려는 의도가 아니다. 예를 들어, 단수로 표현된 구성 요소는 문맥상 명백하게 단수만을 의미하지 않는다면 복수의 구성 요소를 포함한다. 또한, 본 발명의 명세서에서, "포함하다" 또는 "가지다"등의 용어는 명세서 상에 기재된 특징, 숫자, 단계, 동작, 구성 요소, 부분품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성 요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- [0031] 덧붙여, 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미가 있다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥상 가지는 의미와 일치하는 의미가 있는 것으로 해석되어야 하며, 본 발명의 명세서에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.
- [0032] (실시 예)
- [0033] 도 1은 본 발명의 실시 예에 따른 액정 표시 장치를 나타낸 도면이다.
- [0034] 도 1을 참조하면, 본 발명의 실시 예에 따른 액정 표시 장치는 백라이트 유닛(Back-Light unit; BL)을 포함할 수 있다. 상기 백라이트 유닛(BL)은 특정한 색의 빛을 방출할 수 있다. 예를 들어, 상기 백라이트 유닛(BL)은 빛을 생성하는 광원(Light Source; LS), 상기 광원(LS)에 의해 생성된 빛을 면광원으로 전환하는 도광판(Light Guide plate; LG) 및 상기 도광판(LG) 상에 위치하는 광학 시트들(PS, DS)을 포함할 수 있다. 상기 광학 시트들(PS, DS)은 상기 도광판(LG)으로부터 배출된 빛의 특성 및 효율을 향상할 수 있다. 예를 들어, 상기 광학 시트들(PS, DS)은 프리즘 시트(Prism Sheet; PS) 및 확산 시트(Diffuser Sheet; DS)를 포함할 수 있다.
- [0035] 상기 백라이트 유닛(BL)으로부터 방출된 빛의 경로 상에는 액정 패널(LC)이 위치할 수 있다. 예를 들어, 상기 액정 패널(LC)은 상기 백라이트 유닛(BL)의 상기 광학 시트들(PS, DS) 상에 위치할 수 있다. 상기 액정 패널(LC)은 영역 별로 상기 백라이트 유닛(BL)으로부터 방출된 빛의 편광 상태를 변경할 수 있다. 상기 백라이트 유닛(BL)과 상기 액정 패널(LC) 사이에는 제 1 편광판(LP)이 위치할 수 있다. 상기 액정 패널(LC)의 외측 표면 상에는 제 2 편광판(UP)이 위치할 수 있다. 상기 제 2 편광판(UP)의 투과축은 상기 제 1 편광판(LP)의 투과축과 직교할 수 있다. 예를 들어, 상기 액정 패널(LC)에 의해 편광 상태가 변경된 빛은 상기 제 2 편광판(UP)에 의해 차단될 수 있다.
- [0036] 도 2는 본 발명의 실시 예에 따른 액정 표시 장치의 액정 패널(LC)을 나타낸 도면이다. 도 3은 도 2의 P 영역을 확대한 도면이다. 도 4는 도 2의 I-I'선을 따라 절단한 단면을 나타낸 도면이다. 도 5는 도 3의 II-II'선을 따라 절단한 단면을 나타낸 도면이다.
- [0037] 도 1 내지 5를 참조하면, 본 발명의 실시 예에 액정 표시 장치의 액정 패널(LC)은 하부 기판(100)을 포함할 수 있다. 상기 하부 기판(100)은 상기 백라이트 유닛(BL)에 가까이 위치할 수 있다. 상기 백라이트 유닛(BL)에 의해 방출된 빛은 상기 하부 기판(100)의 하부면을 통해 상기 액정 패널(LC)로 유입될 수 있다. 예를 들어, 상기 하부 기판(100)은 투명한 물질을 포함할 수 있다. 상기 하부 기판(100)은 절연성 물질을 포함할 수 있다. 예를 들어, 상기 하부 기판(100)은 유리 또는 플라스틱을 포함할 수 있다.

- [0038] 상기 하부 기관(100)의 상부면 상에는 신호 배선들(GL, DL, CL)이 위치할 수 있다. 상기 하부 기관(100)의 상기 상부면은 상기 하부 기관(100)의 상기 하부면과 대향하는 표면일 수 있다. 상기 신호 배선들(GL, DL, CL)은 게이트 라인(GL), 데이터 라인(DL) 및 공통전압 공급라인(CL)을 포함할 수 있다. 상기 게이트 라인(GL)은 일측 방향으로 연장할 수 있다. 상기 데이터 라인(DL)은 상기 게이트 라인(GL)과 교차할 수 있다. 상기 공통전압 공급라인(CL)은 상기 데이터 라인(DL)과 평행하게 위치할 수 있다.
- [0039] 상기 신호 배선들(GL, DL, CL)은 화소 영역을 정의할 수 있다. 예를 들어, 상기 신호 배선들(GL, DL, CL) 사이에는 박막 트랜지스터(200)가 위치할 수 있다. 상기 박막 트랜지스터(200)는 게이트 전극(210), 게이트 절연막(220), 반도체 패턴(230), 소스 전극(240) 및 드레인 전극(250)을 포함할 수 있다.
- [0040] 상기 게이트 전극(210)은 상기 하부 기관(100)에 가까이 위치할 수 있다. 상기 게이트 전극(210)은 상기 게이트 라인(GL)과 전기적으로 연결될 수 있다. 예를 들어, 상기 게이트 전극(210)은 상기 게이트 라인(GL)과 직접 접촉할 수 있다. 상기 게이트 전극(210)은 상기 게이트 라인(GL)의 일부 영역일 수 있다.
- [0041] 상기 게이트 전극(210)은 도전성 물질을 포함할 수 있다. 예를 들어, 상기 게이트 전극(210)은 알루미늄(Al), 크롬(Cr), 몰리브덴(Mo), 티타늄(Ti), 구리(Cu)와 같은 금속을 포함할 수 있다. 상기 게이트 전극(210)은 상기 게이트 라인(GL)과 동일한 물질을 포함할 수 있다.
- [0042] 상기 게이트 절연막(220)은 상기 게이트 전극(210) 상에 위치할 수 있다. 상기 게이트 절연막(220)은 상기 게이트 전극(210)의 외측 방향으로 연장할 수 있다. 예를 들어, 상기 게이트 라인(GL) 및 상기 게이트 전극(210)은 상기 게이트 절연막(220)에 의해 덮일 수 있다. 상기 데이터 라인(DL)은 상기 게이트 절연막(220)에 의해 상기 게이트 라인(GL)과 절연될 수 있다.
- [0043] 상기 게이트 절연막(220)은 절연성 물질을 포함할 수 있다. 예를 들어, 상기 게이트 절연막(220)은 실리콘 산화물 및/또는 실리콘 질화물을 포함할 수 있다. 상기 게이트 절연막(220)은 High-K 물질을 포함할 수 있다. 예를 들어, 상기 게이트 절연막(220)은 하프늄 산화물(HfO) 또는 티타늄 산화물(TiO)을 포함할 수 있다. 상기 게이트 절연막(220)은 다중층 구조일 수 있다.
- [0044] 상기 반도체 패턴(230)은 상기 게이트 절연막(220) 상에 위치할 수 있다. 상기 반도체 패턴(230)은 상기 게이트 전극(210)과 중첩할 수 있다. 상기 반도체 패턴(230)은 상기 게이트 절연막(220)에 의해 상기 게이트 전극(210)과 절연될 수 있다.
- [0045] 상기 반도체 패턴(230)은 반도체 물질을 포함할 수 있다. 예를 들어, 상기 반도체 패턴(230)은 비정질 실리콘 또는 다결정 실리콘을 포함할 수 있다. 상기 반도체 패턴(230)은 산화물 반도체 물질을 포함할 수 있다. 예를 들어, 상기 반도체 패턴(230)은 IGZO를 포함할 수 있다.
- [0046] 상기 반도체 패턴(230)의 크기는 상기 게이트 전극(210)의 크기보다 작을 수 있다. 예를 들어, 상기 반도체 패턴(230)의 측면들은 상기 게이트 전극(210) 상에 위치할 수 있다. 상기 반도체 패턴(230)은 일측 방향으로 연장할 수 있다. 예를 들어, 상기 반도체 패턴(230)은 바(bar) 형상일 수 있다.
- [0047] 상기 소스 전극(240)은 상기 게이트 절연막(220) 상에 위치할 수 있다. 상기 소스 전극(240)은 상기 반도체 패턴(230)의 일측 단부와 연결될 수 있다. 예를 들어, 상기 소스 전극(240)은 상기 반도체 패턴(230)의 일측 단부와 직접 접촉할 수 있다. 상기 소스 전극(240)은 상기 데이터 라인(DL)과 전기적으로 연결될 수 있다. 예를 들어, 상기 소스 전극(240)은 상기 데이터 라인(DL)과 직접 접촉할 수 있다. 상기 소스 전극(240)은 상기 데이터 라인(DL)의 일부 영역일 수 있다. 상기 데이터 라인(DL)은 상기 게이트 절연막(220) 상에 위치할 수 있다.
- [0048] 상기 소스 전극(240)은 도전성 물질을 포함할 수 있다. 예를 들어, 상기 소스 전극(240)은 알루미늄(Al), 크롬(Cr), 몰리브덴(Mo), 티타늄(Ti), 구리(Cu)와 같은 금속을 포함할 수 있다. 상기 소스 전극(240)은 상기 데이터 라인(DL)과 동일한 물질을 포함할 수 있다. 상기 소스 전극(240)은 상기 게이트 전극(210)과 다른 물질을 포함할 수 있다.
- [0049] 상기 드레인 전극(250)은 상기 게이트 절연막(220) 상에 위치할 수 있다. 상기 드레인 전극(250)은 상기 반도체 패턴(230)의 타측 단부와 전기적으로 연결될 수 있다. 예를 들어, 상기 드레인 전극(250)은 상기 반도체 패턴(230)의 타측 단부와 직접 접촉할 수 있다. 상기 드레인 전극(250)은 상기 소스 전극(240)과 이격될 수 있다. 상기 소스 전극(240)과 연결되는 일측 단부와 상기 드레인 전극(250)과 연결되는 타측 단부 사이에 위치하는 상기 반도체 패턴(230)의 일부 영역은 채널 영역(channel region)일 수 있다.
- [0050] 상기 드레인 전극(250)은 도전성 물질을 포함할 수 있다. 예를 들어, 상기 드레인 전극(250)은 알루미늄(Al),

크롬(Cr), 몰리브덴(Mo), 티타늄(Ti), 구리(Cu)와 같은 금속을 포함할 수 있다. 상기 드레인 전극(250)은 상기 소스 전극(240)과 동일한 물질을 포함할 수 있다. 상기 드레인 전극(250)은 상기 게이트 전극(210)과 다른 물질을 포함할 수 있다.

[0051] 상기 반도체 패턴(230)의 상기 채널 영역 상에는 식각 저지막(260)이 위치할 수 있다. 상기 식각 저지막(260)은 상기 소스 전극(240)과 상기 드레인 전극(250) 사이에 위치할 수 있다. 상기 식각 저지막(260)은 상기 소스 전극(240) 및 상기 드레인 전극(250)의 형성 공정에 의한 상기 반도체 패턴(230)의 손상을 방지할 수 있다. 예를 들어, 서로 마주보는 상기 소스 전극(240)의 측면 및 상기 드레인 전극(250)의 측면은 상기 하부 기판(100)과 대향하는 상기 식각 저지막(260)의 상부면 상에 위치할 수 있다.

[0052] 상기 식각 저지막(260)은 절연성 물질을 포함할 수 있다. 상기 식각 저지막(260)은 상기 소스 전극(240) 및 상기 드레인 전극(250)과 식각 선택비를 갖는 물질을 포함할 수 있다. 예를 들어, 상기 식각 저지막(260)은 실리콘 산화물 및/또는 실리콘 질화물을 포함할 수 있다.

[0053] 상기 하부 기판(100)과 상기 게이트 전극(210) 사이에는 버퍼 절연막(110)이 위치할 수 있다. 상기 버퍼 절연막(110)은 상기 게이트 전극(210)의 외측 방향으로 연장할 수 있다. 예를 들어, 상기 버퍼 절연막(110)은 상기 게이트 전극(210)의 외측에서 상기 게이트 절연막(220)과 직접 접촉할 수 있다. 상기 버퍼 절연막(110)은 상기 하부 기판(100)의 전체 표면을 덮을 수 있다.

[0054] 상기 버퍼 절연막(110)은 절연성 물질을 포함할 수 있다. 예를 들어, 상기 버퍼 절연막(110)은 실리콘 산화물을 포함할 수 있다. 상기 게이트 절연막(220)은 상기 버퍼 절연막(110)과 동일한 물질을 포함할 수 있다.

[0055] 상기 게이트 전극(210) 상에는 제 1 차광 격벽(310)이 위치할 수 있다. 상기 제 1 차광 격벽(310)은 상기 반도체 패턴(230)과 동일한 방향으로 연장할 수 있다. 예를 들어, 상기 제 1 차광 격벽(310)은 상기 반도체 패턴(230)의 길이 방향으로 연장하는 제 1 측면(231s) 상에 위치할 수 있다. 상기 제 1 차광 격벽(310)은 상기 반도체 패턴(230)과 이격될 수 있다. 상기 제 1 차광 격벽(310)의 길이는 상기 반도체 패턴(230)의 길이(L)와 동일할 수 있다.

[0056] 상기 제 1 차광 격벽(310)은 빛을 차단할 수 있는 물질을 포함할 수 있다. 예를 들어, 상기 제 1 차광 격벽(310)은 금속을 포함할 수 있다. 상기 제 1 차광 격벽(310)은 상기 게이트 전극(210)과 동일한 물질을 포함할 수 있다. 예를 들어, 상기 제 1 차광 격벽(310)은 상기 게이트 전극(210)과 동시에 형성될 수 있다. 본 발명의 기술적 사상에 따른 액정 표시 장치에서는 상기 게이트 전극(210) 및 상기 제 1 차광 격벽(310)을 형성하기 위하여 하프-톤 마스크가 사용될 수 있다. 상기 게이트 절연막(220)은 상기 반도체 패턴(230)과 상기 제 1 차광 격벽(310) 사이로 연장할 수 있다.

[0057] 상기 반도체 패턴(230)의 상기 제 1 측면(231s)과 대향하는 제 2 측면(232s) 상에는 제 2 차광 격벽(320)이 위치할 수 있다. 상기 제 2 차광 격벽(320)은 상기 반도체 패턴(230)과 이격될 수 있다. 예를 들어, 상기 제 2 차광 격벽(320)과 상기 반도체 패턴(230)의 상기 제 2 측면(232s) 사이의 이격 거리(d2)는 상기 제 1 차광 격벽(310)과 상기 반도체 패턴(230)의 상기 제 1 측면(231s) 사이의 이격 거리(d1)과 동일할 수 있다.

[0058] 상기 제 2 차광 격벽(320)은 상기 제 1 차광 격벽(310)과 동일한 방향으로 연장할 수 있다. 예를 들어, 상기 제 2 차광 격벽(320)의 길이는 상기 반도체 패턴(230)의 길이(L)와 동일할 수 있다.

[0059] 상기 제 2 차광 격벽(320)은 빛을 차단할 수 있는 물질을 포함할 수 있다. 예를 들어, 상기 제 2 차광 격벽(320)은 금속을 포함할 수 있다. 상기 제 2 차광 격벽(320)은 상기 제 1 차광 격벽(310)과 동일한 물질을 포함할 수 있다. 예를 들어, 상기 제 2 차광 격벽(320)은 상기 게이트 전극(210)과 동시에 형성될 수 있다. 상기 제 2 차광 격벽(320)의 형상은 상기 제 1 차광 격벽(310)의 형상과 동일할 수 있다. 상기 게이트 절연막(220)은 상기 반도체 패턴(230)과 상기 제 2 차광 격벽(320) 사이로 연장할 수 있다.

[0060] 본 발명의 실시 예에 따른 액정 표시 장치에서는 반도체 패턴(230)이 제 1 차광 격벽(310)과 제 2 차광 격벽(320) 사이에 위치할 수 있다. 이에 따라 본 발명의 실시 예에 따른 액정 표시 장치에서는 상기 게이트 전극(210)의 가장 자리에서 회절되어 상기 반도체 패턴(230) 방향으로 진행되는 빛이 상기 제 1 차광 격벽(310) 및 상기 제 2 차광 격벽(320)에 의해 차단될 수 있다. 따라서, 본 발명의 실시 예에 따른 액정 표시 장치에서는 상기 백라이트 유닛(BL)으로부터 방출된 빛이 상기 반도체 패턴(230)으로 입사되지 않을 수 있다.

[0061] 또한, 본 발명의 실시 예에 따른 액정 표시 장치에서는 상기 게이트 절연막(220)이 상기 반도체 패턴(230)과 상기 제 1 차광 격벽(310) 사이 및 상기 반도체 패턴(230)과 상기 제 2 차광 격벽(320) 사이에 위치할 수 있다.

즉, 본 발명의 실시 예에 따른 액정 표시 장치에서는 상기 반도체 패턴(230)의 수평 폭(W1)이 상기 제 1 차광 격벽(310)과 상기 제 2 차광 격벽(320) 사이의 이격 폭(W2)보다 작을 수 있다. 이에 따라, 본 발명의 실시 예에 따른 액정 표시 장치에서는 상기 반도체 패턴(230)이 상기 게이트 절연막(220)에 의해 상기 제 1 차광 격벽(310) 및/또는 상기 제 2 차광 격벽(320)과 절연될 수 있다. 따라서, 본 발명의 실시 예에 따른 액정 표시 장치에서는 상기 제 1 차광 격벽(310) 및 상기 제 2 차광 격벽(320)에 의한 상기 반도체 패턴(230)의 오동작이 방지될 수 있다.

[0062] 본 발명의 실시 예에 따른 액정 표시 장치에서는 상기 제 1 차광 격벽(310) 및 상기 제 2 차광 격벽(320)이 상기 게이트 전극(210)과 전기적으로 연결될 수 있다. 즉, 본 발명의 실시 예에 따른 액정 표시 장치에서는 상기 게이트 라인(GL)을 통해 인가되는 게이트 신호가 상기 제 1 차광 격벽(310) 및 상기 제 2 차광 격벽(320)에 공급될 수 있다. 이에 따라, 본 발명의 실시 예에 따른 액정 표시 장치에서는 게이트 신호에 따라 상기 반도체 패턴(230)의 채널 영역을 통해 흐르는 전류량이 증가될 수 있다. 따라서, 본 발명의 실시 예에 따른 액정 표시 장치에서는 상기 박막 트랜지스터(200)의 동작 특성이 향상될 수 있다.

[0063] 상기 박막 트랜지스터(200) 상에는 하부 보호막(120)이 위치할 수 있다. 상기 하부 보호막(120)은 외부 충격에 의한 상기 박막 트랜지스터(200)의 손상을 방지할 수 있다. 상기 하부 보호막(120)은 절연성 물질을 포함할 수 있다. 예를 들어, 상기 하부 보호막(120)은 실리콘 산화물 및/또는 실리콘 질화물을 포함할 수 있다. 상기 하부 보호막(120)은 다중층 구조일 수 있다.

[0064] 상기 하부 보호막(120)은 상기 제 1 차광 격벽(310)과 상기 반도체 패턴(230) 사이 및 상기 제 2 차광 격벽(320)과 상기 반도체 패턴(230) 사이로 연장할 수 있다. 예를 들어, 상기 반도체 패턴(230)의 상기 제 1 측면(231s)과 상기 제 1 차광 격벽(310) 사이의 이격 거리(d1) 및 상기 반도체 패턴(230)의 상기 제 2 측면(232s)과 상기 제 2 차광 격벽(320) 사이의 이격 거리(d2)는 각각 상기 게이트 절연막(220)의 두께(t)보다 클 수 있다. 이에 따라, 본 발명의 실시 예에 따른 액정 표시 장치에서는 상기 제 1 차광 격벽(310) 및 상기 제 2 차광 격벽(320)이 상기 게이트 절연막(220) 및 상기 하부 보호막(120)에 의해 상기 반도체 패턴(230)과 절연될 수 있다. 따라서, 본 발명의 실시 예에 따른 액정 표시 장치에서는 상기 제 1 차광 격벽(310) 및 상기 제 2 차광 격벽(320)의 모서리에서 발생하는 전계 집중에 의한 상기 반도체 패턴(230)의 손상이 방지될 수 있다.

[0065] 상기 하부 보호막(120) 상에는 평탄화막(130)이 위치할 수 있다. 상기 평탄화막(130)은 상기 박막 트랜지스터(200)에 의한 단차를 제거할 수 있다. 예를 들어, 상기 하부 기판(100)과 대향하는 상기 평탄화막(130)의 상부면은 평평한 평면일 수 있다. 상기 평탄화막(130)은 절연성 물질을 포함할 수 있다. 상기 평탄화막(130)은 상기 하부 보호막(120)과 다른 물질을 포함할 수 있다. 예를 들어, 상기 평탄화막(130)은 유기 절연 물질을 포함할 수 있다.

[0066] 상기 평탄화막(130) 상에는 공통 전극(400)이 위치할 수 있다. 상기 공통 전극(400)은 상기 공통전압 공급라인(CL)과 전기적으로 연결될 수 있다. 예를 들어, 상기 공통 전극(400)은 상기 공통전압 공급라인(CL)과 직접 접촉할 수 있다. 상기 공통 전극(400)은 상기 공통전압 공급라인(CL)의 일부 영역일 수 있다. 상기 공통전압 공급라인(CL)은 상기 평탄화막(130) 상에 위치할 수 있다.

[0067] 상기 공통 전극(400)은 도전성 물질을 포함할 수 있다. 상기 공통 전극(400)은 상기 박막 트랜지스터(200)의 상기 게이트 전극(210), 상기 소스 전극(240) 및 상기 드레인 전극(250)과 중첩하지 않을 수 있다. 상기 하부 기판(100)을 통해 유입된 빛은 상기 공통 전극(400)을 통과할 수 있다. 예를 들어, 상기 공통 전극(400)은 ITO 또는 IZO와 같은 투명 전도성 물질을 포함하는 투명 전극일 수 있다.

[0068] 상기 공통 전극(400) 상에는 층간 절연막(140)이 위치할 수 있다. 상기 층간 절연막(140)은 상기 공통 전극(400)에 의한 단차를 제거할 수 있다. 예를 들어, 상기 하부 기판(100)과 대향하는 상기 층간 절연막(140)의 상부면은 평평한 평면일 수 있다. 상기 층간 절연막(140)의 상부면은 상기 평탄화막(130)의 상부면과 평행할 수 있다. 상기 공통 전극(400)은 상기 층간 절연막(140)에 의해 완전히 덮일 수 있다.

[0069] 상기 층간 절연막(140)은 절연성 물질을 포함할 수 있다. 예를 들어, 상기 층간 절연막(140)은 유기 절연 물질을 포함할 수 있다. 상기 층간 절연막(140)은 상기 평탄화막(130)과 다른 물질을 포함할 수 있다.

[0070] 상기 층간 절연막(140) 상에는 화소 전극(500)이 위치할 수 있다. 상기 화소 전극(500)은 상기 공통 전극(400)과 수평 전계를 형성할 수 있다. 예를 들어, 상기 화소 전극(500)은 상기 데이터 라인(DL)과 동일한 방향으로 연장하는 영역들을 포함할 수 있다. 상기 화소 전극(500)은 상기 공통 전극(400)과 중첩할 수 있다. 예를 들어, 상기 화소 전극(500)은 상기 공통 전극(400)의 상부면 상에서 나란히 위치하는 바(bar) 형상의 영역들을 포함할

수 있다.

- [0071] 상기 화소 전극(500)은 상기 박막 트랜지스터(200)와 전기적으로 연결될 수 있다. 예를 들어, 상기 화소 전극(500)은 상기 드레인 전극(250)과 직접 접촉할 수 있다. 상기 하부 보호막(120), 상기 평탄화막(130) 및 상기 층간 절연막(140)은 각각 상기 드레인 전극(250)의 일부 영역을 노출하는 컨택홀(120h, 130h, 140h)을 포함할 수 있다. 상기 화소 전극(500)은 상기 하부 보호막(120), 상기 평탄화막(130) 및 상기 층간 절연막(140)의 컨택홀들(120h, 130h, 140h) 내로 연장할 수 있다.
- [0072] 상기 화소 전극(500) 상에는 상부 기판(600)이 위치할 수 있다. 상기 상부 기판(600)은 상기 하부 기판(100)과 대향할 수 있다. 상기 상부 기판(600)은 절연성 물질을 포함할 수 있다. 상기 상부 기판(600)은 투명한 물질을 포함할 수 있다. 예를 들어, 상기 상부 기판(600)은 유리 또는 플라스틱을 포함할 수 있다. 상기 상부 기판(600)은 상기 하부 기판(100)과 동일한 물질을 포함할 수 있다.
- [0073] 상기 하부 기판(100)을 향한 상기 상부 기판(600)의 하부면 상에는 블랙 매트릭스(710)가 위치할 수 있다. 상기 블랙 매트릭스(710)는 상기 박막 트랜지스터(200)와 중첩할 수 있다. 이에 따라, 본 발명의 실시 예에 따른 액정 표시 장치에서는 상기 상부 기판(600)의 외측 표면 상에서 상기 박막 트랜지스터(200)에 의한 시인성 저하가 방지될 수 있다.
- [0074] 상기 블랙 매트릭스(710)에 의해 노출된 상기 상부 기판(600)의 상기 하부면 상에는 컬러 필터(720)가 위치할 수 있다. 상기 컬러 필터(720)를 통과한 빛은 특정한 색을 나타낼 수 있다. 상기 컬러 필터(720)의 가장자리 부분 상에 상기 블랙 매트릭스(710)와 중첩할 수 있다. 이에 따라, 본 발명의 실시 예에 따른 액정 표시 장치에서는 상기 블랙 매트릭스(710)에 의해 인접한 화소 영역들의 혼색이 방지될 수 있다.
- [0075] 상기 블랙 매트릭스(710) 및 상기 컬러 필터(720)가 형성된 상기 상부 기판(600)과 상기 공통 전극(400) 및 상기 화소 전극(500)이 형성된 상기 하부 기판(100) 사이의 공간에는 액정층(800)이 위치할 수 있다. 상기 액정층(800) 내에 위치하는 액정은 상기 공통 전극(400)과 상기 화소 전극(500)에 의해 형성된 전계에 의해 회전할 수 있다. 이에 따라, 본 발명의 실시 예에 따른 액정 표시 장치에서는 상기 공통 전극(400) 및 상기 화소 전극(500)에 인가되는 전압을 조절하여 영역 별로 상기 액정층(800)의 투과율 및 편광 상태가 조절될 수 있다.
- [0076] 결과적으로 본 발명의 실시 예에 따른 액정 표시 장치는 상기 반도체 패턴(230)의 길이 방향으로 연장하는 측면들 상에 상기 차광 패턴들(310, 320)에 의해 상기 백라이트 유닛(BL)으로부터 상기 반도체 패턴(230) 방향으로 진행하는 빛이 차단될 수 있다. 따라서, 본 발명의 실시 예에 따른 액정 표시 장치에서는 상기 백라이트 유닛(BL)으로부터 방출된 빛에 의한 상기 박막 트랜지스터(200)의 오동작이 방지될 수 있다.
- [0077] 또한, 본 발명의 실시 예에 따른 액정 표시 장치는 상기 차광 격벽들(310, 320)이 상기 게이트 전극(210)과 동시에 형성될 수 있다. 이에 따라, 본 발명의 실시 예에 따른 액정 표시 장치에서는 상기 차광 격벽들(310, 320)의 형성을 위한 별도의 증착 및/또는 식각 공정이 진행되지 않을 수 있다. 따라서, 본 발명의 실시 예에 따른 액정 표시 장치는 복잡한 공정의 추가 없이, 백라이트 유닛(BL)으로부터 방출된 빛이 반도체 패턴(230)으로 입사하는 것을 차단할 수 있다.
- [0078] 상기 반도체 패턴(230)과 상기 블랙 매트릭스(710) 사이에는 차광 패턴(900)이 위치할 수 있다. 예를 들어, 상기 차광 패턴(900)은 상기 평탄화막(130)과 상기 층간 절연막(140) 사이에 위치할 수 있다. 상기 차광 패턴(900)은 상기 블랙 매트릭스(710)와 중첩할 수 있다. 상기 차광 패턴(900)은 순서대로 적층된 제 1 차광 패턴(910) 및 제 2 차광 패턴(920)을 포함할 수 있다.
- [0079] 상기 제 1 차광 패턴(910)은 상기 공통 전극(400)과 동일한 물질을 포함할 수 있다. 예를 들어, 상기 제 1 차광 패턴(910)은 ITO 및 IZO와 같은 투명 전도성 물질을 포함하는 투명 전극일 수 있다. 상기 제 2 차광 패턴(920)은 상기 제 1 차광 패턴(910)보다 투과율이 낮은 물질을 포함할 수 있다. 예를 들어, 상기 제 2 차광 패턴(920)은 금속을 포함할 수 있다. 이에 따라, 본 발명의 실시 예에 따른 액정 표시 장치에서는 상기 블랙 매트릭스(710)에 의해 반사된 빛이 상기 차광 패턴(910)에 의해 상기 반도체 패턴(230)으로 입사되지 못할 수 있다. 따라서, 본 발명의 실시 예에 따른 액정 표시 장치에서는 신뢰성이 더욱 향상될 수 있다.
- [0080] 상기 제 2 차광 패턴(920)은 상기 공통전압 공급라인(CL)의 전압 강하를 방지하기 위해 사용되는 보조 전극과 동일한 물질을 포함할 수 있다. 예를 들어, 상기 제 2 차광 패턴(920)의 전도율은 상기 제 1 차광 패턴(910)의 전도율보다 높을 수 있다. 상기 제 1 차광 패턴(910) 및 상기 제 2 차광 패턴(920)의 형성 공정은 하프 톤 마스크를 이용할 수 있다. 예를 들어, 상기 제 2 차광 패턴(920)의 측면은 상기 제 1 차광 패턴(910)의 측면과 수직 정렬될 수 있다. 이에 따라, 본 발명의 실시 예에 따른 액정 표시 장치에서는 공정의 추가 없이, 백라이트 유닛

(BL)으로부터 방출된 빛에 의한 박막 트랜지스터(200)의 오동작이 방지될 수 있다.

[0081] 본 발명의 실시 예에 따른 액정 표시 장치는 상기 제 1 차광 격벽(310)의 상부면 및 상기 제 2 차광 격벽(320)의 상부면이 상기 반도체 패턴(230)의 상부면보다 상기 상부 기관(600)에 가까이 위치하는 것으로 설명된다. 그러나, 본 발명의 다른 실시 예에 따른 액정 표시 장치에서는 제 1 차광 격벽(310)의 상부면 및 제 2 차광 격벽(320)의 상부면이 반도체 패턴(230)의 상부면보다 하부 기관(100)에 가까이 위치할 수 있다. 즉, 본 발명의 다른 실시 예에 따른 액정 표시 장치에서는 게이트 절연막(220) 및 하부 보호막(120)에 의해 상기 반도체 패턴(230)과 절연되는 차광 격벽들(310, 320)이 다양한 형상으로 형성될 수 있다. 따라서, 본 발명의 다른 실시 예에 따른 액정 표시 장치에서는 반도체 패턴(230) 방향으로 진행되는 빛을 차단하기 위한 차광 격벽들(310, 320)의 형성 공정에 대한 자유도가 향상될 수 있다.

[0082] 본 발명의 실시 예에 따른 액정 표시 장치는 차광 패턴(900)의 수평 폭인 제 1 차광 격벽(310)과 제 2 차광 격벽(320) 사이의 이격 거리(W2)보다 작은 것으로 도시/설명된다. 그러나, 도 6에 도시된 바와 같이, 본 발명의 다른 실시 예에 따른 액정 표시 장치에서는 차광 패턴(900)이 차광 격벽들(310, 320)과 중첩하는 영역을 포함할 수 있다. 이에 따라, 본 발명의 실시 예에 따른 액정 표시 장치에서는 블랙 매트릭스(710)에 의해 반사된 빛에 의한 박막 트랜지스터(200)의 오동작이 효과적으로 방지될 수 있다.

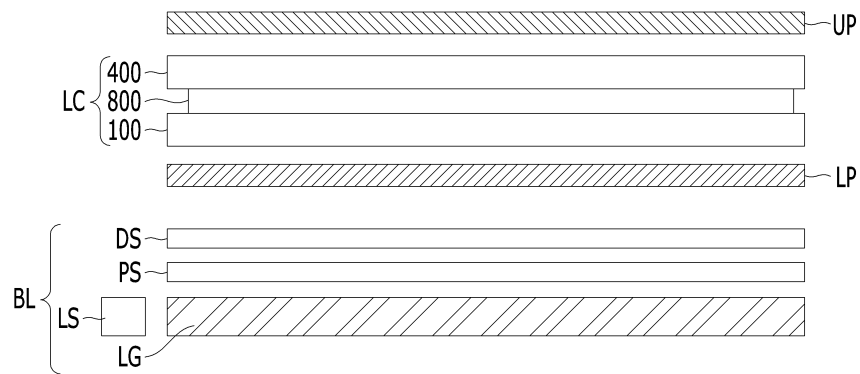
[0083] 본 발명의 실시 예에 따른 액정 표시 장치는 상기 제 1 차광 패턴(310)이 상기 반도체 패턴(230)의 상기 제 1 측면(231s)과 평행하고, 상기 제 2 차광 패턴(320)이 상기 반도체 패턴(230)의 상기 제 2 측면(232s)과 평행한 것으로 설명된다. 그러나, 도 7에 도시된 바와 같이, 본 발명의 다른 실시 예에 따른 액정 표시 장치는 소스 전극(240)과 연결되는 영역의 면적이 드레인 전극(250)과 연결되는 영역의 면적보다 큰 반도체 패턴(230)을 포함할 수 있다. 즉, 본 발명의 다른 실시 예에 따른 액정 표시 장치에서는 차광 패턴들(310, 320)이 반도체 패턴(230)의 해당 측면과 평행하지 않을 수 있다. 이에 따라, 본 발명의 다른 실시 예에 따른 액정 표시 장치에서는 다양한 형상의 차광 패턴들(310, 320) 및 반도체 패턴(230)을 포함할 수 있다. 따라서, 본 발명의 다른 실시 예에 따른 액정 표시 장치에서는 반도체 패턴(230) 및 차광 격벽들(310, 320)의 형성 공정에 대한 자유도가 향상될 수 있다.

부호의 설명

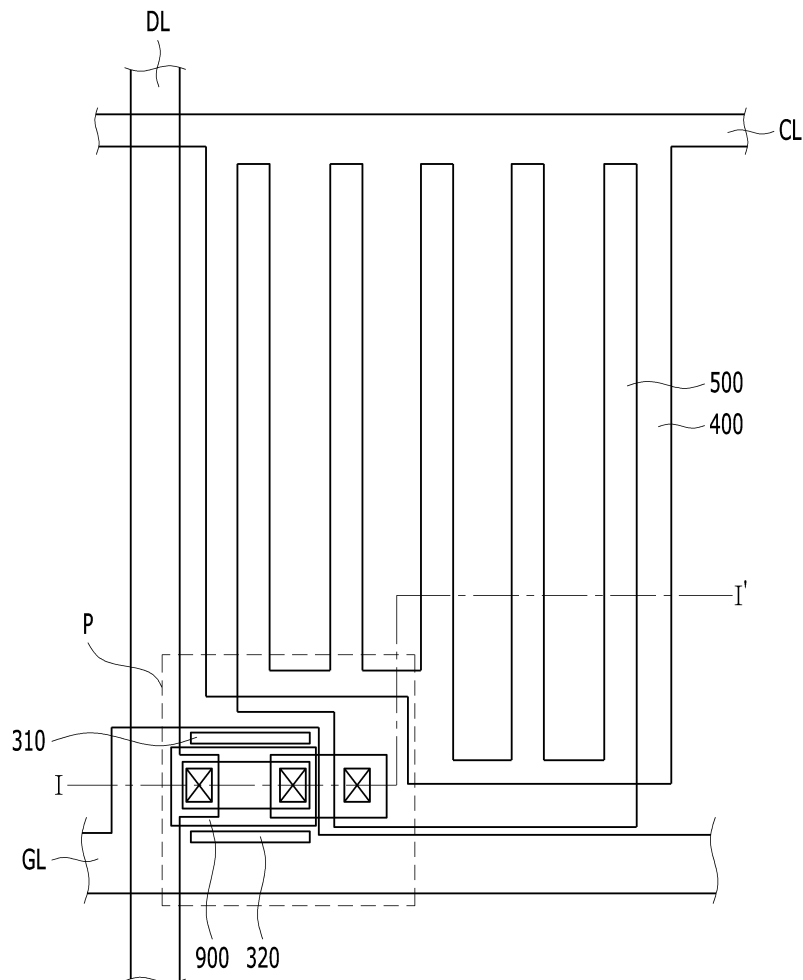
[0084]	100 : 하부 기관	200 : 박막 트랜지스터
	210 : 게이트 전극	230 : 반도체 패턴
	310 : 제 1 차광 격벽	320 : 제 2 차광 격벽
	400 : 공통 전극	500 : 화소 전극
	600 : 상부 기관	710 : 블랙 매트릭스
	720 : 컬러 필터	800 : 액정
	900 : 차광 패턴	

도면

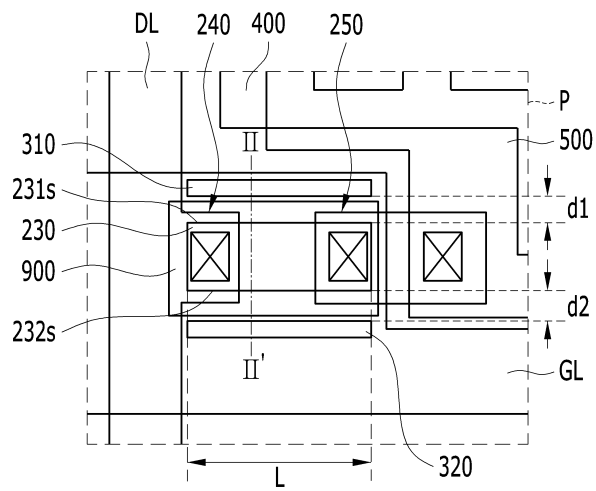
도면1



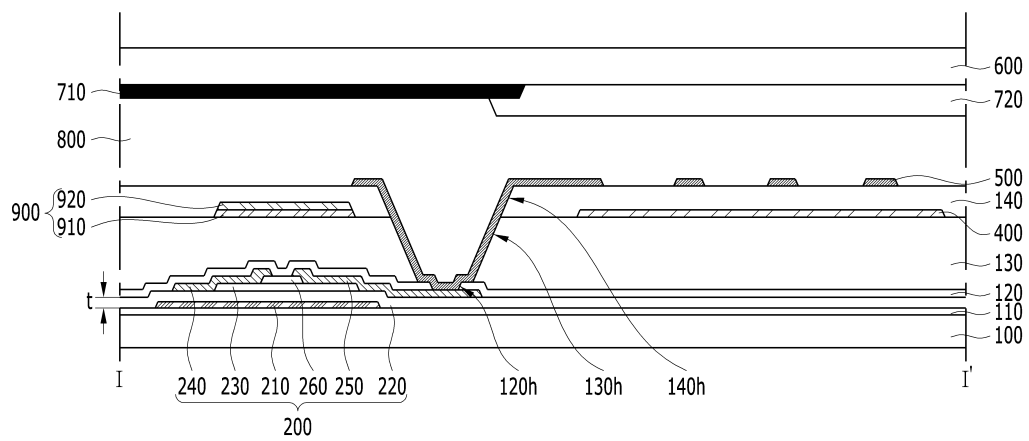
도면2



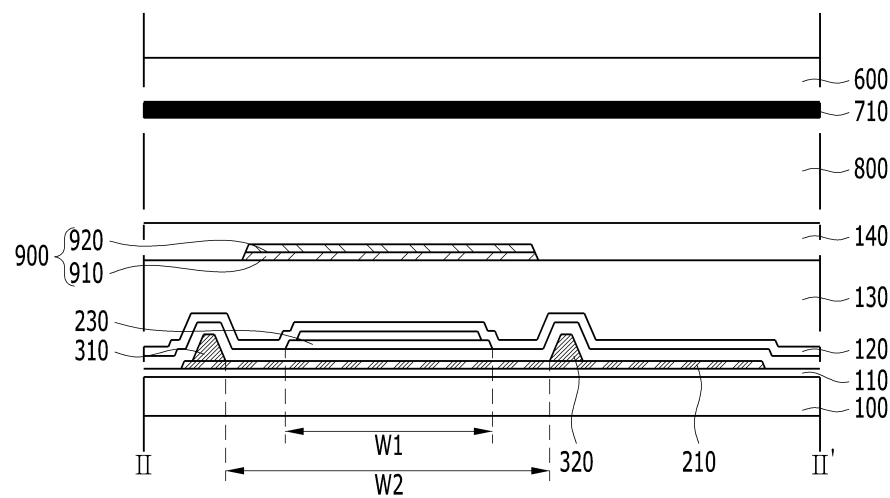
도면3



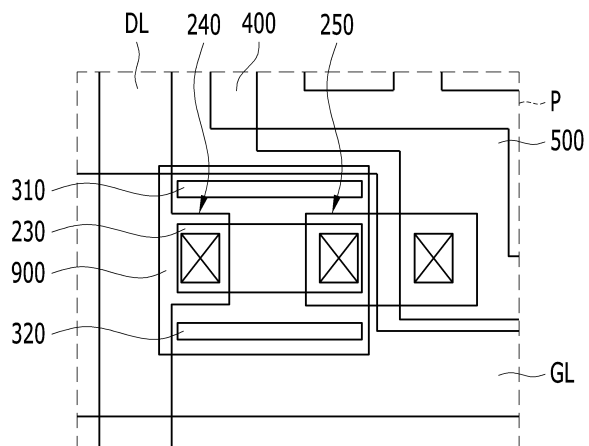
도면4



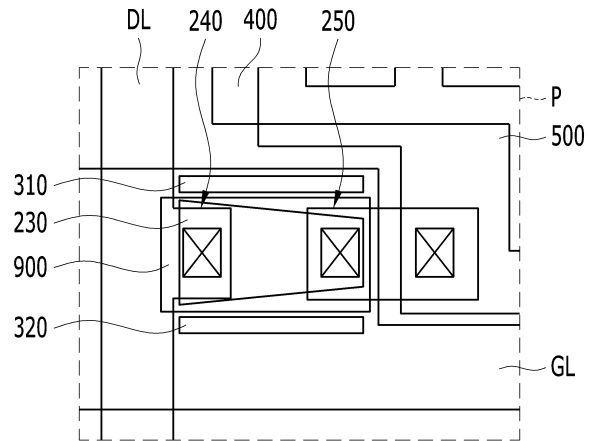
도면5



도면6



도면7



专利名称(译)	一种液晶显示装置，包括薄膜晶体管		
公开(公告)号	KR1020190069710A	公开(公告)日	2019-06-20
申请号	KR1020170169897	申请日	2017-12-12
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	김지윤 정진형		
发明人	김지윤 정진형		
IPC分类号	G02F1/1362 G02F1/1333 G02F1/1368 H01L29/786		
CPC分类号	G02F1/136209 G02F1/1368 H01L29/786 G02F2001/133357		
代理人(译)	Bakyoungbok		
外部链接	Espacenet		

摘要(译)

液晶显示装置技术领域本发明涉及一种液晶显示装置，其包括薄膜晶体管，并且阻挡从背光单元沿半导体图案方向行进的光，从而防止由于从背光单元提供的光引起的薄膜晶体管的故障。做吧

