



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0035508

(43) 공개일자 2016년03월31일

(51) 국제특허분류(Int. Cl.)

G02F 1/136 (2006.01)

(21) 출원번호 10-2014-0127196

(22) 출원일자 2014년09월23일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

김준수

경상북도 구미시 인동36길 23-32, 702동 306호(구 평동, 7단지부영아파트)

(74) 대리인

특허법인네이트

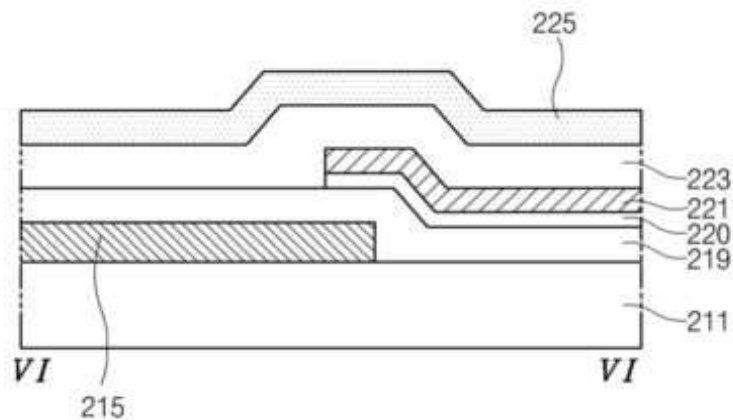
전체 청구항 수 : 총 5 항

(54) 발명의 명칭 액정표시장치

(57) 요약

본 발명은 화소전극 패터닝하는 과정에서 식각액이 공극으로 스며들어 화소전극이 단선되는 불량을 방지할 수 있는 액정표시장치를 제공하기 위해, 기판 상에 형성된 게이트전극 및 공통전극과 상기 게이트전극 및 공통전극 상에 상기 기판 전면을 덮으며 형성된 제1절연막과 상기 제1절연막 상에 상기 게이트전극과 대응하여 형성된 반도체층과 상기 반도체층과 적층구조를 이루고 서로 이격되며 형성된 소스 및 드레인전극과 상기 소스 및 드레인전극 상에 상기 드레인전극의 일부를 노출시키는 드레인콘택홀을 가지며 형성된 제2절연막 및 상기 제2절연막 상에 상기 드레인콘택홀을 통해 상기 드레인전극과 연결되며 형성된 화소전극을 포함하고, 상기 공통전극 및 드레인전극의 서로 인접한 각 끝단의 일부가 서로 중첩되도록 형성되는 것을 특징으로 하는 액정표시장치를 제공한다.

대표도 - 도6



명세서

청구범위

청구항 1

기관 상에 형성된 게이트전극 및 공통전극;

상기 게이트전극 및 공통전극 상에 상기 기관 전면을 덮으며 형성된 제1절연막;

상기 제1절연막 상에 상기 게이트전극과 대응하여 형성된 반도체층;

상기 반도체층과 적층구조를 이루고 서로 이격되며 형성된 소스 및 드레인전극;

상기 소스 및 드레인전극 상에 상기 드레인전극의 일부를 노출시키는 드레인콘택홀을 가지며 형성된 제2절연막; 및

상기 제2절연막 상에 상기 드레인콘택홀을 통해 상기 드레인전극과 연결되며 형성된 화소전극을 포함하고,

상기 공통전극 및 드레인전극의 서로 인접한 각 끝단의 일부가 서로 중첩되도록 형성되는 것을 특징으로 하는 액정표시장치.

청구항 2

제 1 항에 있어서,

상기 공통전극의 끝단이 상기 드레인전극 하부까지 연장 형성되는 것을 특징으로 하는 액정표시장치.

청구항 3

제 1 항에 있어서,

상기 공통전극 및 드레인전극의 서로 인접한 각 끝단은 3 μm 이상의 폭으로 서로 중첩되도록 형성되는 것을 특징으로 하는 액정표시장치.

청구항 4

제 1 항에 있어서,

상기 공통전극은 상기 게이트전극과 동일 층 및 동일 물질로 이루어지는 것을 특징으로 하는 액정표시장치.

청구항 5

제 1 항에 있어서,

상기 공통전극은 도전성 금속물질로 이루어지고, 상기 화소전극은 투명 도전성물질로 이루어지는 것을 특징으로 하는 액정표시장치.

발명의 설명

기술분야

본 발명은 액정표시장치에 관한 것으로, 보다 상세하게는 화소전극 패터닝하는 과정에서 식각액에 의한 화소전극 단선을 방지할 수 있는 액정표시장치에 관한 것이다.

[0001]

배경 기술

- [0002] 도 1은 종래의 액정표시장치의 화소영역의 평면도이다.
- [0003] 도면에 도시한 바와 같이, 종래의 액정표시장치는 기관 상의 화소영역의 경계에 서로 교차하며 형성된 게이트 배선 및 데이터 배선(18, 20), 화소영역 내에 게이트 배선 및 데이터 배선(18, 20)과 연결되며, 게이트전극(16), 반도체층(도2의 20), 소스 및 드레인전극(24, 21)으로 이루어진 박막트랜지스터, 박막트랜지스터의 드레인 전극(21)과 드레인콘택홀(ch)을 통해 연결되며 화소영역에 형성된 화소전극(25), 화소전극(25)과 대응되는 영역에 형성된 공통전극(15)을 포함한다.
- [0004] 이 때, 화소전극(25) 또는 공통전극(15)은 각 화소영역에 일정간격 이격하는 바(bar) 형태를 갖는 다수의 제1개구(미도시)를 구비하며 형성된다.
- [0005] 또한, 반도체층(도2의 20)은 공통전극(15) 및 제1절연막(도2의 19) 상부에 형성되며, 드레인전극(21)은 반도체층(도2의 20) 위로 반도체층(도2의 20)과 적층구조를 이루며 형성된다.
- [0006] 또한, 공통전극(15) 및 드레인전극(21)의 서로 인접한 각 끝단은 d1만큼 이격 되어있다.
- [0007] 한편, 종래의 액정표시장치는 공통전극(15) 및 드레인전극(21)의 서로 인접한 각 끝단 사이의 간격 d1은 보통 3 μ m 이상으로 형성된다.
- [0008] 도 2는 도 1의 II-II를 따라 절단한 부분에 대한 단면도이다.
- [0009] 도면에 도시한 바와 같이, 종래의 액정표시장치는 화소부가 형성되는 기관(11) 상에 형성된 게이트전극(도1의 16) 및 공통전극(15), 게이트전극(16) 및 공통전극(15) 상에 기관(11) 전면을 덮으며 형성된 제1절연막(19), 게이트전극(도1의 16)에 대응하여 제1절연막(19) 상부에 형성된 반도체층(20), 반도체층(20) 상부에 반도체층(20)과 적층구조를 이루고 서로 이격되며 형성된 소스 및 드레인전극(도1의 24, 도2의 21), 소스 및 드레인전극(도1의 24, 도2의 21) 상에 형성된 제2절연막(23), 제2절연막(23) 상에 형성된 화소전극(25)을 포함한다.
- [0010] 이 때, 공통전극(15) 및 드레인전극(21)의 서로 인접한 각 끝단은 서로 이격되는데, 각 끝단 사이의 간격 d1이 3 μ m 이상으로 형성된 경우에는, 소스 및 드레인 전극(도1의 24, 도2의 21) 상부에 제2절연막(23) 형성 시, 공통전극(15) 및 드레인전극(21)의 서로 인접한 각 끝단 사이에서 제2절연막(23)이 오목하게 형성된다.
- [0011] 이에 따라, 제2절연막(23) 상부에 투명 도전성물질층(미도시)을 증착하는 과정에서 투명 도전성물질층(미도시)이 제2절연막(23)의 오목한 부분을 포함하여 전면에 증착 된다.
- [0012] 다음, 투명 도전성물질층(미도시)을 패터닝하여 제2절연막(23)의 전면과 접촉하는 화소전극(25)이 형성된다.
- [0013] 이 때, 종래의 액정표시장치는 공통전극(15) 및 드레인전극(21)의 서로 인접한 각 끝단 사이의 간격 d1이 3 μ m 이상으로 형성됨으로써, 비개구 영역이 증가하여 개구율이 감소하게 되는 문제가 있다.

발명의 내용

해결하려는 과제

- [0014] 본 발명은 이러한 종래의 액정표시장치의 문제점을 해결하기 위해 안출된 것으로, 액정표시장치의 개구율을 증가시킬 뿐만 아니라, 화소전극 패터닝하는 과정에서 식각액이 공극으로 스며들어 화소전극이 단선되는 불량을 방지할 수 있는 액정표시장치를 제공하는데 그 목적이 있다.

과제의 해결 수단

- [0015] 전술한 바와 같은 목적을 달성하기 위하여, 기관 상에 형성된 게이트전극 및 공통전극과 상기 게이트전극 및 공통전극 상에 상기 기관 전면을 덮으며 형성된 제1절연막과 상기 제1절연막 상에 상기 게이트전극과 대응하여 형성된 반도체층과 상기 반도체층과 적층구조를 이루고 서로 이격되며 형성된 소스 및 드레인전극과 상기 소스 및 드레인전극 상에 상기 드레인전극의 일부를 노출시키는 드레인콘택홀을 가지며 형성된 제2절연막 및 상기 제2절

연막 상에 상기 드레인콘택홀을 통해 상기 드레인전극과 연결되며 형성된 화소전극을 포함하고, 상기 공통전극 및 드레인전극의 서로 인접한 각 끝단의 일부가 서로 중첩되도록 형성되는 것을 특징으로 하는 액정표시장치를 제공한다.

[0016] 또한, 상기 공통전극의 끝단이 상기 드레인전극 하부까지 연장 형성되는 것을 특징으로 한다.

[0017] 또한, 상기 공통전극 및 드레인전극의 서로 인접한 각 끝단은 3 μm 이상의 폭으로 서로 중첩되도록 형성되는 것을 특징으로 한다.

[0018] 또한, 상기 공통전극은 상기 게이트전극과 동일 층 및 동일 물질로 이루어지는 것을 특징으로 한다.

[0019] 또한, 상기 공통전극은 도전성 금속물질로 이루어지고, 상기 화소전극은 투명 도전성물질로 이루어지는 것을 특징으로 한다.

발명의 효과

[0020] 본 발명에 따른 액정표시장치는 개구율을 증가시켜 고화질의 액정표시장치를 구현할 수 있는 효과가 있다.

[0021] 또한, 투명 도전성물질층 증착과정에서 생긴 공극으로 인해, 화소전극 패터닝 시 식각액이 공극으로 스며들어 발생하는 화소전극 단선 불량을 방지하는 효과가 있다.

도면의 간단한 설명

[0022] 도 1은 종래의 액정표시장치의 화소영역의 평면도이다.

도 2는 도 1의 II-II를 따라 절단한 부분에 대한 단면도이다.

도 3은 본 발명의 제1실시예의 액정표시장치의 화소영역의 평면도이다.

도 4는 도 3의 IV-IV를 따라 절단한 부분에 대한 단면도이다.

도 5는 본 발명의 제2실시예의 액정표시장치의 화소영역의 평면도이다.

도 6은 도 5의 VI-VI를 따라 절단한 부분에 대한 단면도이다.

발명을 실시하기 위한 구체적인 내용

[0023] 이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예를 설명한다.

[0024] <제 1 실시예>

[0025] 도 3은 본 발명의 제1실시예의 액정표시장치의 화소영역의 평면도이다.

[0026] 도면에 도시한 바와 같이, 본 발명의 액정표시장치는 기판 상의 화소영역의 경계에 서로 교차하며 형성된 게이트 배선 및 데이터 배선(118, 120), 화소영역 내에 게이트 배선 및 데이터 배선(118, 120)과 연결되며 게이트전극(116), 반도체층(도4의 120), 소스 및 드레인전극(121, 124)으로 이루어진 박막트랜지스터, 박막트랜지스터의 드레인 전극(121)과 드레인콘택홀(ch)을 통해 연결되며 화소영역에 형성된 화소전극(125), 상기 화소전극(125)과 대응되는 영역에 형성되는 공통전극(115)을 포함한다.

[0027] 이 때, 화소전극(125) 또는 공통전극(115)은 각 화소영역에 일정간격 이격하는 바(bar) 형태를 갖는 다수의 제1개구(미도시)를 구비하며 형성된다.

[0028] 또한, 반도체층(도4의 120)은 공통전극(115) 및 제1절연막(도4의 119) 상부에 형성되며, 드레인전극(121)은 반도체층(도4의 120) 위로 반도체층(도4의 120)과 적층구조를 이루며 형성된다.

[0029] 또한, 상기 공통전극(115) 및 드레인전극(121)의 서로 인접한 각 끝단은 d2만큼 이격 되어있다.

[0030] 또한, 공통전극(115) 및 드레인전극(121)의 서로 인접한 각 끝단 사이의 간격 d2는 3 μm 이하로 형성된다.

- [0031] 이에 따라, 종래의 액정표시장치에 비해 본 발명의 제1실시예의 액정표시장치의 개구율을 향상시킬 수 있다.
- [0032] 도 4는 도 3의 IV-IV를 따라 절단한 부분에 대한 단면도이다.
- [0033] 도면에 도시한 바와 같이, 본 발명의 제1실시예의 액정표시장치는 화소부가 형성되는 기판(111) 상에 형성된 게이트전극(도3의 116) 및 공통전극(115), 게이트전극(도3의 116) 및 공통전극(115) 상에 기판(111) 전면을 덮으며 형성된 제1절연막(119), 제1절연막(119) 상에 게이트전극(도3의 116)과 대응하여 형성된 반도체층(120), 반도체층(120) 상부에 반도체층(120)과 적층구조를 이루고, 서로 이격되며 형성된 소스 및 드레인전극(도3의 124, 도4의 121), 소스 및 드레인전극(도3의 124, 도4의 121) 상부에 형성된 제2절연막(123), 제2절연막(123) 상에 형성된 화소전극(125)을 포함하여 이루어진다.
- [0034] 이 때, 공통전극(115) 및 드레인전극(121)의 서로 인접한 각 끝단은 서로 이격되며, 각 끝단 사이의 간격 d2는 $3\mu\text{m}$ 이하로 형성됨으로써, 종래의 액정표시장치에 비해 개구율이 증가된 액정표시장치를 구현할 수 있다.
- [0035] 한편, 공통전극(115) 및 드레인전극(121)의 서로 인접한 각 끝단 사이의 간격이 작기 때문에, 드레인전극(121) 및 제1절연막(119) 상부에 제2절연막(123) 형성 시 제2절연막(123)은 종래의 액정표시장치에 비해 공통전극(115) 및 드레인전극(121)의 서로 인접한 각 끝단 사이에서 공통전극(115) 및 드레인전극(121)의 단차에 의해 오목한 부분의 폭이 작게 형성된다.
- [0036] 즉, 종래의 액정표시장치에 비해 상대적으로 상기 오목한 부분의 종횡비(aspect ratio)가 크게 형성된다.
- [0037] 한편, 화소전극(125)은 먼저 투명 도전성물질층(미도시)을 기판(111) 전면에 증착하는데, 상기 오목한 부분의 종횡비(aspect ratio)가 크게 형성되고, 투명도전성물질은 단차피복성(step coverage)이 크지 않기 때문에, 투명 도전성물질층(미도시)이 제2절연막(123)의 오목한 부분 안쪽에는 증착되지 않음으로써, 투명 도전성물질층(미도시) 및 제2절연막(123)의 오목한 부분은 서로 접촉하지 않게 되며, 그 부분에는 공극(h1)이 형성된다.
- [0038] 이후, 화소전극(125)이 형성될 부분에 포토레지스트 패턴(미도시)을 형성하고, 연속하여 포토레지스트 패턴(미도시) 외측으로 노출된 투명 도전성물질층(미도시)에 대해 식각액(etchant)을 이용한 습식식각을 진행하여 패턴링함으로써 화소전극(125)이 형성된다.
- [0039] 이때, 화소전극(125)을 형성하기 위한 습식식각을 진행하는 과정에서 식각액(etchant)이 측면으로부터 공극(h1)으로 스며들 수 있으며, 스며든 식각액(etchant)으로 인하여 공극(h1) 상부에 있는 화소전극(125)이 식각되어 화소전극(125)이 단선될 수 있다.
- [0040] <제 2 실시예>
- [0041] 도 5는 본 발명의 제2실시예의 액정표시장치의 화소영역의 평면도이다.
- [0042] 도면에 도시한 바와 같이, 본 발명의 제2실시예의 액정표시장치는 기판(211) 상의 화소영역의 경계에 서로 교차하며 형성된 게이트 배선 및 데이터 배선(218, 220), 화소영역 내에 게이트 배선 및 데이터 배선(218, 220)과 연결되며 게이트전극(216), 반도체층(도6의 220), 소스 및 드레인전극(224, 221)으로 이루어진 박막트랜지스터, 박막트랜지스터의 드레인 전극(221)과 드레인콘택홀(ch)을 통해 연결되며 화소영역에 형성된 화소전극(225), 상기 화소전극(225)과 대응되는 영역에 형성된 공통전극(215)을 포함한다.
- [0043] 이 때, 화소전극(225) 또는 공통전극(215)은 각 화소영역에 일정간격 이격하는 바(bar) 형태를 갖는 다수의 제1개구(미도시)를 구비하며 형성된다.
- [0044] 이 때, 공통전극(215)은 게이트전극(216)과 동일 층 및 동일 물질로 이루어지며, 특히, 공통전극(215) 및 게이트전극(216)은 도전성 금속물질인 알루미늄(Al), 알루미늄 합금(AlNd), 구리(Cu), 구리합금, 몰리브덴(Mo) 및 몰리브덴 합금(MoTi) 중 어느 하나가 될 수 있다.
- [0045] 따라서, 공통전극(215) 또는 게이트전극(216)은 스토리지 커패시터의 일 전극으로 구성할 수 있다.
- [0046] 또한, 반도체층(도6의 220) 및 드레인전극(221)은 적층구조를 이루며 제1절연막(도6의 219) 상부에 형성되고, 드레인전극(221) 및 공통전극(215)의 서로 인접한 각 끝단 일부가 서로 중첩되도록 형성되는 것을 특징으로 한다.
- [0047] 따라서, 본 발명의 제1실시예의 도4에 도시된 공극(h1)이 형성되지 않게 된다.

- [0048] 또한, 드레인전극(221) 및 공통전극(215)의 중첩되는 영역은 스토리지캐패시터를 이루어, 종래의 액정표시장치에 비해 스토리지캐패시터의 용량을 증가시킬 수 있다.
- [0049] 또한, 화소전극(225)을 형성하기 위한 습식식각을 진행하는 과정에서 식각액(etchant)이 공극(도4의 h1)으로 스며들어, 스며든 식각액(etchant)으로 인하여 공극(도4의 h1) 상부에 있는 화소전극(225)이 식각됨으로써 화소전극(225)이 단선되는 문제점을 방지할 수 있다.
- [0050] 도 6은 도 5의 VI-VI를 따라 절단한 부분에 대한 단면도이다.
- [0051] 도면에 도시한 바와 같이, 종래의 액정표시장치는 화소부가 형성되는 기판(211) 상에 형성된 게이트전극(도5의 216) 및 공통전극(215), 게이트전극(도5의 216) 및 공통전극(215) 상부에 기판(211) 전면을 덮으며 형성된 제1절연막(217), 제1절연막(217) 상부에 게이트전극(216)에 대응하여 형성되는 반도체층(220), 반도체층(220)과 적층구조를 이루고 서로 이격되며 형성되는 소스 및 드레인전극(도5의 224, 도6의 221), 소스 및 드레인전극(도5의 224, 도6의 221) 상에 형성된 제2절연막(223), 제2절연막(223) 상에 형성된 화소전극(225)을 포함하여 이루어진다.
- [0052] 이 때, 제2절연막(223)은 드레인전극(221)의 일부를 노출시키는 드레인콘택홀(도5의 ch)을 가지며 형성되며, 화소전극(225)은 드레인콘택홀(도5의 ch)을 통해 드레인전극(221)과 연결된다.
- [0053] 또한, 화소전극(225)은 투명 도전성 물질 예를들면 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO)를 증착하여 투명 도전성물질층(미도시)을 형성한 후, 이에 대해 마스크 공정을 진행하여 패터닝 함으로써 형성될 수 있다.
- [0054] 또한, 공통전극(215)은 게이트전극(도5의 216)과 동일 층 및 동일 물질로 이루어지며, 공통전극(215) 및 게이트전극(도5의 216)은 도전성 금속물질인 알루미늄(Al), 알루미늄 합금(AlNd), 구리(Cu), 구리합금, 몰리브덴(Mo) 및 몰리브덴 합금(MoTi) 중 어느 하나가 될 수 있다.
- [0055] 특히, 반도체층(도6의 220) 및 드레인전극(221)은 적층구조를 이루며 제1절연막(도6의 219) 상부에 형성되고, 드레인전극(221) 및 공통전극(215)의 서로 인접한 각 끝단 일부가 서로 중첩되도록 형성되는 것을 특징으로 한다.
- [0056] 따라서, 본 발명의 제1실시예의 도4에 도시된 공극(h1)이 형성되지 않게 된다.
- [0057] 또한, 액정표시장치의 개구율을 향상시키기 위해, 공통전극(215)이 드레인전극(221) 하부에까지 연장 형성됨으로써, 드레인전극(221) 및 공통전극(215)의 서로 인접한 각 끝단의 일부가 서로 중첩되는 것이 바람직하다.
- [0058] 또한, 장비사양 상 공통전극(215) 및 드레인전극(221)의 서로 인접한 각 끝단은 3 μm 이상 서로 중첩되도록 형성되는 것이 바람직하다.
- [0059] 따라서, 드레인전극(221) 및 제1절연막(219) 상부에 제2절연막(223) 형성 시, 공통전극(215) 및 드레인전극(221)이 중첩되는 부분은 다른 부분에 비해 상대적으로 볼록하게 형성된다.
- [0060] 이에 따라, 제2절연막(123) 상부에 투명 도전성물질층(미도시)을 증착하는 과정에서 투명 도전성물질층(미도시)이 제2절연막(123)의 볼록한 부분을 포함한 전면에 증착되어, 공극(도4의 h1)이 형성되지 않게 된다.
- [0061] 한편, 화소전극(225)은 먼저 투명 도전성물질층(미도시)을 기판(211) 전면에 증착한 후, 화소전극(225)이 형성될 부분에 포토레지스트 패턴(미도시)을 형성하고, 연속하여 포토레지스트 패턴(미도시) 외측으로 노출된 투명 도전성물질층(미도시)에 대해 식각액(etchant)을 이용한 습식식각을 진행하여 패터닝함으로써 형성된다.
- [0062] 따라서, 본 발명의 제2실시예의 액정표시장치는, 화소전극(225)을 형성하기 위한 습식식각을 진행하는 과정에서 식각액(etchant)이 공극(도4의 h1)으로 스며들어, 스며든 식각액(etchant)으로 인하여 공극(도4의 h1) 상부에 있는 화소전극(225)이 식각됨으로써 화소전극(225)이 단선되는 것을 방지하는 효과가 있다.
- [0063] 또한, 공통전극(215) 및 드레인전극(221)의 일부를 중첩되게 형성함으로써 개구율을 증가시킬 수 있다.
- [0064] 또한, 드레인전극(221) 및 공통전극(215)의 중첩되는 영역은 스토리지캐패시터를 이루어, 종래의 액정표시장치에 비해 스토리지캐패시터의 용량을 증가시킬 수 있다.
- [0065] 본 발명은 전술한 실시예에 한정되지 아니하며, 본 발명의 정신을 벗어나지 않는 이상 다양한 변화와 변형이 가

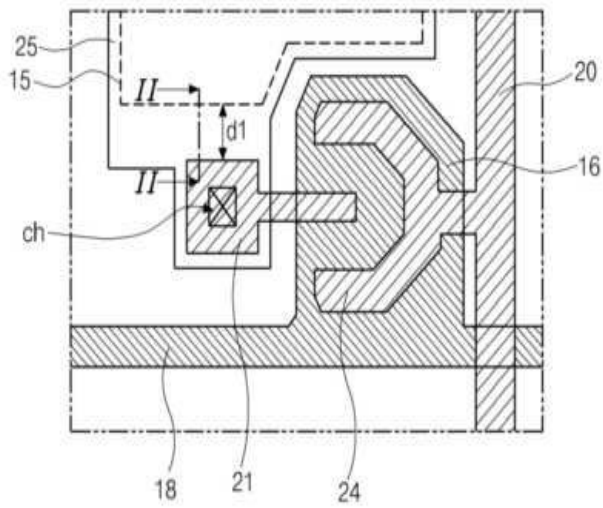
능하다.

부호의 설명

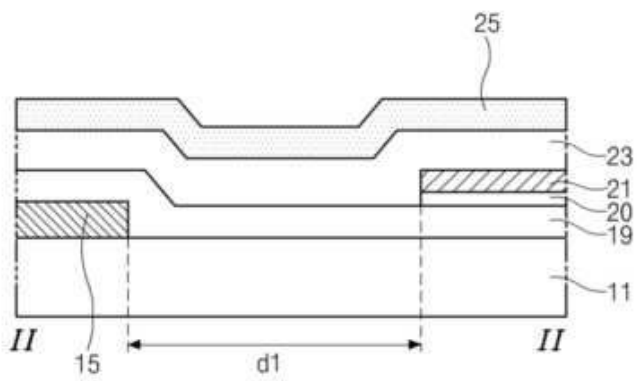
- 215 : 공통전극
- 219 : 제1절연막
- 220 : 반도체층
- 221 : 드레인전극
- 223 : 제2절연막
- 225 : 화소전극

도면

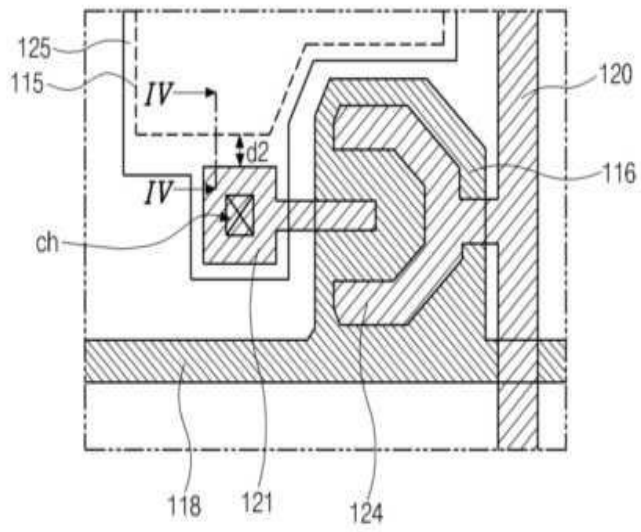
도면1



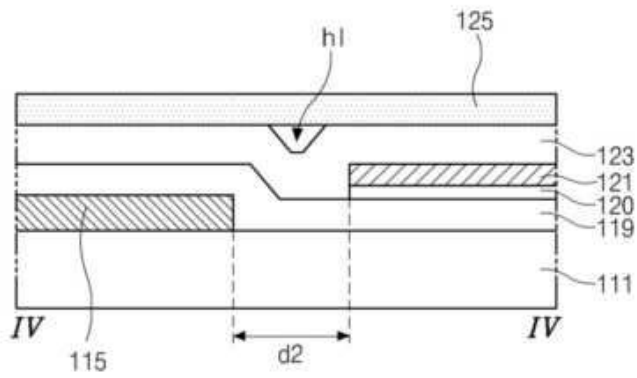
도면2



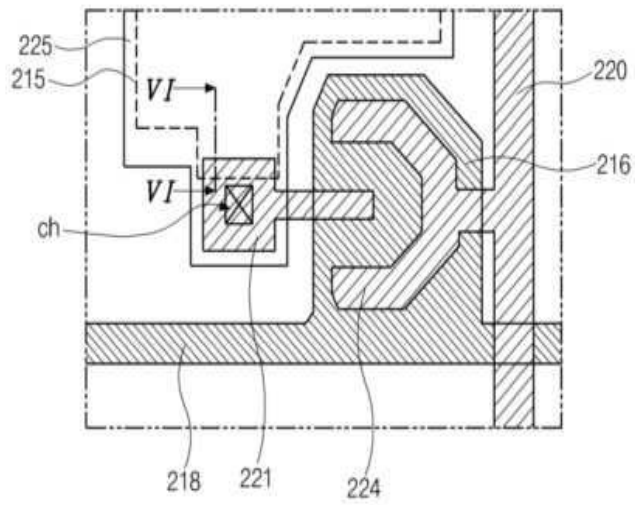
도면3



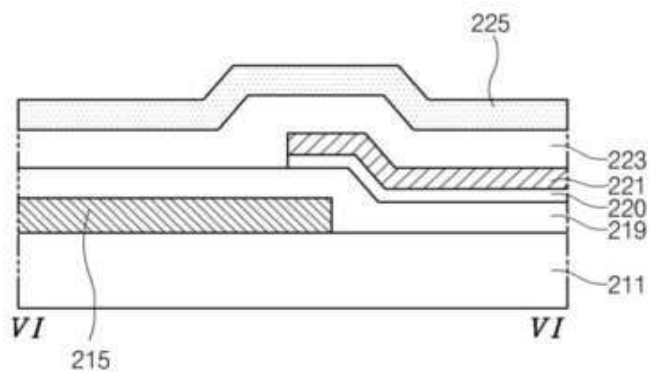
도면4



도면5



도면6



专利名称(译)	液晶显示器		
公开(公告)号	KR1020160035508A	公开(公告)日	2016-03-31
申请号	KR1020140127196	申请日	2014-09-23
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM JUN SU 김준수		
发明人	김준수		
IPC分类号	G02F1/136		
CPC分类号	G02F1/136286 G02F1/1343 H01L31/022466 G02F1/13439		
外部链接	Espacenet		

摘要(译)

本发明的目的是提供一种液晶显示装置，该液晶显示装置能够防止在像素电极图案化过程中蚀刻溶液渗透通过孔时像素电极断开的缺陷。液晶显示装置包括：栅电极和形成在基板上的公共电极；第一绝缘膜，形成在栅电极和公共电极上，以覆盖基板的正面；形成在第一绝缘膜上的半导体层响应于栅电极；源极和漏极，与半导体层形成层叠结构，并形成彼此分开；形成在源极和漏极上的第二绝缘膜，同时具有暴露漏电极的一部分的漏极接触孔；形成为通过第二绝缘膜和漏极接触孔连接到漏极的像素电极，其中公共电极和漏极彼此相邻的各个端部的部分彼此重叠。

COPYRIGHT KIPO 2016

