



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0116628
(43) 공개일자 2017년10월20일

(51) 국제특허분류(Int. Cl.)
G02F 1/1362 (2006.01) G02F 1/1368 (2006.01)
(52) CPC특허분류
G02F 1/136286 (2013.01)
G02F 1/1362 (2013.01)
(21) 출원번호 10-2016-0044246
(22) 출원일자 2016년04월11일
심사청구일자 없음

(71) 출원인
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성로 1 (농서동)
(72) 발명자
강신택
경기도 용인시 수지구 상현로 30-9, 173동 1805호(상현동, 상현마을쌍용2차스윗닷홈단지아파트)
(74) 대리인
윤여광, 조우제, 허창준, 이재형, 노환욱, 염주석

전체 청구항 수 : 총 14 항

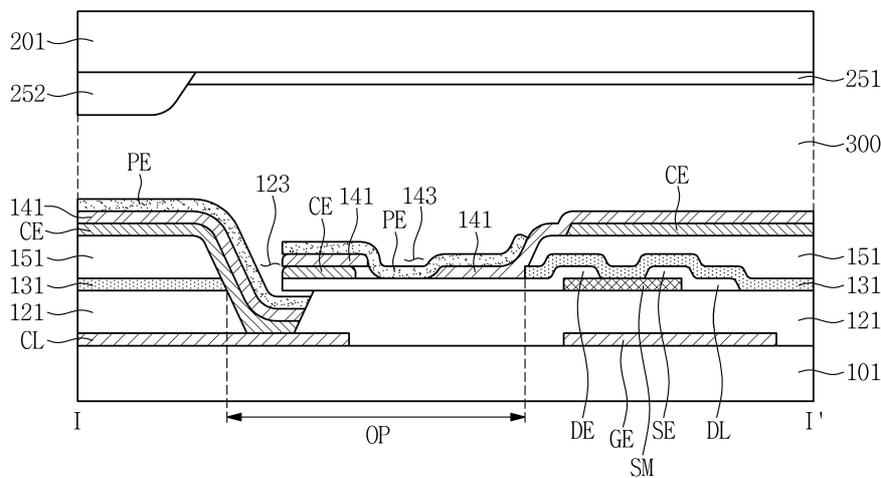
(54) 발명의 명칭 액정 표시 장치 및 이의 제조 방법

(57) 요약

본 발명은 액정 표시 장치의 개구율을 향상시키고, 공정을 단순화하여 제조 비용을 줄일 수 있는 액정 표시 장치에 관한 것으로, 표시 영역 및 비표시 영역으로 이루어지고, 서로 이격되어 위치한 하부 기판 및 상부 기판;상기 하부 기판과 상부 기판 사이의 액정층;상기 하부 기판의 비표시 영역에 위치하고, 개구부를 정의하는 제 1 절연층;상기 개구부에 위치하는 공통 라인;상기 개구부에 위치하고, 상기 공통 라인의 일부를 노출하는 공통 라인 컨택홀을 갖는 게이트 절연층;

상기 게이트 절연층 상에 위치하고, 상기 공통 라인 컨택홀을 통해 공통 라인과 접촉되어 전기적으로 연결되는 공통 전극; 을 포함한다.

대표도 - 도2



(52) CPC특허분류

G02F 1/1368 (2013.01)

G02F 2001/13625 (2013.01)

명세서

청구범위

청구항 1

표시 영역 및 비표시 영역으로 이루어지고, 서로 이격되어 위치한 하부 기관 및 상부 기관;
상기 하부 기관과 상부 기관 사이의 액정층;
상기 하부 기관의 비표시 영역에 위치하고, 개구부를 정의하는 제 1 절연층;
상기 개구부에 위치하는 공통 라인;
상기 개구부에 위치하고, 상기 공통 라인의 일부를 노출하는 공통 라인 컨택홀을 갖는 게이트 절연층;
상기 게이트 절연층 상에 위치하고, 상기 공통 라인 컨택홀을 통해 공통 라인과 접촉되어 전기적으로 연결되는 공통 전극; 을 포함하는 액정 표시 장치.

청구항 2

제 1 항에 있어서,
상기 게이트 절연층 상에 위치하는 드레인 전극;
상기 드레인 전극 상에 위치하고, 드레인 컨택홀을 갖는 제 2 절연층;
상기 드레인 컨택홀을 통해 상기 드레인 전극과 접촉되어 전기적으로 연결되는 화소 전극; 을 더 포함하는 액정 표시 장치.

청구항 3

제 2 항에 있어서,
상기 개구부에서 상기 공통 라인 및 드레인 전극이 적어도 일부 중첩하는 액정 표시 장치.

청구항 4

제 3 항에 있어서, 상기 공통 라인 컨택홀은 상기 개구부의 가장자리의 일부를 따라 연장된 액정 표시 장치.

청구항 5

제 3 항에 있어서, 상기 공통 전극은 상기 공통 라인 컨택홀과 중첩하는 영역에서 불연속적인 액정 표시 장치.

청구항 6

제 3 항에 있어서, 상기 공통 전극은 상기 제 2 절연층보다 작은 면적을 갖는 액정 표시 장치.

청구항 7

하부 기관 상에 게이트 라인, 게이트 전극 및 공통 라인을 형성하는 단계;
상기 게이트 라인, 상기 게이트 전극 및 상기 공통 라인 상에 게이트 절연층을 형성하는 단계;
상기 게이트 절연층 상에 반도체 물질을 형성하는 단계;
상기 반도체 물질 상에 소스 전극 및 드레인 전극을 형성하는 단계;
상기 소스 전극 및 상기 드레인 전극 상에 제 1 절연층을 형성하는 단계;
상기 제 1 절연층 상에 유기막을 형성하는 단계;
상기 제 1 절연층에 개구부를 형성하고, 상기 게이트 절연층에 공통 라인 컨택홀을 형성하는 단계;

상기 공통 라인 컨택홀을 통해 상기 공통 라인과 연결되는 공통 전극을 형성하는 단계;
 상기 공통 전극 상에 제 2 절연층을 형성하는 단계;
 상기 드레인 컨택홀을 통해 상기 드레인 전극과 연결되는 화소 전극을 형성하는 단계를 포함하며,
 상기 개구부는 상기 공통 라인과 상기 드레인 전극이 적어도 일부 중첩하는 영역을 가지고,
 상기 공통 라인 컨택홀 및 상기 드레인 컨택홀은 개구부에 형성된 액정 표시 장치의 제조 방법.

청구항 8

제 7 항에 있어서, 상기 공통 라인 컨택홀은 개구부의 가장자리의 일부를 따라 연장되어 형성된 액정 표시 장치의 제조 방법.

청구항 9

제 7 항에 있어서, 상기 공통 라인 컨택홀을 통해 상기 공통 라인과 연결되는 공통 전극을 형성하는 단계는,
 상기 유기막 상에 상기 유기막을 포함하는 하부 기관의 전면에 투명 도전성 물질을 도포하는 단계;
 상기 투명 도전성 물질 상에 감광성 조성물을 도포하는 단계;
 상기 감광성 조성물 상에 마스크를 배치하고, 광을 조사하는 노광단계;
 상기 노광된 감광성 조성물을 현상하는 단계;
 상기 현상된 감광성 조성물을 이용하여 상기 투명 도전성 물질을 식각하는 단계;
 상기 현상된 감광성 조성물을 이용하여 상기 투명 도전성 물질을 식각하는 단계;
 상기 감광성 조성물을 애싱(ashing)하는 단계;를 포함하는 액정 표시 장치의 제조 방법.

청구항 10

제 7 항에 있어서, 상기 공통 전극 상에 상기 제 2 절연층을 형성하는 단계는,
 상기 공통 전극을 포함하는 하부 기관의 전면에 제 2 절연층 형성용 물질을 도포하는 단계;
 상기 제 2 절연층 형성용 물질 상에 감광성 조성물을 도포하는 단계;
 상기 감광성 조성물 상에 마스크를 배치하고, 광을 조사하는 노광단계;
 상기 노광된 감광성 조성물을 현상하는 단계;
 상기 현상된 감광성 조성물을 이용하여 상기 제 2 절연층 형성용 물질을 식각하는 단계;
 상기 현상된 감광성 조성물을 이용하여 상기 제 2 절연층 형성용 물질을 식각하는 단계;
 상기 감광성 조성물을 애싱(ashing)하는 단계;를 포함하는 액정 표시 장치의 제조 방법.

청구항 11

제 7 항에 있어서, 상기 공통 라인 컨택홀을 통해 상기 공통 라인과 연결되는 공통 전극을 형성하는 단계는,
 상기 유기막을 포함하는 하부 기관의 전면에 투명 도전성 물질을 도포하는 단계를 포함하는 액정 표시 장치의 제조 방법.

청구항 12

제 11 항에 있어서, 상기 공통 전극 상에 상기 제 2 절연층을 형성하는 단계는,
 상기 투명 도전성 물질을 포함하는 하부 기관의 전면에 제 2 절연층 형성용 물질을 도포하는 단계를 포함하는 액정 표시 장치의 제조 방법.

청구항 13

제 12 항에 있어서, 상기 제 2 절연층에 드레인 컨택홀을 형성하는 단계를 더 포함하는 액정 표시 장치 제조 방법.

청구항 14

제 13 항에 있어서, 상기 제 2 절연층에 드레인 컨택홀을 형성하는 단계는,
 상기 제 2 절연층 형성용 물질 상에 감광성 조성물을 도포하는 단계;
 상기 감광성 조성물 상에 마스크를 배치하고, 광을 조사하는 노광단계;
 상기 노광된 감광성 조성물을 현상하는 단계;
 상기 현상된 감광성 조성물을 이용하여 상기 제 2 절연층 형성용 물질을 식각하는 단계;
 상기 현상된 감광성 조성물을 이용하여 상기 공통 전극 형성용 물질을 식각하는 단계;
 상기 감광성 조성물을 애싱(ashing)하는 단계;를 포함하는 액정 표시 장치의 제조 방법.

발명의 설명

기술 분야

[0001] 본 발명은 액정 표시 장치 및 이의 제조 방법에 관한 것으로, 특히 액정 표시 장치의 개구율을 향상시키고, 공정을 단순화하여 제조비용을 줄일 수 있는 액정 표시 장치 및 이의 제조 방법에 관한 것이다.

배경 기술

[0002] 액정 표시 장치(liquid crystal display, LCD)는 현재 가장 널리 사용되고 있는 평판 표시 장치(flat panel display, FPD) 중 하나로서 전극이 형성되어 있는 두 장의 기판과 그 사이에 삽입되어 있는 액정층으로 이루어진다.

[0003] 액정 표시 장치는 두 전극에 전압을 인가하여 액정층의 액정 분자들을 재배열시킴으로써 투과되는 빛의 양을 조절하는 표시 장치이다.

[0004] 저저항 금속으로 공통 라인을 형성하는 경우, 공통 라인과 공통 전극을 연결하기 위한 컨택홀로 인해 개구율이 감소한다. 게다가, 저저항 금속을 공통 배선으로 형성하기 위한 공정이 증가하기 때문에, 액정 표시 장치의 제조 비용이 증가할 수 있다.

발명의 내용

해결하려는 과제

[0005] 본 발명은 액정 표시 장치의 개구율을 향상시키고 공정을 단순화시킬 수 있는 액정 표시 장치를 제공하는데 그 목적이 있다.

과제의 해결 수단

[0006] 상기와 같은 목적을 달성하기 위한 본 발명에 따른 액정 표시 장치는, 표시 영역 및 비표시 영역으로 이루어지고, 서로 이격되어 위치한 하부 기판 및 상부 기판; 하부 기판과 상부 기판 사이의 액정층; 하부 기판의 비표시 영역에 위치하고, 개구부를 정의하는 제 1 절연층; 개구부에 위치하는 공통 라인; 개구부에 위치하고, 공통 라인의 일부를 노출하는 공통 라인 컨택홀을 갖는 게이트 절연층; 게이트 절연층 상에 위치하고, 공통 라인 컨택홀을 통해 공통 라인과 접촉되어 전기적으로 연결되는 공통 전극을 포함한다.

[0007] 게이트 절연층 상에 위치하는 드레인 전극; 드레인 전극 상에 위치하고, 드레인 컨택홀을 갖는 제 2 절연층; 드레인 컨택홀을 통해 드레인 전극과 접촉되어 전기적으로 연결되는 화소 전극을 더 포함할 수 있다.

[0008] 개구부에서 공통 라인 및 드레인 전극이 적어도 일부 중첩할 수 있다.

[0009] 공통 라인 컨택홀은 개구부의 가장자리의 일부를 따라 연장될 수 있다.

[0010] 공통 전극은 공통 라인 컨택홀과 중첩하는 영역에서 불연속적일 수 있다.

- [0011] 공통 전극은 제 2 절연층보다 작은 면적을 가질 수 있다.
- [0012] 상기와 같은 목적을 달성하기 위한 본 발명에 따른 액정 표시 장치의 제조 방법은, 하부 기판 상에 게이트 라인, 게이트 전극 및 공통 라인을 형성하는 단계; 게이트 라인, 게이트 전극 및 공통 라인 상에 게이트 절연층을 형성하는 단계; 게이트 절연층 상에 반도체 물질을 형성하는 단계; 반도체 물질 상에 소스 전극 및 드레인 전극을 형성하는 단계; 소스 전극 및 드레인 전극 상에 제 1 절연층을 형성하는 단계; 제 1 절연층 상에 유기막을 형성하는 단계; 제 1 절연층에 개구부를 형성하고, 게이트 절연층에 공통 라인 컨택홀을 형성하는 단계; 공통 라인 컨택홀을 통해 공통 라인과 연결되는 공통 전극을 형성하는 단계; 공통 전극 상에 제 2 절연층을 형성하는 단계; 드레인 컨택홀을 통해 드레인 전극과 연결되는 화소 전극을 형성하는 단계를 포함하며, 개구부는 공통 라인과 드레인 전극이 적어도 일부 중첩하는 영역을 가지고, 공통 라인 컨택홀 및 드레인 컨택홀은 개구부에 형성된다.
- [0013] 공통 라인 컨택홀은 개구부의 가장자리의 일부를 따라 연장되어 형성될 수 있다.
- [0014] 공통 라인 컨택홀을 통해 공통 라인과 연결되는 공통 전극을 형성하는 단계는 유기막 상에 유기막을 포함하는 하부 기판의 전면에 투명 도전성 물질을 도포하는 단계; 투명 도전성 물질 상에 감광성 조성물을 도포하는 단계; 감광성 조성물 상에 마스크를 배치하고, 광을 조사하는 노광단계; 노광된 감광성 조성물을 현상하는 단계; 현상된 감광성 조성물을 이용하여 투명 도전성 물질을 식각하는 단계; 현상된 감광성 조성물을 이용하여 투명 도전성 물질을 식각하는 단계; 감광성 조성물을 애싱(ashing)하는 단계;를 포함할 수 있다.
- [0015] 공통 전극 상에 제 2 절연층을 형성하는 단계는 투명 도전성 물질을 포함하는 하부 기판의 전면에 제 2 절연층 형성용 물질을 도포하는 단계; 제 2 절연층 형성용 물질 상에 감광성 조성물을 도포하는 단계; 감광성 조성물 상에 마스크를 배치하고, 광을 조사하는 노광단계; 노광된 감광성 조성물을 현상하는 단계; 현상된 감광성 조성물을 이용하여 제 2 절연층 형성용 물질을 식각하는 단계; 현상된 감광성 조성물을 이용하여 제 2 절연층 형성용 물질을 식각하는 단계; 감광성 조성물을 애싱(ashing)하는 단계;를 포함할 수 있다.
- [0016] 공통 라인 컨택홀을 통해 공통 라인과 연결되는 공통 전극을 형성하는 단계는 유기막을 포함하는 하부 기판의 전면에 투명 도전성 물질을 도포하는 단계를 포함할 수 있다.
- [0017] 공통 전극 상에 제 2 절연층을 형성하는 단계는 투명 도전성 물질을 포함하는 하부 기판의 전면에 제 2 절연층 형성용 물질을 도포하는 단계를 포함할 수 있다.
- [0018] 제 2 절연층에 드레인 컨택홀을 형성하는 단계를 더 포함할 수 있다.
- [0019] 제 2 절연층에 드레인 컨택홀을 형성하는 단계는 제 2 절연층 형성용 물질 상에 감광성 조성물을 도포하는 단계; 감광성 조성물 상에 마스크를 배치하고, 광을 조사하는 노광단계; 노광된 감광성 조성물을 현상하는 단계; 현상된 감광성 조성물을 이용하여 제 2 절연층 형성용 물질을 식각하는 단계; 현상된 감광성 조성물을 이용하여 공통 전극 형성용 물질을 식각하는 단계; 감광성 조성물을 애싱(ashing)하는 단계;를 포함할 수 있다.

발명의 효과

- [0020] 본 발명에 따른 액정 표시 장치 및 이의 제조 방법은 다음과 같은 효과를 제공한다.
- [0021] 첫째, 공통 라인이 게이트 전극 및 게이트 라인과 동시에 하나의 마스크로 제조될 수 있다. 따라서, 액정 표시 장치의 제조 공정이 단순화되고, 제조 비용이 감소될 수 있다.
- [0022] 둘째, 드레인 전극과 화소 전극을 연결하기 위한 컨택홀 및 공통 라인과 공통 전극을 연결하기 위한 컨택홀이 모두 제 1 절연층의 개구부 내에 위치하여, 개구율을 향상시킬 수 있다.

도면의 간단한 설명

- [0023] 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치를 개략적으로 나타낸 평면도이다.
- 도 2는 도 1의 I-I' 선을 따라 자른 단면도이다.
- 도 3은 본 발명의 일 실시예에 따른 게이트 절연층을 나타낸 평면도이다.
- 도 4는 본 발명의 일 실시예에 따른 제 1 절연층을 나타낸 평면도이다.
- 도 5는 본 발명의 다른 일 실시예에 따른 액정 표시 장치를 개략적으로 나타낸 평면도이다.

도 6은 도 5의 II-II' 선을 따라 자른 단면도이다.

도 7a 내지 도 7j는 도 1의 액정 표시 장치에 대한 공정 단면도이다.

도 8a 내지 도 8j는 도 5의 액정 표시 장치에 대한 공정 단면도이다.

발명을 실시하기 위한 구체적인 내용

- [0024] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 따라서, 몇몇 실시예에서, 잘 알려진 공정 단계들, 잘 알려진 소자 구조 및 잘 알려진 기술들은 본 발명이 모호하게 해석되는 것을 피하기 위하여 구체적으로 설명되지 않는다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.
- [0025] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다. 또한, 층, 막, 영역, 판 등의 부분이 다른 부분 "아래에" 있다고 할 때, 이는 다른 부분 "바로 아래에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 아래에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.
- [0026] 공간적으로 상대적인 용어인 "아래(below)", "아래(beneath)", "하부(lower)", "위(above)", "상부(upper)" 등은 도면에 도시되어 있는 바와 같이 하나의 소자 또는 구성 요소들과 다른 소자 또는 구성 요소들과의 상관관계를 용이하게 기술하기 위해 사용될 수 있다. 공간적으로 상대적인 용어는 도면에 도시되어 있는 방향에 더하여 사용시 또는 동작시 소자의 서로 다른 방향을 포함하는 용어로 이해되어야 한다. 예를 들면, 도면에 도시되어 있는 소자를 뒤집을 경우, 다른 소자의 "아래(below)" 또는 "아래(beneath)"로 기술된 소자는 다른 소자의 "위(above)"에 놓여질 수 있다. 따라서, 예시적인 용어인 "아래"는 아래와 위의 방향을 모두 포함할 수 있다. 소자는 다른 방향으로도 배향될 수 있고, 이에 따라 공간적으로 상대적인 용어들은 배향에 따라 해석될 수 있다.
- [0027] 본 명세서에서 어떤 부분이 다른 부분과 연결되어 있다고 할 때, 이는 직접적으로 연결되어 있는 경우뿐 아니라, 그 중간에 다른 소자를 사이에 두고 전기적으로 연결되어 있는 경우도 포함한다. 또한, 어떤 부분이 어떤 구성요소를 포함한다고 할 때, 이는 특별히 그에 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미한다.
- [0028] 본 명세서에서 제 1, 제 2, 제 3 등의 용어는 다양한 구성 요소들을 설명하는데 사용될 수 있지만, 이러한 구성 요소들은 상기 용어들에 의해 한정되는 것은 아니다. 상기 용어들은 하나의 구성 요소를 다른 구성 요소들로부터 구별하는 목적으로 사용된다. 예를 들어, 본 발명의 권리 범위로부터 벗어나지 않고, 제 1 구성 요소가 제 2 또는 제 3 구성 요소 등으로 명명될 수 있으며, 유사하게 제 2 또는 제 3 구성 요소도 교호적으로 명명될 수 있다.
- [0029] 다른 정의가 없다면, 본 명세서에서 사용되는 모든 용어(기술 및 과학적 용어를 포함)는 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 공통적으로 이해될 수 있는 의미로 사용될 수 있을 것이다. 또 일반적으로 사용되는 사전에 정의되어 있는 용어들은 명백하게 특별히 정의되어 있지 않은 한 이상적으로 또는 과도하게 해석되지 않는다.
- [0030] 이하, 도 1 내지 도 8j를 참조로 본 발명에 따른 액정 표시 장치 및 이의 제조 방법을 상세히 설명하면 다음과 같다.
- [0031] 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치를 개략적으로 나타낸 평면도이고, 도 2는 도 1의 I-I' 선을 따라 자른 단면도이다. 도 3은 본 발명의 일 실시예에 따른 게이트 절연층을 나타낸 평면도이고, 도 4는 본 발명의 일 실시예에 따른 제 1 절연층을 나타낸 평면도이다.
- [0032] 도 1 내지 도 2를 참조하면, 본 발명의 일 실시예에 따른 액정 표시 장치는 서로 마주보는 하부 패널 및 상부 패널과 그 사이에 위치한 액정층을 포함한다.

- [0033] 하부 패널은 하부 기판(101), 게이트 라인(GL), 공통 라인(CL), 게이트전극(GE), 게이트 절연층(121), 반도체층(SM), 데이터 라인(DL), 드레인 전극(DE), 소스 전극(SE), 제 1 절연층(131), 유기막(151), 공통 전극(CE), 제 2 절연층(141), 화소 전극(PE), 상부 기판(201), 차광층(251), 컬러 필터(252) 및 액정층(300)을 포함한다.
- [0034] 하부 기판(101)은 플라스틱 기판과 같이 광 투과 특성 및 플렉시블 특성을 갖는 절연 기판일 수 있다. 다만, 이에 한정되는 것은 아니며, 하부 기판(101)은 유리 기판과 같은 하드 기판으로 만들어질 수도 있다.
- [0035] 게이트 라인(GL)은 하부 기판(101) 상에 위치한다.
- [0036] 게이트 라인(GL)은 알루미늄(Al)이나 알루미늄 합금과 같은 알루미늄 계열의 금속, 또는 은(Ag)이나 은 합금과 같은 은 계열의 금속, 또는 구리(Cu)나 구리 합금과 같은 구리 계열의 금속, 또는 몰리브덴(Mo)이나 몰리브덴 합금과 같은 몰리브덴 계열의 금속으로 만들어질 수 있다. 또는, 이 게이트 라인(GL)은, 크롬(Cr), 탄탈륨(Ta) 및 티타늄(Ti) 중 어느 하나로 만들어질 수 있다. 한편, 게이트 라인(GL)은 물리적 성질이 다른 적어도 두 개의 도전막을 포함하는 다중막 구조를 가질 수도 있다.
- [0037] 한편, 도시되지 않았지만, 게이트 라인(GL)의 끝 부분은 다른 층 또는 외부 구동회로와 접속될 수 있다. 게이트 라인(GL)의 끝 부분은 이 게이트 라인(GL)의 다른 부분보다 더 큰 면적을 가질 수 있다.
- [0038] 게이트 전극(GE)은 하부 기판(101) 상에 위치한다.
- [0039] 도 1에 도시된 바와 같이, 게이트 전극(GE)은 게이트 라인(GL)으로부터 돌출된 형상을 가질 수 있다. 한편, 게이트 전극(GE)은 게이트 라인(GL)의 일부일 수도 있다.
- [0040] 게이트 전극(GE)은 게이트 라인(GL)과 동일한 물질 및 구조(다중막 구조)를 가질 수 있다. 게이트 라인(GL) 및 게이트 전극(GE)은 동일한 공정으로 동시에 만들어질 수 있다.
- [0041] 공통 라인(CL)은 하부 기판(101) 상에 상에 위치한다.
- [0042] 본 발명의 일 실시예에 따르면, 공통 라인(CL)은 도 1 및 도 2에 도시된 바와 같이, 후술될 개구부(OP)에서 드레인 전극(DE)과 일부 중첩된다. 공통 라인(CL)과 드레인 전극(DE)은 서로 다른 층에 위치하기 때문에 공통 라인(CL)과 드레인 전극(DE)은 서로 접촉되지 않아 단락(short)이 발생하지 않는다. 이에 따라, 공통 라인(CL)과 드레인 전극(DE)을 평면상에서 중첩하여 액정 표시 장치의 개구율을 향상시킬 수 있다.
- [0043] 공통 라인(CL)은 게이트 라인(GL) 및 게이트 전극(GE)과 이격되어 위치한다. 이에 따라, 공통 라인(CL)은 게이트 라인(GL) 및 게이트 전극(GE)과 전기적으로 절연되어, 단락(short)을 방지할 수 있다.
- [0044] 공통 라인(CL)은 게이트 라인(GL)과 동일한 물질 및 구조(다중막 구조)를 가질 수 있다. 게이트 라인(GL) 및 공통 라인(CL)은 동일한 공정으로 동시에 만들어질 수 있다.
- [0045] 한편, 도시되지 않았지만, 공통 라인(CL)의 끝 부분은 다른 층 또는 외부 구동회로와 접속될 수 있다. 공통 라인(CL)의 끝 부분은 이 공통 라인(CL)의 다른 부분보다 더 큰 면적을 가질 수 있다.
- [0046] 도 2를 참조하면, 게이트 절연층(121)은 게이트 라인(GL), 게이트 전극(GE) 및 공통 라인(CL) 상에 위치한다.
- [0047] 본 발명의 일 실시예에 따르면, 게이트 절연층(121)은 이의 일부를 관통하는 공통 라인 컨택홀(123)을 갖는다. 공통 라인 컨택홀(123)을 통해 공통 라인(CL)의 일부가 노출되고, 공통 라인(CL)은 후술될 공통 전극(CE)과 접촉되어 전기적으로 연결된다.
- [0048] 본 발명의 일 실시예에 따르면, 도 2에 도시된 바와 같이, 공통 라인(CL)과 드레인 전극(DE)은 서로 다른 층에 위치하여, 평면상에서 중첩되어도 서로 접촉되지 않아 단락(short)이 발생하지 않는다. 이에 따라, 공통 라인(CL)과 드레인 전극(DE)이 평면상에서 중첩하여 액정 표시 장치의 개구율을 향상시킬 수 있다.
- [0049] 본 발명의 일 실시예에 따르면, 공통 라인 컨택홀(123)은 개구부(OP)의 가장자리를 따라 연장될 수 있다. 예를 들어, 도 1, 도 3 및 도 4에 도시된 바와 같이, 평면상에서 개구부(OP)의 가장자리의 일부를 따라 C자 형상을 이룰 수 있다.
- [0050] 본 발명의 일 실시예에 따르면, 도 1에 도시된 바와 같이, 공통 라인 컨택홀(123)은 게이트 전극(GE) 및 게이트 라인(GL)과 이격되어 위치한다. 이에 따라, 게이트 전극(GE) 및 게이트 라인(GL)은 공통 라인(CL)과 절연되어, 단락(short)을 방지할 수 있다.
- [0051] 게이트 절연층(121)은 질화 규소(SiNx) 또는 산화 규소(SiOx) 등으로 만들어질 수 있다. 게이트 절연층(121)은

물리적 성질이 다른 적어도 두 개의 절연층들을 포함하는 다중막 구조를 가질 수 있다.

- [0052] 반도체층(SM)은 게이트 절연층(121) 상에 위치한다. 반도체층(SM)은 게이트 전극(GE)과 적어도 일부 중첩한다. 반도체층(SM)은 비정질 규소 또는 다결정 규소 등으로 만들어질 수 있다.
- [0053] 데이터 라인(DL)은 게이트 절연층(121) 상에 위치한다. 도시되지 않았지만, 데이터 라인(DL)의 끝 부분은 다른 층 또는 외부 구동회로와 접속될 수 있다. 데이터 라인(DL)의 끝 부분은 이 데이터 라인(DL)의 다른 부분보다 더 큰 면적을 가질 수 있다.
- [0054] 데이터 라인(DL)은 게이트 라인(GL)과 교차한다. 도시되지 않았지만, 데이터 라인(DL)과 게이트 라인(GL)이 교차하는 곳에서 데이터 라인(DL)은 이의 다른 부분보다 더 작은 선폭을 가질 수 있다. 이에 따라, 데이터 라인(DL)과 게이트 라인(GL) 간의 기생 커패시턴스의 크기가 줄어들 수 있다.
- [0055] 데이터 라인(DL)은 몰리브덴, 크롬, 탄탈륨 및 티타늄 등 내화성 금속(refractory metal) 또는 이들의 합금으로 만들어질 수 있다. 데이터 라인(DL)은 내화성 금속막과 저저항 도전막을 포함하는 다중막 구조를 가질 수 있다. 다중막 구조의 예로는 크롬 또는 몰리브덴(또는 몰리브덴 합금) 하부막과 알루미늄(또는 알루미늄 합금) 상부막의 이중막, 몰리브덴(또는 몰리브덴 합금) 하부막과 알루미늄(또는 알루미늄 합금) 중간막과 몰리브덴(또는 몰리브덴 합금) 상부막의 삼중막을 들 수 있다. 한편, 데이터 라인(DL)은 이외에도 여러 가지 다양한 금속 또는 도전체로 만들어질 수 있다.
- [0056] 소스 전극(SE)은 반도체층(SM) 상에 위치한다. 한편, 소스 전극(SE)은 게이트 절연층(121) 상에도 위치한다. 소스 전극(SE)은, 도 1에 도시된 바와 같이 데이터 라인(DL)의 일부일 수도 있다. 도시되지 않았지만, 소스 전극(SE)은 데이터 라인(DL)으로부터 돌출된 형상을 가질 수 있다. 소스 전극(SE)의 적어도 일부는 반도체층(SM) 및 게이트 전극(GE)과 중첩한다. 소스 전극(SE)은 전술된 데이터 라인(DL)과 동일한 물질 및 구조(다중막 구조)를 가질 수 있다. 소스 전극(SE)과 데이터 라인(DL)은 동일한 공정으로 동시에 만들어질 수 있다.
- [0057] 드레인 전극(DE)은 게이트 절연층(121) 상에 위치한다. 드레인 전극(DE)의 적어도 일부는 반도체층(SM) 및 게이트 전극(GE)과 중첩한다. 드레인 전극(DE)은 화소 전극(PE)에 연결된다. 드레인 전극(DE)은 전술된 데이터 라인(DL)과 동일한 물질 및 구조(다중막 구조)를 가질 수 있다. 드레인 전극(DE)과 데이터 라인(DL)은 동일한 공정으로 동시에 만들어질 수 있다.
- [0058] 본 발명의 일 실시예에 따르면, 드레인 전극(DE)은 도 1 및 도 2에 도시된 바와 같이, 후술될 개구부(OP)에서 공통 라인(CL)과 일부 중첩된다. 공통 라인(CL)과 드레인 전극(DE)은 서로 다른 층에 위치한다.
- [0059] 도면에 도시되지 않았지만, 반도체층(SM)과 드레인 전극(DE) 및 반도체층(SM)과 소스 전극(SE) 사이에 저항성 접촉층이 위치할 수 있다. 저항성 접촉층은 인(phosphorus)과 같은 n형 불순물이 고농도로 도핑되어 있는 n+ 수산화 비정질 규소 따위의 물질로 만들어지거나 실리사이드(silicide)로 만들어질 수 있다. 저항성 접촉층은 쌍을 이루어 반도체층(SM) 상에 위치할 수 있다.
- [0060] 제 1 절연층(131)은 데이터 라인(DL), 드레인 전극(DE), 소스 전극(SE), 반도체층(SM) 및 게이트 절연층(121) 상에 위치한다.
- [0061] 본 발명의 일 실시예에 따르면, 도 1 및 도 4에 도시된 바와 같이, 제 1 절연층(131)은 적어도 하나의 개구부(OP)를 갖는다.
- [0062] 개구부(OP)는 공통 라인(CL)과 드레인 전극(DE)이 일부 중첩되는 영역을 갖는다.
- [0063] 개구부(OP)는 공통 라인 콘택홀(123) 및 후술될 드레인 콘택홀(143)을 갖는다. 이에 따라, 콘택홀들(123, 143)이 차지하는 평면상의 총 면적이 감소하여, 액정 표시 장치의 개구율을 향상시킬 수 있다.
- [0064] 제 1 절연층(131)은 질화 규소(SiNx) 또는 산화 규소(SiOx)와 같은 무기 절연물로 만들어질 수 있는 바, 이와 같은 경우 그 무기 절연물질로서, 감광성(photosensitivity)을 가지며 유전 상수(dielectric constant)가 약 4.0인 것이 사용될 수 있다. 이와 달리, 제 1 절연층(131)은, 우수한 절연 특성을 가지면서도 노출된 반도체층(SM) 부분에 손상을 주지 않도록, 하부 무기막과 상부 유기막의 이중막 구조를 가질 수도 있다. 제 1 절연층(131)의 두께는 약 5000 Å 이상일 수 있고, 약 6000 Å 내지 약 8000 Å 일 수 있다.
- [0065] 유기막(151)은 제 1 절연층(131) 상에 위치한다.
- [0066] 본 발명의 일 실시예에 따르면, 유기막(151)은 개구부(OP)를 제외한 영역에 위치할 수 있다.

- [0067] 유기막(151)은 실리콘 산화물, 실리콘 질화물, 감광성(photosensitivity)의 유기물 또는 실리콘계 저유전을 절연 물질 등을 포함하는 단일막 또는 다중막 구조를 가질 수 있다.
- [0068] 유기막(151)은 노광 부위가 잔존하고 비노광 부위가 현상되는 네가티브형(negative type)의 감광성 조성물에 의하여 만들어질 수 있다. 한편, 유기막(151)은 포지티브형(positive type) 감광성 조성물로 만들어질 수도 있다. 예를 들어, 유기막(151)은 감광성 유기물로 만들어질 수 있다.
- [0069] 공통 전극(CE)은 유기막(151) 및 드레인 전극(DE) 상에 위치한다.
- [0070] 본 발명의 일 실시예에 따르면, 공통 전극(CE)은 공통 라인 컨택홀(123)을 통해 공통 라인(CL)과 접촉하여 전기적으로 연결된다.
- [0071] 공통 라인 컨택홀(123)의 측면에서 언더컷(undercut)이 발생하기 때문에 공통 전극(CE)은 공통 라인 컨택홀(123)과 중첩되는 영역에서 불연속적이다. 예를 들어, 도 2에 도시된 바와 같이, 공통 라인 컨택홀(123) 상에 위치하는 공통 전극(CE)과 드레인 전극(DE) 상에 위치하는 공통 전극(CE)은 서로 불연속적인 형태를 가진다. 이에 따라, 공통 라인 컨택홀(123) 상에 위치하는 공통 전극(CE)과 드레인 전극(DE) 상에 위치하는 공통 전극(CE)은 절연될 수 있다.
- [0072] 공통 전극(CE)은 ITO(Indium tin oxide) 또는 IZO(Indium zinc oxide) 등의 투명한 도전 물질로 만들어질 수 있다. 이때, ITO는 다결정 또는 단결정의 물질일 수 있으며, 또한 IZO 역시 다결정 또는 단결정의 물질일 수 있다. 한편, 공통 전극(CE)은 전술된 게이트 라인(GL)에 사용되는 물질 또는 데이터 라인(DL)에 사용되는 물질로 만들어질 수 있다.
- [0073] 제 2 절연층(141)은 공통 전극(CE), 드레인 전극(DE) 및 유기막(151) 상에 위치한다.
- [0074] 제 2 절연층(141)은 질화 규소(SiNx) 또는 산화 규소(SiOx)와 같은 무기 절연물로 만들어질 수 있는 바, 이와 같은 경우 그 무기 절연물질로서, 감광성(photosensitivity)을 가지며 유전 상수(dielectric constant)가 약 4.0인 것이 사용될 수 있다. 이와 달리, 제 2 절연층(141)은, 우수한 절연 특성을 가지면서도 노출된 반도체층(SM) 부분에 손상을 주지 않도록, 하부 무기막과 상부 유기막의 이중막 구조를 가질 수도 있다. 제 2 절연층(141)의 두께는 약 5000 Å 이상일 수 있고, 약 6000 Å 내지 약 8000 Å 일 수 있다.
- [0075] 본 발명의 일 실시예에 따르면, 도 1 및 도 2에 도시된 바와 같이, 제 2 절연층(141)은 이의 일부를 관통하는 드레인 컨택홀(143)을 갖는다. 드레인 컨택홀(143)을 통해 드레인 전극(DE)의 일부가 노출되고, 드레인 전극(DE)이 후술될 화소 전극(PE)과 접촉되어 전기적으로 연결된다.
- [0076] 화소 전극(PE)은 공통 전극(CL)과 함께 수평 전계를 생성한다. 화소 전극(PE)은 제 2 절연층(141) 상에 위치한다. 구체적으로, 화소 전극(PE)은 하부 기판(101)의 화소 영역에 대응되는 제 2 절연층(141) 상에 위치한다.
- [0077] 공통 라인 컨택홀(123)의 측면에서 언더컷(undercut)이 발생하기 때문에 화소 전극(PE)은 공통 라인 컨택홀(123)에서 불연속적일 수 있다. 예를 들어, 도 2에 도시된 바와 같이, 공통라인 컨택홀(123) 상에 위치하는 화소 전극(PE)과 드레인 전극(DE) 상에 배치되는 화소 전극(PE)은 서로 불연속적인 형태를 가질 수 있다.
- [0078] 화소 전극(PE)은 ITO(Indium tin oxide) 또는 IZO(Indium zinc oxide) 등의 투명한 도전 물질로 만들어질 수 있다. 이때, ITO는 다결정 또는 단결정의 물질일 수 있으며, 또한 IZO 역시 다결정 또는 단결정의 물질일 수 있다.
- [0079] 한편, 도시되지 않았지만, 화소 전극(PE) 및 제 2 절연층(141) 상에 하부 배향막이 위치할 수 있다. 하부 배향막은 수직 배향막일 수 있고, 광반응 물질을 포함하는 배향막일 수 있다.
- [0080] 하부 배향막은 폴리 아미산(Polyamic acid), 폴리 실록산(Polysiloxane) 및 폴리 이미드(Polyimide) 중 어느 하나의 물질로 이루어질 수 있다.
- [0081] 상부 패널은 상부 기판(201), 차광층(251) 및 컬러필터(252)를 포함한다.
- [0082] 상부 기판(201)은 투명한 유리 또는 플라스틱 등으로 이루어진 절연 기판이 될 수 있다.
- [0083] 차광층(251)은 상부 기판(201) 상에 위치한다. 본 발명의 일 실시예에 따른 차광층(251)은 상부 기판(201)의 일면 상에 배치되는 것으로 도시되어 있으나 이에 한정되는 것은 아니며, 차광층(251)은 하부 기판(101) 상에 위치할 수도 있다.

- [0084] 차광층(251)은 화소 영역이 아닌 영역으로부터 광이 방출되는 것을 차단한다. 즉, 차광층(251)은 비화소 영역에서의 빛샘을 방지한다. 이를 위해, 차광층(251)은 화소 영역에 해당하는 개구부를 갖는 바, 그 화소 영역을 제외한 영역을 모두 가린다. 차광층(251)에 의해 화소 영역이 정의된다.
- [0085] 컬러 필터(252)는 상부 기관(201) 상에 위치한다. 구체적으로, 컬러 필터(252)는 하부 기관(101)의 화소 영역에 대응되는 상부 기관(201) 상에 위치한다. 컬러 필터(252)는 적색 컬러 필터, 녹색 컬러 필터 및 청색 컬러 필터를 포함할 수 있다.
- [0086] 한편, 도시되지 않았지만, 상부 패널은 상부 배향막을 더 포함할 수 있다. 상부 배향막은 상부 기관 상에 위치한다.
- [0087] 상부 배향막은 전술된 하부 배향막과 동일한 물질로 이루어질 수 있다.
- [0088] 하부 기관(101)과 상부 기관(102) 간의 마주보는 면들을 각각 해당 기관의 상부면으로 정의하고, 그 상부면들의 반대편에 위치한 면들을 각각 해당 기관의 하부면으로 정의할 때, 하부 기관(101)의 하부면에 상부 편광판이 더 위치하고, 상부 기관(201)의 하부면에 하부 편광판이 더 위치할 수 있다.
- [0089] 상부 편광판의 투과축과 하부 편광판의 투과축은 직교하는 바, 이들 중 하나의 투과축과 게이트 라인(GL)은 서로 나란하게 배열된다. 한편, 표시장치는 상부 편광판 및 하부 편광판 중 어느 하나만을 포함할 수도 있다.
- [0090] 액정층(300)은 양의 유전율 이방성을 가지는 네마틱(nematic) 액정 물질을 포함할 수 있다. 액정층(300)의 액정 분자는 그 장축 방향이 상부 기관(201) 및 하부 기관(101) 중 어느 하나에 평행하게 배열되어 있고, 그 방향이 하부 기관(101)의 배향막의 러빙 방향으로부터 상부 기관(201)에 이르기까지 나선상으로 90도 비틀린 구조를 가질 수 있다. 또는, 네마틱 액정 물질 대신, 액정층(300)은 수직 배향된 액정 물질들을 포함할 수도 있다.
- [0091] 도 5는 본 발명의 다른 일 실시예에 따른 액정 표시 장치를 개략적으로 나타낸 평면도이고, 도 6은 도 5의 II-II' 선을 따라 자른 단면도이다.
- [0092] 본 발명의 다른 일 실시예에 따른 액정 표시 장치에 관한 설명 가운데 본 발명의 일 실시예에 따른 액정 표시 장치에 관한 설명과 중복되는 내용은 생략한다.
- [0093] 도 5 내지 도 6을 참조하면, 본 발명의 일 실시예에 따른 액정 표시 장치는 서로 마주보는 하부 패널 및 상부 패널과 그 사이에 위치한 액정층을 포함한다.
- [0094] 하부 패널은 하부 기관(101), 게이트 라인(GL), 공통 라인(CL), 게이트전극(GE), 게이트 절연층(121), 반도체층(SM), 데이터 라인(DL), 드레인 전극(DE), 소스 전극(SE), 제 1 절연층(131), 유기막(151), 공통 전극(CE), 제 2 절연층(141), 화소 전극(PE), 상부 기관(201), 차광층(251), 컬러 필터(252) 및 액정층(300)을 포함한다.
- [0095] 본 발명의 다른 일 실시예에 따르면, 도 6에 도시된 바와 같이, 공통 전극(CE)은 제 2 절연층(141)과 중첩되고, 도시되지 않았지만, 공통 전극(CE)은 제 2 절연층(141)보다 작은 면적을 가질 수 있다. 이에 따라, 공통 전극(CE)은 화소 전극(PE)과 접촉되지 않아 단락(short)이 일어나지 않는다.
- [0096] 본 발명의 다른 일 실시예에 따르면, 도 6에 도시된 바와 같이, 공통 전극(CE) 및 제 2 절연층(141)은 공통 라인 컨택홀(123) 상에 위치한다. 또한, 공통 라인 컨택홀(123)의 측면에서 언더컷(undercut)이 발생하기 때문에 공통 전극(CE)은 공통 라인 컨택홀(123)과 중첩되는 영역에서 불연속적이다. 예를 들어, 도 6에 도시된 바와 같이, 공통 라인 컨택홀(123) 상에 위치하는 공통 전극(CE)과 드레인 전극(DE) 상에 위치하는 공통 전극(CE)은 서로 불연속적인 형태를 가진다. 이에 따라, 공통 라인 컨택홀(123) 상에 위치하는 공통 전극(CE)과 드레인 전극(DE) 상에 위치하는 공통 전극(CE)은 절연될 수 있다.
- [0097] 상부 패널은 상부 기관(201), 차광층(251) 및 컬러필터(252)를 포함한다.
- [0098] 도 7a 내지 도 7j는 도 1의 액정 표시 장치에 대한 공정 단면도이다.
- [0099] 먼저 하부 기관(701)의 전면(全面)에 게이트 금속층이 증착된다. 게이트 금속층은 스퍼터링(sputtering)과 같은 물리 기상 증착(physical vapor deposition: PVD) 방식으로 증착될 수 있다.
- [0100] 이후, 도 1 및 도 7a에 도시된 바와 같이, 포토리소그래피(photolithography) 공정 및 식각 공정에 의해 전술된 게이트 라인(GL), 게이트 전극(GE), 공통 라인(CL)이 패터닝된다.

- [0101] 본 발명의 일 실시예의 제조 방법에 따르면, 공통 라인(CL)이 게이트 라인(GL) 및 게이트 전극(GE)과 하나의 마스크를 이용하여 동시에 형성된다. 이에 따라, 공통 라인(CL)을 형성하기 위한 별도의 공정이 필요하지 않기 때문에, 본 발명에 따른 제조 공정이 단순화되고, 제조 비용이 절감될 수 있다.
- [0102] 도 7b에 도시된 바와 같이, 게이트 절연층(721)은 게이트 금속층을 포함한 하부 기판(701) 전면(全面)에 화학 기상 증착 방식으로 증착될 수 있다.
- [0103] 게이트 절연층(721)은 전술된 게이트 절연층(121)의 제조에 사용되는 물질로 이루어질 수 있다.
- [0104] 게이트 절연층(721) 상에 반도체 물질이 형성된다. 반도체 물질은 화학 기상 증착(chemical vapor deposition: CVD) 방식으로 증착될 수 있다. 반도체 물질(721)은 전술된 반도체층(SM)의 제조에 사용되는 물질로 이루어질 수 있다.
- [0105] 이후, 도시되지 않았지만, 포토리소그래피(photolithography) 공정 및 식각 공정에 의해 전술된 반도체 물질이 패터닝된다.
- [0106] 반도체 물질(721)은 식각 가스를 이용한 건식 식각(dry-etch) 방식으로 제거될 수 있다.
- [0107] 이어서, 하부 기판(701)의 전면(全面)에 데이터 배선 금속층이 증착된다. 데이터 배선 금속층은 스퍼터링(sputtering)과 같은 물리 기상 증착(physical vapor deposition: PVD) 방식으로 증착될 수 있다.
- [0108] 이후, 도 1 및 도 7c에 도시된 바와 같이, 포토리소그래피(photolithography) 공정 및 식각 공정에 의해 전술된 데이터 라인(DL), 소스 전극(SE), 데이터 전극(DE)이 패터닝된다.
- [0109] 데이터 금속층은 식각액을 이용한 습식 식각(wet-etch) 방식으로 제거될 수 있다.
- [0110] 다음으로, 도 7d에 도시된 바와 같이, 하부 기판(701), 반도체층(SM), 데이터 라인(DL), 소스 전극(SE) 및 데이터 전극(DE) 상에 제 1 절연층(731)이 증착된다. 제 1 절연층(731)은 반도체층(SM), 데이터 라인(DL), 소스 전극(SE) 및 데이터 전극(DE)를 포함한 하부 기판(701)의 전면(全面)에 증착된다.
- [0111] 제 1 절연층(731)은 화학 기상 증착 방식으로 증착될 수 있다.
- [0112] 제 1 절연층(731)은 전술된 제 1 절연층(131)의 제조에 사용되는 물질로 이루어질 수 있다.
- [0113] 이어서, 제 1 절연층(731)을 포함한 하부 기판(701)의 전면(全面)에 감광성 유기 물질이 형성된다.
- [0114] 이후, 도 7e에 도시된 바와 같이, 포토리소그래피 공정에 의해 감광성 유기 물질이 패터닝됨으로써, 유기막(751)이 개구부(OP)를 제외한 영역에 형성된다.
- [0115] 다음으로, 도 7f에 도시된 바와 같이, 식각 공정에 의해 게이트 절연층(721)이 선택적으로 제거됨으로써, 공통 라인(CL)을 노출시키는 공통 라인 컨택홀(723)이 형성된다. 또한, 동시에 식각 공정에 의해 제 1 절연층(731)이 선택적으로 제거됨으로써, 개구부(OP)가 형성된다.
- [0116] 이때, 공통 라인(CL)과 드레인 전극(DE)은 서로 다른 층에 위치하여, 서로 접촉되지 않아 단락(short)이 발생하지 않는다. 이에 따라, 공통 라인(CL)과 드레인 전극(DE)을 평면상에서 중첩하여 액정 표시 장치의 개구율을 향상시킬 수 있다.
- [0117] 공통 라인 컨택홀(723)은 개구부(OP)의 가장자리의 일부를 따라 연장되어 형성될 수 있다. 예를 들어, 공통 라인 컨택홀(723)은 평면상에서 개구부(OP)의 가장자리의 일부를 따라 C자 형상으로 형성될 수 있다.
- [0118] 본 발명의 일 실시예에 따르면, 개구부(OP)는 공통 라인(CL) 및 드레인 전극(DE)이 적어도 일부 중첩되는 영역에 형성된다.
- [0119] 본 발명의 일 실시예에 따르면, 공통 라인 컨택홀(723)은 게이트 전극(GE) 및 게이트 라인(GL)과 이격되어 형성된다. 이에 따라, 게이트 전극(GE) 및 게이트 라인(GL)은 공통 라인(CL)과 절연되어, 단락(short)을 방지할 수 있다.
- [0120] 공통 라인 컨택홀(723) 및 후술될 드레인 컨택홀(743)은 개구부(OP) 내에 위치한다. 이에 따라, 컨택홀들(723, 743)이 차지하는 평면상의 면적이 감소하여 액정 표시 장치의 개구율을 향상시킬 수 있다.
- [0121] 게이트 절연층(721) 및 제 1 절연층(731)은 식각 가스를 이용한 건식 식각(dry-etch) 방식으로 제거될 수 있다.
- [0122] 이어서, 도 7g에 도시된 바와 같이, 애싱(ashing) 공정이 진행된다. 이때, 애싱 공정은 노출된 유기막(751)의

하면이 제거될 때까지 수행된다. 즉, 노출된 유기막(751)의 하면이 제거되면 애싱 공정이 종료된다.

- [0123] 이후, 유기막(751) 및 데이터 라인(DL), 소스 전극(SE) 및 드레인 전극(DE)을 포함하는 하부 기판(701)의 전면(全面)에 투명 도전성 물질이 증착된다.
- [0124] 투명 도전성 물질은 전술된 공통 전극(CE)의 제조에 사용되는 물질로 이루어질 수 있다.
- [0125] 공통 라인 컨택홀(723)의 측면에서 언더컷(undercut)이 발생하기 때문에 투명 도전성 물질은 공통 라인 컨택홀(723)과 중첩되는 영역에서 불연속적으로 형성된다. 예를 들어, 공통 라인 컨택홀(723) 상에 위치하는 투명 도전성 물질과 드레인 전극(DE) 상에 위치하는 투명 도전성 물질은 서로 불연속적인 형태를 가진다. 이에 따라, 공통 라인 컨택홀(723) 상에 위치하는 투명 도전성 물질과 드레인 전극(DE) 상에 위치하는 투명 도전성 물질은 절연될 수 있다.
- [0126] 다음으로, 도 7h에 도시된 바와 같이, 포토리소그래피 공정 및 식각 공정에 의해 투명 금속층이 패터닝됨으로써, 공통 라인 컨택홀(723)을 통해 공통 라인(CL)에 연결되는 공통 전극(CE)이 화소 영역에 형성된다.
- [0127] 이어서, 데이터 라인(DL), 소스 전극(SE), 드레인 전극(DE), 유기막(751) 및 공통 전극(CE)을 포함하는 하부 기판(701)의 전면(全面)에 제 2 절연층(741)이 증착된다.
- [0128] 제 2 절연층(741)은 화학 기상 증착 방식으로 증착될 수 있다.
- [0129] 제 2 절연층(741)은 전술된 제 1 절연층(131)의 제조에 사용되는 물질과 동일한 물질로 이루어질 수 있다.
- [0130] 이후, 도 7i에 도시된 바와 같이, 포토리소그래피 공정 및 식각 공정에 의해 제 2 절연층(741)이 선택적으로 제거됨으로써, 드레인 전극(DE)을 노출시키는 드레인 컨택홀(743)이 형성된다.
- [0131] 다음으로, 유기막(751), 드레인 전극(DE) 및 제 2 절연층(741)을 포함하는 하부 기판(701)의 전면(全面)에 투명 금속층이 증착된다.
- [0132] 투명 금속층은 전술된 화소 전극(PE)의 제조에 사용되는 물질로 이루어질 수 있다.
- [0133] 다음으로, 도 7j에 도시된 바와 같이, 포토리소그래피 공정 및 식각 공정에 의해 투명 금속층이 패터닝됨으로써, 드레인 컨택홀(743)을 통해 드레인 전극(DE)에 연결되는 화소 전극(PE)이 화소 영역에 형성된다.
- [0134] 도 8a 내지 도 8j는 도 5의 액정 표시 장치에 대한 공정 단면도이다.
- [0135] 먼저 하부 기판(801)의 전면(全面)에 게이트 금속층이 증착된다. 게이트 금속층은 스퍼터링(sputtering)과 같은 물리 기상 증착(physical vapor deposition: PVD) 방식으로 증착될 수 있다.
- [0136] 이후, 도 5 및 도 8a에 도시된 바와 같이, 포토리소그래피(photolithography) 공정 및 식각 공정에 의해 전술된 게이트 라인(GL), 게이트 전극(GE), 공통 라인(CL)이 패터닝된다.
- [0137] 본 발명의 다른 일 실시예의 제조 방법에 따르면, 공통 라인(CL)이 게이트 라인(GL) 및 게이트 전극(GE)과 하나의 마스크를 이용하여 동시에 형성된다. 이에 따라, 공통 라인(CL)을 형성하기 위한 별도의 공정이 필요하지 않기 때문에, 본 발명에 따른 제조 공정이 단순화되고, 제조 비용이 절감될 수 있다.
- [0138] 도 8b에 도시된 바와 같이, 게이트 절연층(821)은 게이트 금속층을 포함한 하부 기판(801) 전면(全面)에 화학 기상 증착 방식으로 증착될 수 있다.
- [0139] 게이트 절연층(821)은 전술된 게이트 절연층(121)의 제조에 사용되는 물질로 이루어질 수 있다.
- [0140] 이후, 도시되지 않았지만, 게이트 절연층(821) 상에 반도체 물질이 형성된다. 반도체 물질은 화학 기상 증착(chemical vapor deposition: CVD) 방식으로 증착될 수 있다. 반도체 물질은 전술된 반도체층(SM)의 제조에 사용되는 물질로 이루어질 수 있다.
- [0141] 도시되지 않았지만, 포토리소그래피(photolithography) 공정 및 식각 공정에 의해 전술된 반도체 물질이 패터닝된다.
- [0142] 반도체 물질은 식각 가스를 이용한 건식 식각(dry-etch) 방식으로 제거될 수 있다.
- [0143] 이어서, 하부 기판(801)의 전면(全面)에 데이터 배선 금속층이 증착된다. 데이터 배선 금속층은 스퍼터링

(sputtering)과 같은 물리 기상 증착(physical vapor deposition: PVD) 방식으로 증착될 수 있다.

- [0144] 이후, 도 5 및 도 8c에 도시된 바와 같이, 포토리소그래피(photolithography) 공정 및 식각 공정에 의해 전술된 데이터 라인(DL), 소스 전극(SE), 데이터 전극(DE)이 패터닝된다.
- [0145] 데이터 금속층은 식각액을 이용한 습식 식각(wet-etch) 방식으로 제거될 수 있다.
- [0146] 다음으로, 도 8d에 도시된 바와 같이, 하부 기관(801), 반도체층(SM), 데이터 라인(DL), 소스 전극(SE) 및 데이터 전극(DE) 상에 제 1 절연층(831)이 증착된다. 제 1 절연층(831)은 반도체층(SM), 데이터 라인(DL), 소스 전극(SE) 및 데이터 전극(DE)를 포함한 하부 기관(801)의 전면(全面)에 증착된다.
- [0147] 제 1 절연층(831)은 화학 기상 증착 방식으로 증착될 수 있다.
- [0148] 제 1 절연층(831)은 전술된 제 1 절연층(131)의 제조에 사용되는 물질로 이루어질 수 있다.
- [0149] 이어서, 제 1 절연층(831)을 포함한 하부 기관(801)의 전면(全面)에 감광성 유기 물질이 형성된다.
- [0150] 이후, 도 8e에 도시된 바와 같이, 포토리소그래피 공정에 의해 감광성 유기 물질이 패터닝됨으로써, 유기막(851)이 개구부(OP)를 제외한 영역에 형성된다.
- [0151] 다음으로, 도 8f에 도시된 바와 같이, 식각 공정에 의해 게이트 절연층(821)이 선택적으로 제거됨으로써, 공통 라인(CL)을 노출시키는 공통 라인 컨택홀(823)이 형성된다. 또한, 동시에 식각 공정에 의해 제 1 절연층(831)이 선택적으로 제거됨으로써, 개구부(OP)가 형성된다.
- [0152] 공통 라인(CL)과 드레인 전극(DE)은 서로 다른 층에 위치하여, 서로 접촉되지 않아 단락(short)이 발생하지 않는다. 이에 따라, 공통 라인(CL)과 드레인 전극(DE)을 평면상에서 중첩하여 액정 표시 장치의 개구율을 향상시킬 수 있다.
- [0153] 공통 라인 컨택홀(823)은 개구부(OP)의 가장자리를 따라 연장되어 형성될 수 있다. 예를 들어, 공통 라인 컨택홀(823)은 평면상에서 개구부(OP)의 가장자리의 일부를 따라 C자 형상으로 형성될 수 있다.
- [0154] 본 발명의 일 실시예에 따르면, 공통 라인 컨택홀(823)은 게이트 전극(GE) 및 게이트 라인(GL)과 이격되어 형성된다. 이에 따라, 게이트 전극(GE) 및 게이트 라인(GL)은 공통 라인(CL)과 절연되어, 단락(short)을 방지할 수 있다.
- [0155] 본 발명의 일 실시예에 따르면, 개구부(OP)는 공통 라인(CL) 및 드레인 전극(DE)이 적어도 일부 중첩되는 영역에 형성된다.
- [0156] 공통 라인 컨택홀(823) 및 후술될 드레인 컨택홀(843)은 개구부(OP) 내에 위치한다. 이에 따라, 컨택홀들(823,843)이 차지하는 평면상의 면적이 감소하여 액정 표시 장치의 개구율을 향상시킬 수 있다.
- [0157] 게이트 절연층(821) 및 제 1 절연층(831)은 식각 가스를 이용한 건식 식각(dry-etch) 방식으로 제거될 수 있다.
- [0158] 이어서, 도 8g에 도시된 바와 같이, 애싱(ashing) 공정이 진행된다. 이때, 애싱 공정은 노출된 유기막(851)의 하면이 제거될 때까지 수행된다. 즉, 노출된 유기막(851)의 하면이 제거되면 애싱 공정이 종료된다.
- [0159] 이후, 도 8h에 도시된 바와 같이, 유기막(851) 및 데이터 라인(DL), 소스 전극(SE) 및 드레인 전극(DE)을 포함하는 하부 기관(801)의 전면(全面)에 투명 금속층이 증착된다.
- [0160] 투명 금속층은 전술된 공통 전극(CE)의 제조에 사용되는 물질로 이루어질 수 있다.
- [0161] 공통 라인 컨택홀(823)의 측면에서 언더컷(undercut)이 발생하기 때문에 투명 도전성 물질은 공통 라인 컨택홀(823)과 중첩되는 영역에서 불연속적으로 형성된다. 예를 들어, 공통 라인 컨택홀(823) 상에 위치하는 투명 도전성 물질과 드레인 전극(DE) 상에 위치하는 투명 도전성 물질은 서로 불연속적인 형태를 가진다. 이에 따라, 공통 라인 컨택홀(823) 상에 위치하는 투명 도전성 물질과 드레인 전극(DE) 상에 위치하는 투명 도전성 물질은 절연될 수 있다.
- [0162] 다음으로, 도 8i에 도시된 바와 같이, 데이터 라인(DL), 소스 전극(SE), 드레인 전극(DE), 유기막(851) 및 공통 전극(CE)을 포함하는 하부 기관(801)의 전면(全面)에 제 2 절연층(841)이 증착된다.
- [0163] 제 2 절연층(841)은 화학 기상 증착 방식으로 증착될 수 있다.
- [0164] 제 2 절연층(841)은 전술된 제 1 절연층(131)의 제조에 사용되는 물질과 동일한 물질로 이루어질 수 있다.

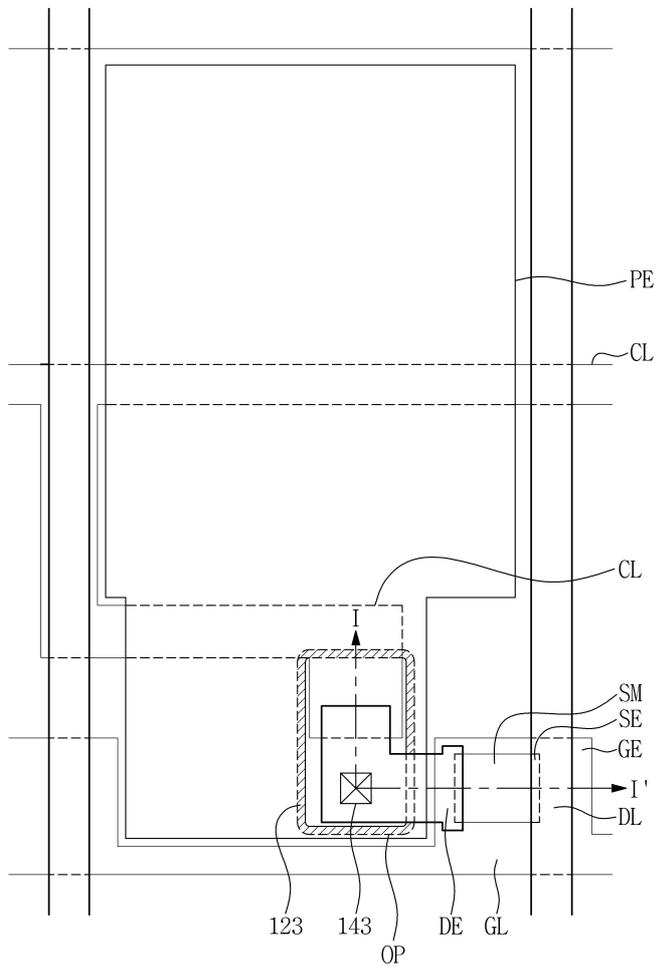
- [0165] 이후, 포토리쓰그래피 공정 및 식각 공정에 의해 제 2 절연층(841) 및 공통 전극(CE)이 동시에 선택적으로 제거됨으로써, 도시되지 않았지만, 드레인 전극(DE)을 노출시키는 드레인 컨택홀이 형성된다.
- [0166] 제 2 절연층(841)은 식각 가스를 이용한 건식 식각(dry-etch) 방식으로 제거될 수 있다. 공통 전극(CE)은 식각액을 이용한 습식 식각(wet-etch) 방식으로 제거될 수 있다.
- [0167] 공통 전극(CE)과 제 2 절연층(841)은 하나의 마스크를 사용하여 동시에 패터닝된다. 이에 따라, 공통 전극(CE)을 패터닝하기 위한 별도의 공정이 필요하지 않기 때문에, 본 발명에 따른 제조 공정이 단순화되고, 제조 비용이 절감될 수 있다.
- [0168] 이때, 공통 전극(CE)은 과도하게 식각(over etch)되어, 제 2 절연층(841)보다 작은 면적을 가질 수 있다. 이에 따라, 도시되지 않았지만, 공통 전극(CE)은 화소 전극(PE)과 접촉되지 않아 단락(short)이 일어나지 않는다.
- [0169] 다음으로, 유기막(851), 드레인 전극(DE) 및 제 2 절연층(841)을 포함하는 하부 기관(701)의 전면(全面)에 투명 금속층이 증착된다.
- [0170] 투명 금속층은 전술된 화소 전극(PE)의 제조에 사용되는 물질로 이루어질 수 있다.
- [0171] 다음으로, 도 8j에 도시된 바와 같이, 포토리쓰그래피 공정 및 식각 공정에 의해 투명 금속층이 패터닝됨으로써, 드레인 컨택홀(843)을 통해 드레인 전극(DE)에 연결되는 화소 전극(PE)이 화소 영역에 형성된다.
- [0172] 이상에서 설명한 본 발명은 상술한 실시예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

부호의 설명

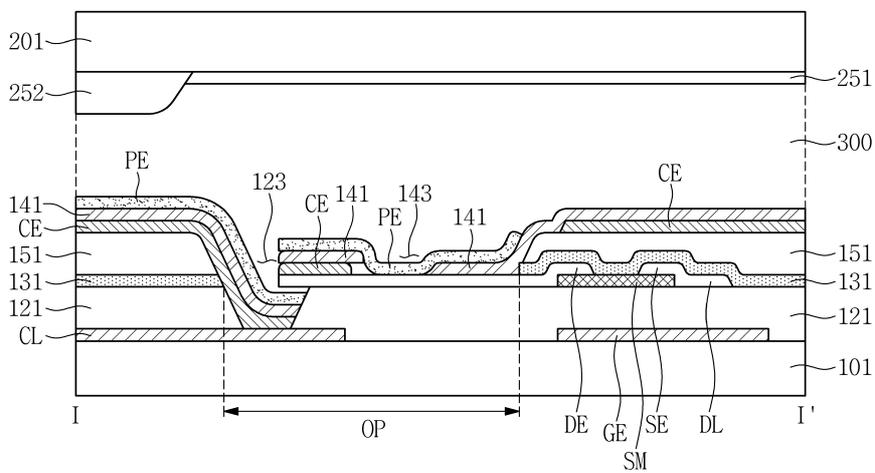
- [0173] 하부 기관: 101
- 상부 기관: 201
- 액정층: 300
- 게이트 절연층: 121
- 제 1 절연층: 131
- 제 2 절연층: 141
- 공통 라인 컨택홀: 123
- 개구부: OP
- 드레인 컨택홀: 143

도면

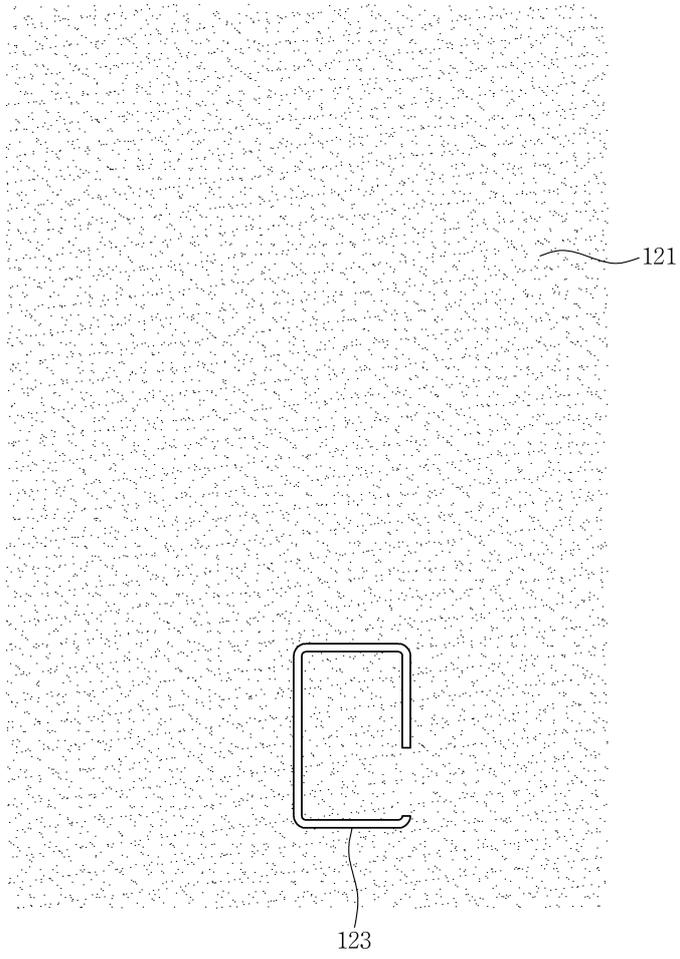
도면1



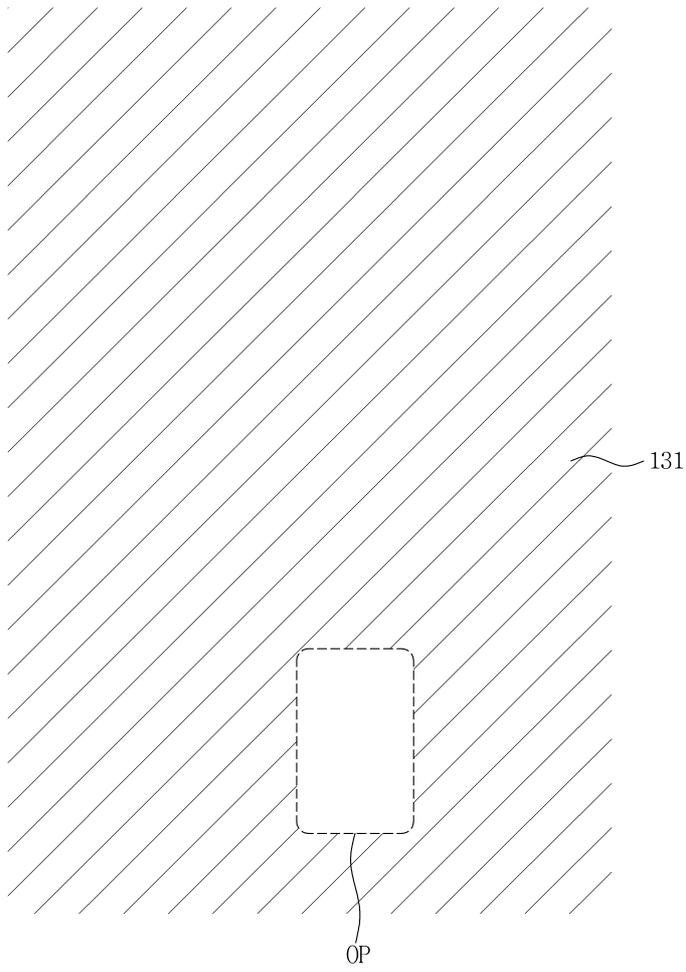
도면2



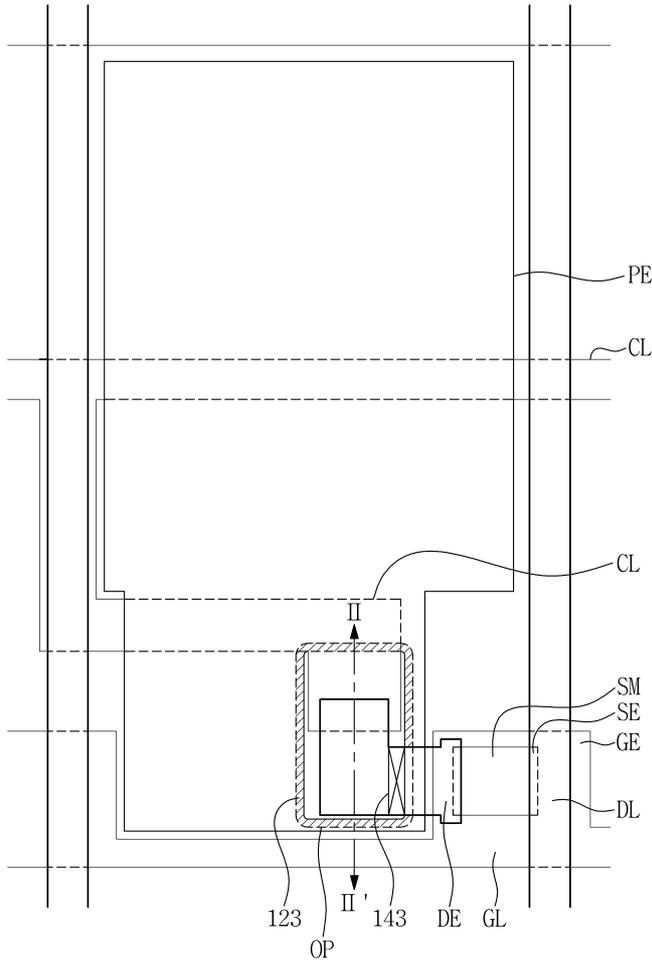
도면3



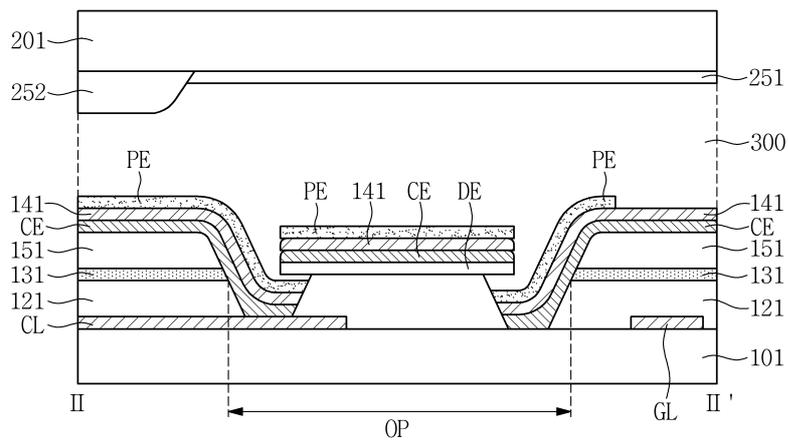
도면4



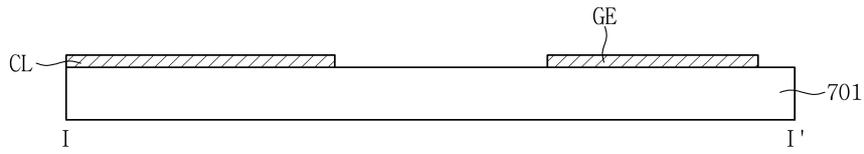
도면5



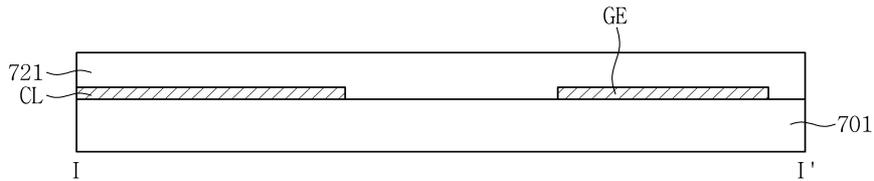
도면6



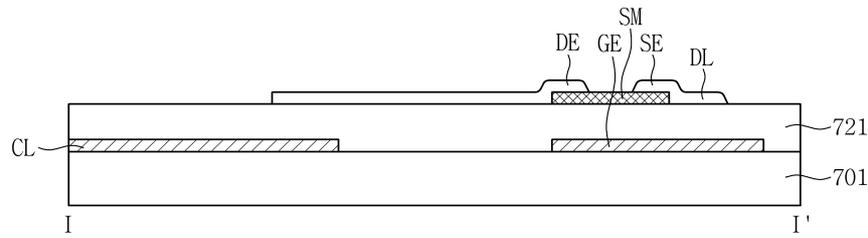
도면7a



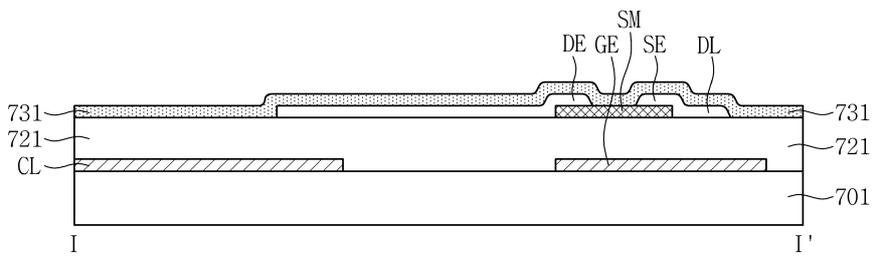
도면7b



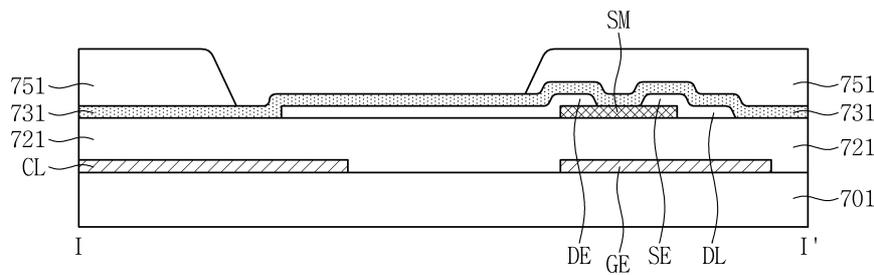
도면7c



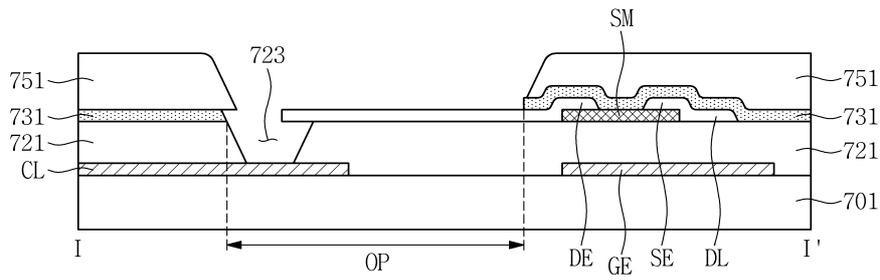
도면7d



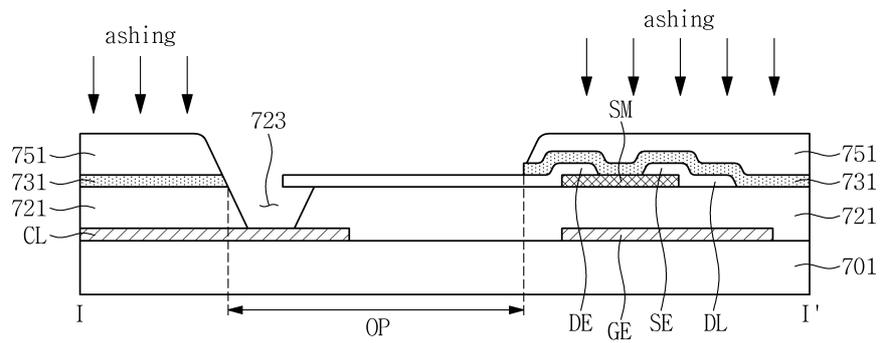
도면7e



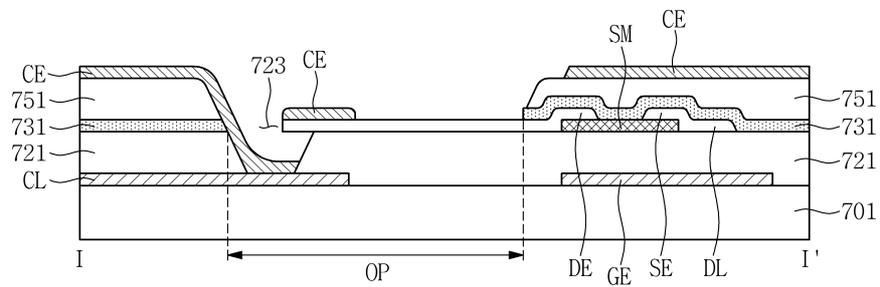
도면7f



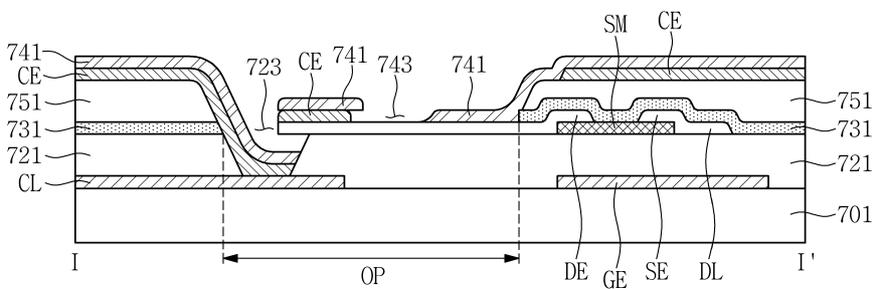
도면7g



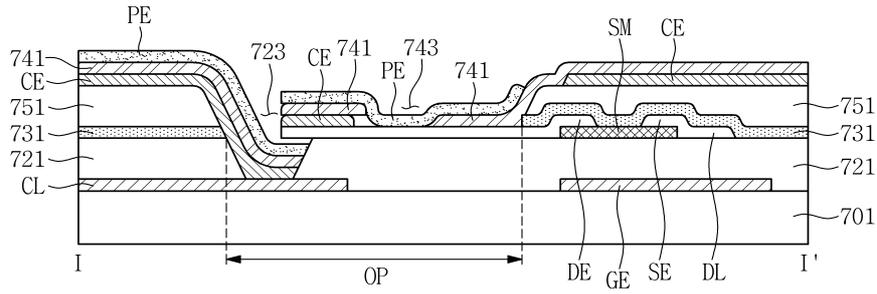
도면7h



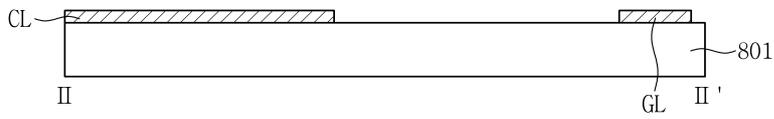
도면7i



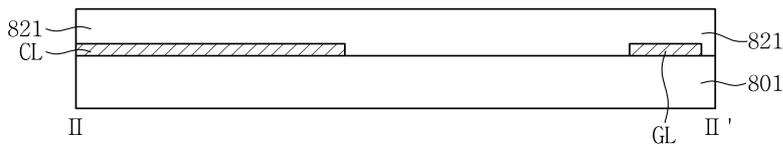
도면7j



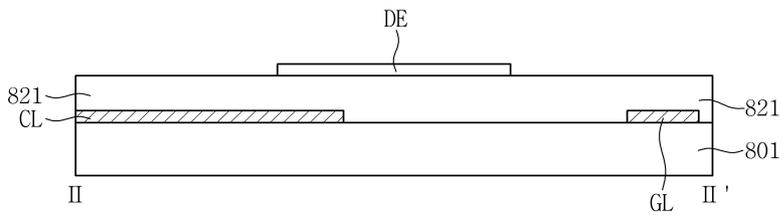
도면8a



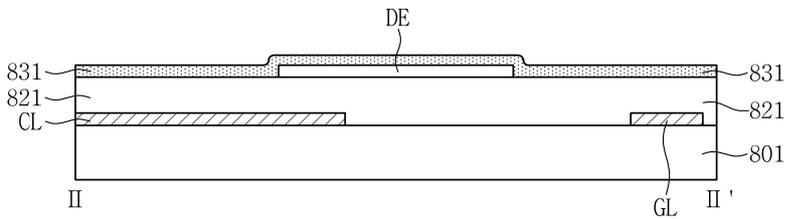
도면8b



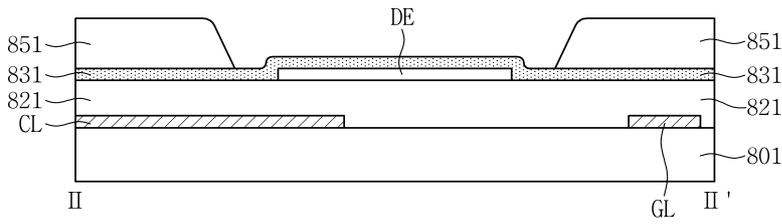
도면8c



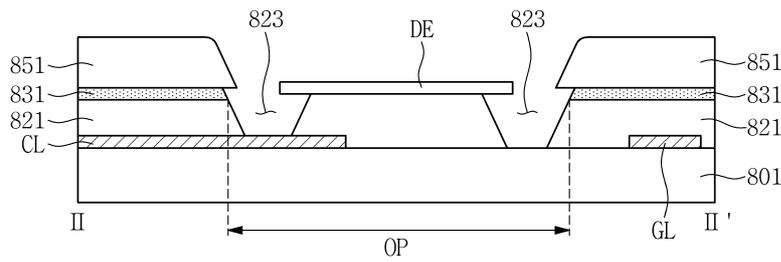
도면8d



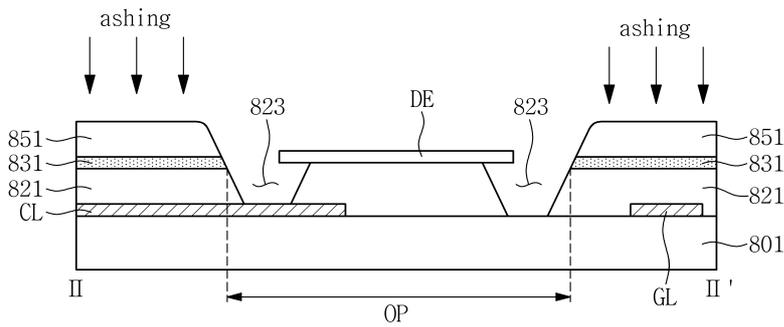
도면8e



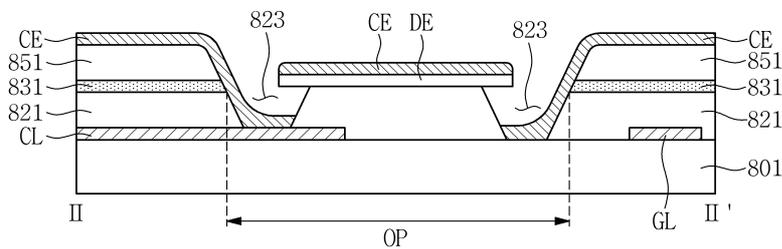
도면8f



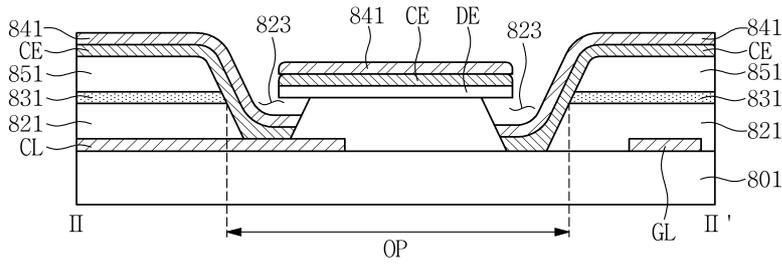
도면8g



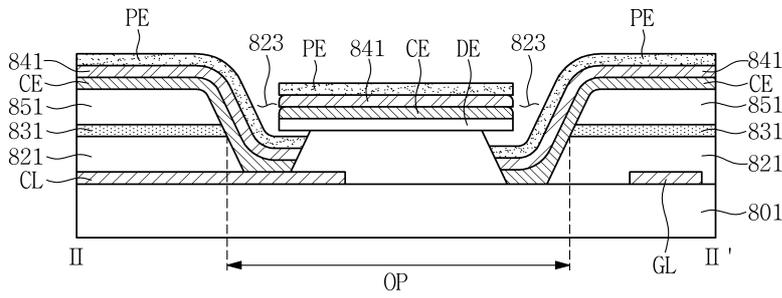
도면8h



도면8i



도면8j



专利名称(译)	标题：液晶显示装置及其制造方法		
公开(公告)号	KR1020170116628A	公开(公告)日	2017-10-20
申请号	KR1020160044246	申请日	2016-04-11
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KANG SHIN TACK 강신택		
发明人	강신택		
IPC分类号	G02F1/1362 G02F1/1368		
CPC分类号	G02F1/136286 G02F1/1368 G02F1/1362 G02F2001/13625		
代理人(译)	Yunyeogwang Jowooje 李宰 - 亨 锡盐		
外部链接	Espacenet		

摘要(译)

液晶显示装置技术领域本发明涉及一种能够提高液晶显示装置的开口率并简化制造工艺从而降低制造成本的液晶显示装置，并且包括由显示区域和非显示区域组成的下基板和上基板。一种液晶显示装置，包括：位于下基板和上基板之间的液晶层；位于下基板的非显示区域中并限定开口的第一绝缘层；位于开口中的公共线；栅极绝缘层，具有公共线接触孔；公共电极，位于栅极绝缘层上，并通过公共线接触孔与公共线电连接；它包括。

