



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0064209  
(43) 공개일자 2017년06월09일

(51) 국제특허분류(Int. Cl.)  
G09G 3/36 (2006.01)

(52) CPC특허분류  
G09G 3/3614 (2013.01)  
G09G 2310/08 (2013.01)

(21) 출원번호 10-2015-0169677

(22) 출원일자 2015년12월01일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

함종식

경기도 광명시 성체로 37, 408동 1201호(소하동, 광명역세권휴먼시아)

석현희

경기도 파주시 한빛로 67, 207동 2502호(야당동, 한빛마을2단지휴먼빌레이크팰리스)

(74) 대리인

박영복

전체 청구항 수 : 총 4 항

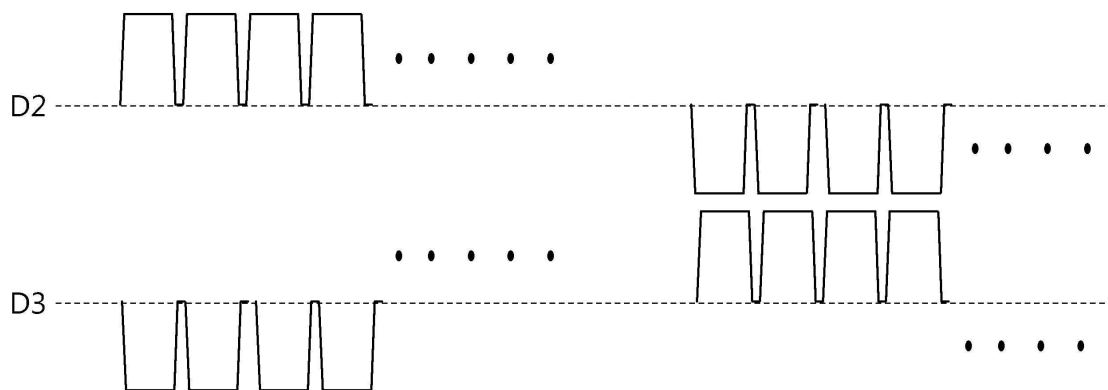
(54) 발명의 명칭 액정표시장치

**(57) 요약**

본 발명은 데이터 구동부의 발열을 저감할 수 있는 액정표시장치에 관한 것으로, 본 발명에 따른 액정표시장치는 서로 교차 배열되는 다수의 게이트 라인들 및 다수의 데이터 라인들과 각 게이트 라인과 상기 각 데이터 라인의 교차에 의해 매트릭스 형태로 구비되는 다수의 서브픽셀들을 포함하는 표시패널과, n개(n은 자연수)의 게이트 라

(뒷면에 계속)

**대표도** - 도6b



인들은 하나의 블록을 구성하고 홀수번째 블록에 속하는 게이트 라인들에 게이트 신호를 순차적으로 모두 공급한 후, 짝수번째 블록에 속하는 게이트 라인들에 게이트 신호를 순차적으로 모두 공급하는 게이트 구동부와, 영상데이터를 제1 극성의 데이터 전압 또는 상기 제1 극성과 반대되는 제2 극성의 데이터 전압으로 변환하여 상기 각 데이터 라인에 공급하고, 서로 인접한 데이터 라인들에는 서로 다른 극성의 데이터 전압을 공급하는 데이터 구동부 및, 상기 홀수번째 블록에 속하는 게이트 라인들에 연결된 서브픽셀들에 대응되는 영상데이터를 상기 데이터 구동부에 모두 공급한 후, 상기 짝수번째 블록에 속하는 게이트 라인들에 연결된 서브픽셀들에 대응되는 영상데이터를 상기 데이터 구동부에 모두 공급하는 타이밍 컨트롤러를 포함하고, 상기 데이터 구동부는 상기 홀수번째 블록에 속하는 게이트 라인들에 연결된 서브픽셀들에 데이터 전압을 모두 공급한 후, 상기 홀수번째 블록에 속하는 게이트 라인들에 연결된 서브픽셀들에 공급된 데이터 전압 극성과 반대되는 극성을 갖는 데이터 전압을 상기 짝수번째 블록에 속하는 게이트 라인들에 연결된 서브픽셀들에 공급한다.

(52) CPC특허분류

G09G 2330/045 (2013.01)

## 명세서

### 청구범위

#### 청구항 1

서로 교차 배열되는 다수의 게이트 라인들 및 다수의 데이터 라인들과, 상기 각 게이트 라인과 상기 각 데이터 라인의 교차에 의해 매트릭스 형태로 구비되는 다수의 서브픽셀들을 포함하는 표시패널;

$n$ 개( $n$ 은 자연수)의 게이트 라인들은 하나의 블록을 구성하고, 홀수번째 블록에 속하는 게이트 라인들에 게이트 신호를 순차적으로 모두 공급한 후, 짝수번째 블록에 속하는 게이트 라인들에 게이트 신호를 순차적으로 모두 공급하는 게이트 구동부;

영상데이터를 제1 극성의 데이터 전압 또는 상기 제1 극성과 반대되는 제2 극성의 데이터 전압으로 변환하여 상기 각 데이터 라인에 공급하고, 서로 인접한 데이터 라인들에는 서로 다른 극성의 데이터 전압을 공급하는 데이터 구동부; 및,

상기 홀수번째 블록에 속하는 게이트 라인들에 연결된 서브픽셀들에 대응되는 영상데이터를 상기 데이터 구동부에 모두 공급한 후, 상기 짝수번째 블록에 속하는 게이트 라인들에 연결된 서브픽셀들에 대응되는 영상데이터를 상기 데이터 구동부에 모두 공급하는 타이밍 컨트롤러를 포함하고,

상기 데이터 구동부는 상기 홀수번째 블록에 속하는 게이트 라인들에 연결된 서브픽셀들에 데이터 전압을 모두 공급한 후, 상기 홀수번째 블록에 속하는 게이트 라인들에 연결된 서브픽셀들에 공급된 데이터 전압 극성과 반대되는 극성을 갖는 데이터 전압을 상기 짝수번째 블록에 속하는 게이트 라인들에 연결된 서브픽셀들에 공급하는 액정표시장치.

#### 청구항 2

제 1 항에 있어서,

상기 게이트 라인들 중 홀수번째 게이트 라인들에 연결된 서브픽셀들은 제1 방향으로 인접한 데이터 라인에 연결되고, 상기 게이트 라인들 중 짝수번째 게이트 라인들에 연결된 서브픽셀들은 상기 제1 방향과 반대되는 제2 방향으로 인접한 데이터 라인에 연결되는 액정표시장치.

#### 청구항 3

제 1 항에 있어서,

상기 타이밍 컨트롤러는

외부로부터의 영상데이터를 저장하는 데이터 저장부;

상기 저장된 영상데이터에서 홀수번째 블록의 게이트 라인들에 연결된 서브픽셀들에 대응되는 영상데이터와 짝수번째 블록의 게이트 라인들에 연결된 서브픽셀들에 대응되는 영상데이터를 분리하는 데이터 분리부; 및,

상기 홀수번째 블록의 게이트 라인에 연결된 서브픽셀들에 대응되는 영상데이터를 상기 데이터구동부로 출력한 후, 상기 짝수번째 블록의 게이트 라인들에 연결된 서브픽셀들에 대응되는 영상데이터를 상기 데이터구동부로 출력하는 데이터 출력부를 포함하는 액정표시장치.

#### 청구항 4

제 1 항에 있어서,

상기 게이트 라인은  $j$ 개( $j$ 는 자연수 중 2의 배수)이고,

상기 게이트 구동부는,

상기 각 게이트 라인에 연결된  $j$ 개의 스테이지를 포함하는 쉬프트 레지스터를 구비하고,

상기 1 내지  $j/2$ 번째 스테이지는 홀수번째 블록에 속하는 게이트 라인들에 순차적으로 연결되고,

상기  $j/2+1$  내지  $j$ 번째 스테이지는 짝수번째 블록에 속하는 게이트 라인들에 순차적으로 연결되는 액정표시장치.

### 발명의 설명

#### 기술 분야

[0001] 본 발명은 액정표시장치에 관한 것으로서 반전 구동 시 데이터 구동부의 발열을 감소할 수 있는 액정표시장치에 관한 것이다.

#### 배경 기술

[0002] 다양한 정보를 화면으로 구현해 주는 영상 표시 장치는 정보 통신 시대의 핵심 기술로 더 얇고 더 가볍고 휴대가 가능하면서도 고성능의 방향으로 발전하고 있다. 이에 음극선관(CRT)의 단점인 무게와 부피를 줄일 수 있는 평판 표시 장치가 각광받고 있다.

[0003] 특히, 평판 표시 장치 중 액정표시장치는 다양한 분야에 널리 사용되고 있다.

[0004] 이러한 액정표시장치는 인가되는 전압에 따라 광투과율을 변화시키는 액정을 구비하고 있다.

[0005] 한편, 액정에 동일한 극성으로 동일한 크기의 직류 전압을 계속 인가하면, 상기 액정이 극성을 따라 액정표시패널의 한쪽에 몰려서 작동을 하지 않게 되는 액정의 열화현상이 발생한다.

[0006] 따라서 액정의 열화를 방지하기 위해, 액정표시장치는 프레임 반전, 도트반전과 같은 다양한 반전 구동으로 구동된다.

[0007] 영상데이터의 프레임 주파수는 60Hz 또는 120Hz일 수 있는데, 특히 60Hz인 프레임 주파수를 갖는 영상데이터를 프레임 반전으로 구동하는 경우 화질에 잔상이 발생할 수 있다. 반전 구동을 하는 경우에도 데이터 전압이 인가되는 시간이 길어지면, 공통전압(Vcom)이 데이터 전압에 따라 어느 한쪽 극성으로 쉬프트되기 때문이다.

[0008] 한편,  $n$  도트 반전( $n$ 은 자연수)으로 구동하는 경우,  $n$ 번째 수평표시라인마다 스위칭 동작으로 데이터 라인에 인가되는 데이터 전압의 극성을 바꿔주어야 한다.

[0009] 위와 같이 도트반전을 위해  $n$ 번째 수평표시라인마다 전압의 극성을 바꾸는 스위칭이 필요한데, 반전구동을 하지 않을 때보다 데이터 전압의 변화 폭이 2배가 된다.  $n$ 의 숫자가 작을수록 데이터 전압의 변화 폭이 큰 극성을 바꾸는 스위칭 횟수가 늘어나며, 이에 따라 데이터 구동부의 발열도 심해지는 문제가 존재한다.

### 발명의 내용

#### 해결하려는 과제

[0010] 본 발명은 상기 문제점을 해결하기 위한 것으로서, 본 발명은 데이터 구동부의 발열을 저감하는 액정표시장치를 제공하는 것이다.

#### 과제의 해결 수단

[0011] 상기 목적을 달성하기 위하여, 본 발명에 따른 액정표시장치는 서로 교차 배열되는 다수의 게이트 라인들 및 다수의 데이터 라인들과 각 게이트 라인과 상기 각 데이터 라인의 교차에 의해 매트릭스 형태로 구비되는 다수의 서브픽셀들을 포함하는 표시패널과,  $n$ 개( $n$ 은 자연수)의 게이트 라인들은 하나의 블록을 구성하고 홀수번째 블록에 속하는 게이트 라인들에 게이트 신호를 순차적으로 모두 공급한 후, 짝수번째 블록에 속하는 게이트 라인들에 게이트 신호를 순차적으로 모두 공급하는 게이트 구동부와, 영상데이터를 제1 극성의 데이터 전압 또는 상기 제1 극성과 반대되는 제2 극성의 데이터 전압으로 변환하여 상기 각 데이터 라인에 공급하고, 서로 인접한 데이터 라인들에는 서로 다른 극성의 데이터 전압을 공급하는 데이터 구동부 및, 상기 홀수번째 블록에 속하는 게이트 라인들에 연결된 서브픽셀들에 대응되는 영상데이터를 상기 데이터 구동부에 모두 공급한 후, 상기 짝수번째 블록에 속하는 게이트 라인들에 연결된 서브픽셀들에 대응되는 영상데이터를 상기 데이터 구동부에 모두 공급하는 타이밍 컨트롤러를 포함하고, 상기 데이터 구동부는 상기 홀수번째 블록에 속하는 게이트 라인들에 연결된 서브픽셀들에 데이터 전압을 모두 공급한 후, 상기 홀수번째 블록에 속하는 게이트 라인들에 연결된 서브픽셀들에 공급된 데이터 전압 극성과 반대되는 극성을 갖는 데이터 전압을 상기 짝수번째 블록에 속하는 게이트 라인

들에 연결된 서브픽셀들에 공급한다.

**발명의 효과**

[0012] 본 발명에 따른 실시예에 따른 액정표시장치는 n도트 반전 구동을 위해, 데이터 전압의 극성을 바꾸기 위한 스위칭이 한 프레임당 한번만 요구되므로, 스위칭에 의해 변환되는 데이터 전압의 파형 폭을 감소시켜 데이터 구동부의 발열을 저감할 수 있다.

**도면의 간단한 설명**

[0013] 도 1은 본 발명의 실시예에 따른 액정표시장치의 구성도이다.  
 도 2는 도 1에 도시된 구성 중 액정표시패널의 화소구조도이다.  
 도 3은 도 1에서 타이밍 컨트롤러의 구성도이다.  
 도 4는 n이 2일 때 게이트 구동부에서 공급되는 게이트 신호의 파형도이다.  
 도 5는 도 4에 도시된 게이트 신호를 공급하는 게이트 구동부에 내장된 다수의 스테이지(stage)와 게이트 라인들간의 연결관계를 나타내는 구성도이다.  
 도 6a는 종래의 2 도트 반전 구동시 데이터 구동부의 스위칭 동작에 따른 데이터 전압을 나타내는 파형이고, 도 6b는 본 발명의 실시예에 따른 n이 2인 경우 데이터 구동부의 스위칭 동작에 따른 데이터 전압을 나타내는 파형이다.  
 도 7a는 홀수번째 블록에 데이터 전압이 인가된 후의 서브픽셀에 충전된 데이터 전압의 극성변화를 나타내는 구성도이고, 도 7b는 홀수번째 블록에 데이터 전압이 인가된 후의 서브픽셀에 충전된 데이터 전압을 제외하고 짝수번째 블록에 데이터 전압이 인가된 후의 서브픽셀에 충전된 데이터 전압의 극성변화만을 나타내는 구성도이고, 도 7c는 도 7a 및 도 7b를 결합하여 서브픽셀에 충전된 데이터 전압의 극성변화를 나타내는 구성도이다.

**발명을 실시하기 위한 구체적인 내용**

[0014] 이하, 첨부된 도면을 참조하여 본 발명에 따른 실시 예를 상세하게 설명한다.

[0015] 도 1은 본 발명의 실시예에 따른 액정표시장치의 구성도이고, 도 2는 도 1에 도시된 구성 중 액정표시패널의 화소구조도이다.

[0016] 도 1 내지 도 2에 도시된 바와 같이 본 발명의 실시예에 따른 액정표시장치는 액정표시패널(110), 타이밍 컨트롤러(120), 데이터 구동부(130), 게이트 구동부(140)를 포함한다.

[0017] 액정표시패널(110)은 서로 교차 배열되는 다수의 게이트 라인들(G1, G2, G3, Gi) 및 다수의 데이터 라인들(D1, D2, D3, Dj)과, 상기 각 게이트 라인과 상기 각 데이터 라인의 교차에 의해 매트릭스 형태로 구비되는 다수의 서브픽셀들(111)을 포함한다.

[0018] 액정표시패널(110)은 박막트랜지스터 및 화소전극이 형성되는 하부기판과, R, G, B 컬러필터와 블랙매트릭스와 공통전극을 구비하는 상부기판과, 상기 하부기판과 상부기판이 액정층을 사이에 두고 합착되어 구성된다.

[0019] 이러한 액정표시패널(110)은 화상을 표시하기 위한 다수의 서브픽셀들을 포함한다. 서브픽셀들은 R, G, B 서브픽셀로 구성될 수 있다.

[0020] 액정표시패널(110)의 화소구조는 도 2에 도시된 바와 같이 구성될 수 있으나, 이에 한정되는 것은 아니다.

[0021] 홀수번째 게이트 라인들(G1, G3, G5)에 연결된 서브픽셀들은 제1 방향으로 인접한 데이터 라인에 연결되고, 짝수번째 게이트 라인(G2, G4, G6)에 연결된 서브픽셀들은 상기 제1 방향과 반대되는 제2 방향으로 인접한 데이터 라인(DL)에 연결되어 있다.

[0022] 상기 제1 방향은 왼쪽 또는 오른쪽 중 어느 하나이며, 제2 방향은 제1 방향과 반대되는 방향이다.

[0023] 타이밍 컨트롤러(120)는 수평동기신호(Hsync), 수직동기신호(Vsync) 및 클럭신호(CLK)를 이용하여 데이터 제어신호(DCS)와 게이트 제어신호(GCS)를 생성한다.

- [0024] 타이밍 컨트롤러(120)는 도트클럭, 소스슈프트클럭, 소스인에이블신호, 극성반전신호를 포함하는 게이트 제어신호(GCS)를 게이트 구동부(140)에 공급한다. 그리고 외부에서 입력되는 영상데이터(DATA)를 액정표시패널(110)의 구성에 맞게 정렬하여 데이터 구동부(130)에 공급한다.
- [0025] 데이터 구동부(130)는 타이밍 컨트롤러(120)로부터 입력받은 영상데이터를 제1 극성의 데이터 전압 또는 제1 극성과 반대되는 제2 극성의 데이터 전압으로 변환하여 상기 각 데이터 라인에 공급한다.
- [0026] 서로 인접한 데이터 라인들에는 서로 다른 극성의 데이터 전압을 공급한다. 즉, 홀수번째 데이터 라인(D1, D3, D5)들에 공급되는 데이터 전압의 극성은 짝수번째 데이터 라인(D2, D4, D6)들에 공급되는 데이터 전압의 극성과 다르다.
- [0027] 게이트 구동부(140)는 상기 타이밍 컨트롤러(120)로부터 입력받은 상기 게이트 스타트 펄스에 응답하여 스캔펄스를 발생하는 슈프트 레지스터와, 상기 스캔펄스의 전압을 픽셀들의 구동에 적합한 전압레벨로 슈프트시키기 위한 레벨슈프터를 포함한다. 타이밍 컨트롤러(120)로부터 입력받은 상기 게이트 제어 신호(GCS)에 따라 게이트 라인(GL)에 게이트 신호를 공급한다.
- [0028] 이하, n이 2일 때 반전 구동하는 예를 설명한다. 본 발명의 실시예에 다른 표시장치에서 n이 2인 경우 종래 2도트 반전 구동일 때의 결과와 같다. n이 2일 때를 예로 들어 설명하지만, 이에 한정되는 것은 아니다.
- [0029] 종래 2도트 반전 구동 방식은 데이터 라인마다 서로 다른 극성의 데이터 전압이 인가되고, 1,2번째 게이트 라인으로부터 게이트 신호에 의해 1,2번째 게이트 라인에 연결된 서브픽셀에 데이터 전압이 충전되면, 3, 4번째 게이트 라인에 연결된 서브픽셀에 데이터 전압이 충전될 때에는 데이터 전압의 극성이 바뀌어서 충전되는 반전 구동 방식이다.
- [0030] 종래 2도트 반전 구동시 짝수번째 게이트 라인에 게이트 신호가 공급될 때마다 데이터 전압의 극성이 바뀐다. 이때 2개씩의 게이트 라인들을 하나의 블록으로 묶으면, 하나의 데이터 라인(DL2)에서 홀수번째 블록들은 제1 극성을 띠고, 짝수번째 블록들은 제2극성을 띠게 된다. 한편, 상술한 바와 같이, 상기 데이터 라인(DL2)과 인접하는 데이터 라인(DL1, DL3)에서 홀수번째 블록들은 제2 극성을 띠고, 짝수번째 블록들은 제1 극성을 띤다.
- [0031] 종래대로라면, 1번째 홀수블록(B1), 1번째 짝수블록(B2), 2번째 홀수블록(B3), 2번째 짝수블록(B4)를 순차로 구동하므로, 데이터 구동부는 2번째 데이터 라인(DL2)에 공급하는 데이터 전압의 극성을 제1 극성, 제2 극성, 제1 극성, 제2 극성으로 변환해야 한다.
- [0032] 본 발명의 실시예에 따른 표시장치에서는 하나의 데이터 라인에서 볼 때에 서로 같은 극성을 갖는 홀수번째 블록들(B1, B3, B5)을 먼저 전부 구동하고, 그 후에 서로 같은 극성을 갖는 짝수번째 블록(B2, B4, B6)들을 전부 구동한다.
- [0033] 이에 따라, 데이터 구동부(130)는 홀수번째 블록들에 속하는 게이트 라인들에 연결된 서브픽셀들에 데이터 전압을 모두 공급한 후, 짝수번째 블록들에 데이터 전압을 공급하기 시작할 때에 데이터 전압의 극성을 한번만 변환한다.
- [0034] 실제로 한 프레임당 한번만 데이터 전압의 극성을 바꾸므로 하프 프레임 반전 구동이 되지만, 종래 2도트 반전 구동 시와 같은 결과를 갖는다. 이러한 동작을 하기 위한 상세 구성을 살펴본다.
- [0035] 우선 상술한 바와 같이, n개(n은 자연수)의 게이트 라인들은 하나의 블록으로 정의한다. 하나의 블록을 구성하는 게이트 라인의 숫자인 n에 따라서 종래 n도트 반전 구동하는 것과 동일하다.
- [0036] 즉, n이 1일 때에는 종래 1도트 반전 구동 시와 결과가 동일하고, n이 2일 때에는 종래 2도트 반전 구동 시와 결과가 동일하고, n이 4일 때 종래 4도트 반전 구동 시와 결과가 동일하다. 즉, 하나의 블록에 포함되는 게이트 라인의 갯수에 따라 종래 데이터 구동부가 n도트 반전 구동을 하는 경우와 표시패널에 나타나는 결과와 동일하게 된다.
- [0037] 도 3은 도 1에서 타이밍 컨트롤러의 구성도이다.
- [0038] 도 3을 참조하면, 타이밍 컨트롤러(120)는 데이터 저장부(121), 데이터 분리부(122), 데이터 출력부(123)을 포함한다.
- [0039] 데이터 저장부(121)는 외부로부터 입력되는 영상데이터(DATA)를 한프레임씩 저장한다.
- [0040] 데이터 분리부(122)는 데이터 저장부(121)에 저장된 영상데이터(DATA)에서 홀수번째 블록의 게이트 라인들(GL1,

GL3, GL5)에 연결된 서브픽셀들에 대응되는 영상데이터(DATA1)와 짝수번째 블록의 게이트 라인들에 연결된 서브픽셀들에 대응되는 데이터(DATA2)를 분리한다.

- [0041] 데이터 출력부(123)은 데이터 분리부(122)로부터 분리된 영상데이터들(DATA1, DATA2) 중 홀수번째 블록(B1, B3, B5)의 게이트 라인에 연결된 서브픽셀들에 대응되는 영상데이터(DATA1)를 상기 데이터구동부로 출력한 후, 상기 짝수번째 블록의 게이트 라인들에 연결된 서브픽셀들에 대응되는 영상데이터(DATA2)를 상기 데이터구동부(140)로 출력한다.
- [0042] 즉, 타이밍 컨트롤러(120)는 상기 홀수번째 블록(B1, B3, B5)의 게이트 라인들에 연결된 서브픽셀들에 대응되는 영상데이터(DATA1)를 상기 데이터 구동부(130)에 모두 공급한 후, 상기 짝수번째 블록(B2, B4, B6,)의 게이트 라인들에 연결된 서브픽셀들에 대응되는 영상데이터(DATA2)를 상기 데이터 구동부(130)에 모두 공급하도록 영상데이터를 맵핑(mapping)한다.
- [0043] 예를 들어, 액정표시장치에 게이트 라인(GL)이 총 12개일때, 이와 동일하게 수평표시라인이 12개일때, 2도트 반전 구동을 예로 들어 설명하면 다음과 같다.
- [0044] 1 및 2번째 게이트 라인, 5 및 6번째 게이트 라인, 9 및 10번째 게이트 라인에 연결된 서브픽셀들에 해당하는 데이터를 공급한 후, 3 및 4번째 게이트 라인, 7 및 8번째 게이트 라인, 11 및 12번째 게이트 라인에 해당하는 데이터를 공급한다.
- [0045] 후술하는 게이트 구동부(140)는 이에 대응되도록 홀수번째 블록(B1, B3, B5)에 게이트 신호를 먼저 공급한 후 짝수번째 블록(B2, B4, B6)에 게이트 신호를 공급하므로, 액정표시패널에서 표시되는 화상은 원본 그대로가 된다.
- [0046] 한편 n이 2일 때에 한정되는 것은 아니고, n은 자연수이므로 n이 1, 4, 8일 때에도 적용된다.
- [0047] 도 4는 n이 2일 때 게이트 구동부에서 공급되는 게이트 신호의 파형도이고, 도 5는 도 4에 도시된 게이트 신호를 공급하는 게이트 구동부에 내장된 다수의 스테이지(stage)와 게이트 라인들간의 연결관계이다.
- [0048] 도 4 및 도 5를 참조하여, 게이트 구동부(140)를 상세히 알아본다.
- [0049] 우선, 쉽게 설명하기 위해 게이트 라인(GL)은 12개가 전부이고, n은 2라고 가정한다.
- [0050] n이 2이므로 2개의 게이트 라인(GL)은 하나의 블록을 구성한다. 즉, G1과 G2가 첫번째 홀수블록(B1), G3와 G4가 첫번째 짝수블록(B2), G5와 G6가 두번째 홀수블록(B3), G7과 G8이 두번째 짝수블록(B4), G9와 G10이 세번째 홀수블록(B5), G11과 G12가 세번째 짝수블록(B6)이 된다.
- [0051] 도 4에 도시된 바와 같이, 홀수번째 블록인 B1, B3, B5 블록에 게이트 신호가 순차적으로 인가된 후, 짝수번째 블록인 B2, B4, B6 블록에 게이트 신호가 순차적으로 인가된다.
- [0052] 한편, n이 1인 경우, 즉 1도트 반전구동으로 구동되는 경우, 하나의 블록은 1개의 게이트 라인으로 구성된다는 차이가 있을 뿐, 이 때에도 상술한 바와 같이 홀수번째 블록(B1, B3, B5)에 순차적으로 게이트 신호가 인가하고, 짝수번째 블록(B2, B4, B6)에 게이트 신호를 인가한다.
- [0053] 도 5를 참조하여 홀수번째 블록(B1, B3, B5)에 먼저 게이트 신호를 인가하고, 짝수번째 블록(B2, B4, B6)에 게이트 신호를 인가하기 위해 게이트 구동부(140)에 내장된 각각의 스테이지들(ST1, ST2, ST3)의 연결구조는 다음과 같다. 여기서 게이트 라인이 12개이므로 j는 12라고 가정한다. 한편, j는 짝수일 때를 가정하고 수식을 세운 것이다.
- [0054] 게이트 구동부(140)은 다수의 스테이지(ST)가 구비된 쉬프트레지스터를 포함하는데, 상기 각 스테이지(ST)는 순차적으로 게이트 신호를 발생한다. 이때 스테이지들이 게이트 라인들(GL)에 차례대로 연결되는 것이 아니라, 홀수번째 블록(B1, B3, B5)에 포함되는 게이트 라인들(GL1, 3, 5)에 순차적으로 연결된 후 짝수번째 블록(B2, B4, B6)에 포함되는 게이트 라인들(GL)이 연결된다.
- [0055] 따라서, 게이트 구동부(140)는 홀수번째 블록(B1, B3, B5,)에 속하는 게이트 라인들에 게이트 신호를 순차적으로 모두 공급한 후, 짝수번째 블록(B2, B4, B6)에 속하는 게이트 라인들에 게이트 신호를 순차적으로 모두 공급하므로 도 4에 도시된 파형을 공급할 수 있다.
- [0056] 상기 데이터 구동부(130)은 홀수번째 블록(B1, B3, B5)에 속하는 게이트 라인들에 연결된 서브픽셀들에 데이터 전압을 모두 공급한 후, 상기 짝수번째 블록(B2, B4, B6)에 속하는 게이트 라인들에 연결된 서브픽셀들에 공급

된 데이터 전압 극성과 반대되는 극성을 갖는 데이터 전압을 상기 짝수번째 블록에 속하는 게이트 라인들에 연결된 서브픽셀들에 공급한다.

- [0057] 즉, 데이터 구동부(130)는 홀수번째 블록에 속하는 게이트 라인에 연결된 서브픽셀들에 데이터 전압을 공급한 후에, 데이터 전압의 극성을 변경하여 짝수번째 블록에 속하는 게이트 라인에 연결된 서브픽셀들에 공급한다.
- [0058] 만약  $n$ 이 1일 때에는 게이트 라인 1개가 1개의 블록을 형성하므로, 타이밍 컨트롤러(120)는 홀수번째 블록들에 속하는 게이트 라인들에 연결된 서브픽셀에 대응되는 영상데이터(DATA1)을 먼저 공급하고, 이후 짝수번째 블록들에 속하는 짝수번째 게이트 라인들에 연결된 서브픽셀에 대응되는 영상데이터(DATA2)를 공급한다.
- [0059]  $n$ 이 1인 경우, 게이트 구동부(140)에서 홀수번째 블록들에 속하는 게이트 라인들에 먼저 게이트 신호를 공급하고, 이후 짝수번째 블록들에 속하는 게이트 라인들에 게이트 신호를 공급한다.
- [0060] 또한,  $n$ 이 1인 경우, 데이터 구동부(130)에서 데이터 전압의 극성을 홀수번째 블록에 연결된 서브픽셀에 데이터 전압을 공급한 후, 짝수번째 블록에 연결된 서브픽셀들에 데이터 전압을 공급할 때에 각 데이터 라인에 공급하는 데이터 전압의 극성을 바꾼다.
- [0061] 그 결과 종래 데이터 구동부에서 1도트 반전 구동하는 때와 표시패널 상에서 나타나는 결과와 동일하다.
- [0062] 도 6a 는 종래의 2 도트 반전 구동시 데이터 구동부에서 스위칭 동작에 따른 데이터 전압을 나타내는 파형이고, 도 6b 는 본 발명의 실시예에 따른  $n$ 이 2인 경우 데이터 구동부에서 스위칭 동작에 따른 데이터 전압을 나타내는 파형이다.
- [0063] 종래의 데이터 구동부의 동작을 나타내는 도 6a를 참조하면, 종래의 2 도트 반전 구동에 있어서, 데이터 구동부는 2개의 게이트 라인마다 데이터 전압의 극성을 바꿔주어야 했다.
- [0064] 하지만, 종래의 2 도트 반전 구동과 동일한 결과를 나타내는  $n$ 이 2일 때 본 발명의 실시예에 따른 액정표시장치의 데이터 구동부에서 스위칭 동작에 따른 데이터 전압의 파형을 나타내는 도 6b를 참조하면, 한 프레임에서 한 번만 극성이 변환된다. 즉, 하나의 데이터 라인에서 1 프레임 당 극성을 바꾸는 스위칭 횟수는 한번에 불과하다.
- [0065] 즉 게이트 구동회로(140)가 홀수번째 블록들에 게이트 신호를 모두 인가한 후에 데이터 구동회로(130)가 데이터 전압의 극성을 변경한다.
- [0066] 이렇게 극성을 바꾸는 스위칭 횟수가 줄어들면 데이터 구동부(130)에서 한쪽 극성의 데이터 전압으로만 스위칭 하면 되므로, 스위칭 횟수는 동일하지만, 스위칭에 따른 데이터 전압의 폭이 줄어들어 데이터 구동부(130)에서의 극성을 바꾸는 고속스위칭 동작에 의한 발열을 감소시킬 수 있다. 특히 60Hz의 데이터 영상보다는 120Hz의 데이터 영상에 발열 저감 효과가 더욱 크다.
- [0067] 도 7a는 홀수번째 블록에 데이터 전압이 인가된 후의 서브픽셀에 충전된 데이터 전압의 극성변화를 나타내는 구성도이고, 도 7b는 홀수번째 블록에 데이터 전압이 인가된 후의 서브픽셀에 충전된 데이터 전압을 제외하고 짝수번째 블록에 데이터 전압이 인가된 후의 서브픽셀에 충전된 데이터 전압의 극성변화를 나타내는 구성도이고, 도 7c는 도 7a 및 도 7b를 결합하여 서브픽셀에 충전된 데이터 전압의 극성변화를 나타내는 구성도이다.
- [0068] 도 7a 내지 도 7c는  $n$ 이 2인 경우를 예로 들었으나, 이에 한정되는 것은 아니다.
- [0069] 도 7a를 참조하면, 홀수번째 블록(B1, B3)에 속하는 게이트 라인에 연결된 서브픽셀에만 데이터 전압이 충전된 상태를 나타낸다.
- [0070] 도 7b를 참조하면, 짝수번째 블록(B2, B4)에 속하는 게이트 라인에 연결된 서브픽셀에만 데이터 전압이 충전된 상태를 나타낸다. 한편, 도 7b에서는 도 7a에서 충전된 데이터 전압은 제외하고 나타내었다.
- [0071] 실제로 짝수번째 블록(B2, B4)에 속하는 게이트 라인에 연결된 서브픽셀에 데이터 전압을 충전한 후의 상태는 도 7c와 같다.  $n$ 이 2일 때 본 발명에 따른 표시장치가 반전 구동한 결과는 종래 2 도트 반전 구동에 의한 때와 표시패널 상에 나타나는 결과와 동일하다.
- [0072] 이상의 설명은 본 발명을 예시적으로 설명한 것에 불과하며, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 본 발명의 기술적 사상에서 벗어나지 않는 범위에서 다양한 변형이 가능할 것이다. 따라서 본 발명의 명세서에 개시된 실시 예들은 본 발명을 한정하는 것이 아니다. 본 발명의 범위는 아래의 특허청구범위에 의해 해석되어야 하며, 그와 균등한 범위 내에 있는 모든 기술도 본 발명의 범위에 포함되는 것으로 해석해야

할 것이다.

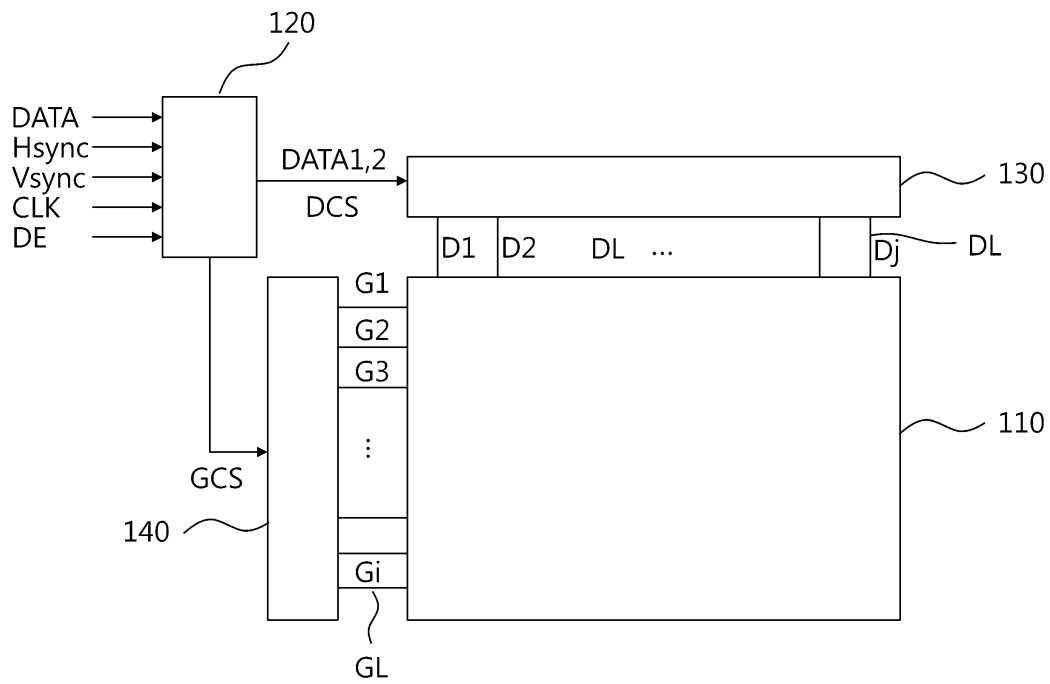
**부호의 설명**

[0073]

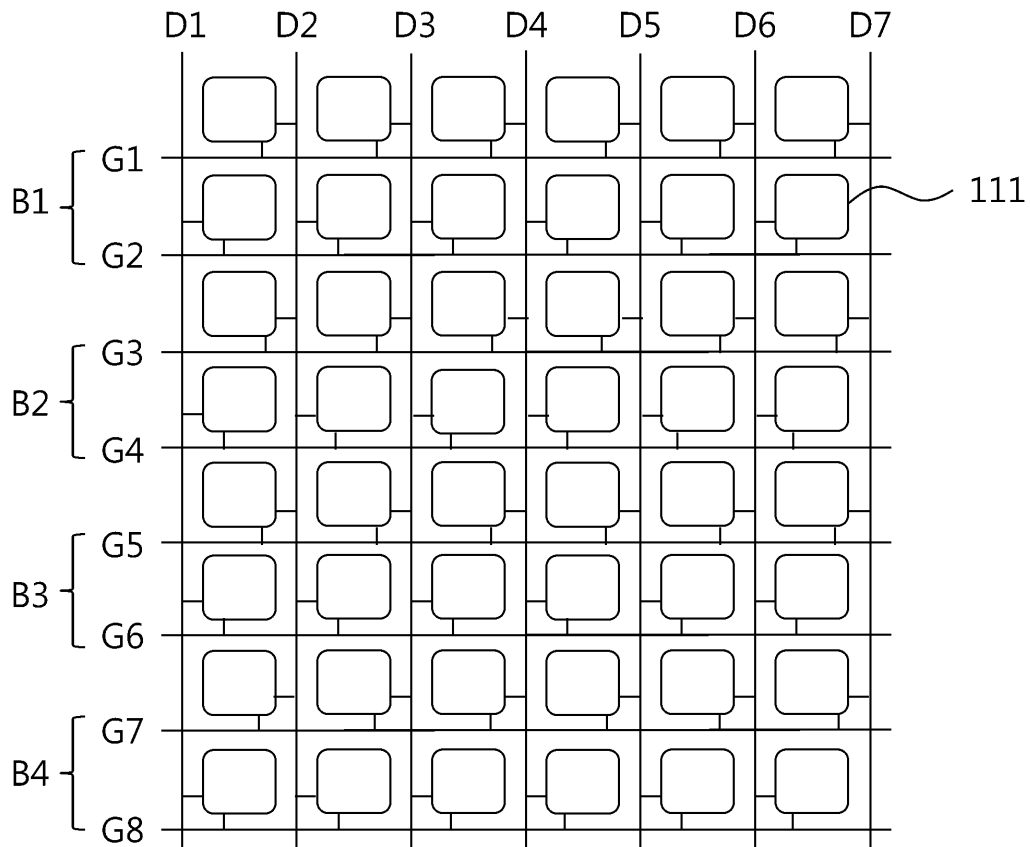
- 110: 액정표시패널 111: 서브픽셀
- 120: 타이밍 컨트롤러 121: 데이터 저장부
- 122: 데이터 분리부 123: 데이터 출력부
- 130: 데이터 구동부 140: 게이트 구동부
- 141: 스테이지

**도면**

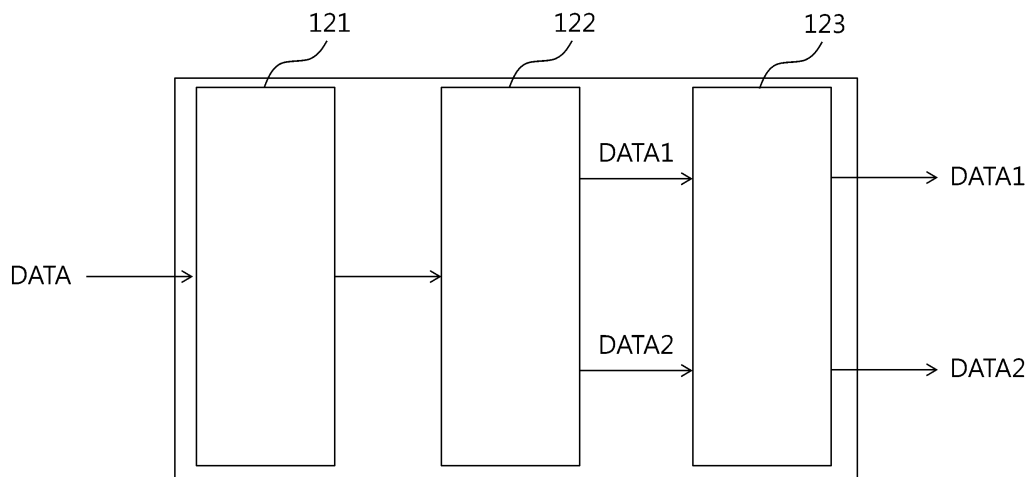
**도면1**



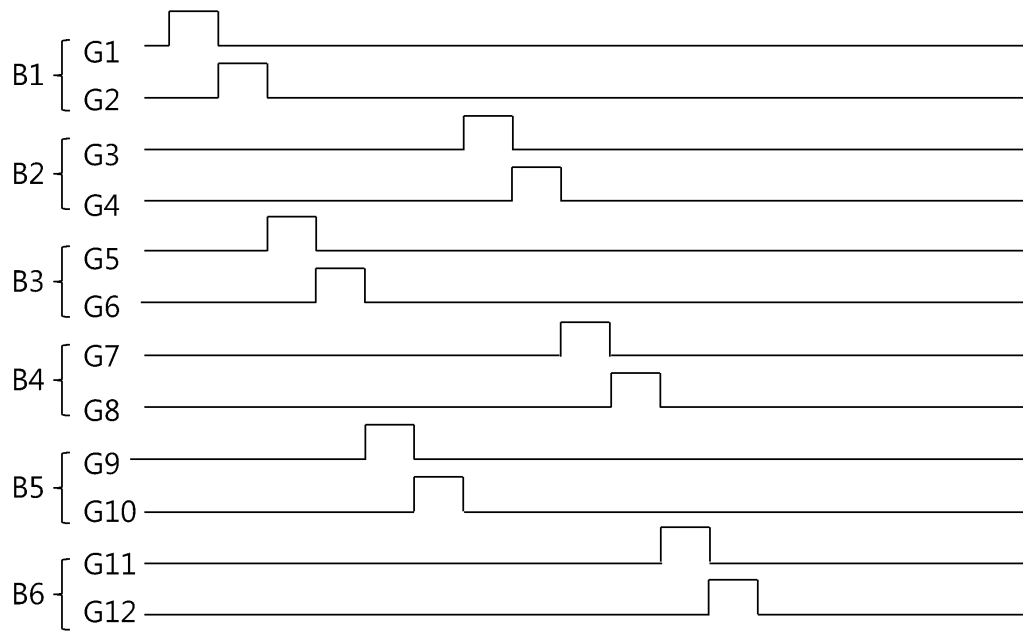
도면2



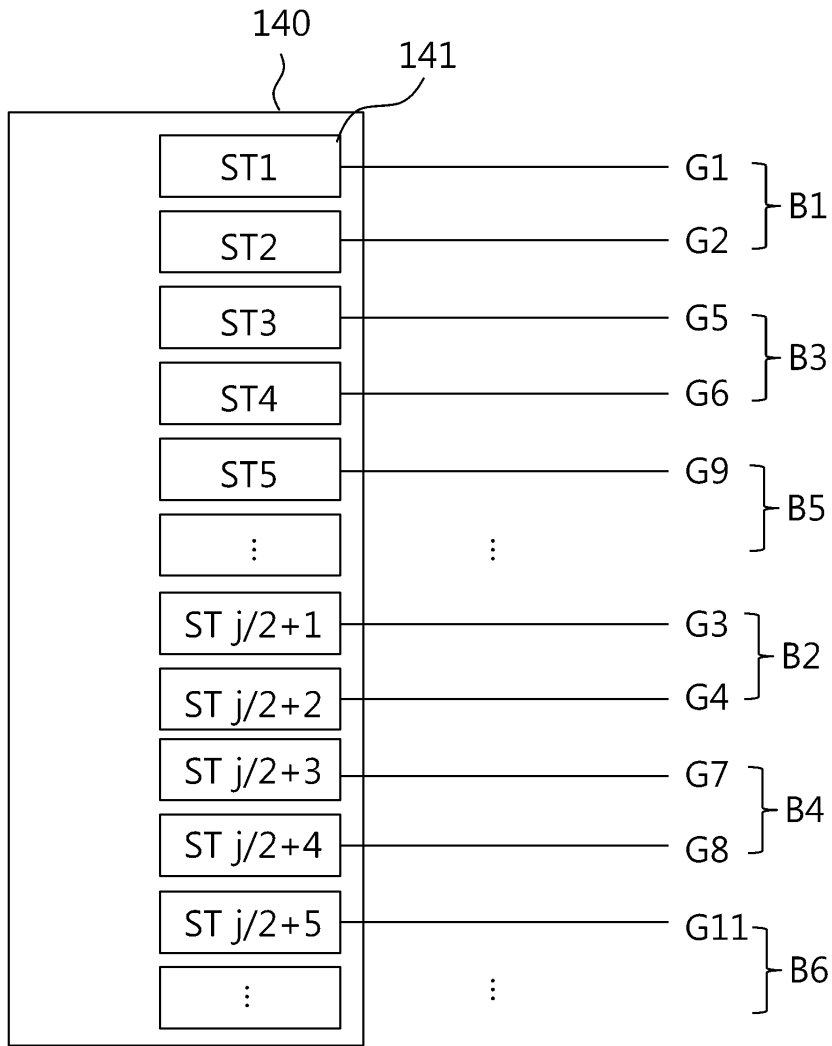
도면3



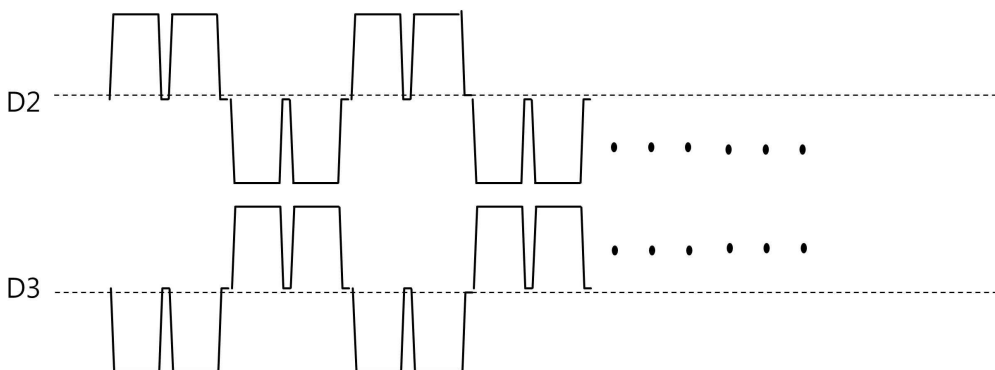
도면4



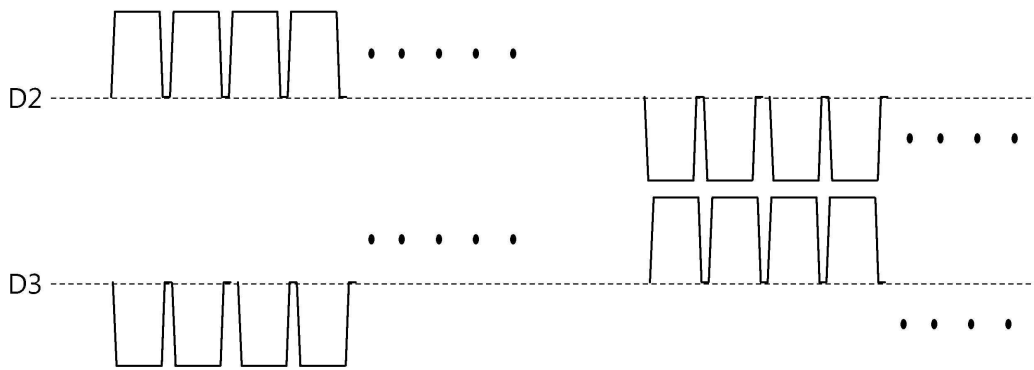
도면5



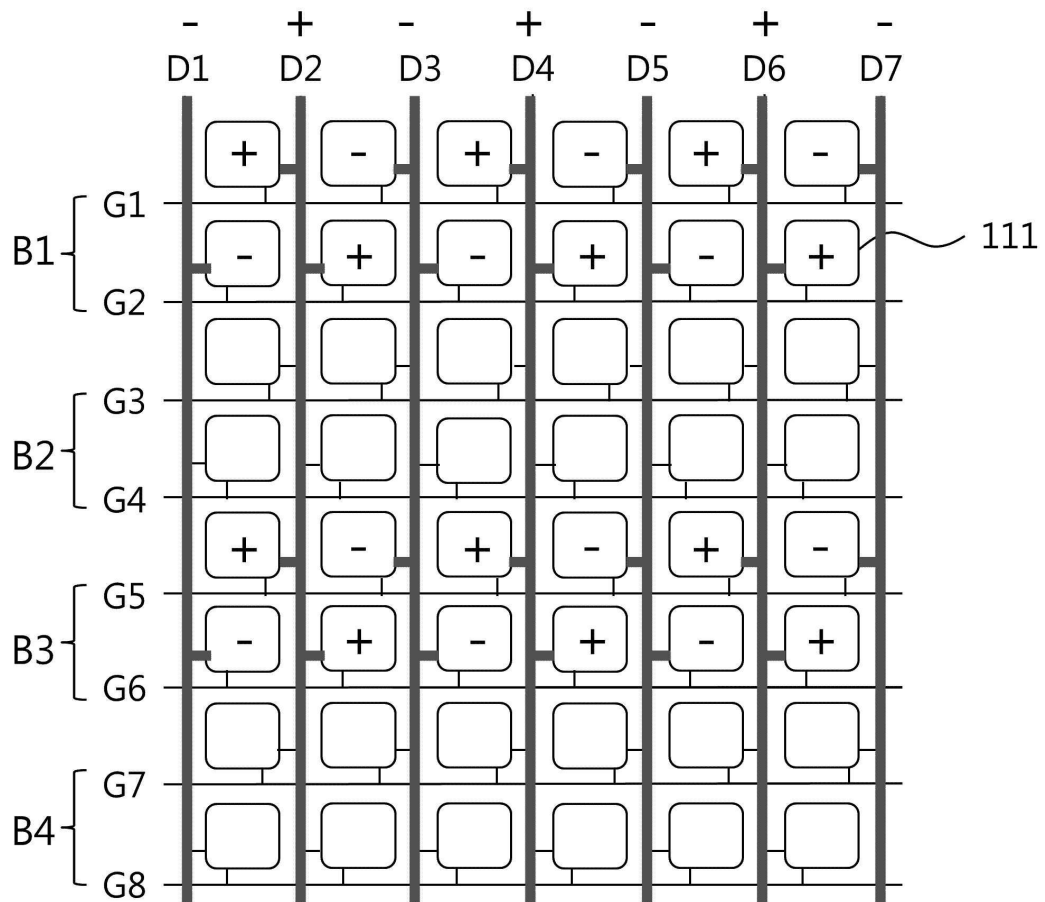
도면6a



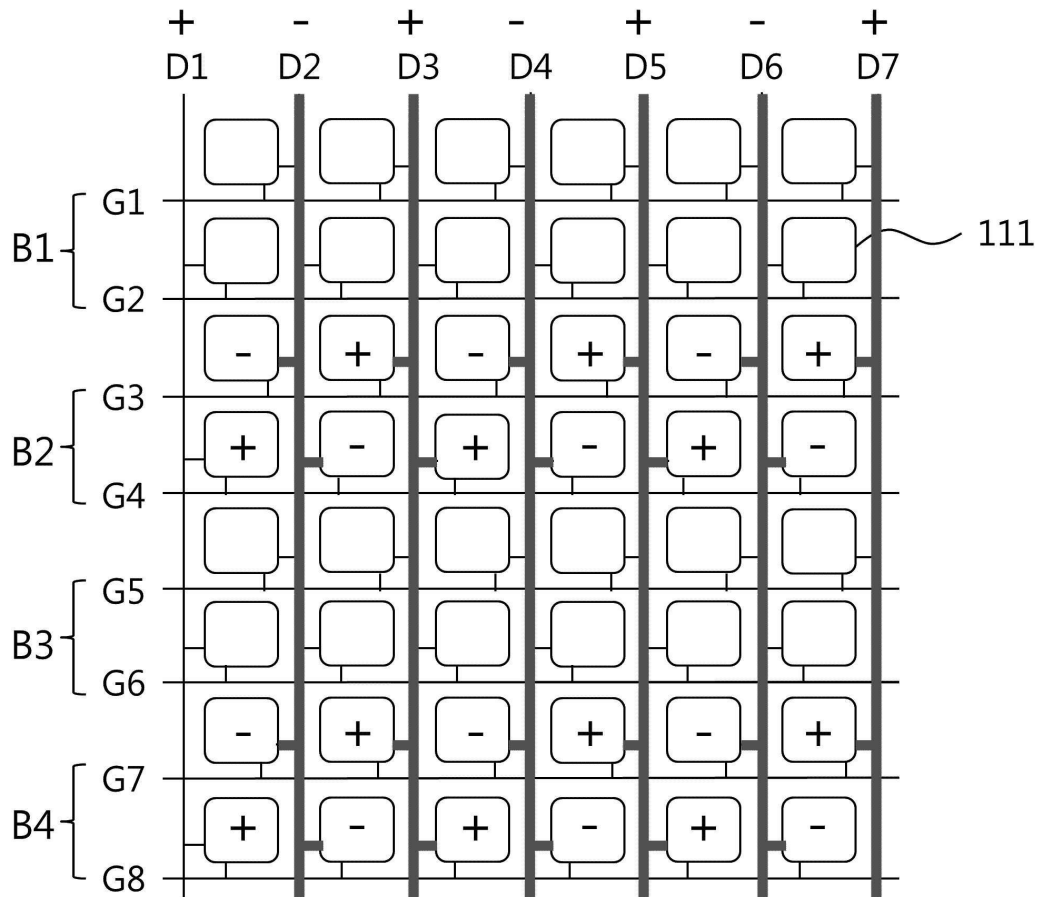
도면6b



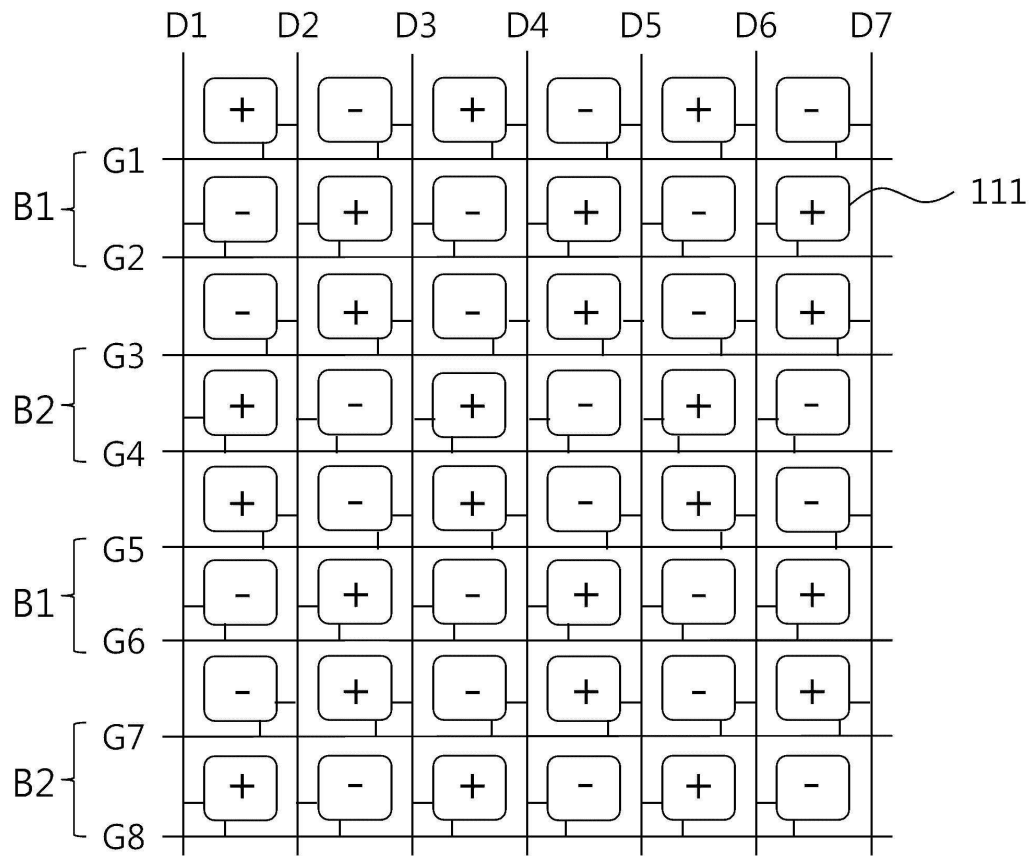
도면7a



도면7b



도면7c



专利名称(译)	液晶显示器		
公开(公告)号	<a href="#">KR1020170064209A</a>	公开(公告)日	2017-06-09
申请号	KR1020150169677	申请日	2015-12-01
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	HAM JONG SIK 함종식 SUK HYUN HEE 석현희		
发明人	함종식 석현희		
IPC分类号	G09G3/36		
CPC分类号	G09G3/3614 G09G2310/08 G09G2330/045		
代理人(译)	Bakyoungbok		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

该摘要目前正在准备中。更新的KPA将于2017年9月10日之后提供。\*本标题 ( 54 ) 和代表图显示为申请人提交的。COPYRIGHT KIPO 2017

