



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2012년01월12일
 (11) 등록번호 10-1104491
 (24) 등록일자 2012년01월03일

(51) Int. Cl.
G02F 1/1335 (2006.01)
 (21) 출원번호 10-2009-0088509
 (22) 출원일자 2009년09월18일
 심사청구일자 2009년09월18일
 (65) 공개번호 10-2010-0036946
 (43) 공개일자 2010년04월08일
 (30) 우선권주장
 JP-P-2008-252585 2008년09월30일 일본(JP)
 JP-P-2009-133778 2009년06월03일 일본(JP)
 (56) 선행기술조사문헌
 JP2007086205 A*
 JP2008129324 A*
 JP2008129405 A*
 *는 심사관에 의하여 인용된 문헌

(73) 특허권자
소니 주식회사
 일본국 도쿄도 미나토쿠 코난 1-7-1
 (72) 발명자
요시다 슈헤이
 일본국 나가노켄 아즈미노시 도요시나 다자와 6925 엡슨 이미징 디바이스 가부시카이가이샤 내
다나카 신이치로
 일본국 나가노켄 아즈미노시 도요시나 다자와 6925 엡슨 이미징 디바이스 가부시카이가이샤 내
 (뒷면에 계속)
 (74) 대리인
양영준, 장수길

전체 청구항 수 : 총 11 항

심사관 : 장경태

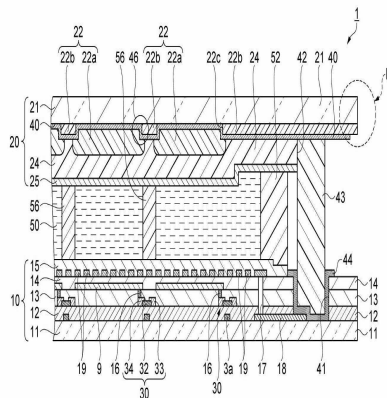
(54) 액정 장치, 전자 기기, 및 액정 장치의 제조 방법

(57) 요약

외부로부터의 정전기에 기인하는 표시 품질의 저하가 억제되고, 또한 박형화된 액정 장치를 제공하는 것을 과제로 한다.

제1 기판(10)과 제2 기판(20) 사이에 액정층(50)이 협지(挾持)되고, 제1 기판(10)의 액정층(50)측의 면에 화소 전극(9)과 공통 전극(19)이 형성되어, 화소 전극(9)과 공통 전극(19) 사이에 발생하는 전계에 의해 액정층(50)을 구동하는 횡(橫)전계 방식의 액정 장치(1)로서, 제2 기판(20)의 액정층(50)측에, 화소 전극(9) 사이를 포함하는 영역에 형성되며 가시광을 흡수하는 차광층(22b)과, 화소 전극(9)과 겹치도록 형성되며 특정한 과장 범위의 광을 투과시키는 착색층(22a)과, 착색층(22a)을 보호하는 오버 코트층(overcoat layer; 24)과, 배향막(25)이 순서대로 형성되어 있고, 오버 코트층(24)의 제2 기판(20)측 및 차광층(22b)의 액정층(50)측에 투명 도전 재료로 이루어진 정전 차폐층(靜電 遮蔽層; 40)이 형성되어 있는 액정 장치를 해결 수단으로 한다.

대표도 - 도6



(72) 발명자

니시무라 조지

일본국 나가노켄 아즈미노시 도요시나 다자와 6925
엡슨 이미징 디바이스 가부시키키가이샤 내

요시다 고지

일본국 나가노켄 아즈미노시 도요시나 다자와 6925
엡슨 이미징 디바이스 가부시키키가이샤 내

다키자와 게이지

일본국 나가노켄 아즈미노시 도요시나 다자와 6925
엡슨 이미징 디바이스 가부시키키가이샤 내

히가 마사카츠

일본국 나가노켄 아즈미노시 도요시나 다자와 6925
엡슨 이미징 디바이스 가부시키키가이샤 내

특허청구의 범위

청구항 1

제1 기관과 제2 기관 사이에 액정층이 협지(挾持)되고, 상기 제1 기관의 상기 액정층측의 면에 화소 전극과 공통 전극이 형성되어, 상기 화소 전극과 상기 공통 전극 사이에 발생하는 전기에 의해 상기 액정층을 구동하는 횡(橫)전계 방식의 액정 장치로서,

상기 제2 기관의 상기 액정층측에, 평면에서 보아 상기 화소 전극 사이를 포함하는 영역에 형성되며 적어도 가시광을 흡수하는 차광층과, 평면에서 보아 상기 화소 전극과 겹치도록 형성되며 특정한 파장 범위의 광을 투과시키는 착색층과, 상기 착색층을 보호하는 오버 코트층(overcoat layer)과, 배향막이 기재된 순서로 형성되어 있고,

상기 오버 코트층의 상기 제2 기관측 및 상기 차광층의 상기 액정층측에 투명 도전 재료로 이루어진 정전 차폐층(靜電 遮蔽層)이 형성되어 있으며,

상기 제1 기관의 상기 액정층측의 면에, 구동 회로와, 상기 구동 회로와 전기적으로 접속된 인회 배선(drawing line)이 마련되고,

상기 인회 배선과 상기 정전 차폐층이 상기 제1 기관과 상기 제2 기관 사이에 협지된 도통재(導通材)를 통하여, 서로 평면적으로 겹치는 위치에서 전기적으로 접속되고,

상기 정전 차폐층의 전위가 상기 구동 회로에 의해 소정 전위로 제어되며,

상기 제1 기관은 상기 인회 배선을 덮는 절연막을 갖고,

상기 절연막에는 상기 인회 배선의 일부가 저부(底部)에 노출하는 컨택트 홀이 마련되고,

상기 컨택트 홀의 내부에는 저부에 노출하는 상기 인회 배선을 덮는 도전막이 형성되고,

상기 정전 차폐층은 상기 도통재와 상기 도전막을 통하여 상기 인회 배선과 도통하고 있는 것을 특징으로 하는 액정 장치.

청구항 2

청구항 1에 있어서,

상기 착색층은 상기 정전 차폐층의 상기 액정층측에 형성되어 있는 것을 특징으로 하는 액정 장치.

청구항 3

청구항 1에 있어서,

상기 착색층은 상기 정전 차폐층의 상기 제2 기관측에 형성되어 있는 것을 특징으로 하는 액정 장치.

청구항 4

청구항 2 또는 청구항 3에 있어서,

상기 제2 기관의 외연부(外緣部)의 적어도 일부는 상기 정전 차폐층이 형성되지 않는 영역인 것을 특징으로 하는 액정 장치.

청구항 5

청구항 4에 있어서,

상기 차광층과 상기 착색층의 경계부에는 단차(段差)가 형성되고, 상기 정전 차폐층의 표면에는 상기 단차를 반영한 요철(凹凸) 형상이 형성되어 있는 것을 특징으로 하는 액정 장치.

청구항 6

삭제

청구항 7

청구항 1 내지 청구항 3 중 어느 한 항에 있어서,
 상기 정전 차폐층의 전위가 상기 공통 전극의 전위와 같은 전위로 제어되는 것을 특징으로 하는 액정 장치.

청구항 8

삭제

청구항 9

청구항 1 내지 청구항 3 중 어느 한 항에 있어서,
 상기 도전막은 도전성 금속 산화물을 형성 재료로 하는 것을 특징으로 하는 액정 장치.

청구항 10

청구항 1 내지 청구항 3 중 어느 한 항에 있어서,
 상기 제1 기관의 상기 액정층에는 상기 화소 전극과 상기 공통 전극이 상기 절연막을 사이에 두고 적층되고,
 상기 공통 전극이 상기 화소 전극보다도 상기 액정층에 마련되어 있는 것을 특징으로 하는 액정 장치.

청구항 11

청구항 1 내지 청구항 3 중 어느 한 항에 있어서,
 상기 액정층의 주위에는 액정 분자를 봉지(封止)하는 씰재(sealing member)가 마련되고,
 상기 씰재에 의하여 둘러싸인 영역의 내측에는 복수의 상기 화소 전극에 의해 형성된 표시 영역이 마련되어 있음과 아울러, 상기 씰재에 의해 둘러싸인 영역의 내측으로서, 상기 표시 영역과 상기 씰재 사이에는 비표시 영역이 마련되고,
 상기 제1 기관의 상기 비표시 영역에는 상기 표시 영역에 침입하는 정전기를 방전시키는 정전 보호 부재가 배치되어 있고,
 상기 정전 차폐층은 상기 정전 보호 부재와 평면적으로 겹쳐서 마련되어 있는 것을 특징으로 하는 액정 장치.

청구항 12

청구항 1 내지 청구항 3 중 어느 한 항에 기재된 액정 장치를 구비하는 것을 특징으로 하는 전자 기기.

청구항 13

대향 배치된 제1 기관 및 제2 기관과,
 상기 제1 기관과 상기 제2 기관 사이에 협지된 액정층과,
 상기 제1 기관의 상기 액정층의 면에 형성된 화소 전극 및 공통 전극과,
 상기 제2 기관의 상기 액정층의 면에, 평면에서 보아 상기 화소 전극 사이를 포함하는 영역에 형성되며 적어도 가시광을 흡수하는 차광층과,
 상기 차광층의 상기 액정층에 투명 도전 재료로 이루어진 정전 차폐층을 구비하고, 상기 화소 전극과 상기 공통 전극 사이에 발생하는 전계에 의하여 상기 액정층을 구동하는 횡전계 방식의 액정 장치의 제조 방법으로서,
 상기 제2 기관의 일방의 면에 차광 재료층을 형성하는 제1 공정과,
 상기 차광 재료층을 패터닝(patterning)하여, 평면에서 보아 상기 화소 전극을 포함하는 영역에 대응하는 개구부와 얼라인먼트 마크(alignment mark)를 형성하는 제2 공정과,
 상기 일방의 면에 성막(成膜) 마스크를 대향 배치하고, 상기 얼라인먼트 마크를 이용하여 상기 제2 기관과 상기 성막 마스크를 위치 맞춤하는 제3 공정과,

상기 성막 마스크를 통하여 상기 일방의 면 상에 투명 도전 재료층을 성막하여 상기 정전 차폐층을 형성하는 제 4 공정을 포함하는 것을 특징으로 하는 액정 장치의 제조 방법.

명세서

발명의 상세한 설명

기술분야

[0001] 본 발명은 액정 장치, 전자 기기, 및 액정 장치의 제조 방법에 관한 것이다.

배경 기술

[0002] 액정 장치의 시야각을 넓히는 수단으로서, 기판에 대하여 면내(面內) 방향(횡 방향)의 전계를 발생시키고, 이 횡 방향의 전계로 액정층 중에 포함되는 액정 분자를 기판에 병행한 면내에서 회전시키는 것으로 투과광을 제어하는, 이른바 횡전계 방식의 IPS(In-Plane Switching) 방식이 실용화되고 있다. 또한, 이 IPS 방식을 개량한 FFS(Fringe-Field Switching) 방식이 제안되고 있다.

[0003] 이와 같은 횡전계 방식의 액정 장치는 TFT(박막(薄膜) 트랜지스터) 등의 구동 소자가 형성된 소자 기판에 공통 전극, 화소 전극과 같은 전극, 또는 배선과 같은 도전성의 부재를 배치하고, 표시면측인 대향 기판에는 도전 부재를 마련하지 않는 구성을 갖는다. 그렇기 때문에, 정전기 등으로 대표되는 대향 기판측의 외부로부터의 전계(외부 전계)의 영향을 받기 쉬워, 액정 표시에 불균일성(irregularity)이 생기기 쉽다고 하는 표시 품질상의 문제가 있다. 이러한 문제를 해결하기 위해, 대향 기판측에 투명 도전막으로 이루어진 정전 차폐층을 형성하고, 이 정전 차폐층에서 정전기를 포착하는 것으로 표시 불균일성을 방지하는 방법이 제안되어 있다(예를 들어, 특허 문헌 1 참조).

[0004] 특허 문헌 1에는 대향 기판이 구비하는 유리 기판의 외측(액정층과는 반대측)에 정전 차폐층을 구비하는 구성과, 유리 기판의 내측(액정층측)에 정전 차폐층을 구비하는 구성을 들고 있다. 이 두 가지 구성을 비교하면, 내측에 정전 차폐층을 구비하는 대향 기판은 마찬가지로 내측에 마련되는 배향막 등의 부재와 적층하여 형성함으로써 유리 기판의 상하 반전 조작 등이 불필요하게 되기 때문에 제조가 용이하다고 하는 이점을 갖는다.

[0005] 또, 최근 특히 액정 장치의 박형화에 대한 요구가 높아지고 있어, 이러한 요구에 대응하여 액정층을 협지하는 한 쌍의 기판(후술하는 소자 기판 및 대향 기판)을 연마하여 박형화하는 경우가 있다. 이러한 연마 공정은 상술한 한 쌍의 기판을 씰재(sealing member)에 의해 서로 대향하도록 접합(貼合)한 후에 행해진다. 상술한 바와 같이 외측의 면에 정전 차폐층을 배치하는 경우, 연마 공정보다 이전에 정전 차폐층을 배치할 수 없기 때문에, 이 연마 공정 이전의 공정에 있어서 정전기 대책이 불충분하게 된다.

[0006] 또, 상술한 정전 차폐층은 ITO(산화인듐·주석합금) 등의 정전 차폐층을 고온·진공하에서 성막(成膜)하는 것에 의해 형성된다. 연마 공정 후, 즉 상술한 한 쌍의 기판을 접합한 후에 정전 차폐층을 배치하는 경우, 소자 기판 및 대향 기판이 고온·진공하에 노출되게 되어, 씰재나 컬러 필터층(color filter layer) 등의 형성 재료(통상은 수지)의 열화, 또는 이 수지의 계면(界面) 또는 수지 내에 있어서 박리의 발생을 일으킬 우려가 있다. 그 때문에, 대향 기판이 구비하는 유리 기판의 외측에 정전 차폐층을 구비하는 구성에서는 정전기 대책의 실시(즉, 표시 품질의 향상)와 액정 장치의 박형화의 양립이 곤란하다. 따라서, 대향 기판의 내측에 정전 차폐층을 구비하는 구성이 유리하다. 즉, 상술한 한 쌍의 기판을 접합한 후에 연마 공정을 행하는 것에 의해, 액정 장치의 박형화가 가능하게 되어, 표시 품질의 향상과 박형화를 양립시킬 수 있다.

[0007] [선행 기술 문헌]

[0008] [특허 문헌]

[0009] 특허 문헌 1: 일본 특개 2001-51263호 공보

발명의 내용

해결 하고자하는 과제

[0010] 그러나 상기 특허 문헌에서는 유리 기판의 내측에 정전 차폐층을 구비하는 대향 기판의 구성으로서, 정전 차폐

층이 대향 기관측의 배향막의 이면에 형성되는 구조가 개시되어 있다. 이와 같은 위치에 정전 차폐층을 마련한 경우에는 정전 차폐층과 액정층 사이에는 배향막밖에 존재하지 않기 때문에 양자의 거리가 가깝다. 그 때문에, 정전기를 포착하는 정전 차폐층과, 소자 기관에 마련된 화소 전극 또는 공통 전극 사이에 종(縱)전계가 발생하여, 횡전계 방식의 구동을 방해할 우려가 있다. 따라서, 정전기로부터의 액정 장치의 보호가 충분하지 않다.

[0011] 이러한 사정에 대응하기 위해, 이하에 기술하는 바와 같이, 비교예로서의 액정 장치가 제안되어 있다. 도 5는 비교예로서 나타내는 액정 장치(3)의 모식 단면도이다. 액정 장치(3)는 후술하는 각 실시 형태의 액정 장치에 유사한 구성을 가지고 있어, 구성 요소의 대부분은 공통이다. 따라서, 각 구성 요소의 설명은 후술하기로 하고, 정전 차폐층의 배치 형태에 대하여 기술한다.

[0012] 도시하는 바와 같이, 액정 장치(3)에 있어서는 정전 차폐층(40)이 대향 기관 본체(21)의 제1층째로서, 즉 층간에 아무것도 개재하지 않고 형성되어 있다. 밀바탕이 존재하지 않기 때문에 미리 얼라인먼트 마크(alignment mark)를 형성하는 것이 불가능하고, 대향 기관 본체(21)에 마스크를 위치 맞춤하여 씌워서 국소적으로 성막을 행하는 마스크 성막법의 적용이 곤란하다. 따라서, 정전 차폐층(40)은 대향 기관 본체(21)의 전면(全面)에, 이른바 베타(beta)로 형성되게 된다. 정전 차폐층(40)이 베타로 형성되면, 도시하는 바와 같이 대향 기관(20)의 단부(B)에 있어서, 대향 기관 본체(21)의 단면과 정전 차폐층(40)의 단면이 한 면으로 되고 만다. 즉, 대향 기관 본체(21)의 단면과 정전 차폐층(40)의 단면이 평면에서 보아 일치되고 만다. 이러한 형상, 즉 단면이 한 면으로 된 경우, 정전기의 진입을 허용하기 쉽고, 또 정전 차폐층(40)의 전식(電蝕)이 발생하기 쉽다고 하는 과제가 있다.

[0013] 본 발명은 이와 같은 여러 가지의 사정을 감안하여 이루어진 것으로서, 양호한 정전 방지 기능을 구비하여, 외부로부터의 정전기에 기인하는 표시 품질의 저하가 억제되고, 또한 박형화된 액정 장치를 제공하는 것을 목적으로 한다. 또, 이와 같은 액정 장치를 구비한 전자 기기를 제공하는 것을 목적으로 한다.

과제 해결수단

[0014] 본 발명은 상술한 과제의 적어도 일부를 해결하기 위해 이루어진 것이고, 이하의 형태 또는 적용예로 하여 실현하는 것이 가능하다.

[0015] [적용예 1] 본 적용예에 관한 액정 장치는, 제1 기관과 제2 기관 사이에 액정층이 협지되고, 상기 제1 기관의 상기 액정층측의 면에 화소 전극과 공통 전극이 형성되어, 상기 화소 전극과 상기 공통 전극 사이에 발생하는 전계에 의해 상기 액정층을 구동하는 횡전계 방식의 액정 장치로서, 상기 제2 기관의 상기 액정층측에, 평면에서 보아 상기 화소 전극 사이를 포함하는 영역에 형성되며 적어도 가시광을 흡수하는 차광층과, 평면에서 보아 상기 화소 전극과 겹치도록 형성되며 특정한 파장 범위의 광을 투과 시키는 착색층과, 상기 착색층을 보호하는 오버 코트층과, 배향막이 기재된 순서로 형성되어 있고, 상기 오버 코트층의 상기 제2 기관측 및 상기 차광층의 상기 액정층측에 투명 도전 재료로 이루어진 정전 차폐층이 형성되어 있는 것을 특징으로 한다.

[0016] 본 구성이면, 상기 정전 차폐층과 상기 액정층이 적어도 상기 오버 코트층의 막 두께 분만큼 이간(離間)하기 때문에 전압 강하가 발생하여, 상기 정전 차폐층에서 포착된 정전기가 액정층에 작용하는 힘(쿨롱 힘)이 약화된다. 그렇기 때문에, 상기 정전 차폐층을 대향 기관측의 배향막의 이면에 직접적으로 형성하는 구성과 비교하면 정전기에 기인하는 표시 불균일성이 저감되어, 표시 품질이 향상되고 있다.

[0017] 한편으로, 상기 차광층의 형성시에 얼라인먼트 마크를 동시에(일괄하여) 형성하고, 이 얼라인먼트 마크를 이용하여 상기 정전 차폐층을 마스크 성막법으로 형성할 수 있다. 그 결과, 대향 기관이 구비하는 유리 기관의 단면과 정전 차폐층의 단면 사이에 단차(段差)를 형성할 수 있고, 신뢰성을 향상시킬 수 있다.

[0018] [적용예 2] 상술한 액정 장치로서, 상기 착색층은 상기 정전 차폐층의 상기 액정층측에 형성되어 있는 것을 특징으로 하는 액정 장치.

[0019] 본 구성이면, 상기 정전 차폐층과 상기 액정층 간격을 보다 크게 형성할 수 있다. 따라서, 정전기에 기인하는 표시 불균일성이 한층 더 저감되어, 표시 품질이 한층 더 향상된다.

[0020] [적용예 3] 상술한 액정 장치로서, 상기 착색층은 상기 정전 차폐층의 상기 제2 기관측에 형성되어 있는 것을 특징으로 하는 액정 장치.

[0021] 본 구성이면, 정전 차폐층의 기능, 즉 정전기의 차폐 기능에 상기 착색층의 막 두께가 영향을 주는 것을 억제할 수 있다. 따라서, 설계가 용이한 액정 장치를 얻을 수 있다.

- [0022] [적용예 4] 상술한 액정 장치로서, 상기 제2 기관의 외연부(外緣部)의 적어도 일부는 상기 정전 차폐층이 형성되지 않는 영역인 것을 특징으로 하는 액정 장치.
- [0023] 본 구성이면, 상술한 영역에 있어서 상기 정전 차폐층의 전식을 억제할 수 있고, 액정 장치의 신뢰성을 향상시킬 수 있다. 또한, 상술한 「외연부」는 평면에서 본, 즉 기관면에 수직인 방향에서 본 경우의 외연의 영역, 즉 고리 형상(틀 형상)의 영역을 의미한다.
- [0024] [적용예 5] 상술한 액정 장치로서, 상기 차광층과 상기 착색층의 경계부에는 단차가 형성되고, 상기 정전 차폐층의 표면에는 상기 단차를 반영한 요철(凹凸) 형상이 형성되어 있는 것을 특징으로 하는 액정 장치.
- [0025] 본 구성에 의하면, 정전 차폐층의 표면에는 단차의 형상에 기인하는 요철 형상이 형성된다. 형성된 요철 부분은 외부 정전기에 대하여 피뢰침의 역할을 하여, 정전 차폐층이 평탄면을 나타내는 경우에 비해, 외부 정전기를 포착하기 쉬워진다. 그렇기 때문에, 실드 효과가 높은 정전 차폐층으로 되고, 정전기의 영향에 의한 화상 불균일성을 억제한 액정 장치로 할 수 있다.
- [0026] [적용예 6] 상술한 액정 장치로서, 상기 제1 기관의 상기 액정층측의 면에, 구동 회로와, 상기 구동 회로와 전기적으로 접속된 인회 배선(drawing line)이 마련되고, 상기 인회 배선과 상기 정전 차폐층이 상기 제1 기관과 상기 제2 기관 사이에 협지된 도통재(導通材)를 통하여, 서로 평면적으로 겹치는 위치에서 전기적으로 접속되어, 상기 정전 차폐층의 전위가 상기 구동 회로에 의하여 소정 전위로 제어되는 것을 특징으로 하는 액정 장치.
- [0027] 본 구성에 의하면, 정전 차폐층에 포착되는 정전기의 전하가 소정 전위로 유지되기 때문에, 장시간 이용해도 정전기가 축적·증가하는 일 없이, 정전기의 영향에 의한 화상 불균일성을 억제한 액정 장치로 할 수 있다. 또, 정전 차폐층은 구동 회로와 접속된 인회 배선과 접속되기 때문에, 새롭게 도전성의 구성 부재를 형성하는 일 없이, 정전 차폐층에 축적하는 전하를 방출할 수 있고, 정전기의 영향에 의한 화상 불균일성을 억제한 액정 장치로 할 수 있다.
- [0028] [적용예 7] 상술한 액정 장치로서, 상기 정전 차폐층의 전위가 상기 공통 전극의 전위와 같은 전위로 제어되는 것을 특징으로 하는 액정 장치.
- [0029] 본 구성에 의하면, 정전 차폐층과 공통 전극 사이에 전위차가 없어지기 때문에, 제1 기관과 제2 기관 사이에 중방향의 전계가 발생하기 어려워져서, 화상 불균일성을 억제한 액정 장치로 할 수 있다.
- [0030] [적용예 8] 상술한 액정 장치로서, 상기 제1 기관은 상기 인회 배선을 덮는 절연막을 갖고, 상기 절연막에는 상기 인회 배선의 일부가 저부(底部)에 노출하는 컨택트 홀이 마련되고, 상기 컨택트 홀의 내부에는 저부에 노출하는 상기 인회 배선을 덮는 도전막이 형성되어, 상기 정전 차폐층은 상기 도통재와 상기 도전막을 통하여 상기 인회 배선과 도통하고 있는 것을 특징으로 하는 액정 장치.
- [0031] 본 구성에 의하면, 인회 배선의 산화를 방지하며, 또한 양호한 도통을 얻을 수 있기 때문에, 효과적으로 정전 차폐층에 축적하는 전하를 방출하여, 양호한 표시가 가능한 액정 장치로 할 수 있다. 특히, 인회 배선의 형성 재료가 알루미늄 등의 비금속인 경우에는 양호하게 표면 산화를 방지하여 도통을 확보할 수 있기 때문에 바람직하다.
- [0032] [적용예 9] 상술한 액정 장치로서, 상기 도전막은 도전성 금속 산화물을 형성 재료로 하는 것을 특징으로 하는 액정 장치.
- [0033] 본 구성에 의하면, 컨택트 홀의 저부에 노출하는 인회 배선의 산화를 양호하게 방지할 수 있다.
- [0034] [적용예 10] 상술한 액정 장치로서, 상기 제1 기관의 상기 액정층측에는 상기 화소 전극과 상기 공통 전극이 상기 절연막을 사이에 두고 적층되고, 상기 공통 전극이 상기 화소 전극보다도 상기 액정층측에 마련되어 있는 것을 특징으로 하는 액정 장치.
- [0035] 본 구성에 의하면, 정전기를 포착하는 정전 차폐층과 화소 전극 사이가 보다 떨어진 것으로 된다. 그 때문에, 화소 전극과 정전 차폐층 사이에 발생하는 중 방향의 전계를 미약하게 억제할 수 있고, 화상 불균일성을 억제한 액정 장치로 할 수 있다.
- [0036] [적용예 11] 상술한 액정 장치로서, 상기 액정층의 주위에는 액정 분자를 봉지(封止)하는 씰재가 마련되고, 상기 씰재에 의해 둘러싸인 영역의 내측에는 복수의 상기 화소 전극에 의해 형성된 표시 영역이 마련되어 있음과 아울러, 상기 씰재에 의해 둘러싸인 영역의 내측으로서, 상기 표시 영역과 상기 씰재 사이에는 비표시 영역이 마련되고, 상기 제1 기관의 상기 비표시 영역에는 상기 표시 영역으로 침입하는 정전기를 방전시키는 정전 보호

부재가 배치되어 있고, 상기 정전 차폐층은 상기 정전 보호부재와 평면적으로 겹쳐서 마련되어 있는 것을 특징으로 하는 액정 장치.

[0037] 본 구성에 의하면, 정전 차폐층이 비표시 영역에 배치된 정전 보호 부재를 아울러 보호하기 때문에, 양호하게 표시 영역을 보호할 수 있고, 화상 불균일성의 억제와 정전 파괴의 방지를 양호하게 실현한 액정 장치로 할 수 있다.

[0038] [적용예 12] 상술한 액정 장치를 구비하는 것을 특징으로 하는 전자 기기.

[0039] 본 구성에 의하면, 외부 환경으로부터의 정전기에 의한 표시 불균일성이 없는 액정 장치를 구비하여, 고품질의 화상 표시가 가능한 전자 기기를 제공할 수 있다.

[0040] [적용예 13] 본 적용예에 관한 액정 장치의 제조 방법은, 대향 배치된 제1 기판 및 제2 기판과, 상기 제1 기판과 상기 제2 기판 사이에 협지된 액정층과, 상기 제1 기판의 상기 액정층측의 면에 형성된 화소 전극 및 공통 전극과, 상기 제2 기판의 상기 액정층측의 면에, 평면에서 보아 상기 화소 전극 사이를 포함하는 영역에 형성되며 적어도 가시광을 흡수하는 차광층과, 상기 차광층의 상기 액정층측에 투명 도전 재료로 이루어진 정전 차폐층을 구비하고, 상기 화소 전극과 상기 공통 전극 사이에 발생하는 전계에 의하여 상기 액정층을 구동하는 횡전계 방식의 액정 장치의 제조 방법으로서, 상기 제2 기판의 일방의 면에 차광 재료층을 형성하는 제1 공정과, 상기 차광 재료층을 패터닝(patterning)하여, 평면에서 보아 상기 화소 전극을 포함하는 영역에 대응되는 개구부와 얼라인먼트 마크를 형성하는 제2 공정과, 상기 일방의 면에 성막 마스크를 대향 배치하고, 상기 얼라인먼트 마크를 이용하여 상기 제2 기판과 상기 성막 마스크를 위치 맞추는 제3 공정과, 상기 성막 마스크를 통하여 상기 일방의 면 상에 투명 도전 재료층을 성막하여 상기 정전 차폐층을 형성하는 제4 공정을 포함하는 것을 특징으로 한다.

[0041] 본 제조 방법이면, 상기 일방의 면 상에 임의의 평면 형상(평면에서 본 형상)의 정전 차폐층을 형성할 수 있다. 그리고 이러한 정전 차폐층에 의해, 신뢰성을 저하시키는 일 없이, 액정 장치의 표시 품질을 향상시킬 수 있다.

효 과

[0042] 본 발명에 의하면, 양호한 정전 방지 기능을 구비하여, 외부로부터의 정전기에 기인하는 표시 품질의 저하가 억제되고, 또한 박형화된 액정 장치를 제공할 수 있다.

발명의 실시를 위한 구체적인 내용

[0043] (제1 실시 형태)

[0044] 이하, 도 1 ~ 도 4, 및 도 6을 참조하면서, 본 발명의 제1 실시 형태에 관한 액정 장치(1)에 대해 설명한다. 또한, 이하의 모든 도면에 있어서는 도면을 보기 쉽게 하기 위해, 각 구성 요소의 막 두께나 치수의 비율 등은 적절히 다르게 하고 있다.

[0045] 본 실시 형태의 액정 장치는 광의 진행 방향과 직교하는 횡 전계에 의해 액정 분자의 방위각을 제어하여 화상 표시를 행하는 것이다. 이와 같은 방식으로는 FFS 방식이나 IPS 방식 등이 알려져 있다. 이하, FFS 방식의 구동 방식을 채용한 액정 장치 중 풀 컬러 표시가 가능한 것에 기초하여 설명하겠으나, 본 발명은 IPS 방식의 액정 장치에도 적용 가능하다.

[0046] 도 1은 본 실시 형태의 액정 장치(1)의 등가 회로도이다. 액정 장치(1)의 화상 표시 영역을 구성하는 매트릭스 형상으로 형성된 복수의 서브 화소 영역에는 화소 전극(9)과 화소 전극(9)을 스위칭 제어하기 위한 TFT(박막 트랜지스터; 30)가 형성되어 있다. 화소 전극(9)과 공통 전극(19) 사이에는 액정층(50)이 개재하고 있다. 공통 전극(19)은 주사선 구동 회로(204)로부터 뺀 공통선(3b)과 전기적으로 접속되어 있고, 복수의 서브 화소에 있어서 공통의 전위로 유지되도록 되어 있다.

[0047] 데이터선 구동 회로(201)로부터 뺀 데이터선(6a)이 TFT(30)의 소스와 전기적으로 접속되어 있다. 데이터선 구동 회로(201)는 화상 신호 S1, S2, . . . , Sn을, 데이터선(6a)을 통하여 각 서브 화소에 공급한다. 화상 신호 S1 ~ Sn은 이 순서로 순차적으로 공급해도 상관없고, 서로 인접하는 복수의 데이터선(6a)끼리에 대하여 그룹마다 공급하도록 해도 된다.

[0048] TFT(30)의 게이트에는 주사선 구동 회로(204)로부터 뺀 주사선(3a)이 전기적으로 접속되어 있다. 주사선 구동 회로(204)로부터 소정의 타이밍에서 주사선(3a)에 펄스적으로 공급되는 주사 신호 G1, G2, . . . , Gm이 이 순

서로 순차적으로 TFT(30)의 게이트에 인가되도록 되어 있다.

- [0049] 화소 전극(9)은 TFT(30)의 드레인에 전기적으로 접속되어 있다. 스위칭 소자인 TFT(30)가 주사 신호 G1, G2, . . . , Gm의 입력에 의해 일정 기간만 온 상태로 되는 것으로, 데이터선(6a)으로부터 공급되는 화상 신호 S1, S2, . . . , Sn이 소정의 타이밍에 화소 전극(9)에 기입되게 되어 있다. 화소 전극(9)을 통하여 액정층(50)에 기입된 소정 레벨의 화상 신호 S1, S2, . . . , Sn은, 화소 전극(9)과 액정층(50)을 사이에 두고 대향하는 공통 전극(19)과의 사이에 일정 기간 유지된다.
- [0050] 도 2 ~ 도 4는 본 실시 형태의 액정 장치(1)에 대하여 대향 기관(제2 기관)측에서 본 평면도이고, 도 3은 도 2의 일부를 확대한 도면, 도 4는 도 3의 일부를 확대한 도면이다.
- [0051] 도 2에 나타내는 바와 같이, 본 실시 형태의 액정 장치(1)는 소자 기관(제1 기관; 10)과 대향 기관(제2 기관; 20)이 평면적으로 겹치는 부분의 주연부(周緣部)에 있어서 셀재(52)에 의해 접합되고, 이 셀재(52)에 의해 구획된 영역(표시 영역(A)) 내에 액정 분자가 봉입, 유지되어 있다. 셀재(52)에는 제조시에 있어서 소자 기관(10)과 대향 기관(20)을 접합한 후에 액정 분자를 주입하기 위한 액정 주입구(55)가 형성되어 있고, 액정 주입구(55)는 액정 주입 후에 봉지재(54)에 의해 봉지되어 있다. 소자 기관(10)의 내면측으로서 표시 영역(A)과 평면적으로 겹치는 영역에는 도시 생략의 화소 전극 및 공통 전극이 형성되어 있고, 소자 기관(10)의 내면측으로서 셀재(52)와 평면적으로 겹치는 영역에는 인회 배선(18)이 마련되어 있다.
- [0052] 소자 기관(10)의 일단측의, 소자 기관(10)과 대향 기관(20) 겹침 부분으로부터 뺀어 나온 부분(기관 확장부(10a))에는 액정 장치(1)를 구동하는 구동 신호를 처리하여 적절히 공급하기 위한 구동용 IC(207)가 실장(實裝)되어 있고, 단부에는 입력용 단자(202)가 마련되어 있다. 입력용 단자(202)에는, 예를 들어 이방성 도전막(203)을 통하여 배선이 형성된 FPC(Flexible Printed Circuit) 기관 등이 실장되어 있고, 외부 전원이나 여러 가지 외부 기기와 접속하고 있다.
- [0053] 또, 대향 기관(20)의 내면측에는 후술하는 정전 차폐층(40)이 마련되어 있고, 대향 기관(20)의 코너부의 적어도 1개소(箇所)에 배설(配設)된 도통재(43)를 통하여, 소자 기관(10)의 인회 배선(18)과 전기적으로 도통하고 있다. 본 실시 형태의 액정 장치(1)에서는 소자 기관(10)의 타단측(구동용 IC(207)측의 변과 대향하는 측)의 변의 양단부에 2개소의 도통재(43)가 마련되어 있다. 액정 장치(1)에 있어서는 그 외 필요에 따라 위상차판(位相差板), 편광판(偏光板) 등이 소정의 방향으로 배치되나, 여기서는 도시를 생략한다.
- [0054] 도 3은 도 2에 있어서 2점 쇄선으로 둘러싼 영역 AR1의 확대도이다. 여기서는 주로 소자 기관(10)측의 구성을 나타내고 있다. 도면에 나타내는 바와 같이, 표시 영역(A)에는 평면에서 보아 거의 직사각형의 복수 서브 화소(P)가 매트릭스 형상으로 종횡으로 배치되어 있다. 또, 셀재(52)의 내측으로서 표시 영역(A)의 주변은 비표시 영역(M)으로 되어 있다. 비표시 영역(M)에는 인회 배선(18)으로부터 침입하는 정전기를 방전하여, 표시 영역(A)에 배치된 서브 화소(P)를 보호하기 위한 정전 보호 영역(SA)과, 정전 보호 영역(SA)에서 방전할 수 없었던 정전기에 의한 서브 화소(P)의 파괴를 스스로 파괴되는 것으로 대항하는 더미 화소(정전 보호 부재; DP)가 배치된 더미 영역(DA)이 마련되어 있다.
- [0055] 소자 기관(10)에 있어서 표시 영역(A)의 주위에는 셀재(52)와 겹쳐서, 공통 전극(19)에 공통 전위를 공급하는 인회 배선(18)이 형성되어 있고, 인회 배선(18)이 절곡(折曲)되는 모서리(角)에는 외측(액정층(50)과는 반대측)에 돌출하는 접속부(18a)가 형성되어 있다.
- [0056] 한편, 도시하지 않는 대향 기관이 구비하는 정전 차폐층(40)의 모서리부에도 외측에 돌출하는 접속부(40a)가 형성되어 있다. 접속부(40a)와 접속부(18a)는 평면적으로 겹쳐져 있음과 아울러, 모두 셀재(52)의 외측에까지 연재(延在)되어 형성되어 있고, 각각의 단부에 있어서 도통재(43)를 통하여 전기적으로 접속되어 있다. 따라서, 정전 차폐층(40)의 전위는 공통 전위와 동전위로 유지되고 있다.
- [0057] 도 4는 도 3에 있어서 2점 쇄선으로 둘러싼 영역 AR2의 확대도이다. 도면에 나타내는 바와 같이, 비표시 영역(M; 도 3 참조)에는 서브 화소(P)의 주변에 배치된 복수의 더미 화소(DP)를 가지는 더미 영역(DA)과, 더미 영역(DA)과 셀재(52) 사이의 영역에 배치된 쇼트 링(short ring; 정전 보호 부재; 211)이나 저항 소자(정전 보호 부재; 212)를 가지는 정전 보호 영역(SA)이 마련되어 있다. 정전 보호 영역(SA)의 쇼트 링(211) 및 저항 소자(212)는 주로 제조 공정 중에 발생하는 정전기로부터 서브 화소(P)마다 배치된 TFT(30)를 보호하기 위해 마련된다.
- [0058] 제조 공정 중에 발생하는 정전기는 표시 영역(A)의 주변으로부터 서브 화소(P)에 침입한다. 그렇기 때문에, 발생하는 정전기를 정전 보호 영역(SA)의 기능으로 방전함과 아울러, 방전할 수 없었던 정전기를 더미 영역(DA)에

배치된 더미 화소(DP)가 파괴되는 것으로, 서브 화소(P)가 파괴되는 것을 방지하고 있다.

- [0059] 저항 소자(212)는 서브 화소(P) 및 더미 화소(DP)가 배열하는 행렬에 대응하여, 각 행렬의 단부에 마련되어 있다. 도면에서는 서브 화소(P) 및 더미 화소(DP)의 행에 대하여 1행 간격(상단의 행으로부터 세어서 짝수 행)에 마련되고, 각각의 행의 주사선(3a)과 접속하고 있다. 또, 도시는 생략하나, 도면에 나타내는 우변과 대향하는 측의 좌변에는 남는 행(홀수 행)에 대응하는 저항 소자(212)가 마련되어 있다. 또, 서브 화소(P) 및 더미 화소(DP)의 열의 상단부에도, 열마다 저항 소자(212)가 마련되어 있다.
- [0060] 또, 공통 전극(19)은 서브 화소(P) 및 더미 화소(DP)를 덮어 형성되어 있고, 저항 소자(212)가 마련된 측의 단부에는 쇼트 링(211)과 접속하기 위한 확장부(213)가 마련되어 있다. 확장부(213)는 저항 소자(212)와 겹치지 않는 위치에 마련되어 있고, 확장부(213)를 통하여 공통 전극(19)과 쇼트 링(211)이 접속되어 있다.
- [0061] 또, 공통 전극(19)의 상단의 모서리 부분에 마련된 확장부(213)에는 인회 배선(18)과 접속하기 위해서 평면에서 보아 거의 직사각형인 접속부(19a)가 마련되어 있고, 복수의 컨택트 홀(214)을 통하여 서로 접속하고 있다. 또, 접속부(19a)는 복수의 컨택트 홀(215)을 통하여 쇼트 링(211)과도 접속하고 있다. 이들 정전 보호 영역(SA)에 마련된 부재에 의해, 서브 화소(P)에 마련된 TFT(30)의 정전 파괴를 방지하고 있다.
- [0062] 또, 정전 차폐층(40)은 이들 더미 영역(DA)나 정전 보호 영역(SA)의 각 구성과 평면적으로 겹쳐서 마련되어 있다. 정전 차폐층(40)은, 후술하는 바와 같이, 외부로부터의 정전기를 포착하는 기능을 가지고 있어, 정전기에 의해 더미 영역(DA)나 정전 보호 영역(SA)의 각 구성이 파괴되는 것을 막고 있다. 그 때문에, 더미 영역(DA)나 정전 보호 영역(SA)에서는 양호하게 서브 화소(P)가 파괴되는 것을 막을 수 있다. 또, 정전 차폐층(40)과, 더미 영역(DA)이나 정전 보호 영역(SA)의 각 구성은 전기적으로 접속되어 있기 때문에, 서로 협동하여 정전기를 확산시킬 수 있다.
- [0063] 도 6은 본 실시 형태의 액정 장치(1)의 쉘재(52) 및 도통재(43) 주변의 개략 단면도이다. 여기서는 도면을 보기 쉽게 하기 위하여, 비표시 영역에 있어서 구성을 생략하여 도시하고 있다.
- [0064] 도면에 나타내는 바와 같이, 액정 장치(1)는 소자 기관(10)과, 소자 기관(10)과 대향 배치된 대향 기관(20)과, 소자 기관(10)과 대향 기관(20) 사이에 협지된 액정층(50)을 구비하여 구성되어 있다. 또, 액정 장치(1)에는 소자 기관(10)과 대향 기관(20)이 대향하는 영역의 가장자리 끝을 따라서 쉘재(52)가 마련되고, 액정층(50)을 구성하는 액정 분자가 봉지되어 있다. 이 액정 장치(1)는 소자 기관(10)측으로부터 조명광이 조사되어, 표시되는 화상을 대향 기관(20)측으로부터 관찰하는 구성으로 되어 있다.
- [0065] 또한, 이하의 기재에 있어서, 소자 기관(10; 또는 소자 기관 본체(11))의 액정층(50)측을 「상(上)」 또는 「상면(上面)」으로 표기한다. 동양(同様)으로, 대향 기관(20; 또는 대향 기관 본체(21))의 액정층(50)측을 「상」 또는 「상면」으로 표기한다.
- [0066] 소자 기관(10)은 투광성을 구비한 소자 기관 본체(11)를 구비하고 있다. 소자 기관 본체(11)를 형성하는 재료에는, 예를 들어 유리, 석영유리, 질화규소 등의 무기물이나, 아크릴 수지, 폴리카보네이트 수지 등의 유기 고분자 화합물(수지)을 이용할 수 있다. 또, 투광성을 구비한다면, 이들 재료를 적층 또는 혼합하여 형성된 복합 재료를 이용할 수도 있다.
- [0067] 소자 기관 본체(11) 상에는 알루미늄이나 구리 등의 도전성 재료로 이루어진 주사선(3a)과 도시하지 않는 데이터선이 형성되어 있다. 또, 쉘재(52)와 평면적으로 겹치는 영역에는 동일한 도전성 재료로 이루어진 인회 배선(18)이 형성되어 있다. 이들은 같은 재료를 이용하는 것으로 해도 되고, 또한 다른 재료를 이용하여 형성해도 된다. 이들은, 예를 들어 도전성 재료의 박막을 성막한 후에, 패터닝하는 것에 의해 얻어진다. 본 실시 형태에서는 형성 재료로서 알루미늄을 이용한다.
- [0068] 또 소자 기관 본체(11) 상에는 주사선(3a), 데이터선, 인회 배선(18)을 덮도록 게이트 절연막(12)이 형성되어 있다. 게이트 절연막(12)은 질화 실리콘이나 산화 실리콘 등과 같은 절연성을 갖는 투광성 재료로 구성되어 있다.
- [0069] 게이트 절연막(12) 상에는 반도체층(32), 반도체층(32)의 일단에 접속되어 있는 소스 전극(33), 반도체층(32)의 타단에 접속되어 있는 드레인 전극(34)이 형성되어 있고, 이들 반도체층(32), 소스 전극(33), 드레인 전극(34) 및 주사선(3a)에 의해 보텀 게이트형(bottom-gate type)의 TFT(30)를 구성하고 있다. 또, TFT(30)를 덮도록 층간 절연막(13)이 형성되어 있다. 층간 절연막(13)은 게이트 절연막(12)과 동양으로, 질화 실리콘이나 산화 실리콘 등의 절연성을 갖는 투광성 재료로 구성되어 있다.

- [0070] 층간 절연막(13) 상에는 화소 전극(9)이 형성되어 있고, 콘택트 홀(16)을 통하여 TFT(30)의 드레인 전극(34)과 전기적으로 접속하고 있다. 화소 전극(9)은 ITO(Indium Tin Oxide: 인듐 주석 산화물)나 주석 산화물(SnO₂) 등의 투광성을 구비한 도전성 재료에 의해 형성되어 있다. 본 실시 형태에서는 ITO를 이용하고 있다.
- [0071] 또, 층간 절연막(13) 상에는 화소 전극(9)을 덮어 전극간 절연막(14)이 형성되어 있다. 전극간 절연막(14)은 게이트 절연막(12)이나 층간 절연막(13)과 동양으로, 질화 실리콘이나 산화 실리콘 등의 절연성을 갖는 투광성 재료로 구성되어 있고, 층간 절연막(13) 상에 형성된 화소 전극(9)을 피복(被覆)하고 있다.
- [0072] 전극간 절연막(14) 상에는 사다리 형상의 공통 전극(19)이 형성되어 있다. 화소 전극(9)과 공통 전극(19)은 전극간 절연막(14)을 사이에 두고 배치되어 있고, FFS 방식의 전극 구조를 구성하고 있다. 또 공통 전극(19)은 게이트 절연막(12), 층간 절연막(13), 전극간 절연막(14)을 연통하는 콘택트 홀(17)을 통하여 인회 배선(18)과 접속되어 있다. 공통 전극(19)은 ITO 등의 투광성의 도전성 재료에 의해 형성되어 있고, 본 실시 형태에서는 공통 전극(19)의 재료로 ITO를 이용하고 있다.
- [0073] 또, 전극간 절연막(14) 상에는 공통 전극(19)을 덮어 제1 배향막(15)이 형성되어 있다. 제1 배향막(15)은, 예를 들어 폴리이미드 등의 유기 재료나 실리콘 산화물 등의 무기 재료로 구성되어 있다. 본 실시 형태의 제1 배향막(15)은 폴리이미드의 형성 재료를 도포하여 이를 건조·경화시킨 후, 그 상면에 러빙(rubbing) 처리를 실시하는 것에 의해 얻어진다.
- [0074] 한편, 대향 기판(20)은 투광성을 구비한 대향 기판 본체(21)를 구비하고 있다. 대향 기판 본체(21)를 형성하는 재료에는 소자 기판 본체(11)와 동양의 재료를 이용할 수 있다.
- [0075] 대향 기판 본체(21) 상에는 차광층(22b)과, 정전 차폐층(40)과, 착색층(22a)과, 오버 코트층(24)과, 제2 배향막(25)이 순서대로 형성되어 있다. 차광층(22b)과 착색층(22a)이 컬러 필터층(22)으로 된다. 차광층(22b)은 대향 기판 본체(21)의 전면에 형성된 흑색 안료를 혼합한 아크릴 수지층을, 포토리소그래피법 등으로 패터닝하여 형성되어 있다. 이러한 패터닝은 표시 영역(A; 도 2 참조)에 있어서, 상기 수지층이 개구부(22c)를 둘러싸는 격자(格子) 형상으로 되도록 행해진다. 이러한 개구부(22c)의 평면에서 본 영역이 서브 화소(P; 도 3 참조)의 평면에서 본 영역이다. 또, 정전 차폐층(40)의 표면에는, 밀바탕이 되는 차광층(22b)의 형상을 반영한 요철이 형성된다. 이러한 요철이 요철부(46)이다.
- [0076] 정전 차폐층(40)은 도 3에서 나타내는 표시 영역(A)과 더미 영역(DA)과 정전 보호 영역(SA)을 덮도록 형성되어 있다. 따라서, 표시 영역(A)에 있어서 개구부(22c)는 정전 차폐층(40)의 상면에, 평면에서 본 형상이 거의 동일한 오목부(凹部; 패인 곳)로서 남는다. 착색층(22a)은 이러한 오목부에 정전 차폐층(40)을 통하여 액적 토출법(液滴 吐出法) 등의 습식 도포법을 이용하여 착색층(22a)의 형성 재료를 배치하여 형성된다.
- [0077] 본 실시 형태의 액정 장치(1)의 컬러 필터층(22)에 있어서, 착색층(22a)의 막 두께는 2 μ m, 차광층(22b)의 막 두께는 1.5 μ m이다. 컬러 필터층(22)에서, 소자 기판(10)측으로부터 입사하여 대향 기판(20)측에 출사하는 광을 적색, 녹색, 청색으로 변조하여, 각 색의 광을 혼색함으로써 풀 컬러 표시가 가능하게 된다.
- [0078] 정전 차폐층(40)은 외부로부터의 정전기를 포착하고, 포착한 정전기를 후술하는 도통재(43)를 통하여 나가게 함으로써, 대향 기판(20)과 소자 기판(10) 사이에 예측할 수 없는 중 전계가 생기는 것을 방지하기 위해 마련된다. 정전 차폐층(40)은 ITO나 SnO₂ 등의 투광성을 갖는 도전 재료를 이용하여 형성되어 있고, 본 실시 형태에서는 ITO를 형성 재료로 하고 있다.
- [0079] 그리고, 본 실시 형태의 액정 장치(1)의 정전 차폐층(40)은 마스크 성막법의 하나인 마스크 증착법으로 형성되어 있다. 즉, 성막시에 포토리소그래피법을 이용하는 일 없이 패터닝되어 있다. 따라서, 비교예의 액정 장치(3)와는 달리, 대향 기판 본체(21)의 전면에는 형성되어 있지 않다. 구체적으로, 대향 기판(20)의 단부(B)에 있어서, 정전 차폐층(40)의 단면은 대향 기판 본체(21)의 단면의 약간 내측에 위치하고 있다. 즉, 대향 기판(20)의 단부(B)에 있어서, 정전 차폐층(40)의 단면과 대향 기판 본체(21)의 단면은 한 면으로 되어 있지 않다. 그리고, 이러한 형상에 의해, 상술한 현상, 즉 정전기의 진입, 및 정전 차폐층(40)의 전식이 억제된다.
- [0080] 여기서, 상술한 마스크 증착법을 행하기 위해서는 증착 마스크의 위치 맞춤을 행하기 위한 얼라인먼트 마크가 필요하다. 따라서, 도 5의 비교예에 나타내는 바와 같이, 대향 기판 본체(21) 상에 직접적으로 정전 차폐층(40)을 형성하는 경우에는 마스크 증착을 행할 수 없다. 본 실시 형태의 액정 장치(1)에서는 대향 기판 본체(21)와 정전 차폐층(40) 사이에 차광층(22b)이 형성되어 있다. 즉, 대향 기판 본체(21) 상에 우선 차광층(22b)의 성막과 패터닝을 행한 후에, 정전 차폐층(40)을 형성하고 있다. 따라서, 상술한 차광층(22b)의 패터닝시에 얼라인

먼트 마크를 형성하여, 이 얼라인먼트 마크를 이용하여 정전 차폐층(40)을 마스크 증착할 수 있다. 즉, 본 실시 형태의 액정 장치(1)는 대향 기관 본체(21) 상에 차광층(22b)을 통하여 정전 차폐층(40)이 형성되어 있기 때문에, 정전 차폐층(40)을 마스크 증착법으로 형성하여, 신뢰성을 향상시킬 수 있다. 이하, 설명을 계속한다.

- [0081] 착색층(22a)과 정전 차폐층(40)의 상면에는 오버 코트층(24)이 형성되어 있다. 오버 코트층(24)은 착색층(22a)과 정전 차폐층(40)을 물리적 또는 화학적으로 보호하는 기능을 구비한다. 또, 형성된 착색층(22a)으로부터, 각각의 형성 재료에 포함되는 경화제의 반응 잔사(reaction residues) 등의 저분자량 물질이나 이온성의 불순물이 액정층(50)으로 용출(溶出)하여, 표시 불균일성을 일으키는 것을 막는다. 오버 코트층(24)은, 예를 들어 아크릴 수지나 에폭시 수지 등의 투광성을 구비한 경화성 수지를 이용하여 형성한다. 본 실시 형태의 액정 장치(1)에서는 아크릴 수지를 이용하여 막 두께 2 μ m으로 형성하고 있다.
- [0082] 오버 코트층(24) 상에는 제1 배향막(15)과 동양의 재료를 이용하여 제2 배향막(25)이 형성되어 있다. 본 실시 형태의 제2 배향막(25)은 폴리이미드의 형성 재료를 도포하여 이것을 건조·경화시킨 후, 그 상면에 일정 방향으로 러빙 처리를 실시하는 것에 의해 얻어진다. 러빙에 의한 제2 배향막(25)의 배향 방향은 제1 배향막(15)의 배향 방향과 같은 방향이 되도록 설정되어 있다.
- [0083] 또, 액정층(50)과 겹치는 영역의 오버 코트층(24) 상에는 차광층(22b)과 겹치는 영역에 스페이서(56)가 형성되어 있다. 스페이서(56)는 소자 기관(10)과 대향 기관(20)의 이간 거리를 일정 이하가 되지 않도록 유지하기 위한 것이다. 예를 들어, 대향 기관(20)측으로부터 응력이 가해진 경우에, 액정층(50)의 두께가 스페이서(56)의 높이 미만이 되지 않기 때문에, 표시 불균일성을 막을 수 있다.
- [0084] 소자 기관(10)에 마련된 인회 배선(18)과, 대향 기관(20)에 마련된 정전 차폐층(40)은 액정층(50)의 주위를 둘러싸는 실재(52)의 외측(액정층(50)과는 반대측)의 영역에 있어서, 도통재(43)를 통하여 도통하고 있다. 도통재(43)는 도전성을 가지는 미립자를 혼합한 경화성 수지나, 은 페이스트 등을 이용할 수 있다. 도전성을 갖는 미립자로는, 예를 들어 Au나 Ag 등의 금속 미립자나, 금속 등의 도전성을 갖는 재료로 도전성을 갖지 않는 미립자의 표면을 코트한 것 등을 들 수 있다.
- [0085] 소자 기관(10)측의 도통재(43)를 배치하는 영역에는 게이트 절연막(12), 층간 절연막(13), 전극간 절연막(14)을 관통하여 서로 연통하는 콘택트 홀(41)이 형성되어 있고, 저부에는 인회 배선(18)이 일부 노출해 있다.
- [0086] 본 실시 형태의 인회 배선(18)은 형성 재료로서 비금속(卑金屬)인 알루미늄을 이용하고 있기 때문에, 콘택트 홀(41)을 형성하여 노출시키면, 표면이 산화하여 산화막을 형성하여, 도통을 취할 수 없을 우려가 있다. 또, 콘택트 홀(41)의 저부에는 인회 배선(18)의 일부만이 노출할 뿐이고, 도통재(43)와의 도통 면적이 작다. 그렇기 때문에, 인회 배선(18)의 표면 산화를 방지하며, 또 도통재(43)와의 도통을 확실한 것으로 하기 위해, 콘택트 홀(41)을 덮어 ITO나 SnO₂를 형성 재료로 하는 도전막(44)이 형성되어 있는 것이 바람직하다.
- [0087] 또, 대향 기관(20)측의 도통재(43)를 배치하는 영역에는 오버 코트층(24)을 관통하여 서로 연통하는 콘택트 홀(42)이 형성되어 있다.
- [0088] 본 실시 형태의 액정 장치(1)는 이상과 같은 구성으로 되어 있다.
- [0089] 이상과 같은 구성의 액정 장치(1)에서는 정전 차폐층(40)과 제2 배향막(25) 사이에는 착색층(22a) 및 오버 코트층(24)이 마련되어 있고, 이들 층의 두께 정도, 정전 차폐층(40)과 액정층(50)이 이간하고 있다. 그 때문에, 제2 배향막(25)과 접하여 정전 차폐층(40)을 형성하는 경우와 비교하면, 정전 차폐층(40)에서 포착한 정전기에 의한 쿨롱 힘이 약해져서, 액정층(50)에 영향을 주기 어려워진다. 또, 컬러 표시 가능한 액정 장치에 있어서, 착색층(22a) 및 오버 코트층(24)을 이용하여 이간 거리를 버는 구성이기 때문에, 이간 거리를 벌기 위해서 새롭게 절연층을 마련할 필요가 없다. 따라서, 오버 코트층(24)과 제2 배향막(25) 사이에 정전 차폐층(40)이 형성되어 있는 액정 장치에 비해 정전기에 기인하는 표시 불균일성이 한층 더 억제되어 있고, 고품질의 화상 표시가 가능하게 되어 있다.
- [0090] 또, 정전 차폐층(40)의 표면에 형성된 요철부(46)는 외부 정전기에 대하여 피뢰침의 역할을 하고 있다. 따라서, 정전 차폐층(40)이 대향 기관 본체(21) 상에 직접 형성되어서 평탄면을 나타내는 경우와 비교하여, 외부 정전기를 포착하기 쉽다. 그 때문에, 실드 효과가 높은 정전 차폐층(40)으로 되고, 정전기의 영향에 의한 화상 불균일성이 한층 더 억제되고 있고, 고품질의 화상 표시가 가능하게 되어 있다.
- [0091] 또, 본 실시 형태의 액정 장치(1)는 인회 배선(18)과 정전 차폐층(40)이 도통재(43)를 통하여 평면적으로 겹치는 위치에서 전기적으로 접속되어 있고, 정전 차폐층(40)의 전위가 구동 회로에 의해 제어된 공통 전극(19)의

전위와 같은 전위로 제어되는 것으로 하고 있다. 그 때문에, 정전 차폐층(40)에 포착되는 정전기의 전하가 공통 전위와 동등하게 유지되기 때문에, 장시간 이용해도 정전기가 축적·증가하는 일이 없다. 또, 정전 차폐층(40)은 인회 배선(18)과 접속되기 때문에, 새롭게 도전성의 구성 부재를 형성하는 일 없이, 정전 차폐층(40)에 축적하는 전하를 방출할 수 있다. 또한, 정전 차폐층(40)과 공통 전극(19) 사이에 전위차가 없어지기 때문에, 기관 사이에 종 방향의 전계가 발생하기 어렵게 되고, 이러한 것들로 인하여, 화상 불균일성을 억제한 액정 장치(1)로 할 수 있다.

[0092] 또, 본 실시 형태의 액정 장치(1)는 도통재(43)와 대향 기관 본체(21) 사이에 정전 차폐층(40) 외에 차광층(22b)이 형성되어 있는 점에서도, 도 5에 나타내는 비교예의 액정 장치와 다르다. 이러한 구성에 의해, 도통재(43)의 높이(기관면에 수직 방향의 치수)가 차광층(22b)의 막 두께 정도 단축되어 있다. 따라서, 도통재(43)에 포함되는 도전성을 갖는 미립자(예를 들어 Au나 Ag 등의 금속 미립자)의 지름도, 그 만큼 축소되어 있다. 그 결과, 가령 이 입자의 위치가 어긋나서 오버 코트층(24) 상에 올라 앉은 경우라도, 기관 간격(대향 기관(20)과 소자 기관(10)의 간격)에 미치는 영향이 저감되어 있다. 따라서, 비교예에 나타내는 액정 장치에 비해 표시 품질 및 신뢰성이 향상되어 있다.

[0093] 또, 본 실시 형태의 액정 장치(1)의 화소 전극(9)은 공통 전극(19)을 사이에 두고 액정층(50)과 반대측에 마련되는 것으로 하고 있다. 그렇기 때문에, 정전기를 포착하는 정전 차폐층(40)과 화소 전극(9) 사이가 더욱 멀어지게 되어, 화소 전극(9)과 정전 차폐층(40) 사이에 발생하는 전계를 보다 미약하게 억제할 수 있고, 화상 불균일성을 억제한 액정 장치(1)로 할 수 있다.

[0094] 또한, 본 실시 형태에 있어서는 정전 차폐층(40)은 인회 배선(18)과 전기적으로 접속하는 것으로 하였으나, 정전 차폐층(40)은 전기적으로 고립된 플로팅 상태라도 상관없다. 플로팅 상태는 주위의 배선이나 전극 등의 도전 부재와 접속하고 있지 않은 상태로 형성되어 있는 것을 나타낸다.

[0095] 또, 본 실시 형태에 있어서는 정전 차폐층(40)은 인회 배선(18)과 전기적으로 접속하는 것으로 하였으나 이에 한정되지 않는다. 예를 들어, 공통 전극(19)을 셀재(52)의 외측에까지 연재하여 형성하고, 정전 차폐층(40)과 공통 전극(19) 사이에서 도통시키는 것으로 해도 된다. 또, 정전 차폐층(40)에 대전하는 정전기를 방전하기 위한 도통 부재를 별도 설치하는 것으로 해도 상관없다.

[0096] 또, 본 실시 형태에 있어서는 정전 차폐층(40)을 공통 전극(19)과 접속하여, 공통 전위로 제어하는 것으로 하였으나, 이로 한정되지 않는다. 예를 들어, GND 전위에 유지된 배선을 별도 형성하고, 당해 배선과 정전 차폐층(40)을 접속하는 것으로, 정전 차폐층(40)을 GND 전위로 유지하는 것으로 해도 된다.

[0097] 또, 화소 전극(9)은 공통 전극(19)보다도 액정층(50)측에 배치할 수도 있다. 그 경우에는 액정층(50)에 가까운 측에 배치되는 화소 전극(9)을 사다리 형상 전극으로 한다.

[0098] (제2 실시 형태)

[0099] 다음으로, 본 발명의 제2 실시 형태에 관한 액정 장치(2)에 대해 설명한다. 도 7은 본 발명의 제2 실시 형태에 관한 액정 장치(2)의 개략 단면도이고, 상술한 제1 실시 형태에 있어서 도 6에 상당하는 도면이다. 따라서, 비표시 영역에 있어서 구성을 생략하여 도시하고 있다.

[0100] 본 실시 형태에 관한 액정 장치(2)는 제1 실시 형태의 액정 장치(1)와 유사한 구성을 가지고 있고, 대향 기관(20)에 있어서 차광층(22b), 착색층(22a), 및 정전 차폐층(40)의 배치 형태가 다를 뿐이다. 따라서, 본 실시 형태의 설명에 있어서는 상술한 도 1 ~ 도 4에 상당하는 도면은 생략한다. 또, 액정 장치(1)의 구성 요소와 공통되는 구성 요소에는 동일한 부호를 부여하고, 설명의 기재는 일부 생략한다.

[0101] 도면에 나타내는 바와 같이, 액정 장치(2)의 정전 차폐층(40)은 착색층(22a) 상, 즉 착색층(22a)과 오버 코트층(24) 사이에 형성되어 있다. 그리고, 제1 실시 형태에 관한 액정 장치(1)의 정전 차폐층(40)과 동양으로, 액정 장치(2)의 정전 차폐층(40)은 단면이 대향 기관의 단부(B)에 있어서 대향 기관 본체(21)의 단면과 한 면이 아닌 약간 내측에 위치하도록 형성되어 있다. 따라서, 본 실시 형태의 액정 장치(2)는 상술한 액정 장치(1)의(비교예의 액정 장치에 대한) 효과와 동일한 효과를 가지고 있다.

[0102] 즉, 액정 장치(2)는 정전기의 진입 및 정전 차폐층(40)의 전식이 억제되어 있고, 신뢰성이 향상되어 있다. 또, 정전 차폐층(40)의 표면에 형성된 요철부(46)에 의해, 정전기의 영향에 의한 화상 불균일성이 한층 더 억제되고 있다. 또, 도통재(43)에 포함되는 도전성을 갖는 미립자의 지름이 축소되어 있기 때문에, 표시 품질 및 신뢰성이 향상되어 있다.

- [0103] 그리고 또한, 액정 장치(2)는 액정 장치(1)와 달리, 정전 차폐층(40)은 착색층(22a)과 오버 코트층(24) 사이에 형성되어 있기 때문에, 이하의 효과를 가지고 있다.
- [0104] 제1 효과는 액정 장치의 설계에 관한 것이다. 액정 장치(2)는 착색층(22a)이 정전 차폐층(40)의 액정층(50)측이 아닌, 대향 기판 본체(21)측에 형성되어 있기 때문에, 이 정전 차폐층과 액정층(50) 간격이 착색층의 막 두께에 영향을 받지 않는다. 따라서, 착색층(22a)의 막 두께만이 다르고, 다른 구성은 공통인 일련의(즉, 시리즈화된) 액정 장치를 제조하는 경우에 있어서, 설계에 요하는 비용(및 시간)을 저감할 수 있다.
- [0105] 제2 효과는 착색층(22a)으로부터의 불순물의 용출을 저감시키는 효과이다. 상술한 바와 같이 제1 실시 형태의 액정 장치(1)에 있어서도, 오버 코트층(24)에 의해, 이러한 용출은 억제되고 있다. 본 실시 형태의 액정 장치(2)는 착색층(22a)과 오버 코트층(24) 사이에 정전 차폐층(40)이 추가로 배치되는 것으로, 상술한 용출이 한층 더 저감되고 있다. 따라서, 신뢰성이 한층 더 향상되고 있다.
- [0106] (제3 실시 형태)
- [0107] 다음으로, 본 발명의 제3 실시 형태로서의, 액정 장치의 제조 방법에 대해 설명한다. 도 9는 본 발명의 제3 실시 형태에 관한 액정 장치의 제조 방법을 나타내는 공정 단면도이다. 본 실시 형태의 제조 방법은 정전 차폐층의 형성에 관한 공정이다. 따라서, 대향 기판 본체(21) 등의 본 실시 형태에 필요한 구성 요소만을 도시하고, 다른 구성 요소의 도시는 생략한다. 이하, 공정마다 설명한다.
- [0108] 또한, 본 실시 형태의 제조 방법은 대형(대면적)의 기판을 이용하여 복수개의 액정 장치를 동시에 형성하는 경우에 대해 나타내고 있다.
- [0109] 우선, 도 9(a)에 나타내는 바와 같이, 대향 기판 본체(21) 상의 전면에 차광 재료층(62)을 형성한다. 차광성 재료는 상술한 바와 같이 흑색 안료를 혼합한 아크릴 수지 등이다.
- [0110] 다음으로, 도 9(b)에 나타내는 바와 같이, 차광 재료층(62)을 패터닝하여 차광층(22b)을 형성한다. 패터닝은 포토리소그래피법으로 행하는 것이 바람직하다. 상술한 바와 같이, 대향 기판 본체(21)는 대형 기판이고, 이 기판을 이용하여 복수의 액정 장치가 동시에 형성된다. 따라서, 본 도면에 있어서는 개개의 차광층(22b)이 액정 장치 1개분의 차광층(22b)에 대응하고 있다. 즉, 본 도면에 나타내는 개개의 차광층(22b)은 도시하지 않는 격자형상의 패턴을 가지고 있다. 이 격자형상의 패턴으로 둘러싸인 영역이 개구부(도시하지 않음)가 된다. 그리고, 이러한 패터닝시에 표시 영역(A; 도 2 참조)의 외측에 얼라인먼트 마크(60)를 형성한다. 포토리소그래피법이면, 이러한 세밀한 패터닝의 형성이 가능하다.
- [0111] 다음으로, 도 9(c)에 나타내는 바와 같이, 대향 기판 본체(21) 상에 성막 마스크로서의 증착 마스크(64)를 배치하고, 상술한 얼라인먼트 마크(60)를 이용하여 얼라인먼트(위치 맞춤)한다. 도면에서는 대향 기판 본체(21)와 증착 마스크(64)는 약간의 간격을 가지고 있으나, 밀착시켜도 된다.
- [0112] 이어서, 도 9(d)에 나타내는 바와 같이, 대향 기판 본체(21)를 도시하지 않은 열원(熱源) 등을 구비한 도가니(crucible; 66)와 대향시킨다. 그리고 증착 마스크 너머로 투명 도전 재료 입자로서의 ITO 입자(68)를 비상(飛翔)시켜서, 차광층(22b)을 덮도록 정전 차폐층(40)을 형성한다.
- [0113] 도시하는 바와 같이, 대향 기판 본체(21) 상에 서로 간격을 가지고 복수개의 정전 차폐층(40)이 형성된다. 상술한 간격이, 대향 기판 본체(21)를 분할하여 개개의 액정 장치로 할 때의 분할 위치(분할선이 되는 위치)이다. 그리고, 이러한 간격을 위해, 분할 후의 액정 장치에 있어서 대향 기판 본체(21)의 단면과 정전 차폐층(40)의 단면이 한 면으로 되는 것이 회피된다. 그리고, 이러한 형태에 의해, 정전 차폐층의 전식 또는 정전기의 침입이 억제된다. 따라서, 본 실시 형태의 제조 방법에 의하면, 표시 품질뿐만 아니라 신뢰성도 향상된 액정 장치를 얻을 수 있다.
- [0114] [전자 기기]
- [0115] 다음으로, 본 발명의 전자 기기의 실시 형태에 대하여 설명한다. 도 8은 본 발명에 관한 전자 기기의 일례를 나타내는 사시도이다. 도 8에 나타내는 휴대 전화(전자 기기; 1300)는 본 발명의 액정 장치를 작은 사이즈의 표시부(1301)로서 구비하고, 복수의 조작 버튼(1302), 수화구(1303) 및 송화구(1304)를 구비하여 구성되어 있다. 이에 의해, 본 발명의 액정 장치에 의해 구성된, 정전기에 의한 표시 불균일성을 억제한 표시부를 구비한 휴대 전화(1300)를 제공할 수 있다.
- [0116] 상기 각 실시 형태의 액정 장치는 상기 휴대 전화에 한정하지 않고, 전자 북, 프로젝터, 퍼스널 컴퓨터, 디지털

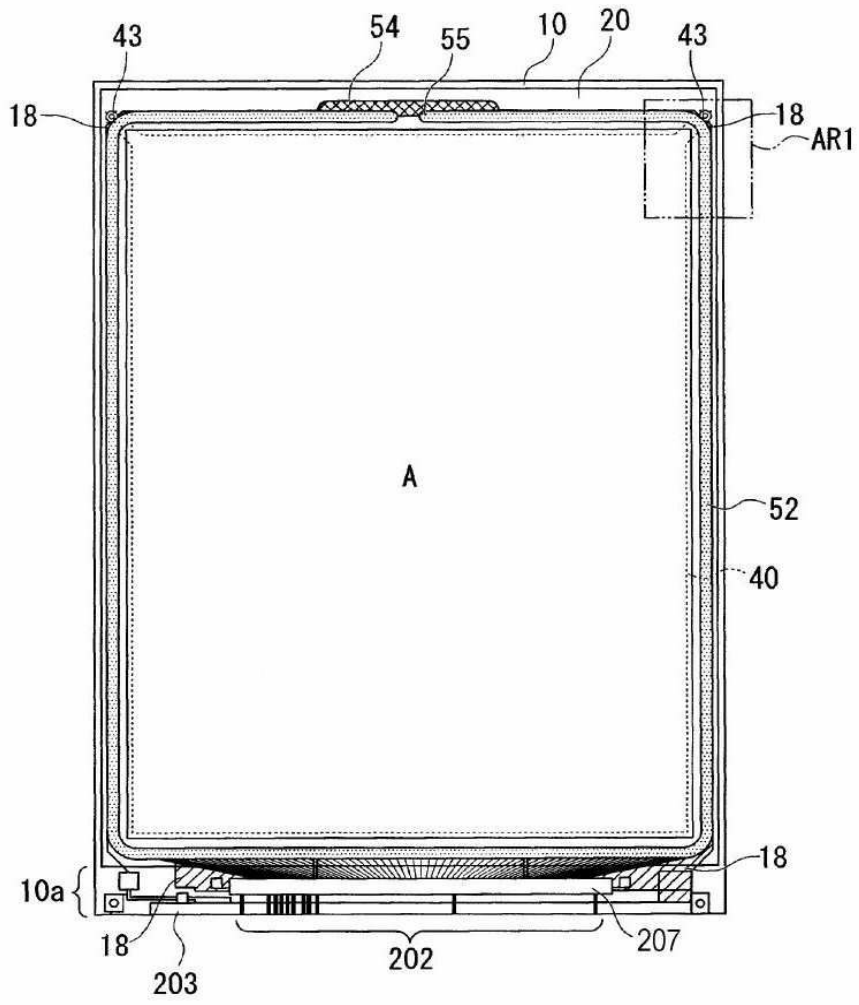
스틸 카메라, 텔레비전 수상기, 뷰 파인더형 또는 모니터, 직시형의 비디오테이프 레코더, 카 내비게이션 장치, 페이지(pager), 전자수첩, 전자계산기, 워드 프로세서, 워크 스테이션, TV 전화, POS 단말, 터치 패널을 구비한 기기 등등의 화상 표시 수단으로서 바람직하게 이용할 수 있고, 이러한 구성으로 하는 것으로, 정전기에 의한 화상 불균일성이 적고, 표시 품질이 높은 표시부를 구비한 전자 기기를 제공할 수 있다.

[0117] 이상, 첨부 도면을 참조하면서 본 발명에 관한 바람직한 실시 형태에 대해 설명하였으나, 본 발명은 관한 예로 한정되지 않음은 말할 것도 없다. 상술한 예에 있어서 나타난 각 구성 부재의 제형상이나 조합 등은 일례이고, 본 발명의 주된 취지로부터 이탈하지 않는 범위에 있어서 설계 요구 등에 기초하여 여러 가지 변경이 가능하다.

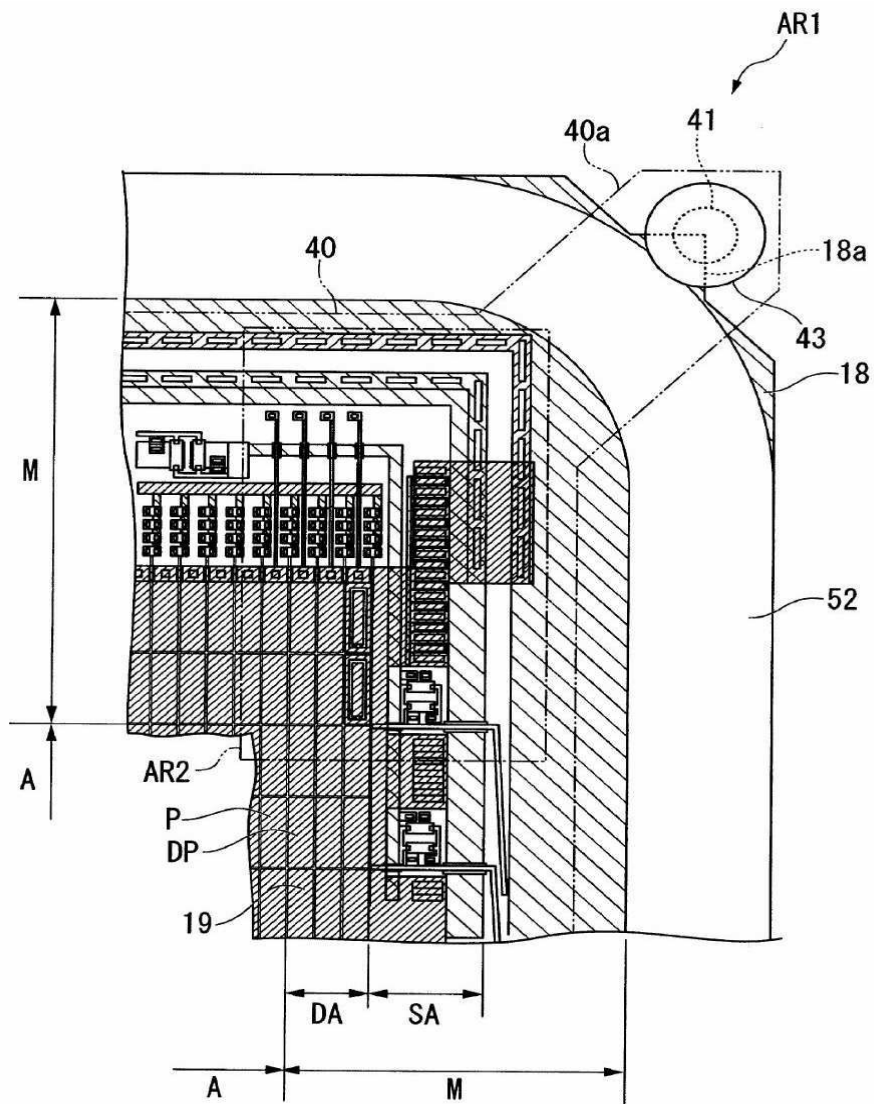
도면의 간단한 설명

- [0118] 도 1은 제1 실시 형태의 액정 장치의 등가 회로도이다.
- [0119] 도 2는 제1 실시 형태의 액정 장치를 대향 기관측으로부터 본 평면도이다.
- [0120] 도 3은 도 2의 일부를 확대한 도면이다.
- [0121] 도 4는 도 3의 일부를 확대한 도면이다.
- [0122] 도 5는 비교예로서 액정 장치의 개략 단면도이다.
- [0123] 도 6은 제1 실시 형태의 액정 장치의 개략 단면도이다.
- [0124] 도 7은 제2 실시 형태의 액정 장치의 개략 단면도이다.
- [0125] 도 8은 본 발명에 관한 전자 기기의 일례를 나타내는 사시도이다.
- [0126] 도 9는 제3 실시 형태의 액정 장치의 제조 방법을 나타내는 공정 단면도이다.
- [0127] 부호의 설명
- [0128] 1···제1 실시 형태에 관한 액정 장치, 2···제2 실시 형태에 관한 액정 장치, 3···비교예로서의 액정 장치, 3a···주사선, 3b···공통선, 6a···데이터선, 9···화소 전극, 10a···기관 확장부, 10···제1 기관으로서의 소자 기관, 11···소자 기관 본체, 12···게이트 절연막, 13···층간 절연막, 14···전극간 절연막, 15···제1 배향막, 16···컨택트 홀, 17···컨택트 홀, 18···인회 배선, 19···공통 전극, 19a···접속부, 20···제2 기관으로서의 대향 기관, 21···대향 기관 본체, 22···컬러 필터층, 22a···착색층, 22b···차광층, 24···오버 코트층, 25···제2 배향막, 30···TFT, 32···반도체층, 33···소스 전극, 34···드레인 전극, 40···정전 차폐층, 40a···접속부, 41···컨택트 홀, 42···컨택트 홀, 43···도통재, 44···도전막, 46···요철부, 50···액정층, 52···셀 재, 54···봉지재, 55···액정 주입구, 56···스페이서, 60···얼라인먼트 마크, 62···차광 재료층(차광층의 전(前)단계), 64···성막 마스크로서의 증착 마스크, 66···도가니, 68···투명 도전 재료 입자로서의 ITO 입자, 201···데이터선 구동 회로, 202···입력용 단자, 203···이방성 도전막, 204···주사선 구동 회로, 207···구동용 IC, 211···쇼트 링(정전 보호 부재), 212···저항 소자(정전 보호 부재), 213···확장부, 214···컨택트 홀, 215···컨택트 홀, 1300···전자 기기로서의 휴대 전화, 1301···표시부, 1302···조작 버튼, 1303···수화구, 1304···송화구, A···표시 영역, B···대향 기관의 단부, DA···더미 영역, DP···더미 화소(정전 보호 부재), M···비표시 영역, P···서브 화소, SA···정전 보호 영역.

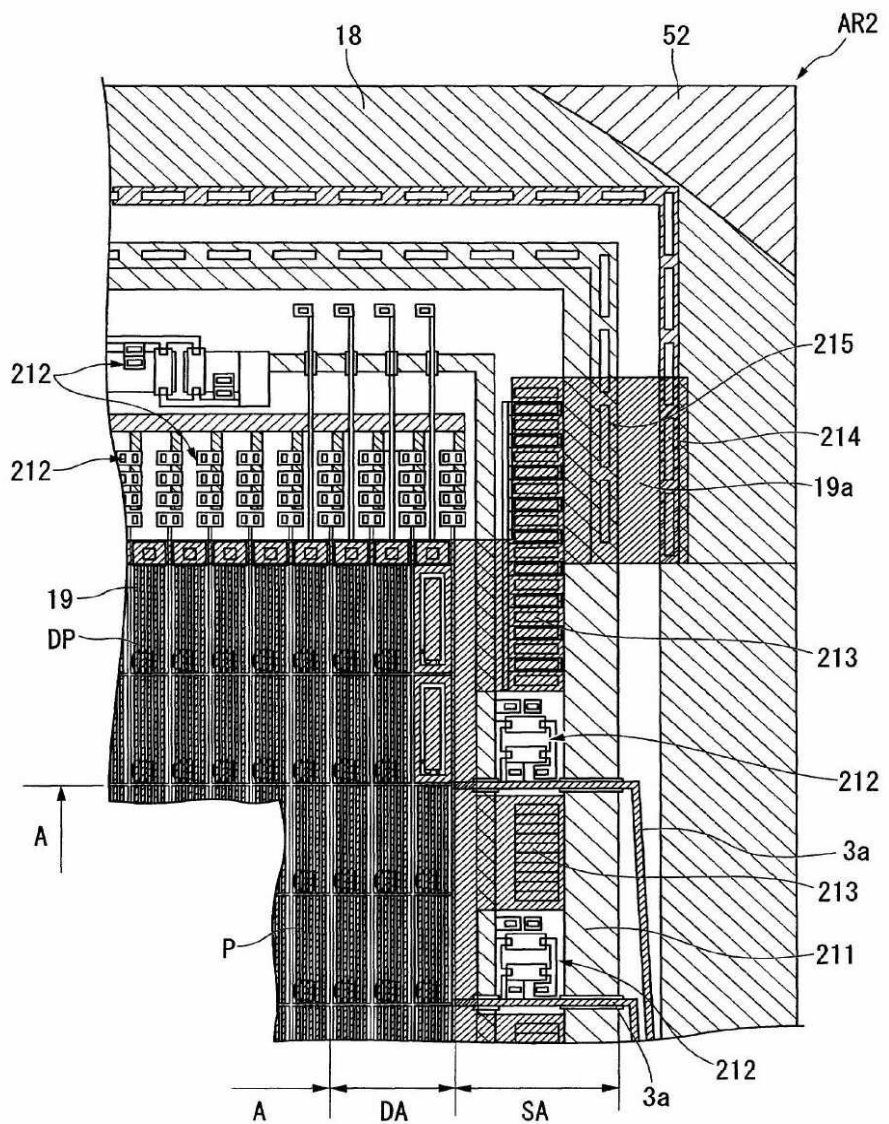
도면2



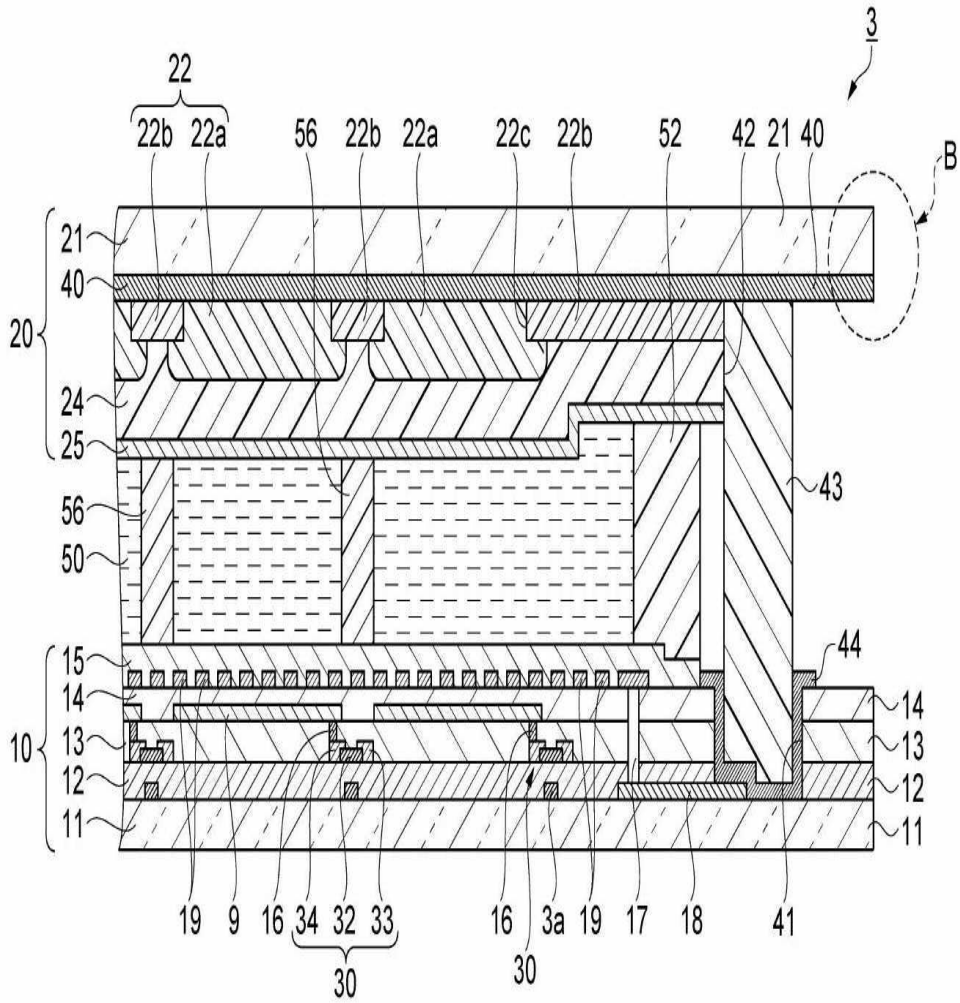
도면3



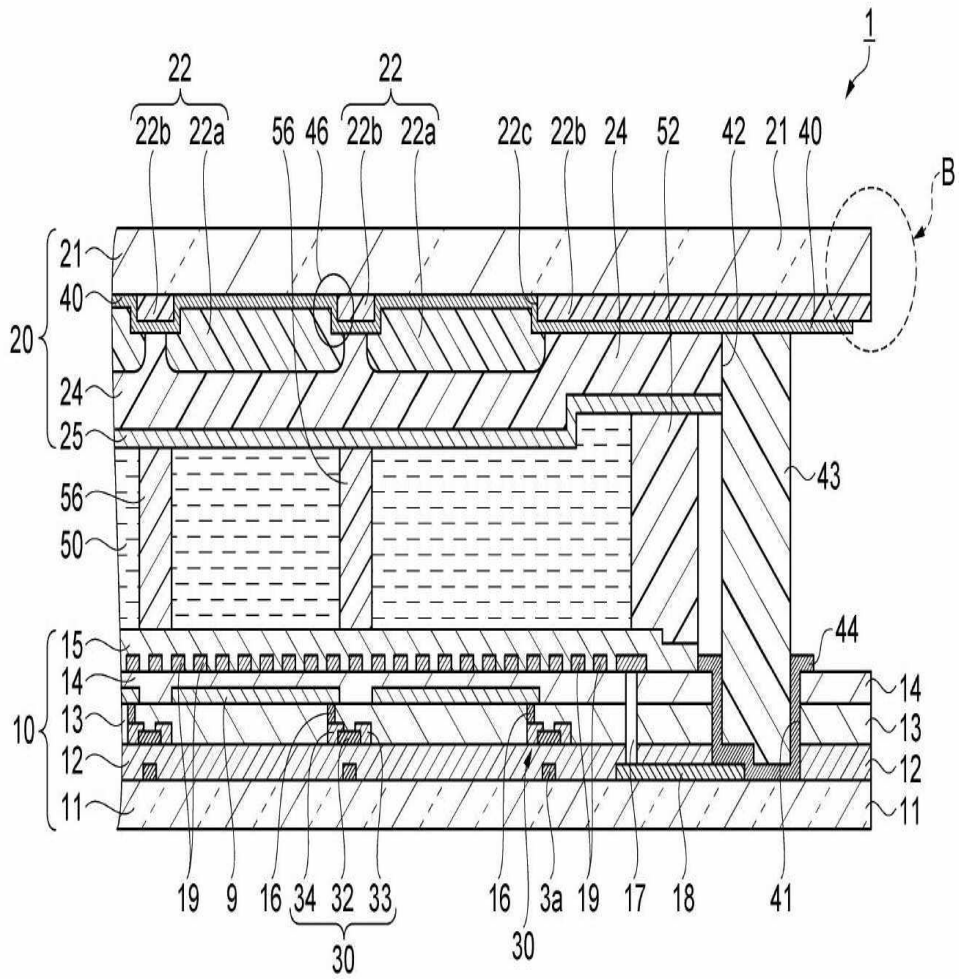
도면4



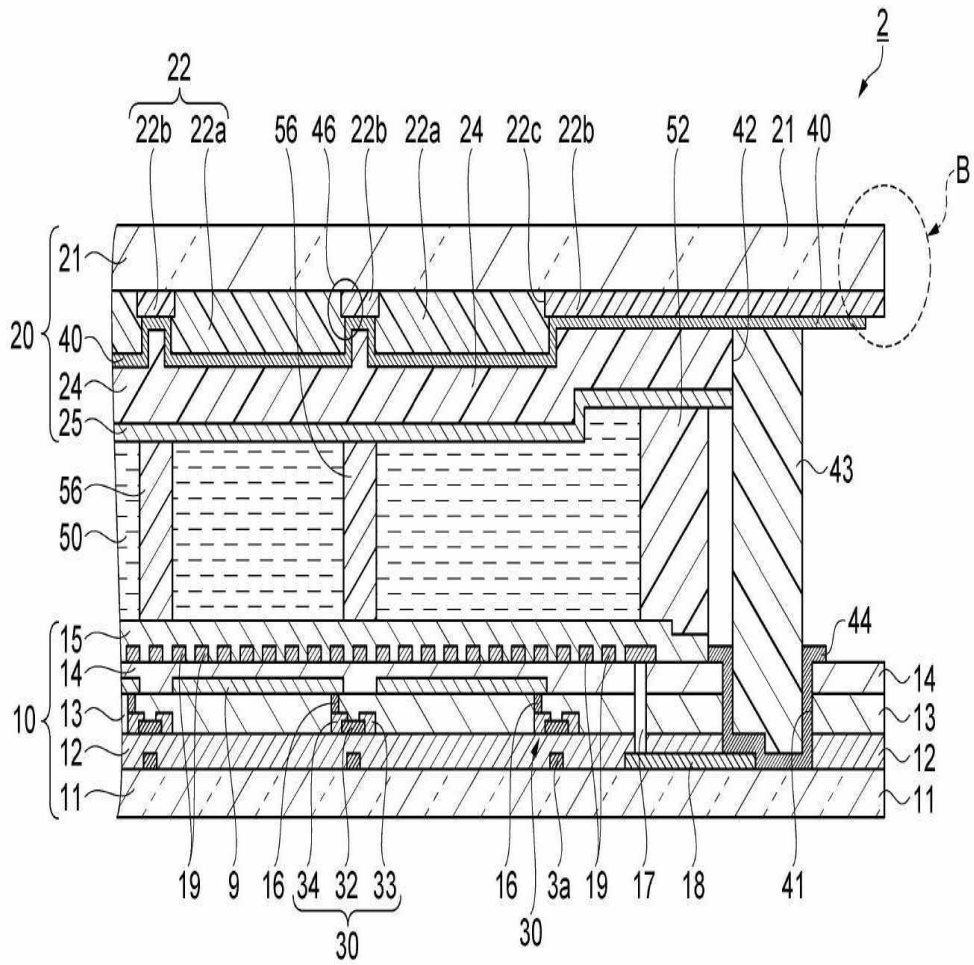
도면5



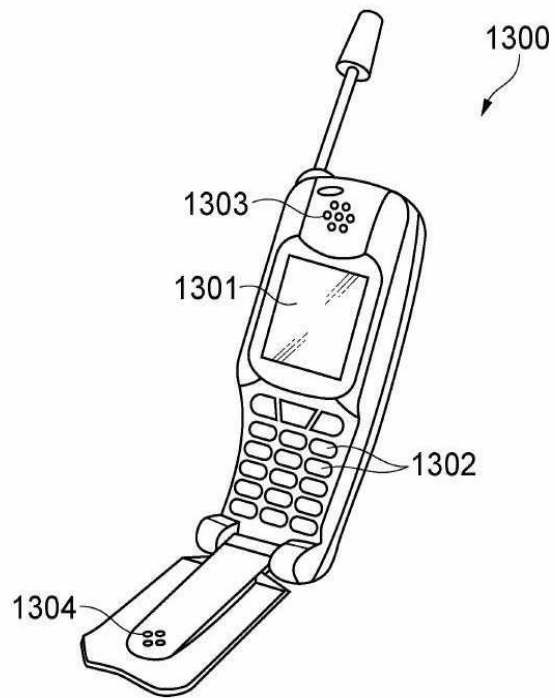
도면6



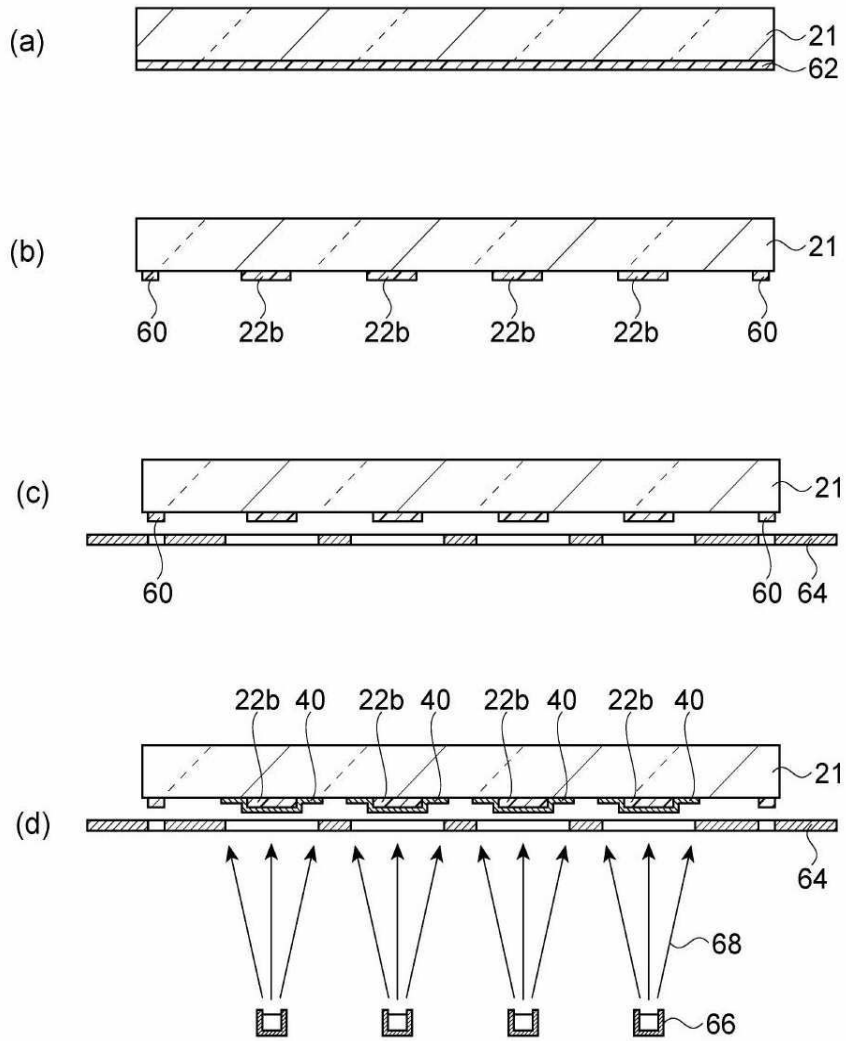
도면7



도면8



도면9



专利名称(译)	如图所示。并且显示区域A作为元件基板10的内表面侧		
公开(公告)号	KR101104491B1	公开(公告)日	2012-01-12
申请号	KR1020090088509	申请日	2009-09-18
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
当前申请(专利权)人(译)	索尼公司		
[标]发明人	YOSHIDA SHUHEI 요시다슈헤이 TANAKA SHINICHIRO 다나카신이치로 NISHIMURA JOJI 니시무라조지 YOSHIDA KOJI 요시다고지 TAKIZAWA KEIJI 다키자와게이지 HIGA MASAKATSU 히가마사카츠		
发明人	요시다슈헤이 다나카신이치로 니시무라조지 요시다고지 다키자와게이지 히가마사카츠		
IPC分类号	G02F1/1335 G02F		
CPC分类号	G02F2001/133334 G02F1/134363		
代理人(译)	CHANG, SOO KIL		
优先权	2008252585 2008-09-30 JP 2009133778 2009-06-03 JP		
其他公开文献	KR1020100036946A		
外部链接	Espacenet		

摘要(译)

本发明的目的是提供一种液晶装置，其中抑制了来自外部的静电引起的显示质量的劣化，它应。液晶层50夹在第一基板10和第二基板20之间，液晶层50形成在液晶层50侧的第一基板10的表面上，形成电极9和公共电极19，使得液晶层50由像素电极9和公共电极19之间产生的电场形成。由液晶装置驱动的水平电场系统的液晶装置(1)，包括第二基板(20)的液晶层(50)形成在该区域中并吸收可见光的遮光层22b，以及形成为与像素电极9重叠的遮光层22b，外涂层24用于按着色层22a的顺序保护着色层22a和取向层25，并且，在覆盖层24的第二基板20侧和遮光层22b的液晶层50侧形成透明导电材料。(静电屏蔽层)40形成在基板的表面上。代表人物 - 图6

