



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0113442  
(43) 공개일자 2012년10월15일

- |  |   |
|--|---|
| <p>(51) 국제특허분류(Int. Cl.)<br/>G02F 1/1335 (2006.01) G02F 1/1339 (2006.01)</p> <p>(21) 출원번호 10-2011-0031152</p> <p>(22) 출원일자 2011년04월05일<br/>심사청구일자 없음</p> | <p>(71) 출원인<br/>엘지디스플레이 주식회사<br/>서울특별시 영등포구 여의대로 128(여의도동)</p> <p>(72) 발명자<br/>손정호<br/>부산광역시 동래구 아시아드대로 234, 반도보라스<br/>카이뷰아파트 101동 303호 (온천동)</p> <p>이정윤<br/>서울특별시 강동구 고덕1동 아남아파트 6동 102호</p> <p>(74) 대리인<br/>서교준</p> |
|--|---|

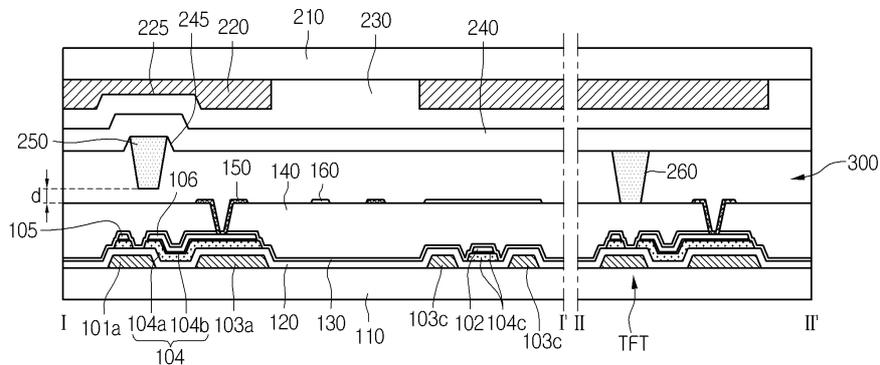
전체 청구항 수 : 총 11 항

(54) 발명의 명칭 액정표시장치 및 이의 제조방법

(57) 요약

본 발명은 단차를 갖는 갭 스페이서와 돌림 스페이서를 갖는 액정표시장치 및 이의 제조 방법에 관한 것으로, 서로 마주하는 제 1 및 제 2 기판; 상기 제 1 및 제 2 기판 사이에 개재된 액정층; 상기 제 1 기판의 내측면에 배치되어 화소영역을 정의하는 신호배선부; 상기 화소 영역에 배치된 스위칭 소자부; 상기 화소 영역에 배치된 전극부; 상기 화소 영역과 대응된 상기 제 2 기판의 내측면에 배치된 컬러필터; 상기 스위칭 소자 및 신호배선들과 대응된 상기 제 2 기판의 내측면에 배치된 블랙 매트릭스; 상기 블랙 매트릭스 상에 배치된 갭 스페이서; 및 상기 블랙 매트릭스 상에 배치되며 상기 갭 스페이서와 이격되어 배치된 돌림 스페이서; 를 포함하며, 상기 블랙 매트릭스는 상기 돌림 스페이서와 대응된 홈부를 갖는 액정표시장치 및 이의 제조 방법에 관한 것이다.

대표도 - 도2



## 특허청구의 범위

### 청구항 1

서로 마주하는 제 1 및 제 2 기관;  
상기 제 1 및 제 2 기관 사이에 개재된 액정층;  
상기 제 1 기관의 내측면에 배치되어 화소영역을 정의하는 신호배선부;  
상기 화소 영역에 배치된 스위칭 소자부;  
상기 화소 영역에 배치된 전극부;  
상기 화소 영역과 대응된 상기 제 2 기관의 내측면에 배치된 컬러필터;  
상기 스위칭 소자 및 신호배선들과 대응된 상기 제 2 기관의 내측면에 배치된 블랙 매트릭스;  
상기 블랙 매트릭스 상에 배치된 갭 스페이서; 및  
상기 블랙 매트릭스 상에 배치되며 상기 갭 스페이서와 이격되어 배치된 돌립 스페이서;  
를 포함하며,  
상기 블랙 매트릭스는 상기 돌립 스페이서와 대응된 홈부를 갖는 액정표시장치.

### 청구항 2

제 1 항에 있어서,  
상기 홈부는 상기 스위칭 소자와 대응하도록 형성된 액정표시장치.

### 청구항 3

제 1 항에 있어서,  
상기 컬러필터 및 블랙 매트릭스를 포함한 상기 제 2 기관의 내측면에 배치되고, 상기 홈부와 대응된 단차부를 갖는 오버코트층을 더 포함하는 액정표시장치.

### 청구항 4

제 1 항에 있어서,  
상기 홈부는 다각형 형상 또는 라인 형상으로 형성된 액정표시장치.

### 청구항 5

제 1 항에 있어서,  
상기 신호배선부 및 스위칭 소자부를 포함한 상기 제 1 기관의 내측면에 유기절연물질로 형성된 평탄층을 더 구비하는 액정표시장치.

### 청구항 6

제 1 항에 있어서,

상기 놀림 스페이서와 상기 겹 스페이서는 동일한 두께를 갖는 액정표시장치.

### 청구항 7

제 1 및 제 2 기관을 각각 준비하는 단계;

상기 제 1 기관의 일면에 스위칭 소자부, 신호배선부 및 전극부를 형성하는 단계;

상기 제 2 기관의 내측면에 컬러필터와 홈부를 구비한 블랙매트릭스를 형성하는 단계;

상기 홈부를 제외한 블랙 매트릭스와 상기 블랙 매트릭스의 홈부에 각각 대응되도록 상기 제 2 기관의 내측면에 겹 스페이서와 놀림 스페이서를 형성하는 단계; 및

상기 제 1 및 제 2 기관사이에 액정을 개재시키며, 상기 제 1 및 제 2 기관을 합착하는 단계;

를 포함하는 액정표시장치의 제조 방법.

### 청구항 8

제 7 항에 있어서,

상기 홈부는 상기 스위칭 소자부와 대응하도록 형성하는 액정표시장치의 제조 방법.

### 청구항 9

제 7 항에 있어서,

상기 홈부를 구비한 블랙매트릭스는 투과부, 차단부 및 반투과부를 구비한 마스크를 이용한 노광 공정을 이용하여 형성하는 액정표시장치의 제조 방법.

### 청구항 10

제 7 항에 있어서,

상기 신호배선부 및 스위칭 소자부를 포함한 상기 제 1 기관의 내측면에 유기절연물질로 도포하여 평탄층을 더 형성하는 액정표시장치의 제조 방법.

### 청구항 11

제 7 항에 있어서,

상기 겹 스페이서와 상기 놀림 스페이서는 동일한 두께를 가지도록 형성하는 액정표시장치의 제조 방법.

## 명세서

### 기술분야

[0001] 본 발명은 액정표시장치에 관한 것으로, 단차를 갖는 겹 스페이서와 놀림 스페이서를 구비한 액정표시장치 및 이의 제조 방법에 관한 것이다.

### 배경기술

[0002] 일반적으로 액정표시장치는 저소비 전력으로 구동될 뿐만 아니라 박형화의 가능으로 최근 디스플레이 산업분야

에서 널리 이용되고 있다.

- [0003] 이와 같은 액정표시장치는 이격되어 서로 마주하며 합착된 제 1 및 제 2 기관과 제 1 및 제 2 기관 사이에 개재되어 광학적 이방성과 불균질 특성을 이용하여 화상을 표시하는 액정을 포함할 수 있다.
- [0004] 여기서, 제 1 기관은 신호배선, 신호배선과 연결된 박막트랜지스터 및 박막트랜지스터와 연결된 화소전극을 구비할 수 있다. 특히, 액정표시장치가 횡전계 타입일 경우, 제 1 전극은 화소전극과 횡전계를 형성하는 공통전극을 포함할 수 있다. 또한, 제 2 기관은 컬러필터와 블랙 매트릭스를 구비할 수 있다. 이때, 제 1 및 제 2 기관 사이엔 갭 스페이서가 구비되어, 제 1 및 제 2 기관 사이의 셀 갭을 유지할 수 있다.
- [0005] 한편, 액정표시장치는 외부로부터 눌림과 같은 외력이 가해질 경우 빛샘 불량이 발생하는 문제점이 있었다. 이를 해결하기 위해, 액정표시장치는 제 1 및 제 2 기관 사이에 외부 압력을 완화시키기 위한 눌림 스페이서를 더 구비한다. 이때, 눌림 스페이서는 갭 스페이서와 달리, 어레이 기관과 이격공간을 가지도록 형성되어야 한다. 이에 따라, 눌림 스페이서는 갭 스페이서보다 낮은 높이로 형성된다.
- [0006] 하지만, 눌림 스페이서와 갭 스페이서가 서로 다른 높이를 가지도록 형성됨에 따라, 눌림 스페이서와 갭 스페이서는 서로 다른 마스크를 이용하여 형성해야 한다.
- [0007] 따라서, 액정표시장치는 눌림 스페이서를 구비함에 따라 외부의 압력에 의한 빛샘 불량을 개선할 수 있었으나, 눌림 스페이서를 형성하기 위한 공정이 추가되는 문제점이 있었다.

### 발명의 내용

#### 해결하려는 과제

- [0008] 따라서, 본 발명은 액정표시장치 및 이의 제조 방법에서 발생될 수 있는 문제점을 해결하기 위하여 창안된 것으로서, 구체적으로 반투과부를 갖는 마스크를 이용하여 눌림 스페이서와 대응된 영역의 블랙 매트릭스상에 단차부를 형성하여 별도로 공정을 추가하지 않고 갭 스페이서와 눌림 스페이서를 동일한 마스크로 형성할 수 있는 액정표시장치 및 이의 제조 방법을 제공함에 그 목적이 있다.

#### 과제의 해결 수단

- [0009] 본 발명에 따른 해결 수단의 액정표시장치를 제공한다. 상기 액정표시장치는 서로 마주하는 제 1 및 제 2 기관; 상기 제 1 및 제 2 기관 사이에 개재된 액정층; 상기 제 1 기관의 내측면에 배치되어 화소영역을 정의하는 신호배선부; 상기 화소 영역에 배치된 스위칭 소자부; 상기 화소 영역에 배치된 전극부; 상기 화소 영역과 대응된 상기 제 2 기관의 내측면에 배치된 컬러필터; 상기 스위칭 소자 및 신호배선들과 대응된 상기 제 2 기관의 내측면에 배치된 블랙 매트릭스; 상기 블랙 매트릭스 상에 배치된 갭 스페이서; 및 상기 블랙 매트릭스 상에 배치되며 상기 갭 스페이서와 이격되어 배치된 눌림 스페이서;를 포함하며, 상기 블랙 매트릭스는 상기 눌림 스페이서와 대응된 홈부를 가질 수 있다.
- [0010] 본 발명에 따른 해결 수단의 액정표시장치의 제조 방법을 제공한다. 상기 제조 방법은 제 1 및 제 2 기관을 각각 준비하는 단계; 상기 제 1 기관의 일면에 스위칭 소자부, 신호배선부 및 전극부를 형성하는 단계; 상기 제 2 기관의 내측면에 컬러필터와 홈부를 구비한 블랙매트릭스를 형성하는 단계; 상기 홈부를 제외한 블랙 매트릭스와 상기 블랙 매트릭스의 홈부에 각각 대응되도록 상기 제 2 기관의 내측면에 갭 스페이서와 눌림 스페이서를 형성하는 단계; 및 상기 제 1 및 제 2 기관사이에 액정을 개재시키며, 상기 제 1 및 제 2 기관을 합착하는 단계;를 포함할 수 있다.

#### 발명의 효과

- [0011] 본 발명의 실시예에 따른 액정표시장치는 눌림 스페이서와 대응된 블랙매트릭스에 홈부를 형성한 후 홈부에 눌림 스페이서를 형성함에 따라, 눌림 스페이서와 갭 스페이서를 동일한 높이로 형성한다 하여도 눌림 스페이서와

갭 스페이서는 단차를 가질 수 있으므로, 동일한 마스크 공정으로 눌림 스페이서와 갭 스페이서를 형성할 수 있다.

[0012] 또한, 본 발명의 실시예에 따른 액정표시장치는 블랙 매트릭스의 흠부를 스위칭 소자와 대응되도록 형성함에 따라, 블랙 매트릭스의 OD(Optical Density)에 영향을 미치는 것을 방지할 수 있다.

**도면의 간단한 설명**

[0013] 도 1은 본 발명의 제 1 실시예에 따른 액정표시장치의 어레이 기판의 평면도이다.

도 2는 도 1에 도시된 I-I'와 II-II'선과 대응된 액정표시장치의 단면도이다.

도 3 내지 도 8은 본 발명의 제 2 실시예에 따른 액정표시장치의 제조 공정을 설명하기 위해 도시한 단면도들이다.

**발명을 실시하기 위한 구체적인 내용**

[0014] 본 발명의 실시예들은 액정표시장치의 도면을 참고하여 상세하게 설명한다. 다음에 소개되는 실시예들은 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 예로서 제공되어지는 것이다.

[0015] 따라서, 본 발명은 이하 설명되어지는 실시예들에 한정되지 않고 다른 형태로 구체화될 수도 있다. 그리고, 도면들에 있어서, 장치의 크기 및 두께 등은 편의를 위하여 과장되어 표현될 수도 있다. 명세서 전체에 걸쳐서 동일한 참조번호들은 동일한 구성요소들을 나타낸다.

[0016] 도 1은 본 발명의 제 1 실시예에 따른 액정표시장치의 어레이 기판의 평면도이다.

[0017] 도 2는 도 1에 도시된 I-I'와 II-II'선과 대응된 액정표시장치의 단면도이다.

[0018] 도 1 및 도 2를 참조하면, 액정표시장치는 제 1 및 제 2 기판(110, 210), 액정층(300), 신호배선부, 스위칭 소자부(TFT), 전극부, 컬러필터(230), 블랙 매트릭스(220), 갭 스페이서(260) 및 눌림 스페이서(250)를 포함할 수 있다.

[0019] 제 1 기판(110) 및 제 2 기판(210)은 서로 마주하도록 합착되어 있을 수 있다. 여기서, 제 1 및 제 2 기판(110, 210)은 이격 공간을 가지며 이격되어 있을 수 있다. 제 1 및 제 2 기판(110, 210)은 광을 투과할 수 있는 투명한 기판, 예를 들면 유리 기판 또는 플라스틱 기판으로 이루어질 수 있으며, 본 발명의 실시예에서 제 1 및 제 2 기판(110, 210)의 재질을 한정하는 것은 아니다.

[0020] 액정층(300)은 제 1 및 제 2 기판(110, 210)의 이격 공간에 충전되어 있을 수 있다. 액정층(300)은 후술될 전극부에 의해 형성된 전계에 따라 액정표시장치를 투과하는 광 투과율이 조절되어 영상을 표시하게 된다.

[0021] 신호 배선부는 제 1 기판(110)의 내측면에 배치되어 있다. 신호배선부는 서로 교차하도록 배치된 게이트 배선(101)과 데이터 배선(102)을 포함할 수 있다. 이때, 게이트 배선(101)과 데이터 배선(102) 사이에 게이트 절연막(120)이 개재되어, 게이트 배선(101)과 데이터 배선(102)은 절연되어 있을 수 있다. 여기서, 게이트 배선(101)과 데이터 배선(102)의 교차로 인해 화소영역이 정의될 수 있다.

[0022] 데이터 배선(102)은 반도체 패턴(104)과 동일한 마스크 공정을 이용하여 형성할 수 있다. 이에 따라, 데이터 배선(102) 하부에 더미 반도체 패턴(104c)이 더 배치될 수 있다.

[0023] 이에 더하여, 신호 배선부는 공통배선을 더 포함할 수 있다. 여기서, 공통배선은 게이트 배선과 평행하는 제 1 공통배선(103a)과 제 2 공통배선(103b)과 연결되며 데이터 배선(102)과 평행하는 제 2 공통배선(103b)을 포함할 수 있다. 여기서, 제 1 공통배선(103a)과 데이터 배선(102)은 화소영역의 마주하는 두 측면에 각각 배치될 수 있다. 이때, 제 1 및 제 2 공통배선(103a, 103b)은 공통전극(160)과 전기적으로 연결되어, 공통전극(160)으로 공통전압 신호를 제공한다. 본 발명의 실시예에서, 공통 배선은 제 1 및 제 2 공통 배선을 포함하는 것으로 설명하였으나, 공통배선의 형태는 액정표시장치의 설계에 따라 다양하게 변경될 수 있다.

[0024] 또한, 쉘드 공통배선(103c)이 데이터 배선(102)의 양측에 각각 배치될 수 있다. 이때, 쉘드 공통배선(103c)은 데이터 배선(102)의 하부에 배치된 더미 반도체 패턴(104c)으로 광이 입사되는 것을 방지하여, 더미 반도체 패턴(104c)으로 인한 데이터 신호에 왜곡이 발생하는 것을 방지할 수 있다. 이는 더미 반도체 패턴(104c)에 광이

입사될 경우, 더미 반도체 패턴(104c)이 활성화되어 데이터 배선(102)에서 흐르는 데이터 신호에 영향을 줄 수 있기 때문이다. 즉, 쉘드 공통배선(103c)은 데이터 배선(102)에서 흐르는 데이터 신호의 왜곡 발생을 방지하여 화소의 노이즈 발생을 방지하는 역할을 할 수 있다.

- [0025] 스위칭 소자부(104c)는 각 화소영역에 배치되며 게이트 배선(101) 및 데이터 배선(102)과 전기적으로 연결되어 있다. 스위칭 소자부(104c)는 제 1 기관(110)상에 배치된 게이트 전극(101a), 게이트 전극(101a)을 포함한 제 1 기관(110)상에 배치된 게이트 절연막(120), 게이트 전극(101a)과 대응된 게이트 절연막(120) 상에 배치된 반도체 패턴(104), 반도체 패턴(104)의 채널 영역을 사이에 두고 반도체 패턴(104)상에 이격되어 배치된 소스 및 드레인 전극(105, 106)을 포함할 수 있다. 여기서, 반도체 패턴(104)은 비정질 실리콘으로 형성된 활성 패턴(104a)과 비정질 실리콘 패턴(104a)상에 배치되며 불순물이 주입된 비정질 실리콘으로 형성된 오믹콘택 패턴(104b)을 포함할 수 있다. 이때, 오믹콘택 패턴(104b)은 활성패턴(104a)과 소스 전극(105) 사이 및 활성패턴(104a)과 드레인 전극(106) 사이에 배치될 수 있다.
- [0026] 스위칭 소자부(104c)를 포함한 제 1 기관(110)상에 보호층(130)이 배치될 수 있다. 보호층(130)은 실리콘 질화막 또는 실리콘 산화막과 같은 무기 절연물질로 형성될 수 있다.
- [0027] 이에 더하여, 보호층(130)을 포함하는 제 1 기관(110) 상에 평탄층(140)이 배치될 수 있다. 여기서, 평탄층(140)은 보호층(130) 보다 낮은 유전율을 갖는 유기 절연물질로 형성될 수 있다. 예를 들면, 유기 절연물질은 포토 아크릴계 수지 및 벤조사이클로 부텐(BCB) 수지등일 수 있다. 이때, 제 1 기관(110) 상에 저유전율을 갖는 유기 절연물질로 형성된 평탄층(140)을 구비함에 따라, 전극부와 신호배선부사이 또는 신호배선부들 사이의 커플링 발생을 최소화할 수 있으므로, 전극부와 신호배선부 또는 신호배선부들을 중첩되도록 형성할 수 있다. 이에 따라, 액정표시장치의 비투과 영역을 줄일 수 있어, 결국 액정표시장치의 개구율을 향상시킬 수 있다.
- [0028] 전극부는 평탄층(140) 상에 배치될 수 있다. 전극부는 서로 교대로 어긋나게 배치된 화소전극(150)과 공통전극(160)을 포함할 수 있다. 여기서, 화소전극(150)은 스위칭 소자부(104c), 특히 스위칭 소자부의 드레인 전극(106)과 전기적으로 연결되어 있다. 또한, 공통전극(160)은 공통배선, 특히 제 2 공통배선(103b)과 전기적으로 연결되어 있을 수 있다.
- [0029] 한편, 컬러필터(230)는 화소영역과 대응된 제 2 기관(210)의 내측면에 배치되어 있다. 컬러필터(230)는 액정층(300)에서 투과된 광 중 일정한 파장의 광만을 투과시킨다.
- [0030] 블랙 매트릭스(220)는 광이 투과되지 않은 비투과 영역, 즉 신호배선부 및 스위칭 소자부(104c)의 형성 영역과 대응된 제 2 기관(210)의 내측면에 배치되어 있다.
- [0031] 블랙 매트릭스(220)는 내측으로 함몰된 홈부(225)를 구비할 수 있다. 홈부(225)는 라인 형상 또는 다각형 형상으로 형성할 수 있다. 이때, 홈부(225)는 후술될 놀림 스페이서(250)의 형성 영역일 수 있다.
- [0032] 블랙 매트릭스(220)에 홈부(225)를 형성할 경우, 블랙 매트릭스(220)의 두께가 작아짐에 따라 블랙 매트릭스(220)의 광밀도(Optical Density)에 영향을 미칠 수 있다. 여기서, 광밀도는 광을 막아주는 것을 수치화한 값이다. 이때, 홈부(225)는 비표시영역, 구체적으로 스위칭 소자부(104c)와 대응되도록 형성되어, 광밀도에 따른 액정표시장치의 영향을 줄일 수 있다.
- [0033] 이에 더하여, 컬러필터(230)와 블랙 매트릭스(220)를 포함한 제 2 기관(210)의 내측면에 오버코트층(240)이 더 배치될 수 있다. 오버코트층(240)은 컬러필터(230)와 블랙 매트릭스(220)간의 단차를 평탄화시키지만, 홈부(225)에 의한 블랙 매트릭스(220)의 단차는 유지할 수 있다. 즉, 오버코트층(240)은 홈부(225)를 따라 형성된 단차부(245)를 구비할 수 있다.
- [0034] 갭 스페이서(260)는 블랙 매트릭스(220)와 대응된 오버코트층(240) 상에 배치될 수 있다. 여기서, 갭 스페이서(260)는 스위칭 소자부(104c)와 대응되도록 형성할 수 있다. 그러나, 본 발명의 실시예에서 이를 한정하는 것은 아니며, 게이트 배선(101) 또는 데이터 배선(102)과 대응되도록 형성될 수도 있다.
- [0035] 갭 스페이서(260)는 제 1 및 제 2 기관(110, 210)의 합착시 제 1 기관(110), 특히 평탄층(140)과 접촉하여, 제 1 및 제 2 기관(110, 210)의 셀갭을 유지하는 역할을 할 수 있다.
- [0036] 놀림 스페이서(250)는 블랙 매트릭스(220)의 홈부(225)와 대응된 오버코트층(240), 즉 오버코트층(240)의 단차부(245)의 내부에 배치될 수 있다. 여기서, 놀림 스페이서(250)는 제 1 및 제 2 기관(110, 210)의 합착시 제 1 기관(110), 특히 평탄층(140)과 이격되어 있을 수 있다. 예컨대, 평탄층(140)과의 이격 간격(d)은 5Å 내지

6000Å을 가질 수 있다. 그러나, 본 발명의 실시예에서 이를 한정하는 것은 아니다.

- [0037] 여기서, 놀림 스페이서(250)와 갭 스페이서(260)는 동일한 두께를 가지도록 형성할 수 있다. 이때, 놀림 스페이서(250)는 블랙 매트릭스(220)의 홈부 안에 배치됨에 따라, 자연스럽게 갭 스페이서(260)에 비해 낮은 높이를 가지게 된다. 즉, 갭 스페이서(260)는 제 1 기관(110)과 접촉하도록 형성되지만, 놀림 스페이서(250)는 제 1 기관(110)과 이격 공간을 가지며 이격될 수 있다. 이에 따라, 액정표시장치에 외부 압력이 작용할 경우, 놀림 스페이서(250)는 놀림에 의한 빛샘 불량을 방지할 수 있다. 또한, 놀림 스페이서(250)와 제 1 기관(110)간의 이격 공간에 액정이 충전될 수 있으므로, 액정이 패널 하부로 흐르는 중력 불량을 최소화할 수 있다.
- [0038] 본 발명의 실시예와 달리, 제 1 기관의 단차부, 예컨대 스위칭 소자부의 형성영역을 이용하여, 놀림 스페이서와 갭 스페이서간의 단차를 발생시킬 수도 있다. 그러나, 본 발명에서와 같이, 평탄층을 구비할 경우, 제 1 기관은 스위칭 소자부에 의한 단차도 평탄화될 수밖에 없으므로, 놀림 스페이서와 갭 스페이서의 단차는 블랙 매트릭스의 홈부를 이용하여 형성할 수 있다.
- [0039] 놀림 스페이서(250)와 갭 스페이서(260)는 동일한 마스크 공정에 의해 형성될 경우, 동일한 재질로 형성될 수 있다. 여기서, 놀림 스페이서(250)와 갭 스페이서(260)는 아크릴계 수지 및 우레탄계 수지등으로 형성될 수 있으나, 본 발명의 실시예에서 놀림 스페이서(250)와 갭 스페이서(260)의 재질을 한정하는 것은 아니다.
- [0040] 따라서, 본 발명의 실시예에서와 같이, 놀림 스페이서(250)와 대응된 블랙 매트릭스(220)에 홈부(225)를 형성한 후 홈부(225)에 놀림 스페이서(250)를 형성함에 따라, 동일한 마스크 공정을 통해 단차를 갖는 놀림 스페이서(250)와 갭 스페이서(260)를 형성할 수 있다. 즉, 본 발명의 실시예에 따른 액정표시장치는 별도의 마스크 공정 추가 없이, 놀림에 의한 빛샘 불량 및 중력 불량을 방지할 수 있는 놀림 스페이서(250)를 형성할 수 있다.
- [0041] 도 3 내지 도 8은 본 발명의 제 2 실시예에 따른 액정표시장치의 제조 공정을 설명하기 위해 도시한 단면도들이다.
- [0042] 도 3을 참조하면, 액정표시장치를 제조하기 위해, 제 1 기관(110)과 제 2 기관(210)을 제공한다.
- [0043] 여기서, 제 1 및 제 2 기관(110, 210)에 각각 스위칭 소자 어레이 공정과 컬러필터 어레이 공정이 진행될 수 있다. 설명의 편의상, 스위칭 어레이 공정을 먼저 설명하는 것으로, 스위칭 어레이 공정과 컬러필터 어레이 공정이 순차적으로 진행되는 것은 아니다.
- [0044] 제 1 기관(110)의 일면에 스위칭 소자부, 신호배선부 및 전극부를 형성한다.
- [0045] 구체적으로, 제 1 기관(110)상에 제 1 도전막을 형성한 후, 제 1 도전막의 패터닝 공정을 통해 게이트 전극(101a), 게이트 전극(101a)과 연결된 게이트 배선(101)과 게이트 배선(101)과 이격된 제 1 및 제 2 공통배선(103a, 103b), 쉘드 공통배선(103c)을 형성한다.
- [0046] 이후, 게이트 전극(101a), 게이트 배선(101), 제 1 및 제 2 공통배선(103a, 103b) 및 쉘드 공통배선(103c)을 포함하는 제 1 기관(110)상에 게이트 절연막(120)을 형성한다. 게이트 절연막(120)은 실리콘 산화막 또는 실리콘 질화막으로 형성할 수 있다. 이때, 게이트 절연막(120)은 화학 기상 증착법을 통해 형성할 수 있다. 그러나, 본 발명의 실시예에서 게이트 절연막(120)의 재질 및 제조 방법을 한정하는 것은 아니다.
- [0047] 이후, 게이트 절연막(120) 상에 반도체층 및 제 2 도전막을 형성한 후, 반도체층 및 제 2 도전막의 패터닝 공정을 통해 반도체 패턴(104), 소스 및 드레인 전극(105, 106) 및 데이터 배선(102)을 형성한다. 여기서, 반도체층 및 제 2 도전막의 패터닝 공정은 단차를 갖는 포토레지스트층을 이용한 식각 공정을 통해 수행될 수 있다. 즉, 반도체 패턴(104)과 소스 및 드레인 전극(105, 106) 및 데이터 배선(102)은 동일한 마스크 공정을 통해 형성될 수 있다. 이에 따라, 데이터 배선(102)의 하부에 반도체층의 식각에 의해 형성된 더미 반도체 패턴(104c)이 구비될 수 있다.
- [0048] 이후, 소스 및 드레인 전극(105, 106) 및 데이터 배선(102)을 포함한 제 1 기관(110)상에 보호층(130)과 평탄층(140)을 순차적으로 형성한다. 여기서, 보호층(130)은 실리콘 산화막 또는 실리콘 질화막으로 형성할 수 있다. 이때, 보호층(130)은 화학 기상 증착법을 통해 형성할 수 있다. 그러나, 본 발명의 실시예에서 보호층(130)의 재질 및 제조 방법을 한정하는 것은 아니다. 또한, 평탄층(140)은 저유전 절연수지를 도포하여 형성할 수 있다. 저유전 절연수지는 포토아크릴계 수지 또는 벤조사이크로 부텐수지일 수 있다.
- [0049] 이후, 평탄층(140)에 노광 및 현상 공정을 수행하여 드레인 전극(106)의 일부와 대응된 제 1 콘택홀을

형성한다. 이후, 제 1 콘택홀을 구비한 평탄층을 마스크로 하여 보호층(130)의 식각 공정을 수행하여, 보호층(130)에 제 1 콘택홀과 대응된 제 2 콘택홀을 형성한다. 이에 따라, 드레인 전극(106)은 제 1 및 제 2 콘택홀을 통해 외부로 노출될 수 있다. 이에 더하여, 도면에는 도시되지 않았으나, 제 1 및 제 2 콘택홀을 형성하는 공정에서, 제 2 공통 배선(103b)의 일부를 노출하는 콘택홀이 더 형성될 수 있다.

[0050] 이후, 평탄층(140)을 포함한 제 1 기판(110)상에 제 3 도전막을 형성한 후, 제 3 도전막의 패터닝 공정을 통해 드레인 전극(106)과 연결된 화소전극(150)과 제 2 공통배선(103b)과 연결된 공통전극(160)을 포함한 전극부를 형성한다.

[0051] 한편, 도 4를 참조하면, 제 2 기판(210)의 내측면에 블랙 수지층(220a)을 형성한다. 이후, 블랙 수지층(220a)상에 차단부(M1), 반투과부(M2) 및 투과부(M3)를 갖는 마스크(M)를 제공한다. 여기서, 차단부(M1)는 광이 투과되지 않는 영역이다. 투과부(M3)는 광이 투과되는 영역이다. 그리고, 반투과부(M2)는 투과부(M3)에 투과된 광보다 작은 세기나 작은 양을 갖는 광을 투과시키는 영역이다. 즉, 반투과부(M2)에 대응된 영역은 투과부(M3)에 대응된 영역보다 작은 노광량을 가진다. 여기서, 반투과부(M2)를 갖는 마스크(M)의 종류는 하프톤 마스크 또는 슬릿 마스크일 수 있다.

[0052] 도 5를 참조하면, 마스크(M)를 포함한 블랙 수지층(220a)에 노광 공정을 수행한 후, 현상 공정을 수행하여, 홈부(225)를 갖는 블랙 매트릭스(220)를 형성한다. 이때, 블랙 매트릭스(220)는 화소영역의 투과 영역을 노출하며 제 1 기판(110)의 스위칭 소자부(TFT)와 신호배선부와 대응된 영역, 즉 비투과 영역에 형성될 수 있다.

[0053] 현상 공정에서, 투과부(M3)와 대응된 블랙 수지층(220a)은 완전히 제거되며, 반투과부(M2)와 대응된 블랙 수지층(220a)은 일부가 제거되어 내측으로 함몰된 홈부(225)가 형성될 수 있다. 여기서, 홈부(225)는 광밀도의 변화에 영향을 받지 않는 스위칭 소자부(TFT)와 대응되도록 형성될 수 있다. 여기서, 블랙 수지층(220a)이 포지티브 특성을 가질 경우를 예로 들어 설명한 것으로, 이때 블랙 수지층(220a)이 네가티브 특성을 가질 경우엔 차단부와 투과부의 위치가 변경되어야 할 것이다.

[0054] 도 6을 참조하면, 블랙 매트릭스(220)를 형성한 후, 제 2 기판(210)의 내측면에 컬러필터(230)를 형성한다.

[0055] 이후, 블랙 매트릭스(220) 및 컬러필터(230)를 포함한 제 2 기판(210) 상에 오버코트층(240)을 형성한다. 오버코트층(240)은 포토 아크릴계 수지 또는 벤조사이클로 부텐과 같은 유기절연물질을 도포하여 형성한다. 이때, 오버코트층(240)은 블랙 매트릭스(220)와 컬러필터(230)간의 단차가 평탄화될 정도의 두께로 형성하되, 블랙 매트릭스(220)의 홈부(225)와 대응된 단차부(245)가 형성될 정도의 두께로 형성한다.

[0056] 도 7을 참조하면, 오버코트층(240) 상에 감광성 수지를 도포하여 감광성 수지층을 형성한 후, 감광성 수지층에 노광 및 현상 공정을 수행하여 갭 스페이서와 놀림 스페이서를 형성한다. 여기서, 감광성 수지의 예로서는 아크릴계 수지 또는 우레탄계 수지등일 수 있다.

[0057] 여기서, 갭 스페이서(260)와 놀림 스페이서(250)는 동일한 마스크 공정으로 형성될 수 있다. 이때, 갭 스페이서(260)와 놀림 스페이서(250)가 동일한 두께로 형성될 수 있다. 갭 스페이서(260)는 홈부(225)를 제외한 블랙 매트릭스(220) 상에 배치되며, 놀림 스페이서(250)는 홈부(225)의 내부에 배치될 수 있다. 이에 따라, 갭 스페이서(260)와 놀림 스페이서(250)는 동일한 두께로 형성되지만, 갭 스페이서(260)와 놀림 스페이서(250)는 서로 다른 높이를 가지도록 형성된다. 즉, 갭 스페이서(260)와 놀림 스페이서(250)는 단차를 가지게 형성될 수 있다.

[0058] 도 8을 참조하면, 제 1 및 제 2 기판(110, 210) 사이에 액정층(300)을 개재하며 제 1 및 제 2 기판(110, 210)을 합착한다.

[0059] 이때, 갭 스페이서(260)와 놀림 스페이서(250)는 단차를 가지도록 형성됨에 따라, 제 1 및 제 2 기판(110, 210)의 합착 시 갭 스페이서(260)는 제 1 기판(110)과 접촉하며, 놀림 스페이서(250)는 제 1 기판(110)과 이격되어 있을 수 있다. 이에 따라, 갭 스페이서(260)는 제 1 및 제 2 기판(110, 210)의 셀 갭을 유지할 수 있다. 또한, 놀림 스페이서(250)는 놀림에 의한 빛샘 불량을 방지할 수 있으며 중력 불량등을 최소화할 수 있다.

[0060] 따라서, 본 발명의 실시예에서와 같이, 반 투과부를 갖는 마스크를 이용하여 블랙 매트릭스(220)에 홈부(225)를 형성하고, 홈부(225)에 놀림 스페이서(250)를 형성함에 따라, 추가 공정없이 갭 스페이서(260)와 단차를 갖는 놀림 스페이서(250)를 형성할 수 있다.

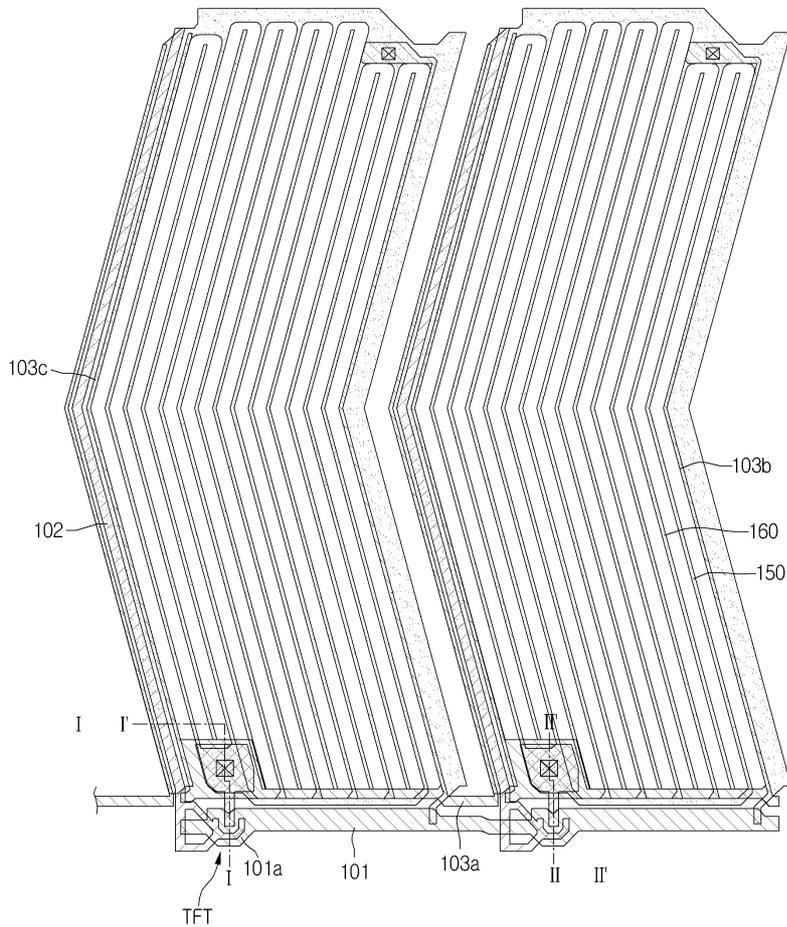
## 부호의 설명

[0061]

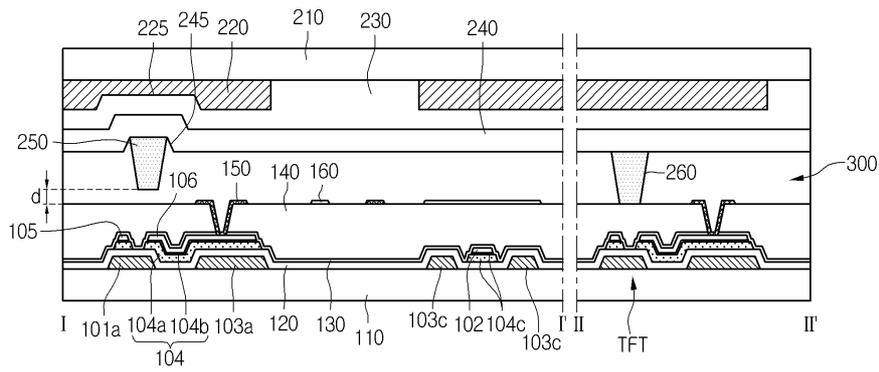
- |                 |                 |
|-----------------|-----------------|
| 110 : 제 1 기관    | 101 : 게이트 배선    |
| 102 : 데이터 배선    | 103a : 제 1 공통배선 |
| 103b : 제 2 공통배선 | 103c : 쉴드 공통배선  |
| 120 : 게이트 절연막   | 130 : 보호층       |
| 140 : 평탄층       | 210 : 제 2 기관    |
| 220 : 블랙 매트릭스   | 225 : 홈부        |
| 230 : 컬러필터      | 240 : 오버코트층     |
| 250 : 눌림 스페이서   | 260 : 갭 스페이서    |
| 300 : 액정층       | TFT : 스위칭 소자부   |

도면

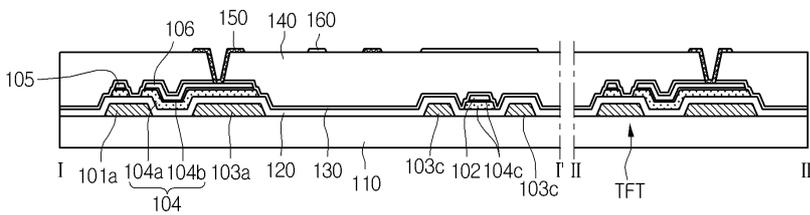
도면1



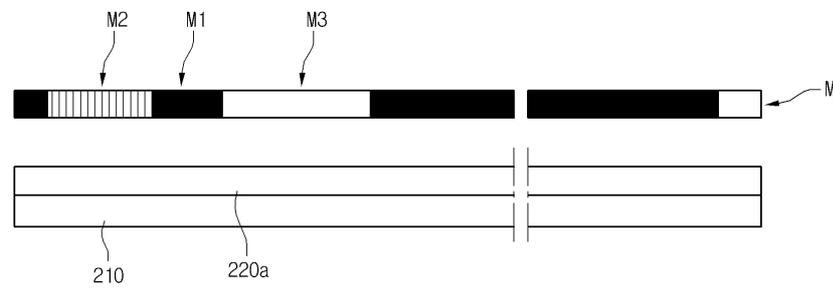
도면2



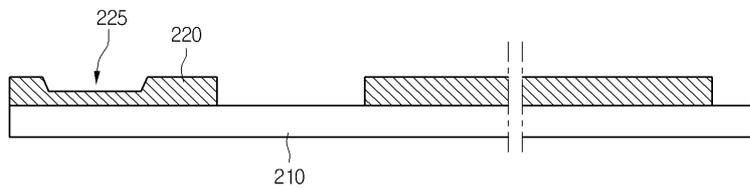
도면3



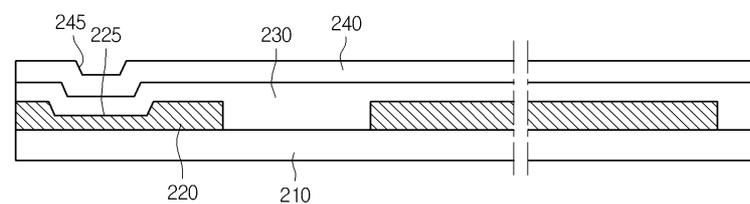
도면4



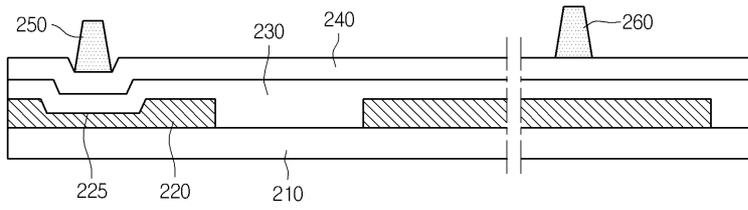
도면5



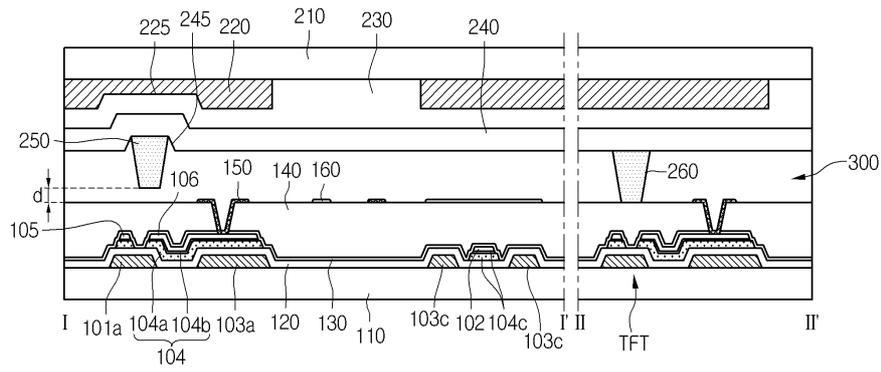
도면6



도면7



도면8



专利名称(译)	标题：液晶显示装置及其制造方法		
公开(公告)号	<a href="#">KR1020120113442A</a>	公开(公告)日	2012-10-15
申请号	KR1020110031152	申请日	2011-04-05
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SON JUNG HO 손정호 LEE JEONG YUN 이정윤		
发明人	손정호 이정윤		
IPC分类号	G02F1/1335 G02F1/1339		
CPC分类号	G02F1/1339 G02F1/1335 G02F1/133512 G02F1/133514		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明涉及一种液晶显示器，其具有对应于黑色矩阵的凹槽部分，其是被按压的间隔物，布置在内侧的黑色矩阵，布置在黑色矩阵上的间隙间隔物，以及包括第二基板的间隔物对应于滤色器：布置在内侧的开关元件和设置有阶梯式滑轮的间隙隔离器的信号布线，并且设置有间隔物的液晶显示器被按压，第二基板对应于第一和第二基板：液晶层：信号布线部分：开关元件部分：电极部分：布置在像素区域中的像素区域中的像素区域限定像素区域，其布置在允许第一和第二基板彼此之间的第一基板的内侧中作为其制造方法及其制造方法。间隔物布置成与间隙间隔物分开，同时布置在按压的黑色矩阵上。

