



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2016년07월01일
 (11) 등록번호 10-1635216
 (24) 등록일자 2016년06월24일

(51) 국제특허분류(Int. Cl.)
 G02F 1/1335 (2006.01) G02F 1/133 (2006.01)
 (21) 출원번호 10-2009-0131300
 (22) 출원일자 2009년12월24일
 심사청구일자 2014년12월19일
 (65) 공개번호 10-2011-0074363
 (43) 공개일자 2011년06월30일
 (56) 선행기술조사문헌
 JP2000036207 A*
 JP2009076464 A*
 JP2006227347 A*
 JP06076935 U*
 *는 심사관에 의하여 인용된 문헌

(73) 특허권자
 엘지디스플레이 주식회사
 서울특별시 영등포구 여의대로 128(여의도동)
 (72) 발명자
 전현우
 경기 파주시 쇄재로 30, 711동 704호 (금촌동, 서원마을아파트)
 홍진우
 경기도 파주시 후곡로 50, 후곡마을아파트 409동 905호 (금촌동)
 편자영
 서울 서초구 반포대로 275, 106동 1001호 (반포동, 래미안퍼스티지)
 (74) 대리인
 특허법인로알

전체 청구항 수 : 총 12 항

심사관 : 금복희

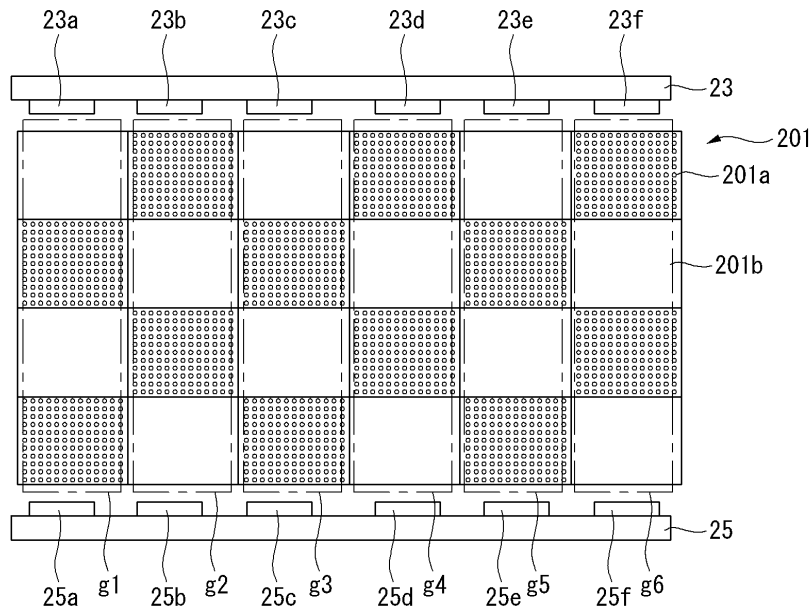
(54) 발명의 명칭 **백라이트 유닛과 그를 이용한 액정표시장치**

(57) 요약

본 발명은 동영상 응답시간 성능과 로컬디밍 성능을 향상시킬 수 있는 백라이트 유닛과 이를 이용한 액정표시장치에 관한 것이다. 본 발명의 실시예에 따른 백라이트 유닛은 제 1 도광판; 상기 제 1 도광판의 하부에 배치되는 제 2 도광판; 상기 제 1 도광판의 적어도 일측에 배치되어 상기 제 1 도광판에 광을 공급하는 복수의 제 1 광원

(뒷면에 계속)

대표도 - 도6a



들을 구비하는 제 1 광원부; 및 상기 제2 도광관의 적어도 일측에 배치되어 상기 제 2 도광관에 광을 공급하는 복수의 제 2 광원들을 구비하는 제 2 광원부를 포함하며, 상기 제 1 도광관은 상기 제 1 광원들로부터 방출되는 광의 진행방향에 의해 형성되는 복수의 제 1 도파채널들을 포함하고, 상기 제 1 도파채널들의 각각의 저면에는 제 1 패턴영역과 제 1 무패턴 영역이 번갈아 배치되며, 인접한 나머지 제 1 도파채널들과의 관계에서도 상기 제 1 패턴영역과 상기 제 1 무패턴 영역이 번갈아 위치되도록 배치되고, 상기 제 2 도광관은 상기 제 2 광원들로부터 방출되는 광의 진행방향에 의해 형성되는 복수의 제 2 도파채널들을 포함하고, 상기 제 2 도파채널들의 각각의 저면에는 상기 제 1 도파채널의 제 1 패턴영역과 중첩하도록 제 2 무패턴 영역이 형성되고 상기 제 1 도파채널의 제 1 무패턴 영역과 중첩되도록 제 2 패턴영역이 형성되는 것을 특징으로 한다.

명세서

청구범위

청구항 1

제 1 도광관;

상기 제 1 도광관의 하부에 배치되는 제 2 도광관;

상기 제 1 도광관의 적어도 일측에 배치되어 상기 제 1 도광관에 광을 공급하는 복수의 제 1 광원들을 구비하는 제 1 광원부; 및

상기 제2 도광관의 적어도 일측에 배치되어 상기 제 2 도광관에 광을 공급하는 복수의 제 2 광원들을 구비하는 제 2 광원부를 포함하며,

상기 제 1 도광관은 상기 제 1 광원들로부터 방출되는 광의 진행방향에 의해 형성되는 복수의 제 1 도파채널들을 포함하고, 상기 제 1 도파채널들의 각각의 저면에는 제 1 패턴영역과 제 1 무패턴 영역이 번갈아 배치되며, 인접한 나머지 제 1 도파채널들과의 관계에서도 상기 제 1 패턴영역과 상기 제 1 무패턴 영역이 번갈아 위치되도록 배치되고,

상기 제 2 도광관은 상기 제 2 광원들로부터 방출되는 광의 진행방향에 의해 형성되는 복수의 제 2 도파채널들을 포함하고, 상기 제 2 도파채널들의 각각의 저면에는 제 2 패턴영역과 제 2 무패턴 영역이 번갈아 배치되며, 인접한 나머지 제 2 도파채널들과의 관계에서도 상기 제 2 패턴영역과 상기 제 2 무패턴 영역이 번갈아 위치되도록 배치되고,

상기 제 2 패턴영역은 상기 제1 도파채널의 제 1 무패턴 영역과 중첩하도록 배치되고, 상기 제 2 무패턴 영역은 상기 제 1 도파채널의 제 1 패턴영역과 중첩하도록 배치되며,

상기 제 1 도광관에 형성된 상기 제 1 패턴영역들 및 상기 제 1 무패턴 영역들과, 상기 제 2 도광관에 형성된 상기 제 2 패턴영역들 및 제 2 무패턴 영역들에 의해 매트릭스 형태의 복수의 블록들이 형성되는 것을 특징으로 하는 백라이트 유닛.

청구항 2

제 1 항에 있어서,

상기 제 1 도파채널과 상기 제 2 도파채널은 상하로 중첩되거나 상하로 교차되는 것을 특징으로 하는 백라이트 유닛.

청구항 3

제 1 항에 있어서,

상기 제 1 도파채널의 수는 상기 제 1 광원들의 수와 같고, 상기 제 2 도파채널의 수는 상기 제 2 광원들의 수와 같은 것을 특징으로 하는 백라이트 유닛.

청구항 4

제 1 항에 있어서,

상기 제 1 및 제 2 패턴영역에는 복수의 미세 음각패턴들 및 미세 양각패턴들 중의 적어도 하나가 형성되어 있는 것을 특징으로 하는 백라이트 유닛.

청구항 5

제 4 항에 있어서,

상기 미세 음각패턴들 또는 미세 양각패턴들은 상기 제 1 광원들 또는 상기 제 2 광원들로부터 멀수록 조밀하게 형성되는 것을 특징으로 하는 백라이트 유닛.

청구항 6

액정표시패널;

상기 액정표시패널의 데이터라인들과 게이트라인들을 구동하기 위한 패널 구동회로;

상기 패널 구동회로를 제어하기 위한 타이밍 콘트롤러;

상기 액정표시패널에 조사될 광을 공급하기 위한 백라이트 유닛;

상기 백라이트 유닛으로부터 공급되는 광의 점소등을 제어하기 위한 PWM 신호를 발생하는 광원 제어회로; 및

상기 PWM 신호에 응답하여 상기 광을 공급 또는 차단시키는 광원 구동회로를 구비하며,

상기 백라이트 유닛은,

제 1 도광판;

상기 제 1 도광판의 하부에 배치되는 제 2 도광판;

상기 제 1 도광판의 적어도 일측에 배치되어 상기 제 1 도광판에 광을 공급하는 복수의 제 1 광원들을 구비하는 제 1 광원부; 및

상기 제2 도광판의 적어도 일측에 배치되어 상기 제 2 도광판에 광을 공급하는 복수의 제 2 광원들을 구비하는 제 2 광원부를 포함하며,

상기 제 1 도광판은 상기 제 1 광원들로부터 방출되는 광의 진행방향에 의해 형성되는 복수의 제 1 도파채널들을 포함하고, 상기 제 1 도파채널들의 각각의 저면에는 제 1 패턴영역과 제 1 무패턴 영역이 번갈아 배치되며, 인접한 나머지 제 1 도파채널들과의 관계에서도 상기 제 1 패턴영역과 상기 제 1 무패턴 영역이 번갈아 위치되도록 배치되고,

상기 제 2 도광판은 상기 제 2 광원들로부터 방출되는 광의 진행방향에 의해 형성되는 복수의 제 2 도파채널들을 포함하고, 상기 제 2 도파채널들의 각각의 저면에는 제 2 패턴영역과 제 2 무패턴 영역이 번갈아 배치되며, 인접한 나머지 제 2 도파채널들과의 관계에서도 상기 제 2 패턴영역과 상기 제 2 무패턴 영역이 번갈아 위치되도록 배치되고,

상기 제 2 패턴영역은 상기 제1 도파채널의 제 1 무패턴 영역과 중첩하도록 배치되고, 상기 제 2 무패턴 영역은 상기 제 1 도파채널의 제 1 패턴영역과 중첩하도록 배치되며,

상기 제 1 도광판에 형성된 상기 제 1 패턴영역들 및 상기 제 1 무패턴 영역들과, 상기 제 2 도광판에 형성된 상기 제 2 패턴영역들 및 제 2 무패턴 영역들에 의해 매트릭스 형태의 복수의 블록들이 형성되는 것을 특징으로 하는 액정표시장치.

청구항 7

액정표시패널;

상기 액정표시패널의 데이터라인들과 게이트라인들을 구동하기 위한 패널 구동회로;

상기 패널 구동회로를 제어하기 위한 타이밍 콘트롤러;

상기 액정표시패널에 조사될 광을 공급하기 위한 백라이트 유닛;

상기 백라이트 유닛으로부터 공급되는 광을 제어하기 위한 광원 제어회로; 및

입력되는 영상을 분석하여 그 분석결과에 따라 상기 광원 제어회로를 제어하는 영상분석회로를 포함하며,

상기 백라이트 유닛은,

제 1 도광판;

상기 제 1 도광판의 하부에 배치되는 제 2 도광판;

상기 제 1 도광판의 적어도 일측에 배치되어 상기 제 1 도광판에 광을 공급하는 복수의 제 1 광원들을 구비하는 제 1 광원부; 및

상기 제2 도광관의 적어도 일측에 배치되어 상기 제 2 도광관에 광을 공급하는 복수의 제 2 광원들을 구비하는 제 2 광원부를 포함하며,

상기 제 1 도광관은 상기 제 1 광원들로부터 방출되는 광의 진행방향에 의해 형성되는 복수의 제 1 도파채널들을 포함하고, 상기 제 1 도파채널들의 각각의 저면에는 제 1 패턴영역과 제 1 무패턴 영역이 번갈아 배치되며, 인접한 나머지 제 1 도파채널들과의 관계에서도 상기 제 1 패턴영역과 상기 제 1 무패턴 영역이 번갈아 위치되도록 배치되고,

상기 제 2 도광관은 상기 제 2 광원들로부터 방출되는 광의 진행방향에 의해 형성되는 복수의 제 2 도파채널들을 포함하고, 상기 제 2 도파채널들의 각각의 저면에는 제 2 패턴영역과 제 2 무패턴 영역이 번갈아 배치되며, 인접한 나머지 제 2 도파채널들과의 관계에서도 상기 제 2 패턴영역과 상기 제 2 무패턴 영역이 번갈아 위치되도록 배치되고,

상기 제 2 패턴영역은 상기 제1 도파채널의 제 1 무패턴 영역과 중첩하도록 배치되고, 상기 제 2 무패턴 영역은 상기 제 1 도파채널의 제 1 패턴영역과 중첩하도록 배치되며,

상기 제 1 도광관에 형성된 상기 제 1 패턴영역들 및 상기 제 1 무패턴 영역들과, 상기 제 2 도광관에 형성된 상기 제 2 패턴영역들 및 제 2 무패턴 영역들에 의해 매트릭스 형태의 복수의 블록들이 형성되는 것을 특징으로 하는 액정표시장치.

청구항 8

액정표시패널; 및

상기 액정표시패널에 조사될 광을 공급하기 위한 백라이트 유닛을 포함하며,

상기 백라이트 유닛은,

제 1 도광관;

상기 제 1 도광관의 하부에 배치되는 제 2 도광관;

상기 제 1 도광관의 적어도 일측에 배치되어 상기 제 1 도광관에 광을 공급하는 복수의 제 1 광원들을 구비하는 제 1 광원부; 및

상기 제2 도광관의 적어도 일측에 배치되어 상기 제 2 도광관에 광을 공급하는 복수의 제 2 광원들을 구비하는 제 2 광원부를 포함하며,

상기 제 1 도광관은 상기 제 1 광원들로부터 방출되는 광의 진행방향에 의해 형성되는 복수의 제 1 도파채널들을 포함하고, 상기 제 1 도파채널들의 각각의 저면에는 제 1 패턴영역과 제 1 무패턴 영역이 번갈아 배치되며, 인접한 나머지 제 1 도파채널들과의 관계에서도 상기 제 1 패턴영역과 상기 제 1 무패턴 영역이 번갈아 위치되도록 배치되고,

상기 제 2 도광관은 상기 제 2 광원들로부터 방출되는 광의 진행방향에 의해 형성되는 복수의 제 2 도파채널들을 포함하고, 상기 제 2 도파채널들의 각각의 저면에는 제 2 패턴영역과 제 2 무패턴 영역이 번갈아 배치되며, 인접한 나머지 제 2 도파채널들과의 관계에서도 상기 제 2 패턴영역과 상기 제 2 무패턴 영역이 번갈아 위치되도록 배치되고,

상기 제 2 패턴영역은 상기 제1 도파채널의 제 1 무패턴 영역과 중첩하도록 배치되고, 상기 제 2 무패턴 영역은 상기 제 1 도파채널의 제 1 패턴영역과 중첩하도록 배치되며,

상기 제 1 도광관에 형성된 상기 제 1 패턴영역들 및 상기 제 1 무패턴 영역들과, 상기 제 2 도광관에 형성된 상기 제 2 패턴영역들 및 제 2 무패턴 영역들에 의해 매트릭스 형태의 복수의 블록들이 형성되는 것을 특징으로 하는 액정표시장치.

청구항 9

제 6 항 내지 제 8 항 중의 어느 한 항에 있어서,

상기 제 1 도파채널과 상기 제 2 도파채널은 상하로 중첩되거나 상하로 교차되는 것을 특징으로 하는 액정표시장치.

청구항 10

제 6 항 내지 제 8 항 중의 어느 한 항에 있어서,

상기 제 1 도파채널의 수는 상기 제 1 광원들의 수와 같고, 상기 제 2 도파채널의 수는 상기 제 2 광원들의 수와 같은 것을 특징으로 하는 액정표시장치.

청구항 11

제 6 항 내지 제 8 항 중의 어느 한 항에 있어서,

상기 제 1 및 제 2 패턴영역에는 복수의 미세 음각패턴들 및 미세 양각패턴들 중의 적어도 하나가 형성되어 있는 것을 특징으로 하는 액정표시장치.

청구항 12

제 11 항에 있어서,

상기 미세 음각패턴들 또는 미세 양각패턴들은 상기 제 1 광원들 또는 상기 제 2 광원들로부터 멀수록 조밀하게 형성되는 것을 특징으로 하는 액정표시장치.

발명의 설명

발명의 상세한 설명

기술 분야

[0001] 본 발명은 백라이트 유닛과 이를 이용한 액정표시장치에 관한 것으로, 특히, 동영상 응답시간(Moving Picture Response Time : 이하, "MPRT") 성능과 로컬디밍(local dimming) 성능을 향상시킬 수 있는 백라이트 유닛과 이를 이용한 액정표시장치에 관한 것이다.

배경 기술

[0002] 액정표시장치는 경량, 박형, 저소비 전력구동 등의 특징으로 인해 그 응용범위가 점차 넓어지고 있는 추세에 있다. 이 액정표시장치는 노트북 PC와 같은 휴대용 컴퓨터, 사무 자동화 기기, 오디오/비디오 기기, 옥내외 광고 표시장치 등으로 이용되고 있다. 액정표시장치의 대부분을 차지하고 있는 투과형 액정표시장치는 액정층에 인가되는 전계를 제어하여 백라이트 유닛으로부터 입사되는 빛을 변조함으로써 화상을 표시하며, 스위칭 소자로서 박막트랜지스터(Thin Film Transistor, 이하 "TFT")를 이용하여 동영상을 표시하는 액티브 매트릭스(active matrix) 구동방식을 이용하고 있다.

[0003] 액정표시장치를 통해 동영상을 표시할 때, 액정의 유지특성으로 인하여 MPRT 성능이 저하되어 화면이 선명하지 못하고 흐릿하게 보이는 모션 블러링이 나타날 수 있다. MPRT 성능을 향상시키기 위하여, 스캐닝 백라이트 구동 기술이 제안된 바 있다. 스캐닝 백라이트 구동 기술은 도 1 및 도 2와 같이 표시라인의 스캔방향을 따라 백라이트 유닛의 광원들을 순차적으로 점멸시켜 CRT의 임펄스(impulsive) 구동과 유사한 효과를 제공하여 액정표시장치의 모션 블러링을 개선한다.

[0004] 그런데 스캐닝 백라이트 구동 기술은 액정표시패널로 출사되는 광을 스캐닝 블럭 단위로 제어할 수 있어야 하기 때문에, 백라이트 유닛에서 광원들의 배치 위치에 제한을 받는다. 광원의 배치위치에 따라 백라이트 유닛은 직하형(direct type)과 에지형(edge type)으로 대별된다. 직하형 백라이트 유닛은 액정표시패널의 아래에 다수의 광학시트들과 확산판이 적층되고 확산판 아래에 다수의 광원들이 배치되는 구조를 갖기 때문에 스캐닝 백라이트 구현이 용이하다. 반면, 에지형 백라이트 유닛은 도광판의 측면에 대향되도록 광원이 배치되고 액정표시패널과 도광판 사이에 다수의 광학시트들이 배치되는 구조를 갖는다. 에지형 백라이트 유닛은 광원이 도광판의 일측에 빛을 조사하고 도광판이 이 광을 평면광으로 변환하는 구조를 취하므로, 사방으로 빛이 퍼지는 도광판의 특성상 액정표시패널로 출사되는 광을 표시블럭 단위로 제어하는 것이 어려워 스캐닝 백라이트 구현이 용이하지 않다. 따라서 에지형 백라이트에서도 구현가능한 스캐닝 백라이트에 대한 필요성이 대두되고 있다.

[0005] 한편, 액정표시장치의 화질은 콘트라스트 특성에 의해 좌우된다. 액정층에 인가되는 데이터전압을 제어하여 액

정층의 광투과율을 변조하는 방법만으로는 이 콘트라스트 특성을 개선하는데 한계가 있다. 콘트라스트 특성을 개선하기 위하여, 영상에 따라 백라이트 유닛의 휘도를 조정하는 백라이트 디밍 제어방법이 다양하게 시도되고 있다.

[0006] 백라이트 디밍 제어방법은 백라이트 유닛의 휘도를 입력 영상에 따라 조정함으로써 소비전력을 줄일 수도 있다. 백라이트 디밍 방법에는 표시면 전체의 휘도를 조정하는 글로벌 디밍 방법(global dimming method)과, 국부적으로 표시면의 휘도를 조정하는 로컬 디밍 방법(local dimming method)이 있다.

[0007] 글로벌 디밍 방법은 이전 프레임과 그 다음 프레임간에 측정되는 동적 콘트라스트비(dynamic contrast ratio)를 개선할 수 있다. 로컬 디밍 방법은 한 프레임기간 내에서 표시면의 휘도를 국부적으로 제어함으로써 글로벌 디밍방법으로 개선하기가 어려운 정적 콘트라스트(static contrast)를 개선할 수 있다. 그런데, 기존의 로컬 디밍 방법은 표시면 내에서 구획된 다수의 블럭들 간의 휘도차와 플리커를 유발할 뿐 아니라 로컬 디밍 회로에는 많은 회로소자들을 필요로 하므로 회로 구성이 복잡하고 그 알고리즘이 복잡하다. 또한, 로컬 디밍 방법은 직하형 백라이트 유닛을 이용한 액정표시장치에서만 구현되는 문제점이 있다. 그러나 직하형 백라이트 유닛은 램프로부터 입사되는 빛을 확산시켜 표시면의 휘도를 균일하게 하기 위하여 광원으로부터 일정 간격을 두고 배치되는 확산판을 구비하여야 하기 때문에 백라이트 유닛의 두께를 줄이기 어려운 문제점이 있었다. 최근, 액정표시장치의 박형화 추세로 인하여, 확산판과 광원들 사이의 간격이 좁아지고 있지만 광원으로부터의 빛이 충분히 확산되지 않기 때문에 표시화상에서 광원이 보이는 휘선 현상 등으로 인하여 표시화상의 휘도 균일도가 떨어지는 문제점이 있다. 따라서, 에지형 백라이트 유닛에 로컬디밍을 구현하는 기술에 대한 필요성이 대두되었다.

발명의 내용

해결 하고자하는 과제

[0008] 따라서, 본 발명의 목적은 광원들의 점소등 타이밍 차이에 의한 광 간섭 없이 MPRT 성능을 향상시킬 수 있도록 한 백라이트 유닛 및 그를 이용한 액정표시장치를 제공하기 위한 것이다.

[0009] 본 발명의 다른 목적은 로컬디밍의 성능을 향상시켜 동적 콘트라스트비(dynamic contrast ratio)를 높임으로써 동화상 구현특성을 향상시킬 수 있는 백라이트 유닛 및 그를 이용한 액정표시장치를 제공하기 위한 것이다.

과제 해결수단

[0010] 상기 목적을 달성하기 위하여, 본 발명의 실시예에 따른 백라이트 유닛은 제 1 도광판; 상기 제 1 도광판의 하부에 배치되는 제 2 도광판; 상기 제 1 도광판의 적어도 일측에 배치되어 상기 제 1 도광판에 광을 공급하는 복수의 제 1 광원들을 구비하는 제 1 광원부; 및 상기 제2 도광판의 적어도 일측에 배치되어 상기 제 2 도광판에 광을 공급하는 복수의 제 2 광원들을 구비하는 제 2 광원부를 포함하며, 상기 제 1 도광판은 상기 제 1 광원들로부터 방출되는 광의 진행방향에 의해 형성되는 복수의 제 1 도파채널들을 포함하고, 상기 제 1 도파채널들의 각각의 저면에는 제 1 패턴영역과 제 1 무패턴 영역이 번갈아 배치되며, 인접한 나머지 제 1 도파채널들과의 관계에서도 상기 제 1 패턴영역과 상기 제 1 무패턴 영역이 번갈아 위치되도록 배치되고, 상기 제 2 도광판은 상기 제 2 광원들로부터 방출되는 광의 진행방향에 의해 형성되는 복수의 제 2 도파채널들을 포함하고, 상기 제 2 도파채널들의 각각의 저면에는 상기 제 1 도파채널의 제 1 패턴영역과 중첩하도록 제 2 무패턴 영역이 형성되고 상기 제 1 도파채널의 제 1 무패턴 영역과 중첩되도록 제 2 패턴영역이 형성되며, 상기 제 2 패턴영역은 상기 제 2 무패턴 영역과 번갈아 배치되고, 상기 제 1 도광판에 형성된 상기 제 1 패턴영역들 및 상기 제 1 무패턴 영역들과, 상기 제 2 도광판에 형성된 상기 제 2 패턴영역들 및 제 2 무패턴 영역들에 의해 복수의 블록들이 형성되는 것을 특징으로 한다.

[0011] 상기 구성에서 제 1 도파채널과 상기 제 2 도파채널은 상하로 중첩되거나 상하로 교차되도록 구성된다.

[0012] 또한, 제 1 도파채널의 수는 상기 제 1 광원들의 수와 같고, 상기 제 2 도파채널의 수는 상기 제 2 광원들의 수와 같도록 구성된다.

[0013] 또한, 제 1 및 제 2 패턴영역에는 복수의 미세 음각패턴들 및 미세 양각패턴들 중의 적어도 하나가 형성되어 있으며, 이들 상기 미세 음각패턴들 또는 미세 양각패턴들은 상기 제 1 광원들 또는 상기 제 2 광원들로부터 멀수

록 조밀하게 형성되는 것이 바람직하다.

[0014] 본 발명의 실시예에 따르는 액정표시장치는 액정표시패널; 상기 액정표시패널의 데이터라인들과 게이트라인들을 구동하기 위한 패널 구동회로; 상기 패널 구동회로를 제어하기 위한 타이밍 콘트롤러; 상기 액정표시패널에 조사될 광을 공급하기 위한 백라이트 유닛; 상기 백라이트 유닛으로부터 공급되는 광의 점소등을 제어하기 위한 PWM 신호를 발생하는 광원 제어회로; 및 상기 PWM 신호에 응답하여 상기 광을 공급 또는 차단시키는 광원 구동회로를 구비하며, 백라이트 유닛은 상술한 바와 같은 특징을 갖는다.

[0015] 본 발명의 다른 실시예에 따르는 액정표시장치는 액정표시패널; 상기 액정표시패널의 데이터라인들과 게이트라인들을 구동하기 위한 패널 구동회로; 상기 패널 구동회로를 제어하기 위한 타이밍 콘트롤러; 상기 액정표시패널에 조사될 광을 공급하기 위한 백라이트 유닛; 상기 백라이트 유닛으로부터 공급되는 광을 제어하기 위한 광원 제어회로; 및 입력되는 영상을 분석하여 그 분석결과에 따라 상기 광원 제어회로를 제어하는 영상분석회로를 포함하며, 백라이트 유닛은 상술한 바와 같은 특징을 갖는다.

[0016] 본 발명의 또 다른 실시예에 따르는 액정표시장치는 액정표시패널; 및 상기 액정표시패널에 조사될 광을 공급하기 위한 백라이트 유닛을 포함하며, 상기 백라이트 유닛은 상술한 바와 같은 특징을 갖는다.

효과

[0017] 본 발명의 실시예에 따른 백라이트 유닛 및 액정표시장치에 의하면, 제 1 도광판의 제 1 도파채널들과 제 2 도광판의 제 2 도파채널들이 서로 중첩되도록 상하로 배치되고, 각 도파채널의 패턴영역과 무패턴 영역이 번갈아 배치되어 매트릭스 형태의 블록들이 형성되므로 블록수의 증가에 따른 화상열화현상이 감소함과 동시에 로컬디밍 성능이 향상되어 동적 콘트라스트비가 향상된다. 또한, 상술한 구성에 따라 스캐닝 구현특성이 향상되어 MPRT 특성이 향상되므로 동화상 구현특성을 향상시킬 수 있는 효과가 얻어진다.

발명의 실시를 위한 구체적인 내용

[0018] 이하, 도 3 내지 도 10b를 참조하여 본 발명의 바람직한 실시예에 대해 설명하기로 한다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 나타낸다.

[0019] 우선, 도 3 및 도 4를 참조하여 본 발명의 제 1 실시예에 따르는 액정표시장치에 대해 설명하기로 한다. 도 3은 본 발명의 제 1 실시예에 따른 액정표시장치를 개략적으로 도시한 블록도이며, 도 4는 도 3에 도시된 액정표시패널의 픽셀 어레이 일부를 등가적으로 보여 주는 회로도이다.

[0020] 도 3 및 도 4를 참조하면, 본 발명의 실시예에 따른 액정표시장치는 액정표시패널(10), 액정표시패널(10)의 데이터라인들(DL)을 구동하기 위한 데이터 구동회로(12), 액정표시패널(10)의 게이트라인들(GL)을 구동하기 위한 게이트 구동회로(13), 데이터 구동회로(12)와 게이트 구동회로(13)를 제어하는 타이밍 콘트롤러(11), 액정표시패널(10)에 빛을 조사하는 백라이트 유닛, 백라이트 유닛의 제 1 상부 광원부(23) 및 제 1 하부 광원부(24)를 구동하기 위한 제 1 광원 구동회로(21), 백라이트 유닛의 제 2 상부 광원부(25) 및 제 2 하부 광원부(26)를 구동하기 위한 제 2 광원 구동회로(22), 광원 플래싱(flashing) 타이밍에 맞춰 제 1 및 제 2 광원 구동회로(21, 22)를 제어하는 광원 제어회로(14)를 구비한다. 데이터 구동회로(12)와 게이트 구동회로(13)는 패널 구동회로를 구성한다.

[0021] 액정표시패널(10)은 두 장의 유리기판과 이들 사이에 형성된 액정층을 포함한다. 액정표시패널(10)의 하부 유리기판에는 도 4에 도시된 바와 같이 다수의 데이터라인들(12a~12d: DL)과 다수의 게이트라인들(13a~13d: GL)이 교차된다. 데이터라인들(DL)과 게이트라인들(GL)의 교차 구조에 의해 액정표시패널(10)에는 액정셀들(C1c)이 매트릭스 형태로 배치된다. 또한, 액정표시패널(10)의 하부 유리기판에는 박막트랜지스터(TFT), 박막트랜지스터(TFT)에 접속된 액정셀(C1c)의 화소전극(1), 및 스토리지 커패시터(Cst) 등이 형성된다. 액정셀들(C1c)은 TFT에 접속되어 화소전극들(1)과 공통전극(2) 사이의 전계에 의해 구동된다. 데이터라인들(DL)은 상대적으로 짧은 세로축 방향(이하, "y축 방향")으로 나란히 형성되고, 게이트라인들(GL)은 상대적으로 긴 가로축 방향(이하, "x축 방향", x>y)으로 나란히 형성된다. 액정표시패널(10)은 패널 구동회로의 동작에 의해 x축 방향으로 데이터를 스캐닝한다.

[0022] 액정표시패널(10)의 상부 유리기판 상에는 블랙매트릭스, 컬러필터 등이 형성된다. 공통전극(2)은 TN(Twisted

Nematic) 모드와 VA(Vertical Alignment) 모드와 같은 수직전계 구동방식에서 상부 유리기관 상에 형성되며, IPS(In Plane Switching) 모드와 FFS(Fringe Field Switching) 모드와 같은 수평전계 구동방식에서 화소전극(1)과 함께 하부 유리기관 상에 형성된다. 액정표시패널(10)의 상부 유리기관과 하부 유리기관 각각에는 편광판이 부착되고 액정의 프리틸트각(pre-tilt angle)을 설정하기 위한 배향막이 형성된다.

- [0023] 데이터 구동회로(12)는 다수의 데이터 드라이브 집적회로들을 포함한다. 데이터 드라이브 집적회로는 클럭신호를 샘플링하기 위한 쉬프트레지스터, 디지털 비디오 데이터(RGB)를 일시저장하기 위한 레지스터, 쉬프트레지스터로부터의 클럭신호에 응답하여 데이터를 1 라인분씩 저장하고 저장된 1 라인분의 데이터를 동시에 출력하기 위한 래치, 래치로부터의 디지털 데이터값에 대응하여 감마기준전압의 참조하에 정극성/부극성의 감마전압을 선택하기 위한 디지털/아날로그 변환기, 정극성/부극성 감마전압에 의해 변환된 아날로그 데이터가 공급되는 데이터라인(DL)을 선택하기 위한 멀티플렉서 및 멀티플렉서와 데이터라인(DL) 사이에 접속된 출력버퍼 등을 구비한다. 데이터 구동회로(12)는 타이밍 컨트롤러(11)의 제어 하에 디지털 비디오 데이터(RGB)를 래치하고, 이 래치된 디지털 비디오 데이터(RGB)를 정극성/부극성 감마보상전압을 이용하여 정극성/부극성 아날로그 데이터전압으로 변환한 후 데이터라인들(DL)에 공급한다.
- [0024] 게이트 구동회로(13)는 다수의 게이트 드라이브 집적회로들을 포함한다. 게이트 드라이브 집적회로는 쉬프트레지스터, 쉬프트 레지스터의 출력신호를 액정셀의 TFT 구동에 적합한 스윙폭으로 변환하기 위한 레벨 쉬프터, 및 출력 버퍼 등을 구비한다. 게이트 구동회로(13)는 타이밍 컨트롤러(11)의 제어 하에 스캔펄스(또는 게이트 펄스)를 순차적으로 출력하여 게이트라인들(GL)에 공급함으로써, 데이터가 인가되는 y축 방향의 수직 라인을 x축 방향을 따라 한 라인씩 선택한다.
- [0025] 타이밍 컨트롤러(11)는 외부의 시스템 보드로부터 입력되는 디지털 비디오 데이터(RGB)를 액정표시패널(10)의 해상도에 맞게 재정렬한 후 데이터 구동회로(12)에 공급한다.
- [0026] 타이밍 컨트롤러(11)는 시스템 보드로부터의 타이밍신호들(Vsync, Hsync, DE, DCLK)에 기초하여 데이터 구동회로(12)와 게이트 구동회로(13)의 동작 타이밍을 제어하기 위한 타이밍 제어신호들(DDC, GDC)을 발생한다. 타이밍 컨트롤러(11)는 60Hz의 프레임 주파수로 입력되는 디지털 비디오 데이터(RGB)가 $60 \times N$ (N은 2 이상의 양의 정수)Hz의 프레임 주파수로 액정표시패널(10)에 표시될 수 있도록 데이터 타이밍 제어신호(DDC)와 게이트 타이밍 제어신호(GDC)를 체배하여, $60 \times N$ (N은 2 이상의 양의 정수)Hz의 프레임 주파수로 데이터 구동회로(12)와 게이트 구동회로(13)의 동작을 제어할 수 있다. 프레임 주파수를 체배하는 동작은 외부의 시스템 회로에서 행해질 수도 있다.
- [0027] 백라이트 유닛은 제 1 도광판(201) 및 제 1 도광판(201)의 하부에 배치된 제 2 도광판(202), 제 1 도광판(201)의 양측면에서 각각 빛을 조사하는 제 1 상부 광원부(23) 및 제 2 상부 광원부(25), 제 2 도광판(202)의 양측면에서 각각 빛을 조사하는 제 1 하부 광원부(24) 및 제 2 하부 광원부(26), 제 1 도광판(201)과 액정표시패널(10) 사이에 적층된 다수의 광학시트들을 포함하여 에지형(edge type)으로 구현된다.
- [0028] 광원부들(23, 24, 25, 26)은 냉음극 형광램프(Cold Cathode Fluorescent Lamp : CCFL) 또는 외부전극 형광램프(External Electrode Fluorescent Lamp : EEFL)로 구현될 수 있으며, 보다 바람직하게는 발광다이오드(Light Emitting Diode : LED)로 구현될 수 있다. 본 발명의 실시예에서는 광원부들(23, 24, 25, 26)은 제 1 및 제 2 도광판(201, 202)의 양측면에 배치되는 것으로 설명하였으나 1측면에만 배치되는 것도 가능하다. 광원들(23, 24, 25, 26)은 액정표시패널(10)의 데이터 스캐닝 방향에 맞춰 x축 방향을 따라 백라이트 스캐닝 블록 단위로 순차 구동된다.
- [0029] 백라이트 유닛을 구성하는 제 1 및 제 2 도광판(201, 202)에 대해서는 후술하기로 한다.
- [0030] 광학 시트들은 1 매 이상의 프리즘 시트와 1 매 이상의 확산시트를 포함하여 제 1 및 제 2 도광판(201, 202)로부터 입사되는 빛을 확산하고 액정표시패널(10)의 광입사면에 대하여 실질적으로 수직인 각도로 빛의 진행경로를 굴절시킨다. 광학 시트들은 DBEF(dual brightness enhancement film)를 포함할 수도 있다.
- [0031] 광원 제어회로(14)는 액정표시패널(10)의 데이터 스캐닝 방향(x축 방향)을 따라 광원부들(23, 24, 25, 26)이 백라이트 스캐닝 블록 단위로 순차 구동되도록 광원부들(23, 24, 25, 26)을 펄스폭변조(Pulse Width Modulation, PWM)로 제어한다. 광원 제어회로(14)는 입력 디지털 비디오 데이터(RGB)를 분석하여 그 분석 결과에 따라 PWM 신호의 듀티비(duty ratio)를 조절할 수 있다. 광원 제어회로(14)는 타이밍 컨트롤러(11)에 내장될 수도 있다.
- [0032] 광원 구동회로(21, 22)는 광원 제어회로(14)의 제어 하에 액정표시패널(10)의 데이터 스캐닝에 동기되도록 광원부들(23, 24, 25, 26)을 순차적으로 구동한다. 광원부들(23, 24, 25, 26)의 점소등시간(ON/OFF)은 광원 제어

회로(14)로부터의 PWM 신호에 따라 결정된다. 광원부들(23, 24, 25, 26)의 점등시간(ON)은 PWM 신호의 듀티비가 높을수록 길어지며, PWM 신호의 듀티비가 낮을수록 짧아진다. 즉, 광원들(23, 24, 25, 26)의 점등시간(ON)은 PWM 신호의 듀티비에 비례한다.

[0033] 다음으로 도 5를 참조하여 본 발명의 제 2 실시예에 따르는 액정표시장치에 대해 설명하기로 한다. 도 5는 본 발명의 제 2 실시예에 따른 액정표시장치를 개략적으로 도시한 도면이다. 제 2 실시예의 설명에서는 제 1 실시예와 동일한 구성요소에 대해서는 제 1 실시예와 동일한 도면부호를 부여하고 제 1 실시예와 동일한 구성요소에 대해서는 설명을 간략화하기 위해 그에 대한 설명은 생략하기로 한다.

[0034] 도 5를 참조하면, 본 발명의 제 2 실시예에 따른 액정표시장치는 액정표시패널(10), 액정표시패널(10)의 데이터 라인들(DL)을 구동하기 위한 데이터 구동회로(12), 액정표시패널(10)의 게이트라인들(GL)을 구동하기 위한 게이트 구동회로(13), 데이터 구동회로(12)와 게이트 구동회로(13)를 제어하는 타이밍 콘트롤러(11), 액정표시패널(10)에 빛을 조사하는 백라이트 유닛, 백라이트 유닛의 제 1 상부 광원부(23) 및 제 1 하부 광원부(24)를 구동하기 위한 제 1 광원 구동회로(21), 백라이트 유닛의 제 2 상부 광원부(25) 및 제 2 하부 광원부(26)를 구동하기 위한 제 2 광원 구동회로(22), 입력 영상을 분석하여 그 분석 결과에 따라 제 1 및 제 2 광원 구동회로들(21, 22)을 제어하는 영상 분석회로(16)를 구비한다.

[0035] 액정표시패널(10), 데이터 구동회로(12), 게이트 구동회로(13), 타이밍 콘트롤러(11)의 구성은 제 1 실시예의 것과 동일하므로 그에 대한 설명은 생략한다.

[0036] 제 1 광원 구동회로(21)는 영상 분석회로(16)의 제어 하에 제 1 상부 광원부(23)와 제 1 하부 광원부(24)에 개별 공급되는 전류세기를 다르게 조정한다. 즉, 제 1 광원 구동회로(21)는 영상 분석회로(16)로부터의 로컬 디밍신호(LDIM)에 따라 액정표시패널(10)에 표시되는 표시화상의 밝은 부분에 대응되는 어느 블록을 담당하는 제 1 상부 광원부(23)와 제 1 하부 광원부(24)의 광원들에는 공급되는 전류를 높게 조정하는 반면, 액정표시패널(10)에 표시되는 표시화상의 어두운 부분에 대응되는 다른 블록들을 담당하는 제 1 상부 광원부(23)와 제 1 하부 광원부(24)의 다른 광원들에 공급되는 전류를 상대적으로 낮게 조정한다.

[0037] 제 2 광원 구동회로(22)는 영상 분석회로(16)의 제어 하에 제 2 상부 광원부(25)와 제 2 하부 광원부(26)에 개별 공급되는 전류 세기를 다르게 조정한다. 즉, 제 2 광원 구동회로(22)는 영상 분석회로(16)로부터의 로컬 디밍신호(LDIM)에 따라 액정표시패널(10)에 표시되는 표시화상의 밝은 부분에 대응되는 어느 블록들을 담당하는 제 2 상부 광원부(25)와 제 2 하부 광원부(26)의 광원들에 공급되는 전류를 높게 조정하는 반면, 액정표시패널(10)에 표시되는 표시화상의 어두운 부분에 대응되는 다른 블록들을 담당하는 제 2 상부 광원부(25)와 제 2 하부 광원부(26)의 다른 광원들에 공급되는 전류를 상대적으로 낮게 조정한다.

[0038] 영상 분석회로(16)는 시스템 보드로부터 입력되는 디지털 비디오 데이터(RGB)를 분석하여 입력 영상을 도 8에 도시된 블록들(B11 내지 B46)과 맵핑시키고 히스토그램 분석과 같은 영상 분석 기법을 이용하여 입력 영상의 휘도를 블록 크기 단위로 분석한다. 그리고 영상 분석회로(16)는 블록 크기로 분석된 휘도에 비례하여 광원부들(23, 24, 25, 26)의 공급 전류를 조정하기 위한 로컬 디밍신호(LDIM)를 발생하여 제 1 및 제 2 광원 구동회로(21, 22)를 제어한다. 영상 분석회로(16)는 입력되는 타이밍신호들(Vsync, Hsync, DE, DCLK)에 의해 타이밍 제어부(11)에 동기됨으로써, 광원부들(23, 24, 25, 26)의 구동 타이밍을 디지털 비디오 데이터(RGB)의 표시 타이밍에 동기시킨다. 영상 분석회로(16)는 외부의 시스템 보드에 실장되거나 타이밍 제어부(11) 내에 내장될 수 있다.

[0039] 백라이트 유닛은 제 1 도광판(201) 및 제 1 도광판(201)의 하부에 배치된 제 2 도광판(202), 제 1 도광판(201)의 양측면에서 각각 빛을 조사하는 제 1 상부 광원부(23) 및 제 2 상부 광원부(25), 제 2 도광판(202)의 양측면에서 각각 빛을 조사하는 제 1 하부 광원부(24) 및 제 2 하부 광원부(26), 제 1 도광판(202)과 액정표시패널(10) 사이에 적층된 다수의 광학시트들을 포함하여 예지형으로 구현된다.

[0040] 광원부들(23, 24, 25, 26)은 CCFL 또는 EEFL로 구현될 수 있으며, LED로 구현될 수 있다. 또한, 본 발명의 실시예에서는 광원부들(23, 24, 25, 26)은 제 1 및 제 2 도광판(201, 202)의 양측면에 배치되는 것으로 설명하였으나 1측면에만 배치되는 것도 가능하다.

[0041] 도 6a 내지 도 9를 참조하여 광원부들(22, 23, 24, 25)과 제 1 및 제 2 도광판(201, 202)을 구비하는 백라이트 유닛에 대해 보다 상세히 설명하기로 한다. 도 6a는 본 발명의 실시예에 따른 백라이트 유닛에서 제 1 도광판(201)과 제 1 및 제 2 상부 광원부(23, 25)의 배치관계를 도시한 평면도, 도 6b는 제 2 도광판(202)과 제 1 및 제 2 하부 광원부(24, 26)의 배치관계를 도시한 평면도, 도 7은 본 발명의 실시예에 따른 백라이트 유닛에서

제 1 도광관(201)과 제 1 및 제 2 상부 광원부(23, 25)의 배치관계와 제 2 도광관(202)과 제 1 및 제 2 하부 광원부(24, 26)의 배치관계를 도시한 분해 사시도, 도 8은 본 발명의 실시예에 따라 도광관의 패턴영역과 무패턴 영역에 의해 형성되는 블록을 나타낸 도면, 도 9는 본 발명의 실시예에 따른 백라이트 유닛에서 광원부(23, 24, 25, 26)로부터 방출된 광이 도광관 내에서 진행되는 방향을 개념적으로 도시한 도면이다.

[0042] 도 6a 내지 도 7을 참조하면, 제 1 도광관(201)은 복수의 제 1 상부 광원들(23a, 23b, 23c, 23d, 23e, 23f)을 구비한 제 1 상부 광원부(23)와 복수의 제 2 상부 광원들(25a, 25b, 25c, 25d, 25e, 25f)을 구비한 제 2 상부 광원부(25) 사이에 배치된다. 본 발명의 실시예에서는 제 1 상부 광원들(23a~23f)과 제 2 상부 광원들(25a~25f)이 제 1 도광관(201)의 양측에서 서로 대향하도록 배치된 것으로 설명하였으나, 광원부는 제 1 도광관(201)의 일측에만 형성되어도 된다.

[0043] 제 1 도광관(201)에는 서로 대향하는 제 1 상부 광원들(23a~23f)과 제 2 상부 광원들(25a~25f)에 의해 제 1 또는 제 2 상부 광원들의 수만큼 제 1 도파채널들(g1~g6)이 형성된다. 이들 제 1 도파채널들(g1~g6)의 각각의 저면에는 미세 음각패턴들(또는 양각패턴들)이 형성된 패턴영역(201a)과 패턴이 형성되지 않은 무패턴 영역(201b)이 형성된다. 제 1 도광관(201)의 제 1 도파채널들(g1~g6)의 각각에서는 패턴영역(201a)과 무패턴 영역(201b)은 번갈아 배치되며, 인접한 도파채널과의 관계에 있어서도 번갈아 위치되도록 배치된다. 따라서, 패턴영역(201a)과 무패턴 영역(201b)의 교차에 의해 도 8에 도시된 바와 같은 블록들(B11~B46)이 형성된다.

[0044] 제 1 도광관(201)의 패턴영역(201a)에 형성된 미세 음각패턴들(또는 양각패턴들)은 제 1 도파채널들(g1~g6) 내에서의 빛의 진행경로를 광학시트들과 액정표시패널(10) 쪽으로 반사시킨다. 이들 미세 음각패턴들(또는 양각패턴들)이 제 1 상부 광원들(23a~23f)과 제 2 상부 광원들(25a~25f)로부터 멀수록 조밀하게 형성되면, 이들 광원들로부터 먼 위치에서의 휘도 저하가 보상되어 먼 휘도가 균일하게 되도록 조정될 수 있다. 미세 음각패턴들(또는 양각패턴들)은 프리즘 형상, 렌즈형상, 사각형상 등을 가질 수 있으며, 그 형상에 특별히 제한이 있는 것은 아니다.

[0045] 제 2 도광관(202)은 제 1 도광관(201)의 하부에 배치되며, 복수의 제 1 하부 광원들(24a, 24b, 24c, 24d, 24e, 24f)을 구비한 제 1 하부 광원부(24)와 복수의 제 2 하부 광원들(26a, 26b, 26c, 26d, 26e, 26f)을 구비한 제 2 하부 광원부(26) 사이에 배치된다. 본 발명의 실시예에서는 제 1 하부 광원들(24a~24f)과 제 2 하부 광원들(26a~26f)이 제 2 도광관(202)의 양측에서 서로 대향하도록 배치된 것으로 설명하였으나, 광원부는 제 2 도광관(202)의 일측에만 형성되어도 된다.

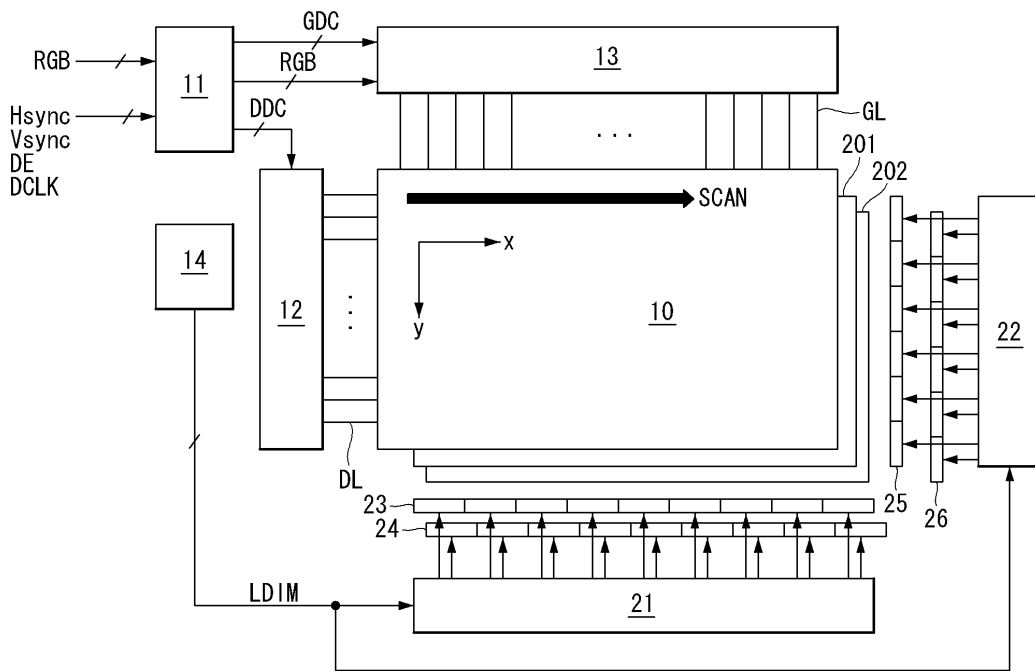
[0046] 제 2 도광관(202)에는 서로 대향하는 제 1 하부 광원들(24a~24f)과 제 2 하부 광원들(26a~26f)에 의해 제 1 또는 제 2 하부 광원들의 수만큼 제 2 도파채널들(g1'~g6')이 형성되며, 제 1 도파채널들(g1~g6)과 대응하도록 배치된다. 제 2 도파채널들(g1'~g6')의 각각의 저면에는 미세 음각패턴들(또는 양각패턴들)이 형성된 패턴영역(202a)과 패턴이 형성되지 않은 무패턴 영역(202b)이 형성된다. 제 2 도광관(202)의 각 도파채널에서 패턴영역(202a)과 무패턴 영역(202b)은 번갈아 배치되며, 인접한 도파채널과의 관계에 있어서도 번갈아 위치되도록 배치된다. 또한, 제 2 도광관(202)의 패턴영역(202a)은 제 1 도광관(201)의 무패턴 영역(201a)에 대응하고, 제 2 도광관(202)의 무패턴 영역(202b)은 제 1 도광관(201)의 패턴 영역(201b)에 대응하도록 배치된다. 따라서, 제 2 도광관(202)에서도 패턴영역(201a)과 무패턴 영역(201b)의 교차에 의해 제 1 도광관(201)에서와 같은 블록들(B11~B46)이 형성된다.

[0047] 이상 설명한 바와 같이, 제 1 도광관(201)의 제 1 도파채널들(g1~g6)과 제 2 도광관(202)의 제 2 도파채널들(g1'~g6')은 서로 중첩되도록 상하로 배치되고, 패턴영역(201a, 202a)과 무패턴 영역(202a, 202b)이 중첩되지 않도록 번갈아 배치되어 도 8에 도시된 바와 같은 매트릭스 형태의 블록들(B11~B46)을 형성한다.

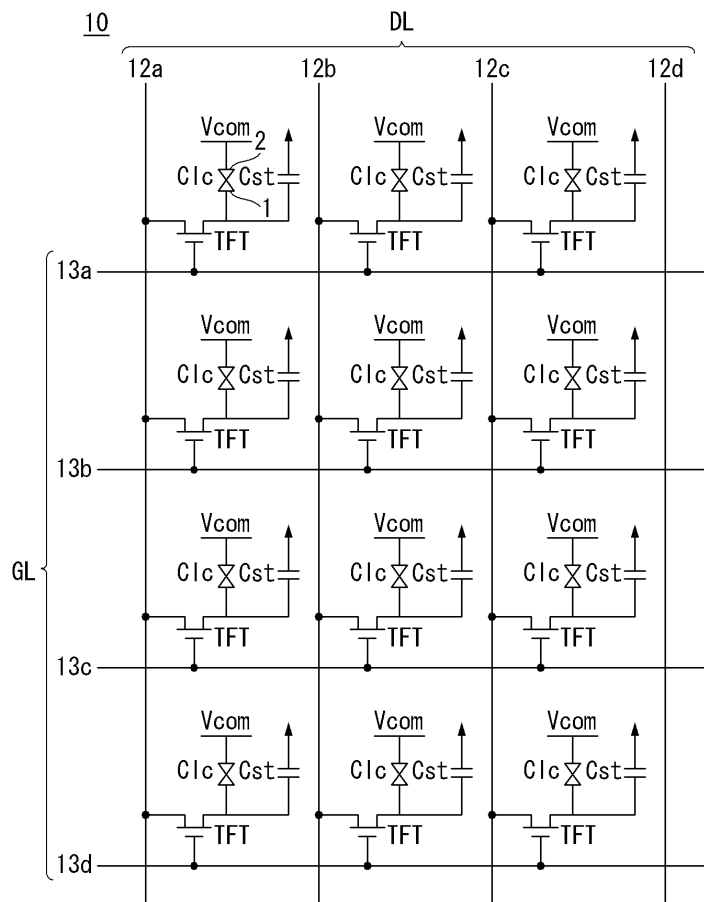
[0048] 결과적으로 제 1 도광관(201)과 제 2 도광관(202)의 상하배열과 패턴영역(201a, 202a)과 무패턴 영역(201b, 202b)이 번갈아 배치되는 구성에 의해 서로 이웃하는 영역에는 패턴영역(201a, 202a)이 연속하지 않게 된다.

[0049] 도 9는 본 발명의 실시예에 따른 백라이트 유닛에서 광원부로부터 방출된 광이 도광관 내에서 진행되는 방향을 개념적으로 도시한 도면이다. 도 9를 참조하면, 제 1 상부 광원부(23)의 광원(23a)이 턴온되면 이 광원(23a)으로부터 방출된 광은 이 광원(23a)에 대응하는 도파채널의 저면에 형성된 패턴영역(201a)에서는 미세 음각패턴들(또는 양각패턴들)에 의해 산란되어 액정표시패널(10) 쪽으로 진행하게 되나, 무패턴 영역(201b)에는 미세 음각패턴들(또는 양각패턴들)이 형성되어 있지 않기 때문에 도파채널을 통해 광이 진행하게 되어 광이 출력되지 않게 된다.

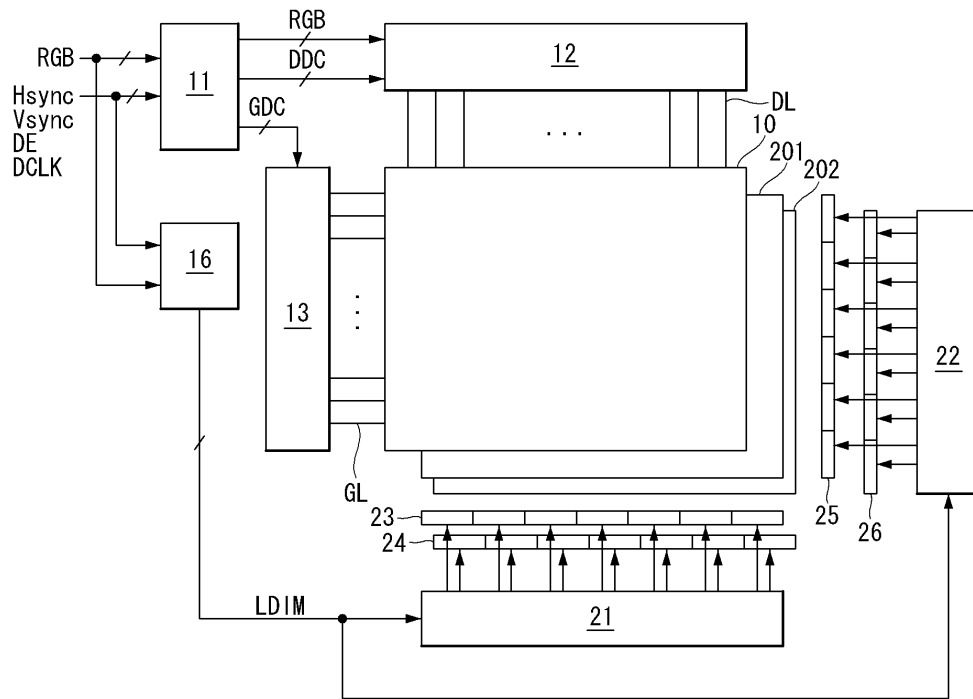
도면3



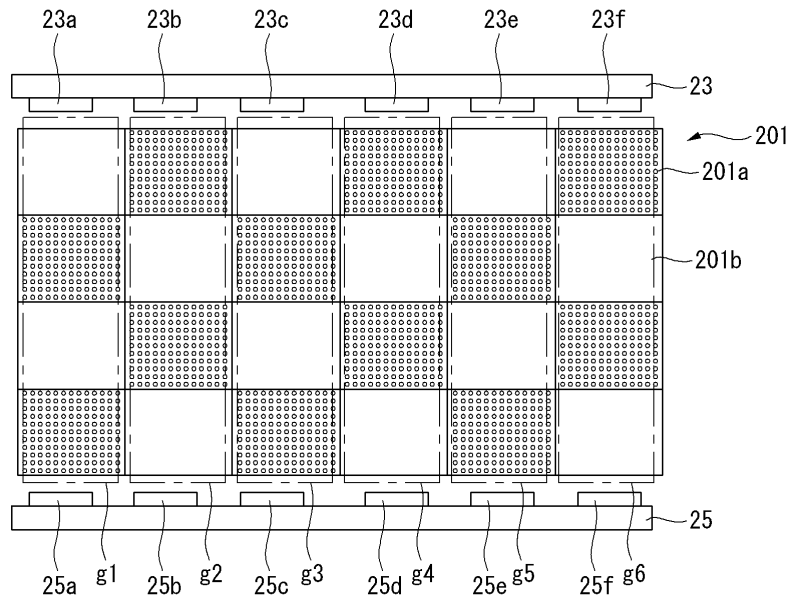
도면4



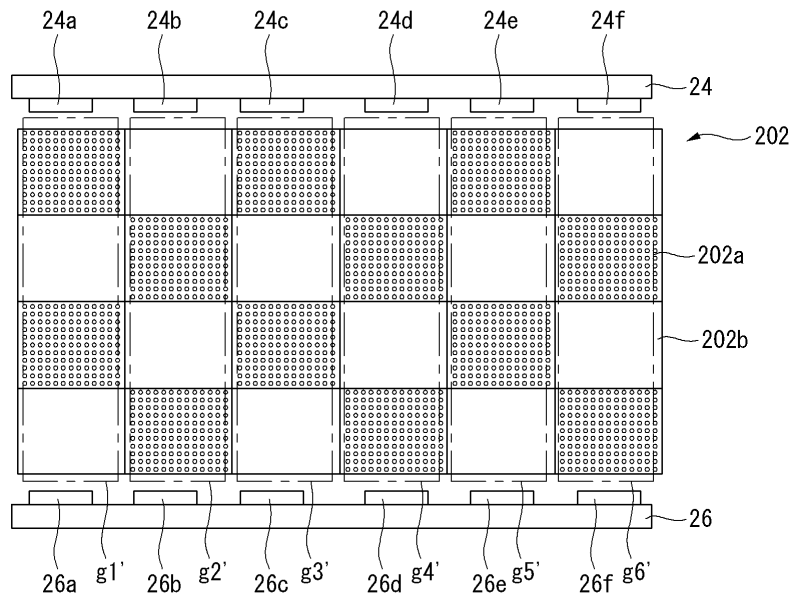
도면5



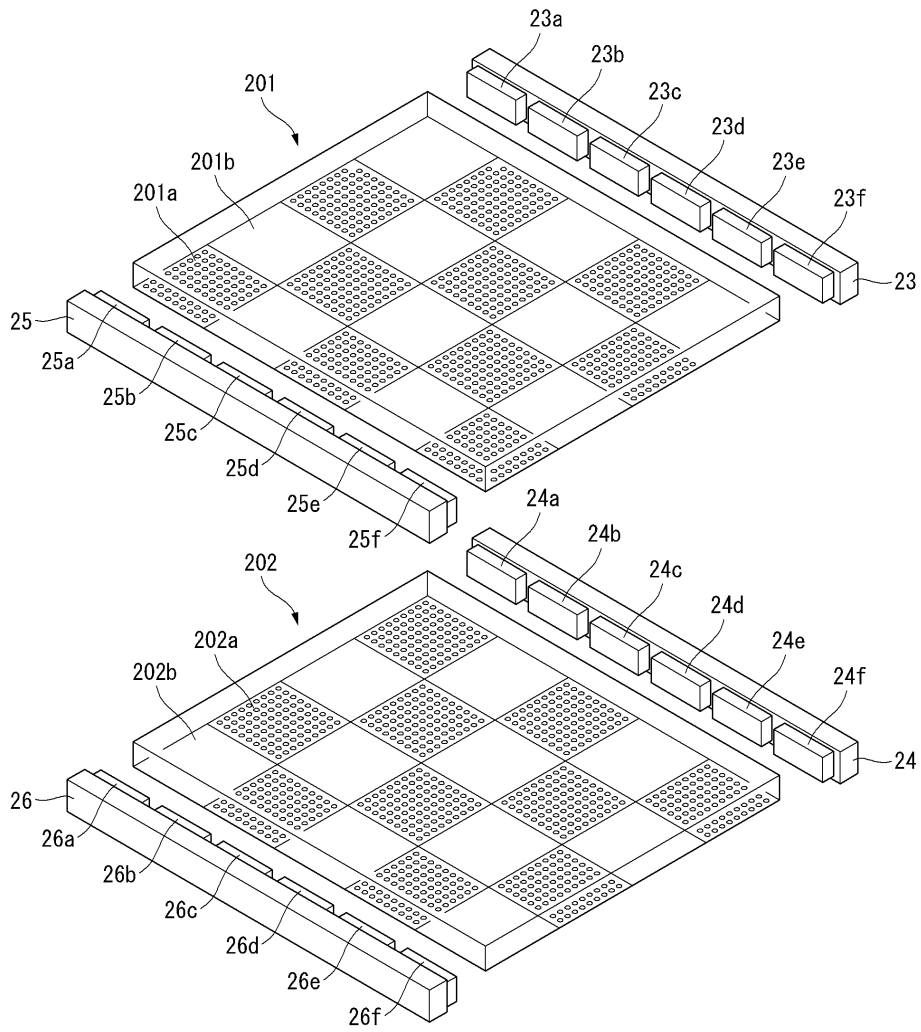
도면6a



도면6b



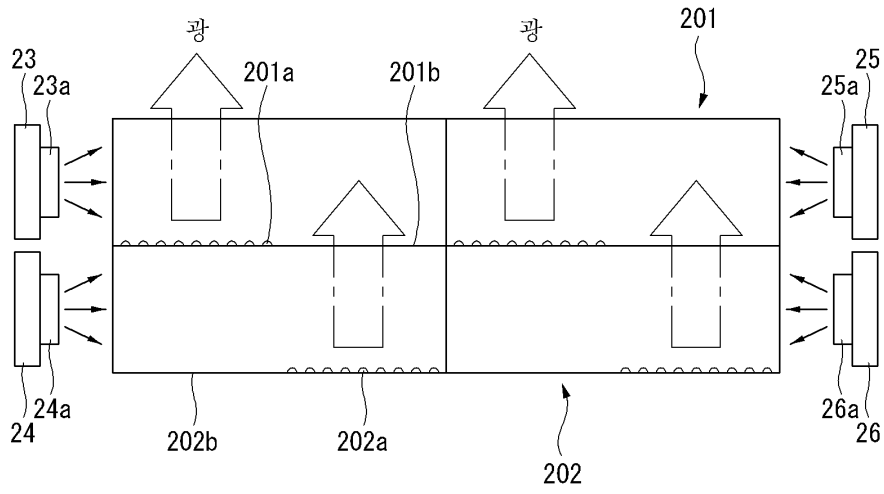
도면7



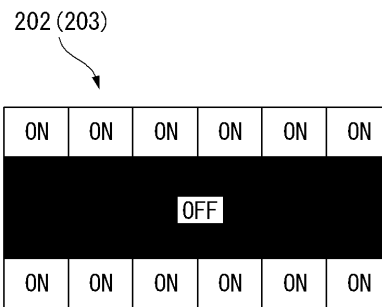
도면8

<u>B11</u>	<u>B12</u>	<u>B13</u>	<u>B14</u>	<u>B15</u>	<u>B16</u>
<u>B21</u>	<u>B22</u>	<u>B23</u>	<u>B24</u>	<u>B25</u>	<u>B26</u>
<u>B31</u>	<u>B32</u>	<u>B33</u>	<u>B34</u>	<u>B35</u>	<u>B36</u>
<u>B41</u>	<u>B42</u>	<u>B43</u>	<u>B44</u>	<u>B45</u>	<u>B46</u>

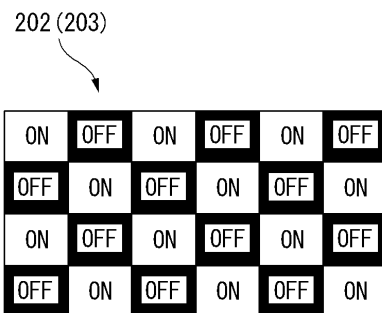
도면9



도면10a



도면10b



专利名称(译)	标题：背光单元和使用它的液晶显示器		
公开(公告)号	KR101635216B1	公开(公告)日	2016-07-01
申请号	KR1020090131300	申请日	2009-12-24
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	JEON HYUN WOO 전현우 HONG JIN WOO 홍진우 PYUN JA YOUNG 편자영		
发明人	전현우 홍진우 편자영		
IPC分类号	G02F1/1335 G02F1/133		
CPC分类号	G02B6/0036 G02B6/0043 G02B6/0061 G02B6/0076 G02F1/133524 G09G3/3406		
其他公开文献	KR1020110074363A		
外部链接	Espacenet		

摘要(译)

背光单元和使用该背光单元的液晶显示器技术领域[0001]本发明涉及一种背光单元和使用该背光单元的液晶显示器。根据本发明的实施例的背光单元包括第一光管;第二导光板,设置在第一导光板下方;第一光源单元,设置在第一导光板的至少一侧上,并包括多个第一光源,用于向第一导光板提供光;并且,流程进第一光被布置在第二导光板的与第一和具有多个第二光源,用于向第二导光板提供光的第二光源单元,并且所述第一光导板从所述第一光源发出的至少一个侧其中,第一图案区域和第一图案区域交替地布置在每个第一波导通道的底表面上,并且与剩余的相邻的第一波导通道的关系其中,第二导光板包括多个第二波导通道,第二波导通道由第二光源发出的光的行进方向形成,在每个第二波导通道的底表面上形成第二图案化区域,以便与第一波导通道的第一图案化区域重叠,重叠与转弯区域的特征在于,所述第二图案区域形成。

