



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2014년06월11일
 (11) 등록번호 10-1403855
 (24) 등록일자 2014년05월29일

(51) 국제특허분류(Int. Cl.)
G02F 1/133 (2006.01) *G09G 3/36* (2006.01)
 (21) 출원번호 10-2012-0149831
 (22) 출원일자 2012년12월20일
 심사청구일자 2012년12월20일
 (56) 선행기술조사문헌
 KR1019950014947 A*
 *는 심사관에 의하여 인용된 문헌

(73) 특허권자
엘지디스플레이 주식회사
 서울특별시 영등포구 여의대로 128(여의도동)
 (72) 발명자
신영규
 충북 청주시 흥덕구 사직대로157번길 18, 101동
 1403호 (사창동, 현대아파트)
조성호
 경북 구미시 해마루공원로 111, 107동 704호 (옥
 계동, 구미옥계우미린)
 (뒷면에 계속)
 (74) 대리인
특허법인천문

전체 청구항 수 : 총 10 항

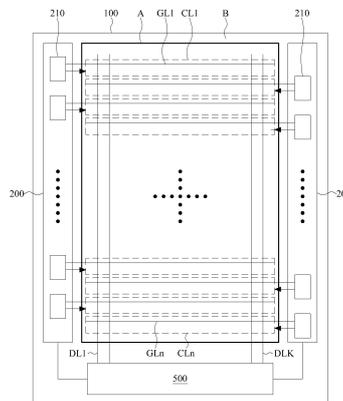
심사관 : 유창훈

(54) 발명의 명칭 **액정표시장치 및 그 구동방법**

(57) 요약

본 발명은 액정표시장치 및 그 구동방법에 관한 것으로서, 특히, 게이트라인에 대응되는 공통전극라인이 형성되어 있으며, 상기 게이트라인에 게이트온전압이 공급될 때 상기 공통전극라인으로 공통전압을 공급할 수 있는, 액정표시장치 및 그 구동방법을 제공하는 것을 기술적 과제로 한다. 이를 위해, 본 발명에 따른 액정표시장치는, 게이트라인들과 데이터라인들의 교차 영역마다 픽셀이 형성되어 있는 패널; 상기 게이트라인들 각각에 대응되도록 상기 패널에 형성되어 있는 공통전극라인들; 상기 게이트라인들 및 상기 공통전극라인들로 순차적으로 게이트온전압 및 공통전압을 공급하기 위한 게이트 구동부; 상기 데이터라인들에 데이터전압을 공급하기 위한 데이터 구동부; 및 상기 게이트 구동부와 상기 데이터 구동부를 제어하기 위한 제어부를 포함한다.

대표도 - 도2



(72) 발명자

곽승진

경북 구미시 인동36길 31, 105동 705호 (구평동,
구미구평푸르지오)

한국진

인천광역시 중구 신흥동1가 경남아너스빌 108동
1802호

특허청구의 범위

청구항 1

게이트라인들과 데이터라인들의 교차 영역마다 픽셀이 형성되어 있는 패널;

상기 게이트라인들 각각에 대응되도록 상기 패널에 형성되어 있는 공통전극라인들;

상기 게이트라인들 및 상기 공통전극라인들로 순차적으로 게이트온전압 및 공통전압을 공급하기 위한 게이트 구동부;

상기 데이터라인들에 데이터전압을 공급하기 위한 데이터 구동부; 및

상기 게이트 구동부와 상기 데이터 구동부를 제어하기 위한 제어부를 포함하며,

어느 하나의 게이트라인으로 상기 게이트온전압이 출력되는 기간은, 상기 게이트라인에 대응되는 어느 하나의 공통전극라인으로 상기 공통전압이 출력되는 기간에 포함되고, 상기 게이트온전압이 출력되는 기간의 길이는, 상기 공통전압이 출력되는 기간의 길이보다 짧은 것을 특징으로 하는 액정표시장치.

청구항 2

제 1 항에 있어서,

상기 게이트 구동부는,

제M게이트라인에 게이트온전압이 출력되기 일정 기간 전부터, 제M공통전극라인에 공통전압을 출력하고,

상기 제M게이트라인에 게이트온전압이 출력될 때, 상기 제M공통전극라인에 공통전압을 지속적으로 출력하며,

상기 제M게이트라인으로 출력되는 상기 게이트온전압이 차단된 후 일정 기간 동안, 상기 제M공통전극라인에 공통전압을 지속적으로 출력하는 것을 특징으로 하는 액정표시장치.

청구항 3

제 1 항에 있어서,

상기 게이트 구동부는, 상기 게이트라인들 각각에 대응되는 출력부들을 포함하며,

상기 출력부들 중 제M출력부는,

제M-1출력부로 공통전압출력제어신호를 전송하며, 상기 제M출력부에 연결되어 있는 게이트라인으로 게이트온전압을 출력하기 위한 제M게이트전압 출력기; 및

제M+1출력부로부터 전송되어온 공통전압출력제어신호에 따라, 상기 제M출력부에 연결되어 있는 공통전극라인으로 공통전압을 출력하기 위한 제M공통전압 출력기를 포함하는 액정표시장치.

청구항 4

제 3 항에 있어서,

상기 제M게이트전압 출력기는,

상기 제M출력부에 연결되어 있는 제M게이트라인으로 게이트온전압을 출력하기 일정 기간 전에, 상기 제M-1출력부에 연결된 제M-1공통전극라인으로 공통전압을 출력시키기 위한 공통전압출력제어신호를 상기 제M-1출력부로 전송하고,

상기 제M게이트라인으로 게이트온전압이 출력되는 동안, 상기 공통전압출력제어신호를 지속적으로 상기 제M-1출력부로 전송하며,

상기 제M게이트라인으로 출력되는 상기 게이트온전압이 차단되면, 상기 공통전압출력제어신호의 전송을 차단하는 것을 특징으로 하는 액정표시장치.

청구항 5

제 3 항에 있어서,

상기 제M공통전압 출력기는,

상기 제M게이트전압 출력기로부터 제M게이트라인으로 게이트온전압이 출력되기 일정 기간 전에, 상기 제M+1출력부로부터 공통전압출력제어신호를 공급받아, 제M공통전극라인으로 공통전압을 출력하고,

상기 제M게이트전압 출력기로부터 상기 제M게이트라인으로 게이트온전압이 출력되는 동안, 지속적으로 상기 제M공통전극라인으로 공통전압을 출력하며,

상기 제M게이트전압 출력기로부터 상기 제M게이트라인으로 출력되는 게이트온전압이 차단된 이후 일정 기간 동안, 상기 제M+1출력부로부터 공급되는 상기 공통전압출력제어신호에 따라 상기 제M공통전극라인으로 공통전압을 출력하는 것을 특징으로 하는 액정표시장치.

청구항 6

패널에 형성되어 있는 게이트라인들 각각으로 게이트온전압을 순차적으로 출력하는 단계; 및

상기 게이트온전압이 출력될 때, 상기 게이트온전압이 출력되는 게이트라인과 대응되게 상기 패널에 형성되어 있는 공통전극라인으로, 공통전압을 출력하는 단계를 포함하며,

어느 하나의 게이트라인으로 상기 게이트온전압이 출력되는 기간은, 상기 게이트라인에 대응되는 어느 하나의 공통전극라인으로 상기 공통전압이 출력되는 기간에 포함되고, 상기 게이트온전압이 출력되는 기간의 길이는, 상기 공통전압이 출력되는 기간의 길이보다 짧은 것을 특징으로 하는 액정표시장치 구동방법.

청구항 7

제 6 항에 있어서,

상기 공통전압을 출력하는 단계는,

제M게이트라인에 게이트온전압이 출력되기 일정 기간 전부터, 제M공통전극라인에 공통전압을 출력하는 단계;

상기 제M게이트라인에 게이트온전압이 출력될 때, 상기 제M공통전극라인에 공통전압을 지속적으로 출력하는 단계; 및

상기 제M게이트라인으로 출력되는 상기 게이트온전압이 차단된 후 일정 기간 동안, 상기 제M공통전극라인에 공통전압을 지속적으로 출력하는 단계를 포함하는 액정표시장치 구동방법.

청구항 8

제 6 항에 있어서,

상기 게이트온전압을 출력하는 단계는, 제M게이트라인에 대응되는 제M출력부가, 제M-1출력부로 공통전압출력제어신호를 전송하고, 상기 제M출력부에 연결되어 있는 게이트라인으로 게이트온전압을 출력하며,

상기 공통전압을 출력하는 단계는, 상기 제M출력부가, 제M+1출력부로부터 전송되어온 공통전압출력제어신호에 따라, 상기 제M출력부에 연결되어 있는 공통전극라인으로 공통전압을 출력하는 것을 특징으로 하는 액정표시장치 구동방법.

청구항 9

제 6 항에 있어서,

상기 게이트온전압을 출력하는 단계는,

제M게이트라인에 대응되는 제M출력부가, 상기 제M게이트라인으로 게이트온전압을 출력하기 일정 기간 전에, 제M-1출력부에 연결된 제M-1공통전극라인으로 공통전압을 출력시키기 위한 공통전압출력제어신호를 상기 제M-1출력부로 전송하는 단계;

상기 제M게이트라인으로 게이트온전압이 출력되는 동안, 상기 공통전압출력제어신호를 지속적으로 상기 제M-1출

력부로 전송하는 단계; 및

상기 제M게이트라인으로 출력되는 상기 게이트온전압이 차단되면, 상기 공통전압출력제어신호의 전송을 차단하는 단계를 포함하는 액정표시장치 구동방법.

청구항 10

제 6 항에 있어서,

상기 공통전압을 출력하는 단계는,

제M게이트라인에 대응되는 제M출력부로부터 상기 제M게이트라인으로 게이트온전압이 출력되기 일정 기간 전에, 제M+1출력부로부터 공통전압출력제어신호를 공급받아, 제M공통전극라인으로 공통전압을 출력하는 단계;

상기 제M출력부로부터 상기 제M게이트라인으로 게이트온전압이 출력되는 동안, 지속적으로 상기 제M공통전극라인으로 공통전압을 출력하는 단계; 및

상기 제M출력부로부터 상기 제M게이트라인으로 출력되는 게이트온전압이 차단된 이후 일정 기간 동안, 상기 제M+1출력부로부터 공급되는 상기 공통전압출력제어신호에 따라 상기 제M공통전극라인으로 공통전압을 출력하는 단계를 포함하는 액정표시장치 구동방법.

명세서

기술분야

[0001] 본 발명은 액정표시장치에 관한 것으로서, 특히, 소비전력을 저감시킬 수 있는 액정표시장치에 관한 것이다.

배경기술

[0002] 이동통신 단말기, 노트북 컴퓨터와 같은 각종 휴대용 전자기기가 발전함에 따라 이에 적용될 수 있는 평판표시장치(Flat Panel Display Device)에 대한 요구가 점차 증대되고 있다.

[0003] 평판표시장치 중, 액정표시장치(Liquid Crystal Display Device)는 양산 기술, 구동수단의 용이성, 고화질 및 대화면 구현의 장점으로 인해 적용 분야가 확대되고 있다.

[0004] 액정표시장치는 전계를 이용하여 유전이방성을 갖는 액정의 광투과율을 조절함으로써 화상을 표시하게 된다.

[0005] 도 1은 종래의 액정표시장치의 일실시에 구성도이다.

[0006] 종래의 액정표시장치는, 도 1에 도시된 바와 같이, 게이트라인(GL) 및 데이터라인(DL)이 교차하는 영역마다 픽셀이 형성되어 있는 패널(10), 상기 게이트라인에 게이트전압을 공급하고 상기 데이터라인에 데이터전압을 공급하기 위한 구동부(50) 및 상기 픽셀마다 형성되어 있는 픽셀전극에 대응되도록 하기 패널의 전면에 형성되어 있는 공통전극(12) 등을 포함하고 있다. 상기 픽셀(P)에는, 도 1에 도시된 바와 같이, 상기 게이트라인과 데이터라인에 연결되어 있는 박막트랜지스터가 형성되어 있다.

[0007] 상기한 바와 같은 종래의 액정표시장치에서는, 상기 패널(10)에 형성되어 있는 액정을 구동시키기 위한 전압이 상기 픽셀에 충전되어야, 상기 액정의 광투과율이 조절되어 화상이 표시될 수 있다.

[0008] 상기 픽셀(Pixel)에 전압을 충전시키기 위해서는, 상기 데이터라인(DL)을 통해 인가되는 데이터전압이 상기 픽셀전극에 인가되고, 공통전압이 상기 공통전극(120)에 인가되어야 한다.

[0009] 종래의 액정표시장치에서, 상기 공통전극(120)은 상기 패널(10)의 전체 적층 구조 중에서 한 개의 층을 차지하고 있으며, 상기 데이터라인은 또 다른 층에 적층된다.

[0010] 이 경우, 상기 공통전극(120)은, 도 1에 도시된 바와 같이, 상기 패널(120)의 전체 영역, 특히, 표시영역(A)에 해당하는 크기 만큼 적층된다. 상기 데이터라인은, 상기 패널의 소스(Source) 해상도 수에 대응하는 라인 형태로 상기 패널상에 형성된다.

[0011] 상기한 바와 같은 종래의 액정표시장치는 다음과 같은 문제점을 가지고 있다.

[0012] 첫째, 액정표시장치의 적층 구조상, 상기 데이터라인(DL)과, 상기 공통전극(120)이 오버랩(overlap)되는 영역이 존재하며, 이 영역은 기생 캐패시턴스(Cdc)가 된다. 상기 기생 캐패시턴스는, 액정표시장치의 구동에서 불필요

한 캐패시턴스이지만, 상기 패널(10)의 구조상 생길 수밖에 없는 캐패시턴스이다.

- [0013] 즉, 일반적인 액정표시장치의 구조상, 상기 공통전극(120)과, 각 데이터라인이 오버랩(overlap)되는 영역은 반드시 존재할 수밖에 없다.
- [0014] 이 경우, 오버랩되는 영역에서는 상기한 바와 같이 기생 캐패시턴스가 발생되며, 상기 기생 캐패시턴스는, 상기 구동부(50)가 데이터라인에 데이터전압을 공급할 때, RC delay와 같은 장애 현상을 발생시킨다.
- [0015] 상기 패널(10)의 사이즈(size)가 크면 클수록, 상기 기생 캐패시턴스는 커지게 되며, 상기 데이터전압의 RC delay도 커지게 되는 악순환 현상이 발생된다.
- [0016] 둘째, 상기 구동부(50)는, 영상을 표시하기 위해, 상기 패널(10) 전체 영역에 위치한 상기 공통전극(12)에 상기 공통전압을 공급하고, 상기 데이터라인(DL)으로 데이터전압을 공급해야 하며, 상기 게이트라인(GL)으로는 게이트전압을 공급해야 한다.
- [0017] 이때, 상기 데이터전압 및 상기 게이트전압은 상기 데이터라인과 상기 게이트라인에 라인 단위로 공급된다.
- [0018] 그러나, 상기 공통전압은 상기 패널(10)의 전체영역에 형성되어 있는 상기 공통전극(12)으로 공급되며, 이로 인해, 많은 전력이 소비되고 있다.

발명의 내용

해결하려는 과제

- [0019] 본 발명은 상술한 문제점을 해결하기 위해 제안된 것으로서, 게이트라인에 대응되는 공통전극라인이 형성되어 있으며, 상기 게이트라인에 게이트온전압이 공급될 때 상기 공통전극라인으로 공통전압을 공급할 수 있는, 액정표시장치 및 그 구동방법을 제공하는 것을 기술적 과제로 한다.

과제의 해결 수단

- [0020] 상술한 기술적 과제를 달성하기 위한 본 발명에 따른 액정표시장치는, 게이트라인들과 데이터라인들의 교차 영역마다 픽셀이 형성되어 있는 패널; 상기 게이트라인들 각각에 대응되도록 상기 패널에 형성되어 있는 공통전극라인들; 상기 게이트라인들 및 상기 공통전극라인들로 순차적으로 게이트온전압 및 공통전압을 공급하기 위한 게이트 구동부; 상기 데이터라인들에 데이터전압을 공급하기 위한 데이터 구동부; 및 상기 게이트 구동부와 상기 데이터 구동부를 제어하기 위한 제어부를 포함한다.
- [0021] 상술한 기술적 과제를 달성하기 위한 본 발명에 따른 액정표시장치 구동방법은, 패널에 형성되어 있는 게이트라인들 각각으로 게이트온전압을 순차적으로 출력하는 단계; 및 기 게이트온전압이 출력될 때, 상기 게이트온전압이 출력되는 게이트라인과 대응되게 상기 패널에 형성되어 있는 공통전극라인으로, 공통전압을 출력하는 단계를 포함한다.

발명의 효과

- [0022] 본 발명에 의하면, 게이트라인에 게이트온전압이 출력될 때 상기 게이트라인에 대응되는 공통전극라인으로 공통전압이 출력되므로, 소비전력이 감소될 수 있다.
- [0023] 또한, 본 발명에 의하면, 픽셀에 데이터전압을 충전시키는 데이터라인과, 공통라인층의 기생 캐패시턴스가 줄어들기 때문에, 기생 캐패시턴스를 줄이기 위한 추가 공정이 요구되지 않는다.

도면의 간단한 설명

- [0024] 도 1은 종래의 액정표시장치의 일실시에 구성도.
- 도 2는 본 발명에 따른 액정표시장치의 일실시에 구성도.
- 도 3은 본 발명에 따른 액정표시장치에 적용되는 게이트 구동부를 구성하는 출력부의 일실시에 회로도 및 파형도.
- 도 4 내지 도 7은 본 발명에 따른 액정표시장치 구동방법을 설명하기 위한 일실시에 회로도 및 파형도.

발명을 실시하기 위한 구체적인 내용

- [0025] 이하, 첨부된 도면을 참조하여 본 발명의 실시 예에 대해 상세히 설명한다.
- [0026] 도 2는 본 발명에 따른 액정표시장치의 일실시에 구성도이다. 도 3은 본 발명에 따른 액정표시장치에 적용되는 게이트 구동부를 구성하는 출력부의 일실시에 회로도 및 파형도로서, 특히, 제M-1출력부의 일부구성, 제M출력부의 전체구성 및 제M+1출력부의 일부구성을 나타낸 예시도이다.
- [0027] 본 발명에 따른 액정표시장치는, 도 2에 도시된 바와 같이, 게이트라인들(GL1 내지 GLn)과 데이터라인들(DL1 내지 DLm)의 교차 영역마다 픽셀이 형성되어 있는 패널(100), 상기 게이트라인들 각각에 대응되도록 상기 패널(100)에 형성되어 있는 공통전극라인들(CL1 내지 CLn), 상기 게이트라인들 및 상기 공통전극라인들로 순차적으로 게이트온전압 및 공통전압을 공급하기 위한 게이트 구동부(200), 상기 데이터라인들에 데이터전압을 공급하기 위한 데이터 구동부 및 상기 게이트 구동부와 상기 데이터 구동부를 제어하기 위한 제어부(500)를 포함한다.
- [0028] 우선, 상기 패널(100)은, 두 장의 유리기판으로 구성되며, 두 장의 유리기판 사이에는 액정이 주입된다. 상기 패널(100)에 형성된 상기 데이터라인들(DL)과 상기 게이트라인들(GL)의 교차부에는 화소(픽셀)가 형성된다. 각 화소에 구비된 스위칭 트랜지스터(TFT)는, 상기 게이트 구동부(200)로부터 인가되는 게이트온전압에 응답하여, 상기 제어부(500)로부터 인가되는 데이터전압을 각 화소에 구비된 픽셀전극에 공급한다.
- [0029] 상기 패널(100) 중, 영상이 출력되는 표시영역(A)에는, 도 2에 도시된 바와 같이, n개의 게이트라인들(GL1 ~ GL2n)과 m개의 데이터라인(DL1 ~ DLm)들의 교차 영역마다 픽셀이 형성되어 있고, 상기 게이트라인에 대응되는 픽셀들 각각에는 스위칭 트랜지스터가 형성되어 있다. 상기 패널(100) 중, 영상이 출력되지 않는 비표시영역(B)에는 상기 데이터 구동부 및 상기 게이트 구동부(200) 등이 형성될 수 있다.
- [0030] 본 발명에 적용되는 상기 패널(100)의 액정모드는, TN 모드, VA 모드, IPS 모드, FFS 모드뿐 아니라 어떠한 종류의 액정모드도 가능하다. 또한, 본 발명에 따른 액정표시장치는 투과형 액정표시장치, 반투과형 액정표시장치, 반사형 액정표시장치 등 어떠한 형태로도 구현될 수 있다.
- [0031] 다음, 상기 공통전극라인들(CL1 내지 CLn)은, 상기 게이트라인이 1대1로 대응되도록 상기 패널(100)에 형성되어 있다. 여기서, 상기 공통전극라인들 각각은 상기 게이트라인에 대응되는 픽셀들에 형성되어 있는 픽셀전극들에 대응되도록 형성되어 있다.
- [0032] 즉, 상기 픽셀전극으로 공급된 데이터전압과 상기 공통전극라인에 공급된 공통전압에 의해, 상기 픽셀에 형성되어 있는 액정이 구동되어, 영상이 표시된다.
- [0033] 상기 공통전극라인들 각각은 상기 구동부(200)에 구성된 출력부(210) 각각에 의해 구동된다. 즉, 하나의 공통전극라인과, 상기 공통전극에 대응되는 게이트라인은 하나의 출력부(210)에 공통적으로 연결되어, 상기 출력부(210)에 의해 구동된다.
- [0034] 상기 공통전극라인으로 공급되는 공통전압은 상기 데이터 구동부를 통해 전송될 수도 있으며, 또는 상기 데이터 구동부와 플렉서블 인쇄회로기판(FPCB)에 의해 연결되어 있는 메인보드에 형성되어 있는 공통전압생성부로부터 전송될 수도 있다.
- [0035] 다음, 상기 데이터 구동부는, 상기 제어부(500)로부터 전송되어온 디지털 영상데이터를 데이터전압으로 변환하여 상기 게이트라인에 게이트전압이 공급되는 1수평기간마다 1수평라인분의 상기 데이터전압을 상기 데이터라인들에 공급한다.
- [0036] 상기 데이터 구동부는, 상기 제어부(500)와 개별적으로 형성될 수도 있으나, 하나의 집적회로(IC) 상에서 상기 제어부와 함께 형성될 수도 있다. 따라서, 이하에서는, 설명의 편의상, 상기 데이터 구동부가 도 2에 도시된 바와 같이, 상기 제어부(500)와 일체로 형성된 경우를 일례로 하여 본 발명이 설명된다.
- [0037] 상기 데이터 구동부는, 감마전압 발생부(도시하지 않음)로부터 공급되는 감마전압들을 이용하여, 상기 영상데이터를 상기 데이터전압으로 변환시킨 후 상기 데이터라인으로 출력시킨다. 이를 위해, 상기 데이터 구동부는, 쉬프트 레지스터부, 래치부, 디지털 아날로그 변환부(DAC) 및 출력버퍼를 포함하고 있다.
- [0038] 상기 쉬프트 레지스터부는, 상기 제어부로부터 수신된 데이터 제어신호들(SSC, SSP 등)을 이용하여 샘플링 신호

를 출력한다.

- [0039] 상기 래치부는 상기 제어부로부터 순차적으로 수신된 상기 디지털 영상데이터(Data)를 래치하고 있다가, 상기 디지털 아날로그 변환부(DAC)로 동시에 출력하는 기능을 수행한다.
- [0040] 상기 디지털 아날로그 변환부는 상기 래치부로부터 전송되어온 상기 영상데이터들을 동시에 정극성 또는 부극성의 데이터 전압으로 변환하여 출력한다. 즉, 상기 디지털 아날로그 변환부는 상기 제어부로부터 전송되어온 극성제어신호(POL)를 이용하여 상기 영상데이터들을 정극성 또는 부극성의 데이터 전압(데이터신호)로 변환하여 상기 데이터라인들로 출력한다.
- [0041] 상기 출력버퍼는 상기 디지털 아날로그 변환부로부터 전송되어온 정극성 또는 부극성의 데이터전압을, 상기 제어부로부터 전송되어온 소스출력인에이블신호(SOE)에 따라, 상기 패널의 데이터라인(DL)들로 출력한다.
- [0042] 다음, 상기 제어부(500)는, 외부 시스템(미도시)으로부터 입력되는 타이밍 신호, 즉, 수직동기신호(Vsync), 수평동기신호(Hsync) 및 데이터 인에이블 신호(DE) 등을 이용하여, 상기 게이트 구동부(200)들의 동작 타이밍을 제어하기 위한 게이트 제어신호(GCS)와 상기 데이터 구동부들의 동작 타이밍을 제어하기 위한 데이터 제어신호(DCS)를 생성하며, 상기 데이터 구동부로 전송될 영상데이터를 생성한다.
- [0043] 이를 위해, 상기 제어부는, 상기 외부 시스템으로부터 입력영상데이터(Input Data) 및 타이밍 신호들을 수신하기 위한 수신부, 각종 제어신호들을 생성하기 위한 제어신호 생성부, 상기 입력영상데이터를 재정렬하여, 재정렬된 영상데이터(Data)를 출력하기 위한 데이터 정렬부 및 상기 제어신호들과 상기 영상데이터를 출력하기 위한 출력부를 포함한다.
- [0044] 즉, 상기 제어부는, 상기 외부 시스템으로부터 입력되는 입력영상데이터(Input Data)를 상기 패널(100)의 구조 및 특성에 맞게 정렬시켜, 정렬된 상기 영상데이터를 상기 데이터 구동부로 전송한다. 이를 위해, 상기 제어부에는, 상기 데이터 정렬부가 형성될 수 있다.
- [0045] 또한, 상기 제어부는 상기 외부 시스템으로부터 전송되어온 타이밍 신호들, 즉, 수직동기신호(Vsync), 수평동기신호(Hsync) 및 데이터인에이블신호(DE) 등을 이용하여, 상기 데이터 구동부를 제어하기 위한 데이터 제어신호(DCS) 및 상기 게이트 구동부를 제어하기 위한 게이트 제어신호(GCS)를 생성하여, 상기 제어신호들을 상기 데이터 구동부와 상기 게이트 구동부로 전송하는 기능을 수행한다. 이를 위해, 상기 제어부에는, 제어신호 생성부가 형성될 수 있다.
- [0046] 상기 제어신호 생성부에서 발생하는 게이트 제어신호(GCS)들로는 게이트 스타트 펄스(GSP), 게이트 쉬프트 클럭(GSC), 게이트 출력 인에이블 신호(GOE), 게이트 스타트신호(VST), 게이트 클럭(GCLK) 등이 있다.
- [0047] 상기 제어신호 생성부에서 발생하는 데이터 제어신호들에는 소스 스타트 펄스(SSP), 소스 쉬프트 클럭신호(SSC), 소스 출력 인에이블 신호(SOE), 극성제어신호(POL) 등이 포함된다.
- [0048] 마지막으로, 상기 게이트 구동부(200)는, 상기 제어부(500)로부터 입력되는 게이트 스타트신호(Vst)에 응답하여 순차적으로 게이트온전압을 발생하는 출력부(210)를 포함한다. 특히, 상기 출력부(210)는, 게이트 인 패널(GIP) 형태로 상기 패널(100)에 직접 형성될 수 있다.
- [0049] 한편, 상기 출력부(210)들 각각은 하나의 게이트라인(GL) 및 하나의 공통전극라인(CL)과 연결되어 있다. 즉, 상기 출력부(210)들 각각은 상기 게이트라인으로 게이트온전압을 출력할 때, 상기 공통전극라인으로 공통전압을 출력하는 기능을 수행한다.
- [0050] 상기 게이트 구동부(200)를 구성하는 상기 각각의 출력부(210)의 일실시에 회로도가 도 3에 도시되어 있다. 특히, 도 3에는, 상기 출력부(210)들 중 제M-1번째 출력부(이하, 간단히 '제M-1출력부'라 함)의 일부구성, 제M번째 출력부(이하, 간단히 '제M출력부'라 함)의 전체구성 및 제M+1번째 출력부(이하, 간단히 '제M+1출력부'라 함)의 일부구성이 도시되어 있다. 여기서, 상기 제M-1출력부에는, 제M-1게이트라인 및 제M-1공통전극라인이 연결되어 있고, 상기 제M출력부에는, 제M게이트라인 및 제M공통전극라인이 연결되어 있으며, 상기 M+1출력부에는, 제M+1게이트라인 및 제M+1공통전극라인이 연결되어 있다.
- [0051] 상기, 게이트 구동부(200)는, 제M게이트라인에 게이트온전압이 출력되기 일정 기간 전부터, 제M공통전극라인에

공통전압을 출력하고, 상기 제M게이트라인에 게이트온전압이 출력될 때, 상기 제M공통전극라인에 공통전압을 지속적으로 출력하며, 상기 제M게이트라인으로 출력되는 상기 게이트온전압이 차단된 후 일정 기간 동안, 상기 제M공통전극라인에 공통전압을 지속적으로 출력하는 기능을 수행한다.

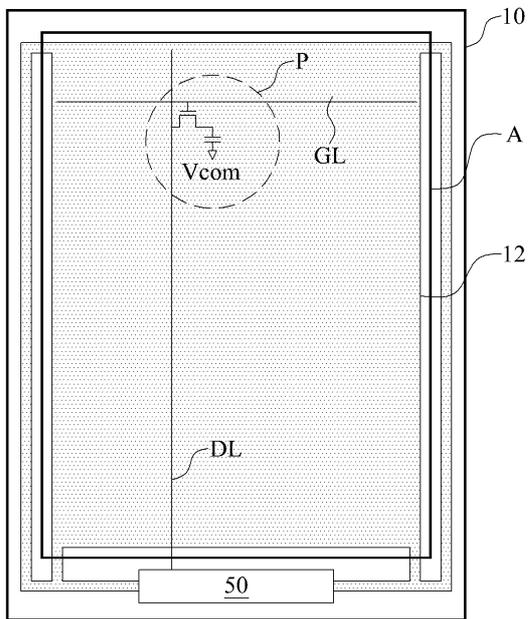
- [0052] 이를 위해, 상기 구동부(200)는 도 2에 도시된 바와 같이 복수의 출력부(210)들을 포함하고 있으며, 상기 출력부(210)들 각각은 도 3에 도시된 바와 같이 구성되어 있다.
- [0053] 이하에서는, 도 3에 도시된 제M출력부(210(M))를 일례로 하여, 상기 출력부가 설명된다. 따라서, 이하에서 설명되는 제M출력부(210(M))의 구성 및 기능은, 모든 출력부(210)들에 공통적으로 적용될 수 있다. 한편, 도 3의 (a)는 상기 제M출력부(210(M))의 일실시에 회로도이며, 도 3의 (b)는 상기 제M출력부(210(M))에서 출력되거나 상기 제M출력부(210(M))로 입력되는 각종 신호들의 파형을 나타낸 파형도이다.
- [0054] 상기 제M출력부(210(M))는, 상기 제M-1출력부(210(M-1))로 공통전압출력제어신호를 전송하며, 상기 제M출력부에 연결되어 있는 게이트라인으로 게이트온전압을 출력하기 위한 제M게이트전압 출력기(211) 및 상기 제M+1출력부(210(M+1))로부터 전송되어온 공통전압출력제어신호에 따라, 상기 제M출력부에 연결되어 있는 공통전극라인으로 공통전압을 출력하기 위한 제M공통전압 출력기(212)를 포함한다.
- [0055] 첫째, 상기 제M게이트전압 출력기(211)는, 상기 제M출력부에 연결되어 있는 제M게이트라인으로 게이트온전압을 출력하기 일정 기간 전에, 상기 제M-1출력부에 연결된 제M-1공통전극라인으로 공통전압을 출력시키기 위한 공통전압출력제어신호를 상기 제M-1출력부로 전송하고, 상기 제M게이트라인으로 게이트온전압이 출력되는 동안, 상기 공통전압출력제어신호를 지속적으로 상기 제M-1출력부로 전송하며, 상기 제M게이트라인으로 출력되는 상기 게이트온전압이 차단되면, 상기 공통전압출력제어신호의 전송을 차단하는 기능을 수행한다.
- [0056] 상기한 바와 같은 기능을 수행하기 위해, 상기 제M게이트전압 출력기(211)는, 게이트온전압을 출력하는 풀업트랜지스터(PU)의 턴온 및 턴오프를 제어하는 Q신호 및 게이트오프전압을 출력하는 풀다운트랜지스터(PD)의 턴온 및 턴오프를 제어하는 QB신호를 출력하기 위한 제어신호출력기(211a), 상기 풀업트랜지스터(PU), 상기 풀다운트랜지스터(PD)를 포함한다. 상기 제어신호출력기(211a)에서 출력된 상기 Q신호는, 상기 제M-1출력부(210(M-1))의 제M-1공통전압 출력기(212)로도 공급된다.
- [0057] 여기서, 상기 제어신호출력기(211a)는 상기한 바와 같은 기능을 수행하기 위해, 트랜지스터들, 커패시터들 및 저항들을 이용하여 구성될 수 있다. 상기 제어신호출력기(211a)는 상기 Q신호 및 상기 QB신호를 출력하기 위해, 현재 일반적으로 구성되는 형태로 구성될 수 있으므로 이에 대한 상세한 설명은 생략된다.
- [0058] 또한, 상기 제M게이트전압 출력기(211)로 입력되는 제어신호는, 도 3에서는, 제M-1번째 게이트온전압(Gate(M-1)) 및 제M-2번째 게이트온전압(Gate(M-2))으로 도시되어 있으나, 본 발명이 이에 한정되는 것은 아니다.
- [0059] 즉, 도 (b)에 도시된 바와 같은 Gate(M-2) 파형 및 Gate(M-1) 파형을 갖는 제어신호가 상기 제M게이트전압 출력기(211)로 입력될 수 있다. 이 경우, 상기 Gate(M-2) 파형 및 Gate(M-1) 파형에 대응되는 제어신호는 상기 제어부(500)에서 생성되어, 상기 제M게이트전압 출력기(211)로 공급될 수 있다.
- [0060] 둘째, 상기 제M공통전압 출력기(212)는, 상기 제M게이트전압 출력기로부터 제M게이트라인으로 게이트온전압이 출력되기 일정 기간 전에, 상기 제M+1출력부로부터 공통전압출력제어신호를 공급받아, 제M공통전극라인으로 공통전압을 출력하고, 상기 제M게이트전압 출력기로부터 상기 제M게이트라인으로 게이트온전압이 출력되는 동안, 지속적으로 상기 제M공통전극라인으로 공통전압을 출력하며, 상기 제M게이트전압 출력기로부터 상기 제M게이트라인으로 출력되는 게이트온전압이 차단된 이후 일정 기간 동안, 상기 제M+1출력부로부터 공급되는 상기 공통전압출력제어신호에 따라 상기 제M공통전극라인으로 공통전압을 출력하는 기능을 수행한다.
- [0061] 즉, 상기 제M공통전압 출력기(212)는, 상기 공통전압출력제어신호에 따라 상기 공통전압(Vcom)을 상기 공통전극라인으로 출력하는 것으로서, 트랜지스터로 구성된 스위치로 구성될 수 있다.
- [0062] 이하에서는, 도 4 내지 도 7을 참조하여, 상기한 바와 같은 제M출력부(210(M))의 동작방법이 상세히 설명된다.
- [0063] 도 4 내지 도 7은 본 발명에 따른 역정표시장치 구동방법을 설명하기 위한 일실시에 회로도 및 파형도이다.
- [0064] 상기 제M출력부의 동작 방법은 패널에 형성되어 있는 게이트라인들 각각으로 게이트온전압을 순차적으로 출력하

는 제1단계 및 상기 게이트온전압이 출력될 때, 상기 게이트온전압이 출력되는 게이트라인과 대응되게 상기 패널에 형성되어 있는 공통전극라인으로, 공통전압을 출력하는 제2단계로 크게 구분될 수 있다.

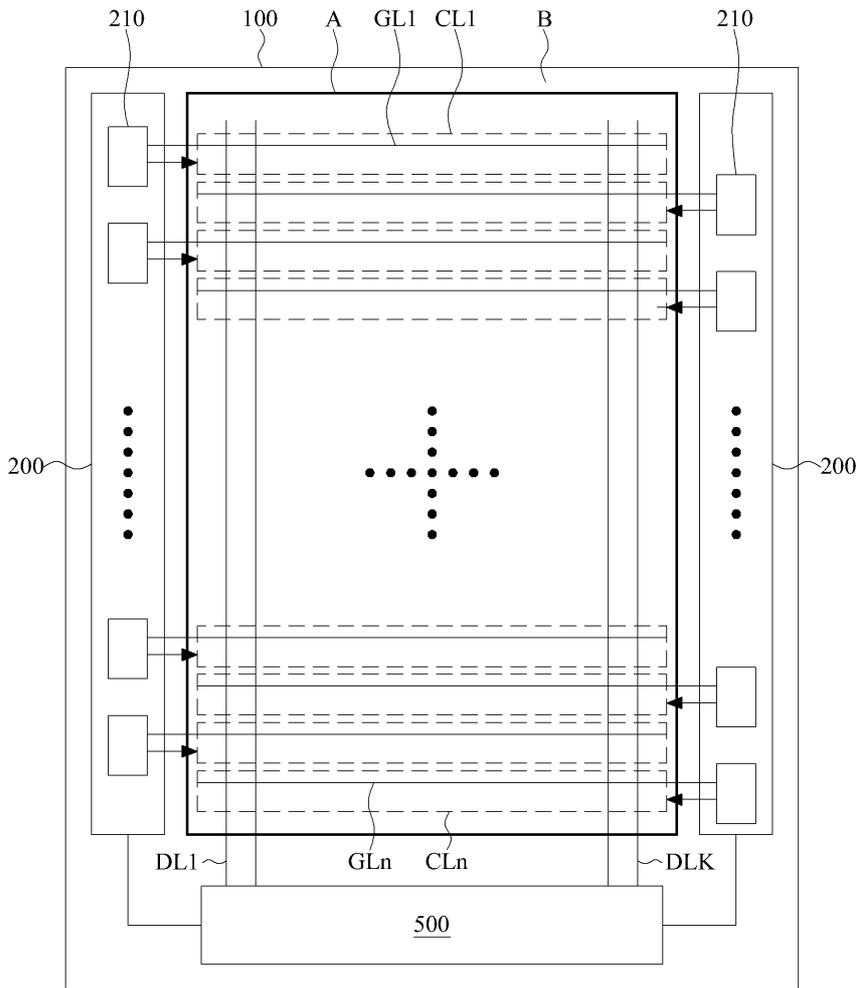
- [0065] 상기 공통전압을 출력하는 제2단계는, 제M게이트라인에 게이트온전압이 출력되기 일정 기간 전부터, 제M공통전극라인에 공통전압을 출력하는 단계, 상기 제M게이트라인에 게이트온전압이 출력될 때, 상기 제M공통전극라인에 공통전압을 지속적으로 출력하는 단계 및 상기 제M게이트라인으로 출력되는 상기 게이트온전압이 차단된 후 일정 기간 동안, 상기 제M공통전극라인에 공통전압을 지속적으로 출력하는 단계를 포함한다.
- [0066] 상기 게이트온전압을 출력하는 제1단계는, 제M게이트라인에 대응되는 제M출력부가, 제M-1출력부로 공통전압출력 제어신호를 전송하고, 상기 제M출력부에 연결되어 있는 게이트라인으로 게이트온전압을 출력하며, 상기 공통전압을 출력하는 단계는, 상기 제M출력부가, 제M+1출력부로부터 전송되어온 공통전압출력제어신호에 따라, 상기 제M출력부에 연결되어 있는 공통전극라인으로 공통전압을 출력한다.
- [0067] 특히, 상기 게이트온전압을 출력하는 제1단계는, 제M게이트라인에 대응되는 제M출력부가, 상기 제M게이트라인으로 게이트온전압을 출력하기 일정 기간 전에, 제M-1출력부에 연결된 제M-1공통전극라인으로 공통전압을 출력시키기 위한 공통전압출력제어신호를 상기 제M-1출력부로 전송하는 단계, 상기 제M게이트라인으로 게이트온전압이 출력되는 동안, 상기 공통전압출력제어신호를 지속적으로 상기 제M-1출력부로 전송하는 단계 및 상기 제M게이트라인으로 출력되는 상기 게이트온전압이 차단되면, 상기 공통전압출력제어신호의 전송을 차단하는 단계를 포함한다.
- [0068] 또한, 상기 공통전압을 출력하는 제2단계는, 제M게이트라인에 대응되는 제M출력부로부터 상기 제M게이트라인으로 게이트온전압이 출력되기 일정 기간 전에, 제M+1출력부로부터 공통전압출력제어신호를 공급받아, 제M공통전극라인으로 공통전압을 출력하는 단계, 상기 제M출력부로부터 상기 제M게이트라인으로 게이트온전압이 출력되는 동안, 지속적으로 상기 제M공통전극라인으로 공통전압을 출력하는 단계 및 상기 제M출력부로부터 상기 제M게이트라인으로 출력되는 게이트온전압이 차단된 이후 일정 기간 동안, 상기 제M+1출력부로부터 공급되는 상기 공통전압출력제어신호에 따라 상기 제M공통전극라인으로 공통전압을 출력하는 단계를 포함한다.
- [0069] 상기한 바와 같은 본 발명의 동작을 도 4 내지 도 7을 참조하여 구체적으로 설명하면 다음과 같다.
- [0070] 우선, 도 4의 (a)에 도시된 회로도 및 (b)에 도시된 파형도(A)를 참조하면, 하이레벨의 두 개의 제어신호(Gate(M-1) 및 Gate(M-2))에 의해, 제M출력부(210(M))의 제어신호출력기(211a)에서 하이레벨의 Q신호가 출력되어 제M-1공통전압 출력기(212)로 공급된다.
- [0071] 이에 의해, 제M-1공통전압 출력기(212)에서 제M-1공통전극라인으로 공통전압이 출력된다.
- [0072] 상기 하이레벨의 제어신호(Gate(M-1))는 제M+1출력부(210(M+1))의 제어신호출력기(211a)로도 공급된다.
- [0073] 이에 의해, 제M공통전압 출력기(212)에서 제M공통전극라인으로 공통전압이 출력된다.
- [0074] 즉, 제M게이트라인으로 게이트온전압이 출력되기 전에, 제M공통전극라인으로 공통전압이 출력된다.
- [0075] 다음, 도 5의 (a)에 도시된 회로도 및 (b)에 도시된 파형도(B)를 참조하면, 상기 두 개의 제어신호들 중, 제2제어신호(Gate(M-2))는 로우상태로 전환된다.
- [0076] 상기 제M출력부(210(M))의 제어신호출력기(211a)에서 출력된 하이레벨의 Q신호에 의해 풀업트랜지스터(PU)가 턴온되어, 제M게이트라인으로 게이트온전압이 출력된다.
- [0077] 따라서, 제M게이트라인으로는 게이트온전압이 출력되고, 제M공통전극라인으로는 공통전압이 출력된다.
- [0078] 제M게이트라인으로 출력되는 게이트온전압은 제M+1출력부의 제어신호출력기(211a)로 공급된다.
- [0079] 다음, 도 6의 (a)에 도시된 회로도 및 (b)에 도시된 파형도(C)를 참조하면, 상기 두 개의 제어신호(Gate(M-1) 및 Gate(M-2))는 로우레벨로 전환된다.
- [0080] 상기 제M출력부(210(M))의 제어신호출력기(211a)에서 출력된 하이레벨의 Q신호에 의해 풀업트랜지스터(PU)가 턴온되어, 제M게이트라인으로 게이트온전압이 출력된다.

도면

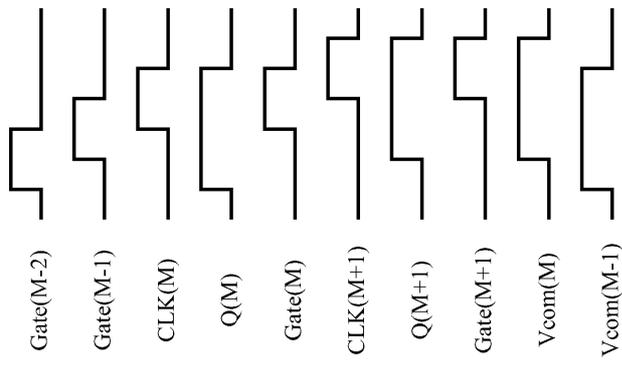
도면1



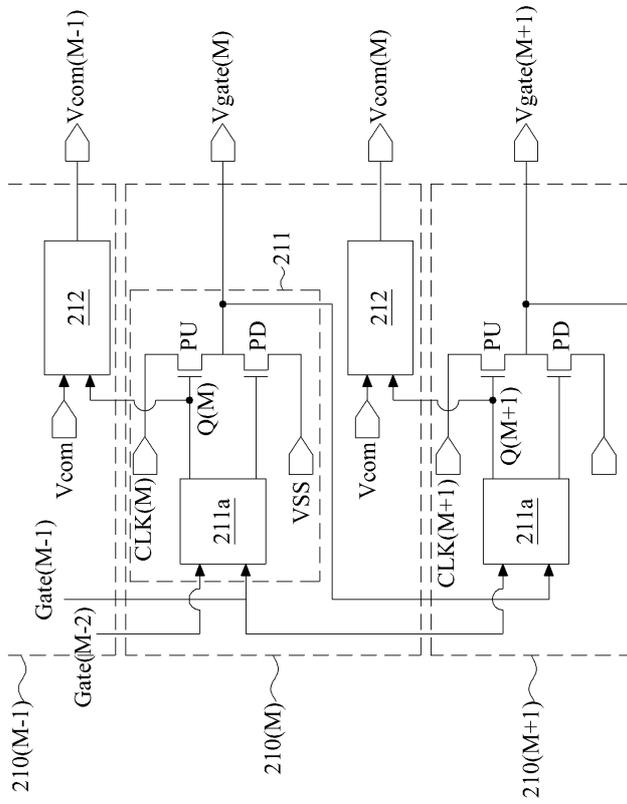
도면2



도면3

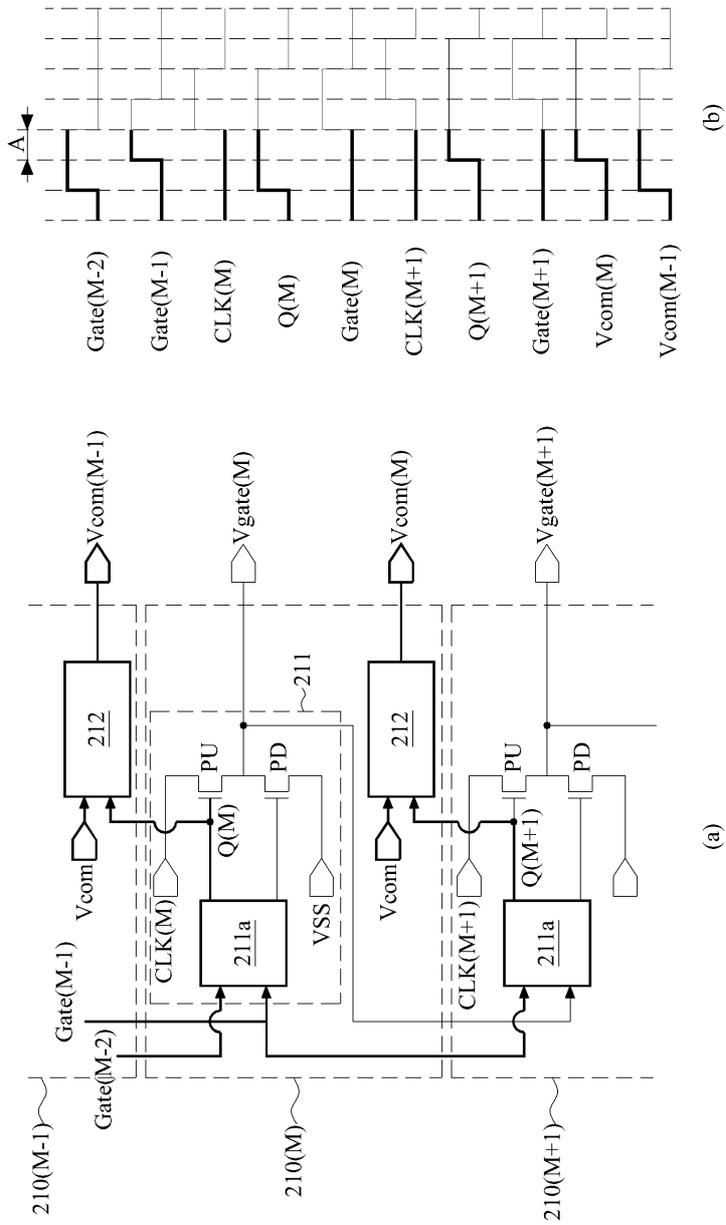


(b)

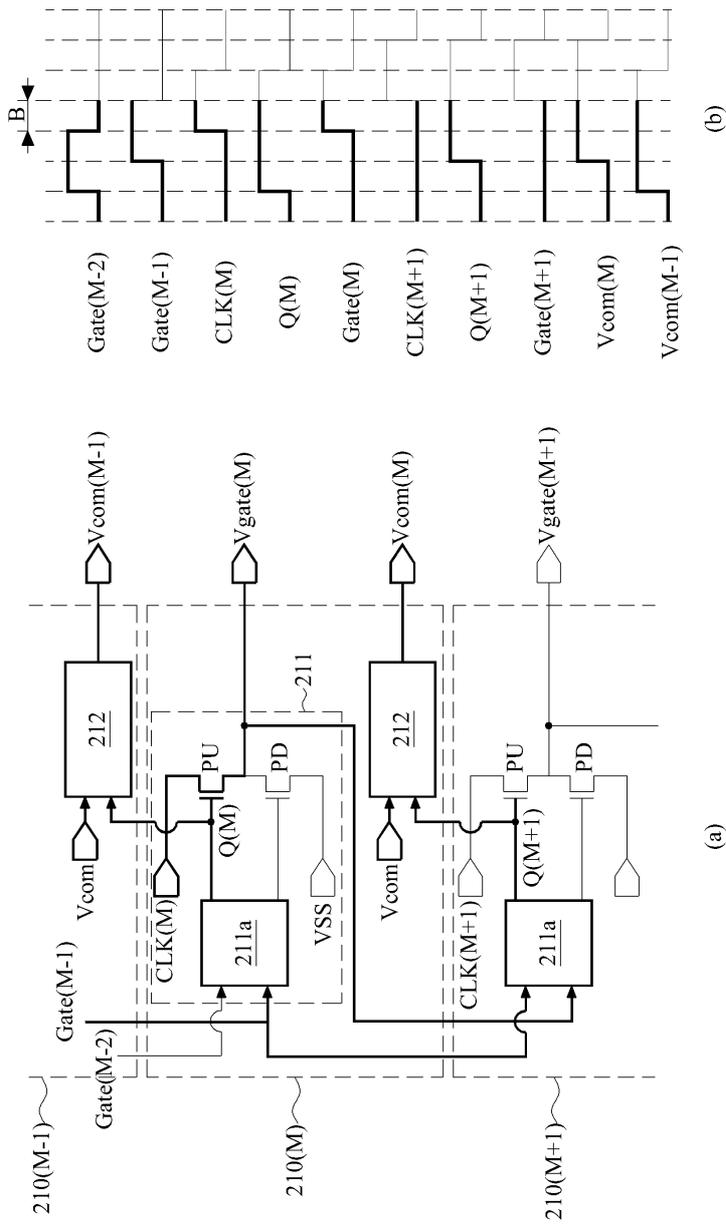


(a)

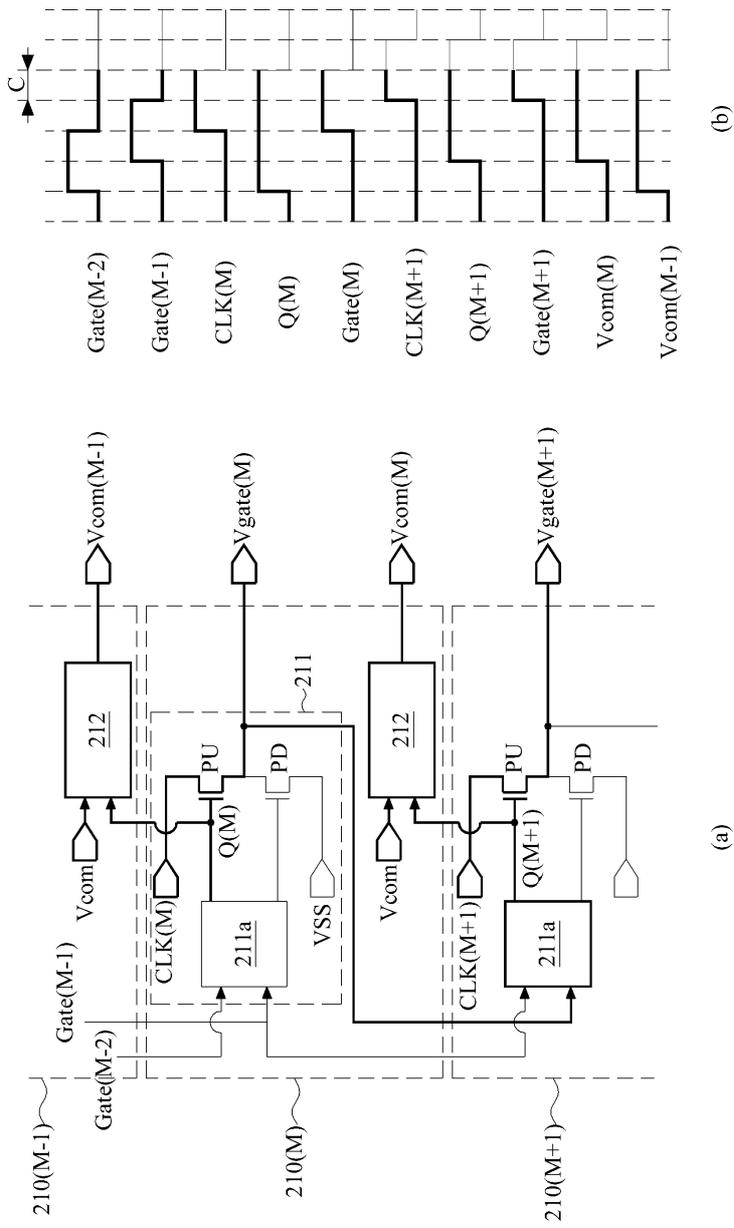
도면4



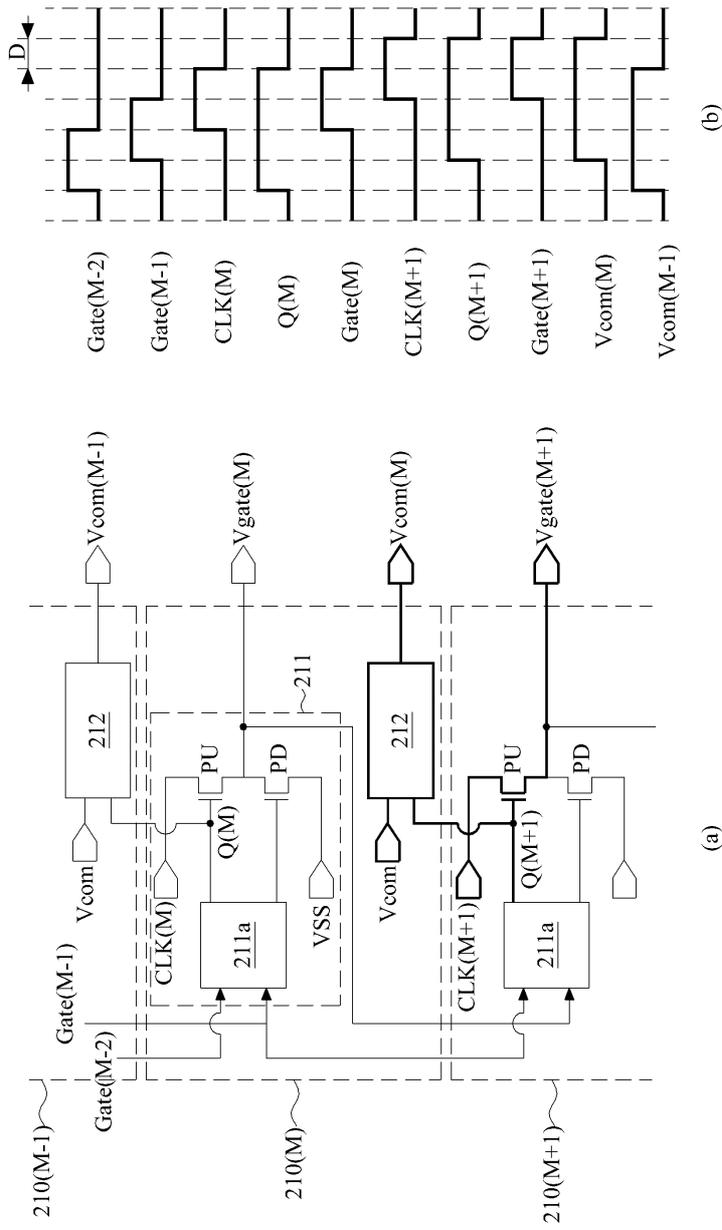
도면5



도면6



도면7



专利名称(译)	标题：液晶显示装置及其驱动方法		
公开(公告)号	KR101403855B1	公开(公告)日	2014-06-11
申请号	KR1020120149831	申请日	2012-12-20
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	YOUNGKYU SHIN 신영규 SEONGHO CHO 조성호 SEUNGJIN KWAK 곽승진 KUKJIN HAN 한국진		
发明人	신영규 조성호 곽승진 한국진		
IPC分类号	G02F1/133 G09G3/36		
CPC分类号	G02F2001/13606 G09G3/3655 G09G2320/0223		
外部链接	Espacenet		

摘要(译)

本发明涉及一种液晶显示装置及其驱动方法，其中，特别地，和对应于所述栅极线的公共电极线形成，以提供公共电压的公共电极线时，栅极导通电压提供给栅极线提供一种液晶显示装置及其驱动方法。为此，根据本发明的液晶显示装置包括：面板，具有在栅极线和数据线的交叉区域处形成的像素；在面板上形成的公共电极线对应于栅极线；栅极驱动器，用于顺序地向栅极线和公共电极线提供栅极导通电压和公共电压；用于向数据线提供数据电压的数据驱动器；以及用于控制栅极驱动器和数据驱动器的控制器。

