



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0080777
(43) 공개일자 2017년07월11일

(51) 국제특허분류(Int. Cl.)

G09G 3/36 (2006.01)

(52) CPC특허분류

G09G 3/3688 (2013.01)

G09G 2330/045 (2013.01)

(21) 출원번호 10-2015-0189667

(22) 출원일자 2015년12월30일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

권경준

경기도 파주시 미래로 422 106동 101호 (야당동, 한빛마을1단지한라비발디센터빌파크아파트)

김성균

경기도 안양시 동안구 동안로 57 (호계동, 목련동 아아파트) 808동 602호

(74) 대리인

특허법인로알

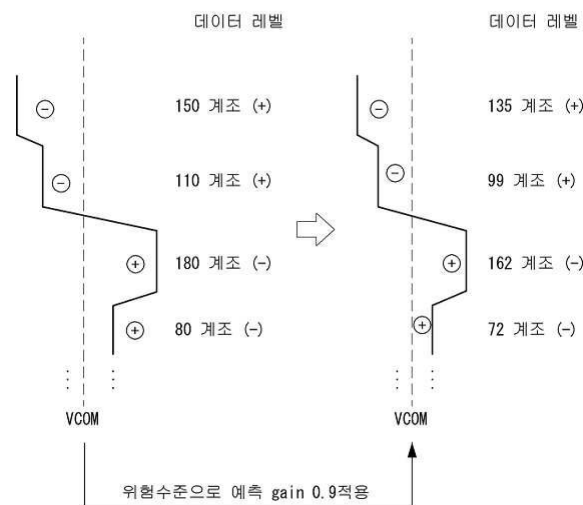
전체 청구항 수 : 총 9 항

(54) 발명의 명칭 액정표시장치와 그 구동 방법

(57) 요약

본 발명은 액정표시장치와 그 구동 방법에 관한 것이다. 이 액정표시장치는 미리 설정된 발열 코스트 모델링의 인덱스와 가중치 설정값을 이용하여 소스 드라이브 IC의 온도를 예측하고 이를 바탕으로 입력 데이터에 곱해지는 게인을 조정하고 상기 소스 드라이브 IC의 인버전의 페이즈를 변경함으로써 소스 드라이브 IC의 온도를 적정 온도로 관리할 수 있다.

대표도 - 도5



명세서

청구범위

청구항 1

데이터 라인들과 게이트 라인들이 교차되고, 픽셀들이 매트릭스 형태로 배치된 표시패널;

수신된 데이터를 데이터 전압으로 변환하여 상기 데이터 라인들에 공급하는 하나 이상의 소스 드라이브 IC; 및

상기 표시패널의 픽셀 연결 구조를 정의한 제1 인덱스, 데이터의 극성을 제어하는 인버전의 페이즈를 정의한 제2 인덱스, 데이터의 레벨에 따라 설정된 제1 가중치 및 상기 데이터의 트랜지션 크기에 따라 설정된 제2 가중치, 및 상기 소스 드라이브 IC의 트랜지션 구동에 따른 제3 가중치를 이용하여 예측된 상기 소스 드라이브 IC의 온도를 바탕으로 입력 데이터에 곱해지는 게인을 조정하고 상기 소스 드라이브 IC의 인버전의 페이즈를 변경하는 온도 제어부를 포함하는 액정표시장치.

청구항 2

제 1 항에 있어서,

상기 온도 제어부는,

상기 인덱스들과 상기 가중치를 저장하는 메모리;

상기 인덱스들과 상기 가중치들을 이용하여 상기 소스 드라이브 IC의 온도를 예측하여 미리 설정된 온도 이상으로 상기 소스 드라이브 IC의 온도가 높아질 때 상기 게인을 현재 값 보다 더 낮추는 로직 회로를 포함하는 액정표시장치.

청구항 3

제 2 항에 있어서,

상기 온도 제어부는,

상기 온도 제어부는 상기 입력 데이터, 상기 인덱스들과 상기 가중치들을 입력 받아, 각 인버전의 페이즈에 따른 상기 입력 데이터의 레벨에 대한 제1 발열 코스트와 상기 입력 데이터의 트랜지션 크기에 따른 제2 발열 코스트를 계산하고,

상기 소스 드라이브 IC의 채널별로 상기 제1 발열 코스트와 상기 제2 발열 코스트의 합을 인버전의 페이즈별로 분리 누적하여 발열 코스트의 채널별 누적값을 얻고,

상기 소스 드라이브 IC의 채널들 각각에서 얻어진 채널별 누적값을 상기 소스 드라이브 IC가 담당하는 픽셀 어레이 영역 내에서 더하여 발열 코스트 총합을 계산하고,

상기 인버전의 페이즈별로 분리된 상기 소스 드라이브 IC의 발열 코스트 총합 중에서 최소값을 갖는 인버전의 페이즈로 상기 데이터의 극성을 제어하며,

상기 발열 코스트 총합들 중에서 최대값을 미리 설정된 문턱값과 비교하여 그 비교 결과에 따라 상기 게인을 조정하는 액정표시장치.

청구항 4

제 3 항에 있어서,

상기 게인은 0~1 사이의 값을 가지며,

상기 게인은 상기 발열 코스트 총합의 최대값이 상기 문턱값 이하일 때 1에 가까운 값을 가지는 반면, 상기 발열 코스트 총합의 최대값이 상기 문턱값 보다 클 때 1 보다 낮은 값으로 조정되는 액정표시장치.

청구항 5

제 1 항 내지 제 4 항 중 어느 한 항에 있어서,

상기 소스 드라이브 IC의 트랜지션 구동은

차지 웨어링 구동과 HVDD 구동을 포함하고,

상기 제3 가중치는 상기 차지 웨어링 구동과 상기 HVDD 구동에서 서로 다른 값으로 설정되는 액정표시장치.

청구항 6

표시패널의 픽셀 연결 구조를 정의한 제1 인덱스, 데이터의 극성을 제어하는 인버전의 페이즈를 정의한 제2 인덱스, 데이터의 레벨에 따라 설정된 제1 가중치 및 상기 데이터의 트랜지션 크기에 따라 설정된 제2 가중치, 및 상기 소스 드라이브 IC의 트랜지션 구동에 따른 제3 가중치를 설정하는 단계;

상기 인덱스들과 상기 가중치를 이용하여 표시패널의 데이터 라인들을 구동하기 위한 소스 드라이브 IC의 온도를 예측하고, 상기 소스 드라이브 IC의 온도 예측 결과를 바탕으로 게인을 조정하는 단계; 및

상기 게인을 입력 데이터에 곱하여 상기 소스 드라이브 IC로 전송될 데이터를 변조하는 단계를 포함하는 액정표시장치의 구동 방법.

청구항 7

제 6 항에 있어서,

상기 인덱스들과 상기 가중치를 이용하여 표시패널의 데이터 라인들을 구동하기 위한 소스 드라이브 IC의 온도를 예측하고, 상기 소스 드라이브 IC의 온도 예측 결과를 바탕으로 게인을 조정하는 단계는,

상기 발열 코스트 모델링은 상기 입력 데이터, 상기 인덱스들과 상기 가중치들을 입력 받아 상기 입력 데이터의 레벨에 대한 제1 발열 코스트와 상기 입력 데이터의 트랜지션 크기에 따른 제2 발열 코스트를 계산하는 단계;

상기 소스 드라이브 IC의 채널별로 상기 제1 발열 코스트와 상기 제2 발열 코스트의 합을 인버전의 페이즈별로 분리하여 누적하여 발열 코스트의 채널별 누적값을 얻는 단계;

상기 소스 드라이브 IC의 채널들 각각에서 얻어진 채널별 누적값을 상기 소스 드라이브 IC가 담당하는 픽셀 어레이 영역 내에서 더하여 발열 코스트 총합을 계산하는 단계;

상기 인버전의 페이즈별로 분리된 상기 소스 드라이브 IC의 발열 코스트 총합 중에서 최소값을 갖는 인버전의 페이즈로 상기 데이터의 극성을 제어하는 단계; 및

상기 발열 코스트 총합들 중에서 최대값을 미리 설정된 문턱값과 비교하여 그 비교 결과에 따라 상기 게인을 조정하는 단계를 포함하는 액정표시장치의 구동 방법.

청구항 8

제 7 항에 있어서,

상기 게인은 0~1 사이의 값을 가지며,

상기 게인은 상기 발열 코스트 총합의 최대값이 상기 문턱값 이하일 때 1에 가까운 값을 가지는 반면, 상기 발열 코스트 총합의 최대값이 상기 문턱값 보다 클 때 1 보다 낮은 값으로 조정되는 액정표시장치의 구동 방법.

청구항 9

제 6 항 내지 제 8 항 중 어느 한 항에 있어서,

상기 소스 드라이브 IC의 트랜지션 구동은

차지 웨어링 구동과 HVDD 구동을 포함하고,

상기 제3 가중치는 상기 차지 웨어링 구동과 상기 HVDD 구동에서 서로 다른 값으로 설정되는 액정표시장치의 구동 방법.

발명의 설명

기술분야

[0001] 본 발명은 영상 데이터 분석 결과와 데이터 전압의 인버전 방법을 고려하여 소스 드라이브 집적회로(Integrated Circuit 이하, "IC"라 함)의 온도를 예측하여 이를 바탕으로 소스 드라이브 IC의 온도를 적정 온도로 관리하는 액정표시장치와 그 구동 방법에 관한 것이다.

배경기술

[0002] 액정표시장치(Liquid Crystal Display Device: LCD), 유기 발광 다이오드 표시장치(Organic Light Emitting Diode Display : 이하 "OLED 표시장치"라 함) 등 각종 평판 표시장치가 시판되고 있다. 액정표시장치는 액정 분자에 인가되는 전계를 데이터 전압에 따라 제어하여 화상을 표시한다. 액티브 매트릭스(Active Matrix) 구동 방식의 표시장치에는 픽셀 마다 박막트랜지스터(Thin Film Transistor : 이하 "TFT"라 함)가 배치되어 있다.

[0003] 액정표시장치의 픽셀들은 컬러 구현을 위하여 적색(Red : R), 녹색(Green : G) 및 청색(Blue : B)의 서브 픽셀들로 나뉘어진다. 액정표시장치는 직류 잔상을 줄이고 액정의 열화를 방지하기 위하여 이웃하는 서브 픽셀들(sub-pixel)에 충전되는 데이터전압의 극성을 서로 상반되게 하고 데이터전압의 극성을 주기적으로 반전시키는 인버전 방식으로 구동되고 있다. 대부분의 액정표시장치에는 수평 및 수직 1 도트 인버전 방식이나, 수평 1 도트 및 수직 2 도트 인버전 방식이 적용되고 있다. 1 도트(dot)는 1 서브 픽셀을 의미한다.

[0004] 액정표시장치는 표시패널의 데이터라인들에 데이터전압을 공급하기 위한 다수의 소스 드라이브 집적회로(Integrated Circuit, D-IC), 표시패널의 게이트라인들(또는 스캔 라인들)에 게이트펄스(또는 스캔펄스)를 순차적으로 공급하기 위한 다수의 게이트 드라이브 IC, 및 드라이브 IC들을 제어하기 위한 타이밍 컨트롤러 등을 구비한다.

[0005] 액정표시장치의 해상도가 높아지고 구동 주파수가 높아지고 있다. 이러한 추세에 따라, 소스 드라이브 IC(D-IC)가 고속 구동하게 되어 IC의 발열 문제가 심각하게 대두되고 있다. 소스 드라이브 IC(D-IC)가 적정 온도 이상으로 발열하면 IC가 오동작하거나 손상될 수 있다. 종래 소스 드라이브 IC(D-IC)의 온도를 제어하는 방법으로, IC 패키지의 방열 설계, IC 회로의 방열 구조 설계, 디스플레이 모듈과 세트 구조의 방열 구조 설계를 적용하고 있으나 IC 비용 상승이 초래되고 있다.

발명의 내용

해결하려는 과제

[0006] 본 발명은 소스 드라이브 IC의 온도를 적정 수준으로 관리할 수 있는 액정표시장치와 그 구동 방법을 제공한다.

과제의 해결 수단

[0007] 본 발명의 액정표시장치는 데이터 라인들과 게이트 라인들이 교차되고, 픽셀들이 매트릭스 형태로 배치된 표시패널, 수신된 데이터를 데이터 전압으로 변환하여 상기 데이터 라인들에 공급하는 하나 이상의 소스 드라이브 IC, 및 상기 표시패널의 픽셀 연결 구조를 정의한 제1 인덱스, 데이터의 극성을 제어하는 인버전의 페이즈(phase)를 정의한 제2 인덱스, 데이터의 레벨에 따라 설정된 제1 가중치 및 상기 데이터의 트랜지션 크기에 따라 설정된 제2 가중치, 및 상기 소스 드라이브 IC의 트랜지션 구동에 따른 제3 가중치를 이용하여 예측된 상기 소스 드라이브 IC의 온도를 바탕으로 입력 데이터에 곱해지는 계인을 조정하고 상기 소스 드라이브 IC의 인버전의 페이즈를 변경하는 온도 제어부를 포함한다.

[0008] 상기 온도 제어부는 상기 인덱스들과 상기 가중치를 저장하는 메모리와, 상기 인덱스들과 상기 가중치들을 이용하여 상기 소스 드라이브 IC의 온도를 예측하여 미리 설정된 온도 이상으로 상기 소스 드라이브 IC의 온도가 높아질 때, 인버전의 페이즈(phase)를 바꾸거나, 상기 계인을 현재 값 보다 더 낮추는 로직 회로를 포함한다.

[0009] 상기 온도 제어부는 상기 입력 데이터, 상기 인덱스들과 상기 가중치들을 입력 받아, 각 인버전의 페이즈에 따른 상기 입력 데이터의 레벨에 대한 제1 발열 코스트(cost)와 상기 입력 데이터의 트랜지션 크기에 따른 제2 발열 코스트를 계산한다. 상기 온도 제어부는 상기 소스 드라이브 IC의 채널별로 상기 제1 발열 코스트와 상기 제2 발열 코스트의 합을 인버전의 페이즈별로 분리하여 누적하여 발열 코스트의 채널별 누적값을 얻는다. 상기 온도 제어부는 상기 소스 드라이브 IC의 채널들 각각에서 얻어진 채널별 누적값을 상기 소스 드라이브 IC가 담당하는 픽셀 어레이 영역 내에서 더하여 발열 코스트 총합을 계산하고, 상기 인버전의 페이즈별로 분리된 상기

소스 드라이브 IC의 발열 코스트 총합 중에서 최소값을 갖는 인버전의 페이지로 상기 데이터의 극성을 제어한다. 상기 온도 제어부는 상기 발열 코스트 총합들 중에서 최대값을 미리 설정된 문턱값과 비교하여 그 비교 결과에 따라 상기 계인을 조정한다.

[0010] 상기 계인은 0~1 사이의 값을 가진다. 상기 계인은 상기 발열 코스트 총합의 최대값이 상기 문턱값 이하일 때 1에 가까운 값을 가지는 반면, 상기 발열 코스트 총합의 최대값이 상기 문턱값 보다 클 때 1 보다 낮은 값으로 조정된다.

[0011] 상기 소스 드라이브 IC의 트랜지션 구동은 차지 셰어링 구동과 HVDD 구동을 포함한다. 상기 제3 가중치는 상기 차지 셰어링 구동과 상기 HVDD 구동에서 서로 다른 값으로 설정된다.

[0012] 상기 액정표시장치의 구동 방법은 표시패널의 픽셀 연결 구조를 정의한 제1 인덱스, 데이터의 극성을 제어하는 인버전의 페이지를 정의한 제2 인덱스, 데이터의 레벨에 따라 설정된 제1 가중치 및 상기 데이터의 트랜지션 크기에 따라 설정된 제2 가중치, 및 상기 소스 드라이브 IC의 트랜지션 구동에 따른 제3 가중치를 설정하는 단계와, 상기 인덱스들과 상기 가중치를 이용하여 표시패널의 데이터 라인들을 구동하기 위한 소스 드라이브 IC의 온도를 예측하고, 상기 소스 드라이브 IC의 온도 예측 결과를 바탕으로 계인을 조정하는 단계와, 상기 계인을 입력 데이터에 곱하여 상기 소스 드라이브 IC로 전송될 데이터를 변조하는 단계를 포함한다.

발명의 효과

[0013] 본 발명은 미리 설정된 발열 코스트 모델링에서 설정된 인덱스들과 가중치를 바탕으로 소스 드라이브 IC의 온도를 예측하고, 온도 예측 결과에 따라 인버전의 페이지와 입력 데이터를 변조함으로써 소스 드라이브 IC의 온도를 적정 수준으로 관리할 수 있다.

[0014] 본 발명은 소스 드라이브 IC의 방열을 온도 제어부에 의해 실행되는 알고리즘으로 관리하므로, 방열 설계로 추가되는 기구물이 필요 없으므로 방열 설계 기구물에 따른 비용을 절감할 수 있다. 또한, 온도 제어부는 액정의 응답 특성 개선을 위한 과구동 회로(over-driving circuit)와 하드웨어 리소스를 공유할 수 있으므로 하드웨어 리소스 추가가 거의 없다.

도면의 간단한 설명

[0015] 도 1은 본 발명의 실시예에 따른 액정표시장치를 나타내는 블록도이다.

도 2 내지 도 4는 다양한 표시패널의 구조를 보여 주는 도면들이다.

도 5는 본 발명의 실시예에 따른 소스 드라이브 IC의 온도 제어 방법의 원리를 보여 주는 도면이다.

도 6은 차지 셰어링 원리를 보여 주는 도면이다.

도 7은 HVDD 구동 원리를 보여 주는 도면이다.

도 8은 본 발명의 실시예에 따른 소스 드라이브 IC의 온도 제어 방법을 보여 주는 흐름도이다.

도 9는 인버전의 페이지 시프트에 따라 데이터의 트랜지션 레벨이 달라지는 예를 보여 주는 도면이다.

도 10 및 도 11은 픽셀 연결 구조에 관한 인덱스의 일 예를 보여 주는 도면들이다.

도 12 및 도 13은 본 발명의 실시예에 따른 온도 제어 방법의 일 예를 보여 주는 도면들이다.

발명을 실시하기 위한 구체적인 내용

[0016] 이하 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시예들을 상세히 설명한다. 이하의 설명에서, 본 발명과 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다.

[0017] 본 발명의 표시장치는 소스 드라이브 IC(D-IC)들을 포함하는 표시장치 예를 들어, 액정표시장치(LCD), OLED 표시장치 등의 평판 표시장치로 구현될 수 있다.

[0018] 도 1은 본 발명의 실시예에 따른 액정표시장치를 나타내는 블록도이다. 도 2 내지 도 4는 다양한 표시패널의 구조를 보여 주는 도면들이다.

[0019] 도 1 내지 도 4를 참조하면, 본 발명의 실시예에 따른 액정표시장치는 표시패널(100), 타이밍 콘트롤러(101),

데이터 구동부(102), 및 게이트 구동부(103)를 구비한다.

- [0020] 표시패널(100)는 TN(Twisted Nematic) 모드, VA(Vertical Alignment) 모드, IPS(In Plane Switching) 모드, FFS(Fringe Field Switching) 모드 등 공지된 다양한 액정 모드로 구현될 수 있다. 이 액정표시장치는 투과형 액정표시장치, 반투과형 액정표시장치, 반사형 액정표시장치 등 어떠한 형태로도 구현될 수 있다. 투과형 액정표시장치와 반투과형 액정표시장치에서는 백라이트 유닛이 필요하다. 백라이트 유닛은 직하형(direct type) 백라이트 유닛 또는, 에지형(edge type) 백라이트 유닛으로 구현될 수 있다.
- [0021] 표시패널(100)은 두 장의 기판 사이에 형성된 액정층을 포함한다. 표시패널은 데이터라인들(DL)과 게이트라인들(GL)의 교차 구조에 의해 매트릭스 형태로 배치된 픽셀들을 포함한다. 픽셀들 각각은 적색 서브픽셀(R), 녹색 서브픽셀(G) 및 청색 서브픽셀(B)로 나뉘어지고, 도 3과 같이 백색 서브 픽셀(W)을 더 포함할 수 있다. 서브 픽셀들 각각은 액정셀들(C1c)을 포함한다.
- [0022] 표시패널(100)의 하부 기판에는 TFT 어레이가 형성된다. TFT 어레이는 데이터라인들(DL)과 게이트라인들(GL)의 교차부에 형성된 액정셀들(C1c), 액정셀들의 픽셀전극(11)에 접속된 TFT들, 및 스토리지 커패시터(Cst)를 포함한다. TFT 어레이는 도 2 내지 도 4와 같이 다양한 형태로 구현될 수 있다. 액정셀들(C1c)은 TFT에 접속되어 픽셀전극들(11)과 공통전극(12) 사이의 전계에 의해 구동된다. 표시패널(100)의 상부 기판 상에는 블랙매트릭스, 컬러필터 등을 포함한 컬러 필터 어레이가 형성된다. 표시패널(100)의 상부 기판과 하부 기판 각각에는 편광판이 부착되고 액정의 프리틸트각(pre-tilt angle)을 설정하기 위한 배향막이 형성된다.
- [0023] 타이밍 컨트롤러(Timing controller, TCON)(101)는 호스트 시스템(Host system, HOST)(104)로부터 입력된 입력영상의 디지털 비디오 데이터(RGB)를 데이터 구동부(102)으로 전송한다. 타이밍 컨트롤러(101)는 시스템 보드(104)로부터 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(Data Enable, DE), 클럭(CLK) 등의 타이밍신호를 입력 받는다. 타이밍 컨트롤러(101)는 타이밍신호를 바탕으로 데이터 구동부(102)와 게이트 구동부(103)의 동작 타이밍을 제어하기 위한 타이밍 제어신호들(SDC, GDC)을 발생한다.
- [0024] 게이트 타이밍 제어신호(GDC)는 게이트 스타트 펄스(GSP), 게이트 시프트 클럭(GSC), 게이트 출력 인에이블신호(GOE) 등을 포함한다. 게이트 스타트 펄스(GSP)는 게이트 구동부(103)를 구성하는 게이트 드라이브 IC의 동작 스타트 타이밍을 제어한다. 게이트 시프트 클럭(GSC)은 게이트 드라이브 IC들에 공통으로 입력되는 클럭신호로써 게이트 펄스의 시프트 타이밍을 제어한다. 게이트 출력 인에이블신호(GOE)는 게이트 드라이브 IC들의 출력 타이밍을 제어한다.
- [0025] 데이터 타이밍 제어신호(SDC)는 소스 스타트 펄스(SSP), 소스 샘플링 클럭(SSC), 극성제어신호(POL), 및 소스 출력 인에이블신호(SOE) 등을 포함한다. 소스 스타트 펄스(SSP)는 데이터 구동부(102)를 구성하는 소스 드라이브 IC들(D-IC)의 데이터 샘플링 시작 타이밍을 제어한다. 소스 샘플링 클럭(SSC)은 소스 드라이브 IC들(D-IC) 각각에서 데이터의 샘플링 타이밍을 제어하는 클럭신호이다. 소스 출력 인에이블신호(SOE)는 데이터 구동부(102)의 출력 타이밍을 제어한다. 소스 스타트 펄스(SSP)와 소스 샘플링 클럭(SSC)은 생략될 수 있다. 극성제어신호(POL)는 픽셀들에 공급되는 데이터 전압의 극성을 제어한다.
- [0026] 타이밍 컨트롤러(101)는 온도 제어부(200)를 포함한다. 온도 제어부(200)는 미리 설정된 발열 코스트(cost) 모델링을 이용하여 소스 드라이브 IC(D-IC)의 온도를 예측하여 인버전의 페이즈와 게인(gain)을 조정한다. 온도 제어부(200)는 게인을 입력 영상 데이터에 곱하여 데이터 레벨과 트랜지션 크기를 낮추어 소스 드라이브 IC(D-IC)의 온도 상승을 억제하고 그 온도 저하를 유도한다.
- [0027] 온도 제어부(200)는 표시패널(100)의 픽셀 연결 구조를 정의한 제1 인덱스, 데이터의 극성을 제어하는 인버전의 페이즈를 정의한 제2 인덱스, 데이터의 레벨에 따라 설정된 제1 가중치, 데이터의 트랜지션 크기에 따라 설정된 제2 가중치, 및 소스 드라이브 IC(D-IC)의 트랜지션 구동 방법에 따른 제3 가중치가 저장된 메모리를 포함한다. 또한, 온도 제어부(200)는 도 8과 같은 알고리즘을 실행하여 인덱스들과 가중치들을 바탕으로 소스 드라이브 IC(D-IC)의 온도를 예측하여 미리 설정된 온도 이상으로 상기 소스 드라이브 IC(D-IC)의 온도가 높아질 때 데이터에 곱해지는 게인(gain)을 현재 값 보다 더 낮추어 소스 드라이브 IC(D-IC)의 온도를 적정 수준으로 조정한다.
- [0028] 온도 제어부(200)는 사전에 설정된 발열 코스트 모델링을 이용하여 소스 드라이브 IC(D-IC)의 온도를 예측하고, 예측된 온도로부터 게인(gain)을 산출하여 데이터의 계조(또는 data level)을 변조한다. 입력 영상의 데이터 분석은 입력 영상 데이터의 계조 또는 데이터 전압의 전압과 그 변화를 분석하는 과정을 포함한다. 본 발명은 온도 제어부(200)는 소스 드라이브 IC(D-IC)의 온도 예측 결과를 바탕으로 입력 영상 데이터를 변조하는 것만으

로 입력의 입력 영상에 대해 원하는 설정 온도 범위(range)에서 소스 드라이브 IC(D-IC)의 동작을 관리한다. 따라서, 본 발명은 소스 드라이브 IC(D-IC)의 온도 저감을 위해 방열 설계(기구, 재료 추가)를 최소화하여 소스 드라이브 IC(D-IC)의 온도를 적정 수준으로 관리할 수 있다.

[0029] 타이밍 컨트롤러(101)는 입력 영상의 프레임 레이트(Frame rate 또는 프레임 주파수)×N(N은 2 이상의 양의 정수) Hz의 주파수로 프레임 레이트를 높여 표시패널 구동부(102, 104)의 구동 주파수를 N 배 채배된 프레임 레이트로 제어할 수 있다. 프레임 레이트는 NTSC(National Television Standards Committee) 방식에서 60Hz이며, PAL(Phase-Alternating Line) 방식에서 50Hz이다.

[0030] 데이터 구동부(102)는 하나 이상의 소스 드라이브 IC(D-IC)를 포함한다. 소스 드라이브 IC들(D-IC) 각각은 시프트 레지스터(shift register), 래치(latch), 디지털-아날로그 변환기(Digital to Analog converter, 이하 “DAC”라 함), 출력 버퍼(output buffer) 등을 포함하여 타이밍 컨트롤러(101)로부터 수신된 데이터를 정극성/부극성 데이터 전압으로 변환한다. DAC는 도 7과 같이 데이터를 정극성 데이터 전압으로 변환하는 P(Positive) 디코더(decoder)와, 데이터를 부극성 데이터 전압으로 변환하는 N(Negative) 디코더를 포함한다. 타이밍 컨트롤러(101)로부터 출력되는 데이터는 온도 제어부(200)에 의해 변조된 데이터이다. 소스 드라이브 IC들(D-IC)은 타이밍 컨트롤러(101)의 제어 하에 디지털 비디오 데이터(RGB)를 래치한다. 소스 드라이브 IC들(D-IC)은 디지털 비디오 데이터(RGB)를 아날로그 정극성/부극성 감마보상전압으로 변환하여 데이터전압을 발생하고 극성제어 신호(POL)에 응답하여 그 데이터 전압의 극성을 반전시킨다. 소스 드라이브 IC들(D-IC)은 소스 출력 인에이블 신호(SOE)에 응답하여 데이터전압을 데이터라인들(DL)로 출력한다. 소스 드라이브 IC들(D-IC)은 소스 출력 인에이블 신호(SOE)의 로우 로직 구간(Low 또는 0)에 데이터 전압을 출력하고, 소스 출력 인에이블 신호(SOE)의 하이 로직 구간(high 또는 1)에 차지 셰어링(charge sharing)을 실시할 수 있다. 차지 셰어링은 이웃한 데이터 라인들(DL)을 단락(short circuit)시켜 그 데이터 라인들의 전압을 평균화하여 데이터 전압의 스윙폭(swing width)을 줄인다.

[0031] 게이트 구동부(103)의 게이트 드라이브 IC들은 시프트 레지스터와 레벨 쉬프터를 포함한다. 게이트 구동부(103)는 게이트 타이밍 제어신호(GDC)에 응답하여 데이터전압에 동기되는 게이트펄스를 게이트라인들(GL)에 순차적으로 공급한다.

[0032] 호스트 시스템(104)은 텔레비전 시스템, 홈 시어터 시스템, 셋톱박스, 네비게이션 시스템, DVD 플레이어, 블루레이 플레이어, 개인용 컴퓨터(PC), 폰 시스템(Phone system) 중 어느 하나로 구현될 수 있다. 호스트 시스템(104)은 입력 영상의 디지털 비디오 데이터(RGB)를 표시패널(100)의 해상도에 맞게 스케일링한다. 호스트 시스템(14)은 입력 영상의 디지털 비디오 데이터(RGB)와 함께 타이밍 신호들(Vsync, Hsync, DE, CLK)을 타이밍 컨트롤러(101)로 전송한다.

[0033] 도 2 내지 도 4는 TFT 어레이의 다양한 예들을 보여 주는 등가 회로들이다. 도 2 내지 도 4에는 TFT 어레이의 일부를 보여 준다. 도 2 내지 도 4에 있어서, D1~D6은 데이터라인, G1~G6은 게이트 라인, LINE#1~LINE#6은 픽셀 어레이의 라인 번호를 각각 나타낸다.

[0034] 도 2에 도시된 TFT 어레이는 대부분의 액정표시장치에서 적용되는 TFT 어레이이다. 이 TFT 어레이에는 데이터라인들(D1~D6)과 게이트라인들(G1~G4)이 교차된다. TFT 각각은 게이트라인(G1~G4)으로부터의 게이트펄스에 응답하여 데이터라인(D1~D6)으로부터의 데이터전압을 데이터라인(D1~D6)의 좌측(또는 우측)에 배치된 액정셀의 픽셀전극(11)에 공급한다. 도 2에 도시된 TFT 어레이의 해상도가 M × N(M 및 N 각각은 2 이상의 양의 정수)일 때, M × 3 개의 데이터라인들과 N 개의 게이트라인들이 필요하다. M × 3에서, 3은 1 픽셀에 포함된 서브 픽셀들의 개수이다.

[0035] 도 3에 도시된 TFT 어레이는 도 2에 도시된 TFT 어레이에 비하여 동일 해상도에서 필요한 데이터라인들의 개수를 1/2로 줄인 구조의 TFT 어레이이다. 이 TFT 어레이의 구동 주파수는 도 2에서 도시된 TFT 어레이에 비하여 2 배 높다. 이 때문에 도 3에 도시된 TFT 어레이를 가지는 표시패널을 DRD(Double rate driving) 패널로 칭하기도 한다. 이하에서, DRD 패널은 도 3과 같은 표시패널을 지칭한다. DRD 패널은 도 2에 도시된 TFT 어레이에 비하여 소스 드라이브 IC들(D-IC)이 고속 구동하지만 필요한 IC의 개수를 1/2로 줄일 수 있다. DRD 패널의 TFT 어레이에서 적색 서브픽셀(R), 녹색 서브픽셀(G) 및 청색 서브픽셀(B) 각각은 컬럼(column) 방향을 따라 배치된다. DRD 패널의 TFT 어레이에서 좌우로 이웃하는 액정셀들은 동일한 데이터라인을 공유하여 그 데이터라인을 통해 시분할 방식으로 공급되는 데이터전압을 연속으로 충전한다. 데이터라인(D1~D4)의 좌측에 배치된 액정셀과 TFT를 각각 제1 액정셀과 제1 TFT(T1)라 하고, 데이터라인(D1~D4)의 우측에 배치된 액정셀과 TFT를 각각 제2 액정셀과 제2 TFT(T2)라 하여 TFT 어레이의 구조를 설명하면 다음과 같다. 제1 TFT(T1)는 기수 게이트라인(G1,

G3, G5, G7)으로부터의 게이트펄스에 응답하여 데이터라인(D1~D4)으로부터의 데이터전압을 제1 액정셀의 픽셀전극에 공급한다. 제1 TFT(T1)의 게이트전극은 기수 게이트라인(G1, G3, G5, G7)에 접속되고, 드레인전극은 데이터라인(D1~D4)에 접속된다. 제1 TFT(T1)의 소스전극은 제1 액정셀의 픽셀전극에 접속된다. 제2 TFT(T2)는 우수 게이트라인(G2, G4, G6, G8)로부터의 게이트펄스에 응답하여 데이터라인(D1~D4)으로부터의 데이터전압을 제2 액정셀의 픽셀전극에 공급한다. 제2 TFT(T2)의 게이트전극은 우수 게이트라인(G2, G4, G6, G8)에 접속되고, 드레인전극은 데이터라인(D1~D4)에 접속된다. 제2 TFT(T2)의 소스전극은 제2 액정셀의 픽셀전극에 접속된다. DRD 패널의 TFT 어레이는 같은 해상도에 도 2의 TFT 어레이 구조에 비하여 데이터 라인들의 개수가 1/2로 감소된다.

[0036] 도 3에서, 화살표는 소스 드라이브 IC(D-IC)의 한 채널로부터 출력되는 데이터 전압의 충전 순서를 보여 준다. 도 3의 표시패널에서 소스 드라이브 IC(D-IC)의 한 채널에 연결된 하나의 데이터 라인을 따라 픽셀들이 지그재그 형태로 연결되기 때문에, 데이터 전압은 화살표 방향을 따라 픽셀들에 공급된다.

[0037] 도 4에 도시된 TFT 어레이는 도 2에 도시된 TFT 어레이에 비하여 동일 해상도에서 필요한 데이터라인들의 개수를 1/3로 줄인 구조의 TFT 어레이이다. 이 TFT 어레이의 구동 주파수는 도 2에서 도시된 TFT 어레이에 비하여 3 배 높다. 이 때문에 도 4에 도시된 TFT 어레이를 가지는 표시패널을 TRD(Triple rate driving) 패널로 칭하기도 한다. 이하에서, TRD 패널은 도 3과 같은 표시패널을 지칭한다. TRD 패널의 TFT 어레이에서 1 픽셀은 컬러 방향을 따라 이웃하는 적색 서브픽셀(R), 녹색 서브픽셀(G) 및 청색 서브픽셀(B)을 포함한다. TRD 패널의 TFT 어레이에서, TFT 각각은 게이트라인(G1~G6)으로부터의 게이트펄스에 응답하여 데이터라인(D1~D6)으로부터의 데이터전압을 데이터라인(D1~D6)의 좌측(또는 우측)에 배치된 액정셀의 픽셀전극에 공급한다. TRD 패널의 TFT 어레이는 같은 해상도에 도 2의 TFT 어레이 구조에 비하여 데이터 라인들의 개수가 1/3로 감소된다.

[0038] 액정표시장치에서, 프레임 레이트(frame rate 또는 refresh rate)가 높아지고 있고, 고속 구동이 필요한 DRD 또는 TRD 구동이 적용될 수 있다. 이를 위하여, 소스 드라이브 IC들(D-IC)은 고속 구동되어야 하고 이 경우, IC의 발열 문제가 심각하게 된다. 본 발명은 사전에 설정된 발열 코스트 모델링을 이용하여 소스 드라이브 IC(D-IC)의 온도를 예측하고, 소스 드라이브 IC(D-IC)의 온도가 적정 온도 범위를 넘는 데이터가 입력될 때 인버전의 페이즈와 데이터를 번조하여 데이터의 레벨과 트랜지션 크기를 낮추어 소스 드라이브 IC의 온도 저하를 유도한다.

[0039] 도 5는 본 발명의 실시예에 따른 소스 드라이브 IC(D-IC)의 온도 제어 방법의 원리를 보여 주는 도면이다. 도 5의 파형도는 소스 드라이브 IC(D-IC)의 한 채널을 통해 수직 2 도트 인버전 방식으로 반전되는 데이터 전압이 출력되는 파형도를 보여 준다. 수직 2 도트 인버전 방식은 소스 드라이브 IC(D-IC)의 채널을 통해 연속으로 공급되는 데이터 전압의 극성을 ++ -- 혹은 -- ++ 순서로 반전하는 인버전 방법이다.

[0040] 도 5를 참조하면, 소스 드라이브 IC(D-IC)의 한 채널은 입력 영상 데이터와 인버전 방법에 따라 다양한 파형의 데이터 전압을 출력한다. 소스 드라이브 IC(D-IC)에서 채널당 소모되는 동적 파워(dynamic power)는 V^2f 에 비례한다. 여기서, V는 전압이고, f는 주파수이다. 따라서, 소스 드라이브 IC(D-IC)의 한 채널에서 소모되는 전력 값은 데이터 전압의 파형 분석으로 예측될 수 있다.

[0041] 소스 드라이브 IC(D-IC)의 채널당 소비전력 소모 분의 총 합이 위험 수준이면, 데이터를 번조하여 데이터 전압의 스윙폭을 낮추어 V를 낮추거나 인버전 방법을 변경하여 f를 낮춤으로써 소스 드라이브 IC(D-IC)의 온도를 낮추고 소비 전력을 낮출 수 있다. 위험 수준은 소스 드라이브 IC(D-IC)의 신뢰성이 유지되는 적정 온도를 초과하는 온도를 의미한다. 인버전 방법의 변경은 플리커(flicker)나 소스 드라이브 IC(D-IC)의 유연성(flexibility) 설계에 어려움이 있다.

[0042] 본 발명은 미리 설정된 발열 코스트 모델링의 인덱스와 가중치 설정값을 이용하여 소스 드라이브 IC의 온도를 예측하고 이를 바탕으로 게인을 조정하여 입력 데이터를 번조함으로써 소스 드라이브 IC의 온도를 적정 온도로 관리한다. 본 발명은 소스 드라이브 IC(D-IC)의 온도가 위험 수준으로 예측되면, 입력 영상 데이터에 곱해지는 게인값을 조정함으로써 소스 드라이브 IC(D-IC)의 온도 상승을 억제하고 그 온도 저하를 유도하여 소스 드라이브 IC의 온도를 항상 적정 온도로 관리한다.

[0043] 도 6은 차지 셰어링 원리를 보여 주는 도면이다.

[0044] 도 6을 참조하면, 소스 드라이브 IC(D-IC)는 데이터 전압의 극성이 반전되는 트랜지션 구간에서 정극성 데이터 전압이 공급되는 채널(CH1)과 부극성 데이터 전압이 공급되는 채널(CH2)을 단락시켜 그 평균 전압으로 두 채널들의 전압을 조정하여 데이터 전압의 극성을 반전시킨다. 소스 드라이브 IC(D-IC)는 차지 셰어링을 이용하여

데이터 전압의 극성이 반전될 때 데이터 전압의 스윙폭을 줄여 전류를 줄임으로써 소비 전력과 발열을 줄일 수 있다.

[0045] 도 7은 소스 드라이브 IC의 HVDD 구동 원리를 보여 주는 도면이다.

[0046] 도 7을 참조하면, 소스 드라이브 IC(D-IC)는 같은 극성에서 데이터 전압이 변하는 트랜지션 구간에서 P 디코더(P)가 연결된 채널에서 싱크 전류(sink current)가 발생하고 이 싱크 전류가 N 디코더(N)가 연결된 채널에서 소스 전류(source current)로 이용되는 구동 조건에 HVDD 구동 방법으로 정극성/부극성 데이터 전압을 발생한다. P 디코더(P)는 VDD와 HVDD 사이의 전압 범위에서 스윙하는 정극성 데이터 전압을 출력한다. N 디코더(N)는 HVDD와 VSS 사이의 전압 범위에서 스윙하는 부극성 데이터 전압을 출력한다. HVDD 구동 방법은 P 디코더(P)가 연결된 채널(CH1)의 싱크 전류(I)를 N 디코더(N)가 연결된 채널(CN2)에서 소스 전류(I)로 이용하여 N 디코더(N)의 전류 부하를 줄인다. 따라서, HVDD 구동 방법은 같은 극성에서 데이터 전압이 변할 때 소스 드라이브 IC의 소비 전력과 발열을 줄일 수 있다.

[0047] 소스 드라이브 IC는 같은 극성에서 데이터 전압이 변하는 상황에서 HVDD 구동 조건 이외의 경우에 정상 구동 트랜지션(Normal driving)으로 정극성/부극성 데이터 전압의 트랜지션을 구동한다. 정상 구동 트랜지션은 P 디코더에서 흐르는 전류와 N 디코더의 전류가 분리되어 HVDD 구동 방법에 비하여 전류 소모가 많다.

[0048] 도 8은 본 발명의 실시예에 따른 소스 드라이브 IC(D-IC)의 온도 제어 방법을 보여 주는 흐름도이다.

[0049] 도 8을 참조하면, 본 발명은 사전 실험을 바탕으로 데이터의 레벨, 데이터의 트랜지션 크기, 소스 드라이브 IC(D-IC)의 트랜지션 구동 방법을 고려한 발열 코스트 모델링 설정값을 마련한다(S1). 데이터의 레벨은 입력 영상 데이터의 계조, 또는 픽셀에 공급되는 데이터 전압 레벨을 의미한다. 본 발명은 데이터의 계조나 데이터 전압 중 어느 하나로 데이터의 레벨을 판단할 수 있다. 소스 드라이브 IC(D-IC)의 트랜지션 구동 방법은 차지 셰어링, HVDD(Half VDD) 구동 등을 포함할 수 있다.

[0050] 본 발명은 표시패널(100)에서 픽셀들 간의 연결 구조와 인버전의 페이즈를 설정한다(S2). 픽셀들 간의 연결 구조는 미리 설정된 제1 인덱스(Index)로 설정된다. 인버전의 페이즈는 데이터의 극성과 그 극성 반전 타이밍을 정의하는 제2 인덱스로 설정된다. S1 및 S2 단계에서, 발열 코스트 모델링 설정값, 픽셀 연결 구조와 인버전의 페이즈를 지시하는 인덱스들은 타이밍 컨트롤러(101)에 연결된 ROM 메모리 예를 들면, EEPROM에 저장된다. 액정표시장치에 전원이 공급되면, ROM 메모리에 저장된 데이터들이 타이밍 컨트롤러(101)의 내장 메모리로 전송된다. 온도 제어부(200)는 타이밍 컨트롤러(101)의 내장 메모리에 설정된 데이터와 입력 영상 데이터를 이용하여 소스 드라이브 IC(D-IC)의 온도를 예측한다.

[0051] S3 단계 내지 S8 단계는 S1 및 S2의 사전 설정값이 EEPROM에 저장된 후, 표시장치에 입력 영상이 표시되는 사용 환경에서 온도 제어부(200)에 의해 처리된다.

[0052] S3 단계는 소스 드라이브 IC(D-IC)의 온도를 적정 수준으로 관리하기 위하여 입력 영상 데이터에 계인을 곱하여 데이터를 변조한다.

[0053] S4 단계는 S3 단계에서 입력되는 데이터와 S2 단계에서 사전 설정된 발열 코스트 모델링 설정값들을 입력 받아 픽셀 연결 구조에 따른 소스 드라이브 IC(D-IC)의 채널별 발열 코스트를 계산한다. 발열 코스트는 데이터 레벨에 대한 제1 발열 코스트와, 소스 드라이브 IC의 구동 방법(Charge sharing, HVDD)을 고려한 데이터 트랜지션 크기에 따른 제2 발열 코스트를 포함한다.

[0054] S4 단계는 소스 드라이브 IC(D-IC)의 채널별로 제1 발열 코스트와 제2 발열 코스트의 합을 누적한다. 발열 코스트 합을 누적하는 인버전의 페이즈별로 나누어 누적된다. 인버전의 페이즈는 극성 제어 신호(POL)의 위상과 같은 의미이다. 예를 들어, 수직 4 도트 인버전은 아래와 같이(도 9 참조) 4 개의 인버전의 페이즈 (1)~(4)으로 나뉘어질 수 있다. 데이터 전압은 아래의 인버전의 페이즈와 같이 좌측으로부터 우측으로 극성이 변하면서 픽셀들에 공급된다.

[0055] + + + + - - - -

[0056] + + + - - - - +

[0057] + + - - - - + +

[0058] + - - - - + + +

- [0059] 인버전의 페이지에 따라 데이터 전압의 트랜지션(transition) 크기와 소스 드라이브 IC의 구동 방법이 달라질 수 있다. 이를 고려하여 본 발명은 다양한 인버전의 페이지에서 온도 기여를 예측한다.
- [0060] S5 단계는 소스 드라이브 IC의 채널들 각각에서 얻어진 채널별 발열 코스트의 누적값을 소스 드라이브 IC(D-IC)의 영역 별로 더하여 IC 각각의 발열 코스트 총합이 계산한다. 소스 드라이브 IC(D-IC)의 영역은 그 IC(D-IC)가 담당하는 픽셀 어레이 영역을 의미한다. 제1 소스 드라이브 IC(D-IC) 채널들 각각에서 계산된 발열 코스트들이 더해져 제1 소스 드라이브 IC(D-IC)의 발열 코스트 총합으로 계산된다. 제2 소스 드라이브 IC(D-IC) 채널들 각각에서 계산된 발열 코스트들이 더해져 제2 소스 드라이브 IC(D-IC)의 발열 코스트 총합으로 계산된다.
- [0061] 소스 드라이브 IC 각각에서 계산된 발열 코스트 총합은 인버전의 페이지별로 분리된다. 예컨대, 인버전의 페이지가 4 개이면 소스 드라이브 IC(D-IC) 각각에서 4 개의 발열 코스트 총합이 얻어진다.
- [0062] S6 단계는 인버전의 페이지별로 분리된 소스 드라이브 IC(D-IC)의 발열 코스트 총합 중에서 최소값을 갖는 인버전의 페이지를 선택한다. 그리고 S6 단계는 소스 드라이브 IC들(D-IC) 각각에서, 선택된 인버전의 페이지로 극성제어신호(POL)을 발생하여 표시패널(100)에 공급되는 데이터 전압의 극성을 제어한다. 소스 드라이브 IC들(D-IC)은 입력 영상 데이터에 따라 서로 다른 위상의 극성제어신호(POL)에 응답하여 데이터 전압의 극성을 반전시킬 수 있다. 예컨대, 다수의 소스 드라이브 IC들 각각에서 인버전의 페이지별 발열 코스트에서 가장 낮은 발열 코스트의 인버전의 페이지를 소스 드라이브 IC들의 인버전의 페이지로 적용한다.
- [0063] S7 단계는 소스 드라이브 IC들(D-IC) 각각의 발열 코스트 총합 중에서 최대값을 추출한다. S8 단계는 IC별 발열 코스트 총합의 최대값과 미리 설정된 문턱값(threshold)을 비교하여 계인을 산출한다. 계인은 0~1 사이에서 발열 코스트 총합의 최대값이 문턱값 이하일 때 1에 가까운 값을 가지는 반면, 발열 코스트 총합의 최대값이 문턱값 보다 클 때 1 보다 낮은 값으로 조정되어 소스 드라이브 IC의 온도를 낮춘다. S7 및 S8 단계는 소스 드라이브 IC들(D-IC)의 예측 온도 중, 최대 값으로 예측된 소스 드라이브 IC(D-IC)의 온도를 기준으로 해당 소스 드라이브 IC(D-IC)의 온도가 설정 온도 보다 높다면 1 보다 작은 계인을 데이터에 곱하여 데이터를 낮게 조정한다. 설정 온도는 소스 드라이브 IC(D-IC)가 안정하게 동작할 수 있는 적정 온도이다. 문턱값은 설정 온도가 130도 이하라고 한다면 130으로 설정될 수다.
- [0064] 데이터의 트랜지션 크기에 따른 소스 드라이브 IC(D-IC)의 온도 기여 정도가 모델링되면, 트랜지션 크기를 어느 정도 낮춰야 소스 드라이브 IC(D-IC)의 온도가 적정 수준 이하로 낮아질지 알 수 있다. 본 발명은 발열 코스트 모델링을 바탕으로 현재 소스 드라이브 IC(D-IC)의 온도를 예측하여 그 온도를 적정 수준 이하로 낮추기 위한 값으로 계인 값을 조정한다.
- [0065] 본 발명은 표시패널의 픽셀 연결 구조를 식별하는 인덱스(Index)를 미리 설정한다. 이 인덱스를 활용하면, 표시패널의 픽셀 구조가 달라질 때 인덱스값을 변경하여 픽셀들에 공급되는 데이터의 순서를 알 수 있다. 픽셀 연결 구조에 따라 소스 드라이브 IC의 채널들 각각을 통해 공급되는 데이터의 트랜지션 수가 달라질 수 있다.
- [0066] 도 10 및 도 11은 픽셀 연결 구조에 관한 인덱스의 일 예를 보여 주는 도면들이다.
- [0067] 도 10 및 도 11을 참조하면, 제1 인덱스는 데이터의 충전 순서에서 볼 때 현재 픽셀 위치로부터 다음 픽셀 위치의 방향을 숫자 또는 문자로 정의한다. 도 11의 예에서, 현재 픽셀로부터 우측의 수평 방향을 따라 다음 픽셀이 위치하면 제1 인덱스는 '3'으로 설정되고, 현재 픽셀로부터 우측 아래로 향하는 대각 방향을 따라 다음 픽셀이 위치하면 제2 인덱스는 '4'로 설정된다. 현재 픽셀로부터 아래로 향하는 수직 방향을 따라 다음 픽셀이 위치하면 제1 인덱스는 '5'로 설정된다. 따라서, 제1 인덱스는 "5", "46", "36" 등의 숫자 조합으로 서로 다른 픽셀 연결 구조를 정의할 수 있다.
- [0068] 온도 제어부(200)는 제1 인덱스를 참조하여 다음 픽셀에 기입될 데이터를 판단할 수 있다. 픽셀 연결 구조가 달라지면, 롬 라이터(ROM Writer)를 통해 입력되는 데이터로 EEPROM에 저장된 제1 인덱스가 변경될 수 있다.
- [0069] 본 발명은 인버전의 페이지 시프트를 식별하기 위한 제2 인덱스를 설정할 수 있다. 예컨대, 본 발명은 전술한 예와 같이 제2 인덱스가 1, 2, 3, 4 등의 숫자로 설정되어 인버전의 페이지를 구분할 수 있다. 온도 제어부(200)는 EEPROM에 저장된 제2 인덱스를 참조하여 데이터의 극성 반전 타이밍을 예상하여 데이터의 트랜지션을 판단할 수 있다.
- [0070] 도 12 및 도 13은 본 발명의 실시예에 따른 온도 제어 방법의 일 예를 보여 주는 도면이다.
- [0071] 도 12의 예에서 발열 코스트 모델링을 적용하는 예를 설명하면 다음과 같다.

- [0072] 발열 코스트 모델링 설정값, 픽셀 연결 구조와 인버전의 페이즈를 지시하는 인덱스들은 다음과 같다(S1 및 S2 단계).
- [0073] - 제1 인덱스(픽셀 연결 구조) : 36
- [0074] - 제2 인덱스(Inversion, 4 dot inversion 가정)
- [0075] (1) - + + + - - - -
- [0076] (2) - - + + + - - -
- [0077] (3) - - - + + + - -
- [0078] (4) - - - - + + + -
- [0079] - 제조 당 데이터 레벨 발열 코스트 : 0.1
- [0080] - 제조 당 트랜지션 발열 코스트 : 0.2
- [0081] - 차지 셰어링 트랜지션 가중치(Charge sharing transition weight) : 0.5
- [0082] - HVDD 트랜지션 가중치 : 0.6
- [0083] 여기서, 데이터는 전압 레벨로 변조되는 리니어 데이터(linear data)로 가정한다.
- [0084] 발열 코스트와 가중치는 소스 드라이브 IC(D-IC)의 온도 기여도에 비례한다. 발열 코스트와 가중치는 실험적으로 결정되며 IC 제품마다 그리고 표시장치의 구동 특성에 따라 달라질 수 있으므로 위 값들로 한정되지 않는다는 것에 주의하여야 한다.
- [0085] 도 12의 예에서 인버전의 페이즈별 데이터 레벨 및 트랜지션 코스가 계산될 수 있다(S4 단계). CS는 차지 셰어 구동 방법으로 데이터가 트랜지션되는 구동 조건이다. H는 HVDD 구동 방법으로 데이터가 트랜지션되는 구동 조건이다. N은 정상 구동 트랜지션으로 데이터가 트랜지션되는 구동 조건이다. CS는 데이터의 극성이 바뀔 때 현재 데이터와 다음 데이터의 합으로 모델링된다. H는 소스 드라이브 IC의 HVDD 구동 조건에서 현재 데이터와 다음 데이터의 차로 모델링된다. N은 정상 구동 트랜지션(Normal driving transition) 조건에서 현재 데이터와 다음 데이터의 차로 모델링된다.
- [0086] (1) - + + + - - - - : 310 (CS) - 50 (H) - 20 (N) - 40 (N) - 115 (CS) - 105 (N) - 50 (N) - 120 (H)
- [0087] (2) - - + + + - - - : 130 (H) - 130 (CS) - 20 (N) - 40 (N) - 85 (H) - 135 (CS) - 50 (N) - 120 (H)
- [0088] (3) - - - + + + - - : 130 (H) - 50 (H) - 100 (CS) - 40 (N) - 85 (H) - 105 (N) - 290 (CS) - 120 (H)
- [0089] (4) - - - - + + + - : 130 (H) - 50 (H) - 20 (N) - 160 (CS) - 85 (H) - 105 (N) - 50 (N) - 220 (CS)
- [0090] 인버전의 페이즈별 발열 코스트를 계산하면 아래와 같다.
- [0091] 데이터 레벨에 따른 제1 발열 코스트 계산 : $(220 + 90 + 40 + 60 + 100 + 15 + 120 + 170 + 50) * 0.1 = \underline{86.5}$
- [0092] 인버전의 페이즈별 데이터 트랜지션 크기에 따른 제2 발열 코스트 계산 : Normal transition(N) + Charge sharing transition(CS) + HVDD transition(H)
- [0093] (1) $((20 + 40 + 105 + 50) + (310 + 115) * 0.5 + (50 + 120) * 0.6) * 0.2 = 105.9$
- [0094] (2) $((20 + 40 + 50) + (130 + 135) * 0.5 + (130 + 85 + 120) * 0.6) * 0.2 = \underline{88.7}$
- [0095] (3) $((40 + 105) + (100 + 290) * 0.5 + (130 + 50 + 85 + 120) * 0.6) * 0.2 = 114.2$
- [0096] (4) $((20 + 105 + 50) + (160 + 220) * 0.5 + (130 + 50 + 85) * 0.6) * 0.2 = 104.8$
- [0097] 여기서, 0.5는 차지 셰어링의 가중치이고, 0.6은 HVDD 구동 트랜지션의 가중치이다.
- [0098] S5 단계를 생략하고, 위에서 예로 든 인버전의 페이즈별 발열 코스트값들 중에서 최소값을 최종 코스트로서 산출하면 아래와 같다. 이 예를 적용하면, 데이터 전압의 극성은 인버전의 페이즈 (2)로 제어된다.
- [0099] 최종 코스트 : $86.5 + 88.7 = \underline{175.2}$
- [0100] 인버전의 페이즈 시프트 후, S8 단계에서 발열 코스트의 최대값이 소스 드라이브 IC의 설정 온도 조건을 충족하

지 않으면, 온도를 문턱값 이하로 낮출 수 있도록 계인을 조정한다. 설정 온도를 만족하는 발열 코스트가 150 이하라고 가정하면, 계인은 아래와 같이 계산될 수 있다.

[0101] $gain = 150 / 175.2 = 0.86$

[0102] 이 계인이 입력 영상 데이터에 곱혀져 데이터가 낮게 조정된다. 도 13에서 우측 도면이 계인으로 변조된 데이터이다. 이렇게 데이터가 변조되면 소스 드라이브 IC로부터 출력되는 데이터 전압의 레벨과 트랜지션 크기가 작아지기 때문에 소스 드라이브 IC의 온도와 소비 전력을 낮출 수 있다.

[0103] 본 발명은 소스 드라이브 IC의 방열을 온도 제어부(200)에 의해 실행되는 알고리즘으로 관리하므로, 방열 설계 기구물에 따른 비용을 절감할 수 있다. 또한, 온도 제어부(200)는 액정의 응답 특성 개선을 위한 과구동 회로와 하드웨어 리소스를 공유할 수 있다. 따라서, 타이밍 컨트롤러(101)에서 온도 제어부(200)를 위하여 추가되는 로직 회로와 메모리 리소스를 최소화할 수 있다.

[0104] 본 발명은 인덱스 설정을 이용하여 어떠한 픽셀 구조에 대하여 발열 코스트 모델링을 할 수 있으므로 표시패널의 설계가 변경되어도 온도 제어부(200)를 그대로 이용할 수 있다.

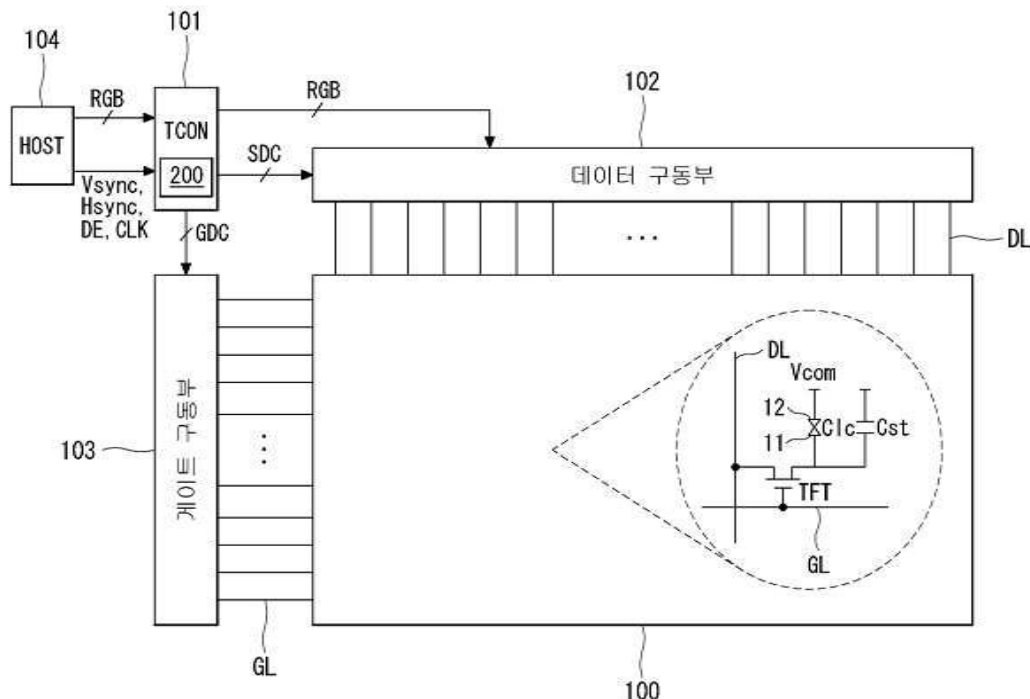
[0105] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

부호의 설명

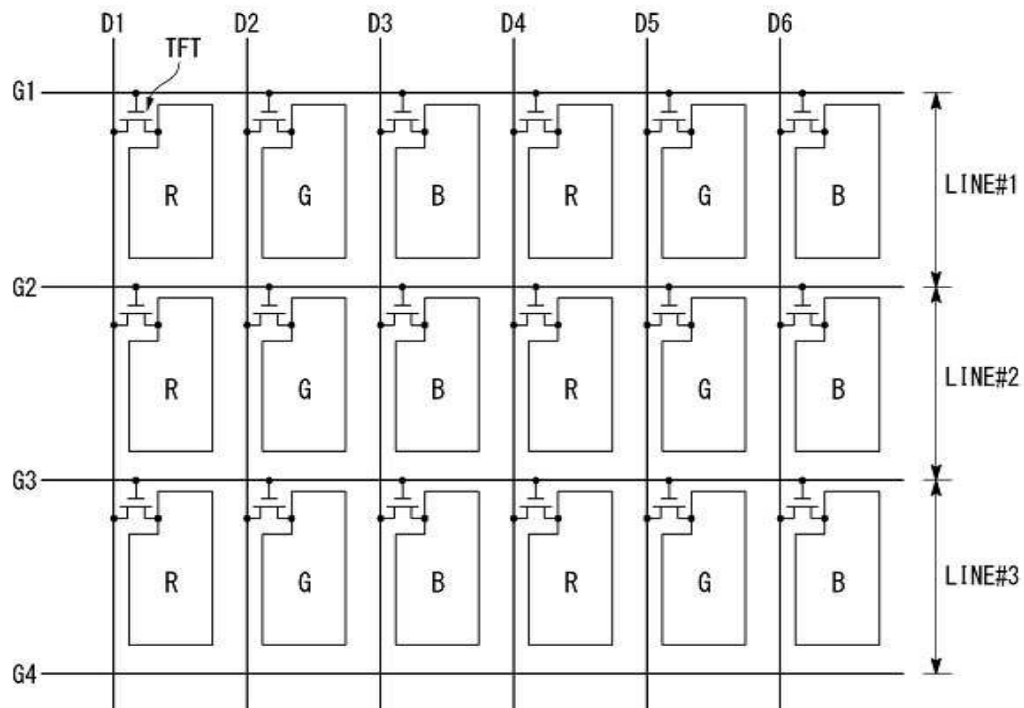
[0106] 100 ; 표시패널 101 : 타이밍 컨트롤러
102 : 데이터 구동부 103 : 게이트 구동부
200 : 온도 제어부 D-IC : 소스 드라이브 IC

도면

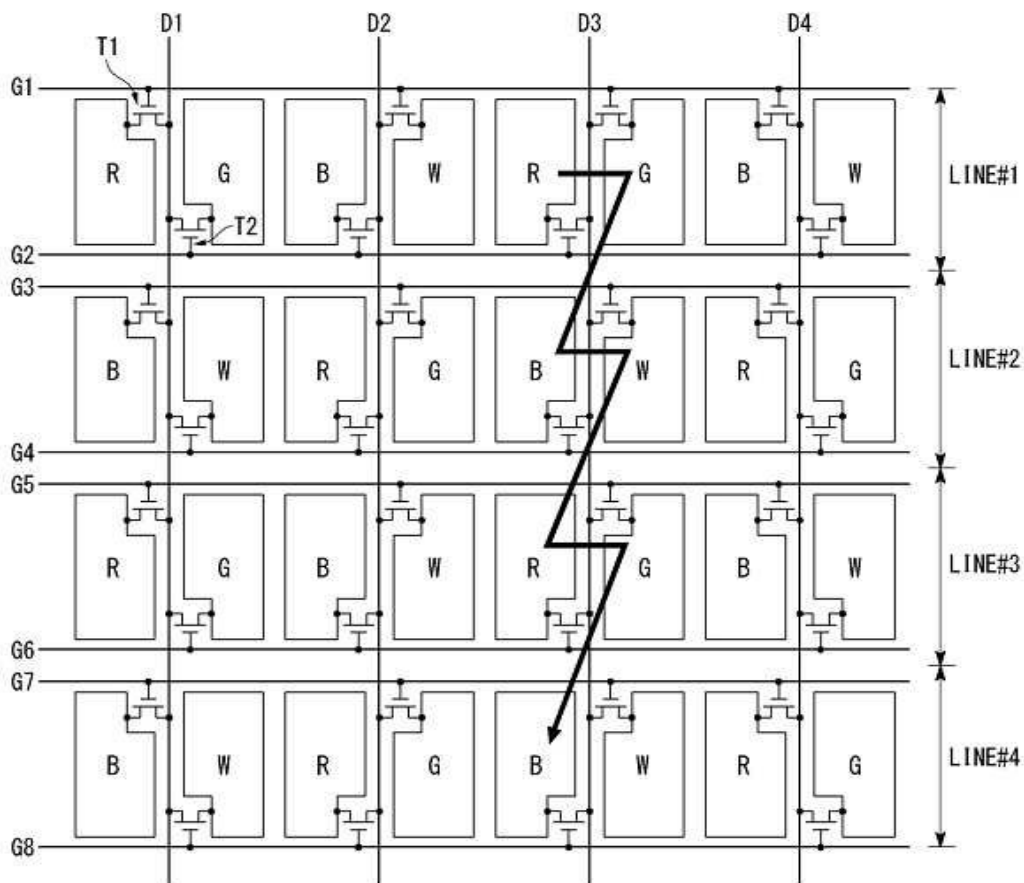
도면1



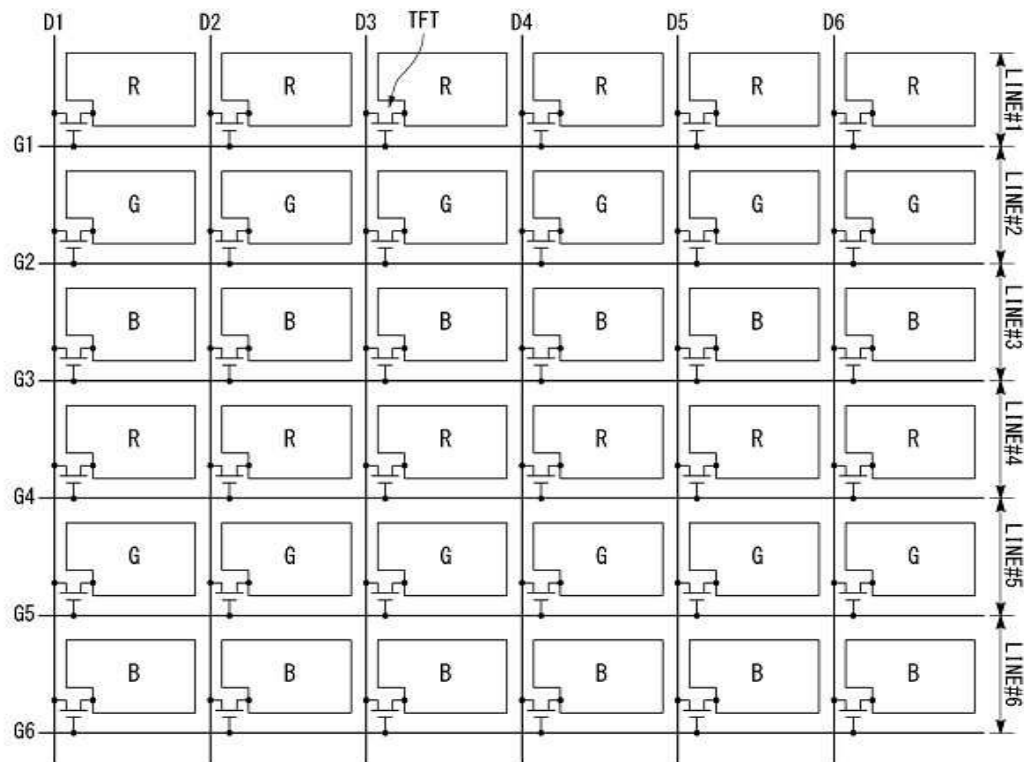
도면2



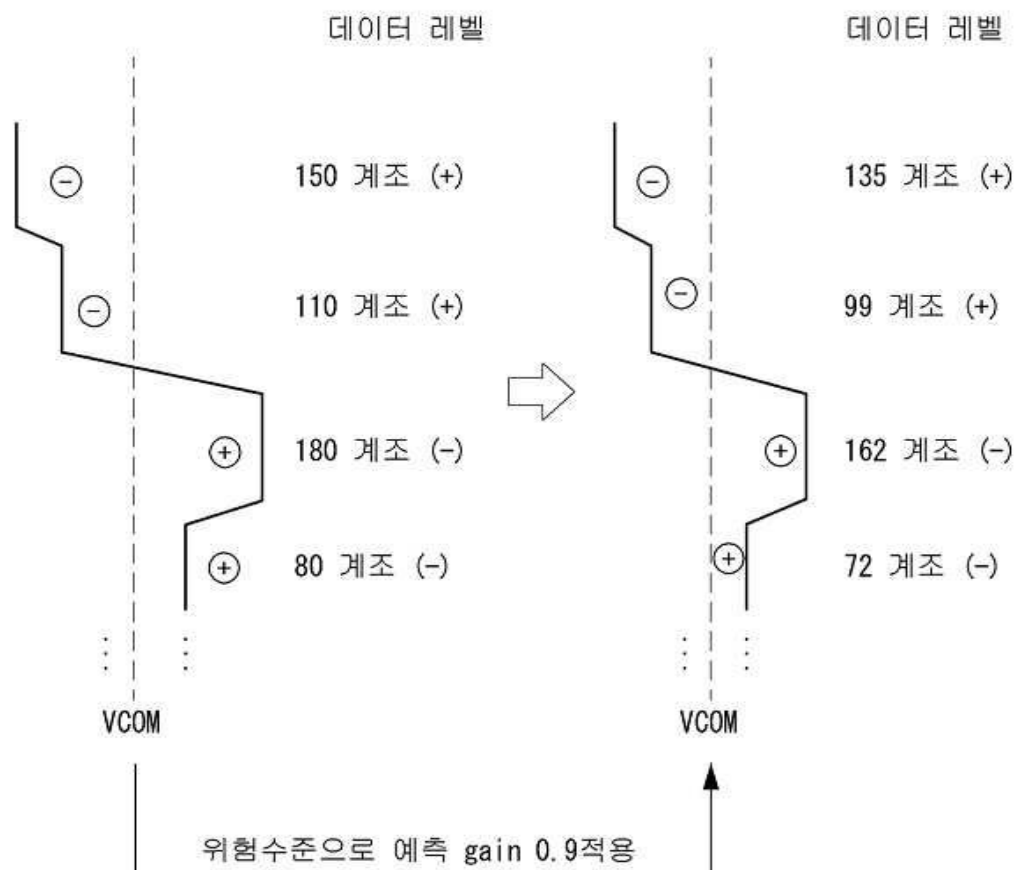
도면3



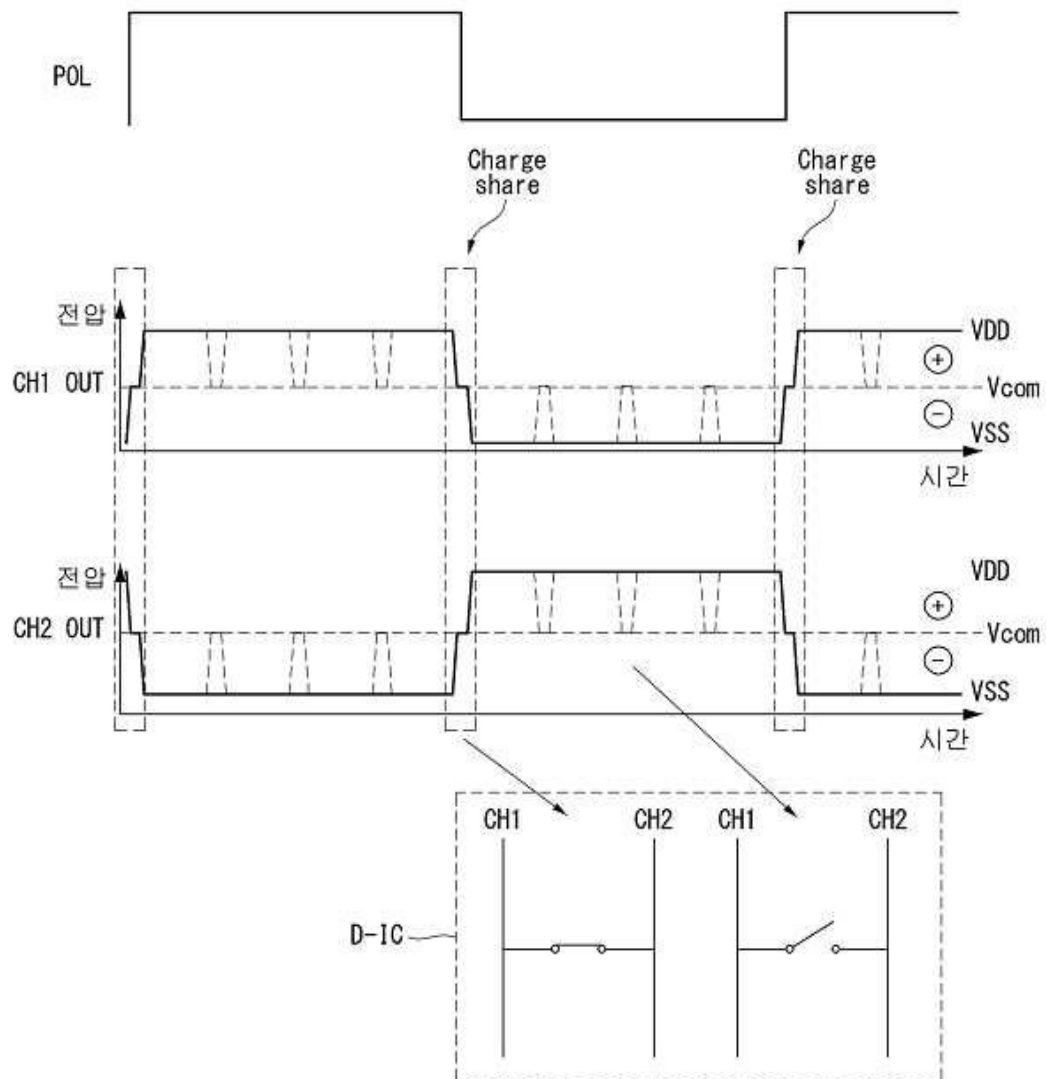
도면4



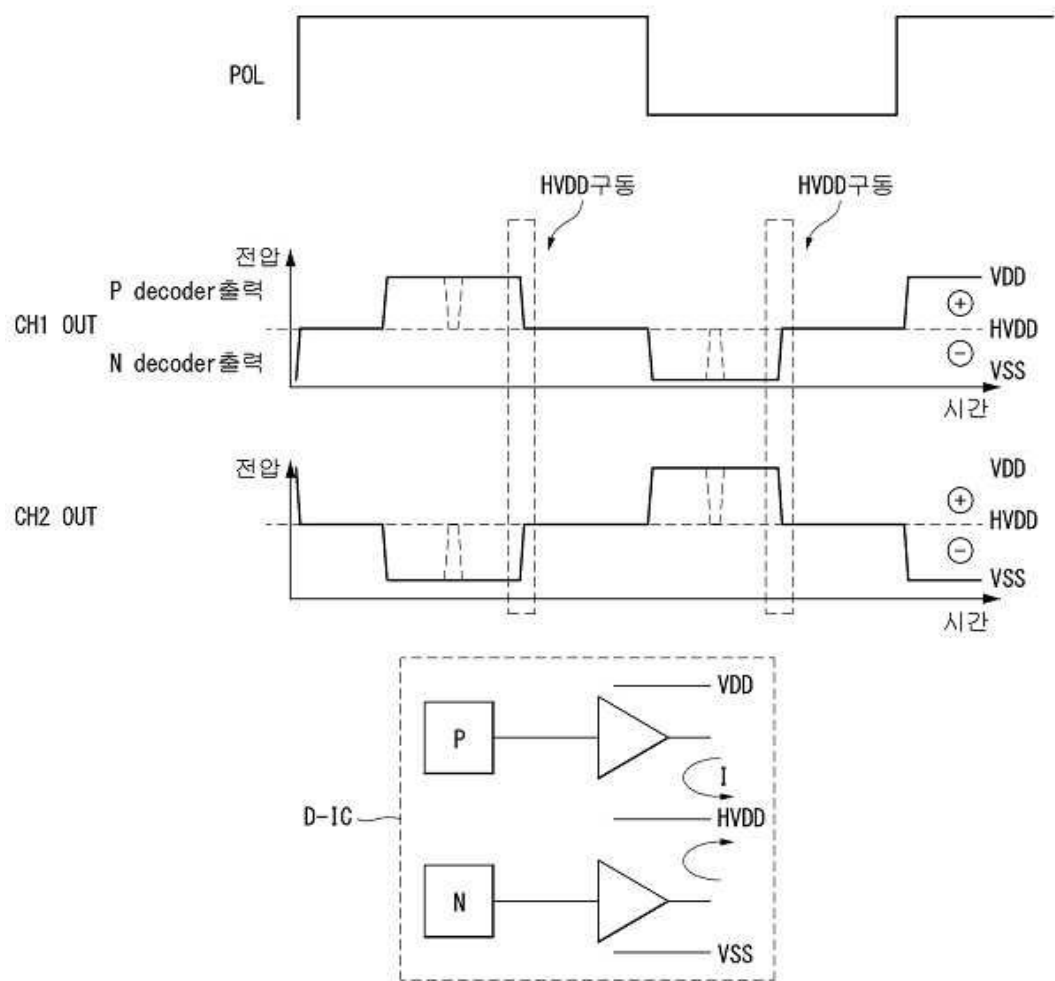
도면5



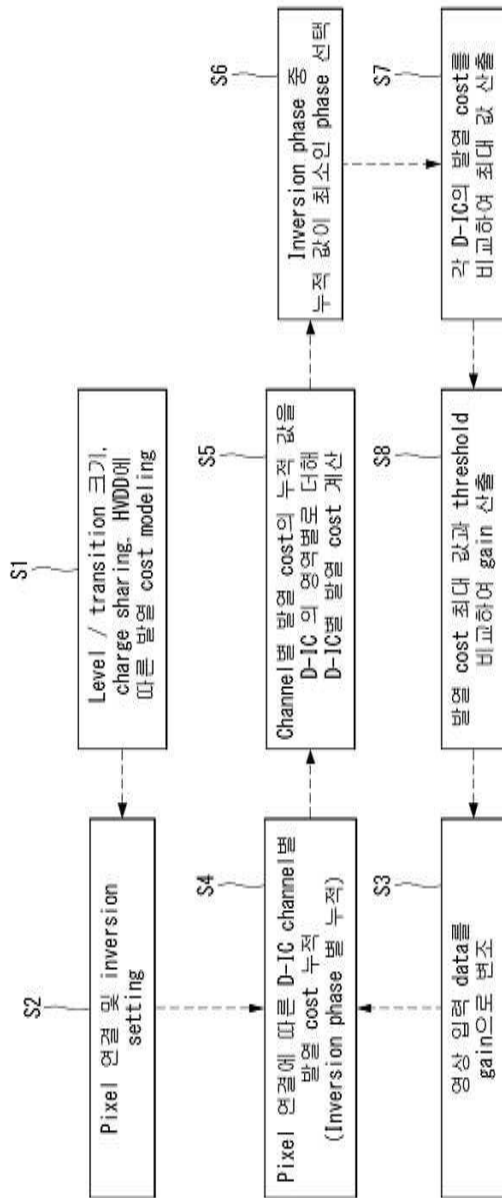
도면6



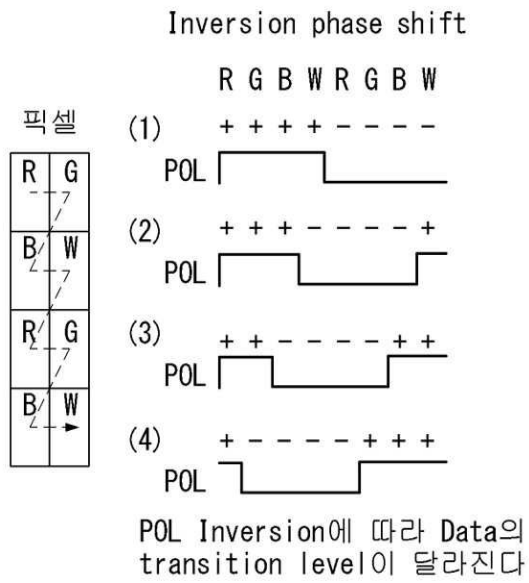
도면7



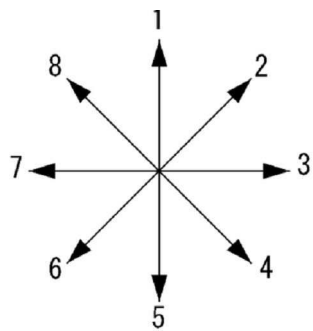
도면8



도면9

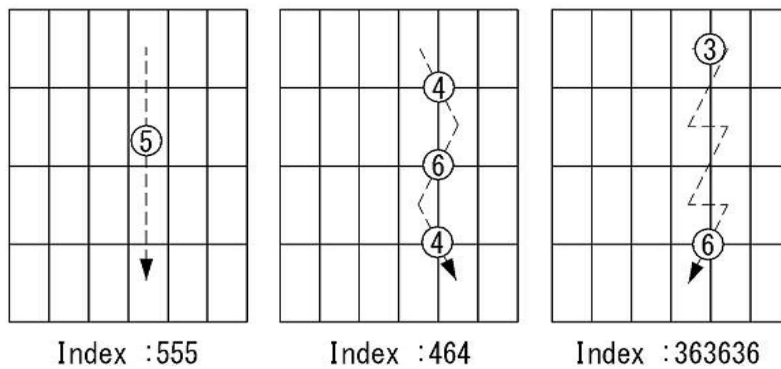


도면10

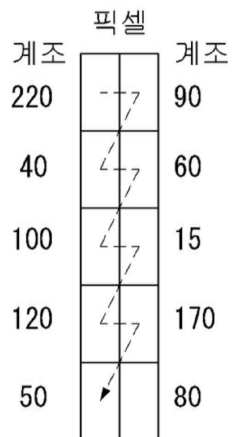


Pixel 연결에 대한 index

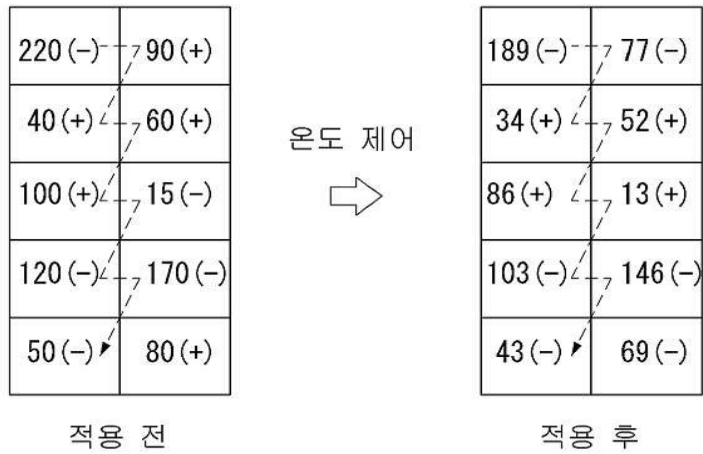
도면11



도면12



도면13



专利名称(译)	标题：液晶显示装置及其驱动方法		
公开(公告)号	KR1020170080777A	公开(公告)日	2017-07-11
申请号	KR1020150189667	申请日	2015-12-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KWON KYUNG JOON 권경준 KIM SEONG GYUN 김성균		
发明人	권경준 김성균		
IPC分类号	G09G3/36		
CPC分类号	G09G3/3688 G09G2330/045		
外部链接	Espacenet		

摘要(译)

本发明涉及液晶显示器及其驱动方法。通过使用预设发热成本模型环的指数和重量设定值来预测源驱动集成电路的温度，并且该液晶显示器基于控制增益倍增输入数据并改变反转的相位。在源极驱动集成电路中，源极驱动集成电路的温度可以在最佳温度下进行管理。

