



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0100788
(43) 공개일자 2009년09월24일

(51) Int. Cl.

G02F 1/136 (2006.01)

(21) 출원번호 10-2008-0026218

(22) 출원일자 2008년03월21일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

홍현석

경기 고양시 일산구 주엽동 강선마을 109-502

김동영

경북 의성군 봉양면 풍리리 932번지(5/1)

(뒷면에 계속)

(74) 대리인

특허법인네이트

전체 청구항 수 : 총 10 항

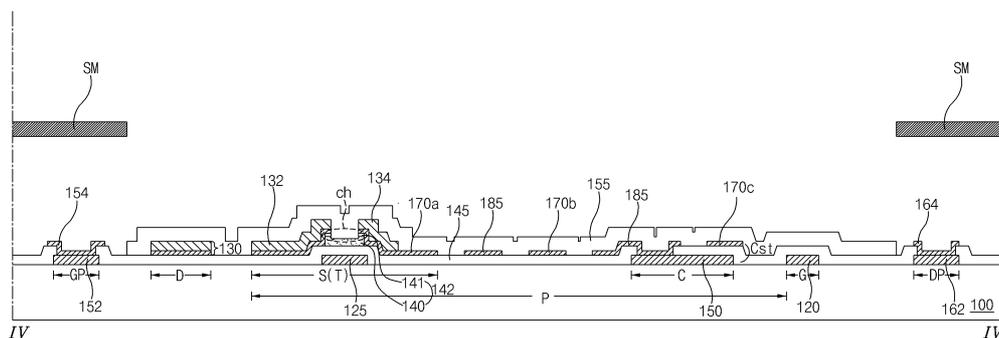
(54) 새도우 마스크 및 이를 이용한 횡전계 방식 액정표시장치용어레이 기판의 제조방법

(57) 요약

본 발명은 횡전계 방식 액정표시장치에 관한 것으로, 보다 상세하게는 마스크 공정 수를 줄일 수 있는 횡전계 방식 액정표시장치 및 그 제조방법에 관한 것이다.

본 발명에 따른 횡전계 방식 액정표시장치용 어레이 기판의 제조방법은 기판 상의 일 끝단에 게이트 패드를 가지는 게이트 배선과, 상기 게이트 배선에서 연장된 게이트 전극과, 상기 게이트 배선과 평행하게 이격되고 일 끝단에 공통 패드를 가지는 공통 배선과, 전기적으로 고립된 아일랜드 형태의 데이터 패드를 형성하는 단계와; 상기 게이트 전극 및 배선, 공통 배선, 공통 패드와 데이터 패드가 형성된 기판 상에 게이트 절연막을 형성하는 단계와; 상기 게이트 절연막 상에 전기적으로 고립된 아일랜드 형태의 반도체층을 형성하는 단계와; 상기 반도체층이 형성된 기판 상에 제 1 금속층으로 이루어진 화소 전극과, 상기 공통 배선과 연결된 공통 전극과, 상기 게이트 및 데이터 패드, 공통 패드와 각각 연결된 게이트 및 데이터 패드 전극과 공통 패드 전극과, 상기 제 1 금속층과 제 2 금속층이 차례로 적층된 이중층으로 이루어진 데이터 배선과, 상기 데이터 배선에서 연장되고 서로 이격된 소스 및 드레인 전극을 형성하는 단계와; 상기 화소 전극, 공통 전극, 게이트 및 데이터 패드 전극, 공통 패드 전극, 데이터 배선과 소스 및 드레인 전극이 형성된 기판 상의 상기 게이트 및 데이터 패드 전극과 공통 패드 전극을 차폐하는 새도우 마스크를 장착한 상태에서 보호막을 형성하는 단계를 포함한다.

대표도 - 도4i



(72) 발명자

강성훈

경북 영주시 휴천2동 318-4번지

임주수

경북 구미시 봉곡동 현진에버빌 103동 1103호

김성은

울산 중구 학성동 371-20번지

특허청구의 범위

청구항 1

다수의 개구 영역과;

상기 개구 영역을 감싸는 형태로 최외곽 네 가장자리를 따라 설계되는 외곽부와, 상기 외곽부의 내측으로 상기 개구 영역 간 경계부에 위치하는 중앙부를 가지는 차단 영역과;

상기 다수의 개구 영역 중 인접한 상측과 하측 또는 좌측과 우측이 짝을 이루는 다수의 트레이로 구분되며, 상기 다수의 트레이 간 경계부를 겹쳐서 구성한 것을 특징으로 하는 새도우 마스크.

청구항 2

제 1 항에 있어서,

상기 다수의 트레이 간 경계부에 대응된 상기 중앙부는 그 절단면이 삼각형 또는 사다리꼴 형상인 것을 특징으로 하는 새도우 마스크.

청구항 3

제 1 항에 있어서,

상기 새도우 마스크는 Al_2O_3 , SiC, ZrC, 다공성 실리콘, 석영 등을 포함하는 세라믹 계열, 아노다이징 처리한 알루미늄, Fe-36% Ni-64%의 합금, 10%이하의 탄소를 함유하는 저탄소강 중 선택된 어느 하나로 제작된 것을 특징으로 하는 새도우 마스크.

청구항 4

제 1 항에 있어서,

상기 새도우 마스크 중앙부의 세로 변에 대응된 제 1 두께와 가로 변에 대응된 제 2 두께가 동일 또는 대등하게 설계된 것을 특징으로 하는 새도우 마스크.

청구항 5

제 4 항에 있어서,

상기 제 1 및 제 2 두께는 5~20mm의 범위로 설계된 것을 특징으로 하는 새도우 마스크.

청구항 6

제 1 항에 있어서,

상기 새도우 마스크의 외곽부는 사각형 또는 오각형 형태로 설계된 몸통부와, 상기 몸통부에서 상기 새도우 마스크의 하부에 위치하는 원장 글래스 기판과 중첩되도록 연장 설계된 쉴드부를 포함하는 것을 특징으로 하는 새도우 마스크.

청구항 7

제 6 항에 있어서,

상기 쉴드부는 사각형 형상으로 설계되고, 상기 쉴드부의 절단면은 상기 원장 글래스 기판과 인접한 위치에 대응된 상부 표면에 대응된 일측 변이 사선형으로 설계되거나, 상기 일측 변이 사선형으로 설계되고, 상기 원장 글래스 기판과 마주보는 면에 오목한 굴곡인 완곡부가 설계된 것을 특징으로 하는 새도우 마스크.

청구항 8

기판 상의 일 끝단에 게이트 패드를 가지는 게이트 배선과, 상기 게이트 배선에서 연장된 게이트 전극과, 상기 게이트 배선과 평행하게 이격되고 일 끝단에 공통 패드를 가지는 공통 배선과, 전기적으로 고립된 아일랜드 형태의 데이터 패드를 형성하는 단계와;

상기 게이트 전극 및 배선, 공통 배선, 공통 패드와 데이터 패드가 형성된 기판 상에 게이트 절연막을 형성하는 단계와;

상기 게이트 절연막 상에 전기적으로 고립된 아일랜드 형태의 반도체층을 형성하는 단계와;

상기 반도체층이 형성된 기판 상에 제 1 금속층으로 이루어진 화소 전극과, 상기 공통 배선과 연결된 공통 전극과, 상기 게이트 및 데이터 패드, 공통 패드와 각각 연결된 게이트 및 데이터 패드 전극과 공통 패드 전극과, 상기 제 1 금속층과 제 2 금속층이 차례로 적층된 이중층으로 이루어진 데이터 배선과, 상기 데이터 배선에서 연장되고 서로 이격된 소스 및 드레인 전극을 형성하는 단계와;

상기 화소 전극, 공통 전극, 게이트 및 데이터 패드 전극, 공통 패드 전극, 데이터 배선과 소스 및 드레인 전극이 형성된 기판 상의 상기 게이트 및 데이터 패드 전극과 공통 패드 전극을 차폐하는 새도우 마스크를 장착한 상태에서 보호막을 형성하는 단계

를 포함하는 횡전계 방식 액정표시장치용 어레이 기판의 제조방법.

청구항 9

제 8 항에 있어서,

상기 공통 전극은 상기 공통 배선의 일부를 노출하는 다수의 공통 콘택홀을 통해 상기 공통 배선과 연결된 것을 특징으로 하는 횡전계 방식 액정표시장치용 어레이 기판의 제조방법.

청구항 10

제 8 항에 있어서,

상기 제 1 금속층은 폴리브텐 합금 또는 인듐-틴-옥사이드와 인듐-징크-옥사이드를 포함하는 도전성 물질 그룹 중 선택된 하나이고, 상기 제 2 금속층은 구리, 알루미늄, 알루미늄 합금 및 크롬과 같은 도전성 금속 그룹 중 선택된 하나 또는 그 이상의 합금으로 형성된 것을 특징으로 하는 횡전계 방식 액정표시장치용 어레이 기판의 제조방법.

명세서

발명의 상세한 설명

기술 분야

<1> 본 발명은 횡전계 방식 액정표시장치에 관한 것으로, 보다 상세하게는 마스크 공정 수를 줄일 수 있는 횡전계 방식 액정표시장치의 제조방법에 관한 것이다.

배경 기술

- <2> 일반적으로 액정표시장치의 구동원리는 액정의 광학적 이방성과 분극성질을 이용한다. 상기 액정은 구조가 가늘고 길기 때문에 분자의 배열에 방향성을 갖고 있으며, 인위적으로 액정에 전기장을 인가하여 분자배열의 방향을 제어할 수 있다.
- <3> 따라서, 상기 액정의 분자배열 방향을 임의로 조절하면, 액정의 분자배열이 변하게 되고, 광학적 이방성에 의하여 상기 액정의 분자배열 방향으로 빛이 굴절하여 화상정보를 표현할 수 있다.
- <4> 현재에는 박막트랜지스터와 상기 박막트랜지스터에 연결된 화소 전극이 행렬 방식으로 배열된 능동행렬 액정표시장치(Active Matrix LCD: AM-LCD)가 해상도 및 동영상 구현능력이 우수하여 가장 주목받고 있다.
- <5> 상기 액정표시장치는 공통 전극이 형성된 컬러필터 기판인 상부 기판과 화소 전극이 형성된 어레이 기판인 하부 기판으로 이루어지며, 상기 상부 및 하부 기판 사이에 충전된 액정으로 이루어진다.
- <6> 이러한 액정표시장치에서는 공통 전극과 화소 전극이 수직적으로 형성되고, 여기에 발생하는 상하의 수직적 전기장에 의해 액정을 구동하는 방식을 사용할 경우 투과율과 개구율 등의 특성이 우수한 장점은 있으나, 시야각 특성이 우수하지 못한 단점을 가지고 있다.
- <7> 따라서, 전술한 단점을 극복하기 위해 새로운 기술이 제안되고 있으며, 하기 기술될 액정표시장치는 횡전계에

의한 구동방법으로 시야각 특성이 우수한 장점을 갖고 있다.

- <8> 이하, 첨부한 도면을 참조하여 종래의 4 마스크 공정으로 제작된 횡전계 방식 액정표시장치용 어레이 기판에 대해 설명하도록 한다.
- <9> 도 1은 종래에 따른 횡전계 방식 액정표시장치용 어레이 기판의 단위 화소를 나타낸 평면도이다.
- <10> 도시한 바와 같이, 기판(10) 상의 일 방향으로 게이트 배선(20)과, 상기 게이트 배선(20)의 일 끝단에 위치하는 게이트 패드(52)와, 상기 게이트 배선(20)에서 연장된 게이트 전극(25)이 구성된다. 또한, 상기 게이트 배선(20)과 평행하게 이격된 공통 배선(50)과, 상기 공통 배선(50)의 일 끝단에 위치하는 공통 패드(56)와, 상기 공통 배선(50)에서 화소 영역(P) 방향으로 수직 분기된 다수의 공통 전극(85)이 구성된다.
- <11> 상기 게이트 배선(20) 및 공통 배선(50)과 수직 교차하여 화소 영역(P)을 정의하는 데이터 배선(30)과, 상기 데이터 배선(30)의 일 끝단에 위치하는 데이터 패드(62)와, 상기 데이터 배선(30)에서 연장된 소스 전극(32)과, 상기 소스 전극(32)과 이격된 드레인 전극(34)이 구성된다.
- <12> 상기 게이트 패드(52), 데이터 패드(62)와 공통 패드(56) 각각의 일부를 노출하는 게이트 패드 콘택홀(GPH), 데이터 패드 콘택홀(DPH)과 공통 패드 콘택홀(CPH)을 통해 게이트 패드(52), 데이터 패드(62)와 공통 패드(56)는 게이트 패드 전극(54), 데이터 패드 전극(64)과 공통 패드 전극(58)에 각각 연결된다.
- <13> 상기 게이트 배선(20)과 데이터 배선(30)의 교차지점에는 박막트랜지스터(T)가 구성된다. 상기 박막트랜지스터(T)는 게이트 전극(25)과, 상기 게이트 전극(25)과 중첩된 반도체층(미도시)과, 상기 반도체층과 접촉되고 서로 이격된 소스 및 드레인 전극(32, 34)을 포함한다.
- <14> 상기 반도체층은 순수 비정질 실리콘(a-Si:H)으로 이루어진 액티브층(40)과, 불순물을 포함하는 비정질 실리콘(n+ a-Si:H)으로 이루어진 오믹 콘택층(미도시)을 포함한다. 이때, 상기 액티브층(40)과 동일 패턴으로 데이터 배선(30) 하부로 연장된 제 1 비정질 패턴(72)과, 오믹 콘택층과 동일 패턴으로 데이터 배선(30) 하부로 연장된 제 2 비정질 패턴(미도시)이 더욱 구성된다. 특히, 상기 제 1 비정질 패턴(72)은 데이터 배선(30)의 외부로 노출된 상태이다.
- <15> 상기 소스 및 드레인 전극(32, 34)의 이격된 사이로 드러난 오믹 콘택층을 양측으로 이격 형성하고 그 하부의 액티브층(40)을 노출함으로써, 이 부분을 채널(미도시)로 활용한다.
- <16> 상기 드레인 전극(34)의 일부를 노출하는 드레인 콘택홀(CH1)을 통해 상기 드레인 전극(34)과 접촉된 화소 전극(70)이 화소 영역(P)에 구성된다. 상기 화소 전극(70)은 드레인 전극(34)과 접촉된 연장부(70a)와, 상기 연장부(70a)에서 화소 영역(P) 방향으로 수직 분기된 다수의 수직부(70b)를 포함한다.
- <17> 이때, 상기 다수의 화소 전극 수직부(70b)와 공통 배선(50)에서 수직 분기된 다수의 공통 전극(85)은 화소 영역(P)에서 평행하게 교대로 이격 배치된다.
- <18> 이하, 첨부한 도면을 참조하여 종래에 따른 횡전계 방식 액정표시장치용 어레이 기판의 제조방법에 대해 설명하도록 한다.
- <19> 종래에 따른 횡전계 방식 액정표시장치용 어레이 기판은 4, 5 또는 6 마스크 공정으로 제작될 수 있으며, 이하에서는 4 마스크 공정으로 제작된 횡전계 방식 액정표시장치용 어레이 기판에 대해 설명하도록 한다.
- <20> 도 2a 내지 도 2g는 도 1의 II-II'선을 따라 절단하여 공정 순서에 따라 나타낸 공정 단면도이다.
- <21> 도 2a는 제 1 마스크 공정 단계를 나타낸 단면도이다.
- <22> 도 2a에 도시한 바와 같이, 기판(10) 상에 스위칭 영역(S), 화소 영역(P), 공통 영역(C), 게이트 영역(G), 게이트 패드 영역(GP), 데이터 영역(D) 및 데이터 패드 영역(DP)을 정의하는 단계를 진행한다. 이때, 게이트 패드 영역(GP)과 데이터 패드 영역(DP)은 게이트 영역(G)과 데이터 영역(D) 각각의 일부이다.
- <23> 상기 다수의 영역(S, P, C, G, GP, D, DP)이 정의된 기판(10) 상에 구리(Cu), 몰리브덴(Mo), 알루미늄(Al), 알루미늄 합금(AlNd) 및 크롬(Cr)과 같은 도전성 금속 그룹 중 선택된 하나로 게이트 금속층(미도시)을 형성하고 이를 패턴하게 되면, 게이트 영역(G)에 대응된 일 방향으로 게이트 배선(20)과, 상기 게이트 배선(20)에서 연장된 게이트 전극(25)과, 상기 게이트 배선(20)의 일 끝단에 위치하는 게이트 패드 영역(GP)에 게이트 패드(52)가 형성된다.
- <24> 또한, 도면으로 상세히 제시하지는 않았지만, 상기 공통 영역(C)에 대응하여 게이트 배선(20)과 평행하게 이격

된 공통 배선(50)과, 상기 공통 배선(50)의 일 끝단에 위치하는 공통 패드 영역(미도시)에 대응된 공통 패드(도 1의 56)와, 상기 공통 배선(50)에서 화소 영역(P) 방향으로 수직 분기된 다수의 공통 전극(85)이 형성된다.

- <25> 다음으로, 상기 게이트 전극(25), 게이트 배선(20), 게이트 패드(52), 공통 배선(50), 공통 전극(85) 및 공통 패드가 형성된 기판(10) 상부 전면에 질화 실리콘(SiNx)과 산화 실리콘(SiO₂)을 포함하는 무기절연물질 그룹 중에서 선택된 하나로 게이트 절연막(45)을 형성한다.
- <26> 도 2b 내지 도 2e는 제 2 마스크 공정 단계를 나타낸 단면도이다.
- <27> 도 2b에 도시한 바와 같이, 상기 게이트 절연막(45)이 형성된 기판(10) 상에 순수 비정질 실리콘(a-Si:H)으로 이루어진 순수 비정질 실리콘층(40a)과, 불순물을 포함하는 비정질 실리콘(n+ a-Si:H)으로 이루어진 불순물 비정질 실리콘층(41a)을 차례로 적층 형성한다. 이때, 상기 순수 및 불순물 비정질 실리콘층(40a, 41a)은 플라즈마 화학 기상증착법으로 게이트 절연막(45)과 동일한 챔버내에서 연속적으로 형성할 수 있다.
- <28> 다음으로, 상기 순수 및 불순물 비정질 실리콘층(40a, 41a)이 형성된 기판(10) 상에 구리(Cu), 몰리브덴(Mo), 알루미늄(Al), 알루미늄 합금(AlNd) 및 크롬(Cr)을 포함하는 도전성 금속 그룹 중 선택된 하나를 증착하여 소스 및 드레인 금속층(75)을 형성한다. 상기 게이트 절연막(45) 상에는 순수 및 불순물 비정질 실리콘층(40a, 41a)과 소스 및 드레인 금속층(75)이 연속적으로 적층된 상태이다.
- <29> 상기 순수 및 불순물 비정질 실리콘층(40a, 41a)과 소스 및 드레인 금속층(75)이 형성된 기판(10) 상에 포토레지스트를 도포하여 감광층(80)을 형성하고, 상기 감광층(80)과 이격된 상부에 투과부(T1), 반투과부(T2) 및 차단부(T3)로 구성된 하프톤 마스크(HTM)를 정렬하는 단계를 진행한다.
- <30> 상기 하프톤 마스크(HTM)는 반투과부(T2)에 반투명막을 형성하여 빛의 강도를 낮추거나 빛의 투과량을 낮추어 감광층(80)이 불완전 노광될 수 있도록 하는 기능을 한다. 이때, 상기 하프톤 마스크(HTM) 이외에 반투과부(T2)에 슬릿 형상을 두어 빛의 투과량을 조절하는 슬릿 마스크가 이용될 수 있다.
- <31> 또한, 상기 차단부(T3)는 빛을 완전히 차단하는 기능을 하고, 상기 투과부(T1)는 빛을 투과시켜 빛에 노출된 감광층(80)이 화학적 변화를 일으켜 완전 노광될 수 있도록 하는 기능을 한다.
- <32> 이때, 상기 스위칭 영역(S)에는 양측의 차단부(T3) 사이에 반투과부(T2), 상기 데이터 영역(D)과 데이터 패드 영역(DP)에는 차단부(T3), 그리고 이를 제외한 전 영역은 투과부(T1)가 위치하도록 한다.
- <33> 도 2c에 도시한 바와 같이, 전술한 하프톤 마스크(도 2b의 HTM)와 이격된 상부에서 노광 및 현상 공정을 진행하게 되면, 상기 스위칭 영역(S)의 양 차단부(도 2b의 T3)에 대응된 감광층(도 2b의 80)은 두께 변화가 없고, 상기 양 차단부 사이의 반투과부(도 2b의 T2)에 대응된 감광층의 두께가 절반 정도로 낮아진 제 1 감광 패턴(82)이 형성된다.
- <34> 또한, 상기 데이터 영역(D)과 데이터 패드 영역(DP)에 대응된 감광층은 그 두께 변화가 없는 제 2 및 제 3 감광 패턴(84, 86)이 각각 형성되고, 이를 제외한 전 영역의 감광층은 모두 제거되어 그 하부의 소스 및 드레인 금속층(도 2b의 75)이 노출된다.
- <35> 다음으로, 상기 제 1 내지 제 3 감광 패턴(82, 84, 86)을 마스크로 이용하고, 상기 노출된 소스 및 드레인 금속층을 패터나게 되면, 상기 스위칭 영역(S)에 대응하여 소스 및 드레인 금속 패턴(73)이 형성되고, 상기 데이터 영역(D)과 데이터 패드 영역(DP)에 대응하여 데이터 배선(30)과 데이터 패드(62)가 각각 형성된다.
- <36> 이때, 상기 스위칭 영역(S)과 데이터 및 데이터 패드 영역(D, DP)을 제외한 전 영역의 소스 및 드레인 금속층은 모두 제거되고, 그 하부의 불순물 비정질 실리콘층(41a)이 외부로 노출된다. 상기 소스 및 드레인 금속 패턴(73), 데이터 배선(30) 및 데이터 패드(62)는 전기적으로 연결된 상태이다.
- <37> 도 2d에 도시한 바와 같이, 상기 노출된 불순물 비정질 실리콘층(도 2c의 41a)과 그 하부의 순수 비정질 실리콘층(도 2c의 40a)을 건식식각 공정으로 패터나게 되면, 상기 스위칭 영역(S)에는 소스 및 드레인 금속 패턴(73)과 동일한 폭으로 액티브층(40)과 오믹 콘택층(41)이 적층 형성된다. 또한, 상기 데이터 영역(D)과 데이터 패드 영역(DP)에 대응된 데이터 배선(30) 및 데이터 패드(62)와 동일한 폭으로 제 1 비정질 패턴(72)과 제 2 비정질 패턴(74)이 적층 형성되며, 이를 제외한 전 영역의 순수 및 불순물 비정질 실리콘층은 모두 제거된다.
- <38> 이때, 상기 액티브 및 오믹 콘택층(40, 41)을 포함하여 반도체층(42)이라 한다. 또한, 상기 제 1 및 제 2 비정질 패턴(72, 74)을 포함하여 반도체 패턴(76)이라 정의하도록 한다.

- <39> 상기 액티브 및 오믹 콘택층(40, 41)과 동일 패턴으로 데이터 배선(30)의 하부로 각각 연장된 제 1 및 제 2 비정질 패턴(72, 74)은 순수 및 불순물 비정질 실리콘층과 소스 및 드레인 금속층이 연속적으로 적층된 삼중층을 일괄적으로 패턴하는 과정에서 발생되고 있다.
- <40> 다음으로, 상기 남겨진 제 1 내지 제 3 감광 패턴(82, 84, 86)을 애싱(ashing)하게 되면, 상기 제 1 내지 제 3 감광 패턴(82, 84, 86)의 두께가 절반 정도로 낮아지게 된다. 특히, 상기 스위칭 영역(S)에 대응된 제 1 감광 패턴(82)은 양측으로 분리 형성되고, 양측으로 분리된 사이 공간에 대응된 소스 및 드레인 금속 패턴(73)이 외부로 노출된다.
- <41> 이때, 상기 데이터 배선(30)과 데이터 패드(62)와 소스 및 드레인 금속 패턴(73)의 양측 끝단(F)을 덮는 제 1 내지 제 3 감광 패턴(82, 84, 86)과, 양측으로 분리된 사이 공간(G)에 대응된 제 1 감광 패턴(82)이 같이 제거되어 이 부분에 대응된 데이터 배선(30), 데이터 패드(62)와 소스 및 드레인 금속 패턴(73)이 외부로 각각 노출된다.
- <42> 도 2e에 도시한 바와 같이, 상기 남겨진 제 1 내지 제 3 감광 패턴(도 2d의 82, 84, 86)을 마스크로 이용하고, 상기 노출된 소스 및 드레인 금속 패턴(도 2d의 73)을 패턴하게 되면, 상기 스위칭 영역(S)에 대응하여 양측으로 이격된 소스 전극(32)과 드레인 전극(34)이 형성된다.
- <43> 상기 게이트 전극(25)과 게이트 절연막(45)과 반도체층(42)과 소스 및 드레인 전극(32, 34)을 포함하여 박막트랜지스터(T)라 한다.
- <44> 이때, 도 2d의 F와 G 부분에 대응된 소스 및 드레인 금속 패턴이 함께 제거되어 그 하부의 오믹 콘택층(41)과 제 2 비정질 패턴(74) 또한 외부로 노출된다.
- <45> 다음으로, 상기 소스 및 드레인 전극(32, 34)의 이격된 사이로 노출된 오믹 콘택층(41)을 건식식각 공정으로 패턴하여 양측으로 분리 형성하고, 양측으로 분리된 오믹 콘택층(41)의 하부로 노출된 액티브층(40)을 과식각하여 이 부분을 채널(ch)로 활용한다.
- <46> 이때, 도 2d의 F와 G 부분에 대응된 오믹 콘택층(41)과 제 2 비정질 패턴(72)이 같이 제거되어 그 하부의 액티브층(40) 및 제 1 비정질 패턴(72)이 데이터 배선(30)과 소스 및 드레인 전극(32, 34)과 데이터 패드(62)의 외부로 각각 돌출된다.
- <47> 특히, 스위칭 영역(S)에 대응된 소스 및 드레인 전극(32, 34)의 하부에 위치하는 오믹 콘택층(41)을 건식식각 공정으로 패턴하는 공정에 앞서, 전술한 애싱 공정으로 원하는 이격 거리를 벗어난 상태에서 소스 및 드레인 전극(32, 34)이 형성된다. 상기 원하는 이격 거리란 스위칭 영역(S)에 대응하여 하프톤 마스크(도 2b의 HTM) 상에 설계된 반투과부(도 2b의 T2)에 대응된 길이를 말한다.
- <48> 이때, 상기 소스 및 드레인 전극(32, 34)을 마스크로 이용하고, 그 하부의 오믹 콘택층(41)을 패턴하게 되므로, 오믹 콘택층(41)은 소스 및 드레인 전극(32, 34)의 이격 거리에 대응하여 양분되고, 결론적으로 채널(ch)의 길이는 길어질 수 밖에 없는 문제가 있다. 이러한 이유로 박막트랜지스터(T)의 구동 특성이 저하되고 있는 상황이다.
- <49> 다음으로, 남겨진 제 1 내지 제 3 감광 패턴(도 2d의 82, 84, 86)을 스트립 공정으로 제거한다.
- <50> 도 2f는 제 3 마스크 공정 단계를 나타낸 단면도이다.
- <51> 도 2f에 도시한 바와 같이, 상기 데이터 배선(30)과 박막트랜지스터(T) 등이 형성된 기판(10) 상부 전면(10)에 질화 실리콘(SiNx)과 산화 실리콘(SiO₂)을 포함하는 무기절연물질 그룹 중 선택된 하나, 또는 아크릴계 수지와 벤조사이클로부텐(benzocyclobutene: BCB)을 포함하는 유기절연물질 그룹 중 선택된 하나로 보호막(55)이 형성된다.
- <52> 다음으로, 상기 드레인 전극(34)과 데이터 패드(62)를 덮는 보호막(55)을 패턴하게 되면, 상기 드레인 전극(34)과 데이터 패드(62)의 일부를 노출하는 드레인 콘택홀(CH1)과 데이터 패드 콘택홀(DPH)이 각각 형성된다. 또한, 상기 게이트 패드(52)와 공통 패드(도 1의 56)를 덮는 보호막(55)과 게이트 절연막(45)을 차례로 패턴하게 되면, 상기 게이트 패드(52)와 공통 패드의 일부를 각각 노출하는 게이트 패드 콘택홀(GPH)과 공통 패드 콘택홀(도 1의 CPH)이 형성된다.
- <53> 이때, 상기 드레인 콘택홀(CH1) 및 데이터 패드 콘택홀(DPH)과, 게이트 패드 콘택홀(GPH) 및 공통 패드 콘택홀을 동시에 형성하는 과정에서, 게이트 패드(52) 및 공통 패드 상부에는 게이트 절연막(45)과 보호막(55)이, 상

기 드레인 전극(32)과 데이터 패드(62) 상부에는 보호막(55) 만이 존재하는 상태이다.

- <54> 이는 각 배선을 덮는 절연막의 상이한 두께 차이를 유발하게 되고, 이러한 두께 차이로 식각되는 비율이 달라질 경우 게이트 패드(52), 데이터 패드(62) 및 공통 패드(56)가 완전히 노출되지 않는 문제를 유발할 수 있다. 만약, 완전히 노출되지 않을 경우에는 후속 공정으로 형성되는 각 배선과의 접촉 불량을 야기할 수 있다. 또한, 두께 차이를 극복하기 위해 식각율을 조절하여 과식각할 경우에는 게이트 및 데이터 패드(52, 62)와 공통 패드(56)의 손상으로 단선 문제를 유발할 수 있다.
- <55> 도 2g는 제 4 마스크 공정 단계를 나타낸 단면도이다.
- <56> 도 2g에 도시한 바와 같이, 상기 드레인 콘택홀(CH1), 게이트 패드 콘택홀(GPH), 데이터 패드 콘택홀(DPH)과 공통 패드 콘택홀을 포함하는 보호막(55) 상에 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO)와 같은 투명한 도전성 금속 그룹 중에서 선택된 하나로 투명 금속층(미도시)을 형성한다.
- <57> 다음으로, 상기 투명 금속층을 패터나게 되면, 상기 드레인 전극(34)과 접촉된 화소 전극(도 1의 70)과, 상기 게이트 및 데이터 패드(52, 62)와 각각 연결된 게이트 및 데이터 패드 전극(54, 64)과, 상기 공통 패드와 연결된 공통 패드 전극(도 1의 58)이 형성된다.
- <58> 이때, 상기 화소 전극은 드레인 전극(34)과 접촉된 연장부(70a)와, 상기 연장부(70a)에서 화소 영역(P) 방향으로 수직 분기된 다수의 수직부(70b)를 포함한다.
- <59> 이상으로, 종래에 따른 횡전계 방식 액정표시장치용 어레이 기판을 4 마스크 공정으로 제작할 수 있다.
- <60> 그러나, 4 마스크 공정으로 제작된 횡전계 방식 액정표시장치용 어레이 기판에서는 데이터 배선(30), 소스 및 드레인 전극(32, 34)과 반도체층(42)을 동일 마스크로 형성하는 과정에서 상기 반도체층(42), 특히 데이터 배선(30)의 하부에 위치하는 제 1 비정질 패터(72)이 외부로 돌출된 구성을 갖는다.
- <61> 이때, 상기 스위칭 영역(S)에 대응된 액티브층(40)과, 데이터 배선(30) 하부에 위치하는 제 1 비정질 패터(72)은 백라이트 유닛(미도시)의 빛에 노출되어 광전류를 유발할 수 있다. 이러한 광전류는 박막트랜지스터(T)에서 누설 전류로 작용하여 박막트랜지스터(T)의 구동 특성을 저해하고 있다.
- <62> 특히, 상기 데이터 배선(30) 및 데이터 배선(30)의 하부에 대응된 제 1 비정질 패터(72)은 이에 인접한 화소 전극(70)과의 커플링 캡에 의해 액정에 이상 배열을 야기시켜 화면 상에 물결무늬의 가는 선이 나타나는 웨이비 노이즈(wavy noise)와 같은 화질 불량 문제를 유발할 수 있다.
- <63> 또한, 종래의 4 마스크 공정은 마스크 공정 수의 증가로 장비 초기 투자비와 생산성을 저하시키고 있는 상황이다.

발명의 내용

해결 하고자하는 과제

- <64> 본 발명은 전술한 문제를 해결하기 위해 안출된 것으로, 공정이 간소화되고 공정 불량을 최소화할 수 있는 3 마스크 횡전계 방식 액정표시장치용 어레이 기판의 제조방법을 제공하는 것을 목적으로 한다.

과제 해결수단

- <65> 전술한 목적을 달성하기 위한 본 발명에 따른 새도우 마스크는 다수의 개구 영역과; 상기 개구 영역을 감싸는 형태로 최외곽 네 가장자리를 따라 설계되는 외곽부와, 상기 외곽부의 내측으로 상기 개구 영역 간 경계부에 위치하는 중앙부를 가지는 차단 영역과; 상기 다수의 개구 영역 중 인접한 상측과 하측 또는 좌측과 우측이 짝을 이루는 다수의 트레이로 구분되며, 상기 다수의 트레이 간 경계부를 겹쳐서 구성한 것을 특징으로 한다.
- <66> 상기 다수의 트레이 간 경계부에 대응된 상기 중앙부는 그 절단면이 삼각형 또는 사다리꼴 형상인 것을 특징으로 한다. 상기 새도우 마스크는 Al₂O₃, SiC, ZrC, 다공성 실리콘, 규소 등을 포함하는 세라믹 계열, 아노다이징 처리한 알루미늄, Fe-36% Ni-64%의 합금, 10%이하의 탄소를 함유하는 저탄소강 중 선택된 어느 하나로 제작된다.
- <67> 이때, 상기 새도우 마스크 중앙부의 세로 변에 대응된 제 1 두께와 가로 변에 대응된 제 2 두께가 동일 또는 대등하게 설계되며, 상기 제 1 및 제 2 두께는 5~20mm의 범위로 설계된 것을 특징으로 한다.

<68> 상기 새도우 마스크의 외곽부는 사각형 또는 오각형 형태로 설계된 몸통부와, 상기 몸통부에서 상기 새도우 마스크의 하부에 위치하는 원장 글래스 기관과 중첩되도록 연장 설계된 쉘드부를 포함한다. 상기 쉘드부는 사각형 형상으로 설계되고, 상기 쉘드부의 절단면은 상기 원장 글래스 기관과 인접한 위치에 대응된 상부 표면에 대응된 일측 변이 사선형으로 설계되거나, 상기 일측 변이 사선형으로 설계되고, 상기 원장 글래스 기관과 마주보는 면에 오목한 굴곡인 완곡부가 설계된 것을 특징으로 한다.

<69> 진술한 목적을 달성하기 위한 본 발명에 따른 횡전계 방식 액정표시장치용 어레이 기관은 기관 상의 일 끝단에 게이트 패드를 가지는 게이트 배선과, 상기 게이트 배선에서 연장된 게이트 전극과, 상기 게이트 배선과 평행하게 이격되고 일 끝단에 공통 패드를 가지는 공통 배선과, 전기적으로 고립된 아일랜드 형태의 데이터 패드를 형성하는 단계와; 상기 게이트 전극 및 배선, 공통 배선, 공통 패드와 데이터 패드가 형성된 기관 상에 게이트 절연막을 형성하는 단계와; 상기 게이트 절연막 상에 전기적으로 고립된 아일랜드 형태의 반도체층을 형성하는 단계와; 상기 반도체층이 형성된 기관 상에 제 1 금속층으로 이루어진 화소 전극과, 상기 공통 배선과 연결된 공통 전극과, 상기 게이트 및 데이터 패드, 공통 패드와 각각 연결된 게이트 및 데이터 패드 전극과 공통 패드 전극과, 상기 제 1 금속층과 제 2 금속층이 차례로 적층된 이중층으로 이루어진 데이터 배선과, 상기 데이터 배선에서 연장되고 서로 이격된 소스 및 드레인 전극을 형성하는 단계와; 상기 화소 전극, 공통 전극, 게이트 및 데이터 패드 전극, 공통 패드 전극, 데이터 배선과 소스 및 드레인 전극이 형성된 기관 상의 게이트 및 데이터 패드 전극과 공통 패드 전극을 차폐하는 새도우 마스크를 장착한 상태에서 보호막을 형성하는 단계를 포함하는 것을 특징으로 한다.

<70> 이때, 상기 공통 전극은 상기 공통 배선의 일부를 노출하는 다수의 공통 콘택홀을 통해 상기 공통 배선과 연결된다.

<71> 상기 제 1 금속층은 몰리브덴 합금 또는 인듐-틴-옥사이드와 인듐-징크-옥사이드를 포함하는 도전성 물질 그룹 중 선택된 하나이고, 상기 제 2 금속층은 구리, 알루미늄, 알루미늄 합금 및 크롬과 같은 도전성 금속 그룹 중 선택된 하나 또는 그 이상의 합금으로 형성된다.

효과

<72> 본 발명에서는 첫째, 마스크 공정 수를 줄이는 것을 통해 생산 수율을 개선할 수 있다.

<73> 둘째, 제 3 마스크 공정 단계 시 새도우 마스크의 적용으로 플라즈마 화학기상증착법으로 보호막을 형성하므로, 막질 특성이 우수한 보호막을 형성할 수 있고 공정 불량을 최소화할 수 있는 장점이 있다.

<74> 셋째, 반도체층을 전기적으로 고립된 아일랜드 형태로 설계하는 것을 통해 웨이비 노이즈와 같은 화질 불량 문제를 해결할 수 있다.

발명의 실시를 위한 구체적인 내용

<75> --- 실시예 ---

<76> 본 발명은 새도우 마스크의 적용으로 공정이 단순화되면서, 공정 불량이 최소화된 3 마스크 횡전계 방식 액정표시장치용 어레이 기관 및 그 제조방법을 제공하는 것을 특징으로 한다.

<77> 이하, 첨부한 도면을 참조하여 본 발명에 따른 횡전계 방식 액정표시장치에 대해 설명하도록 한다.

<78> 도 3은 본 발명에 따른 횡전계 방식 액정표시장치용 어레이 기관의 단위 화소를 나타낸 평면도이다.

<79> 도시한 바와 같이, 기관(100) 상의 일 방향으로 게이트 배선(120)과, 상기 게이트 배선(120)의 일 끝단에 위치하는 게이트 패드(152)와, 상기 게이트 배선(120)에서 연장된 게이트 전극(125)을 구성한다. 또한, 상기 게이트 배선(120)과 평행하게 이격된 공통 배선(150)과, 상기 공통 배선(150)의 일 끝단에 위치하는 공통 패드(156)와, 상기 공통 배선(150)에서 화소 영역(P) 방향으로 수직하게 분기된 다수의 공통 전극(185)을 구성한다.

<80> 이때, 상기 다수의 공통 전극(185)은 공통 배선(150)의 일부를 각각 노출하는 제 1 및 제 2 공통 콘택홀(CMH1, CMH2)을 통해 공통 배선(150)과 전기적으로 연결된다.

<81> 상기 게이트 배선(120) 및 공통 배선(150)과 수직 교차하여 화소 영역(P)을 정의하는 데이터 배선(130)과, 상기 데이터 배선(130)의 일 끝단에 위치하는 데이터 패드(162)와, 상기 데이터 배선(130)에서 연장된 U자 형상의 소스 전극(132)과, 상기 소스 전극(132)과 서로 맞물리도록 이격된 드레인 전극(134)을 구성한다.

- <82> 이때, 상기 데이터 배선(130)과 소스 및 드레인 전극(132, 134)은 제 1 금속층(미도시)과 제 2 금속층(미도시)이 차례로 적층된 이중층으로 구성된다. 상기 제 1 금속층은 폴리브덴 합금, 인듐-틴-옥사이드(ITO) 및 인듐-징크-옥사이드(IZO)를 포함하는 도전성 물질 그룹 중 선택된 하나로, 상기 제 2 금속층은 구리, 알루미늄, 알루미늄 합금 및 크롬을 포함하는 도전성 물질 그룹 중 선택된 하나로 각각 구성된다.
- <83> 상기 게이트 및 데이터 패드(152, 162)와 공통 패드(156)는 각각의 일부를 노출하는 게이트 및 데이터 패드 콘택홀(GPH, DPH)과 공통 패드 콘택홀(CPH)을 통해 게이트 패드 전극(154), 데이터 패드 전극(164) 및 공통 패드 전극(158)에 각각 연결된다. 이때, 상기 게이트 패드 전극(154), 데이터 패드 전극(164) 및 공통 패드 전극(158)은 동일층에서 제 1 금속층으로 구성된다.
- <84> 상기 게이트 배선(120)과 데이터 배선(130)의 교차지점에는 박막트랜지스터(T)를 구성한다. 상기 박막트랜지스터(T)는 게이트 전극(125)과, 상기 게이트 전극(125)과 그 일부가 중첩된 아일랜드 형상의 반도체층(미도시)과, 상기 반도체층(미도시)과 접촉되고 서로 이격된 소스 및 드레인 전극(132, 134)을 포함한다.
- <85> 이때, 상기 반도체층은 데이터 배선(130), 소스 및 드레인 전극(132, 134)과 별도의 마스크를 이용하여 게이트 전극(125)과 그 일부가 중첩되도록 아일랜드 패턴으로 구성한다.
- <86> 상기 반도체층은 순수 비정질 실리콘(a-Si:H)으로 이루어진 액티브층(140)과, 불순물 비정질 실리콘(n+ a-Si:H)으로 이루어진 오믹 콘택층(미도시)을 포함한다.
- <87> 또한, 상기 소스 및 드레인 전극(132, 134)의 이격된 사이로 노출된 오믹 콘택층(미도시)을 양측으로 분리 형성하고, 그 하부의 액티브층(140)을 과식각하여 이 부분을 채널(미도시)로 활용한다.
- <88> 상기 드레인 전극(134)과 직접 연결되고, 제 1 금속층으로만 이루어진 화소 전극(170)을 화소 영역(P)에 대응하여 구성한다. 상기 화소 전극(170)은 드레인 전극(134)과 접촉된 연장부(170a)와, 상기 연장부(170a)에서 화소 영역(P) 방향으로 수직하게 분기된 다수의 수직부(170b)와, 상기 다수의 수직부(170b)를 하나로 연결하는 수평부(170c)를 포함한다.
- <89> 이때, 상기 다수의 화소 전극 수직부(170b)는 공통 배선(150)에서 연장된 다수의 공통 전극(185)과 화소 영역(P)에서 평행하게 교대로 이격 배치된다. 상기 화소 전극(170)과 공통 전극(185)은 제 1 금속층으로 구성된다.
- <90> 상기 공통 배선(150)을 제 1 전극으로 하고, 상기 제 1 전극과 중첩된 화소 전극의 수평부(170c)를 제 2 전극으로 하며, 상기 제 1 및 제 2 전극의 중첩된 사이 공간에 개재된 게이트 절연막(미도시)을 유전체층으로 하는 스토리지 커패시터(Cst)를 구성한다.
- <91> 전술한 구성은 전기적으로 고립된 아일랜드 형태로 반도체층이 구성되고, 게이트 및 데이터 패드와 공통 패드가 동일층에서 동일 물질로 구성되는 것을 특징으로 한다.
- <92> 이하, 본 발명에 따른 횡전계 방식 액정표시장치용 어레이 기판의 제조방법을 통해 보다 상세히 설명하도록 한다.
- <93> 본 발명에 따른 횡전계 방식 액정표시장치용 어레이 기판은 3 마스크 공정으로 제작된다.
- <94> 도 4a 내지 도 4i는 도 3의 IV-IV'선을 따라 절단하여 공정 순서에 따라 나타낸 공정 단면도이다.
- <95> 도 4a는 제 1 마스크 공정 단계를 나타낸 단면도이다.
- <96> 도 4a에 도시한 바와 같이, 기판(100) 상에 스위칭 영역(S), 화소 영역(P), 공통 영역(C), 게이트 영역(G), 게이트 패드 영역(GP), 데이터 영역(D) 및 데이터 패드 영역(DP)을 정의하는 단계를 진행한다. 이때, 상기 게이트 패드 영역(GP)과 데이터 패드 영역(DP)은 게이트 영역(G)과 데이터 영역(D) 각각의 일부이다.
- <97> 상기 다수의 영역(S, P, C, G, GP, D, DP)이 정의된 기판(100) 상에 구리(Cu), 구리 합금(AINd), 알루미늄(Al), 알루미늄 합금(AINd) 및 크롬(Cr)과 같은 도전성 금속 그룹 중 선택된 하나로 게이트 금속층(미도시)을 형성하고 이를 패터닝하여, 상기 게이트 영역(G)에 대응된 일 방향으로 게이트 배선(120)과, 상기 게이트 배선(120)에서 연장된 게이트 전극(125)과, 상기 게이트 배선(120)의 일 끝단에 위치하는 게이트 패드 영역(GP)에 대응하여 게이트 패드(152)를 형성한다.
- <98> 또한, 상기 공통 영역(C)에 대응된 일 방향으로 공통 배선(150)과, 상기 공통 배선(150)의 일 끝단에 대응된 공통 패드(도 3의 156)와, 상기 데이터 패드 영역(DP)에 대응하여 전기적으로 절연된 아일랜드 형태의 데이터 패드(162)를 각각 형성한다. 이때, 상기 데이터 패드(162)는 후속 공정으로 형성되는 데이터 배선(도 3의 130)과

동일층 동일 물질로 형성할 수도 있다.

- <99> 다음으로, 상기 게이트 전극(125), 게이트 배선(120), 공통 배선(150), 게이트 패드(152), 데이터 패드(162) 및 공통 패드가 형성된 기판(100) 상에 질화 실리콘(SiNx)과 산화 실리콘(SiO₂) 등과 같은 무기절연물질 그룹 중에서 선택된 하나를 증착하여 게이트 절연막(145)을 형성한다.
- <100> 도 4b 내지 도 4e는 제 2 마스크 공정 단계를 나타낸 단면도이다.
- <101> 도 4b에 도시한 바와 같이, 상기 게이트 절연막(145)이 형성된 기판(100) 상에 순수 비정질 실리콘(a-Si:H)으로 이루어진 순수 비정질 실리콘층(140a)과, 불순물을 포함하는 비정질 실리콘(n+ a-Si:H)으로 이루어진 불순물 비정질 실리콘층(141a)을 차례로 적층 형성한다. 상기 순수 및 불순물 비정질 실리콘층(140a, 141a)은 플라즈마 화학 기상증착법으로 게이트 절연막(145)과 동일한 챔버내에서 연속적으로 형성할 수 있다.
- <102> 다음으로, 상기 순수 및 불순물 비정질 실리콘층(140a, 140b)이 형성된 기판(100) 상에 포토레지스트를 도포하여 제 1 감광층(190a)을 형성하고, 상기 제 1 감광층(190a)과 이격된 상부에 투과부(T1), 반투과부(T2) 및 차단부(T3)로 이루어진 하프톤 마스크(HTM)를 정렬하는 단계를 진행한다.
- <103> 상기 하프톤 마스크(HTM)는 상기 반투과부(T2)에 반투명막을 형성하여 빛의 강도를 낮추거나 빛의 투과량을 낮추어 제 1 감광층(190a)이 불완전 노광될 수 있도록 하는 기능을 한다. 이때, 상기 하프톤 마스크(HTM) 이외에 상기 반투과부(T2)에 슬릿 형상을 두어 빛의 투과량을 조절하는 슬릿 마스크가 이용될 수 있다.
- <104> 또한, 상기 차단부(T3)는 빛을 완전히 차단하는 기능을 하고, 상기 투과부(T1)는 빛을 투과시켜 빛에 노출된 제 1 감광층(190a)이 화학적 변화를 일으켜 완전 노광될 수 있도록 하는 기능을 한다.
- <105> 이때, 상기 스위칭 영역(S)에 대응된 게이트 전극(125)과 중첩된 부분에 차단부(T3), 상기 게이트 패드 영역(GP), 공통 영역(C)의 일부 및 데이터 패드 영역(DP)에 각각 대응하여 투과부(T1), 그리고 이를 제외한 전 영역은 반투과부(T2)가 위치하도록 하프톤 마스크(HTM)를 정렬한다.
- <106> 도 4c에 도시한 바와 같이, 상기 하프톤 마스크(도 4b의 HTM)와 이격된 상부에서 기판(100) 방향으로 노광 및 현상 공정을 진행하면, 상기 스위칭 영역(S)에는 두께 변화가 없는 제 1 감광 패턴(191)이 형성되고, 상기 게이트 및 데이터 패드 영역(GP, DP)과 공통 영역(C)에 대응된 제 1 감광층(도 4b의 190a)은 모두 제거되며, 이를 제외한 전 영역에 대응된 제 1 감광층은 그 두께가 절반 정도로 낮아진 제 2 감광 패턴(192)이 형성된다.
- <107> 다음으로, 상기 제 1 및 제 2 감광 패턴(191, 192)을 마스크로 이용하고, 상기 게이트 및 데이터 패드 영역(GP, DP)과 공통 영역(C) 각각에 대응하여 노출된 불순물 및 순수 비정질 실리콘층(141a, 140a)과 게이트 절연막(145)을 차례로 패터닝하는 단계를 진행한다.
- <108> 이때, 상기 게이트 및 데이터 패드 영역(GP, DP)과 공통 영역(C) 각각에 대응된 게이트 절연막(145)은 절반 이상을 제거하고 일부는 남겨둔다.
- <109> 도 4d에 도시한 바와 같이, 상기 제 1 및 제 2 감광 패턴(도 4c의 191, 192)을 애싱하면, 상기 스위칭 영역(S)에 대응된 제 1 감광 패턴(191)은 그 두께가 절반 정도로 낮아지고, 이를 제외한 전 영역에 대응된 제 2 감광 패턴(도 4c의 192)은 모두 제거되어 그 하부의 불순물 비정질 실리콘층(141a)이 외부로 노출된다.
- <110> 도 4e에 도시한 바와 같이, 상기 스위칭 영역(S)에 대응된 제 1 감광 패턴(도 4d의 191)을 마스크로 이용하고, 상기 노출된 불순물 비정질 실리콘층(도 4d의 141a)과 불순물 비정질 실리콘층 하부의 순수 비정질 실리콘층(도 4d의 140a)을 차례로 패터닝한다.
- <111> 전술한 패턴 공정을 진행하면, 상기 스위칭 영역(S)에는 게이트 전극(125)과 그 일부가 중첩된 아일랜드 형상의 반도체층(142)이 형성된다. 이때, 상기 반도체층(142)은 순수 비정질 실리콘으로 이루어진 액티브층(140)과, 불순물을 포함하는 비정질 실리콘으로 이루어진 오믹 콘택층(141)을 포함한다.
- <112> 이때, 상기 게이트 및 데이터 패드 영역(GP, DP)과 공통 영역(C)에 대응하여 일부를 남겨둔 게이트 절연막(145)이 같이 제거되어 게이트 및 데이터 패드(152, 162) 각각의 일부를 노출하는 게이트 패드 콘택홀(GPH) 및 데이터 패드 콘택홀(DPH)과, 상기 공통 배선(150) 각각의 일부를 노출하는 제 1 공통 콘택홀(CMH1) 및 제 2 공통 콘택홀(도 3의 CMH2)이 형성된다.
- <113> 도면으로 상세히 제시하지는 않았지만, 상기 공통 배선(150)의 일 끝단에 위치하는 공통 패드의 일부를 노출하는 공통 패드 콘택홀(도 3의 CPH)이 더욱 형성된다.

- <114> 즉, 본 발명에서는 게이트 및 데이터 패드(152, 162), 공통 배선(150) 및 공통 패드 각각의 중첩된 상부에 대응하여 일부를 남겨둔 게이트 절연막(145)이 불순물 및 순수 비정질 실리콘층(도 4d의 141a, 140a)을 패터닝하는 과정에서 식각율을 맞춰주는 완충층의 역할을 하는 바, 콘택 불량에 발생하는 것을 미연에 방지할 수 있는 장점이 있다.
- <115> 본 발명에서는 제 2 마스크 공정 단계에 게이트 전극(125)과 그 일부가 중첩된 반도체층(142)을 스위칭 영역(S)에 대응하여 전기적으로 고립된 아일랜드 패턴으로 구성하는 것을 특징으로 한다. 이와 같은 구성은 데이터 배선(130)과 소스 및 드레인 전극(134)의 하부로 제 1 및 제 2 비정질 패턴이 형성되지 않기 때문에, 이 부분에 대응하여 과도하게 설계된 블랙 매트릭스(미도시)의 선폴을 줄일 수 있는 장점이 있다.
- <116> 또한, 본 발명에 따른 반도체층(142)은 스위칭 영역(S)에 대응된 아일랜드 형태로 설계되므로, 기판(100)의 배면에 위치하는 백라이트 유닛(미도시)으로부터 빛이 반도체층(142)에 입사될 염려가 없어 웨이비 노이즈와 같은 화질 불량 문제를 미연에 방지할 수 있다.
- <117> 다음으로, 상기 남겨진 제 1 감광 패턴(도 4d의 191)을 스트립 공정으로 제거하는 것을 통해 제 2 마스크 공정 단계가 완료된다.
- <118> 도 4f 내지 도 4i는 제 3 마스크 공정 단계를 나타낸 단면도이다.
- <119> 도 4f에 도시한 바와 같이, 상기 반도체층(142), 게이트 및 데이터 패드 콘택홀(도 4e의 GPH, DPH)과 제 1 및 제 2 공통 콘택홀(도 3의 CMH1, CMH2) 등이 형성된 기판(100) 상에 몰리브덴 합금(MoTi) 또는 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 도전성 물질 그룹 중 선택된 하나로 제 1 금속층(177)을 형성한다. 이때, 상기 제 1 금속층(177)으로 몰리브덴 합금을 이용하는 것이 바람직하다.
- <120> 상기 제 1 금속층(177)이 형성된 기판(100) 상에 구리(Cu), 알루미늄(Al), 알루미늄 합금(AlNd) 및 크롬(Cr)과 같은 도전성 금속 그룹 중 선택된 하나 또는 그 이상으로 제 2 금속층(178)을 형성한다. 상기 제 2 금속층(178)은 전기 전도도가 우수한 구리를 이용하는 것이 바람직하다.
- <121> 다음으로, 상기 제 1 및 제 2 금속층(177, 178)이 형성된 기판(100) 상에 포토레지스트를 도포하여 제 2 감광층(190b)을 형성하고, 이와 이격된 상부에 전술한 하프톤 마스크(HTM)를 정렬하는 단계를 진행한다.
- <122> 이때, 상기 화소 영역(P)과 공통 영역(C)에 대응하여 일정한 간격으로 투과부(T1)와 반투과부(T2)가 교대로 위치하도록 하고, 상기 스위칭 영역(S)에 대응하여 양측의 차단부(T3) 사이에 투과부(T1), 특히 스위칭 영역(S)에서 화소 영역(P)으로 연장되는 일부는 반투과부(T2)가 위치하도록 한다. 또한, 상기 게이트 패드 영역(GP)과 데이터 패드 영역(DP)에 대응하여 반투과부(T2), 상기 데이터 영역(D)에 대응하여 차단부(T3), 그리고 이를 제외한 전 영역은 투과부(T1)가 위치하도록 하프톤 마스크(HTM)를 정렬한다.
- <123> 도 4g에 도시한 바와 같이, 상기 하프톤 마스크(도 4f의 HTM)와 이격된 상부에서 기판(100) 방향으로 노광 및 현상 공정을 진행하면, 상기 화소 영역(P)과 공통 영역(C)에 대응하여 두께가 절반 정도로 낮아진 다수의 제 3 감광 패턴(193), 상기 스위칭 영역(S)에 대응하여 두께 변화 없이 양측으로 이격되고, 일 측의 두께가 절반 정도로 낮아진 제 4 감광 패턴(194), 상기 데이터 영역(D)에 대응하여 두께 변화가 없는 제 5 감광 패턴(195), 상기 게이트 및 데이터 패드 영역(GP, DP)에 대응하여 두께가 절반 정도로 낮아진 제 6 및 제 7 감광 패턴(196, 197)이 각각 형성된다.
- <124> 이때, 상기 제 3, 제 4, 제 5, 제 6, 제 7 감광 패턴(193, 194, 195, 196, 197)을 제외한 전 부분에 대응된 제 2 감광층(도 4f의 190b)은 모두 제거되고, 그 하부의 제 2 금속층(도 4f의 178)이 노출된다.
- <125> 다음으로, 상기 제 3, 제 4, 제 5, 제 6, 제 7 감광 패턴(193, 194, 195, 196, 197)을 마스크로 이용하고, 상기 노출된 제 2 금속층과 제 2 금속층 하부의 제 1 금속층(도 4f의 177)을 차례로 패터닝하면, 상기 화소 영역(P)과 스위칭 영역(S)에 대응된 화소 전극(도 3의 170)과, 상기 공통 영역(C)에 대응된 공통 전극(185)과, 상기 스위칭 영역(S)에 대응하여 양측으로 이격된 소스 및 드레인 전극(132, 134)과, 상기 데이터 영역(D)에 대응된 데이터 배선(130)과, 상기 게이트 및 데이터 패드 영역(GP, DP)에 대응하여 게이트 및 데이터 패드 콘택홀(GPH, DPH)을 통해 게이트 및 데이터 패드(152, 162)와 각각 연결된 게이트 및 데이터 패드 전극(154, 164)이 형성된다.
- <126> 이때, 상기 화소 전극은 드레인 전극(134)과 동일 패턴으로 구성된 연장부(170a)와, 상기 연장부(170a)에서 화소 영역(P) 방향으로 수직하게 분기된 다수의 수직부(170b)와, 상기 공통 배선(150)과 중첩된 상부에서 상기 다

수의 수직부(170b)를 하나로 연결하는 수평부(170c)를 포함한다.

- <127> 상기 공통 전극(185)은 화소 전극 수직부(170b)와 화소 영역(P)에서 평행하게 교대로 이격 배치된다.
- <128> 상기 화소 전극, 공통 전극(185), 소스 및 드레인 전극(132, 134), 데이터 배선(130), 게이트 및 데이터 패드 전극(154, 164)은 제 1 및 제 2 금속층이 차례로 적층된 상태이다.
- <129> 다음으로, 상기 소스 및 드레인 전극(132, 134)의 이격된 사이 공간으로 노출된 오믹 콘택층(141)을 패틴하여 양측으로 분리 형성하고, 양측으로 이격된 사이로 노출된 액티브층(140)을 파식각하여 백에치 타입의 채널(ch)을 형성한다.
- <130> 도 4h에 도시한 바와 같이, 상기 남겨진 제 3, 제 4, 제 5, 제 6, 제 7 감광 패틴(도 4g의 193, 194, 195, 196, 197)을 애싱하면, 스위칭 영역(S)과 데이터 영역(D)에 대응된 제 4 및 제 5 감광 패틴(194, 195)은 두께가 절반 정도로 낮아지게 되고, 이를 제외한 제 3, 제 6, 제 7 감광 패틴은 모두 제거 된다.
- <131> 이때, 상기 제 3, 제 6, 제 7 감광 패틴 하부에 대응되고, 제 1 및 제 2 금속층이 차례로 적층된 이중층으로 이루어진 화소 전극 수직부(170b) 및 수평부(170c), 공통 전극(185), 게이트 및 데이터 패드 전극(154, 164)이 노출된다. 또한, 상기 제 4 감광 패틴(194)의 일측에 대응된 이중층으로 이루어진 화소 전극 연장부(170a)가 노출된다.
- <132> 다음으로, 상기 남겨진 제 4 및 제 5 감광 패틴(194, 195)을 마스크로 이용하고, 상기 노출된 화소 전극 수직부(170b) 및 수평부(170c), 공통 전극(185), 게이트 및 데이터 패드 전극(154, 164)과 화소 전극 연장부(170a)의 제 2 금속층을 선택적으로 패틴하여, 제 1 금속층으로 이루어진 화소 전극 수직부(170b) 및 수평부(170c), 공통 전극(185), 게이트 및 데이터 패드 전극(154, 164)과 화소 전극 연장부(170a)를 각각 형성한다. 도면으로 제시하지는 않았지만, 상기 화소 전극 수평부(170c)는 제 1 및 제 2 금속층으로 이루어진 이중층으로 구성할 수도 있다.
- <133> 이때, 상기 공통 배선(150)을 제 1 전극으로 하고, 상기 제 1 전극과 증착된 화소 전극 수평부(170c)를 제 2 전극으로 하며, 상기 제 1 및 제 2 전극 사이 공간에 개재된 게이트 절연막(145)을 유전체층으로 하는 스토리지 커패시터(Cst)가 형성된다.
- <134> 종래에는 유전체층으로 게이트 절연막(도 2g의 45)과 보호막(도 2g의 55)을 이용하는 데 반해, 본 발명에서는 유전체층으로 게이트 절연막(145) 만이 이용된다. 스토리지 용량은 제 1 및 제 2 전극의 면적에 비례하고 유전체층의 두께에 반비례하는 관계가 성립되는 바, 유전체층의 두께 감소로 제 1 및 제 2 전극의 면적을 축소 설계 하더라도 충분한 스토리지 용량을 확보할 수 있는 장점이 있다.
- <135> 도면으로 상세히 제시하지는 않았지만, 스토리지 용량의 확보를 위해 화소 전극 수평부(170c)를 전단의 게이트 배선(120)과 증착된 상부로 연장 설계할 수도 있다.
- <136> 도 4i에 도시한 바와 같이, 상기 화소 전극(도 3의 170), 공통 전극(185), 게이트 및 데이터 패드 전극(154, 164)이 형성된 기관(100)을 플라즈마 화학기상증착 장비의 챔버 내부로 이송한 후, 상기 게이트 및 데이터 패드 영역(GP, DP)과 공통 패드 영역(도 3의 CP)으로 증착물질이 증착되는 것을 차단하는 새도우 마스크(SM)를 정렬하는 단계를 진행한다.
- <137> 다음으로, 상기 게이트 및 데이터 패드 영역(GP, DP)과 공통 패드 영역을 제외한 기관(100)의 상부 전면에 질화 실리콘(SiNx)과 산화 실리콘(SiO₂)을 포함하는 무기절연물질 그룹 중 선택된 하나, 또는 아크릴계 수지와 벤조사이클로부텐(benzocyclobutene: BCB)을 포함하는 유기절연물질 그룹 중 선택된 하나로 보호막(155)을 형성한다.
- <138> 이상으로, 본 발명에 따른 회전계 방식 액정표시장치용 어레이 기관을 3 마스크 공정으로 제작할 수 있다.
- <139> 본 발명에서는 3 마스크 공정 단계에 새도우 마스크를 적용하는 것을 통해, 플라즈마 화학기상증착법을 이용하여 막질 특성이 우수한 보호막을 형성할 수 있다.
- <140> 이때, 본 발명에 따른 회전계 방식 액정표시장치용 어레이 기관을 3 마스크 공정으로 제작하는 과정에서 새도우 마스크의 배치 및 설계는 무엇 보다 중요하다 할 수 있다.
- <141> 이러한 어레이 기관의 제조 방법은 대량 생산을 위한 목적으로 대형의 원장 글래스 기관을 이용하고, 이러한 원장 글래스 기관 상에 게이트 및 데이터 배선, 박막트랜지스터, 화소 전극 및 공통 전극 등을 포함하는 어레이

소자를 형성하고 나서 스크라이브 및 커팅 공정으로 절단하여 개개의 어레이 기판으로 제작하고 있다.

- <142> 이하, 첨부한 도면을 참조하여 본 발명에 따른 횡전계 방식 액정표시장치용 어레이 기판의 제 3 마스크 공정 단계에 사용되는 새도우 마스크에 대해 상세히 설명하도록 한다.
- <143> 도 5a는 본 발명에 따른 새도우 마스크를 나타낸 사시도이고, 도 5b는 도 5a의 V-V'선을 따라 절단하여 나타낸 개략적인 단면도로, 보다 상세하게는 플라즈마 화학기상 증착 장비 내에 새도우 마스크가 장착된 상태를 나타낸 단면도이다.
- <144> 도 5a와 도 5b에 도시한 바와 같이, 본 발명에 따른 횡전계 방식 액정표시장치용 어레이 기판의 제 3 마스크 공정 단계인 보호막 증착 공정 시, 플라즈마 화학기상 증착 장비의 챔버(250) 내부에 장착된 새도우 마스크(200)를 나타내고 있다.
- <145> 상기 새도우 마스크(200)는 빈 공간에 대응된 개구 영역(EA)과, 이를 제외한 차단 영역(BA)을 포함한다. 상기 개구 영역(EA)은 다수의 게이트 및 데이터 배선, 박막트랜지스터, 화소 전극 및 공통 전극 등이, 상기 차단 영역(BA)은 다수의 게이트 및 데이터 패드와 공통 패드 등이 형성된 부분에 각각 대응하는 영역이다.
- <146> 이때, 상기 새도우 마스크(200)의 차단 영역(BA)은 개구 영역(EA)을 감싸는 형태로 최외곽 네 가장자리를 따라 설계되는 외곽부(200a)와, 상기 외곽부(200a)의 내측으로 개구 영역(EA) 간 경계 영역에 해당하는 중앙부(200b)로 구분된다.
- <147> 이러한 새도우 마스크(200)는 서셉터(210)의 상부 면에 안착된 원장 글래스 기판(220)과 이격된 상부에 장착된다. 보호막 증착 공정 중 새도우 마스크(200)의 중앙부(200b)는 원장 글래스 기판(220)과 플로팅 상태를 유지하게 된다.
- <148> 이때, 보호막의 균일도를 향상시키기 위해서는 새도우 마스크(200)의 외곽부(200a)와 중앙부(200b)의 설계를 구분하여 제작해야 하는 바, 이에 대해서는 이하 첨부한 도면을 참조하여 상세히 설명하도록 한다.
- <149> 도 6a와 도 6b는 도 5a의 A와 B부분의 절단면을 나타낸 단면도로, 보다 상세하게는 새도우 마스크의 중앙부와 외곽부의 형상을 세부적으로 나타낸 실시예들이다.
- <150> 우선, 도 6a에 도시한 바와 같이, 새도우 마스크의 중앙부(200b)는 개구 영역(도 5a의 EA) 간 경계 영역에 위치하게 된다. 이때, 본 발명에서는 증착물이 새도우 마스크의 중앙부(200b)와 중첩된 하부에 대응된 부분으로 침투되는 것을 방지할 수 있고, 이 부분에 증착되는 보호막의 균일도를 향상시킬 수 있도록 새도우 마스크 중앙부(200b)의 절단면을 삼각형 및 사다리꼴 형상으로 제작한 것을 특징으로 한다.
- <151> 상기 삼각형 형상으로 제작되는 새도우 마스크의 중앙부(200b)는 그 표면에서부터 통으로 연결되거나, 그 표면으로부터의 중심 부분이 제거된 꺾인 형태로 제작될 수 있다. 이때, 꺾인 형태로 제작된 삼각형 형상이 증착물의 균일도 및 침투로부터 유리하며, 사다리꼴 형상으로 제작했을 경우 가장 효율적이다.
- <152> 또한, 도 6b에 도시한 바와 같이, 새도우 마스크의 외곽부(200a)는 플라즈마의 누수 현상이 종종 발생하고 있는데, 이러한 플라즈마 누수 현상을 방지할 수 있도록 새도우 마스크 외곽부(200a)의 형상을 변경한 것을 특징으로 한다.
- <153> 보다 상세히 설명하면, 상기 새도우 마스크의 외곽부(200a)는 몸통부(M1)와 션드부(M2)를 포함한다. 상기 몸통부(M1)는 원장 글래스 기판(도 5b의 220)과 이격되고 사각형 형태로 설계된다. 상기 션드부(M2)는 몸통부(M1)에서 원장 글래스 기판과 중첩되도록 연장 설계된다.
- <154> 이때, 상기 션드부(M2)의 절단면은 원장 글래스 기판과 인접한 위치에 대응된 상부 표면에 대응된 일측 변이 사선형으로 설계되거나, 상기 일측 변이 사선형으로 설계되고, 원장 글래스 기판과 마주보는 면에 오목한 굴곡인 완곡부(H)가 설계된 것을 특징으로 한다.
- <155> 상기 션드부(M2)의 절단면은 사각형 또는 오각형 형상으로 설계될 수 있으며, 이에 한정되는 것은 아니며 다양한 형태로 변경될 수 있다.
- <156> 그러나, 최근에는 원장 글래스 기판이 대형화되는 추세에 발맞춰 새도우 마스크(도 5a의 200)의 크기 또한 커질 수 밖에 없다. 그 결과, 새도우 마스크 자체의 하중과 중력에 기인하여 처지는 문제를 유발하고 있다.
- <157> 도 7은 본 발명에 따른 새도우 마스크를 나타낸 평면도로, 이를 참조하여 보다 상세히 설명하도록 한다.
- <158> 도시한 바와 같이, 전술한 새도우 마스크(300)는 개구 영역(EA)과, 이를 제외한 차단 영역(BA)을 포함한다. 상

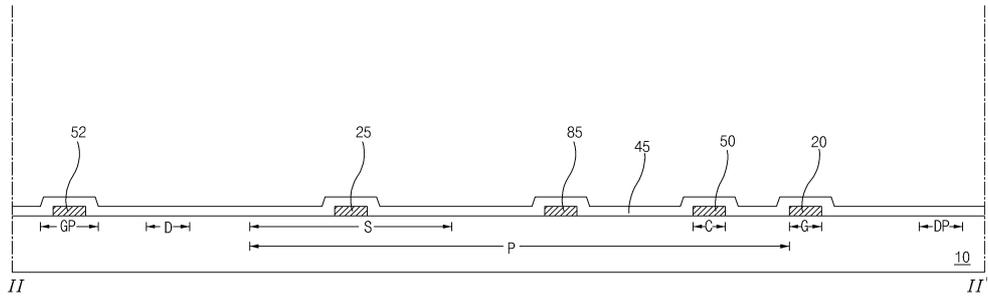
기 새도우 마스크(300)의 차단 영역(BA)은 개구 영역(EA)을 감싸는 형태로 최외곽 네 가장자리를 따라 설계되는 외곽부(300a)와, 상기 외곽부(300a)의 내측으로 개구 영역(EA) 간 경계 영역에 해당하는 중앙부(300b)로 구분된다.

- <159> 이때, 상기 새도우 마스크(300)의 외곽부(300a)와 중앙부(300b)를 일체형으로 제작할 경우 자체 하중 및 중력에 기인하여 새도우 마스크(300)의 처짐 현상이 발생할 수 있다.
- <160> 따라서, 본 발명에서는 새도우 마스크(300) 제작 시, 다수의 개구 영역(EA) 중 인접한 상측과 하측, 또는 인접한 좌측과 우측에 대응된 두 개의 개구 영역(EA)을 감싸는 외곽부(300a)를 하나의 트레이로 구분한 것을 특징으로 한다. 즉, 8개의 개구 영역(EA)을 포함하는 새도우 마스크(300)에 있어서, 2개의 개구 영역(EA)이 짝을 이루도록 제 1, 제 2, 제 3, 제 4 트레이(T1, T2, T3, T4)로 구분하여 설계한 것을 특징으로 한다.
- <161> 특히, 도면의 우측에는 제 3 트레이(T3)와 제 4 트레이(T4)의 경계부를 확대한 단면을 나타내고 있는 바, 그 절단면이 사다리꼴 형상인 것을 일 예로 도시하고 있다.
- <162> 이때, 상기 제 3 트레이(T3)와 제 4 트레이(T4)에 대응된 경계면에 있어서, 상기 제 3 트레이(T3)에 대응된 새도우 마스크 중앙부(300b)의 하측 면을 패턴하여 단차를 주고, 이에 대응되도록 제 4 트레이(T4)에 대응된 새도우 마스크 중앙부(300b)의 상측 면을 패턴하여 제 3 트레이(T3)와 제 4 트레이(T4)가 겹쳐질 수 있도록 설계한 것을 특징으로 한다. 상기 제 3 트레이(T3)와 제 4 트레이(T4) 간의 겹쳐진 면은 도시하지 않은 스크류와 같은 체결 수단을 통해 체결한다.
- <163> 특히, 상기 새도우 마스크 중앙부(300b)의 세로 변에 대응된 제 1 두께(t1)와 가로 변에 대응된 제 2 두께(t2)는 동일 또는 대등한 두께로 제작되며, 상기 제 1 및 제 2 두께(t1, t2)는 5~20mm의 범위에서 선택되는 것이 바람직하다.
- <164> 즉, 각 트레이 간의 경계부를 서로 겹쳐서 구성할 경우 자체 하중이나 중력에 의한 처짐 현상을 최소화할 수 있다. 또한, 상기 새도우 마스크(300)는 Al₂O₃, SiC, ZrC, 다공성 실리콘, 석영(quartz) 등을 포함하는 세라믹 계열, 아노다이징 처리한 알루미늄, Fe-36% Ni-64%의 합금, 10%이하의 탄소를 함유하는 저탄소강 중 선택된 어느 하나로 제작할 수 있다. 이러한 재질로 제작되는 새도우 마스크(300)는 자체 하중이나 중력에 의한 처짐 현상을 완화할 수 있는 효과가 있다.
- <165> 따라서, 본 발명에 따른 횡전계 방식 액정표시장치용 어레이 기판의 제조방법에 있어서, 보호막을 형성하는 3 마스크 공정 단계에 새도우 마스크를 사용하는 것을 통해 공정이 간소화될 뿐만 아니라 공정 불량을 최소화할 수 있다.
- <166> 지금까지, 본 발명의 실시예에 따른 새도우 마스크에 있어서, 제 1, 제 2, 제 3, 제 4 트레이로 구분된 것을 일 예로 설명하고 있으나, 상기 트레이의 개수는 원장 글래스 기판의 크기 및 사용 환경에 따라 달라질 수 있으며, 상기 다수의 트레이 간 구분 없이 하나의 통 패턴으로 제작될 수도 있다.
- <167> 따라서, 본 발명은 상기 실시예에 한정되는 것은 아니며, 본 발명의 정신 및 사상을 벗어나지 않는 한도 내에서 다양하게 변형 및 변경할 수 있다는 것은 자명한 사실일 것이다.

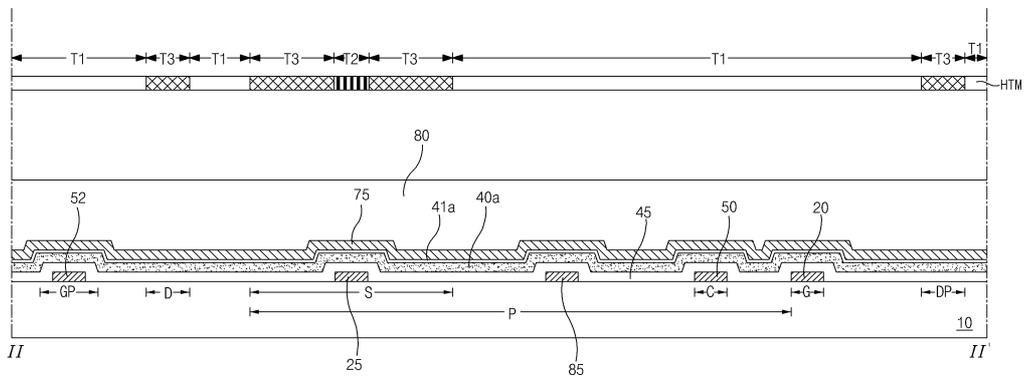
도면의 간단한 설명

- <168> 도 1은 종래에 따른 횡전계 방식 액정표시장치용 어레이 기판의 단위 화소를 나타낸 평면도.
- <169> 도 2a 내지 도 2g는 도 1의 II-II'선을 따라 절단하여 공정 순서에 따라 나타낸 공정 단면도.
- <170> 도 3은 본 발명에 따른 횡전계 방식 액정표시장치용 어레이 기판의 단위 화소를 나타낸 평면도.
- <171> 도 4a 내지 도 4i는 도 3의 IV-IV'선을 따라 절단하여 공정 순서에 따라 나타낸 공정 단면도.
- <172> 도 5a는 본 발명에 따른 새도우 마스크를 나타낸 사시도.
- <173> 도 5b는 도 5a의 V-V'선을 따라 절단하여 나타낸 개략적인 단면도.
- <174> 도 6a와 도 6b는 도 5a의 A와 B부분의 절단면을 나타낸 단면도.
- <175> 도 7은 본 발명에 따른 새도우 마스크를 나타낸 평면도.
- <176> * 도면의 주요부분에 대한 부호의 설명*

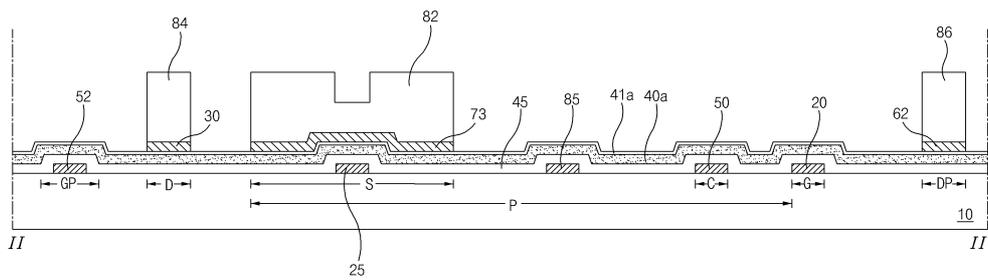
도면2a



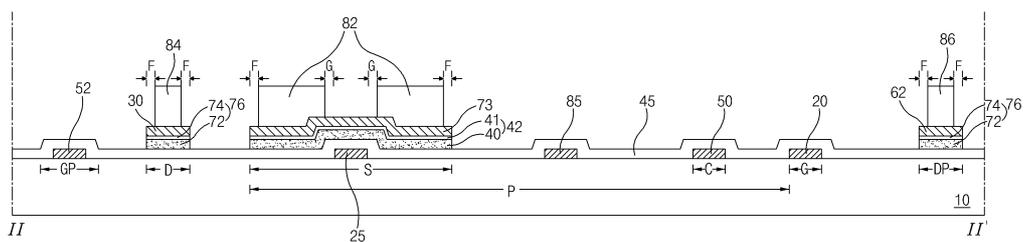
도면2b



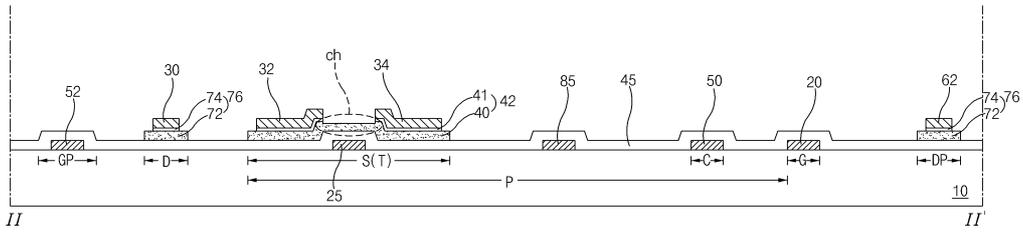
도면2c



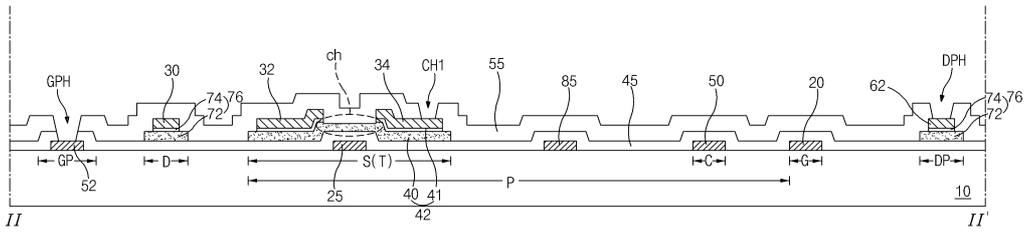
도면2d



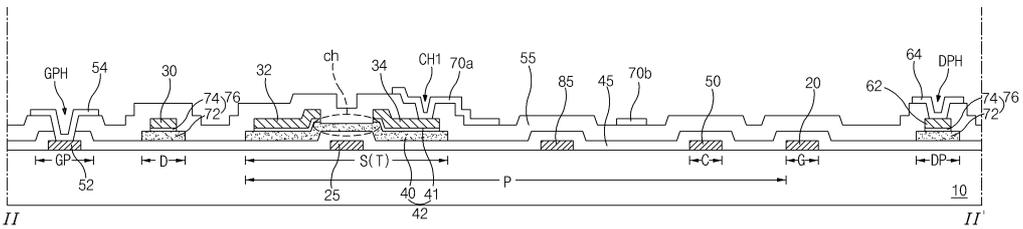
도면2e



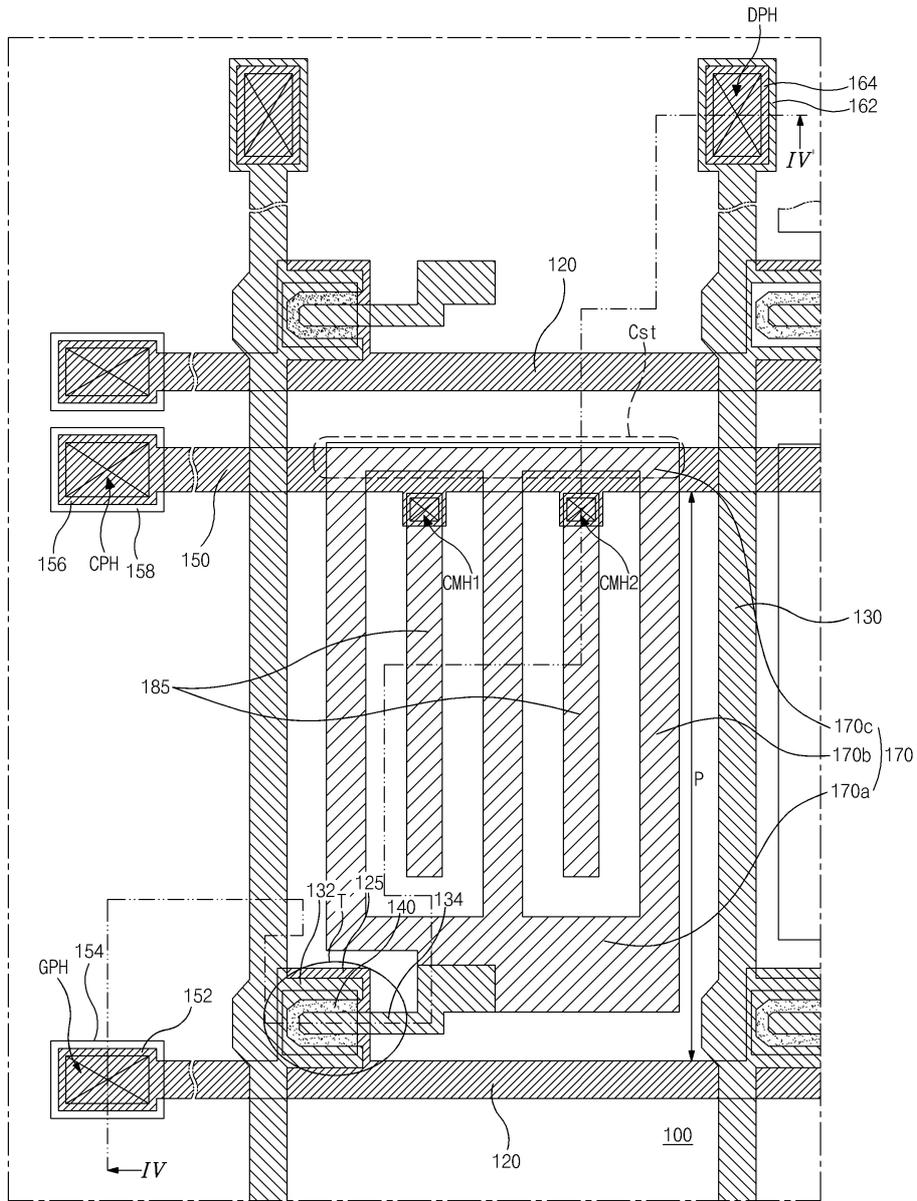
도면2f



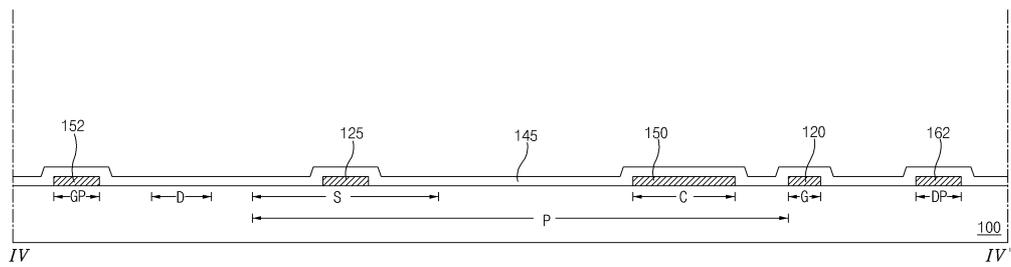
도면2g



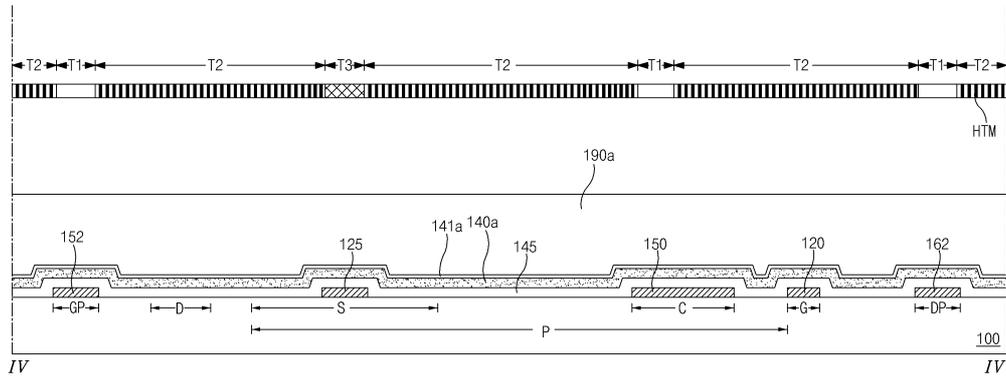
도면3



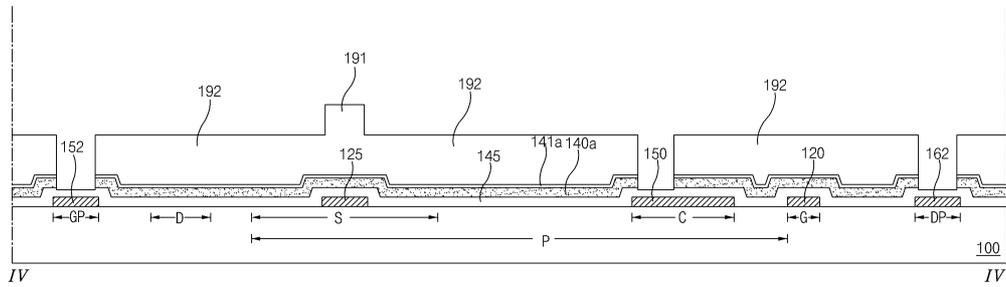
도면4a



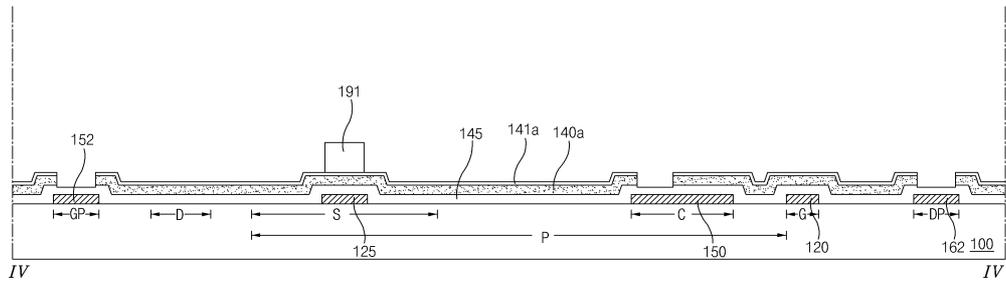
도면4b



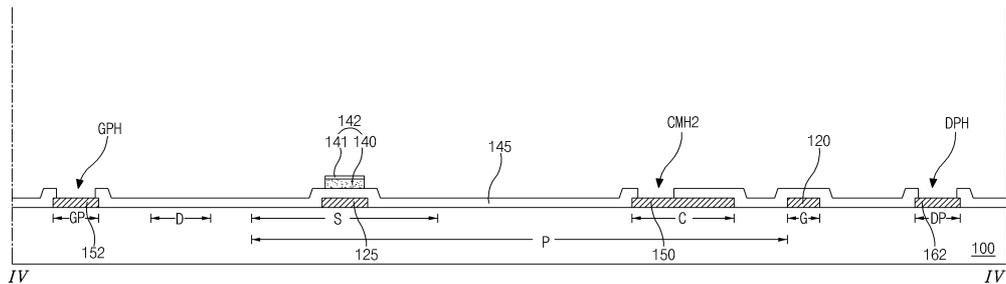
도면4c



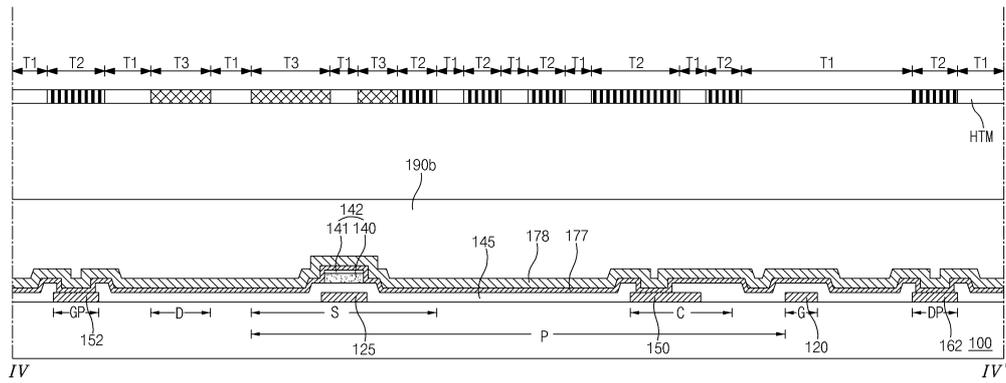
도면4d



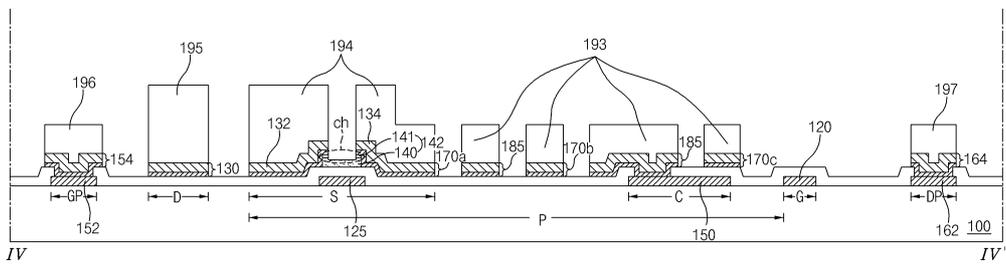
도면4e



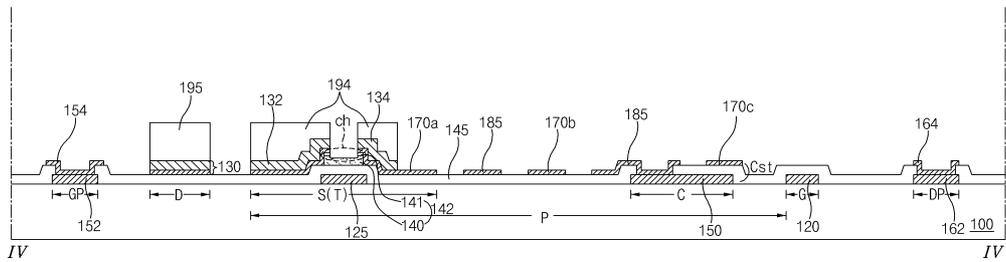
도면4f



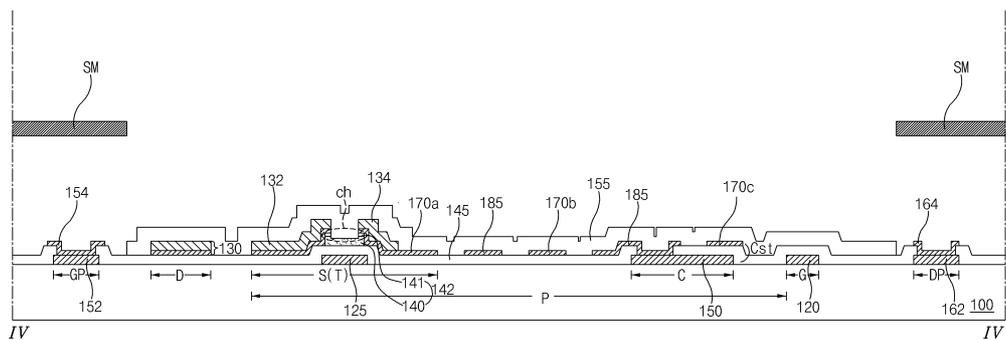
도면4g



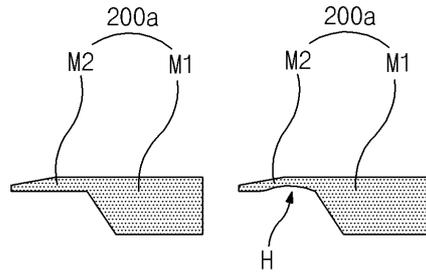
도면4h



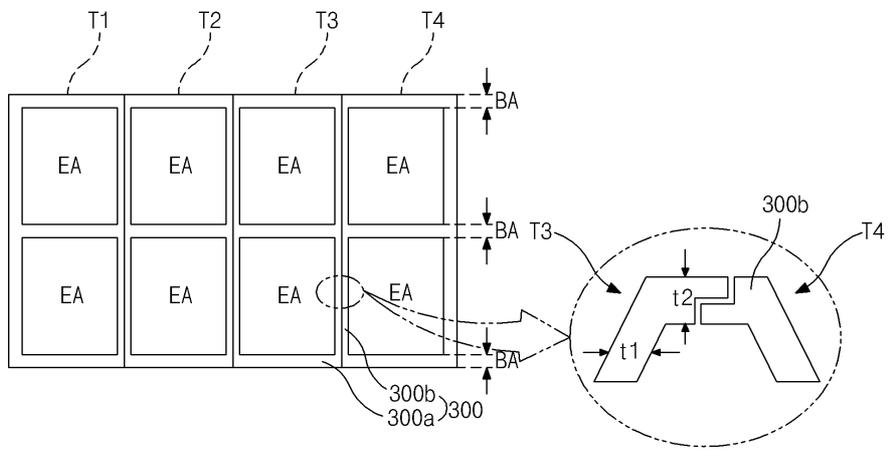
도면4i



도면6b



도면7



专利名称(译)	阴影掩模和使用其的横向电场型液晶显示装置		
公开(公告)号	KR1020090100788A	公开(公告)日	2009-09-24
申请号	KR1020080026218	申请日	2008-03-21
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	HONG HYUN SEOK 홍현석 KIM DONG YOUNG 김동영 KANG SUNG HOON 강성훈 LIM JOO SOO 임주수 KIM SUNG EUN 김성은		
发明人	홍현석 김동영 강성훈 임주수 김성은		
IPC分类号	G02F1/136		
CPC分类号	G02F1/136286 G02F1/1343 G02F2001/133738 G02F2001/136231		
外部链接	Espacenet		

摘要(译)

本发明涉及面内切换模式液晶装置，更具体地说，涉及减少掩模处理次数的面内切换模式液晶装置及其制造方法。形成公共线的数据焊盘的步骤和电隔离的岛型：在基板上形成栅极绝缘层的步骤，其中形成栅电极和布线，公共线以及公共PAD和数据焊盘：形成在栅极绝缘层上电隔离的岛型半导体层的步骤：分别连接到公共电极的栅极，公共电极连接在其中形成有上述半导体层的基板上的第一像素电极上金属层并连接到公共线和栅极和数据焊盘，以及公共PAD和形成数据线的步骤，由数据焊盘电极组成和公共焊盘电极，以及在数据线中延伸并彼此分开的双层和源极以及漏极电极：像素电极，公共电极，栅极和数据焊盘电极，以及包括制造方法的公共焊盘电极根据本发明的用于面内切换模式液晶器件的阵列基板是在基板的一端具有栅极焊盘的栅极布线；栅极电极在栅极布线中延伸；栅极布线；并且，在一端将普通PAD与平行分离，并且对于双层，依次层叠第一金属层和第二金属层。在能够在其中形成数据线，源极和漏极的基板上配备栅极并且数据焊盘电极和阴影掩模屏蔽公共焊盘电极的状态下，形成保护膜的步骤是包括在内。

