



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0044327
(43) 공개일자 2017년04월25일

(51) 국제특허분류(Int. Cl.)

G02F 1/1339 (2006.01) G02F 1/1333 (2006.01)

G02F 1/1337 (2006.01) G02F 1/1343 (2006.01)

(52) CPC특허분류

G02F 1/1339 (2013.01)

G02F 1/13338 (2013.01)

(21) 출원번호 10-2015-0143873

(22) 출원일자 2015년10월15일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

김승기

경기도 안양시 동안구 부림로 80 초원한양아파트

605동 1005호

(74) 대리인

특허법인인벤투스

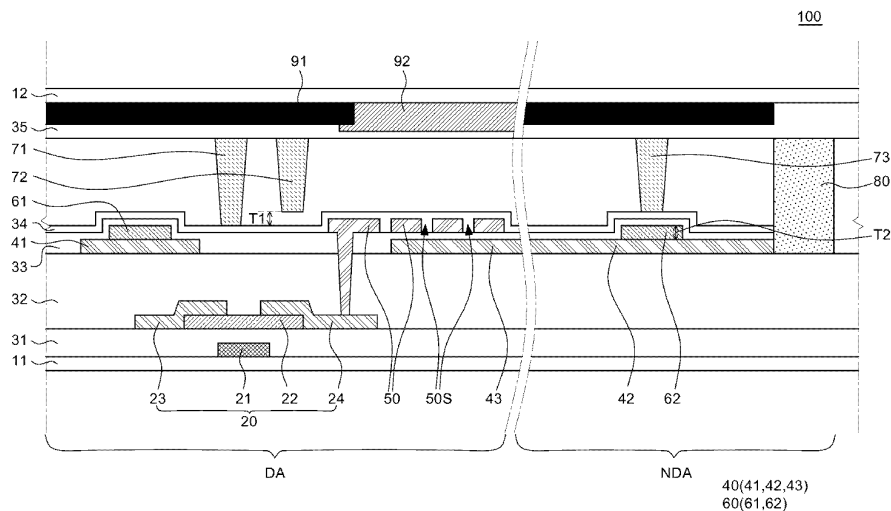
전체 청구항 수 : 총 16 항

(54) 발명의 명칭 액정 표시 장치

(57) 요약

본 발명의 일 실시예에 따른 액정 표시 장치는, 제1 기판과 제2 기판 사이의 표시 영역에 액정층, 상기 제1 기판 상에, 상기 액정층을 구동하기 위한 공통 전극, 상기 제1 기판과 상기 제2 기판 사이의 비 표시 영역에, 상기 액정층을 둘러싸는 실런트(sealant), 상기 액정층과 상기 실런트 사이의 상기 비 표시 영역에, 상기 액정층이 상기 실런트로 이동하는 것을 억제하도록 구성된 적어도 하나의 댐 컬럼 스페이서 및 상기 적어도 하나의 댐 컬럼 스페이서와 중첩되며, 상기 공통 전극의 저항을 낮추는 동시에 상기 제1 기판과 상기 제2 기판 사이의 갭(gap)을 유지시키는 두께를 갖도록 구성된 보상층을 포함한다. 이에 따라, 액정 표시 장치의 표시 품질 및 구동 효율이 향상될 수 있다.

대표도



(52) CPC특허분류

G02F 1/1337 (2013.01)

G02F 2001/133357 (2013.01)

G02F 2001/134318 (2013.01)

명세서

청구범위

청구항 1

표시부 및, 상기 표시부를 둘러싸는 비 표시부를 포함하는 액정 표시 장치에 있어서
 상기 표시부는,
 제1 기관 상에 평탄화층;
 상기 평탄화층 상에 제1 공통 전극;
 상기 제1 공통 전극과 접하는 금속층;
 상기 금속층을 덮는 배향막;
 상기 배향막 상에 겹 컬럼 스페이서; 및
 상기 겹 컬럼 스페이서와 이격되어 배치된 푸쉬 컬럼 스페이서를 포함하고,
 상기 비 표시부는,
 상기 제1 기관 상에, 상기 표시부로부터 연장된 상기 평탄화층;
 상기 평탄화층 상에, 상기 제1 공통 전극과 전기적으로 절연된 제2 공통 전극;
 상기 제2 공통 전극과 접하며, 상기 금속층과 동일 물질로 이루어진 보상층;
 상기 표시부로부터 연장되며, 상기 보상층을 덮는 상기 배향막;
 상기 배향막 상에, 상기 보상층과 중첩된 댐 컬럼 스페이서; 및
 상기 평탄화층 상에, 상기 표시부를 둘러싸는 실런트(sealant)를 포함하는, 액정 표시 장치.

청구항 2

제1 항에 있어서,
 상기 표시부는 액정층을 더 포함하고,
 상기 댐 컬럼 스페이서는, 상기 액정층이 상기 실런트로 이동하는 것이 억제되도록 상기 표시부를 둘러싸도록 배치된, 액정 표시 장치.

청구항 3

제1 항에 있어서,
 상기 보상층은, 상기 비 표시부의 셀 갭(cell gap)을 유지시키는 두께로 구성된, 액정 표시 장치.

청구항 4

제1 항에 있어서,
 상기 보상층의 두께는, 상기 겹 컬럼 스페이서와 상기 푸쉬 컬럼 스페이서의 높이 차이와 같거나 큰 값을 갖는, 액정 표시 장치.

청구항 5

제1 항에 있어서,
상기 금속층은, 터치 감지 전극으로 기능하는, 액정 표시 장치.

청구항 6

제1 항에 있어서,
상기 보상층의 폭은, 상기 댄 컬럼 스페이서의 폭보다 큰 값을 가지는, 액정 표시 장치.

청구항 7

제1 항에 있어서,
상기 댄 컬럼 스페이서는,
상기 표시부를 둘러싸는 제1 댄 컬럼 스페이서 및,
상기 제1 댄 컬럼 스페이서를 둘러싸는 제2 댄 컬럼 스페이서를 포함하는, 액정 표시 장치.

청구항 8

제7 항에 있어서,
상기 보상층은, 상기 제1 댄 컬럼 스페이서 및 상기 제2 댄 컬럼 스페이서 모두와 중첩되도록 배치된, 액정 표시 장치.

청구항 9

제7 항에 있어서,
상기 보상층은,
상기 제1 댄 컬럼 스페이서와 중첩되는 제1 보상층 및,
상기 제2 댄 컬럼 스페이서와 중첩되며, 상기 제1 보상층과 이격된 제2 보상층을 포함하는, 액정 표시 장치.

청구항 10

제1 항에 있어서,
상기 댄 컬럼 스페이서는, 모서리 영역에 적어도 하나의 개구부를 갖는, 액정 표시 장치.

청구항 11

제10 항에 있어서,
상기 보상층은, 상기 표시부를 완전히 둘러싸도록 구성된, 액정 표시 장치.

청구항 12

제1 기판과 제2 기판 사이의 표시 영역에 있는 액정층;

상기 제1 기판 상에, 상기 액정층을 구동하기 위한 공통 전극;

상기 제1 기판과 상기 제2 기판 사이의 비 표시 영역에, 상기 액정층을 둘러싸는 실런트(sealant);

상기 액정층과 상기 실런트 사이의 상기 비 표시 영역에, 상기 액정층이 상기 실런트로 이동하는 것을 억제하도록 구성된 적어도 하나의 댐 컬럼 스페이서; 및

상기 적어도 하나의 댐 컬럼 스페이서와 중첩되며, 상기 공통 전극의 저항을 낮추는 동시에 상기 제1 기판과 상기 제2 기판 사이의 갭(gap)을 유지시키는 두께를 갖도록 구성된 보상층을 포함하는, 액정 표시 장치.

청구항 13

제12 항에 있어서,

상기 제1 기판과 상기 제2 기판 사이에 배치된 갭 컬럼 스페이서 및

상기 갭 컬럼 스페이서보다 낮은 높이를 갖는 푸쉬 컬럼 스페이서를 더 포함하고,

상기 보상층의 두께는, 상기 갭 컬럼 스페이서와 상기 푸쉬 컬럼 스페이서의 높이 차이와 같거나 큰 값을 갖는, 액정 표시 장치.

청구항 14

제12 항에 있어서,

상기 제1 기판과 상기 제2 기판 사이의 표시 영역에, 상기 보상층과 동일한 물질로 이루어지며, 터치 감지 전극으로 기능하도록 상기 공통 전극의 적어도 일부와 접하는 금속층을 더 포함하는, 액정 표시 장치.

청구항 15

제12 항에 있어서,

상기 적어도 하나의 댐 컬럼 스페이서는 모서리 영역에 적어도 하나의 개구부를 갖는, 액정 표시 장치.

청구항 16

제12 항에 있어서,

상기 보상층은, 상기 액정층을 완전히 둘러싸도록 구성된, 액정 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 액정 표시 장치에 관한 것으로, 보다 상세하게는, 댐 컬럼 스페이서와 중첩하는 보상층을 구성하여 비 표시부의 셀 갭(cell gap)을 유지시킴으로써, 표시 품질 및 구동 효율이 개선된 액정 표시 장치에 관한 것이다.

배경 기술

[0002] 표시 장치(display apparatus)는 화상을 표시하는 장치로서, 정보화 사회가 발전함에 따라, 표시 장치에 대한 요구도 다양한 형태로 발전하고 있으며, 텔레비전, 모바일 기기, 노트북, 차량, 시계 등 각종 기기에 다양하게 활용 가능하도록 지속적으로 연구가 이루어지고 있다.

[0003] 표시 장치 중 하나인 액정 표시 장치(liquid crystal display apparatus, LCD)는 액정의 광학 이방성(optical

anisotropy)과 분극 성질(polarization)에 의한 화상 구현 원리로 구동된다.

발명의 내용

해결하려는 과제

- [0004] 액정 표시 장치는, 일반적으로, 박막 트랜지스터와 전극을 포함하는 하부 기판과, 컬러 필터와 블랙 매트릭스를 포함하는 상부 기판이 서로 대향되도록 배치된 구조를 가지며, 두 개의 기판 사이에는 액정층이 개재된다. 또한, 두 개의 기판 사이의 외곽 영역에는, 액정층이 외부로 새는 것을 방지하고 두 개의 기판을 접착시키기 위한 실런트(sealant)가 액정층을 둘러싸도록 배치된다. 또한, 두 개의 기판 사이에는, 두 개의 기판 사이의 셀 갭(cell gap)을 유지하고, 액정 주입 공간을 확보하기 위한 기둥 모양의 복수의 컬럼 스페이서(column spacer)가 배치된다. 여기서, 셀 갭(cell gap)이란, 하부 기판과 상부 기판이 합착된 후 두 개의 기판 사이에 액정으로 채워지는 공간의 간격을 말하며, 복수의 컬럼 스페이서에 의해 두 개의 기판 사이의 간격이 일정하게 유지되므로, 액정 주입 공간이 충분히 확보될 수 있다.
- [0005] 구체적으로, 복수의 스페이서는, 갭 컬럼 스페이서(gap column spacer)와 푸쉬 컬럼 스페이서(push column spacer)를 포함할 수 있다. 갭 컬럼 스페이서는, 하부 기판과 상부 기판 사이의 간격을 일정하게 유지시키는 역할을 한다. 푸쉬 컬럼 스페이서는, 갭 컬럼 스페이서보다 낮은 높이를 가지며, 외력이 인가되는 경우, 갭 컬럼 스페이서에 집중될 수 있는 압력을 분산시키는 역할을 한다.
- [0006] 한편, 액정 표시 장치는, 실런트와 액정층 사이에 댐 컬럼 스페이서(dam column spacer)를 더 포함할 수 있다. 댐 컬럼 스페이서는, 하부 기판과 상부 기판의 외곽 영역에서의 셀 갭을 유지하며, 액정층이 실런트로 이동하는 것을 억제하는 역할을 한다. 구체적으로, 고온 환경에서 액정층의 일부가 열에 의해 팽창되어 배향성을 상실하거나, 외력에 의해 액정층이 표시 영역으로부터 벗어나 실런트 방향으로 이동되는 경우, 두 개의 기판 사이의 합착 불량률이 발생될 수 있다. 뿐만 아니라, 표시 영역 내의 액정층의 양이 부족하게 되어 액정 미충진으로 인한 얼룩(mura) 불량률이 발생될 수 있다. 댐 컬럼 스페이서는, 액정층과 실런트 사이에 배치되어 액정층이 원하지 않게 실런트 방향으로 이동하는 것을 억제하므로, 상술한 합착 불량률이나 얼룩 불량률이 감소될 수 있다. 댐 컬럼 스페이서는, 액정 표시 장치의 설계에 따라, 표시 영역 내에 배치된 갭 컬럼 스페이서나 푸쉬 컬럼 스페이서와 동일한 높이로 동일한 공정을 통해 형성 가능하다.
- [0007] 문제는, 두 개의 기판 사이의 외곽 영역에서의 셀 갭은 결정하는 댐 컬럼 스페이서의 높이를 공정 환경이나 설계가 변경됨에 따라 유기적으로 변경 또는 조절하는 것이 매우 어렵다는 점이다. 예를 들어, 초기에 댐 컬럼 스페이서가 푸쉬 컬럼 스페이서와 동일한 높이로 설계되더라도, 박막 트랜지스터 등과 같은 다른 구성 요소들의 공정이 최적화되는 과정에서, 댐 컬럼 스페이서의 높이가 목표치보다 낮게 형성될 수 있다. 또는, 하부 기판 또는 상부 기판에 포함된 구성 요소들의 적층 구조가 변경되어 외곽 영역에서의 두 개의 기판 사이의 간격이 증가되는 경우, 외곽 영역에서의 두 개의 기판 사이의 거리가 댐 컬럼 스페이서의 초기 설계된 높이보다 커질 수 있다.
- [0008] 상기와 같은 경우, 외곽 영역에서의 셀 갭이 제대로 유지되지 못하므로, 셀 갭의 편차에 의해 투과율 변동이 발생되어 액정 표시 장치의 표시 품질이 저하되는 문제가 발생될 수 있다. 구체적으로, 두 개의 기판 사이의 셀 갭이 낮은 부분은, 셀 갭이 높은 부분 대비, 장파장을 갖는 광의 투과율이 감소하여 휘도가 낮아지거나 푸르스름한 빛을 띄게(bluish) 변동될 수 있다. 이는, 액정 표시 장치의 일부 영역에서의 얼룩(mura) 불량률을 유발하여, 액정 표시 장치의 표시 품질이 저하되는 문제로 이어질 수 있다.
- [0009] 일반적으로, 복수의 컬럼 스페이서는 마스크 공정을 통해 형성되므로, 댐 컬럼 스페이서의 높이를 앞서 언급한 공정 환경이나 설계 변동에 맞게 변경하려면, 마스크의 재 설계가 필요하나, 이는 제조 비용의 증가 또는 제조 시간의 상승으로 이어져 액정 표시 장치의 생산성이 크게 감소될 수 있다.
- [0010] 본 발명의 발명자는, 두 개의 기판 사이에, 공통 전극과 접하며, 댐 컬럼 스페이서와 중첩하도록 배치된 보상층을 추가 구성함으로써, 댐 컬럼 스페이서의 높이를 조절하기 위한 별도의 마스크 변경 없이, 공정 환경이나 설계 변동에 따라 두 개의 기판 사이의 외곽 영역에서의 셀 갭(cell gap)을 유기적으로 변경 또는 조절 가능함과 동시에 공통 전극의 저항 또한 감소시킬 수 있는 새로운 구조의 액정 표시 장치를 발명하였다.
- [0011] 본 발명의 일 실시예에 따른 해결 과제는, 비 표시부에, 공통 전극과 접하며 댐 컬럼 스페이서와 중첩되도록 배치된 보상층을 구성함으로써, 댐 컬럼 스페이서의 높이 변경 없이, 공정 또는 설계 변동에 유연하게 비 표시부의 셀 갭(cell gap)이 유지되어 표시 품질이 향상된 액정 표시 장치를 제공하는 것이다.

- [0012] 본 발명의 일 실시예에 따른 다른 해결 과제는, 비 표시부에, 공통 전극과 접하며 댐 컬럼 스페이서와 중첩되도록 배치된 보상층을 구성함으로써, 공통 전극의 저항을 낮춰 구동 효율이 향상된 액정 표시 장치를 제공하는 것이다.
- [0013] 본 발명의 일 실시예에 따른 또 다른 해결 과제는, 표시부에, 보상층과 동일한 물질로 이루어지고, 공통 전극과 접하며, 터치 감지 전극으로 기능하는 금속층을 구성함으로써, 인셀 터치(in-cell touch) 방식의 구현이 가능한 액정 표시 장치를 제공하는 것이다.
- [0014] 본 발명의 일 실시예에 따른 해결 과제들은 이상에서 언급한 과제들로 제한되지 않으며, 언급되지 않은 또 다른 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

- [0015] 본 발명의 일 실시예에 따라, 표시부 및 상기 표시부를 둘러싸는 비 표시부를 포함하는 액정 표시 장치에 있어서, 상기 표시부는, 제1 기판 상에 평탄화층, 상기 평탄화층 상에 제1 공통 전극, 상기 제1 공통 전극과 접하는 금속층, 상기 금속층을 덮는 배향막, 상기 배향막 상에 갭 컬럼 스페이서 및 상기 갭 컬럼 스페이서와 이격되어 배치된 푸쉬 컬럼 스페이서를 포함한다. 상기 비 표시부는, 상기 제1 기판 상에, 상기 표시부로부터 연장된 상기 평탄화층, 상기 평탄화층 상에 상기 제1 공통 전극과 전기적으로 절연된 제2 공통 전극, 상기 제2 공통 전극과 접하며 상기 금속층과 동일 물질로 이루어진 보상층, 상기 표시부로부터 연장되며 상기 보상층을 덮는 상기 배향막, 상기 배향막 상에 상기 보상층과 중첩된 댐 컬럼 스페이서 및 상기 평탄화층 상에 상기 표시부를 둘러싸는 실런트(sealant)를 포함한다. 본 발명의 일 실시예에 따라, 액정 표시 장치의 비 표시부가, 댐 컬럼 스페이서와 중첩되며 공통 전극과 접하는 보상층을 포함함으로써, 공통 전극의 저항을 낮춰 액정 표시 장치의 구동 효율이 향상될 뿐만 아니라, 공정 또는 설계 변동 시 마스크 재 설계를 통한 댐 컬럼 스페이서의 높이 변경 없이, 비 표시부의 셀 갭을 일정하게 유지하여 액정 표시 장치의 표시 품질이 향상될 수 있다.
- [0016] 본 발명의 일 실시예에 따른 액정 표시 장치에 있어서, 상기 표시부는 액정층을 더 포함하고, 상기 댐 컬럼 스페이서는, 상기 액정층이 상기 실런트로 이동하는 것이 억제되도록 상기 표시부를 둘러싸도록 배치될 수 있다.
- [0017] 본 발명의 일 실시예에 따른 액정 표시 장치에 있어서, 상기 보상층은, 상기 비 표시부의 셀 갭(cell gap)을 유지시키는 두께로 구성될 수 있다.
- [0018] 본 발명의 일 실시예에 따른 액정 표시 장치에 있어서, 상기 보상층의 두께는, 상기 갭 컬럼 스페이서와 상기 푸쉬 컬럼 스페이서의 높이 차이와 같거나 큰 값을 가질 수 있다.
- [0019] 본 발명의 일 실시예에 따른 액정 표시 장치에 있어서, 상기 금속층은, 터치 감지 전극으로 기능할 수 있다.
- [0020] 본 발명의 일 실시예에 따른 액정 표시 장치에 있어서, 상기 보상층의 폭은, 상기 댐 컬럼 스페이서의 폭보다 큰 값을 가질 수 있다.
- [0021] 본 발명의 일 실시예에 따른 액정 표시 장치에 있어서, 상기 댐 컬럼 스페이서는, 상기 표시부를 둘러싸는 제1 댐 컬럼 스페이서 및, 상기 제1 댐 컬럼 스페이서를 둘러싸는 제2 댐 컬럼 스페이서를 포함할 수 있다.
- [0022] 본 발명의 일 실시예에 따른 액정 표시 장치에 있어서, 상기 보상층은, 상기 제1 댐 컬럼 스페이서 및 상기 제2 댐 컬럼 스페이서 모두와 중첩되도록 배치될 수 있다.
- [0023] 본 발명의 일 실시예에 따른 액정 표시 장치에 있어서, 상기 보상층은, 상기 제1 댐 컬럼 스페이서와 중첩되는 제1 보상층 및, 상기 제2 댐 컬럼 스페이서와 중첩되며, 상기 제1 보상층과 이격된 제2 보상층을 포함할 수 있다.
- [0024] 본 발명의 일 실시예에 따른 액정 표시 장치에 있어서, 상기 댐 컬럼 스페이서는, 모서리 영역에 적어도 하나의 개구부를 가질 수 있다.
- [0025] 본 발명의 일 실시예에 따른 액정 표시 장치에 있어서, 상기 보상층은, 상기 표시부를 완전히 둘러싸도록 구성될 수 있다.
- [0026] 본 발명의 다른 실시예에 따른 액정 표시 장치는, 제1 기판과 제2 기판 사이의 표시 영역에 있는 액정층, 상기 제1 기판 상에, 상기 액정층을 구동하기 위한 공통 전극, 상기 제1 기판과 상기 제2 기판 사이의 비 표시 영역에, 상기 액정층을 둘러싸는 실런트(sealant), 상기 액정층과 상기 실런트 사이의 상기 비 표시 영역에, 상기 액정층이 상기 실런트로 이동하는 것을 억제하도록 구성된 적어도 하나의 댐 컬럼 스페이서 및 상기 적어도 하

나의 댐 컬럼 스페이서와 중첩되며, 상기 공통 전극의 저항을 낮추는 동시에 상기 제1 기판과 상기 제2 기판 사이의 갭(gap)을 유지시키는 두께를 갖도록 구성된 보상층을 포함한다. 이에 따라, 액정 표시 장치의 표시 품질 및 구동 효율이 향상될 수 있다.

[0027] 본 발명의 다른 실시예에 따른 액정 표시 장치는 상기 제1 기판과 상기 제2 기판 사이에 배치된 갭 컬럼 스페이서 및, 상기 갭 컬럼 스페이서보다 낮은 높이를 갖는 푸쉬 컬럼 스페이서를 더 포함하고, 상기 보상층의 두께는, 상기 갭 컬럼 스페이서와 상기 푸쉬 컬럼 스페이서의 높이 차이와 같거나 큰 값을 가질 수 있다.

[0028] 본 발명의 다른 실시예에 따른 액정 표시 장치는, 상기 제1 기판과 상기 제2 기판 사이의 표시 영역에, 상기 보상층과 동일한 물질로 이루어지며, 터치 감지 전극으로 기능하도록 상기 공통 전극의 적어도 일부와 접하는 금속층을 더 포함할 수 있다.

[0029] 본 발명의 다른 실시예에 따른 액정 표시 장치에 있어서, 상기 적어도 하나의 댐 컬럼 스페이서는 모서리 영역에 적어도 하나의 개구부를 가질 수 있다.

[0030] 본 발명의 다른 실시예에 따른 액정 표시 장치에 있어서, 상기 보상층은, 상기 액정층을 완전히 둘러싸도록 구성될 수 있다.

발명의 효과

[0031] 본 발명의 일 실시예에 따른 액정 표시 장치의 비 표시부에, 댐 컬럼 스페이서와 중첩되도록 배치된 보상층을 구성함으로써, 공정 또는 설계 변동 시, 마스크 재 설계를 통한 댐 컬럼 스페이서의 높이 변경 없이도 비 표시부의 셀 갭(cell)을 일정하게 유지할 수 있다. 이에 따라, 셀 갭 차이로 인한 휘도 또는 색온도 변동에 따른 얼룩(mura) 불량이 감소되어 액정 표시 장치의 표시 품질이 향상될 수 있다.

[0032] 또한, 댐 컬럼 스페이서와 중첩 배치된 보상층이 공통 전극과 직접 접촉되도록 구성됨으로써, 공통 전극의 저항이 감소되어 액정 표시 장치의 구동 효율이 향상될 수 있다.

[0033] 또한, 본 발명의 일 실시예에 따른 액정 표시 장치의 표시부에, 보상층과 동일한 물질로 이루어지고, 터치 감지 전극으로 기능하는 금속층을 더 구성함으로써, 인셀 터치(in-cell touch) 방식의 액정 표시 장치가 용이하게 구현될 수 있다.

[0034] 또한, 낮은 저항을 갖는 금속층이 터치 감지 전극으로 기능하는 공통 전극과 접하여 배치되므로, 인셀 터치 방식의 구현에 있어서, 액정 표시 장치의 터치 구동 효율이 향상될 수 있다.

[0035] 본 발명의 효과는 이상에서 언급한 효과에 제한되지 않으며, 언급되지 않은 또 다른 효과는 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

[0036] 이상에서 해결하고자 하는 과제, 과제 해결 수단, 효과에 기재한 발명의 내용이 청구항의 필수적인 특징을 특정하는 것은 아니므로, 청구항의 권리 범위는 발명의 내용에 기재된 사항에 의하여 제한되지 않는다.

도면의 간단한 설명

[0037] 도 1은 본 발명의 제1 실시예에 따른 액정 표시 장치의 평면도이다.

도 2는 도 1의 I-I'를 나타낸 단면도이다.

도 3은 본 발명의 제2 실시예에 따른 액정 표시 장치의 단면도이다.

도 4는 본 발명의 제3 실시예에 따른 액정 표시 장치의 단면도이다.

도 5는 본 발명의 제4 실시예에 따른 액정 표시 장치의 평면도이다.

발명을 실시하기 위한 구체적인 내용

[0038] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

- [0039] 본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다.
- [0040] 본 명세서 상에서 언급한 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.
- [0041] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.
- [0042] 위치 관계에 대한 설명일 경우, 예를 들어, '~상에', '~상부에', '~하부에', '~옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.
- [0043] 시간 관계에 대한 설명일 경우, 예를 들어, '~후에', '~에 이어서', '~다음에', '~전에' 등으로 시간 적 선후 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 연속적이지 않은 경우도 포함할 수 있다.
- [0044] 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.
- [0045] 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 도시된 것이며, 본 발명이 도시된 구성의 크기 및 두께에 반드시 한정되는 것은 아니다.
- [0046] 본 발명의 여러 실시예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하고, 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시할 수도 있다.
- [0047] 이하 첨부된 도면들을 참조하여 본 발명의 실시예들을 상세히 설명하면 다음과 같다.
- [0048] 도 1은 본 발명의 제1 실시예에 따른 액정 표시 장치(100)의 평면도이고, 도 2는 도 1의 I-I'를 나타낸 단면도이다. 도 1 및 도 2를 참고하면, 액정 표시 장치(100)는, 제1 기관(11), 제2 기관(12), 박막 트랜지스터(20), 공통 전극(40), 화소 전극(50), 보상부(60), 복수의 컬럼 스페이서(71, 72, 73), 실런트(80), 블랙 매트릭스(91) 및 컬러 필터(92)를 포함한다. 도 1에서는 설명의 편의를 위해, 제1 기관(11), 제2 기관(12), 댐 컬럼 스페이서(73), 실런트(80), 보상층(62)만을 도시하였으며, 제1 기관(11)과 제2 기관(12) 사이의 구성 요소들도 실선으로 표시하였다.
- [0049] 액정 표시 장치(100)는, 표시 영역(display are, DA) 및 비 표시 영역(non-display area, NDA)을 포함한다. 표시 영역(DA)은 실제 화상이 표시되는 영역을 의미하고, 액정 표시 장치(100)의 중앙에 위치할 수 있다. 비 표시 영역(NDA)은 화상이 표시되지 않는 외곽 영역을 의미하고, 도 1에서와 같이, 표시 영역(DA)을 둘러싸도록 구성될 수 있다. 그러나, 반드시 이에 제한되는 것은 아니며, 표시 영역(DA)과 비 표시 영역(NDA)은 액정 표시 장치(100)의 설계 또는 적용 기기에 따라 다양한 위치에 구성될 수 있다. 여기서, 표시 영역(DA)에 배치된 다양한 구성 요소를 포함하여 액정 표시 장치(100)의 표시부로 지칭할 수 있고, 비 표시 영역(NDA)에 배치된 다양한 구성 요소를 포함하여 액정 표시 장치(100)의 비 표시부로 지칭할 수 있다.
- [0050] 제1 기관(11)과 제2 기관(12)은 서로 대향하여 배치되며, 제1 기관(11)은 제2 기관(12)보다 돌출되도록 구성될 수 있다. 도 1을 참고하면, 제1 기관(11)의 돌출된 부분에는, 표시 영역(DA)으로 다양한 신호를 공급하기 위한 구동 집적 회로(driver-IC, C)가 배치될 수 있다. 도면에 도시되진 않았으나, 제1 기관(11)과 제2 기관(12) 사이에는 액정층이 배치된다.
- [0051] 제1 기관(11)과 제2 기관(12)은 절연 물질로 이루어질 수 있으며, 예를 들어, 유리 또는 폴리이미드(polyimide) 계열의 플렉서블 필름으로 이루어질 수 있다.
- [0052] 도 2를 참고하면, 박막 트랜지스터(20)는 제1 기관(11) 상의 표시 영역(DA)에 배치되며, 게이트 전극(21), 액티브층(22), 소스 전극(23) 및 드레인 전극(24)을 포함한다. 도 2를 참고하면, 제1 기관(11) 상에 게이트 전극(21)이 배치되고, 게이트 절연층(31)이 게이트 전극(21)을 덮는다. 게이트 절연층(31) 상에는 액티브층(22)이 게이트 전극(21)과 중첩되도록 배치된다. 액티브층(22) 상에는 소스 전극(23)과 드레인 전극(24)이 서로 이격되

어 배치된다.

- [0053] 본 명세서에서, 두 개의 객체가 중첩(overlap)된다는 것은, 두 개의 객체의 상하 관계에 있어서 그 사이에 다른 객체의 존재 유무를 떠나 적어도 일부분이 겹친다는 의미를 가질 수 있으며, 다른 다양한 명칭으로도 호칭될 수 있다.
- [0054] 게이트 전극(21), 소스 전극(23) 및 드레인 전극(24)은 도전 물질로 이루어지며, 예를 들어, 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu) 중 어느 하나 또는 이들의 합금으로 이루어진 단일층 또는 복수의 층으로 이루어질 수 있다.
- [0055] 액티브층(22)은 박막 트랜지스터(20)의 종류에 따라 비정질 실리콘(amorphous silicon, a-Si), 다결정 실리콘(polycrystalline silicon, poly-Si), 산화물(oxide) 및 유기물(organic materials) 중 어느 하나로 이루어질 수 있으나, 이에 제한되는 것은 아니다.
- [0056] 게이트 절연층(31)은 무기 물질로 이루어진 단일층 또는 복수의 층으로 구성될 수 있으며, 실리콘 산화물(SiO_x) 또는 실리콘 질화물(SiN_x) 등으로 이루어질 수 있다.
- [0057] 도 2에서는 박막 트랜지스터(20)가 스테거드(staggered) 구조로 도시되었으나, 이에 한정된 것은 아니며, 코플라나(coplanar) 구조로 구성될 수도 있다.
- [0058] 박막 트랜지스터(20) 상에는, 드레인 전극(24)의 일부를 노출시키는 평탄화층(32)이 배치된다. 평탄화층(32)은 제1 기판(11) 상의 표시 영역(DA) 및 비 표시 영역(NDA)에 배치된다. 또는, 평탄화층(32)은 액정 표시 장치(100)의 표시부로부터 비 표시부까지 연장되어 배치된다. 평탄화층(32)은 유기 물질로 이루어진 단일층 또는 복수의 층으로 구성될 수 있으며, 폴리이미드(polyimide) 또는 아크릴(acryl) 등으로 이루어질 수 있다.
- [0059] 평탄화층(32) 상에는 공통 전극(40)과 화소 전극(50)이 배치된다. 공통 전극(40)과 화소 전극(50)은 패시베이션층(33)에 의해 서로 절연되며, 화소 전극(50)은 패시베이션층(33) 및 평탄화층(32)의 컨택홀을 통해 박막 트랜지스터(20)의 드레인 전극(24)과 전기적으로 연결된다. 박막 트랜지스터(20)의 종류에 따라, 화소 전극(50)이 소스 전극(23)과 전기적으로 연결될 수도 있다.
- [0060] 공통 전극(40)은, 서로 이격되어 배치된 복수의 패턴으로 구성된다. 예를 들어, 공통 전극(40)은, 도 2에 도시된 바와 같이, 표시 영역(DA)에 배치된 제1 공통 전극(41) 및 제3 공통 전극(43)과 비 표시 영역(NDA)에 배치된 제2 공통 전극(42)을 포함할 수 있다.
- [0061] 공통 전극(40) 중 화소 전극(50)과 중첩되는 제3 공통 전극(43)은 액정층을 구동시키기 위한 기준 전압이 걸리는 전극이며, 화소 전극(50)은 박막 트랜지스터(20)를 통해 인가된 신호에 따라 신호 전압이 걸리는 전극이다. 도 2를 참고하면, 화소 전극(50)은 내부에 복수의 슬릿(slits, 50S)을 구비하며, 복수의 슬릿(50S)을 통해서 제3 공통 전극(43)에 걸리는 기준 전압과 화소 전극(50)에 걸리는 신호 전압의 크기 차이에 의해 프린지 필드(fringe field)가 형성된다. 이와 같은 프린지 필드에 의해 액정층의 액정 분자의 배열 방향이 변화되어 투과되는 광량이 조절되고, 화소의 밝기가 결정된다. 도 2에서는, 화소 전극(50)이 제3 공통 전극(43)의 상부에 배치된 구조로 도시되었으나, 액정 표시 장치(100)의 설계에 따라, 제3 공통 전극(43)이 화소 전극(50)의 상부에 배치될 수 있다. 또한, 도 2에서는, 화소 전극(50)이 복수의 슬릿(50S)을 포함하는 구조로 도시되었으나, 설계에 따라, 제3 공통 전극(43)이 복수의 슬릿을 포함하는 구조로 구성될 수도 있다.
- [0062] 공통 전극(40)과 화소 전극(50)은 각각, ITO(indium tin oxide) 등과 같은 TCO(transparent conductive oxide) 물질로 이루어질 수 있다.
- [0063] 공통 전극(40)과 화소 전극(50) 상에는, 배향막(34)이 배치된다. 배향막(34)은 액정층을 원하는 방향으로 정렬시키기 위해 사용되는 유기막이다. 배향막(34)의 배향 제어력은 러빙(rubbing) 방식과 같은 접촉 방식 또는 UV(untraviolet) 광을 사용하는 비 접촉 방식을 통해 확보될 수 있다. 배향막(34)은, 표시 영역(DA)으로부터 연장되어 비 표시 영역(NDA)까지 배치된다.
- [0064] 제2 기판(12)은, 블랙 매트릭스(91) 및 컬러 필터(92)를 포함한다. 블랙 매트릭스(91)는, 원하지 않는 광의 투과를 차단하여 명암비(contrast ratio) 개선에 효과적이다. 공통 전극(40)과 화소 전극(50)에 의해 액정층을 통과한 광이 컬러 필터(92)를 통과하여, 각각의 화소가 구현된다. 블랙 매트릭스(91)는 액정 표시 장치(100)의 표시 영역(DA)의 일부 및 비 표시 영역(NDA)의 일부에 배치되어, 원하지 않는 광이 외부로 누설되는 것을 차단한다.

- [0065] 제2 기관(12)은 블랙 매트릭스(91)와 컬러 필터(92)의 불균일한 단차를 보상하기 위해 상부 평탄화층(35)을 더 포함할 수 있다.
- [0066] 도 1 및 도 2를 참고하면, 제1 기관(11)과 제2 기관(12) 사이의 비 표시 영역(NDA)에는, 액정층이 새는 것을 방지하고, 제1 기관(11)과 제2 기관(12)을 접착시키기 위한 실런트(sealant, 80)가 액정층을 둘러싸도록 배치된다.
- [0067] 도 2를 참고하면, 제1 기관(11)의 배향막(34)과 제2 기관(12)의 상부 평탄화층(35) 사이에는 복수의 컬럼 스페이서(71, 72, 73)이 배치된다.
- [0068] 복수의 컬럼 스페이서(71, 72, 73)는 제1 기관(11)과 제2 기관(12) 사이의 셀 갭(cell gap)을 유지하고, 액정 주입 공간을 확보하는 기능을 한다.
- [0069] 구체적으로, 제1 기관(11)과 제2 기관(12)의 표시 영역(DA)에는, 갭 컬럼 스페이서(gap column spacer, 71)와 푸쉬 컬럼 스페이서(push column spacer, 72)가 배치된다. 갭 컬럼 스페이서(71)는, 하부 기관과 상부 기관 사이의 간격을 일정하게 유지시키는 역할을 한다. 푸쉬 컬럼 스페이서(72)는, 갭 컬럼 스페이서(71)와 이격되어 배치되고, 갭 컬럼 스페이서(71)보다 낮은 높이를 가지며, 외력이 인가되는 경우, 갭 컬럼 스페이서(71)에 집중될 수 있는 압력을 분사시키는 역할을 한다. 구체적으로, 도 2에 도시된 바와 같이, 갭 컬럼 스페이서(71)와 푸쉬 컬럼 스페이서(72)는 T1만큼의 높이 차이를 가질 수 있다. 또한, 갭 컬럼 스페이서(71)와 푸쉬 컬럼 스페이서(72)가 블랙 매트릭스(91)와 중첩되는 위치에 배치됨으로써, 컬러 필터(92)를 통해 외부로 방출되는 광의 경로를 방해하지 않을 수 있다. 뿐만 아니라, 갭 컬럼 스페이서(71)나 푸쉬 컬럼 스페이서(72)에 의해 배향막(34)의 일부가 손상되어, 컬럼 스페이서들(71, 72)의 주변 영역에서 일부 액정층의 배향이 틀어짐에 따라 광의 투과율이 변동되더라도, 블랙 매트릭스(91)에 의해 원하지 않는 광이 누설되는 것이 차단될 수 있다.
- [0070] 도 2를 참고하면, 제1 기관(11)과 제2 기관(12)의 비 표시 영역(NDA)에서, 실런트(80)와 액정층 사이에는, 댐 컬럼 스페이서(dam column spacer, 73)가 배치된다. 댐 컬럼 스페이서(73)는, 도 1에 도시된 바와 같이, 표시 영역(DA)을 둘러싸도록 배치되고, 제1 기관(11)과 제2 기관(12)의 비 표시 영역(NDA)에서의 셀 갭을 유지하며, 액정층이 실런트(80)로 이동하는 것을 억제하는 기능을 한다. 구체적으로, 댐 컬럼 스페이서(73)는, 액정층과 실런트(80) 사이에 배치되어 액정층이 원하지 않게 실런트(80) 방향으로 이동하는 것을 억제하므로, 액정층에 의해 실런트(80)가 오염되어 발생할 수 있는 합착 불량이나 표시 영역(DA) 내의 액정 미충진으로 인한 얼룩(mura) 불량을 감소시키는 역할을 한다.
- [0071] 댐 컬럼 스페이서(73)는, 표시 영역(DA)의 푸쉬 컬럼 스페이서(72)와 동일한 높이를 가지며, 푸쉬 컬럼 스페이서(72)와 동일한 공정을 통해 동시에 형성될 수 있다.
- [0072] 앞서 언급하였듯이, 제1 기관(11)과 제2 기관(12) 사이의 비 표시 영역(NDA)에서의 셀 갭(cell gap)은 댐 컬럼 스페이서(73)에 의해 결정될 수 있다. 다만, 공정 환경이나 설계가 변경됨에 따라 댐 컬럼 스페이서(73)의 높이를 유기적으로 변경 또는 조절하는 것이 매우 어려울 수 있다.
- [0073] 예를 들어, 도 2에 도시된 바와 같이, 댐 컬럼 스페이서(73)가 푸쉬 컬럼 스페이서(72)와 동일한 높이를 갖는 경우, 박막 트랜지스터(20) 등과 같은 다른 구성 요소들의 공정이 최적화되는 과정에서, 댐 컬럼 스페이서(73)의 높이가 초기 설계된 높이보다 낮게 형성될 수 있다. 또는, 제1 기관(11) 또는 제2 기관(12)에 포함된 구성 요소들의 적층 구조가 변경되어 비 표시 영역(NDA)에서의 두 개의 기관(11, 12) 사이의 간격이 증가되는 경우, 비 표시 영역(NDA)에서의 두 개의 기관(11, 12) 사이의 거리가 댐 컬럼 스페이서(73)의 초기 설계된 높이보다 커질 수 있다.
- [0074] 상기와 같은 경우, 비 표시 영역(NDA)에서의 셀 갭이 제대로 유지되지 못하므로, 셀 갭의 차이에 의해 투과율 변동이 발생되어 액정 표시 장치(100)의 표시 품질이 저하되는 문제가 발생할 수 있다. 구체적으로, 두 개의 기관(11, 12) 사이의 셀 갭이 낮은 부분은, 셀 갭이 높은 부분 대비, 장파장을 갖는 광의 투과율이 감소하여 휘도가 낮아지거나 푸르스름한(bluish) 빛을 띄게 변동될 수 있다. 이는, 액정 표시 장치(100)의 일부 영역에서의 얼룩(mura) 불량을 유발하므로, 액정 표시 장치(100)의 표시 품질이 저하되는 문제로 이어질 수 있다.
- [0075] 이를 해결하기 위해, 댐 컬럼 스페이서(72)의 높이를 공정 환경이나 설계가 변동되는 것에 맞춰 변경을 하려면, 마스크의 재 설계가 필요하다. 그러나, 마스크의 재 설계는 제조 비용의 증가 또는 제조 시간의 상승으로 이어져 액정 표시 장치(100)의 생산성을 저하시키는 문제로 이어질 수 있다.
- [0076] 본 발명의 제1 실시예에 따른 액정 표시 장치(100)는, 댐 컬럼 스페이서(73)의 높이를 조절하기 위한 별도의 마

스크 변경 없이, 비 표시 영역(NDA)에 배치된 보상층(62)을 포함하는 보상부(60)를 추가 구성함으로써, 공정 환경이나 설계가 변경됨에 따라 제1 기판(11)과 제2 기판(12) 사이의 셀 갭을 유기적으로 변경 또는 조절할 수 있다. 이에 대해 구체적으로 설명하면 다음과 같다.

- [0077] 도 2를 참고하면, 액정 표시 장치(100)의 보상부(60)는, 공통 전극(40)의 일부와 접하도록 구성되며, 표시 영역(DA)에 배치된 금속층(61) 및, 비 표시 영역(NDA)에 배치되며, 표시 영역(DA)을 둘러싸도록 배치된 보상층(62)을 포함한다.
- [0078] 구체적으로, 공통 전극(40)은, 표시 영역(DA)에 배치된 제1 공통 전극(41) 및 제3 공통 전극(43)과, 비 표시 영역(NDA)에 배치된 제2 공통 전극(42)을 포함한다. 제3 공통 전극(43)은 앞서 언급하였듯이, 화소 전극(50)과 함께 액정층을 구동하기 위한 전극이다. 또한, 비 표시 영역(NDA)의 제2 공통 전극(42)은, 표시 영역(DA)의 제3 공통 전극(43)의 일부가 비 표시 영역(NDA)으로 연장되어 배치된 전극일 수 있다. 제2 공통 전극(42)과 제3 공통 전극(43)은 전기적으로 연결되어 동일한 전압이 인가될 수 있다. 이와 비교하여, 표시 영역(DA)의 제1 공통 전극(41)은, 제2 공통 전극(42) 및 제3 공통 전극(43)과는 전기적으로 절연된다.
- [0079] 비 표시 영역(NDA)의 보상층(62)은, 비 표시 영역(NDA)의 제2 공통 전극(42)과 직접 접촉하며, 댄 컬럼 스페이서(73)와 중첩되도록 배치됨으로써, 제1 기판(11)과 제2 기판(12) 사이의 셀 갭을 유지시키는 동시에, 제2 공통 전극(42)의 저항을 낮출 수 있다. 다시 말하면, 공정 환경이나 설계가 변경됨에 따라 제1 기판(11)과 제2 기판(12) 사이의 셀 갭이 변경되는 경우, 마스크 제 설계를 통한 댄 컬럼 스페이서(73)의 높이를 변경하지 않더라도, 보상층(62)의 두께(T2)를 조절하여, 제1 기판(11)과 제2 기판(12) 사이의 셀 갭이 유지될 수 있다. 즉, 보상층(62)의 두께(T2)는, 제1 기판(11)과 제2 기판(12) 사이의 셀 갭을 유지시키는 두께로 구성되는 동시에, 제2 공통 전극(42)의 저항을 낮출 수 있는 두께를 가진다. 바람직하게는, 보상층(62)의 두께(T2)가, 표시 영역(DA)의 갭 컬럼 스페이서(71)와 푸쉬 컬럼 스페이서(72)의 높이 차이(T1)와 같거나 큰 값을 갖도록 구성됨으로써, 제2 공통 전극(42)의 높은 저항을 충분히 보상하는 동시에, 비 표시 영역(NDA)에서의 두 개의 기판(11, 12) 사이의 셀 갭이 유지될 수 있다.
- [0080] 보상층(62)은, 제2 공통 전극(42)의 저항을 보다 효과적으로 낮추기 위하여, 제2 공통 전극(42)보다 낮은 저항을 갖는 금속 물질로 이루어질 수 있고, 예를 들어, 몰리브덴(Mo), 알루미늄(Al), 구리(Cu) 중 어느 하나 또는 이들의 합금으로 이루어질 수 있다. 또한, 표시 영역(DA)으로 연장된 패시베이션층(33) 및 배향막(34)이 보상층(62)과 제2 공통 전극(42)을 덮도록 배치될 수 있다.
- [0081] 보상층(62)의 폭은, 도 2에 도시된 바와 같이, 댄 컬럼 스페이서(73)의 폭보다 큰 값을 갖도록 구성된다. 따라서, 댄 컬럼 스페이서(73)의 형성 과정이나, 제1 기판(11)과 제2 기판(12)이 서로 합착되는 과정에서 공정 오차에 의해 댄 컬럼 스페이서(73)와 보상층(62)의 정렬이 어긋나는 문제가 감소될 수 있다. 여기서, 댄 컬럼 스페이서(73)의 폭은, 보상층(62)과 가깝게 배치된 댄 컬럼 스페이서(73)의 하부 면의 폭을 말한다. 예를 들어, 도면에 도시된 바와 같이, 댄 컬럼 스페이서(73)가 하부 면보다 상부 면이 더 넓은 면적을 갖는 역 사다리꼴 기둥 형상을 갖는 경우, 댄 컬럼 스페이서(73)의 하부 면의 폭이 보상층(62)의 폭보다 작은 값을 갖도록 구성됨으로써, 댄 컬럼 스페이서(73)와 보상층(62)의 정렬이 어긋나는 문제가 감소될 수 있다.
- [0082] 보상부(60)는, 표시 영역(DA)에 배치되고, 보상층(62)과 동일한 물질로 이루어지며, 표시 영역(DA)의 제1 공통 전극(41)과 직접 접촉하도록 구성된 금속층(61)을 더 포함할 수 있다. 금속층(61)은 보상층(62)과 동일한 두께를 가지며, 동일한 공정을 통해 동시에 형성될 수 있다. 금속층(61)과 제1 공통 전극(41)은 터치 감지 전극으로 기능하며, 사용자의 터치 위치를 검출하는 역할을 한다. 이에 따라, 인셀 터치(in-cell touch) 방식의 액정 표시 장치(100)의 구현이 용이할 수 있다. 인셀 터치 방식의 액정 표시 장치(100)는, 터치 기능을 위한 별도의 센서가 부착되는 방식(add-on touch)의 액정 표시 장치 대비, 경량 또는 박형에 유리한 장점이 있다. 또한, 제1 공통 전극(41) 대비 낮은 저항을 갖는 물질로 이루어진 금속층(61)이 제1 공통 전극(41)과 접하여 배치됨으로써, 제1 공통 전극(41)만 터치 감지 전극으로 기능하는 구조와 비교하여, 제1 공통 전극(41)의 저항이 낮아질 수 있다. 이에 따라, 액정 표시 장치(100)의 터치 구동 효율이 향상될 수 있다. 표시 영역(DA)에 터치 감지 전극으로 기능하는 금속층(61)과 제1 공통 전극(41)이 추가로 배치되는 경우, 제1 기판(11)의 돌출된 부분에, 금속층(61) 또는 제1 공통 전극(41)과 전기적으로 연결된 터치 회로부가 추가로 배치될 수 있다.
- [0083] 이상 설명한 바와 같이, 본 발명의 제1 실시예에 따른 액정 표시 장치(100)는, 표시부 및 표시부를 둘러싸는 비 표시부를 포함한다. 액정 표시 장치(100)의 표시부는, 평탄화층(32), 평탄화층(32) 상의 제1 공통 전극(41), 제1 공통 전극(41)과 접하는 금속층(61), 금속층(61)을 덮는 배향막(34), 배향막(34) 상에 배치된 갭 컬럼 스페이서(71) 및 갭 컬럼 스페이서(71)와 이격되어 배치된 푸쉬 컬럼 스페이서(72)를 포함한다. 또한, 액정 표시 장치

(100)의 비 표시부는, 표시부로부터 연장된 평탄화층(32), 평탄화층(32) 상에 제1 공통 전극(41)과 전기적으로 절연된 제2 공통 전극(42), 제2 공통 전극(42)과 접하며 금속층(61)과 동일 물질로 이루어진 보상층(62), 표시부로부터 연장되며 보상층(62)을 덮는 배향막(34), 배향막(34) 상에 보상층(62)과 중첩되도록 배치된 댄 컬럼 스페이서(73) 및 표시부를 둘러싸는 실런트(80)를 포함한다. 본 발명의 제1 실시예에 따른 액정 표시 장치(100)는, 비 표시 영역(NDA)에 댄 컬럼 스페이서(73)와 중첩하는 보상층(62)을 포함함으로써, 제2 공통 전극(42)의 저항을 낮추는 동시에 제1 기판(11)과 제2 기판(12) 사이의 셀 갭이 유지되는 효과가 있다. 이에 따라, 액정 표시 장치(100)의 구동 효율이 향상되고, 셀 갭 차이로 인한 휘도 또는 색온도 변동에 따른 얼룩(mura) 불량이 감소되어 액정 표시 장치(100)의 표시 품질이 향상될 수 있다. 또한, 액정 표시 장치(100)가, 표시 영역(DA)에 보상층(62)과 동일한 물질로 이루어지며, 터치 금속 전극으로 기능하는 금속층(61)을 포함함으로써, 인셀 터치(in-cell touch) 방식의 구현이 용이한 장점이 있다. 뿐만 아니라, 낮은 저항을 갖는 금속층(61)이 제1 공통 전극(41)과 접하여 배치되므로, 인셀 터치 방식의 구현에 있어서, 액정 표시 장치(100)의 터치 구동 효율 또한 향상될 수 있다.

[0084] 도 3은 본 발명의 제2 실시예에 따른 액정 표시 장치(200)의 단면도이다. 구체적으로, 도 3에서는, 액정 표시 장치(200)의 비 표시 영역(NDA)의 구조만을 도시하였다. 또한, 설명의 편의를 위하여 이전 실시예와 동일 또는 대응되는 구성 요소에 대한 구체적인 설명은 생략하도록 한다.

[0085] 도 3을 참고하면, 액정 표시 장치(200)의 제1 기판(11)과 제2 기판(12) 사이의 비 표시 영역에는 복수의 댄 컬럼 스페이서(73a, 73b)가 배치된다. 또는, 액정 표시 장치(200)의 비 표시부는, 복수의 댄 컬럼 스페이서(73a, 73b)를 포함한다.

[0086] 댄 컬럼 스페이서(73a, 73b)는 제1 댄 컬럼 스페이서(73a)와 제2 댄 컬럼 스페이서(73b)를 포함한다. 도면에 도시되진 않았으나, 제1 댄 컬럼 스페이서(73a)는 표시 영역을 둘러싸도록 배치되고, 제2 댄 컬럼 스페이서(73b)는 제1 댄 컬럼 스페이서(73b)를 둘러싸도록 배치될 수 있다.

[0087] 이 경우, 제1 댄 컬럼 스페이서(73a)와 제2 댄 컬럼 스페이서(73b)는 모두 보상층(2)과 중첩되도록 배치될 수 있다.

[0088] 액정 표시 장치(200)의 비 표시 영역(NDA)의 면적이 크거나, 설계에 따라 비 표시 영역(NDA)에 충분한 공간이 확보되는 경우, 본 발명의 제2 실시예에 따라, 비 표시 영역(NDA)에 복수의 댄 컬럼 스페이서(73a, 73b)가 배치됨으로써, 제1 기판(11)과 제2 기판(12) 사이의 셀 갭이 보다 안정적으로 지지될 수 있다. 또한, 보상층(62)의 면적이 증가됨으로써, 공통 전극과 보상층(62)이 접하는 면적 또한 증가되므로, 제2 공통 전극(42)의 저항은 더욱 낮아질 수 있다.

[0089] 도 4는 본 발명의 제3 실시예에 따른 액정 표시 장치(300)의 단면도이다. 도 4는, 도 3과 마찬가지로, 액정 표시 장치(300)의 비 표시 영역(NDA)의 구조만을 도시하였다. 또한, 설명의 편의를 위하여 이전 실시예와 동일 또는 대응되는 구성 요소에 대한 구체적인 설명은 생략하기로 한다.

[0090] 도 4를 참고하면, 액정 표시 장치(300)의 제1 기판(11)과 제2 기판(12) 사이의 비 표시 영역에는 복수의 댄 컬럼 스페이서(73a, 73b)가 배치된다. 또는, 액정 표시 장치(300)의 비 표시부는 복수의 댄 컬럼 스페이서(73a, 73b)를 포함한다.

[0091] 댄 컬럼 스페이서(73a, 73b)는 제1 댄 컬럼 스페이서(73a)와 제2 댄 컬럼 스페이서(73b)를 포함한다. 도면에 도시되진 않았으나, 제1 댄 컬럼 스페이서(73a)는 표시 영역을 둘러싸도록 배치되고, 제2 댄 컬럼 스페이서(73b)는 제1 댄 컬럼 스페이서(73b)를 둘러싸도록 배치될 수 있다.

[0092] 액정 표시 장치(300)의 설계에 따라 복수의 댄 컬럼 스페이서(73a, 73b) 간의 이격 거리가 큰 경우, 보상층은 복수의 댄 컬럼 스페이서(73a, 73b) 각각과 대응되도록 분리되어 배치될 수 있다. 구체적으로, 보상층은, 도 4에 도시된 바와 같이, 제1 댄 컬럼 스페이서(73a)와 중첩되는 제1 보상층(62a) 및, 제2 댄 컬럼 스페이서(73b)와 중첩되며, 제1 보상층(62a)과 일정 간격이 이격된 제2 보상층(62b)을 포함할 수 있다. 도면에 도시되진 않았으나, 제1 보상층(62a)은, 제1 댄 컬럼 스페이서(73a)와 마찬가지로, 표시 영역을 둘러싸도록 배치되고, 제2 보상층(62b)은 제1 보상층(62a) 및 제1 댄 컬럼 스페이서(73a)를 둘러싸도록 배치될 수 있다.

[0093] 본 발명의 제3 실시예에 따라, 비 표시 영역(NDA)에 복수의 댄 컬럼 스페이서(73a, 73b)가 배치됨으로써, 제1 기판(11)과 제2 기판(12) 사이의 셀 갭이 보다 안정적으로 지지될 수 있다. 뿐만 아니라, 복수의 댄 컬럼 스페이서(73a, 73b) 간의 이격 거리가 큰 경우, 복수의 보상층(62a, 62b)은 복수의 댄 컬럼 스페이서(73a, 73b) 각각과 대응하도록 서로 이격되어 배치될 수 있다. 이에 따라, 금속 물질로 이루어진 보상층(62a, 62b)의 면적이

지나치게 커지는 것을 방지하여, 공정 과정 중에 정전기로 인한 이물 불량 등이 발생하는 문제가 감소될 수 있다.

[0094] 도 5는 본 발명의 제4 실시예에 따른 액정 표시 장치(400)의 평면도이다. 설명의 편의를 위하여, 이전 실시예와 동일 또는 대응되는 구성 요소에 대한 구체적인 설명은 생략하기로 한다.

[0095] 도 5를 참고하면, 표시 영역(DA)를 둘러싸도록 배치된 댐 컬럼 스페이서(73)는 모서리 영역에 적어도 하나의 개구부(open area, OA)를 갖는다. 도면에서는, 댐 컬럼 스페이서(73)의 네 모서리 영역 모두에 복수의 개구부(OA)가 구성된 구조로 도시하였으나, 설계에 따라, 네 모서리 영역 중 적어도 하나에만 개구부(OA)가 구성될 수도 있다.

[0096] 본 발명의 제4 실시예에 따른 댐 컬럼 스페이서(73)는, 액정층이 실린트(80)로 이동되는 것을 억제하는 동시에, 표시 영역(DA)에 액정의 미충진 영역이 발생하는 것을 방지할 수 있다. 구체적으로, 댐 컬럼 스페이서(73)가 액정층의 이동 경로로서 작용하여 액정층의 일부가 댐 컬럼 스페이서(73)를 따라 모서리 영역까지 이동됨으로써, 액정층의 일부가 표시 영역(DA)의 특정 부분에 묻쳐서 퍼지지 않는 경우를 방지할 수 있다.

[0097] 본 발명의 제4 실시예에서는, 댐 컬럼 스페이서(73)와 중첩되어 배치된 보상층(62)이 표시 영역(DA)을 완전히 둘러싸도록 배치될 수 있다. 다시 말하면, 댐 컬럼 스페이서(73)는 모서리 영역에 적어도 하나의 개구부(OA)를 포함하므로, 댐 컬럼 스페이서(73)의 일부분은 불연속적으로 구성될 수 있다. 그러나, 보상층(62)은 댐 컬럼 스페이서(73)의 개구부(OA)와 같은 불연속적인 부분 없이 표시 영역(DA)을 완전히 둘러싸도록 구성된다. 이에 따라, 보상층(62)과 공통 전극이 서로 접촉되는 면적에서, 개구부(OA) 등으로 인해 감소되는 부분이 없으므로, 공통 전극의 저항은 보다 효과적으로 낮아질 수 있다.

[0098] 도면에 도시되진 않았으나, 댐 컬럼 스페이서(73)가 앞서 설명한 제2 실시예나 제3 실시예와 같이 복수의 댐 컬럼 스페이서로 구성되는 경우, 복수의 댐 컬럼 스페이서 모두 모서리 영역에 적어도 하나의 개구부(OA)를 포함할 수 있다. 또는, 복수의 댐 컬럼 스페이서 중 표시 영역에 더 가깝게 배치된 댐 컬럼 스페이서만 모서리 영역에 적어도 하나의 개구부(OA)를 포함하며, 실린트(80)에 더 가깝게 배치된 댐 컬럼 스페이서는, 보상층(62)과 마찬가지로, 표시 영역(DA)을 완전히 둘러싸도록 구성될 수도 있다.

[0099] 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 더욱 상세하게 설명하였으나, 본 발명은 반드시 이러한 실시예로 국한되는 것은 아니고, 본 발명의 기술사상을 벗어나지 않는 범위 내에서 다양하게 변형 실시될 수 있다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 그러므로, 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다. 본 발명의 보호 범위는 청구 범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리 범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

[0100] 100, 200, 300, 400: 액정 표시 장치

11: 제1 기판

12: 제2 기판

20: 박막 트랜지스터

31: 게이트 절연층

32: 평탄화층

33: 패시베이션층

34: 배향막

35: 상부 평탄화층

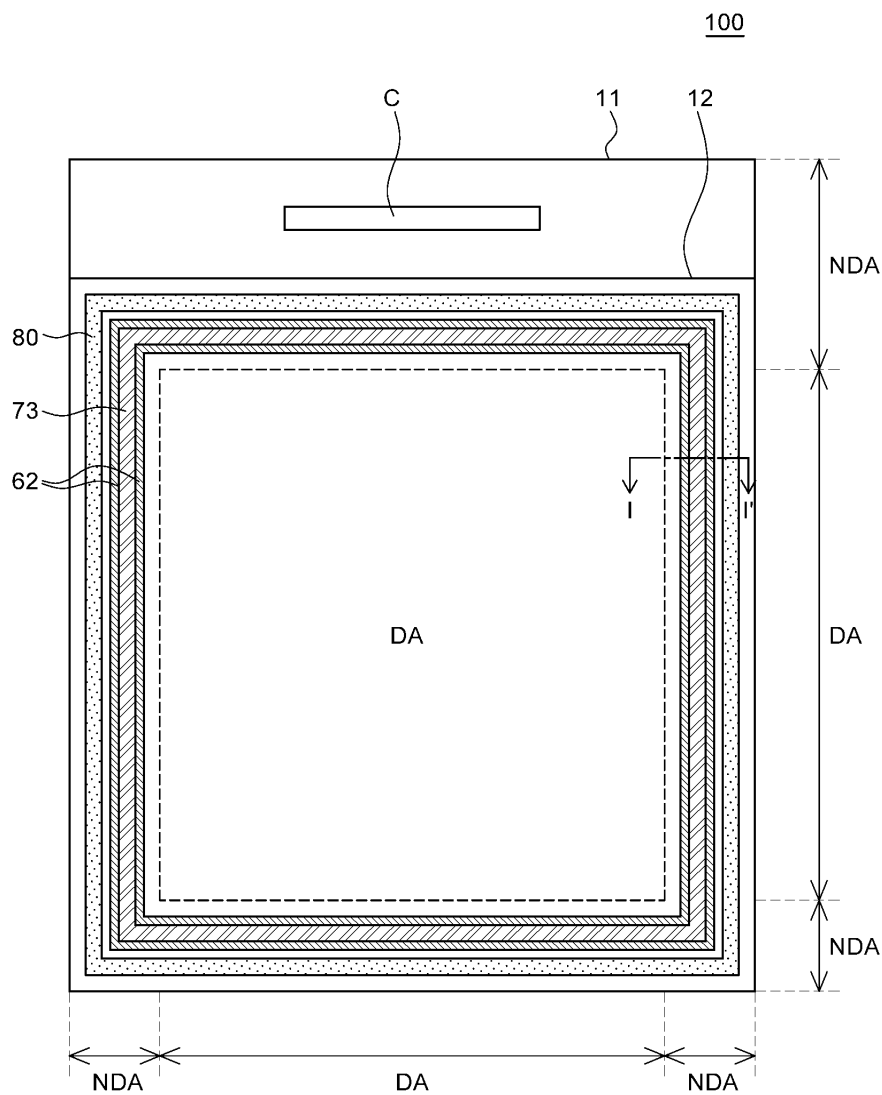
41: 제1 공통 전극

42: 제2 공통 전극

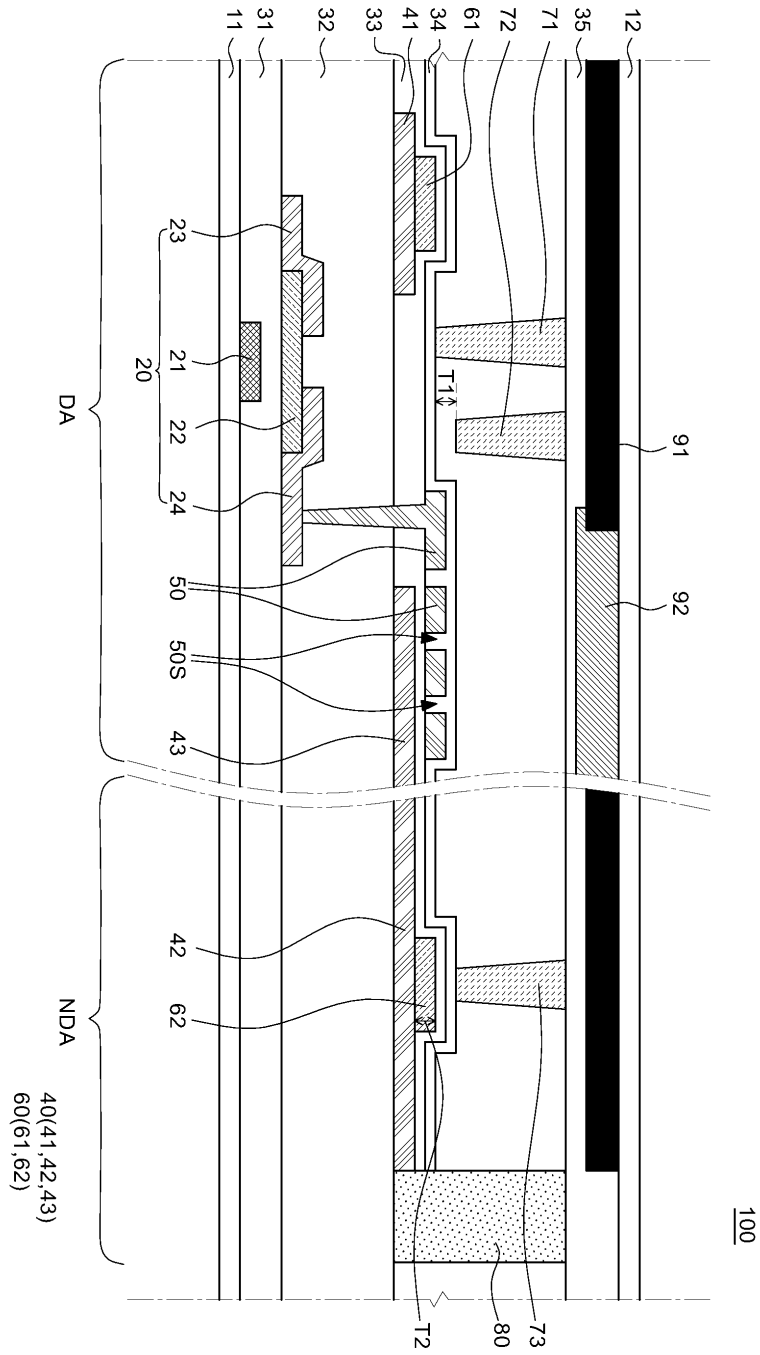
- 43: 제3 공통 전극
- 50: 화소 전극
- 61: 금속층
- 62: 보상층
- 71: 갭 컬럼 스페이서
- 72: 푸쉬 컬럼 스페이서
- 73: 댐 컬럼 스페이서
- 80: 실런트
- 91: 블랙 매트릭스
- 92: 컬러 필터

도면

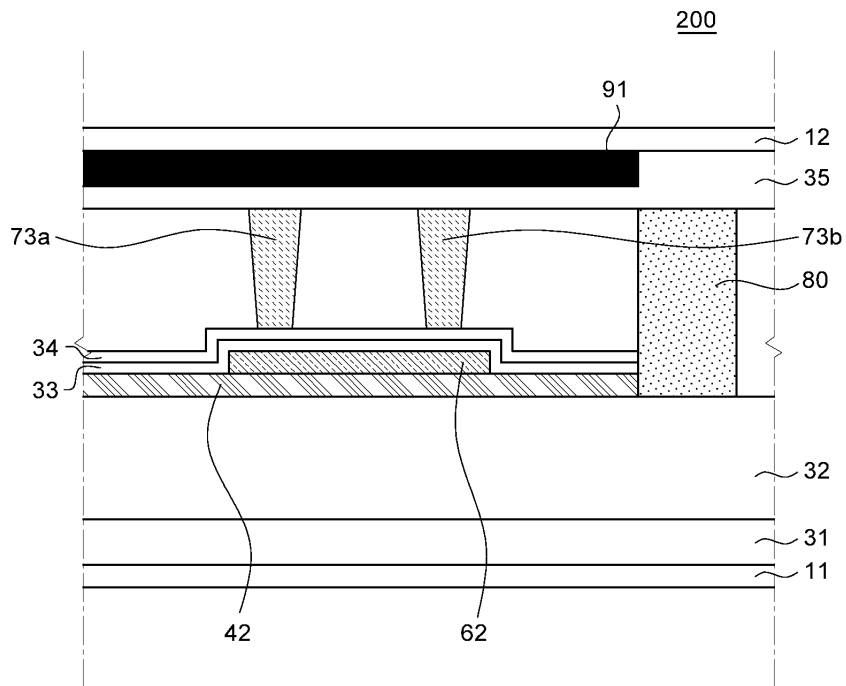
도면1



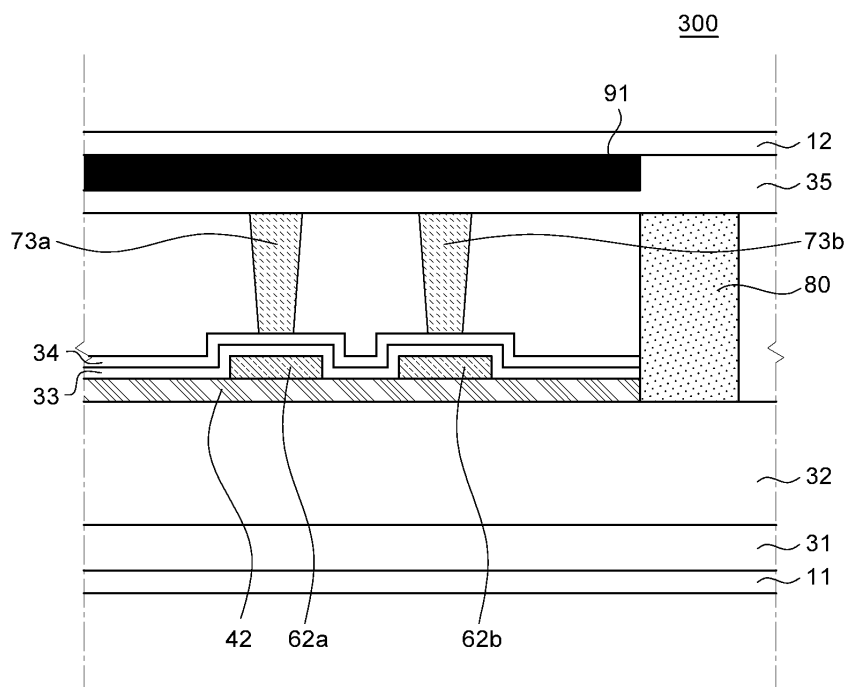
도면2



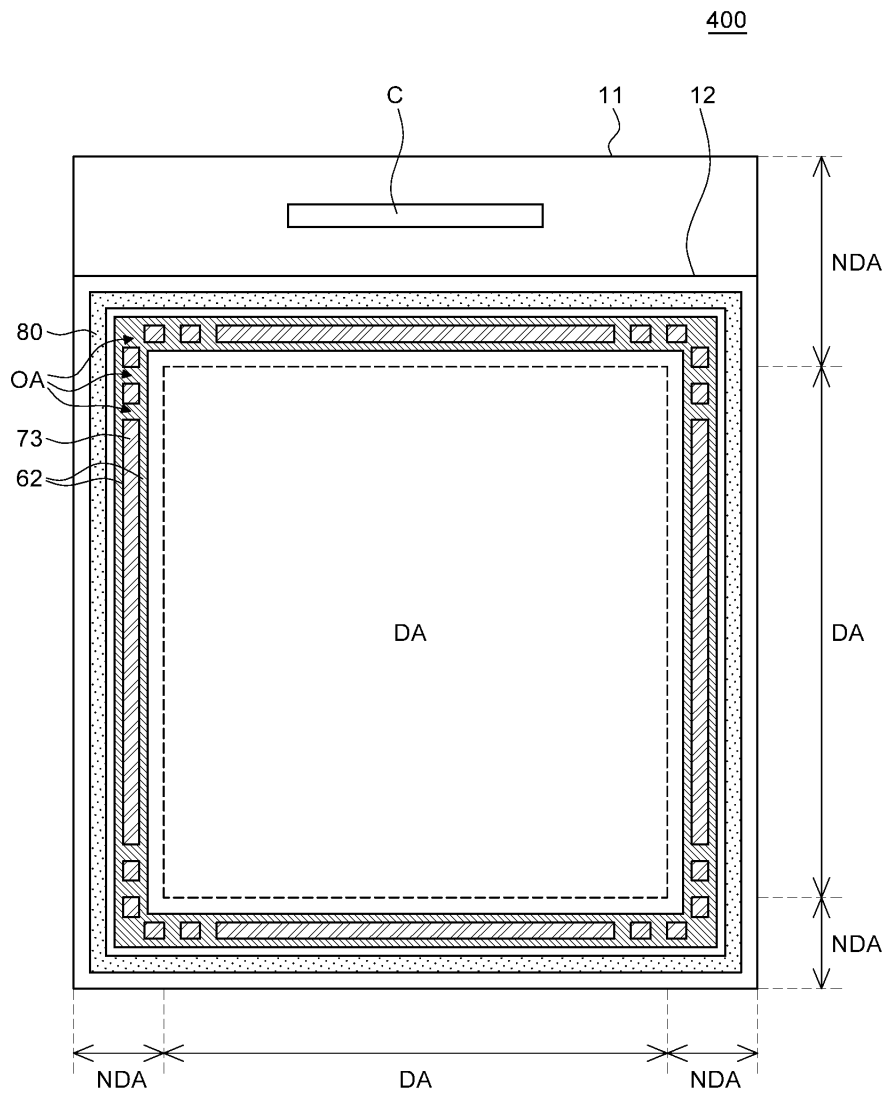
도면3



도면4



도면5



专利名称(译)	液晶显示器		
公开(公告)号	KR1020170044327A	公开(公告)日	2017-04-25
申请号	KR1020150143873	申请日	2015-10-15
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM SEUNG GI 김승기		
发明人	김승기		
IPC分类号	G02F1/1339 G02F1/1333 G02F1/1337 G02F1/1343		
CPC分类号	G02F1/1339 G02F1/13338 G02F1/1337 G02F2001/133357 G02F2001/134318		
外部链接	Espacenet		

摘要(译)

根据本发明优选实施例的液晶显示器包括第一基板，用于在液晶层上的第二基板和第一基板之间的显示区域中操作液晶层的公共电极，以及第一基板至少一个坝柱隔板，其构造成抑制液晶层移动到围绕液晶层的密封剂中的密封剂，其中第二基板之间的非显示区域与密封剂之间的非显示区域和液晶层和补偿层与至少一个坝柱间隔物重叠，并且被配置为具有降低公共电极的电阻的厚度并同时保持第二基板和第一基板之间的间隙。因此，可以提高液晶显示器的显示质量和驱动效率。

