



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0089070
(43) 공개일자 2017년08월03일

- | | |
|---|---|
| <p>(51) 국제특허분류(Int. Cl.)
 <i>G02F 1/1343</i> (2006.01) <i>G02F 1/133</i> (2006.01)
 <i>G02F 1/1339</i> (2006.01) <i>G02F 1/1362</i> (2006.01)</p> <p>(52) CPC특허분류
 <i>G02F 1/134336</i> (2013.01)
 <i>G02F 1/133</i> (2013.01)</p> <p>(21) 출원번호 10-2016-0008690
 (22) 출원일자 2016년01월25일
 심사청구일자 없음</p> | <p>(71) 출원인
 삼성디스플레이 주식회사
 경기도 용인시 기흥구 삼성로 1 (농서동)</p> <p>(72) 발명자
 신용환
 경기도 용인시 기흥구 사은로126번길 33, 203동
 703호 (보라동, 민속마을신창미션힐아파트)</p> <p>(74) 대리인
 팬코리아특허법인</p> |
|---|---|

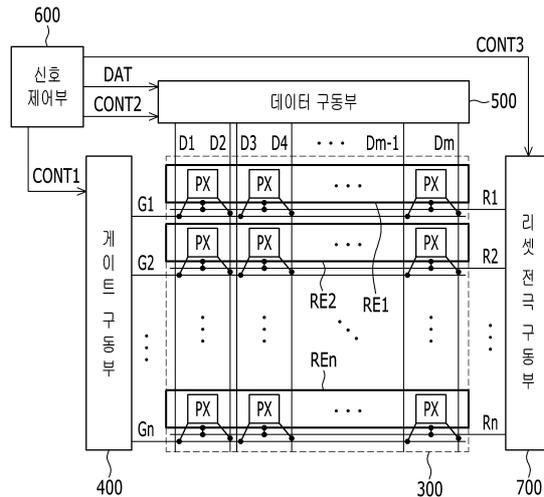
전체 청구항 수 : 총 19 항

(54) 발명의 명칭 액정 표시 장치

(57) 요약

본 발명의 일 실시예에 따른 액정 표시 장치는, 기관; 상기 기관 위에 위치하는 복수의 화소 전극; 상기 복수의 화소 전극과 중첩하는 지붕층; 상기 복수의 화소 전극과 상기 지붕층 사이의 복수의 미세 공간 내에 위치하는 액정층; 및 상기 액정층 위에 위치하며 리셋 전압을 인가 받는 리셋 전극을 포함한다.

대표도 - 도1



(52) CPC특허분류

G02F 1/1339 (2013.01)

G02F 1/1362 (2013.01)

G02F 2001/134372 (2013.01)

명세서

청구범위

청구항 1

기관;

상기 기관 위에 위치하는 복수의 화소 전극;

상기 복수의 화소 전극과 중첩하는 지붕층;

상기 복수의 화소 전극과 상기 지붕층 사이의 복수의 미세 공간 내에 위치하는 액정층; 및

상기 액정층 위에 위치하며 리셋 전압을 인가 받는 리셋 전극;

을 포함하는 액정 표시 장치.

청구항 2

제1항에서,

상기 기관 위에 위치하며 상기 리셋 전극과 전기적으로 연결되어 리셋 전압을 전달하는 리셋 신호선을 더 포함하는 액정 표시 장치.

청구항 3

제2항에서,

상기 복수의 미세 공간 중에서 제1 방향으로 인접하는 미세 공간 사이에 위치하는 격벽부; 및

상기 기관과 상기 격벽부 사이에 위치하며 상기 리셋 전극과 연결되어 있는 연결부;

를 더 포함하는 액정 표시 장치.

청구항 4

제3항에서,

상기 리셋 신호선은 상기 복수의 미세 공간 중에서 상기 제1 방향과 교차하는 제2 방향으로 인접하는 미세 공간 사이의 트랜치에 위치하며,

상기 연결부는 상기 트랜치에 위치하는 접촉 구멍을 통해 상기 리셋 신호선과 연결되어 있는 액정 표시 장치.

청구항 5

제4항에서,

상기 기관 위에 위치하며, 상기 제1 방향으로 뻗어 있는 게이트선을 더 포함하며,

상기 리셋 신호선은 상기 게이트선과 동일한 층에 위치하는 액정 표시 장치.

청구항 6

제4항에서,

상기 기관 위에 위치하며, 상기 제2 방향으로 뻗어 있는 데이터선을 더 포함하며,

상기 연결부는 상기 데이터선과 중첩하는 액정 표시 장치.

청구항 7

제3항에서,

상기 연결부는 상기 화소 전극과 동일한 층에 위치하는 액정 표시 장치.

청구항 8

제1항에서,

상기 리셋 전극에 리셋 전압의 인가 시, 상기 액정층 내 액정 분자의 장축이 상기 기관의 표면에 대하여 대략 수직을 이루도록 배향되는 액정 표시 장치.

청구항 9

제1항에서,

상기 리셋 전압은 프레임마다 상기 복수의 화소 전극에 데이터 전압이 인가되기 전에 상기 리셋 전극에 인가되는 액정 표시 장치.

청구항 10

제9항에서,

상기 리셋 전극은 제1 방향으로 뻗어 있는 복수의 리셋 전극을 포함하고, 상기 복수의 리셋 전극 각각은 상기 제1 방향과 교차하는 제2 방향으로 이격되어 있으며,

상기 리셋 전압은 상기 복수의 리셋 전극에 순차적으로 인가되는 액정 표시 장치.

청구항 11

제10항에서,

상기 리셋 전압은 상기 복수의 리셋 전극 중 2개 이상의 리셋 전극에 동시에 인가되는 액정 표시 장치.

청구항 12

제1항에서,

상기 액정층의 액정은 양의 유전율 이방성을 가지는 액정 표시 장치.

청구항 13

제12항에서,

각각의 화소 전극은 간극을 사이에 두고 서로 맞물려 있는 제1 화소 전극 및 제2 화소 전극을 포함하고,

상기 제1 화소 전극에 인가되는 데이터 전압과 상기 제2 화소 전극에 인가되는 데이터 전압에 의해 상기 액정층에 수평 전계를 형성하는 액정 표시 장치.

청구항 14

제13항에서,

상기 제1 화소 전극과 상기 제2 화소 전극에 극성이 서로 다른 데이터 전압이 인가되는 액정 표시 장치.

청구항 15

제13항에서,

상기 제1 화소 전극과 상기 제2 화소 전극 중 하나는 데이터 전압이 인가되고 다른 하나는 공통 전압이 인가되는 액정 표시 장치.

청구항 16

제1항에서,

상기 기관과 상기 액정층 사이에 위치하며 공통 전압이 인가되는 공통 전극을 더 포함하는 액정 표시 장치.

청구항 17

제16항에서,

상기 공통 전극과 상기 화소 전극 사이에 위치하는 절연층을 더 포함하는 액정 표시 장치.

청구항 18

제5항에서,

상기 리셋 전극에 인가되는 리셋 전압을 생성하는 리셋 전극 구동부를 더 포함하며,

상기 리셋 전극 구동부는 상기 게이트선에 게이트 온 전압이 인가되기 전에 상기 리셋 전압을 상기 리셋 신호선에 출력하는 액정 표시 장치.

청구항 19

제18항에서,

상기 리셋 전극 구동부는 1 내지 10 프레임마다 한 번씩 상기 리셋 전압을 출력하는 액정 표시 장치.

발명의 설명

기술 분야

[0001] 본 기재는 액정 표시 장치에 관한 것이다.

배경 기술

[0002] 액정 표시 장치(LCD)는 현재 가장 널리 사용되고 있는 표시 장치 중 하나이다. 통상적으로, 액정 표시 장치는 하부 표시판(lower display substrate)과 상부 표시판(upper display substrate) 사이에 액정층(liquid crystal layer)이 형성되어 있다. 액정 표시 장치의 화소 전극과 공통 전극에 전압을 인가하여 전계를 생성하고, 이를 통해 액정층의 액정 분자들의 배향을 변경시켜 입사광의 편광을 조절함으로써 영상을 표시한다.

[0003] 최근에는 하나의 기판 위에 터널 형태의 구조물인 다수의 미세 공간(micro cavity)을 형성하고 미세 공간 내에 액정을 주입한 후 캐핑층(capping layer)으로 밀봉하여 액정 표시 장치를 제작하는 기술이 개발되고 있다.

발명의 내용

해결하려는 과제

[0004] 본 기재는 표시 품질이 향상된 액정 표시 장치를 제공하는 것이다.

과제의 해결 수단

[0005] 본 발명의 일 실시예에 따른 액정 표시 장치는, 기판; 상기 기판 위에 위치하는 복수의 화소 전극; 상기 복수의 화소 전극과 중첩하는 지붕층; 상기 복수의 화소 전극과 상기 지붕층 사이의 복수의 미세 공간 내에 위치하는 액정층; 및 상기 액정층 위에 위치하며 리셋 전압을 인가 받는 리셋 전극을 포함한다.

[0006] 상기 액정 표시 장치는 상기 기판 위에 위치하며 상기 리셋 전극과 전기적으로 연결되어 리셋 전압을 전달하는 리셋 신호선을 더 포함할 수 있다.

[0007] 상기 액정 표시 장치는, 상기 복수의 미세 공간 중에서 제1 방향으로 인접하는 미세 공간 사이에 위치하는 격벽부; 및 상기 기판과 상기 격벽부 사이에 위치하며 상기 리셋 전극과 연결되어 있는 연결부를 더 포함할 수 있다.

[0008] 상기 리셋 신호선은 상기 복수의 미세 공간 중에서 상기 제1 방향과 교차하는 제2 방향으로 인접하는 미세 공간 사이의 트렌치에 위치할 수 있고, 상기 연결부는 상기 트렌치에 위치하는 접촉 구멍을 통해 상기 리셋 신호선과 연결되어 있을 수 있다.

[0009] 상기 액정 표시 장치는 상기 기판 위에 위치하며 상기 제1 방향으로 뻗어 있는 게이트선을 더 포함할 수 있고,

상기 리셋 신호선은 상기 게이트선과 동일한 층에 위치할 수 있다.

- [0010] 상기 액정 표시 장치는 상기 기관 위에 위치하며 상기 제2 방향으로 뺀어 있는 데이터선을 더 포함할 수 있고, 상기 연장부는 상기 데이터선과 중첩할 수 있다.
- [0011] 상기 연결부는 상기 화소 전극과 동일한 층에 위치할 수 있다.
- [0012] 상기 리셋 전극에 리셋 전압의 인가 시, 상기 액정층 내 액정 분자의 장축이 상기 기관의 표면에 대하여 대략 수직을 이루도록 배향될 수 있다.
- [0013] 상기 리셋 전압은 프레임마다 상기 복수의 화소 전극에 데이터 전압이 인가되기 전에 상기 리셋 전극에 인가될 수 있다.
- [0014] 상기 리셋 전극은 제1 방향으로 뺀어 있는 복수의 리셋 전극을 포함할 수 있고, 상기 복수의 리셋 전극 각각은 상기 제1 방향과 교차하는 제2 방향으로 이격되어 있을 수 있고, 상기 리셋 전압은 상기 복수의 리셋 전극에 순차적으로 인가될 수 있다.
- [0015] 상기 리셋 전압은 상기 복수의 리셋 전극 중 2개 이상의 리셋 전극에 동시에 인가될 수 있다.
- [0016] 상기 액정층의 액정은 양의 유전율 이방성을 가질 수 있다.
- [0017] 각각의 화소 전극은 간극을 사이에 두고 서로 맞물려 있는 제1 화소 전극 및 제2 화소 전극을 포함할 수 있고, 상기 제1 화소 전극에 인가되는 데이터 전압과 상기 제2 화소 전극에 인가되는 데이터 전압에 의해 상기 액정층에 수평 전계를 형성할 수 있다.
- [0018] 상기 제1 화소 전극과 상기 제2 화소 전극에 극성이 서로 다른 데이터 전압이 인가될 수 있다.
- [0019] 상기 제1 화소 전극과 상기 제2 화소 전극 중 하나는 데이터 전압이 인가되고 다른 하나는 공통 전압이 인가될 수 있다.
- [0020] 상기 액정 표시 장치는 상기 기관과 상기 액정층 사이에 위치하며 공통 전압이 인가되는 공통 전극을 더 포함할 수 있다.
- [0021] 상기 액정 표시 장치는 상기 공통 전극과 상기 화소 전극 사이에 위치하는 절연층을 더 포함할 수 있다.
- [0022] 상기 액정 표시 장치는 상기 리셋 전극에 인가되는 리셋 전압을 생성하는 리셋 전극 구동부를 더 포함할 수 있고, 상기 리셋 전극 구동부는 상기 게이트선에 게이트 온 전압이 인가되기 전에 상기 리셋 전압을 상기 리셋 신호선에 출력할 수 있다.
- [0023] 상기 리셋 전극 구동부는 1 내지 10 프레임마다 한 번씩 상기 리셋 전압을 출력할 수 있다.

발명의 효과

- [0024] 본 발명의 일 실시예에 따르면, 액정층 위에 위치하는 리셋 전극을 통해 액정을 일시적으로 수직 배향시킴으로써 응답 속도를 향상시킬 수 있고, 프레임 초기마다 블랙 영상을 삽입할 수 있다. 또한, 리셋 전극에 인가되는 리셋 전압을 기관에 형성된 리셋 신호선을 통해 전달할 수 있다.

도면의 간단한 설명

- [0025] 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 블록도이다.
- 도 2는 본 발명의 일 실시예에 따른 액정 표시 장치에 인가되는 리셋 전압 및 데이터 전압을 나타내는 도면이다.
- 도 3은 본 발명의 일 실시예에 따른 액정 표시 장치에서 인접하는 네 개의 화소 영역을 나타내는 배치도이다.
- 도 4는 도 3에서 IV -IV' 선을 따라 자른 단면도이다.
- 도 5는 도 3에서 V-V' 선을 따라 자른 단면도이다.
- 도 6은 도 3에서 VI-VI' 선을 따라 자른 단면도이다.
- 도 7는 본 발명의 일 실시예에 따른 액정 표시 장치에서 하나의 화소 영역을 나타내는 배치도이다.

도 8은 도 7에서 VIII-VIII' 선을 따라 자른 단면도이다.

도 9는 도 7에서 IX-IX' 선을 따라 자른 단면도이다.

도 10은 도 7에서 X-X' 선을 따라 자른 단면도이다.

발명을 실시하기 위한 구체적인 내용

- [0026] 첨부한 도면을 참고로 하여, 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.
- [0027] 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 부여하였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다. 명세서에서 달리 언급되지 않으면 "중첩"은 평면도에서 볼 때 층, 막, 영역, 판 등의 적어도 일부 부분이 중첩하는 것을 의미한다.
- [0028] 본 발명의 실시예에 따른 액정 표시 장치에 대하여 도면을 참고로 하여 상세하게 설명한다.
- [0029] 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 개략적인 평면도이고, 도 2는 본 발명의 일 실시예에 따른 액정 표시 장치에 인가되는 리셋 전압 및 데이터 전압을 나타내는 도면이다.
- [0030] 도 1에 도시된 바와 같이, 액정 표시 장치는 영상을 표시하는 액정 표시 패널(300), 게이트 구동부(400), 데이터 구동부(500), 리셋 전극 구동부(reset electrode driver)(700) 및 신호 제어부(600)를 포함한다.
- [0031] 액정 표시 패널(300)은 행렬 방향으로 배열되어 있는 복수의 화소(PX)를 포함한다. 행 방향으로 인접하는 화소를 묶어 화소행이라고 칭하고 열 방향으로 인접하는 화소를 묶어 화소열이라고 칭할 수 있다.
- [0032] 액정 표시 패널(300)에는 복수의 게이트선(G1...Gn)이 대략 행 방향으로 뻗어 있고, 복수의 데이터선(D1...Dm)이 대략 열 방향으로 뻗어 있다. 화소(PX)의 화소 전극(도시되지 않음)은 스위칭 소자인 트랜지스터(도시되지 않음)를 통해 게이트선(G1...Gn) 및 데이터선(D1...Dm)과 연결되어 있으며, 게이트선(G1...Gn)을 통해 전달되는 게이트 온 전압에 의한 트랜지스터의 턴 온 시 데이터선을 통해 전달되는 데이터 전압을 인가 받는다. 도 1에서 하나의 화소에 두 개의 데이터선(D1...Dm)이 연결되어 있는 예가 도시되어 있지만, 하나의 화소에 하나의 데이터선이 연결되어 있을 수도 있다.
- [0033] 액정 표시 패널(300)은 대략 행 방향으로 뻗어 있는 복수의 리셋 전극(RE1...REn)을 포함한다. 리셋 전극(RE1...REn)은 화소 전극과 중첩하며, 행 방향으로는 연결되어 있고 열 방향으로는 분리되어 있다. 도시된 것과 달리, 리셋 전극(RE1...REn)은 행 방향으로도 분리되어 있을 수 있다. 액정 표시 패널(300)에는 복수의 리셋 신호선(R1...Rn)이 대략 행 방향으로 뻗어 있다. 리셋 신호선(R1...Rn)은 인접하는 화소행 사이에 게이트선(G1...Gn)과 대략 나란하게 배치될 수 있다. 리셋 전극(RE1...REn)은 개수는 리셋 신호선(R1...Rn)의 개수와 동일할 수 있으며, 게이트선(G1...Gn)의 개수 및 화소열의 개수와 또한 동일할 수 있다.
- [0034] 각각의 화소(PX)는 화소 전극과 리셋 전극(RE1...REn) 사이에 위치하는 액정층(도시되지 않음)을 포함하고, 액정층은 미세 공간(도시되지 않음) 내에 위치할 수 있다. 하나의 화소(PX)는 하나의 두 개의 화소 전극을 포함할 수 있고, 두 개의 화소 전극에 인가되는 데이터 전압에 의해 생성되는 수평 전계에 의해 액정을 배향시켜 계조를 표현할 수 있다. 하나의 화소(PX)는 하나의 화소 전극과 하나의 공통 전극을 포함할 수 있고, 화소 전극에 인가되는 데이터 전압과 공통 전극에 인가되는 공통 전압에 의해 생성되는 수평 전계에 의해 액정을 배향시켜 계조를 표현할 수 있다. 리셋 전극(RE1...REn) 및 이에 인가되는 리셋 전압은 액정을 수직 배향시키기 위해 사용될 수 있다. 액정층의 액정은 양의 굴절률 이방성을 가질 수 있다.
- [0035] 신호 제어부(600)는 외부의 그래픽 처리부(도시되지 않음)로부터 영상 신호 및 이의 제어 신호를 수신한다. 제어 신호는 수평 동기 신호, 수직 동기 신호, 클럭 신호, 데이터 인에이블 신호 등을 포함할 수 있다. 신호 제어부(600)는 영상 신호와 제어 신호를 기초로 영상 신호를 액정 표시 패널(300)의 동작 조건에 적합하게 처리한 후, 영상 데이터(DAT), 제1 제어 신호(CONT1), 제2 제어 신호(CONT2) 및 제3 제어 신호(CONT3)를 생성하여 출력한다. 제1 제어 신호(CONT1), 제2 제어 신호(CONT2) 및 제3 제어 신호(CONT3)는 각각 게이트 구동부(400), 데이터 구동부(500) 및 리셋 전극 구동부(700)의 구동 타이밍을 제어하기 위한 신호일 수 있다.

- [0036] 게이트 구동부(400)는 게이트 온 전압 및 게이트 오프 전압을 포함하는 게이트 신호를 생성하여 게이트선(G1...Gn)에 순차적으로 출력한다. 데이터 구동부(500)는 계조 전압 생성부(도시되지 않음)에서 생성된 계조 전압을 이용하여 영상 데이터(DAT)를 데이터 전압으로 변환하고 이를 데이터선(D1...Dm)에 출력한다. 도 2에 도시된 바와 같이, 각각의 게이트선(G1...Gn)에 대응하는 화소열에는 데이터 전압이 순차적으로 인가되고, 1 프레임 동안 전체 화소열에 데이터 전압이 인가된다.
- [0037] 리셋 전극 구동부(700)는 리셋 전압을 생성하여 리셋 신호선(R1...Rn)에 순차적으로 출력하고, 리셋 전극(RE1...REn)은 리셋 신호선(R1...Rn)을 통해 리셋 전압을 인가 받는다. 소정의 펄스 폭(예컨대, 약 1ms)과 크기(예컨대 약 10V)를 가지는 리셋 전압은, 도 2에 도시된 바와 같이, 프레임이 시작할 때마다 리셋 전극(RE1...REn)에 순차적으로 인가될 수 있다. 이와 같이 리셋 전압은 프레임마다 리셋 전극에 인가될 수 있지만, 복수의 프레임마다 인가될 수도 있다. 예컨대, 액정의 응답 속도를 고려하여 리셋 전압은 약 1 내지 10 프레임마다 한 번씩 인가될 수 있다.
- [0038] 각각의 화소열의 화소 전극에 인가되는 데이터 전압은 리셋 전극(RE1...REn)에 리셋 전압이 인가된 직후에 인가될 수 있다. 따라서 각각의 화소열의 게이트선(G1...Gn)에 게이트 온 전압이 인가되기 전에 리셋 전압이 리셋 전극(RE1...REn)에 인가될 수 있다. 인접하는 리셋 전극(RE1...REn)에 인가되는 리셋 전압의 간격은 인접하는 화소열의 게이트선에 인가되는 게이트 온 전압의 간격과 동일할 수 있다 (예컨대 1 수평 기간). 리셋 전압이 인가된 후 리셋 전극(RE1...REn)은 리셋 전압보다 낮은 소정 레벨의 전압(예컨대, 공통 전압)이 인가되거나 전기적으로 플로팅 상태일 수 있다.
- [0039] 화소열에 데이터 전압을 인가하기 전에 리셋 전극(RE1...REn)에 리셋 전압을 인가할 경우, 화소 전극과의 전위차에 의해 수직 전계가 생성되어 액정층의 액정을 일시적으로 수직 배향시킬 수 있다. 그 결과, 짧은 시간 동안 블랙 영상을 삽입하는 임펄시브(impulsive) 구동이 가능하고, 액정의 응답 속도를 빠르게 할 수 있다. 또한, 액정 모드에 따라서 배향막을 형성하지 않더라도 액정의 배향 상태를 수직으로 초기화시킬 수 있다.
- [0040] 리셋 전압이 게이트 온 전압보다 먼저 인가되기 위해, 신호 제어부(600)는 제1 수직 개시 신호를 생성하여 리셋 전극 구동부(700)로 전송하고, 제1 수직 개시 신호보다 일정 시간 지연된 제2 수직 개시 신호를 생성하여 게이트 구동부(400)로 전송할 수 있다. 리셋 전극 구동부(700)는 제1 수직 개시 신호에 응답하여 리셋 전압을 리셋 신호선에 순차적으로 출력하고, 게이트 구동부(400)는 제2 수직 개시 신호에 응답하여 게이트 온 전압을 게이트선(G1...Gn)에 순차적으로 출력한다.
- [0041] 리셋 전극(RE1...REn)을 인접하는 2개 이상의 리셋 전극끼리 묶어 복수의 그룹을 형성하고, 복수의 그룹에 순차적으로 리셋 전압을 인가할 수도 있다. 예컨대, 전체 게이트선의 개수가 2160개이고, 리셋 전극(RE1...REn)이 동수인 경우, 예컨대 약 1/10에 해당하는 216개의 리셋 전극을 제1 리셋 전극부터 순차적으로 묶어 제1 내지 제10 리셋 전극 그룹을 형성하고, 제1 리셋 그룹으로부터 제10 리셋 전극 그룹까지 순차적으로 리셋 전압을 인가할 수 있다. 이 경우, 한 그룹에 속하는 216개의 리셋 전극에는 동일한 타이밍에 리셋 전압이 인가된다. 실시예에 따라서, 모든 리셋 전극(RE1...REn)에 동시에 (예컨대, 제1 게이트선(G1)에 게이트 온 전압이 인가되지 직전에) 리셋 전압이 인가될 수 있다.
- [0042] 한편, 리셋 전극(RE1...REn)은 리셋 신호선(R1...Rn)을 통하지 않고 리셋 전극 구동부(700)에 직접 연결되어 리셋 전극 구동부(700)로부터 리셋 전압을 직접 인가 받을 수도 있다. 이 경우, 리셋 신호선(R1...Rn)은 형성되지 않을 수 있다.
- [0043] 신호 제어부(600), 게이트 구동부(400), 데이터 구동부(500), 리셋 전극 구동부(700) 같은 구동 장치는 별개의 장치로 구성되거나 복수의 구동 장치가 통합되어 구성될 수 있다. 이들 구동 장치는 집적회로 칩 형태로 액정 표시 패널(300)에 실장될 수 있고, 인쇄회로기판(PCB)이나 연성 인쇄회로기판(FPCB)에 실장되어 액정 표시 패널(300)의 패드부(도시되지 않음)를 통해 전기적으로 연결될 수도 있다. 게이트 구동부(400), 리셋 전극 구동부(700) 같은 구동 장치는 액정 표시 패널(300)에 집적되어 있을 수 있다.
- [0044] 지금까지 본 발명의 일 실시예에 따른 액정 표시 장치에 대해 전체적으로 살펴보았다. 이하에서는 본 발명의 일 실시예에 따른 액정 표시 장치를 화소 영역을 중심으로 상세하게 설명하기로 한다.
- [0045] 도 3은 본 발명의 일 실시예에 따른 액정 표시 장치에서 인접하는 네 개의 화소 영역을 나타내는 배치도이고, 도 4는 도 3에서 IV-IV' 선을 따라 자른 단면도이고, 도 5는 도 3에서 V-V' 선을 따라 자른 단면도이고, 도 6은 도 3에서 VI-VI' 선을 따라 자른 단면도이다

- [0046] 도 3은 복수의 화소 영역 가운데 일부분인 2 X 2 화소 영역을 도시하고 있고, 액정 표시 패널에는 이러한 화소 영역이 평면도에서 상하좌우로 반복 배열될 수 있다.
- [0047] 도 3 내지 도 6을 참고하면, 유리 또는 플라스틱 등으로 만들어질 수 있는 투명한 절연 기판(110) 위에 게이트선(121) 및 유지 전극선(131)이 형성되어 있다. 게이트선(121)은 제1 게이트 전극(124a) 및 제2 게이트 전극(124b)을 포함한다. 유지 전극선(131)은 대략 행 방향으로 뻗어 있으며, 공통 전압 등의 정해진 전압을 전달한다. 유지 전극선(131)은 열 방향으로 뻗어 있는 제1 유지 전극(133a) 및 제2 유지 전극(133b)을 포함할 수 있다.
- [0048] 절연 기판(110) 위에는 리셋 신호선(128)이 또한 형성되어 있다. 리셋 신호선(128)은 이로부터 돌출된 확장부(129)를 포함한다. 게이트선(121), 유지 전극선(131) 및 리셋 신호선(128)은 동일한 물질로 형성될 수 있으며, 이들은 게이트 도전체로 불릴 수 있다. 게이트 도전체는 알루미늄(Al), 은(Ag), 구리(Cu), 몰리브덴(Mo), 크롬(Cr), 탄탈륨(Ta), 티타늄(Ti) 등의 금속 또는 이의 합금으로 이루어질 수 있다. 게이트 도전체는 단일막 또는 다중막으로 이루어질 수 있다.
- [0049] 게이트 도전체 위에는 게이트 절연층(140)이 형성되어 있다. 게이트 절연층(140) 위에는 제1 게이트 전극(124a)과 중첩하는 제1 반도체(154a) 및 제2 게이트 전극(124b)과 중첩하는 제2 반도체(154b)가 형성되어 있다.
- [0050] 게이트 절연층(140) 위에는 제1 데이터선(171a) 및 제2 데이터선(171b)이 형성되어 있다. 제1 반도체(154a) 위에는 제1 소스 전극(173a) 및 제1 드레인 전극(175a)이 형성되어 있고, 제2 반도체(154b) 위에는 제2 소스 전극(173b) 및 제2 드레인 전극(175b)이 형성되어 있다. 제1 및 제2 드레인 전극(175a, 175b)은 각각 제1 및 제2 확장부(177a, 177b)를 포함한다. 제1 데이터선(171a)은 제1 소스 전극(173a)에 연결되어 있고, 제2 데이터선(171b)은 제2 소스 전극(173b)에 연결되어 있다. 제1 반도체(154a)와 제1 소스 전극(173a) 및 제1 드레인 전극(175a) 사이, 그리고 제2 반도체(154b)와 제2 소스 전극(173b) 및 제2 드레인 전극(175b) 사이에는 저항성 접촉부재(ohmic contact)(도시되지 않음)가 형성되어 있을 수 있다. 데이터선(171a, 171b), 소스 전극(173a, 173b) 및 드레인 전극(175a, 175b)은 동일한 물질로 형성될 수 있으며, 이들은 데이터 도전체로 불릴 수 있다. 데이터 도전체는 몰리브덴, 크롬, 탄탈륨, 티타늄 등의 금속 또는 이의 합금으로 이루어질 수 있고, 단일막 또는 다중막으로 이루어질 수 있다.
- [0051] 제1 게이트 전극(124a), 제1 소스 전극(173a) 및 제1 드레인 전극(175a)은 제1 반도체(154a)와 함께 제1 트랜지스터를 형성하고, 제2 게이트 전극(124b), 제2 소스 전극(173b) 및 제2 드레인 전극(175b)은 제2 반도체(154b)와 함께 제2 트랜지스터를 형성한다. 제1 트랜지스터의 채널은 제1 소스 전극(173a)과 제1 드레인 전극(175a) 사이에 있는 제1 반도체(154a) 부분에 형성되고, 제2 트랜지스터의 채널은 제2 소스 전극(173b)과 제2 드레인 전극(175b) 사이에 있는 제2 반도체(154b) 부분에 형성된다.
- [0052] 데이터 도전체 위에는 보호층(180)이 형성되어 있다. 보호층(180)은 규소 질화물, 규소 산화물 따위의 무기 물질 또는 유기 물질을 포함할 수 있다. 보호층(180)은 무기 물질층 위에 유기 물질층이 적층된 구조를 가질 수 있다. 보호층(180)에는 제1 확장부(177a)와 중첩하는 접촉 구멍(185a) 및 제2 확장부(177b)와 중첩하는 접촉 구멍(185b)이 형성되어 있다. 보호층(180) 및 게이트 절연층(140)에는 리셋 신호선(128)의 확장부(129)와 중첩하는 접촉 구멍(187)이 형성되어 있다.
- [0053] 보호층(180) 위에는 인듐 주석 산화물(ITO), 인듐 아연 산화물(IZO) 등의 투명한 도전성 물질로 만들어질 수 있는 제1 화소 전극(191a) 및 제2 화소 전극(191b)을 포함하는 화소 전극(191)이 형성되어 있다. 하나의 화소 전극(191)의 전체적인 외곽 모양은 사각형일 수 있고, 제1 및 제2 화소 전극(191a, 191b)은 간극(91)을 사이에 두고 맞물려 있다. 제1 및 제2 화소 전극(191a, 191b)은 전체적으로 가상적인 가로 중앙선(CL)을 경계로 상하 대칭을 이루고 두 도메인으로 나뉠 수 있다.
- [0054] 제1 화소 전극(191a)은 하단의 돌출부, 좌측의 세로 줄기부, 세로 줄기부의 중앙 부분에서 우측으로 뻗은 가로 줄기부, 그리고 복수의 가지부를 포함할 수 있다. 가로 중앙선(CL)을 기준으로 상부에 위치하는 가지부는 세로 줄기부 또는 가로 줄기부로부터 우상향으로 비스듬히 뻗어 있을 수 있고, 하부에 위치하는 가지부는 세로 줄기부 또는 가로 줄기부로부터 좌상향으로 비스듬히 뻗어 있을 수 있다. 가지부가 게이트선(121) 또는 가로 중앙선(CL)과 이루는 각은 대략 45도일 수 있다.
- [0055] 제2 화소 전극(191b)은 하단의 돌출부, 우측의 세로 줄기부, 상단 및 하단의 가로 줄기부, 그리고 복수의 가지부를 포함할 수 있다. 상단 및 하단의 가로 줄기부는 각각 세로 줄기부의 상단 및 하단에서 좌측으로 행 방향으로 뻗어 있을 수 있다. 가로 중앙선(CL)을 기준으로 상부에 위치하는 가지부는 세로 줄기부 또는 상단의 가

로 줄기부로부터 좌하향으로 비스듬히 뻗어 있을 수 있고, 하부에 위치하는 가지부는 세로 줄기부 또는 하단의 가로 줄기부로부터 좌상향으로 비스듬히 뻗어 있을 수 있다. 제2 화소 전극(191b)의 가지부는 게이트선(121) 또는 가로 중앙선(CL)과 이루는 각은 대략 45도일 수 있다. 가로 중앙선(CL)을 중심으로 상부 및 하부의 가지부는 서로 직각을 이룰 수 있다.

[0056] 제1 및 제2 화소 전극(191a, 191b)의 가지부는 일정한 간격을 두고 서로 맞물려서 교대로 배치되어 빗살 무늬를 이룬다. 제1 화소 전극(191a)은 접촉 구멍(185a)을 통하여 제1 드레인 전극(175a)과 물리적, 전기적으로 연결되어 있고, 제1 드레인 전극(175a)으로부터 데이터 전압을 인가 받는다. 제2 화소 전극(191b)은 접촉 구멍(185b)을 통하여 제2 드레인 전극(175b)과 물리적, 전기적으로 연결되어 있고, 제2 드레인 전극(175b)으로부터 데이터 전압을 인가 받는다. 제1 및 제2 화소 전극(191a, 191b)은 그 사이의 액정층(3) 부분과 함께 액정 축전기를 이루어 제1 및 제2 트랜지스터가 턴 오프된 후에도 인가된 전압을 유지한다.

[0057] 보호층(180) 위에는 화소 전극(191)과 동일한 물질로 이루어질 수 있는 연결부(198)가 형성되어 있다. 연결부(198)는 행 방향으로 인접하는 미세 공간(305) 사이에서 열 방향으로 뻗어 있다. 연결부(198)는 도시된 바와 같이 제2 데이터선(171b)과 중첩하게 뻗어 있을 수 있다. 실시예에 따라서 연결부(198)는 제1 데이터선(171a)과 중첩하게, 또는 제1 및 제2 데이터선(171a, 171b)과 중첩하게 뻗어 있을 수 있다. 연결부(198)는 접촉 구멍(187) 쪽으로 돌출되어 있는 연장부(199)를 포함한다. 연장부(199)는 접촉 구멍(187)를 통해 리셋 신호선(128)에 물리적, 전기적으로 연결되어 있고, 연결부(198)는 리셋 신호선(189)으로부터 리셋 전압을 전달받을 수 있다.

[0058] 화소 전극(191) 위에 제1 및 제2 트랜지스터가 형성되는 영역 등을 덮도록 차광 부재(220)가 위치할 수 있다. 차광 부재(220)는 게이트선(121)이 뻗어 있는 방향을 따라 형성될 수 있다. 차광 부재(220)는 빛을 차단할 수 있는 물질로 이루어질 수 있다.

[0059] 차광 부재(220) 위에 절연층(181)이 형성될 수 있고, 절연층(181)은 차광 부재(220)를 덮으며, 화소 전극(191) 위로 연장되어 형성될 수 있다. 절연층(181)은 규소 질화물 또는 규소 산화물로 형성할 수 있다.

[0060] 절연층(181) 위에 액정층(3)이 형성되어 있다. 액정층(3)은 미세 공간(305) 내에 액정(31)을 포함하는 액정 물질이 주입되어 형성된다. 액정 물질은 모관력(capillary force)을 이용하여 미세 공간(305)에 주입될 수 있으며, 미세 공간(305)는 그러한 주입을 위한 입구부(307)를 포함한다.

[0061] 미세 공간(305)은 게이트선(121)과 중첩하는 부분에 위치하는 복수의 트렌치(trench)(308)에 의해 열 방향으로 나누어짐으로써 복수의 미세 공간(305)을 형성하며, 복수의 미세 공간(305)은 데이터선(171a, 171b)이 뻗어 있는 열 방향을 따라 형성될 수 있다. 또한, 이후에 설명하는 격벽부(320)(도 6 참조)에 의해 미세 공간(305)은 행 방향으로 나누어짐으로써 복수의 미세 공간(305)을 형성하며, 복수의 미세 공간(305)은 게이트선(121)이 뻗어 있는 행 방향을 따라 형성될 수 있다. 각각의 미세 공간(305) 각각은 하나 또는 둘 이상의 화소 영역에 대응할 수 있다.

[0062] 액정층(3) 위에는 리셋 전극(280)이 형성되어 있다. 리셋 전극(280)은 ITO, IZO 같은 투명한 도전성 물질로 형성될 수 있다. 리셋 전극(280)은 화소 전극(191)과 중첩하고 있으며, 행 방향을 따라 연속적으로 형성될 수 있다. 리셋 전극(280)은 열 방향으로 트랜치(308)에 의해 나누어져서 화소행마다 독립적으로 형성될 수 있다. 도 6에 도시된 바와 같이, 행 방향으로 인접하는 액정층(3) 사이에서 리셋 전극(280)은 연결부(198) 바로 위에 위치하여 (즉, 접촉하여), 연결부(198)와 물리적, 전기적으로 연결되어 있다. 따라서 리셋 전극(280)은 리셋 신호선(128)과 연결되어 있는 연결부(198)를 통해 리셋 전압을 인가받을 수 있다.

[0063] 리셋 전극(280) 위에는 규소 질화물, 규소 산화물 등으로 이루어질 수 있는 하부 절연층(350)이 형성되어 있고, 하부 절연층(350) 위에는 지붕층(360)이 형성되어 있다. 지붕층(360)은 화소 전극(191)과 리셋 전극(280) 사이의 미세 공간(305)이 형성 및 유지될 수 있도록 지지하는 역할을 한다. 지붕층(360)은 포토레지스트(photoresist) 또는 그 밖의 유기 물질을 포함할 수 있다. 지붕층(360)은 색 필터로 형성될 수도 있다. 이 경우, 도 6에 도시된 바와 같이 서로 다른 색상의 색 필터가 중첩하여 격벽부(320)를 형성할 수 있다. 격벽부(320)는 행 방향으로 이웃하는 미세 공간(305) 사이에 위치한다. 격벽부(320)는 행 방향으로 이웃하는 미세 공간(305) 사이를 채우는 부분이다. 격벽부(320)는 데이터선(171)이 뻗어 있는 열 방향을 따라 형성될 수 있으며, 미세 공간(305)을 구획 또는 정의할 수 있다. 격벽부(320)와 기관(110) 사이에는 액정층(3) 위로부터 연장되어 있는 리셋 전극(280)이 연결부(198)와 접촉하게 위치하고 있을 수 있다. 한편, 지붕층(360)은 무기 물질을 포함할 수도 있다.

- [0064] 지붕층(360) 위에는 규소 질화물 또는 규소 산화물을 포함할 수 있는 상부 절연층(370)이 형성되어 있고, 상부 절연층(370) 위에 캐핑층(390)이 형성되어 있다. 캐핑층(390)은 트렌치(308)에도 위치하고, 트렌치(308)에 의해 노출된 미세 공간(305)의 입구부(307)를 덮는다. 캐핑층(390)은 유기 물질 또는 무기 물질을 포함한다. 캐핑층(390) 위에는 외부의 수분, 산소 등이 침투하는 것을 막기 위한 배리어층(395)이 형성될 수 있다.
- [0065] 미세 공간(305) 내에 위치하는 액정층(3)은 양의 유전율 이방성을 가지는 액정(31)을 포함한다. 액정(31)은 전계가 없는 상태에서 분자의 장축이 기관(110)의 표면에 대하여 대략 수직을 이루도록 배향되어 있을 수 있다. 제1 및 제2 화소 전극(191a, 191b)에 서로 다른 데이터 전압을 인가하면 제1 및 제2 화소 전극(191a, 191b) 사이에 전계가 생성되는데, 이 전계는 기관(110)의 표면에 거의 수평일 수 있다. 그러면 초기에 수직으로 배향되어 있던 액정(31) 분자의 장축이 전계의 방향과 나란한 방향으로 기울어지며, 액정(31)이 기울어진 정도에 따라 액정층(3)에 입사광의 편광의 변화 정도가 달라지고, 이에 따라 투과율을 조절하여 화소(PX)마다 원하는 계조를 표시할 수 있다. 예컨대, 액정(31)이 기관(110)의 표면에 대해 수직으로 배향되면 블랙을 표시하고 기관(110)의 표면에 수평으로 배향되면 화이트를 표시한다.
- [0066] 이와 같이 수직 배향된 액정(31)을 사용하면 액정 표시 장치의 대비비를 향상시킬 수 있고 광시야각을 구현할 수 있다. 또한, 한 화소(PX)의 제1 및 제2 화소 전극(191a, 191b)에 공통 전압에 대한 극성이 서로 다른 데이터 전압을 인가함으로써 구동 전압을 높이고 응답 속도를 빠르게 할 수 있으며, 데이터 전압의 극성을 프레임마다 반전될 수 있다. 한편, 제1 및 제2 화소 전극(191a, 191b) 중 하나는 공통 전압이 인가되는 공통 전극일 수 있으며, 이 경우 데이터 전압이 인가되는 화소 전극에만 트랜지스터가 연결되어 있을 수 있다.
- [0067] 리셋 전극(280)에 리셋 전압이 인가되면, 리셋 전극(280)과 제1 및 제2 화소 전극(191a, 191b) 사이에 전계가 생성되는데, 이 전계는 기관(110)의 표면에 거의 수직일 수 있다. 그러면 액정층(3)의 액정(31)은 분자의 장축이 기관(110)의 표면에 대하여 대략 수직을 이루도록 배향된다. 리셋 전압은 예컨대 약 10 V의 크기와 약 1 ms의 폭을 가진 펄스일 수 있고, 폭이 감소할수록 요구되는 전압은 증가한다.
- [0068] 리셋 전압은 제1 및 제2 화소 전극(191a, 191b)에 데이터 전압이 인가되지 전에, 즉 화소열마다 게이트 온 전압이 인가되기 전에, 리셋 전극(280)이 인가될 수 있다. 따라서 리셋 전극(280)에 인가되는 리셋 전압에 의해 액정(31)을 일시적으로 수직 배향시킨 후 화소 전극(191a, 191b)에 인가되는 데이터 전압에 의해 수평 전계가 생성되어 액정(21)이 예컨대 영상 데이터에 따른 소정의 계조를 표현하기 위한 정도로 기울어진다. 액정(31)이 계조를 표현하기 전에 일시적으로 수직 배향 상태로 배열되므로 블랙 영상을 삽입하는 것과 같은 효과를 나타낼 수 있으며, 액정(31)이 누워있는 상태에서 변화할 때보다 빠르게 변화할 수 있으므로 응답 속도가 빨라질 수 있다. 또한, 액정(31)이 프레임마다 초기에 수직 배향되므로, 전계 상태에서 물리적 충격을 받았을 때 액정(31)이 원래의 배향 상태로 돌아오지 못하는 현상인 얼룩(bruising)이 발생하지 않는다.
- [0069] 이하에서는 도 3 내지 도 6과 관련하여 기술한 실시예와 다른 구성을 가진 본 발명의 일 실시예에 따른 액정 표시 장치에 대해 도 7 내지 도 10을 참고하여 설명한다. 기술한 실시예와 동일하거나 유사한 구성에 대해서는 설명을 생략하거나 간략하게 한다.
- [0070] 도 7는 본 발명의 일 실시예에 따른 액정 표시 장치에서 하나의 화소 영역을 나타내는 배치도이고, 도 8은 도 7에서 VIII-VIII' 선을 따라 자른 단면도이고, 도 9는 도 7에서 IX-IX' 선을 따라 자른 단면도이고, 도 10은 도 2에서 X-X' 선을 따라 자른 단면도이다.
- [0071] 도 7은 복수의 화소 영역 가운데 일부분인 2 X 2 화소 영역을 도시하고 있고, 액정 표시 패널에는 이러한 화소 영역이 상하좌우로 반복 배열될 수 있다.
- [0072] 도 7 내지 도 10을 참고하면, 절연 기관(110) 위에 게이트선(121), 유지 전극선(도시되지 않음) 및 리셋 신호선(128)을 포함하는 게이트 도전체가 형성되어 있다. 게이트선(121)은 게이트 전극을 포함하고, 리셋 신호선(128)은 확장부(129)를 포함한다.
- [0073] 게이트 도전체 위에는 게이트 절연층(140)이 형성되어 있다. 게이트 절연층(140) 위에는 데이터선(171) 하부에 위치하는 반도체(151), 소스 및 드레인 전극(173, 175)의 하부 및 트랜지스터의 채널 부분에 위치하는 반도체(154)가 형성되어 있다.
- [0074] 반도체(151, 154) 위에는 소스 전극(173) 및 소스 전극(173)과 연결되는 데이터선(171), 드레인 전극(175)을 포함하는 데이터 도전체가 형성되어 있다. 반도체(151)와 데이터선(171) 사이, 그리고 반도체(154)와 소스 및 드레인 전극(173, 175)의 사이에는 저항성 접촉 부재(도시되지 않음)가 형성되어 있을 수 있다. 게이트 전극

(124), 소스 전극(173) 및 드레인 전극(175)은 반도체(154)와 함께 트랜지스터를 형성하며, 트랜지스터의 채널은 반도체(154)의 소스 전극(173)과 드레인 전극(175) 사이에 있는 부분에 형성된다.

- [0075] 데이터 도전체 위에는 제1 보호층(180a)이 형성되어 있다. 제1 보호층(180a)은 규소 질화물, 규소 산화물 따위의 무기 물질을 포함할 수 있다. 제1 보호층(180a) 위에는 제2 보호층(180b)이 형성될 수 있다. 단차를 줄이기 위해 제2 보호층(180b)은 유기 물질로 형성될 수 있다.
- [0076] 제2 보호층(180b) 위에는 공통 전극(270)이 형성되어 있다. 공통 전극(270)은 면형(planar shape)으로써 기판(110) 전면 위에 나뉘어지지 않은 통판으로 형성될 수 있다. 공통 전극(270)은 게이트선(121) 및 데이터선(171)과 중첩하는 부분에 형성된 개구부(138)를 가질 수 있으며, 인접 화소에서 연결되도록 형성될 수 있다. 공통 전극(270)에는 일정한 크기의 공통 전압이 인가될 수 있다.
- [0077] 공통 전극(270) 위에는 무기 또는 유기 물질을 포함할 수 있는 절연층인 제3 보호층(180c)이 형성되어 있다. 제1, 제2 및 제3 보호층(180a, 180b, 180c) 및 게이트 절연층(140)을 관통하여 드레인 전극(175)과 중첩하는 접촉 구멍(185) 및 리셋 신호선(128)의 확장부(129)와 중첩하는 접촉 구멍(187)이 형성되어 있다.
- [0078] 제3 보호층(180c) 위에는 투명한 도전성 물질로 만들어질 수 있는 화소 전극(191)이 형성되어 있다. 화소 전극(191)은 복수의 절개부(92)를 가지며, 이웃하는 절개부 사이에 위치하는 복수의 가지부(192)를 포함한다. 화소 전극(191)은 접촉 구멍(185)을 통해 드레인 전극(175)과 물리적, 전기적으로 연결되어 드레인 전극(175)을 통해 데이터 전압을 인가 받는다. 화소 전극(191)과 공통 전극(270)은 그 사이의 액정층(3) 부분과 함께 액정 축전기를 이루어 트랜지스터가 턴 오프된 후에도 인가된 전압을 유지한다.
- [0079] 제3 보호층(180c) 위에는 화소 전극(191)과 동일한 물질로 이루어질 수 있는 연결부(198)가 형성되어 있다. 연결부(198)는 행 방향으로 인접하는 미세 공간(305) 사이에서 대략 열 방향으로 예컨대, 데이터선(171)과 중첩하게 뻗어 있다. 연결부(198)는 접촉 구멍(187) 쪽으로 돌출되어 있는 연장부(199)를 포함한다. 연장부(199)는 접촉 구멍(187)을 통해 리셋 신호선(128)에 물리적, 전기적으로 연결되어 있고, 연결부(198)는 리셋 신호선(128)으로부터 리셋 전압을 전달받을 수 있다.
- [0080] 도시된 실시예에서, 공통 전극(270)이 면형의 평면 형태를 가지고 화소 전극(191)이 복수의 가지부(192)를 가진다. 다른 일 실시예에서, 화소 전극(191)이 면형이 평면 형태를 가지고, 공통 전극(270)이 복수의 가지부를 가질 수도 있다. 공통 전극(270)이 제3 보호층(180c) 위에 위치하고, 화소 전극(191) 및 연결부(198)가 제3 보호층(180c) 아래에 위치하는 구조적인 변경도 가능하다.
- [0081] 화소 전극(191) 위에 트랜지스터가 형성되는 영역 등을 덮도록 차광 부재(220)가 위치할 수 있다. 차광 부재(220)는 게이트선(121)이 뻗어 있는 방향을 따라 형성될 수 있다. 차광 부재(220) 위에 절연층(181)이 형성될 수 있고, 절연층(181)은 차광 부재(220)를 덮으며, 화소 전극(191) 위로 연장되어 형성될 수 있다.
- [0082] 화소 전극(191) 위에는 하부 배향막(11)이 형성되어 있다. 배향막(11)은 액정층(3)에 전계가 생성되지 않은 상태에서 액정(31)을 기판(110)의 표면에 수평으로 배향시키는 수평 배향막일 수 있다. 하부 배향막(11)은 폴리아미드(polyamic acid), 폴리실록산(polysiloxane), 폴리이미드(polyimide) 등의 액정 배향막으로 일반적으로 사용되는 물질 중 적어도 하나를 포함하여 형성될 수 있다. 하부 배향막(11)은 광배향막일 수 있다.
- [0083] 하부 배향막(11)과 대향하는 부분에 상부 배향막(21)이 형성되어 있고, 하부 배향막(11)과 상부 배향막(21) 사이에는 미세 공간(305)이 형성되어 있다. 미세 공간(305)에는 액정(31)을 포함하는 액정층(3)이 형성되어 있다. 미세 공간(305)은 화소열 방향을 따라 형성될 수 있다. 배향막(11, 21)을 형성하는 배향 물질과 액정(31)을 포함하는 액정 물질은 모관력을 이용하여 미세 공간(305)의 입구부(307)를 통해 주입될 수 있다. 하부 배향막(11)과 상부 배향막(21)은 위치에 따른 구별일 뿐이고, 도 10에 도시된 바와 같이 서로 연결될 수 있다. 하부 배향막(11)과 상부 배향막(21)은 동시에 형성될 수 있다.
- [0084] 미세 공간(305)은 게이트선(121)과 중첩하는 부분에 위치하는 복수의 트렌치(308)에 의해 열 방향으로 나누어짐으로써 복수의 미세 공간(305)을 형성하며, 복수의 미세 공간(305)은 화소열 방향을 따라 형성될 수 있다. 미세 공간(305)은 격벽부(320)에 의해 행 방향으로 나누어짐으로써 복수의 미세 공간(305)을 형성하며, 복수의 미세 공간(305)은 화소행 방향을 따라 형성되어 있을 수 있다. 각각의 미세 공간(305) 각각은 하나 또는 둘 이상의 화소 영역에 대응할 수 있다.
- [0085] 액정층(3) 위에는 리셋 전극(280)이 형성되어 있다. 리셋 전극(280)은 ITO, IZO 같은 투명한 도전성 물질로 형성될 수 있다. 리셋 전극(280)은 화소 전극(191)과 중첩하고 있으며, 행 방향을 따라 연속적으로 형성될 수 있

다. 리셋 전극(280)은 열 방향으로 트렌치(308)에 의해 나누어져서 화소행마다 독립적으로 형성될 수 있다. 도 10에 도시된 바와 같이, 행 방향으로 인접하는 액정층(3) 사이에서 리셋 전극(280)은 연결부(198) 바로 위에 연결부(198)와 접촉하게 연결되어 있다. 따라서 리셋 전극(280)은 리셋 신호선(128)과 연결되어 있는 연결부(198)를 통해 리셋 전압을 인가받을 수 있다.

[0086] 리셋 전극(280) 위에는 하부 절연층(350)이 형성되어 있고, 하부 절연층(350) 위에는 지봉층(360)이 형성되어 있다. 지봉층(360)은 화소 전극(191)과 리셋 전극(280) 사이의 액정층(3)이 형성되어 있는 미세 공간(305)이 형성 및 유지될 수 있도록 지지하는 역할을 하며, 행 방향으로 이웃하는 미세 공간(305) 사이를 채워 격벽부(320)를 형성할 수 있다. 격벽부(320)와 기관(110) 사이에는 액정층(3) 위로부터 연장되어 있는 리셋 전극(280)이 연결부(198)와 접촉하게 위치하고 있을 수 있다.

[0087] 지봉층(360) 위에는 상부 절연층(370)이 형성되어 있고, 상부 절연층(370) 위에는 캐핑층(390)이 형성되어 있다. 캐핑층(390) 위에는 외부의 수분, 산소 등이 침투하는 것을 막기 위한 배리어층(395)이 형성될 수 있다.

[0088] 미세 공간(305) 내에 위치하는 액정층(3)은 양의 유전율 이방성을 가지는 액정(31)을 포함한다. 액정(31)은 전계가 없는 상태에서 분자의 장축이 기관(110)의 표면에 수평으로 배향되어 있을 수 있다. 화소 전극(191)에 데이터 전압을 인가하고 공통 전극(270)에 공통 전압을 인가하면 화소 전극(191)과 공통 전극(270) 사이에 수평 전계가 생성된다. 그러면 액정(31)은 전계 방향과 평행한 방향으로 회전하고, 액정(31)이 회전한 정도에 따라 액정층(3)에 입사광의 편광이 달라진다. 이에 따라 투과율을 조절하여 화소(PX)마다 원하는 계조를 표시할 수 있다.

[0089] 리셋 전극(280)에 리셋 전압이 인가되면, 리셋 전극(280)과 화소 전극(191) 및 공통 전극(270) 사이에 전계가 생성되는데, 이 전계는 기관(110)의 표면에 거의 수직일 수 있다. 그러면 액정층(3)의 액정(31)은 분자의 장축이 기관(110)의 표면에 대하여 대략 수직을 이루도록 배향된다. 리셋 전압은 예컨대 약 10 V의 크기와 약 1 ms의 폭을 가진 펄스일 수 있고, 폭이 감소할수록 요구되는 전압은 증가한다.

[0090] 리셋 전압은 화소 전극(191)에 데이터 전압이 인가되지 전에, 즉 화소열마다 게이트 온 전압이 인가되기 전에, 리셋 전극(280)이 인가될 수 있다. 따라서 수평 배향된 액정(31)을 리셋 전극(280)에 인가되는 리셋 전압에 의해 생성되는 수직 전계에 의해 액정(31)을 일시적으로 수직 배향시킨 후, 화소 전극(191a, 191b)에 인가되는 데이터 전압에 의해 생성되는 수평 전계에 의해 액정(31)을 회전시켜 계조를 표현한다. 액정(31)의 수직 배향에 의해 액정(31)이 앵커링 포스(anchoring force)로부터 자유로워지므로 응답 속도를 빠르게 할 수 있다. 또한, 액정의 수직 배향 시 블랙을 표시할 수 있으므로, 일시적인 수직 전계에 의해 블랙 영상을 삽입하는 것과 같은 임펄시브 구동 효과를 나타낼 수 있다.

[0091] 지금까지 특정 모드의 액정 표시 장치를 예로 들어 설명하였지만, 본 발명은 영상 신호에 따른 계조를 표현하기 위한 전계를 생성하는 전극이 기관과 액정층 사이에 위치하는 액정 표시 장치에 모두 적용될 수 있다.

[0092] 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고, 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 통상의 기술자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것으로 이해되어야 한다.

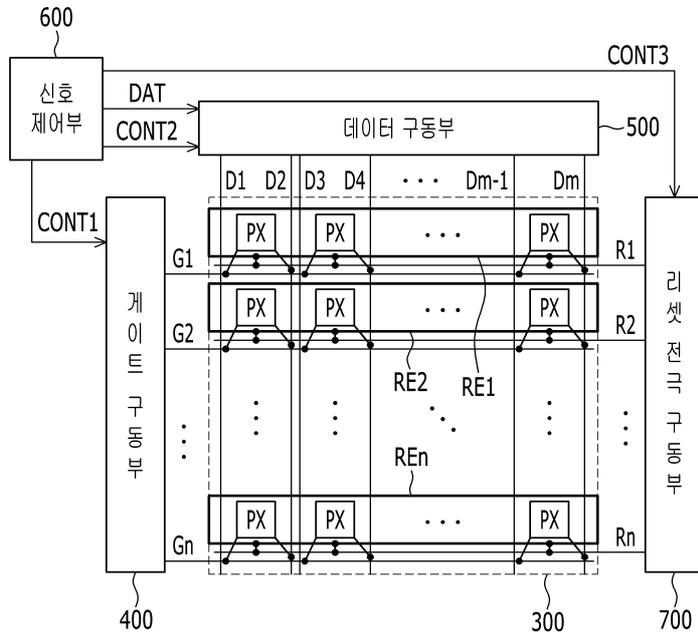
부호의 설명

- [0093] 110: 기관 121: 게이트선
- 128: 리셋 신호선 129: 확장부
- 131: 유지 전극선 140: 게이트 절연층
- 171, 171a, 171b: 데이터선 180, 180a, 180b, 180c: 보호층
- 185, 185a, 185b, 187: 접촉 구멍
- 191, 191a, 191b: 화소 전극 198: 연결부
- 199: 연장부 270: 공통 전극
- 280: 리셋 전극 3: 액정층
- 305: 미세 공간 308: 트렌치

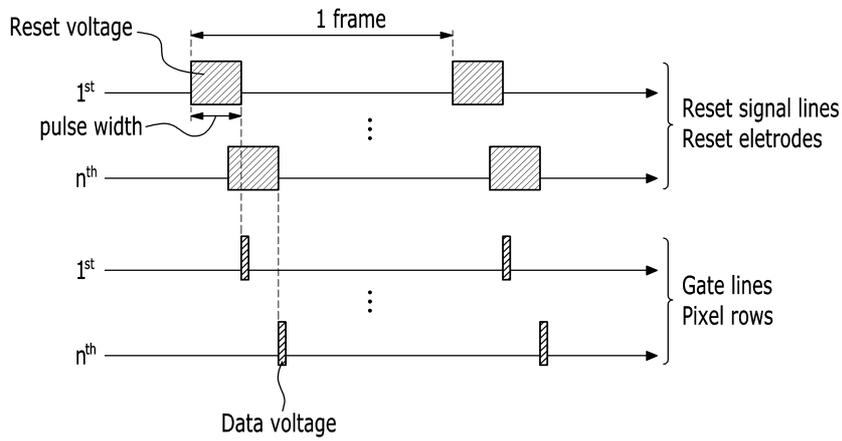
320: 격벽부 360: 지붕층

도면

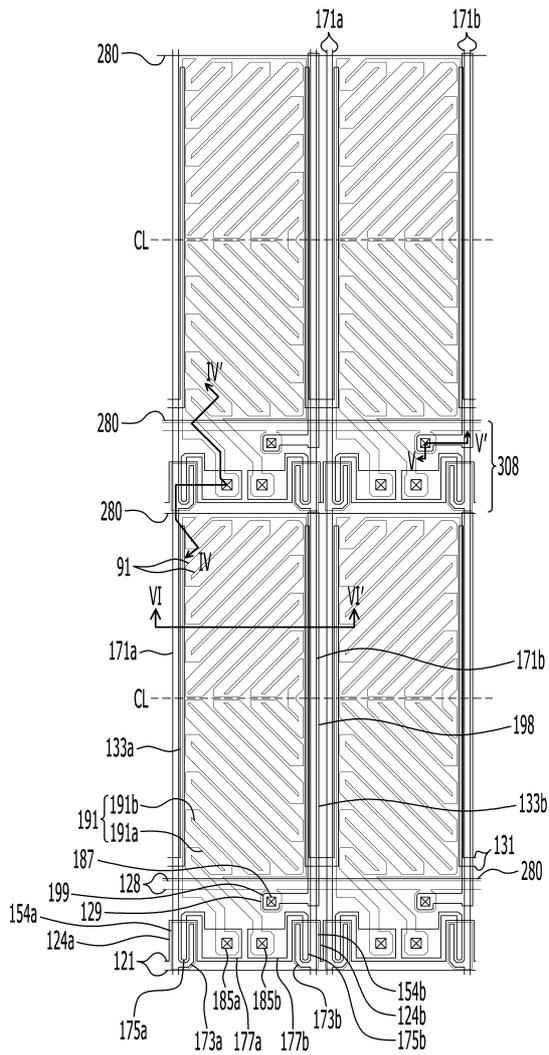
도면1



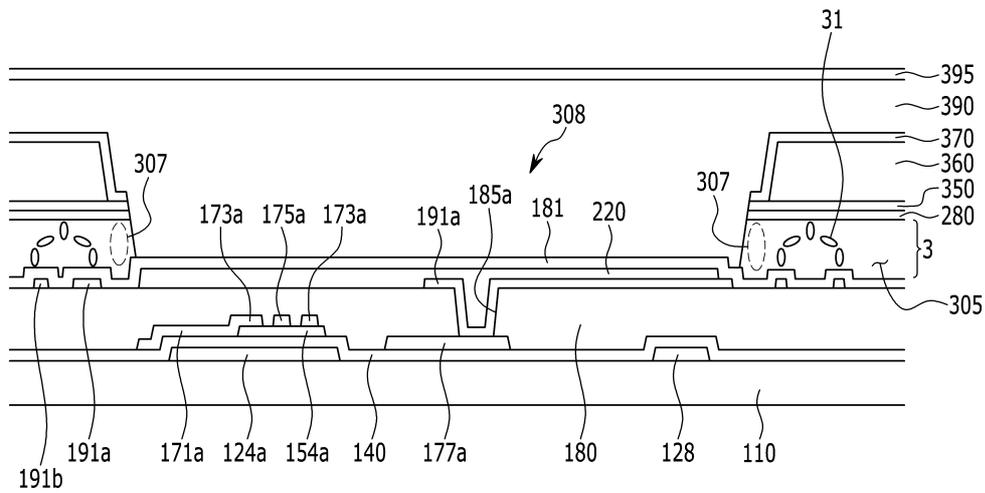
도면2



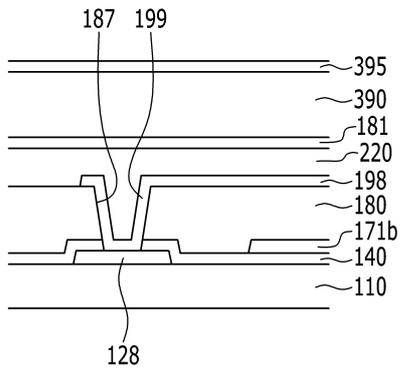
도면3



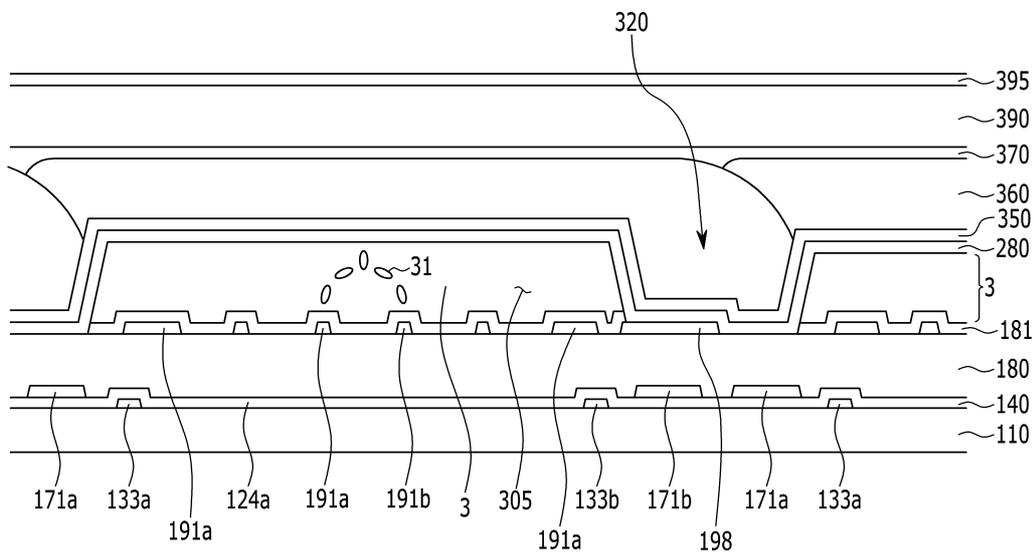
도면4



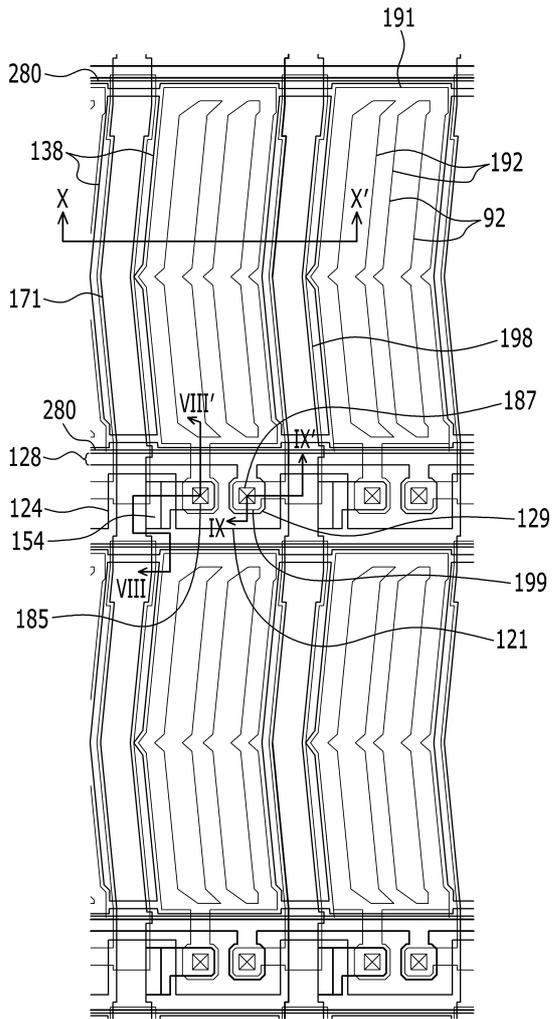
도면5



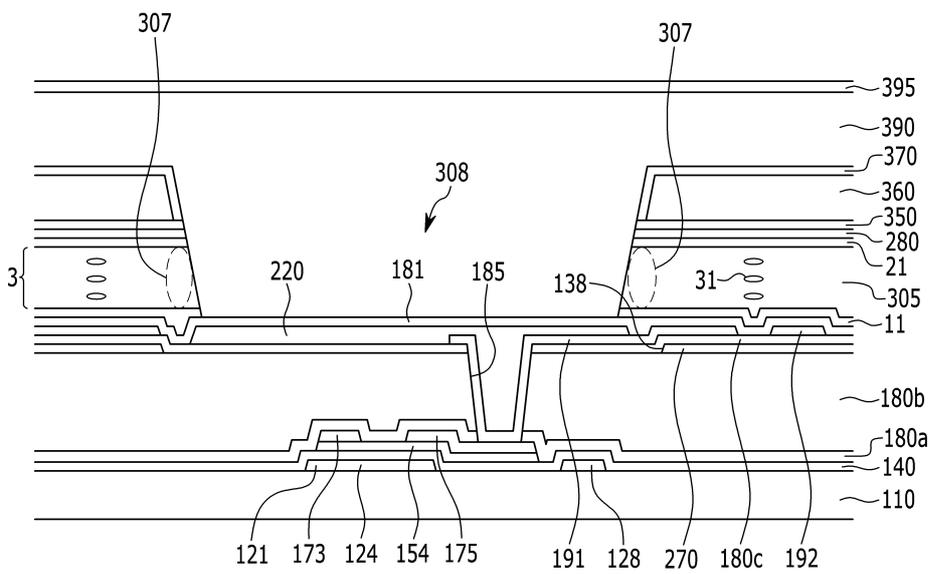
도면6



도면7



도면8



专利名称(译)	液晶显示器		
公开(公告)号	KR1020170089070A	公开(公告)日	2017-08-03
申请号	KR1020160008690	申请日	2016-01-25
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	SHIN YONG HWAN 신용환		
发明人	신용환		
IPC分类号	G02F1/1343 G02F1/133 G02F1/1339 G02F1/1362		
CPC分类号	G02F1/134336 G02F1/1339 G02F1/133 G02F1/1362 G02F2001/134372		
外部链接	Espacenet		

摘要(译)

根据本发明优选实施例的液晶显示器包括基板;多个像素电极位于基板上;多个像素电极;位于阁楼层与阁楼层之间的多个微空隙内的液晶层;多个像素电极重叠,复位电极在位于液晶层上的同时围绕复位电压施加。

