



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0038390
(43) 공개일자 2017년04월07일

(51) 국제특허분류(Int. Cl.)
G09G 3/36 (2006.01)

(52) CPC특허분류
G09G 3/3648 (2013.01)
G09G 3/3696 (2013.01)

(21) 출원번호 10-2015-0137699
(22) 출원일자 2015년09월30일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자
김종탁
대구광역시 수성구 달구벌대로456길 19, 101동
1601호 (수성동1가, 삼우1차수성타운)

(74) 대리인
특허법인인벤투스

전체 청구항 수 : 총 8 항

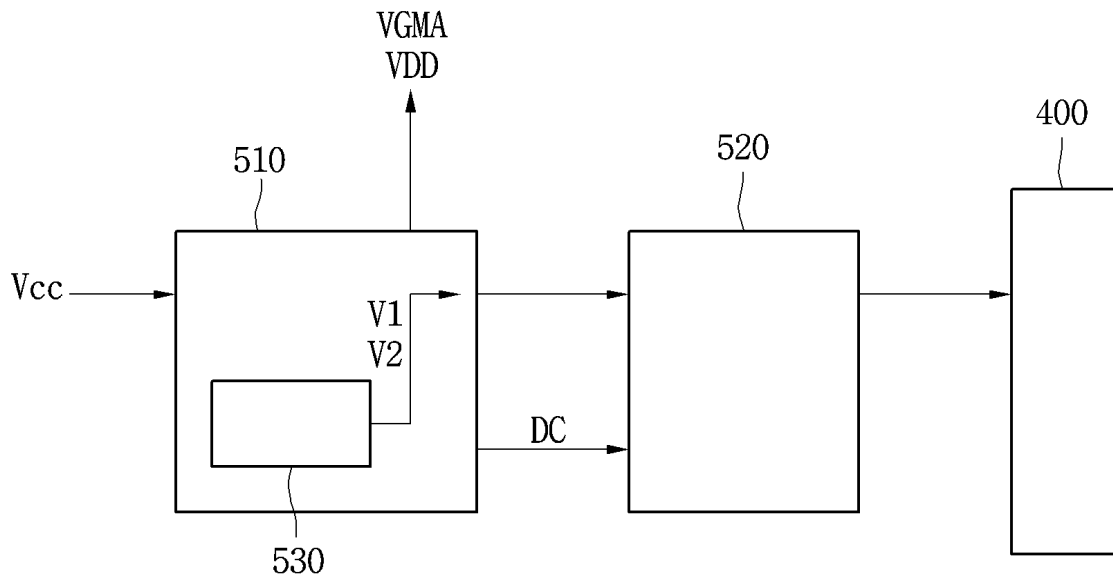
(54) 발명의 명칭 액정표시장치

(57) 요약

본 발명의 실시예에 따른 액정표시장치는, 복수의 게이트 라인(G)과 복수의 데이터 라인(D)의 교차 영역에 정의된 복수의 서브 화소와 상기 복수의 서브 화소 각각에 배치되고 상기 게이트 라인(G)에 의해 제어되는 복수의 박막트랜지스터(T)를 포함하는 표시패널(100), 입력되는 하이 레벨의 전원 전압(Vcc)에 기초하여 제1 전압(V1)을

(뒷면에 계속)

대표도 - 도2



출력하고, 입력되는 기 설정 전압(Vset)의 전원 전압(Vcc)에 기초하여 제2 전압(V2)을 출력하는 직류 변환기(510), 입력되는 상기 제1 전압(V1)에 기초하여 게이트 하이 전압(Vgh)을 출력하고, 입력되는 상기 제2 전압(V2)에 기초하여 상기 게이트 하이 전압(Vgh)보다 높은 방전 전압(DSC)을 출력하는 레벨 쉬프터(520), 상기 게이트 하이 전압(Vgh)을 상기 복수의 게이트 라인(G) 각각에 출력하고, 상기 방전 전압(DSC)을 상기 복수의 게이트 라인(G)에 출력하는 게이트 구동회로(400)를 포함하고, 디스플레이 전원 오프에 따라 상기 전원 전압(Vcc)은 하이 레벨에서 상기 기 설정 전압(Vset)으로 감소하는 액정표시장치를 제공할 수 있다.

(52) CPC특허분류

G09G 2300/0819 (2013.01)

G09G 2310/0289 (2013.01)

명세서

청구범위

청구항 1

복수의 게이트 라인과 복수의 데이터 라인의 교차 영역에 정의된 복수의 서브 화소와 상기 복수의 서브 화소 각각에 배치되고 상기 게이트 라인에 의해 제어되는 복수의 박막트랜지스터를 포함하는 표시패널;

입력되는 하이 레벨의 전원 전압에 기초하여 제1 전압을 출력하고, 입력되는 기 설정 전압의 전원 전압에 기초하여 제2 전압을 출력하는 직류 변환기;

입력되는 상기 제1 전압에 기초하여 게이트 하이 전압을 출력하고, 입력되는 상기 제2 전압에 기초하여 상기 게이트 하이 전압보다 높은 방전 전압을 출력하는 레벨 쉬프터;

상기 게이트 하이 전압을 상기 복수의 게이트 라인 각각에 출력하고, 상기 방전 전압을 상기 복수의 게이트 라인에 출력하는 게이트 구동회로;를 포함하고,

디스플레이 전원 오프에 따라 상기 전원 전압은 하이 레벨에서 상기 기 설정 전압으로 감소하는 액정표시장치.

청구항 2

제1 항에 있어서,

상기 직류 변환기는,

상기 제1 및 제2 전압 중 어느 하나를 출력하는 방전 회로를 포함하고,

상기 방전회로는, 기 설정 전압의 상기 전원 전압에 동기하여 상기 레벨 쉬프터로 방전 제어 신호를 출력하고,

상기 레벨 쉬프터는 상기 방전 제어 신호에 기초하여 상기 방전 전압을 출력하는 액정표시장치.

청구항 3

제1 항에 있어서,

상기 직류 변환기는,

상기 전원 전압을 증폭하여 상기 제1 및 제2 전압 중 어느 하나를 출력하는 증폭기,

상기 증폭기의 증폭량 조절 및 상기 증폭기의 출력 신호를 피드백 제어하여 상기 증폭기의 출력 전압을 입력되는 기준전압으로 변동시키는 제어부; 및

상기 제어부로 기준전압을 출력하는 기준전압 생성부;를 포함하는 액정표시장치.

청구항 4

제3 항에 있어서,

상기 기준전압 생성부는 상기 전원전압의 변화를 검출하여 제1 및 제2 기준전압 중 어느 하나를 출력하는 액정표시장치.

청구항 5

제3 항에 있어서,

상기 기준전압 생성부는,

하이 레벨의 상기 전원전압에 기초하여 제1 레벨의 출력 신호를 출력하고, 상기 기 설정 전압의 전원전압에 기초하여 제2 레벨의 출력 신호를 출력하는 기 설정 전압 검출부;

상기 기 설정 전압 검출부의 출력 신호의 레벨에 따라 서로 다른 논리 레벨의 스위치 구동 신호를 출력하는 스

위치 구동부; 및

상기 스위치 구동부의 출력 신호에 의해 제어되어 설정된 상기 제1 및 제2 기준 전압 중 어느 하나의 기준 전압을 출력하는 기준 전압 설정부;를 포함하는 액정표시장치.

청구항 6

제5 항에 있어서,

상기 기준 전압 설정부는,

상기 스위치 구동부로부터의 출력 신호에 의해 제어되는 제1 및 제2 스위치소자;

상기 제1 스위치소자를 통해 상기 제어부로 제1 기준 전압을 출력하는 제1 기준 전압 설정부; 및

상기 제2 스위치소자를 통해 상기 제어부로 제2 기준 전압을 출력하는 제2 기준 전압 설정부;를 포함하는 액정표시장치.

청구항 7

제6 항에 있어서,

상기 제1 및 제2 스위치소자는 N 타입의 MOS펫이고,

상기 기준 전압 설정부는,

상기 스위치 구동부로부터의 출력 신호를 반전하여 상기 제2 스위치소자의 게이트 단자로 출력하는 인버터;를 더 포함하는 액정표시장치.

청구항 8

제6 항에 있어서,

상기 제1 스위치소자는 N 타입의 MOS펫이고,

상기 제2 스위치소자는 P 타입의 MOS펫인 액정표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 액정표시장치에 관한 발명으로 구체적으로는 액정표시장치의 전원 오프 시 잔류 전압을 제거하기 위한 발명이다.

배경 기술

[0002] 휴대폰(Mobile Phone), 노트북, 컴퓨터와 같은 각종 포터블기기(portable device) 및, HDTV 등의 고해상도, 고품질의 영상을 구현하는 정보전자장치가 발전함에 따라, 이에 적용되는 평판표시장치(Flat Panel Display Device)에 대한 수요가 점차 증대되고 있다. 이러한 평판표시장치로는 LCD(Liquid Crystal Display), PDP(Plasma Display Panel), FED(Field Emission Display) 및 OLED(Organic Light Emitting Diodes) 등이 활발히 연구되었지만, 양산화 기술, 구동수단의 용이성, 고화질의 구현, 대면적 화면의 실현이라는 이유로 인해 현재에는 액정표시장치(LCD)가 각광을 받고 있다. 최근에는 3D 디스플레이와 플렉시블 디스플레이로의 영역으로 확대되고 있다.

[0003] 박막 트랜지스터(Thin film transistor; TFT) 액정표시장치는 스위치 소자를 TFT로 구성하여 각 화소에 위치시켜서 제어를 개별적으로 수행하는 능동 매트릭스(Active matrix) 구조는 단순 매트릭스 구조에 비해 해상도, 대비비, 시야각 특성을 향상시킬 수 있는 구조이다.

[0004] 능동 매트릭스 구조는 순차적으로 턴 온(Turn On)되는 게이트 신호(Gate Signal)에 의하여 턴 온 된 수평 라인(Horizontal line)의 박막트랜지스터에 일괄적으로 인가되는 데이터 신호(Data signal)가 스캔(Scan) 되고 게이트 턴 오프(Gate turn Off) 후 다음 프레임(Frame)까지 화소(Pixel) 전압에 충전된 차지(Charge)를 홀딩(Holding) 하는 구동 원리로 동작하게 된다.

[0005] 이러한 액정표시장치는 패널 내의 직류 전압의 누적에 따른 얼룩 불량 발생하는 문제가 있다.

발명의 내용

해결하려는 과제

[0006] 본 발명의 실시예에 따른 액정표시장치는, 복수의 게이트 라인(G)과 복수의 데이터 라인(D)의 교차 영역에 정의된 복수의 서브 화소와 상기 복수의 서브 화소 각각에 배치되고 상기 게이트 라인(G)에 의해 제어되는 복수의 박막트랜지스터(T)를 포함하는 표시패널(100), 입력되는 하이 레벨의 전원 전압(Vcc)에 기초하여 제1 전압(V1)을 출력하고, 입력되는 기 설정 전압(Vset)의 전원 전압(Vcc)에 기초하여 제2 전압(V2)을 출력하는 직류 변환기(510), 입력되는 상기 제1 전압(V1)에 기초하여 게이트 하이 전압(Vgh)을 출력하고, 입력되는 상기 제2 전압(V2)에 기초하여 상기 게이트 하이 전압(Vgh)보다 높은 방전 전압(DSC)을 출력하는 레벨 쉬프터(520), 상기 게이트 하이 전압(Vgh)을 상기 복수의 게이트 라인(G) 각각에 출력하고, 상기 방전 전압(DSC)을 상기 복수의 게이트 라인(G)에 출력하는 게이트 구동회로(400)를 포함하고, 디스플레이 전원 오프에 따라 상기 전원 전압(Vcc)은 하이 레벨에서 상기 기 설정 전압(Vset)으로 감소하는 액정표시장치를 제공할 수 있다. 또한 본 발명의 실시예에 따른 액정표시장치에서 상기 직류 변환기(510)는, 상기 제1 및 제2 전압(V1, V2) 중 어느 하나를 출력하는 방전 회로(530)를 포함하고, 상기 방전회로(530)는, 기 설정 전압(Vset)의 상기 전원 전압(Vcc)에 동기하여 상기 레벨 쉬프터(520)로 방전 제어 신호(DC)를 출력하고, 상기 레벨 쉬프터(520)는 상기 방전 제어 신호(DC)에 기초하여 상기 방전 전압(DSC)을 출력함에 따라 디스플레이 오프 시 방전 시퀀스를 수행하여 표시패널(100)의 잔류 전압에 따른 얼룩 불량을 방지할 수 있고, 방전 시퀀스 시 표시패널(100)내의 박막트랜지스터(T)를 턴온시키기 위한 전압인 방전 전압(DSC)의 레벨을 상향함에 따라 표시패널(100)의 저항에 따른 전압 드롭(Drop)을 보상하여 방전 기능을 향상시킬 수 있으며, 표시패널(100)의 사이즈 등에 따라 표시패널(100)의 저항에 맞는 적정 수준의 제2 기준전압(Vref2)을 설정할 수 있어, 방전 기능을 향상시킬 수 있는 액정표시장치를 제공할 수 있다.

[0007] 또한 본 발명의 실시예에 따른 액정표시장치에서 상기 직류 변환기(510)는, 상기 전원 전압(Vcc)을 증폭하여 상기 제1 및 제2 전압(V1, V2) 중 어느 하나를 출력하는 증폭기(540), 상기 증폭기(540)의 증폭량 조절 및 상기 증폭기(540)의 출력 신호를 피드백 제어하여 상기 증폭기(540)의 출력 전압을 입력되는 기준전압으로 변동시키는 제어부(550) 및 상기 제어부(550)로 기준전압(Vref)을 출력하는 기준전압 생성부(560)를 포함하여, 증폭기(540)와 제어부(550)의 피드백 제어 시스템을 이용함에 따라 기준전압(Vref)에 근접하는 증폭기(540)의 출력 전압(Vo)을 생성할 수 있으므로, 상기 기준전압(Vref)을 방전 시퀀스 여부에 따라 달리 설정함으로써, 상기 증폭기(540)가 디스플레이 구간 및 방전 시퀀스 각각에 적합한 표시패널(100) 내의 박막트랜지스터(T)를 턴온하기 위한 전압을 생성할 수 있는 액정표시장치를 제공할 수 있다.

[0008] 또한 본 발명의 실시예에 따른 액정표시장치에서 상기 기준전압 생성부(560)는 상기 전원전압(Vcc)의 변화를 검출하여 제1 및 제2 기준전압(Vref1, Vref2) 중 어느 하나를 출력하여, 기준전압생성부(560)가 입력전압(Vcc)의 변동을 검출하여 디스플레이 오프를 검출할 수 있고, 그에 따라 서로 다른 기준 전압(Vref)을 출력할 수 있어, 디스플레이 구간 및 방전 시퀀스 각각에 적합한 표시패널(100) 내의 박막트랜지스터(T)를 턴온하기 위한 전압을 생성할 수 있는 액정표시장치를 제공할 수 있다.

[0009] 또한 본 발명의 실시예에 따른 액정표시장치에서 상기 기준전압 생성부(560)는, 하이 레벨의 상기 전원전압(Vcc)에 기초하여 제1 레벨의 출력 신호를 출력하고, 상기 기 설정 전압(Vset)의 전원전압(Vcc)에 기초하여 제2 레벨의 출력 신호를 출력하는 기 설정 전압 검출부(561), 상기 기 설정 전압 검출부(561)의 출력 신호의 레벨에 따라 서로 다른 논리 레벨의 스위치 구동 신호를 출력하는 스위치 구동부(562) 및 상기 스위치 구동부(562)의 출력 신호에 의해 제어되어 설정된 상기 제1 및 제2 기준 전압(Vref1, Vref2) 중 어느 하나의 기준 전압을 출력하는 기준 전압 설정부(570)를 포함하는 액정표시장치를 제공할 수 있다.

[0010] 또한 본 발명의 실시예에 따른 액정표시장치에서 상기 기준 전압 설정부(570)는, 상기 스위치 구동부(562)로부터의 출력 신호에 의해 제어되는 제1 및 제2 스위치소자(S1, S2), 상기 제1 스위치소자(S1)를 통해 상기 제어부(550)로 제1 기준 전압(Vref1)을 출력하는 제1 기준 전압 설정부(563) 및 상기 제2 스위치소자(S2)를 통해 상기 제어부(550)로 제2 기준 전압(Vref2)을 출력하는 제2 기준 전압 설정부(565)를 포함하는 액정표시장치를 제공할 수 있다.

[0011] 또한 본 발명의 실시예에 따른 액정표시장치에서 상기 제1 및 제2 스위치소자(S1, S2)는 N 타입의 MOS펄스이고, 상기 기준 전압 설정부(565)는, 상기 스위치 구동부(562)로부터의 출력 신호를 반전하여 상기 제2 스위치소자(S2)의 게이트 단자로 출력하는 인버터(564)를 더 포함하여, 상기 제1 및 제2 스위치소자(S1, S2)를 동일 타입

으로 형성함에 따라, 스위치소자의 재질 차이에 따른 스위칭 구동 편차를 방지하여 동작의 정확도를 향상시킬 수 있는 액정표시장치를 제공할 수 있다.

[0012] 또한 본 발명의 실시예에 따른 액정표시장치에서 상기 제1 스위치소자(S1)는 N 타입의 모스펫이고, 상기 제2 스위치소자(S2)는 P 타입의 모스펫으로 형성하여 스위치 구동부(562)의 출력 신호를 반전시키기 위한 별도의 인버터를 구비하지 않아도 되어, 회로의 복잡도가 감소할 수 있는 액정표시장치를 제공할 수 있다.

과제의 해결 수단

[0013] 본 발명의 실시예에 따른 액정표시장치는 디스플레이 오프 시 방전 시퀀스를 수행하여 표시패널의 잔류 전압에 따른 얼룩 불량을 방지할 수 있는 액정표시장치를 제공할 수 있다.

[0014] 또한 본 발명의 실시예에 따른 액정표시장치는 방전 시퀀스 시 표시패널내의 박막 트랜지스터를 턴온시키기 위한 전압인 방전 전압의 레벨을 상향함에 따라 표시패널의 저항에 따른 전압 드롭(Drop)을 보상하여 방전 기능을 향상시킨 액정표시장치를 제공할 수도 있다.

[0015] 또한 본 발명의 실시예에 따른 액정표시장치는 표시패널의 사이즈 등에 따라 표시패널의 저항에 맞는 적정 수준의 기준전압을 설정할 수 있어, 방전 기능을 향상시킨 액정표시장치를 제공할 수도 있다.

발명의 효과

[0016] 본 발명의 실시예에 따른 액정표시장치는 디스플레이 오프 시 방전 시퀀스를 수행하여 표시패널의 잔류 전압에 따른 얼룩 불량을 방지할 수 있다.

[0017] 또한 방전 시퀀스 시 표시패널내의 박막 트랜지스터를 턴온시키기 위한 전압인 방전 전압의 레벨을 상향함에 따라 표시패널의 저항에 따른 전압 드롭(Drop)을 보상하여 방전 기능을 향상시킬 수 있다. 그리고 표시패널의 사이즈 등에 따라 표시패널의 저항에 맞는 적정 수준의 기준전압을 설정할 수 있어, 방전 기능을 향상시킬 수 있다.

도면의 간단한 설명

[0018] 도 1은 본 발명의 실시예에 따른 액정표시장치를 나타낸 도면.

도 2는 본 발명의 실시예에 따른 전원부를 나타낸 블록도.

도 3은 상기 전원부의 동작 타이밍도.

도 4는 방전회로를 나타낸 회로도.

도 5는 기준전압생성부의 구체적인 회로도.

발명을 실시하기 위한 구체적인 내용

[0019] 이하, 본 발명의 실시예에 의한 액정표시장치의 도면을 참고하여 상세하게 설명한다. 다음에 소개되는 실시 예들은 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 예로서 제공되는 것이다. 따라서, 본 발명은 이하 설명되는 실시 예들에 한정되지 않고 다른 형태로 구체화될 수도 있다. 그리고, 도면들에 있어서, 장치의 크기 및 두께 등은 편의를 위하여 과장되어 표현될 수도 있다. 명세서 전체에 걸쳐서 동일한 참조 번호들은 동일한 구성요소들을 나타낸다.

[0020] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시 예들을 참조하면 명확해질 것이다. 그러나, 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성요소를 지칭한다. 도면에서 층 및 영역들의 크기 및 상대적인 크기는 설명의 명료성을 위해 과장될 수 있다.

[0021] 본 명세서에서 사용된 용어는 실시예들을 설명하기 위한 것이며, 따라서 본 발명을 제한하고자 하는 것은 아니다. 본 명세서에서, 단수형은 문구에서 특별히 언급하지 않는 한 복수형도 포함한다. 명세서에서 사용되는 "포함한다(comprise)" 및/또는 "포함하는(comprising)"은 언급된 구성요소, 단계, 동작 및/또는 소자는 하나 이

상의 다른 구성요소, 단계, 동작 및/또는 소자의 존재 또는 추가를 배제하지 않는다.

- [0022] <실시예에 따른 액정표시장치>
- [0023] 도 1은 본 발명의 실시예에 따른 액정표시장치를 나타낸 도면이다.
- [0024] 도 1을 참조하면, 본 발명의 실시예에 따른 액정표시장치(10)는 표시패널(100), 타이밍 콘트롤러(200), 데이터 구동회로(300), 게이트 구동회로(400), 전원부(500) 그리고 시스템 보드(20)를 구비할 수 있다. 그리고 상기 타이밍 콘트롤러(200), 데이터 구동회로(300), 게이트 구동회로(400) 및 전원부(500)를 표시패널(100)을 구동하기 위한 구동부로 지칭할 수 있다.
- [0025] 상기 표시패널(100)은 두 장의 유리기관 사이에 배치된 액정분자들을 구비한다. 이 표시패널(100)에는 데이터 라인들(D1 내지 Dm)과 게이트라인들(G1 내지 Gn)의 교차 구조에 의해 매트릭스 형태로 $m \times n$ (m, n 은 양의 정수)개의 서브 화소 영역이 정의되고, 상기 서브 화소 영역 각각에 액정셀들(C1c)이 배치된다. 또한 복수의 게이트 라인과 복수의 데이터 라인의 교차에 의해 정의되는 서브 화소 영역은 제1 색을 표시하는 제1 서브 화소, 제2 색을 표시하는 제2 서브 화소 및 제3 색을 표시하는 제3 서브 화소를 포함하거나, 제1 색을 표시하는 제1 서브 화소, 제2 색을 표시하는 제2 서브 화소, 제3 색을 표시하는 제3 서브 화소 및 제4 색을 표시하는 제4 서브 화소를 포함한다. 상기 제1 색은 레드(Red)를 의미하고, 상기 제2 색은 그린(Green)을 의미하고, 상기 제3 색은 블루(Blue)를 의미하며, 상기 제4 색은 화이트(White)를 의미한다.
- [0026] 상기 표시패널(100)의 하부 유리기관에는 m 개의 데이터라인들(D1 내지 Dm), n 개의 게이트라인들(G1 내지 Gn), TFT(Thin Film Transister, 박막 트랜지스터, T), TFT들에 각각 접속된 액정셀(C1c)의 화소 전극(110) 및 스토리지 커패시터(Cst) 등을 포함한 서브 화소가 형성될 수 있다.
- [0027] 표시패널(100)의 상부 유리기관 상에는 블랙매트릭스, 컬러필터 및 공통전극(120)이 형성될 수 있다. 공통전극(120)은 TN(Twisted Nematic) 모드와 VA(Vertical Alignment) 모드와 같은 수직전계 구동방식에서 상부 유리기관 상에 형성되며, IPS(In Plane Switching) 모드와 FFS(Fringe Field Switching) 모드와 같은 수평전계 구동방식에서 화소전극(1)과 함께 하부 유리기관 상에 형성할 수 있다.
- [0028] 본 발명에서 적용 가능한 액정표시패널(10)의 액정모드는 전술한 TN 모드, VA 모드, IPS 모드, FFS 모드뿐 아니라 어떠한 액정모드라도 구현될 수 있다.
- [0029] 또한, 본 발명의 액정표시장치는 투과형 액정표시장치, 반투과형 액정표시장치, 반사형 액정표시장치 등 어떠한 형태로도 구현될 수 있다. 투과형 액정표시장치와 반투과형 액정표시장치에서는 도면에서 생략된 백라이트 유닛이 필요하다.
- [0030] 상기 표시패널(100)의 상부 유리기관과 하부 유리기관 각각에는 광축이 직교하는 편광관이 부착되고 액정과 접하는 내면에 액정의 프리틸트각을 설정하기 위한 배향막이 형성될 수 있다.
- [0031] 시스템 보드(20)는 수직/수평 동기신호, 도트 클럭신호, 데이터 인에이블신호 등을 포함한 타이밍 신호, 디지털 비디오 데이터, 전원전압(Vcc)을 타이밍 콘트롤러(200)에 공급할 수 있다. 상기 전원전압(Vcc)은 타이밍 콘트롤러(200), 데이터 구동회로(300), 게이트 구동회로(200), 전원부(500) 등 디지털 회로부에 공급될 수 있다. 상기 시스템 보드(20)는 스케일러 회로를 내장하여 타이밍 콘트롤러(200)에 공급될 디지털 비디오 데이터의 해상도를 조절할 수 있다. 상기 시스템 보드(20)는 LVDS(Low Voltage Differential Signaling) 인터페이스를 통해 타이밍 신호, 디지털 비디오 데이터를 타이밍 콘트롤러(200)에 전송할 수 있다.
- [0032] 상기 데이터 구동회로(300)는 다수의 데이터 드라이버 집적회로들을 구비할 수 있다. 상기 데이터 구동회로(300)는 타이밍 콘트롤러(200)의 제어 하에 디지털 비디오 데이터(RGB or RGBW)를 래치하고 그 디지털 비디오 데이터를 아날로그 정극성/부극성 감마보상전압으로 변환하여 정극성/부극성 데이터전압을 발생할 수 있다. 상기 다수의 데이터 드라이버 집적회로들 각각은 복수개로 그룹화된 데이터 라인(D1 내지 Dm) 각각에 데이터 신호를 제공할 수 있다. 따라서 액정표시장치의 해상도에 따라서 상기 데이터 드라이버 집적회로들의 그룹화 정도에 따라서도 상기 데이터 드라이버 집적회로들의 개수는 달라질 수 있다.
- [0033] 상기 데이터 구동회로(300)는 소스 출력 인에이블신호(SOE)가 로우 논리로 유지되는 각 수평기간 동안 데이터전압을 데이터라인들(D1 내지 Dm)에 공급할 수 있다.
- [0034] 데이터 드라이버 집적회로들은 TCP(Tape Carrier Package) 상에 실장되어 TAB(Tape Automated Bonding) 공정에 의해 표시패널(100)의 하부 유리기관에 접합될 수 있다.

- [0035] 상기 게이트 구동회로(400)는 쉬프트 레지스터, 쉬프트 레지스터의 출력신호를 액정셀의 TFT 구동에 적합한 스윙폭으로 변환하기 위한 레벨 쉬프터, 및 레벨 쉬프터와 게이트라인(G1 내지 Gn) 사이에 접속되는 출력 버퍼 등을 포함 할 수 있다. 게이트 구동회로(400)는 타이밍 콘트롤러(200)의 제어 하에 대략 1 수평기간의 펄스폭을 가지는 게이트 신호들을 게이트라인들(G1 내지 Gn)에 순차적으로 공급 할 수 있다. 게이트 구동회로(400)는 TCP 상에 실장되어 TAB 공정에 의해 표시패널(100)의 하부 유리기판에 접합되거나, 또는 GIP(Gate driver In Panel) 공정에 의해 화소 어레이와 동시에 하부 유리기판 상에 직접 형성될 수 있다.
- [0036] 본 발명의 실시예에 따른 액정표시장치(10)의 게이트 구동회로(400)는 도 1과 달리 레벨 쉬프터와 쉬프트 레지스터가 구분되어 형성된 게이트인패널(Gate In Panel; 이하 GIP) 방식이 될 수도 있다. 이 때 상기 레벨 쉬프터는 전원부(500)에 포함될 수 있고, 상기 전원부(500)와는 별도의 인쇄회로기판 상에 배치될 수도 있다.
- [0037] 상기 전원부(500)는 시스템 보드(20)로부터 입력되는 전원전압(Vcc)을 이용하여 액정표시장치를 구동하기 위해 필요한 전원을 상기 데이터 및 게이트 구동회로(300, 400)와 타이밍 콘트롤러(200)등에 제공할 수 있다.
- [0038] 상기 타이밍 콘트롤러(200)는 시스템 보드(20)로부터의 전원전압(Vcc)에 의해 구동되어 LVDS 수신회로를 통해 시스템 보드(20)로부터 수신되는 디지털 비디오 데이터를 정렬하여 데이터 구동회로(300)에 공급할 수 있다. 또한 상기 표시패널(100)이 제1 내지 제4 서브 화소를 구비한 경우, 시스템 보드(20)로부터 입력되는 디지털 비디오 데이터(RGB) RGBW 비디오 데이터로 변환하고 이를 표시패널(100)에 맞게 재정렬하여 데이터 구동회로(300)에 공급할 수 있다. 그리고 상기 타이밍 콘트롤러(200)는 시스템 보드(20)로부터 수직/수평 동기신호(Vsync, Hsync), 데이터 인에이블(Data Enable), 클럭신호(CLK) 등의 타이밍신호를 입력 받아 데이터 구동회로(300)와 게이트 구동회로(400)의 동작 타이밍을 제어하기 위한 제어신호들(GCS, DCS)을 발생할 수 있다.
- [0039] 상기 게이트 구동회로(400)를 제어하기 위한 게이트 타이밍 제어신호(GCS)는 게이트 스타트 펄스(Gate Start Pulse, GSP), 게이트 쉬프트 클럭(Gate Shift Clock, GSC), 게이트 출력 인에이블신호(Gate Output Enable, GOE) 등을 포함한다. 게이트 스타트 펄스(GSP)는 첫 번째 게이트펄스(또는 스캔펄스)를 발생하는 첫 번째 게이트 드라이브 IC에 인가된다. 게이트 쉬프트 클럭(GSC)은 게이트 드라이브 IC들에 공통으로 입력되는 클럭신호로써 게이트 스타트 펄스(GSP)를 쉬프트시키기 위한 클럭신호이다. 게이트 출력 인에이블신호(GOE)는 게이트 드라이브 IC들의 출력을 제어한다. 데이터 타이밍 제어신호는 소스 스타트 펄스(Source, Start Pulse, SSP), 소스 샘플링 클럭(Source Sampling Clock, SSC), 극성제어신호(Polarity: POL), 및 소스 출력 인에이블신호(Source Output Enable, SOE) 등을 포함할 수 있다. 소스 스타트 펄스(SSP)는 데이터 구동회로(300)의 데이터 샘플링 시작 시점을 제어한다. 소스 샘플링 클럭(SSC)은 라이징 또는 폴링 에지에 기준하여 데이터 구동회로(300) 내에서 데이터의 샘플링 동작을 제어하는 클럭신호이다. 극성제어신호(POL)는 데이터 구동회로(300)로부터 출력되는 데이터전압의 수직 극성을 제어한다. 소스 출력 인에이블신호(SOE)는 데이터 구동회로(300)의 출력을 제어한다. 타이밍 콘트롤러(200)와 데이터 구동회로(300) 사이에서 mini LVDS 방식으로 디지털 비디오 데이터와 mini LVDS 클럭이 전송된다면 mini LVDS 클럭의 리셋신호 이후에 발생하는 첫 번째 클럭이 스타트 펄스 역할을 하므로 소스 스타트 펄스(SSP)는 생략될 수 있다. 상기 데이터 구동회로(300)를 제어하기 위한 데이터 타이밍 제어신호(DCS)로는 소스 스타트 펄스(Source Start Pulse, SSP), 소스 샘플링 클럭(Source Sampling Clock, SSC), 수직 극성제어신호(Polarity, POL) 및 소스 출력 인에이블신호(Source Output Enable, SOE) 등을 포함한다. 소스 스타트 펄스(SSP)는 데이터 구동회로(300)의 데이터 샘플링 시작 타이밍을 제어하는 신호이며, 소스 샘플링 클럭(SSC)은 라이징 또는 폴링 에지에 대응하여 데이터 구동회로(300)를 구성하는 각 IC에서 데이터의 샘플링 타이밍을 제어하는 클럭신호이다. 또한, 수직 극성제어신호(Polarity, POL)는 데이터 구동회로(300)에서 출력되는 데이터 전압을 게이트라인들(G1 내지 Gn)별로 수직 극성 반전 타이밍을 제어하고, 소스 출력 인에이블신호(SOE)는 데이터 구동회로(300)의 출력 타이밍을 제어하는 역할을 한다.
- [0040] 상기 데이터 구동회로(300)는 타이밍 콘트롤러(200)의 제어에 따라 입력되는 RGBW DATA(or RGB DATA)를 래치한다. 그리고 수직 극성제어신호(Polarity, POL)를 아날로그 정극성 또는 부극성 감마보상전압(GAMMA)으로 변환하여 모든 데이터 라인(D1 내지 Dm)을 통해 동시에 표시패널(100)로 출력한다.
- [0041] 구체적으로 상기 데이터 구동회로(300)는 타이밍 콘트롤러(200)로부터 제공되는 수직 극성제어신호(POL)가 하이 논리일 때 데이터 구동회로(300)에서 출력되는 데이터 전압의 극성을 정극성으로 할 수 있고, 로우 논리일 때 데이터 구동회로(300)에서 출력되는 데이터 전압의 극성을 부극성으로 할 수 있다. 그리고 상기 수직 극성제어신호(POL)에 의하여 수직라인 단위로 극성을 반전할 수 있다.
- [0042] <실시예에 따른 전원부>

- [0043] 도 2는 본 발명의 실시예에 따른 전원부를 나타낸 블록도이다. 그리고 도 3은 상기 전원부의 동작 타이밍도이다. 그리고 도 4는 방전회로를 나타낸 회로도이다.
- [0044] 도 2 내지 도 4를 참조하면, 본 발명의 실시예에 따른 전원부(500)는 직류변환기(510) 및 레벨 쉬프터(520)를 포함할 수 있다. 그리고 상기 직류변환기(510)는 방전회로(530)를 포함할 수 있다. 그리고 상기 레벨 쉬프터(520)는 상기 전원부(500)와 별개로 구비되어 별도의 기관에 형성될 수도 있다.
- [0045] 상기 직류변환기(510)는 입력되는 하이 레벨의 전원 전압(Vcc)에 기초하여 제1 전압(V1)을 출력하고, 입력되는 기 설정 전압의 전원 전압(Vcc)에 기초하여 제2 전압(V2)을 출력할 수 있다. 그리고 상기 레벨 쉬프터(520)는 입력되는 상기 제1 전압(V1)에 기초하여 게이트 하이 전압(Vgh)을 출력하고, 입력되는 상기 제2 전압(V2)에 기초하여 상기 게이트 하이 전압(Vgh)보다 높은 방전 전압(DSC)을 출력할 수 있다.
- [0046] 또한 게이트 구동회로(400)는 디스플레이 온 구간에 상기 게이트 하이 전압(Vgh)을 상기 복수의 게이트 라인(G) 각각에 출력하고, 디스플레이 오프 후 상기 방전 전압을 상기 복수의 게이트 라인들 (G1 내지 Gn)의 전부 또는 일부에 출력할 수 있고, 상기 방전 전압은 상기 복수의 게이트 라인들 (G1 내지 Gn)의 전부 또는 일부에 동시에 출력하여, 표시패널(100)의 잔류 전압을 방전할 수 있다.
- [0047] 한편 상기 전원 전압(Vcc)은 디스플레이 전원 오프에 따라 하이 레벨에서 상기 기 설정 전압으로 감소할 수 있다.
- [0048] 이와 같이 방전 시퀀스 시 표시패널(100)내의 박막트랜지스터(T)를 턴온시키기 위한 전압인 방전 전압(DSC)의 레벨을 상향함에 따라 표시패널(100)의 저항에 따른 전압 드롭(Drop)을 보상하여 방전 기능을 향상시킬 수 있다.
- [0049] 구체적으로 상기 직류변환기(510)는 전원전압(Vcc)을 승압 또는 감압하여 표시패널(10)에 공급되는 패널 구동전압들을 발생할 수 있다. 상기 직류변환기(510)로부터 출력되는 패널 구동전압들은 고전위 공급전압(Vdd), 정극성/부극성 감마기준전압(+VGMA, -VGMA), 공통전압(Vcom), 게이트 하이전압(Vgh), 게이트 로우전압(Vgl) 및 방전 전압(DSC) 등을 포함할 수 있다.
- [0050] 상기 정극성/부극성 감마기준전압(+VGMA, -VGMA)은 고전위 전원전압(Vdd)의 분압으로 발생하는 전압들로서 데이터 구동회로(300)의 디지털-아날로그 변환기(이하, "DAC"라 함)에 공급될 수 있다. 게이트 하이전압(Vgh)은 화소 어레이에 형성된 TFT의 문턱전압 이상으로 설정된 게이트펄스의 하이논리전압으로써 게이트 구동회로(400)의 레벨 쉬프터 또는 전원부(500)에 구비된 레벨 쉬프터(530)에 공급되고, 게이트 로우전압(Vgl)은 화소 어레이에 형성된 TFT의 오프전압으로 설정된 게이트펄스의 로우논리전압으로써 게이트 구동회로(400)에 구비된 레벨 쉬프터 또는 전원부(800)에 구비된 레벨 쉬프터(520)에 공급될 수 있다.
- [0051] 상기 방전회로(530)는 전원전압(Vcc)을 입력 받아 제1 및 제2 전압(V1, V2) 중 어느 하나를 출력할 수 있다. 상기 제1 전압(V1)은 레벨 쉬프터(520)를 거쳐 게이트 하이 전압(Vgh)이 되고, 상기 제2 전압(V2)은 레벨 쉬프터(520)를 거쳐 방전전압(DSC)이 될 수 있다.
- [0052] 상기 레벨 쉬프터(520)는 제1 전압(V1)을 입력 받은 경우 게이트 하이 전압(Vgh)을 출력하고, 제1 전압(V2)을 입력 받은 경우 방전전압(DSC)을 출력할 수 있으며, 상기 게이트 하이 전압(Vgh) 및 상기 방전전압(DSC) 중 어느 하나를 출력할 수 있다. 즉, 디스플레이 온 구간 동안 상기 게이트 하이 전압(Vgh)을 출력하고, 디스플레이 오프 후 방전 시퀀스에 따라 상기 방전전압(DSC)을 출력할 수 있다.
- [0053] 상기 방전회로(530)는 증폭기(540) 및 제어부(550) 그리고 기준전압생성부(560)을 포함할 수 있다.
- [0054] 도 3 및 도 4를 참조하면, 증폭기(540)는 입력되는 전원전압(Vcc)을 증폭하여 출력 전압(Vo)을 출력할 수 있고, 상기 출력 전압(Vo)은 제1 전압(V1) 및 제2 전압(V2)을 포함할 수 있다.
- [0055] 제어부(550)는 상기 증폭기(540)를 제어하여 상기 증폭기(540)의 상기 전원전압(Vcc)의 증폭량을 조절할 수 있다. 구체적으로 상기 제어부(550)는 입력되는 기준전압(Vref)과 피드백되는 상기 증폭기(540)의 출력 전압(Vo)을 서로 비교하여 상기 전원전압(Vcc)이 상기 기준전압(Vref)보다 낮은 경우 상기 전원전압(Vcc)의 증폭량을 높이고, 상기 전원전압(Vcc)이 상기 기준전압(Vref)보다 높은 경우 상기 전원전압(Vcc)의 증폭량을 낮추어 상기 증폭기(540)의 출력 전압(Vo)을 상기 기준전압(Vref)으로 변동시킬 수 있다.
- [0056] 이와 같이 증폭기(540)와 제어부(550)의 피드백 제어 시스템을 이용함에 따라 기준전압(Vref)에 근접하는 증폭기(540)의 출력 전압(Vo)을 생성할 수 있으므로, 상기 기준전압(Vref)을 방전 시퀀스 여부에 따라 달리 설정함

으로써, 상기 증폭기(540)가 디스플레이 구간 및 방전 시퀀스 각각에 적합한 표시패널(100) 내의 박막트랜지스터(T)를 턴온하기 위한 전압을 생성할 수 있다.

- [0057] 상기 기준전압생성부(560)는 입력되는 전원전압(Vcc)의 변화를 검출하여 상기 제어부(550)로 기준 전압(Vref)을 출력할 수 있다. 상기 기준전압생성부(560)는 상기 기준 전압(Vref)을 조절하여 출력할 수 있다. 즉 상기 기준 전압(Vref)은 제1 및 제2 기준 전압(Vref1, Vref2)을 포함할 수 있고, 상기 기준전압생성부(560)는 상기 제1 및 제2 기준 전압(Vref1, Vref2) 중 어느 하나를 출력할 수 있다.
- [0058] 상기 기준전압생성부(560)가 입력전압(Vcc)의 변동을 검출하여 디스플레이 오프를 검출할 수 있고, 그에 따라 서로 다른 기준 전압(Vref)을 출력할 수 있어, 디스플레이 구간 및 방전 시퀀스 각각에 적합한 표시패널(100) 내의 박막트랜지스터(T)를 턴온하기 위한 전압을 생성할 수 있다.
- [0059] 구체적으로 액정표시장치(10)는 디스플레이 온 구간 동안, 전원전압(Vcc)은 하이 레벨의 전위를 유지하고, 상기 액정표시장치(10)의 전원이 오프되는 시점(Toff)에서 상기 전원전압(Vcc)은 로우 레벨 전위로 떨어지게 된다.
- [0060] 상기 기준전압생성부(560)는 하이 레벨의 전위를 가진 전원전압(Vcc)이 입력되는 경우 제1 기준전압(Vref1)을 출력하고, 상기 전원전압(Vcc)이 상기 하이 레벨의 전위보다 낮은 기 설정 전압(Vset)이 되는 경우, 제2 기준전압(Vref2)을 출력할 수 있다. 그리고 상기 기준전압생성부(560)는 하이 레벨의 전위를 가진 전원전압(Vcc)이 입력되는 경우, 레벨 쉬프터(520)로 하이 레벨의 방전제어신호(DC)를 출력하고, 상기 전원전압(Vcc)이 상기 하이 레벨의 전위보다 낮은 기 설정 전압(Vset)이 되는 경우, 상기 레벨 쉬프터(520)로 로우 레벨의 방전제어신호(DC)를 출력할 수 있다. 상기 레벨 쉬프터(520)는 입력되는 방전제어신호(DC)가 로우 레벨이 될 때, 출력 단자로 방전신호(DSC)를 출력할 수 있다.
- [0061] 이 때 상기 제1 기준전압(Vref1)의 전압값은 상기 증폭기(540)의 출력 전압인 제1 전압(V1)의 전압값과 동일할 수 있고, 상기 제2 기준전압(Vref2)의 전압값은 상기 증폭기(540)의 출력 전압인 제2 전압(V2)의 전압값과 동일할 수 있다.
- [0062] 상기 제어부(550)는 상기 기준전압생성부(560)로부터 제1 기준전압(Vref1)이 입력될 때, 상기 증폭기(540)를 제어하여 상기 증폭기(540)가 전원전압(Vcc)을 증폭하여 상기 제1 기준전압(Vref1)과 동일 전위의 제1 전압(V1)을 출력하도록 할 수 있다. 아울러 상기 제어부(550)가 상기 기준전압생성부(560)로부터 제2 기준전압(Vref2)을 입력 받았을 때, 상기 증폭기(540)를 제어하여 상기 증폭기(540)가 전원전압(Vcc)을 증폭하여 상기 제2 기준전압(Vref2)과 동일 전위의 제2 전압(V2)을 출력하도록 할 수 있다.
- [0063] 상기 레벨 쉬프터(520)는 상기 증폭기(540)로부터의 제1 전압(V1)에 기초하여 게이트 하이 전압(Vgh)를 출력할 수 있고, 상기 증폭기(540)로부터의 제2 전압(V2)에 기초하여 방전 전압(DSC)을 출력할 수 있다.
- [0064] 또한 상기 레벨 쉬프터(520)는 디스플레이 구간(Td) 동안 출력 단자로 게이트 하이 전압(Vgh)을 출력하고, 전원 전압(Vcc)이 기 설정 전압(Vset)이 된 시점에 상기 출력 단자로 방전 전압(DSC)를 출력할 수 있다. 또한 상기 레벨 쉬프터(520)가 상기 방전 전압(DSC)를 출력하는 시점에 동기하여 게이트 구동회로(400)는 상기 방전 전압(DSC)을 모든 게이트 라인(G1, Gn)을 통해 출력하여 표시패널(100)의 모든 화소의 박막 트랜지스터(T)가 턴온되도록 하여 방전 시퀀스가 수행되도록 할 수 있다.
- [0065] 방전 시퀀스에 의해 표시패널(100)의 박막 트랜지스터(T)는 턴 온된 상태가 된다. 이에 따라, 표시패널(100)의 서브 화소(스토리지 커패시터 등)에 충전되어 있던 전하는 그라운드전압(GND)에 해당하는 등전위 레벨을 갖는 공통전압라인과 데이터라인을 통해 방전될 수 있다.
- [0066] <실시예에 따른 기준전압생성부>
- [0067] 도 5는 기준전압생성부의 구체적인 회로도이다.
- [0068] 상기 기준전압 생성부(560)는, 하이 레벨의 상기 전원전압(Vcc)에 기초하여 제1 레벨의 출력 신호를 출력하고, 상기 기 설정 전압(Vset)의 전원전압(Vcc)에 기초하여 제2 레벨의 출력 신호를 출력하는 기 설정 전압 검출부(560), 상기 기 설정 전압 검출부(560)의 출력 신호의 레벨에 따라 서로 다른 논리 레벨의 스위치 구동 신호를 출력하는 스위치 구동부(562), 상기 스위치 구동부(562)의 출력 신호에 의해 제어되어 설정된 상기 제1 및 제2 기준 전압(Vref1, Vref2) 중 어느 하나의 기준 전압을 출력하는 기준 전압 설정부(570)를 포함할 수 있다.
- [0069] 또한 상기 기준 전압 설정부(560)는, 상기 스위치 구동부(562)로부터의 출력 신호에 의해 제어되는 제1 및 제2 스위치소자(S1, S2), 상기 제1 스위치소자(S1)를 통해 제어부(550)로 제1 기준 전압(Vref1)을 출력하는 제1 기

준 전압 설정부(563) 및 상기 제2 스위치소자(S2)를 통해 상기 제어부(550)로 제2 기준 전압(Vref2)을 출력하는 제2 기준 전압 설정부(565)를 포함할 수 있다.

- [0070] 또한 상기 제1 및 제2 스위치소자(S1, S2)는 N 타입의 MOSFET일 수 있고, 이 경우 상기 기준 전압 설정부(570)는, 상기 스위치 구동부(562)로부터의 출력 신호를 반전하여 상기 제2 스위치소자(S2)의 게이트 단자로 출력하는 인버터(564)를 더 포함할 수 있다. 이와 같이 상기 제1 및 제2 스위치소자(S1, S2)를 동일 타입으로 형성함에 따라, 스위치소자의 재질 차이에 따른 스위칭 구동 편차를 방지하여 동작의 정확도를 향상시킬 수 있다.
- [0071] 또한 상기 제1 스위치소자(S1)는 N 타입의 MOSFET이고, 상기 제2 스위치소자(S2)는 P 타입의 MOSFET일 수 있고, 이 경우, 상기 스위치 구동부(562)의 출력 단자는 상기 제1 및 제2 스위치소자(S1, S2) 각각에 직접 연결될 수 있다. 따라서 스위치 구동부(562)의 출력 신호를 반전시키기 위한 별도의 인버터를 구비하지 않아도 되어, 회로의 복잡도가 감소할 수 있다.
- [0072] 일 예로써 제1 및 제2 스위치소자(S1, S2)는 N 타입의 MOSFET인 경우, 이하 도 5를 참조하여, 기준전압 생성부(560)를 설명한다.
- [0073] 기준전압생성부(560)는 기 설정 전압 검출부(561), 스위치 구동부(562), 제1 기준전압 설정부(563), 제2 기준전압 설정부(565), 인버터(564) 그리고 제1 및 제2 스위치소자(S1, S2)를 포함할 수 있다.
- [0074] 상기 기 설정 전압 검출부(561)는 입력되는 전원전압(Vcc)이 기 설정 전압(Vset)이 되는지를 검출할 수 있다. 상기 기 설정 전압 검출부(561)는 입력되는 전원전압(Vcc)이 기 설정 전압(Vset)보다 높은 경우, 하이 레벨의 신호를 출력하고, 상기 입력되는 전원전압(Vcc)이 기 설정 전압(Vset)이 된 시점부터, 로우 레벨의 신호를 출력할 수 있다.
- [0075] 상기 스위치 구동부(562)는 상기 기 설정 전압 검출부(561)로부터 하이 레벨의 신호가 입력되면, 하이 레벨의 스위치 구동 신호를 출력하고, 상기 기 설정 전압 검출부(561)로부터 로우 레벨의 신호가 입력되면, 로우 레벨의 스위치 구동 신호를 출력할 수 있다.
- [0076] 상기 제1 스위치소자(S1)는 상기 스위치 구동부(562)로부터의 하이 레벨의 출력 신호에 의해 턴온되어, 제1 기준전압 설정부(563)로부터 출력되는 제1 기준 전압(Vref1)을 출력할 수 있다.
- [0077] 상기 제1 스위치소자(S1)는 상기 스위치 구동부(562)로부터의 로우 레벨의 출력 신호에 의해 턴오프될 수 있다.
- [0078] 상기 제2 스위치소자(S2)는 상기 스위치 구동부(562)로부터의 로우 레벨의 출력 신호가 인버터(564)를 경유함에 따라 상기 인버터(564)의 하이 레벨의 출력 신호에 의해 턴온되어, 제2 기준전압 설정부(565)로부터 출력되는 제2 기준 전압(Vref2)을 출력할 수 있다.
- [0079] 상기 제2 스위치소자(S2)는 상기 스위치 구동부(562)로부터의 하이 레벨의 출력 신호가 출력되면 인버터(564)에 의해 로우 레벨이 되므로, 상기 인버터(564)의 로우 레벨의 출력 신호에 의해 턴오프될 수 있다.
- [0080] 상기 제1 및 제2 스위치소자(S1, S2)의 출력 단자는 서로 접속되어 제어부(550)에 접속될 수 있다.
- [0081] 상기 제1 기준전압 설정부(563)는 표시패널(100)의 박막 트랜지스터(T)를 턴온시키는 게이트 하이 전압(Vgh)을 생성하는데 필요한 제1 전압(V1)을 생성하는데 필요한 제1 기준전압(Vref1)을 출력할 수 있고, 상기 제1 기준전압 설정부(563)의 출력 전압인 제1 기준전압(Vref1)의 전압 값은 설정 가능하다.
- [0082] 상기 제2 기준전압 설정부(565)는 표시패널(100)의 박막 트랜지스터(T)를 턴온시키는 방전 신호(DSC)을 생성하는데 필요한 제2 전압(V2)을 생성하는데 필요한 제2 기준전압(Vref2)을 출력할 수 있고, 상기 제2 기준전압 설정부(565)의 출력 전압인 제2 기준전압(Vref2)의 전압 값은 설정 가능하다.
- [0083] 또한 방전 시퀀스 동작, 즉 표시패널(100)의 모든 박막 트랜지스터(T)를 턴온시키는데 필요한 전압을 생성하기 위하여, 상기 제2 기준전압(Vref2)은 상기 제1 기준전압(Vref1)보다 높은 전압 값을 가질 수 있다. 또한 해상도 증가에 따른 게이트 라인의 수의 증가와 게이트 라인의 라인 저항 증가 및 패널의 대형화에 따른 게이트 라인의 저항 증가를 고려하여 상기 제2 기준전압(Vref2)은 설정될 수 있다.
- [0084] 또한 상기 제1 및 제2 기준전압 설정부(563, 565) 각각은 I2C(I-square-C) 통신에 따라 사용자가 상기 제1 및 제2 기준전압 설정부(563, 565) 각각에 구비된 메모리 상의 룩업 테이블을 이용하여 표시패널(100)의 구동과 방전 시퀀스에 적합한 기준 전압(Vref)을 설정하도록 할 수 있다.

[0085] 이와 같이 디스플레이 오프 시 방전 시퀀스를 수행하여 표시패널(100)의 잔류 전압에 따른 얼룩 불량을 방지할 수 있다. 또한 방전 시퀀스 시 표시패널(100)내의 박막트랜지스터(T)를 턴온시키기 위한 전압인 방전 전압(DSC)의 레벨을 상향함에 따라 표시패널(100)의 저항에 따른 전압 드롭(Drop)을 보상하여 방전 기능을 향상시킬 수 있다. 그리고 표시패널(100)의 사이즈 등에 따라 표시패널(100)의 저항에 맞는 적정 수준의 제2 기준전압(Vref2)을 설정할 수 있어, 방전 기능을 향상시킬 수 있다.

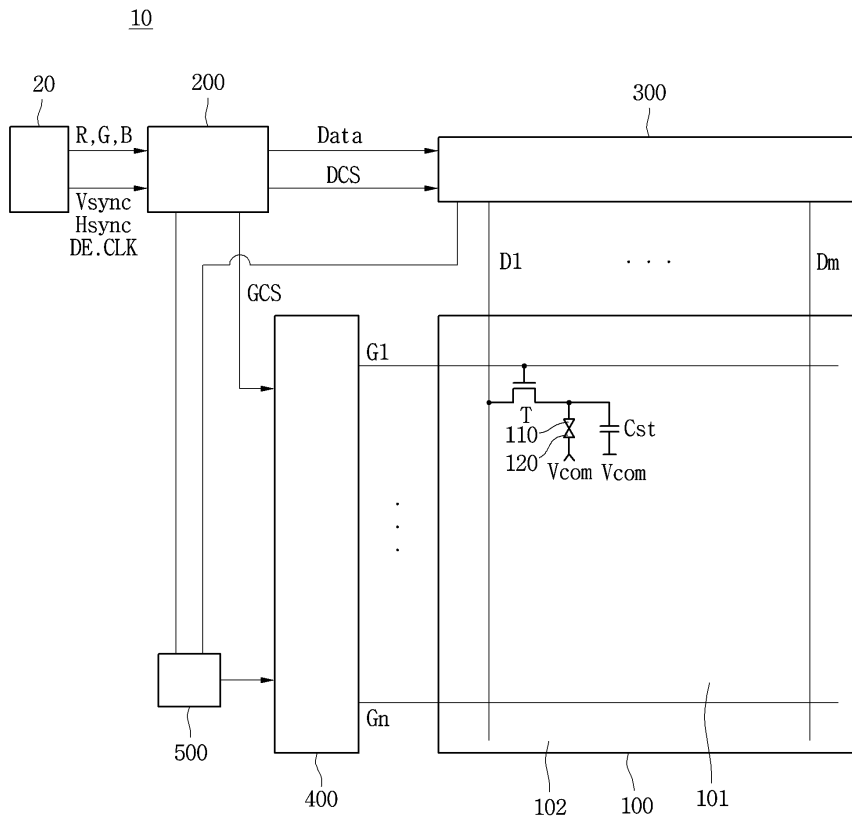
[0086] 이상에서 설명한 본 발명의 상세한 설명에서는 본 발명의 바람직한 실시 예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자 또는 해당 기술분야에 통상의 지식을 갖는 자라면 후술할 특허청구범위에 기재된 본 발명의 사상 및 기술 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허청구범위에 의해 정하여져야만 할 것이다.

부호의 설명

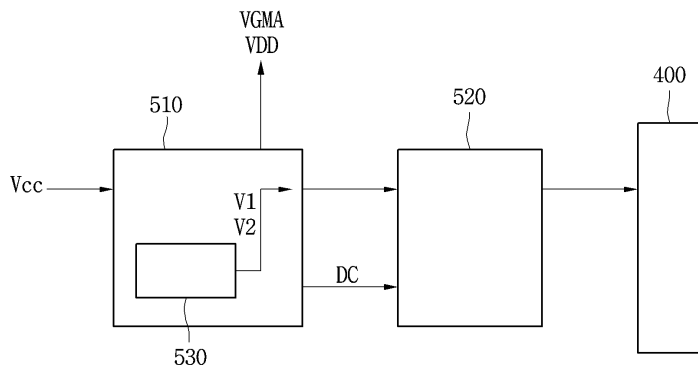
- [0087] 10 액정표시장치
- 100 표시패널
- 101 표시영역
- 102 비표시영역
- 110 화소 전극
- 120 공통 전극
- 200 타이밍 콘트롤러
- 300 데이터 구동회로
- 400 게이트 구동회로
- 500 전원부
- 510 직류변환기
- 520 레벨 쉬프터
- 530 방전회로
- 540 증폭기
- 550 제어부
- 560 기준전압생성부
- 561 기 설정 전압 검출 부
- 562 스위치 구동부
- 563 제1 기준전압 생성부
- 564 인버터
- 565 제2 기준전압 생성부

도면

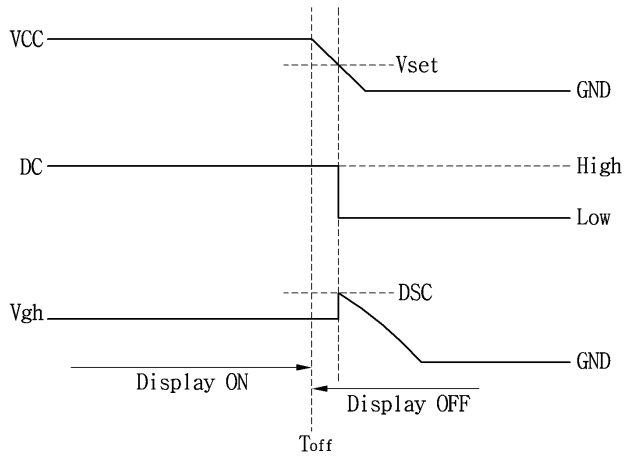
도면1



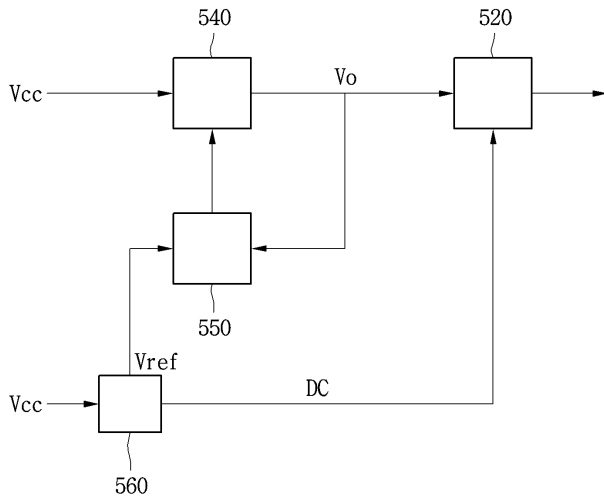
도면2



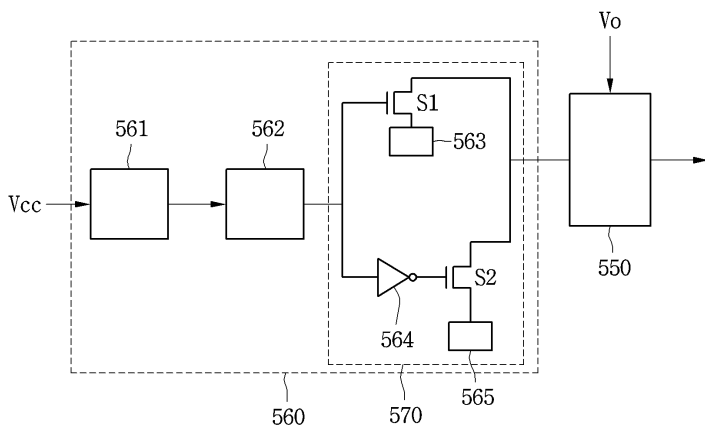
도면3



도면4



도면5



专利名称(译)	液晶显示器		
公开(公告)号	KR1020170038390A	公开(公告)日	2017-04-07
申请号	KR1020150137699	申请日	2015-09-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM JONG TAK 김중탁		
发明人	김중탁		
IPC分类号	G09G3/36		
CPC分类号	G09G3/3648 G09G3/3696 G09G2310/0289 G09G2300/0819		
外部链接	Espacenet		

摘要(译)

根据本发明实施例的液晶显示器包括：多个薄膜晶体管被布置在每个的多个子像素和所述多个在所述多条栅极线 (G) 的交叉区域定义的子像素和多个由控制数据线 (d) 的所述栅极线 (G) (T) 基于显示面板100 上的基础上，电源电压的电源电压输出V1 (第一电压 (预设电压 (V 设定的VCC))) 和输入包含输入高电平的 (VCC) 并且基于第一电压V1 输出栅极高电压Vgh，并基于输入的第二电压V2输出栅极高电压Vgh，电 平移位器520，以输出比栅极高电压 (导通电位Vgh) 高放电压 (DSC)，并输出栅极高电压 (导通电位Vgh) 到各栅极线的多个，放 电电压的 (G) (DSC) 以及用于输出多条栅极线的栅极驱动电路 (400) 中，根据电源关闭显示的电源电压 (VCC) 可以提供一种液晶显 示装置从高电平降低到预设电压 (V 设定)。

