



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0076819  
(43) 공개일자 2010년07월06일

(51) Int. Cl.

G02F 1/1335 (2006.01)

(21) 출원번호 10-2008-0134994

(22) 출원일자 2008년12월26일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

김현호

경기도 파주시 금촌동 새꽃마을아파트 104동 105호

(74) 대리인

박장원

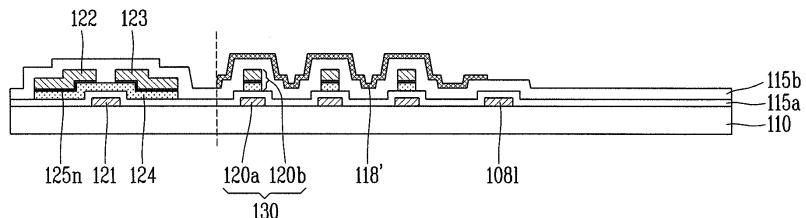
전체 청구항 수 : 총 11 항

**(54) 반사투과형 액정표시장치 및 그 제조방법**

**(57) 요 약**

본 발명의 반사투과형 액정표시장치 및 그 제조방법은 반사효율을 향상시키기 위한 요철구조를 갖는 반사투과형 액정표시장치에 있어서, 게이트 배선과 액티브층 및 데이터 배선 형성시 추가적인 마스크공정 없이 반사부에 상기 게이트 배선과 액티브층 및 데이터 배선으로 이루어진 요칠패턴을 형성함으로써 마스크수를 줄이고 공정을 단순화하기 위한 것으로, 반사부와 투과부로 구분되는 화소부를 가진 제 1 기판; 상기 제 1 기판의 화소부에 형성된 게이트전극과 게이트라인 및 상기 제 1 기판의 반사부에 상기 게이트전극과 게이트라인을 구성하는 제 1 도전막으로 형성된 다수개의 제 1 패턴; 상기 제 1 기판 위에 형성된 액티브층과 소오스/드레인전극 및 상기 게이트라인과 교차하여 화소영역을 정의하는 데이터라인; 상기 제 1 기판의 반사부에 상기 액티브층을 구성하는 실리콘 박막 및 상기 소오스/드레인전극과 데이터라인을 구성하는 제 2 도전막으로 형성되며, 상기 제 1 패턴과 함께 요칠패턴을 구성하는 다수개의 제 2 패턴; 상기 제 1 기판의 반사부에 형성되며, 상기 요칠패턴의 형태에 따라 올록볼록 한 형태를 가지는 반사전극; 상기 제 1 기판의 화소부에 형성되며, 상기 드레인전극과 전기적으로 접속하는 화소전극; 및 상기 제 1 기판과 대향하여 합착하는 제 2 기판을 포함한다.

**대 표 도** - 도4c



## 특허청구의 범위

### 청구항 1

반사부와 투과부로 구분되는 화소부를 가진 제 1 기판을 제공하는 단계;

상기 제 1 기판의 화소부에 게이트전극과 게이트라인을 형성하며, 상기 제 1 기판의 반사부에 다수개의 제 1 패턴을 형성하는 단계;

상기 제 1 기판 위에 제 1 절연막을 형성하는 단계;

상기 제 1 절연막이 형성된 제 1 기판 위에 액티브층과 소오스/드레인전극 및 상기 게이트라인과 교차하여 화소 영역을 정의하는 데이터라인을 형성하며, 상기 제 1 기판의 반사부에 다수개의 제 2 패턴을 형성하는 단계;

상기 제 1 기판 위에 제 2 절연막을 형성하는 단계;

상기 제 2 절연막이 형성된 제 1 기판의 반사부에 요철 형태의 반사전극을 형성하는 단계;

상기 반사전극이 형성된 제 1 기판의 반사부 위에 제 3 절연막을 형성하는 단계;

상기 제 1 기판 위에 제 4 절연막을 형성하는 단계;

상기 제 2 절연막 내지 제 4 절연막의 일부영역을 제거하여 상기 드레인전극의 일부를 노출시키는 콘택홀을 형성하는 단계;

상기 콘택홀을 통해 상기 드레인전극과 전기적으로 접속하는 화소전극을 형성하는 단계;

상기 화소전극이 형성된 제 1 기판 위에 제 5 절연막을 형성하는 단계;

상기 화소부 전체에 공통전극을 형성하되, 상기 투과부에 다수개의 제 1 슬릿을 가지며 상기 반사부에 다수개의 제 2 슬릿을 가지도록 공통전극을 형성하는 단계; 및

상기 제 1 기판과 제 2 기판을 합착하는 단계를 포함하는 반사투과형 액정표시장치의 제조방법.

### 청구항 2

제 1 항에 있어서, 상기 제 1 패턴과 제 2 패턴은 원형을 가지도록 형성하는 것을 특징으로 하는 반사투과형 액정표시장치의 제조방법.

### 청구항 3

제 1 항에 있어서, 상기 제 1 패턴은 상기 게이트전극과 게이트라인을 구성하는 제 1 도전막으로 형성하는 것을 특징으로 하는 반사투과형 액정표시장치의 제조방법.

### 청구항 4

제 1 항에 있어서, 상기 제 2 패턴은 상기 액티브층을 구성하는 실리콘 박막 및 상기 소오스/드레인전극과 데이터라인을 구성하는 제 2 도전막으로 형성하는 것을 특징으로 하는 반사투과형 액정표시장치의 제조방법.

### 청구항 5

제 1 항에 있어서, 상기 제 2 패턴은 상기 제 1 패턴 상부에 위치하도록 형성하는 것을 특징으로 하는 반사투과형 액정표시장치의 제조방법.

### 청구항 6

제 1 항에 있어서, 상기 제 1 패턴과 제 2 패턴은 원형의 요철패턴을 형성하는 것을 특징으로 하는 반사투과형 액정표시장치의 제조방법.

### 청구항 7

제 6 항에 있어서, 상기 반사전극은 상기 제 1 기판의 화소영역에 형성되며, 그 하부에 다수개의 제 1 패턴과 제 2 패턴으로 이루어진 상기 요철패턴이 형성됨에 따라 올록볼록한 요철 형태를 가지는 것을 특징으로 하는 반

사투과형 액정표시장치의 제조방법.

### 청구항 8

제 1 항에 있어서, 상기 제 3 절연막은 실리콘질화막과 같은 무기절연막으로 형성하는 것을 특징으로 하는 반사투과형 액정표시장치의 제조방법.

### 청구항 9

제 1 항에 있어서, 상기 제 3 절연막은 포토 아크릴과 같은 유기절연막으로 형성하는 것을 특징으로 하는 반사투과형 액정표시장치의 제조방법.

### 청구항 10

제 9 항에 있어서, 상기 제 3 절연막의 형성 전후에 무기절연막을 추가로 형성하는 것을 특징으로 하는 반사투과형 액정표시장치의 제조방법.

### 청구항 11

반사부와 투과부로 구분되는 화소부를 가진 제 1 기판;

상기 제 1 기판의 화소부에 형성된 게이트전극과 게이트라인 및 상기 제 1 기판의 반사부에 상기 게이트전극과 게이트라인을 구성하는 제 1 도전막으로 형성된 다수개의 제 1 패턴;

상기 제 1 기판 위에 형성된 액티브층과 소오스/드레인전극 및 상기 게이트라인과 교차하여 화소영역을 정의하는 데이터라인;

상기 제 1 기판의 반사부에 상기 액티브층을 구성하는 실리콘 박막 및 상기 소오스/드레인전극과 데이터라인을 구성하는 제 2 도전막으로 형성되며, 상기 제 1 패턴과 함께 요칠패턴을 구성하는 다수개의 제 2 패턴;

상기 제 1 기판의 반사부에 형성되며, 상기 요칠패턴의 형태에 따라 올록볼록 한 형태를 가지는 반사전극;

상기 제 1 기판의 화소부에 형성되며, 상기 드레인전극과 전기적으로 접속하는 화소전극; 및

상기 제 1 기판과 대향하여 합착하는 제 2 기판을 포함하는 반사투과형 액정표시장치.

## 명세서

### 발명의 상세한 설명

#### 기술 분야

[0001] 본 발명은 반사투과형 액정표시장치 및 그 제조방법에 관한 것으로, 보다 상세하게는 반사효율을 향상시키기 위한 요칠후조를 갖는 반사투과형 액정표시장치 및 그 제조방법에 관한 것이다.

#### 배경 기술

[0002] 최근 정보 디스플레이에 관한 관심이 고조되고 휴대가 가능한 정보매체를 이용하려는 요구가 높아지면서 기존의 표시장치인 브라운관(Cathode Ray Tube; CRT)을 대체하는 경량 박막형 평판표시장치(Flat Panel Display; FPD)에 대한 연구 및 상용화가 종합적으로 이루어지고 있다. 특히, 이러한 평판표시장치 중 액정표시장치(Liquid Crystal Display; LCD)는 액정의 광학적 이방성을 이용하여 이미지를 표현하는 장치로서, 해상도와 컬러표시 및 화질 등에서 우수하여 노트북이나 데스크탑 모니터 등에 활발하게 적용되고 있다.

[0003] 상기 액정표시장치는 크게 컬러필터(color filter) 기판과 어레이(array) 기판 및 상기 컬러필터 기판과 어레이 기판 사이에 형성된 액정층(liquid crystal layer)으로 구성된다.

[0004] 상기 액정표시장치에 주로 사용되는 구동 방식인 능동 매트릭스(Active Matrix; AM) 방식은 비정질 실리콘 박막 트랜지스터(Amorphous Silicon Thin Film Transistor; a-Si TFT)를 스위칭소자로 사용하여 화소부의 액정을 구동하는 방식이다.

[0005] 이하, 도 1을 참조하여 일반적인 액정표시장치의 구조에 대해서 상세히 설명한다.

- [0006] 도 1은 일반적인 액정표시장치를 개략적으로 나타내는 분해사시도이다.
- [0007] 도면에 도시된 바와 같이, 상기 액정표시장치는 크게 컬러필터 기판(5)과 어레이 기판(10) 및 상기 컬러필터 기판(5)과 어레이 기판(10) 사이에 형성된 액정층(liquid crystal layer)(30)으로 구성된다.
- [0008] 상기 컬러필터 기판(5)은 적(Red; R), 녹(Green; G) 및 청(Blue; B)의 색상을 구현하는 다수의 서브-컬러필터(7)로 구성된 컬러필터(C)와 상기 서브-컬러필터(7) 사이를 구분하고 액정층(30)을 투과하는 광을 차단하는 블랙매트릭스(black matrix)(6), 그리고 상기 액정층(30)에 전압을 인가하는 투명한 공통전극(8)으로 이루어져 있다.
- [0009] 또한, 상기 어레이 기판(10)은 종횡으로 배열되어 복수개의 화소영역(P)을 정의하는 복수개의 게이트라인(16)과 데이터라인(17), 상기 게이트라인(16)과 데이터라인(17)의 교차영역에 형성된 스위칭소자인 박막 트랜지스터(T) 및 상기 화소영역(P) 위에 형성된 화소전극(18)으로 이루어져 있다.
- [0010] 이와 같이 구성된 상기 컬러필터 기판(5)과 어레이 기판(10)은 화상표시 영역의 외곽에 형성된 실런트(sealant)(미도시)에 의해 대향하도록 합착되어 액정표시패널을 구성하며, 상기 컬러필터 기판(5)과 어레이 기판(10)의 합착은 상기 컬러필터 기판(5) 또는 어레이 기판(10)에 형성된 합착키(미도시)를 통해 이루어진다.
- [0011] 상기 액정표시장치의 제조공정은 기본적으로 박막 트랜지스터를 포함하는 어레이 기판의 제작에 다수의 마스크 공정(즉, 포토리소그래피(photolithography)공정)을 필요로 하므로 생산성 면에서 상기 마스크수를 줄이는 방법이 요구되어지고 있다.
- [0012] 이와 같이 구성된 상기 액정표시장치는 사용하는 광원에 따라 투과형(transmission type)과 반사형(reflection type)으로 나눌 수 있다.
- [0013] 이때, 상기 투과형 액정표시장치는 액정표시패널의 뒷면에 부착된 배면광원인 백라이트(backlight)로부터 나오는 인위적인 빛을 액정에 입사시켜 액정의 배열에 따라 빛의 양을 조절하여 색을 표시하는 형태이고, 상기 반사형 액정표시장치는 외부의 자연광이나 인조광원을 반사시킴으로서 액정의 배열에 따라 빛의 투과율을 조절하는 형태이다.
- [0014] 상기 투과형 액정표시장치는 인위적인 배면광원을 사용하므로 어두운 외부 환경에서도 밝은 화상을 구현할 수 있으나 전력소비(power consumption)가 큰 단점이 있는 반면, 상기 반사형 액정표시장치는 빛의 대부분을 외부의 자연광이나 인조광원에 의존하는 구조를 하고 있으므로 투과형 액정표시장치에 비해 전력소비가 적지만 어두운 장소에서는 사용할 수 없다는 단점이 있다.
- [0015] 따라서, 두 가지 모드를 필요한 상황에 따라 적절하게 선택하여 사용할 수 있는 장치로 반사투과형 액정표시장치가 제안되었다.
- [0016] 한편, 상기의 반사투광형 액정표시장치에 있어 반사부의 반사효율을 향상시키기 위해 유기막으로 반사부에 요철구조(엠보싱(embossing))를 형성하게 되는데, 이때 유기막공정을 진행하기 위해 별도의 유기막 코터(coater) 및 노광기가 필요한 한편, 감광성 물질인 포토 아크릴(photo acryl)을 2번 도포, 노광 및 현상공정을 통해 요철을 형성하여야 하는 등 공정이 복잡해지는 문제가 있다.
- [0017] 이하, 도면을 참조하여 일반적인 반사투광형 액정표시장치에 있어서, 요철구조를 형성하는 방법을 상세히 설명한다.
- [0018] 도 2a 내지 도 2g는 일반적인 반사투과형 액정표시장치에 있어서, 요철구조를 형성하는 방법을 순차적으로 나타내는 단면도이다.
- [0019] 도 2a에 도시한 바와 같이, 스위칭소자인 박막 트랜지스터(Tr)가 형성된 어레이 기판(10) 전면에 무기질연물질을 증착하여 무기막(15b)을 형성한다. 상기 무기막(15b)은 접착력을 강화하기 위해 형성한다.
- [0020] 이때, 스위칭소자를 구성하는 게이트전극(21), 액티브층(24)과 소오스전극(22) 및 드레인전극(23)을 형성하는 공정까지는 통상적인 어레이 기판의 제조방법과 동일하므로 설명은 생략한다. 참고로, 도면부호 15a 및 25n은 각각 게이트절연막 및 오믹-콘택층(ohmic contact layer)을 나타낸다.
- [0021] 다음으로, 상기 무기막(15b) 위로 감광성 유기물질인 포토 아크릴을 도포하여 제 1 유기막(15)을 형성한다.
- [0022] 그리고, 상기 제 1 유기막(15) 위로 빛의 차단영역(BA)과 투과영역(TA)을 갖는 마스크(80)를 상기 제 1 유기막(15) 위에 위치시킨 후, 노광공정을 실시한다. 이때, 상기 제 1 유기막(15)은 감광성 유기물질인 포토아크릴로

형성되므로 상기 제 1 유기막(15) 위로 포토레지스트를 도포하는 공정은 생략된다.

[0023] 다음으로, 도 2b에 도시한 바와 같이, 상기 노광된 제 1 유기막을 현상하게 되면, 빛을 받은 부분이 제거되어 텁니형상의 제 1 유기막패턴(15')이 형성된다. 이때, 상기 제 1 유기막패턴(15')간의 간격을 조절하여 이후 형성되는 요철의 경사각을 조절할 수 있다. 전술한 감광성 유기절연물질은 포지티브 타입(positive type) 또는 네거티브 타입(negative type)이거나에 따라서 포지티브 타입인 경우 빛을 받는 부분이 제거되며, 반대로 네거티브 타입인 경우 빛을 받는 부분이 남아있게 된다.

[0024] 이후, 도 2c에 도시된 바와 같이, 상기 텁니형상의 제 1 유기막패턴(도 2b의 15')이 형성된 어레이 기판(10)을 열처리함으로써, 볼록한 요철형상의 제 2 유기막패턴(30)을 형성한다. 상기 사각형 텁니형상의 제 1 유기막패턴(도 2b의 15')은 상기 열처리공정에 의해 그 표면이 용융(熔融)되어 퍼지게 되고, 이어 경화(cure)되어 완만한 경사각을 가지며 굴곡을 이루게 된다.

[0025] 다음으로, 도 2d에 도시한 바와 같이, 상기 요철형상의 제 2 유기막패턴(30)이 형성된 어레이 기판(10) 전면에 상기 제 2 유기막패턴(30)을 형성한 유기물질과 동일한 물질을 도포함으로써 제 2 유기막(15c)을 형성한다. 여기서, 상기 제 2 유기막(15c)은 상기 요철형상의 제 2 유기막패턴(30)에 의해 표면 윤곽 형태가 조절되어 표면이 적당한 경사각을 갖는 굴곡을 이루게 된다.

[0026] 다음으로, 도면에는 도시하지 않았지만, 상기 제 2 유기막(15c)에 마스크공정을 진행하여, 상기 제 2 유기막(15c)을 패터닝하고, 연속하여 하부의 무기물질로 이루어진 무기막(15b)을 패터닝함으로써, 반사부(RtA)에 있어서는 상기 드레인전극(23)을 노출하는 콘택홀을 형성하고, 투과부(TmA)에 있어서는 상기 제 2 유기막(15c)과 하부의 무기막(15b)을 모두 제거함으로써 반사부와 단자를 형성한다.

[0027] 이와 같이 요철형상의 유기막을 형성하는 엠보싱공정은 포토 아크릴의 도포, 노광, 현상, 용융 및 경화공정 등의 다수 공정을 포함하며, 상기 유기막의 도포 전후에 유기막에 의한 불량발생을 방지하기 위해 저온 무기막을 중착하는 공정이 필요하다.

[0028] 또한, 상기 엠보싱공정을 진행하기 위해 유기막 코터, 노광기, 현상액, 핫 플레이트 및 오븐 등이 필요하다.

[0029] 참고로, 상기 유기막 아래의 무기막을 형성하지 않는 경우에는 화이트 뮤라(white mura)가 발생하며, 유기막 위의 무기막을 형성하지 않는 경우에는 리플렉터 필링(reflector pilling)이 발생할 수 있다.

## 발명의 내용

### 해결 하고자하는 과제

[0030] 본 발명은 상기한 문제를 해결하기 위한 것으로, 요철형상의 무기막을 형성하는 엠보싱공정을 생략하는 한편, 추가적인 마스크공정 없이 반사부에 요철패턴을 형성하도록 한 반사투과형 액정표시장치 및 그 제조방법을 제공하는데 목적이 있다.

[0031] 본 발명의 다른 목적은 게이트 배선과 액티브층 및 데이터 배선 형성시 반사부에 상기 게이트 배선과 액티브층 및 데이터 배선으로 이루어진 요철패턴을 형성하도록 한 반사투과형 액정표시장치 및 그 제조방법을 제공하는데 있다.

[0032] 본 발명의 다른 목적 및 특징들은 후술되는 발명의 구성 및 특허청구범위에서 설명될 것이다.

### 과제 해결수단

[0033] 상기한 목적을 달성하기 위하여, 본 발명의 반사투과형 액정표시장치는 반사부와 투과부로 구분되는 화소부를 가진 제 1 기판; 상기 제 1 기판의 화소부에 형성된 게이트전극과 게이트라인 및 상기 제 1 기판의 반사부에 상기 게이트전극과 게이트라인을 구성하는 제 1 도전막으로 형성된 다수개의 제 1 패턴; 상기 제 1 기판 위에 형성된 액티브층과 소오스/드레인전극 및 상기 게이트라인과 교차하여 화소영역을 정의하는 데이터라인; 상기 제 1 기판의 반사부에 상기 액티브층을 구성하는 실리콘 박막 및 상기 소오스/드레인전극과 데이터라인을 구성하는 제 2 도전막으로 형성되며, 상기 제 1 패턴과 함께 요철패턴을 구성하는 다수개의 제 2 패턴; 상기 제 1 기판의 반사부에 형성되며, 상기 요철패턴의 형태에 따라 올록볼록 한 형태를 가지는 반사전극; 상기 제 1 기판의 화소부에 형성되며, 상기 드레인전극과 전기적으로 접속하는 화소전극; 및 상기 제 1 기판과 대향하여 합착하는 제 2 기판을 포함한다.

[0034]

본 발명의 반사투과형 액정표시장치의 제조방법은 반사부와 투과부로 구분되는 화소부를 가진 제 1 기판을 제공하는 단계; 상기 제 1 기판의 화소부에 게이트전극과 게이트라인을 형성하며, 상기 제 1 기판의 반사부에 다수 개의 제 1 패턴을 형성하는 단계; 상기 제 1 기판 위에 제 1 절연막을 형성하는 단계; 상기 제 1 절연막이 형성된 제 1 기판 위에 액티브층과 소오스/드레인전극 및 상기 게이트라인과 교차하여 화소영역을 정의하는 데이터라인을 형성하며, 상기 제 1 기판의 반사부에 다수개의 제 2 패턴을 형성하는 단계; 상기 제 1 기판 위에 제 2 절연막을 형성하는 단계; 상기 제 2 절연막이 형성된 제 1 기판의 반사부에 요철 형태의 반사전극을 형성하는 단계; 상기 반사전극이 형성된 제 1 기판의 반사부 위에 제 3 절연막을 형성하는 단계; 상기 제 1 기판 위에 제 4 절연막을 형성하는 단계; 상기 제 2 절연막 내지 제 4 절연막의 일부영역을 제거하여 상기 드레인전극의 일부를 노출시키는 콘택홀을 형성하는 단계; 상기 콘택홀을 통해 상기 드레인전극과 전기적으로 접속하는 화소전극을 형성하는 단계; 상기 화소전극이 형성된 제 1 기판 위에 제 5 절연막을 형성하는 단계; 상기 화소부 전체에 공통전극을 형성하되, 상기 투과부에 다수개의 제 1 슬릿을 가지며 상기 반사부에 다수개의 제 2 슬릿을 가지도록 공통전극을 형성하는 단계; 및 상기 제 1 기판과 제 2 기판을 합착하는 단계를 포함한다.

## 효과

[0035]

본 발명에 따른 반사투과형 액정표시장치 및 그 제조방법은 반사부에 요철패턴이 형성됨에 따라 반사효율이 향상되는 한편, 추가적인 마스크공정 없이 상기의 요철패턴을 형성하도록 함으로써 박막 트랜지스터 제조에 사용되는 마스크수를 줄여 제조공정 및 비용을 절감시키는 효과를 제공한다.

[0036]

또한, 본 발명에 따른 반사투과형 액정표시장치 및 그 제조방법은 앰보싱공정을 생략함에 따라 유기막 위, 아래에 저온 무기막을 형성하지 않아도 된다. 그 결과 공정 및 물류(物流)가 단순화되는 효과를 제공한다.

## 발명의 실시를 위한 구체적인 내용

[0037]

이하, 첨부한 도면을 참조하여 본 발명에 따른 반사투과형 액정표시장치 및 그 제조방법의 바람직한 실시예를 상세히 설명한다.

[0038]

도 3은 본 발명의 실시예에 따른 반사투과형 액정표시장치의 어레이 기판 일부를 개략적으로 나타내는 평면도로써, 설명의 편의를 위해 화소부의 박막 트랜지스터를 포함하는 하나의 화소를 나타내고 있다.

[0039]

실제의 액정표시장치에서는 N개의 게이트라인과 M개의 데이터라인이 교차하여 MxN개의 화소가 존재하지만 설명을 간단하게 하기 위해 도면에는 하나의 화소를 나타내고 있다.

[0040]

또한, 상기 본 발명의 실시예에 따른 반사투과형 액정표시장치는 액정분자를 기판에 대해 수평한 방향으로 구동시켜 시야각을 170도 이상으로 향상시킨 횡전계(In Plane Switching; IPS)방식 액정표시장치에 관한 것으로, 특히 상기 도 3은 화소전극 및 공통전극 사이에 형성되는 프린지 필드가 슬릿을 관통하여 화소영역 및 화소전극 상에 위치하는 액정 분자를 구동시킴으로써 화상을 구현하는 프린지 필드형(Fringe Field Switching; FFS) 액정표시장치를 예를 들어 나타내고 있다.

[0041]

도면에 도시된 바와 같이, 본 발명의 실시예에 따른 어레이 기판(110)은 반사부(R)와 투과부(T)로 구분된 상기 어레이 기판(110) 위에 종횡으로 배열되어 화소영역을 정의하는 게이트라인(116)과 데이터라인(117)이 형성되어 있다. 또한, 상기 게이트라인(116)과 데이터라인(117)의 교차영역에는 스위칭소자인 박막 트랜지스터가 형성되어 있으며, 상기 화소영역 내에는 프린지 필드를 발생시켜 액정(미도시)을 구동시키는 다수개의 슬릿(108s, 108s')을 가진 공통전극(108) 및 박스형태의 화소전극(118)과 반사전극(118')이 형성되어 있다.

[0042]

상기 박막 트랜지스터는 상기 게이트라인(116)에 연결된 게이트전극(121), 상기 데이터라인(117)에 연결된 소오스전극(122) 및 상기 화소전극(118)에 전기적으로 접속된 드레인전극(123)으로 구성되어 있다. 또한, 상기 박막 트랜지스터는 상기 게이트전극(121)에 공급되는 게이트 전압에 의해 상기 소오스전극(122)과 드레인전극(123) 간에 전도채널을 형성하는 액티브층(미도시)을 포함한다.

[0043]

이때, 상기 소오스전극(122)의 일부는 일방향으로 연장되어 상기 데이터라인(117)의 일부를 구성하며, 상기 드레인전극(123)의 일부는 화소영역 쪽으로 연장되어 콘택홀(140)을 통해 상기 화소전극(118)에 전기적으로 접속하게 된다.

[0044]

이때, 전단에 위치한 게이트라인(116)의 일부는 제 1 ~ 4 절연막(미도시)을 사이에 두고 그 상부의 화소전극(118)의 일부와 중첩하여 스토리지 커패시터(storage capacitor)를 형성하게 된다. 상기 스토리지 커패시터는 액정 커패시터에 인가된 전압을 다음 신호가 들어올 때까지 일정하게 유지시키는 역할을 한다. 즉, 상기 어레이

기판(110)의 화소전극(118)은 상기 공통전극(108)과 함께 액정 커패시터를 이루는데, 일반적으로 상기 액정 커패시터에 인가된 전압은 다음 신호가 들어올 때까지 유지되지 못하고 누설되어 사라진다. 따라서, 인가된 전압을 유지하기 위해서는 스토리지 커패시터를 액정 커패시터에 연결해서 사용해야 한다.

[0045] 이러한 스토리지 커패시터는 신호 유지 이외에도 계조(gray scale) 표시의 안정과 플리커(flicker) 및 잔상(afterimage) 감소 등의 효과를 가진다.

[0046] 전술한 바와 같이 상기 화소영역 내에는 프린지 필드를 발생시키기 위한 다수개의 슬릿(108s, 108s')을 가진 공통전극(108)과 화소전극(118) 및 반사전극(118')이 형성되어 있는데, 이때 상기 화소전극(118)은 화소영역 전체, 즉 반사부(R)와 투과부(T) 전체에 걸쳐 형성되는 한편, 상기 반사전극(118')은 상기 반사부(R)에만 형성되어 외부의 광원을 반사시키는 역할을 하게 된다.

[0047] 또한, 상기 공통전극(108)은 화소부 전체에 걸쳐 단일패턴으로 형성되는 동시에 상기 투과부(T) 내에서 다수개의 제 1 슬릿(108s) 및 상기 반사부(R) 내에서 다수개의 제 2 슬릿(108s')을 가지도록 형성되어 있는 것을 특징으로 한다.

[0048] 이때, 상기 제 1 슬릿(108s)은 상기 데이터라인(117)에 대해 실질적으로 동일한 방향으로 배치되어 있는 한편, 상기 제 2 슬릿(108s')은 상기 데이터라인(117)에 대해 소정의 각도를 가지도록 배치되어 있어 상기 반사부(R)와 투과부(T)가 서로 다른 방향으로 배향이 되게 된다.

[0049] 또한, 상기 공통전극(108)이 데이터라인(117) 상부에도 형성되게 되므로 개구율이 향상되게 되며, 투과부(T)에서는 상기 화소전극(118)의 좌우 끝이 데이터라인(117) 주위의 최외곽 제 1 슬릿(108s) 내에 존재하게 되어 상기 데이터라인(117) 주위의 투과율이 극대화되게 된다.

[0050] 이와 같이 구성된 본 발명의 실시예에 따른 반사투과형 액정표시장치는 반사부의 반사효율을 향상시키기 위해 반사부(R)에 원형의 요철패턴(130)을 형성하여 그 상부의 반사전극(118')이 올록볼록한 요철형태를 가지도록 하는 한편, 게이트 배선, 즉 게이트전극(121)과 게이트라인(116), 액티브층 및 데이터 배선, 즉 소오스/드레인전극(122, 123)과 데이터라인(117) 형성시 추가적인 마스크공정 없이 상기 게이트 배선과 액티브층 및 데이터 배선으로 이루어진 상기 요철패턴(130)을 형성함으로써 마스크수를 줄이고 공정을 단순화할 수 있게 되는데, 이를 다음의 반사투과형 액정표시장치의 제조방법을 통해 상세히 설명한다.

[0051] 도 4a 내지 도 4h는 도 3에 도시된 어레이 기판의 A-A'선과 B-B'선에 따른 제조공정을 순차적으로 나타내는 단면도이다.

[0052] 도 4a에 도시된 바와 같이, 유리와 같은 투명한 절연물질로 이루어진 어레이 기판(110)에 게이트전극(121)과 게이트라인(미도시) 및 다수개의 제 1 패턴(120a)을 형성한다.

[0053] 이때, 상기 게이트전극(121)과 게이트라인 및 제 1 패턴(120a)은 제 1 도전막을 상기 어레이 기판(110) 전면에 증착한 후 포토리소그래피공정(제 1 마스크공정)을 통해 선택적으로 패터닝하여 형성하게 된다.

[0054] 여기서, 상기 제 1 도전막으로 알루미늄(aluminium; Al), 알루미늄 합금(Al alloy), 텅스텐(tungsten; W), 구리(copper; Cu), 크롬(chromium; Cr), 몰리브덴(molybdenum; Mo) 및 몰리브덴 합금 등과 같은 저저항 불투명 도전물질을 사용할 수 있다. 또한, 상기 제 1 도전막은 상기 저저항 도전물질이 두 가지 이상 적층된 다층구조로 형성할 수 있다.

[0055] 이와 같이 본 발명의 실시예에 따른 반사투과형 액정표시장치는 게이트전극(121)과 게이트라인을 형성할 때 상기 제 1 도전막으로 반사부(R)에 원형의 제 1 패턴(120a)을 형성하는 것을 특징으로 한다.

[0056] 다음으로, 도 4b에 도시된 바와 같이, 상기 게이트전극(121)과 게이트라인 및 다수개의 제 1 패턴(120a)이 형성된 어레이 기판(110) 전면에 제 1 절연막(115a), 비정질 실리콘 박막, n+ 비정질 실리콘 박막 및 제 2 도전막을 형성한다.

[0057] 이후, 포토리소그래피공정(제 2 마스크공정)을 통해 상기 비정질 실리콘 박막과 n+ 비정질 실리콘 박막 및 제 2 도전막을 선택적으로 제거함으로써 상기 게이트전극(121) 상부에 상기 비정질 실리콘 박막으로 이루어진 액티브층(124)을 형성하며, 상기 액티브층(124) 상부에 상기 제 2 도전막으로 이루어진 소오스전극(122)과 드레인전극(123)을 형성한다.

[0058] 이때, 상기 액티브층(124) 상부에는 상기 n+ 비정질 실리콘 박막으로 이루어지며 상기 액티브층(124)과 실질적으로 동일한 형태로 패터닝된 오믹-콘택(ohmic contact)층(125n)이 형성되게 되며, 상기 오믹-콘택층(125n)은

상기 액티브층(124)의 소오스/드레인영역과 상기 소오스/드레인전극(122, 123) 사이를 오믹-콘택시키는 역할을 하게 된다.

[0059] 또한, 상기 제 2 마스크공정을 통해 상기 어레이 기판(110)의 데이터라인 영역에 상기 제 2 도전막으로 이루어진 데이터라인(미도시)을 형성하는 동시에 상기 어레이 기판(110)의 반사부(R)에 상기 비정질 실리콘 박막, n+ 비정질 실리콘 박막 및 제 2 도전막으로 이루어진 제 2 패턴(120b)을 형성하게 된다.

[0060] 이때, 상기 제 2 패턴(120b)은 상기 원형의 제 1 패턴(120a) 위에 원형으로 형성하는 것을 특징으로 한다.

[0061] 여기서, 본 발명의 실시예에 따른 상기 액티브층(124), 소오스/드레인전극(122, 123)과 데이터라인 및 다수개의 제 2 패턴(120b)은 하프-톤 마스크를 이용함으로써 한번의 마스크공정(제 2 마스크공정)을 통해 동시에 형성할 수 있게 된다.

[0062] 다음으로, 도 4c에 도시된 바와 같이, 상기 액티브층(124), 소오스/드레인전극(122, 123)과 데이터라인 및 다수개의 제 2 패턴(120b)이 형성된 어레이 기판(110) 전면에 제 2 절연막(115b)과 제 3 도전막을 형성한다.

[0063] 이후, 포토리소그래피공정(제 3 마스크공정)을 이용하여 상기 제 3 도전막을 선택적으로 패터닝함으로써 상기 어레이 기판(110)의 반사부에 상기 제 3 도전막으로 이루어진 반사전극(118')을 형성한다.

[0064] 이때, 상기 제 3 도전막은 상기 반사전극(118')을 구성하기 위해 알루미늄, 알루미늄 합금, 텅스텐, 구리, 크롬, 몰리브덴 및 몰리브덴 합금 등과 같은 불투명 도전물질로 이루어질 수 있다.

[0065] 또한, 상기 제 2 절연막(115b)은 실리콘질화막과 같은 무기절연막으로 이루어질 수 있으며, 이때 공정조건에 따라 변동될 수 있지만 약 4000Å 내외의 두께로 형성할 수 있다.

[0066] 또한, 상기 제 2 절연막(115b)으로 포토 아크릴과 같은 유기절연막을 선택할 수 있으며, 이 경우에는 기존의 엠보싱구조와 유사한 요철 형태를 형성할 수 있으나 상기 제 2 절연막(115b)의 증착 전후에 500~1000Å 정도의 두께로 무기절연막을 형성할 필요가 있다.

[0067] 이와 같이 본 발명의 실시예에 따른 상기 반사전극(118')은 그 하부에 다수개의 제 1 패턴(120a)과 제 2 패턴(120b)으로 이루어진 요철패턴(130)이 형성됨에 따라 올록볼록한 요철 형태를 가져 반사부(R)의 반사효율을 향상시킬 수 있게 되는 것을 특징으로 한다.

[0068] 또한, 상기 요철패턴(130)은 무작위로 배치될 수 있으며, 반사부(R)영역 내에 형성되어 반사전극(118')이 올록볼록한 요철 형태를 가지게 함으로써 반사부(R)의 반사효율을 향상시키게 한다.

[0069] 이때, 전술한 바와 같이 상기 요철 형태의 반사전극(118')을 형성하기 위한 상기 요철패턴(130)은 게이트 배선과 액티브층(124) 및 데이터 배선 형성시 상기 게이트 배선과 액티브층(124) 및 데이터 배선을 이용하여 형성함에 따라 기존의 엠보싱공정에서와 같은 추가적인 마스크공정이 필요 없는 이점이 있다.

[0070] 참고로, 상기 요철 형태의 반사전극(118')을 형성하고 난 이후의 공정순서는 하나의 실시예에 불과하며, 그 공정순서가 본 발명을 한정하는 것은 아니다.

[0071] 다음으로, 도 4d에 도시된 바와 같이, 상기 반사전극(118')이 형성된 어레이 기판(110) 전면에 포토 아크릴과 같은 유기막을 형성한 후, 포토리소그래피공정(제 4 마스크공정)을 통해 투과부(T)의 유기막을 선택적으로 제거함으로써 상기 반사부(R)를 평탄화시키는 제 3 절연막(115c)을 형성하게 된다.

[0072] 그리고, 도 4e에 도시된 바와 같이, 상기 제 3 절연막(115c)이 형성된 어레이 기판(110) 전면에 제 4 절연막(115d)을 형성한 후, 포토리소그래피공정(제 5 마스크공정)을 통해 상기 제 2 절연막(115b) 내지 제 4 절연막(115d)의 일부영역을 제거하여 상기 드레인전극(123)의 일부를 노출시키는 콘택홀(140)을 형성하게 된다.

[0073] 다음으로, 도 4f에 도시된 바와 같이, 상기 어레이 기판(110) 위에 제 4 도전막을 형성한 후, 포토리소그래피공정(제 6 마스크공정)을 이용하여 상기 제 4 도전막을 선택적으로 패터닝함으로써 상기 콘택홀(140)을 통해 상기 드레인전극(123)과 전기적으로 접속하는 화소전극(118)을 형성한다.

[0074] 이때, 상기 제 4 도전막은 화소전극(118)을 구성하기 위해 인듐-틴-옥사이드(Indium Tin Oxide; ITO) 또는 인듐-징크-옥사이드(Indium Zinc Oxide; IZO)와 같은 투과율이 뛰어난 투명한 도전물질을 포함한다.

[0075] 그리고, 상기 화소전극(118)은 화소영역 전체, 즉 반사부(R)와 투과부(T) 전체에 걸쳐 형성될 수 있다.

[0076] 다음으로, 도 4g 및 도 4h에 도시된 바와 같이, 상기 화소전극(118)이 형성된 어레이 기판(110) 전면에 제 5 절

연막(115e)과 제 5 도전막을 형성한 후, 포토리소그래피공정(제 6 및 제 7 마스크공정)을 이용하여 선택적으로 패터닝함으로써 상기 투과부(T) 내에 다수개의 제 1 슬릿(108s)을 가지며 상기 반사부(R) 내에 다수개의 제 2 슬릿(108s')을 가진 공통전극(108)을 형성한다.

[0077] 이때, 상기 제 5 도전막은 상기 공통전극(108)을 구성하기 위해 인듐-틴-옥사이드 또는 인듐-징크-옥사이드와 같은 투과율이 뛰어난 투명한 도전물질을 포함한다.

[0078] 또한, 상기 본 발명의 실시예에 따른 공통전극(108)은 화소부 전체에 걸쳐 단일패턴으로 이루어지며, 상기 화소 전극(118)이 형성된 투과부 내에는 상기 공통전극(108)에 다수개의 제 1 슬릿(108s)이 형성되는 한편 상기 화소 전극(118)과 반사전극(118')이 형성된 반사부 내에서 다수개의 제 2 슬릿(108s')이 형성되게 된다.

[0079] 이때, 상기 공통전극(108)은 화소부 전체에 걸쳐 단일패턴으로 이루어짐에 따라 상기 다수개의 제 1 슬릿(108s) 및 제 2 슬릿(108s')이 형성되지 않은 영역인 게이트라인(116)과 데이터라인 및 박막 트랜지스터 상부에도 형성되어 있는 것을 특징으로 한다. 참고로, 상기 화소부는 모든 화소영역이 모여 화상을 표시하는 어레이 기판(110)의 화상표시 영역을 의미한다.

[0080] 이와 같이 구성된 상기 본 발명의 실시예의 어레이 기판은 화상표시 영역의 외곽에 형성된 실린트에 의해 컬러 필터 기판과 대향하여 합착되게 되는데, 이때 상기 컬러필터 기판에는 상기 박막 트랜지스터와 게이트라인 및 데이터라인으로 빛이 새는 것을 방지하는 블랙매트릭스와 적, 녹 및 청색의 컬러를 구현하기 위한 컬러필터가 형성되어 있다.

[0081] 이때, 상기 컬러필터 기판과 어레이 기판의 합착은 상기 컬러필터 기판 또는 어레이 기판에 형성된 합착키를 통해 이루어진다.

[0082] 상기 본 발명의 실시예는 액티브패턴으로 비정질 실리콘 박막을 이용한 비정질 실리콘 박막 트랜지스터를 예를 들어 설명하고 있으나, 본 발명이 이에 한정되는 것은 아니며 본 발명은 상기 액티브패턴으로 다결정 실리콘 박막을 이용한 다결정 실리콘 박막 트랜지스터에도 적용된다.

[0083] 또한, 본 발명은 액정표시장치뿐만 아니라 박막 트랜지스터를 이용하여 제작하는 다른 표시장치, 예를 들면 구동 트랜지스터에 유기전계발광소자(Organic Light Emitting Diodes; OLED)가 연결된 유기전계발광 디스플레이장치에도 이용될 수 있다.

[0084] 상기한 설명에 많은 사항이 구체적으로 기재되어 있으나 이것은 발명의 범위를 한정하는 것이라기보다 바람직한 실시예의 예시로서 해석되어야 한다. 따라서 발명은 설명된 실시예에 의하여 정할 것이 아니고 특허청구범위와 특허청구범위에 균등한 것에 의하여 정하여져야 한다.

### 도면의 간단한 설명

[0085] 도 1은 일반적인 액정표시장치를 개략적으로 나타내는 분해사시도.

[0086] 도 2a 내지 도 2d는 일반적인 반사투과형 액정표시장치에 있어서, 요철구조를 형성하는 방법을 순차적으로 나타내는 단면도.

[0087] 도 3은 본 발명의 실시예에 따른 반사투과형 액정표시장치의 어레이 기판 일부를 개략적으로 나타내는 평면도.

[0088] 도 4a 내지 도 4h는 도 3에 도시된 어레이 기판의 A-A'선과 B-B'선에 따른 제조공정을 순차적으로 나타내는 단면도.

[0089] \*\* 도면의 주요부분에 대한 부호의 설명 \*\*

[0090] 108 : 공통전극 108s, 108s' : 슬릿

[0091] 110 : 어레이 기판 116 : 게이트라인

[0092] 117 : 데이터라인 118 : 화소전극

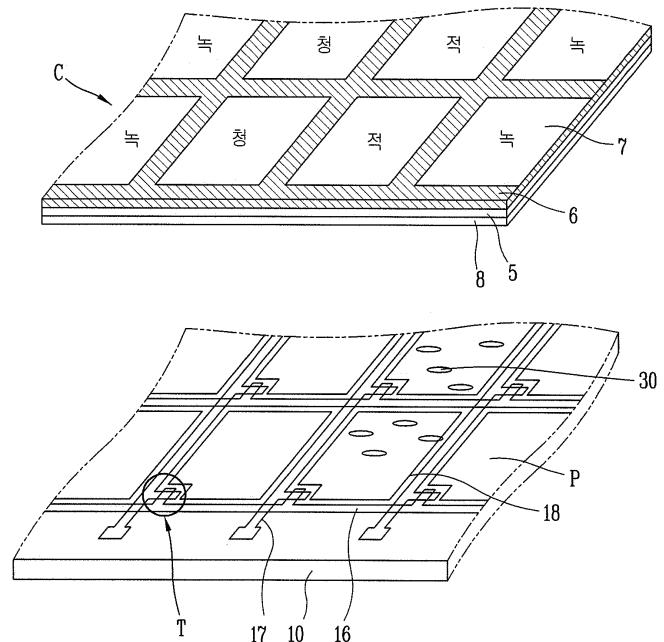
[0093] 118' : 반사전극 121 : 게이트전극

[0094] 122 : 소오스전극 123 : 드레인전극

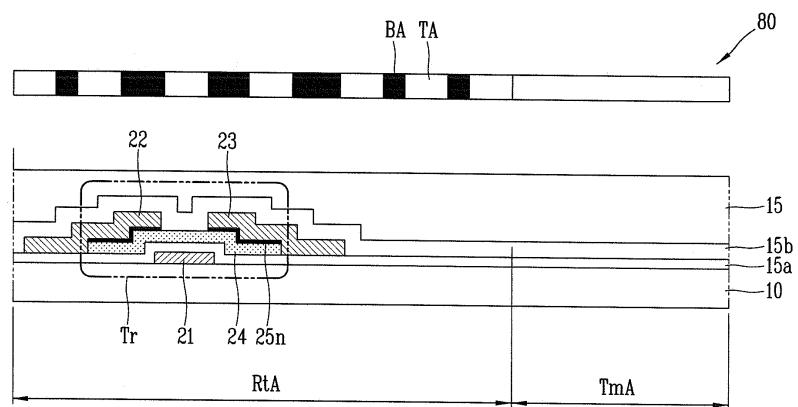
[0095] 124 : 액티브층 130 : 요철패턴

## 도면

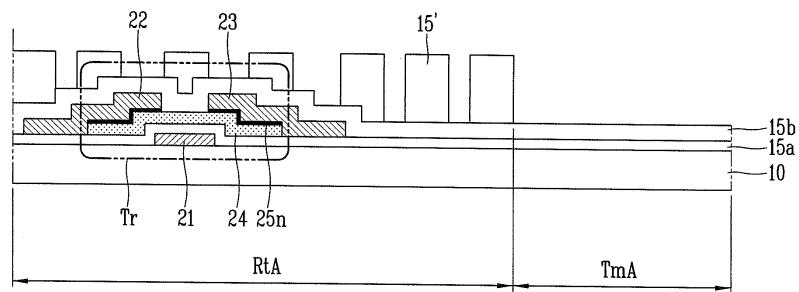
## 도면1



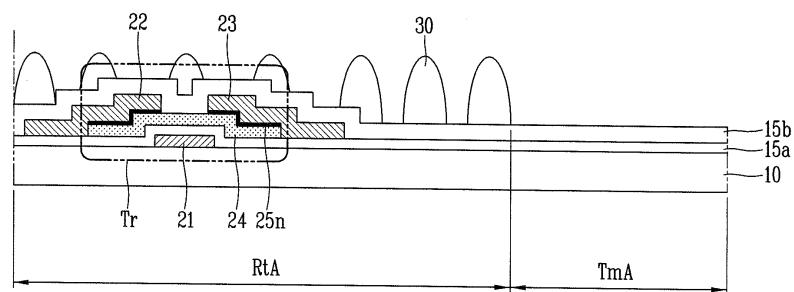
## 도면2a



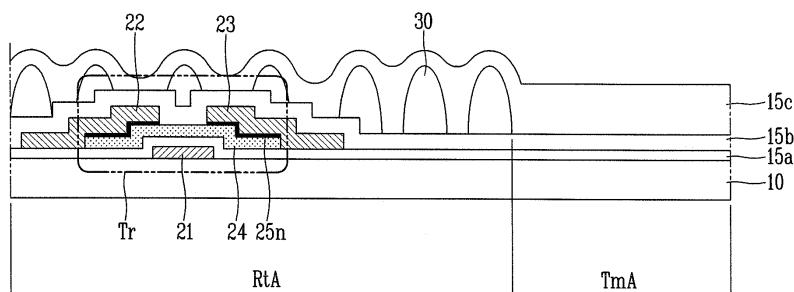
도면2b



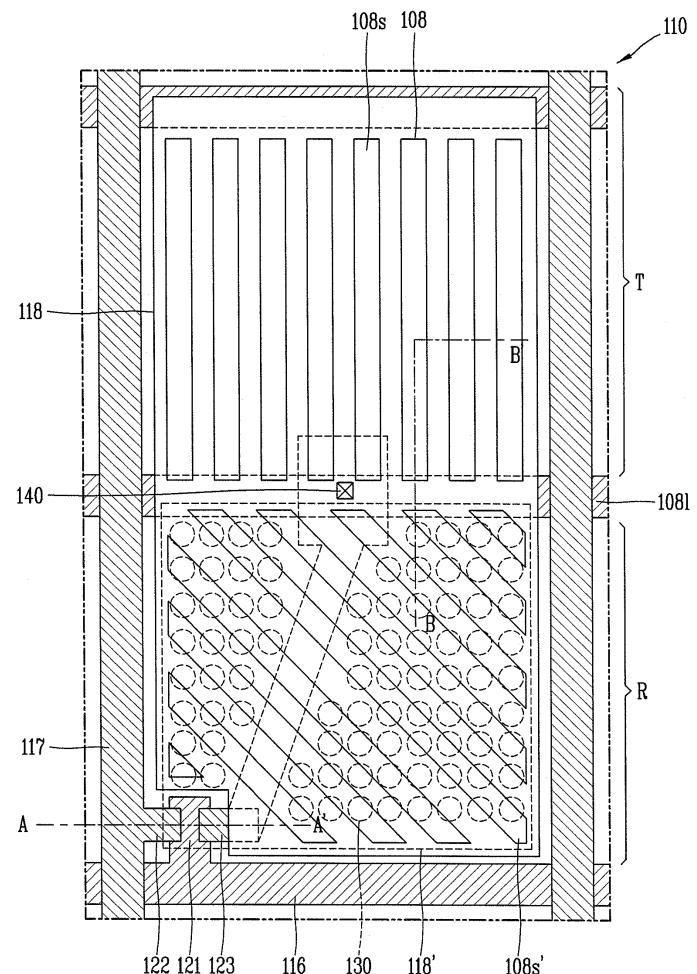
도면2c



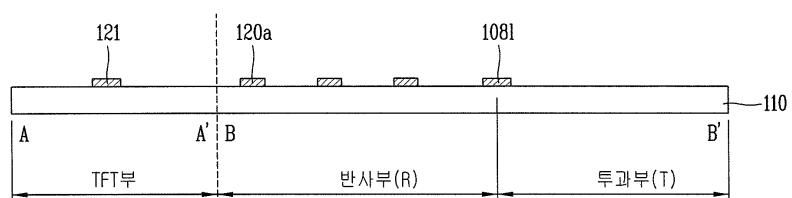
도면2d



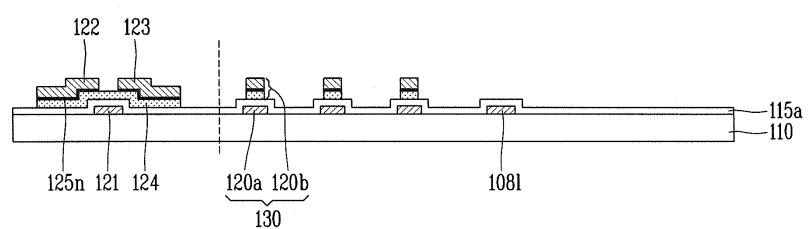
도면3



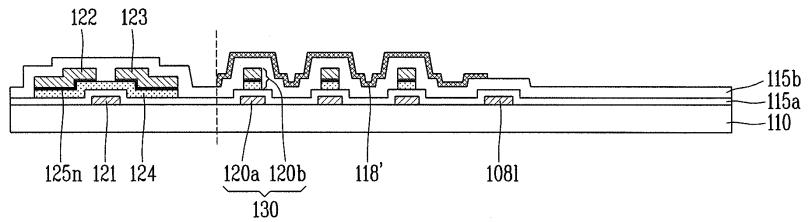
도면4a



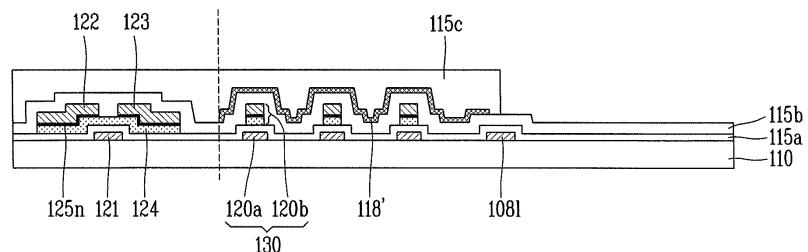
도면4b



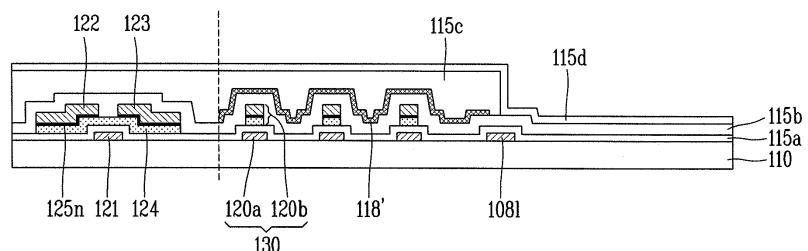
도면4c



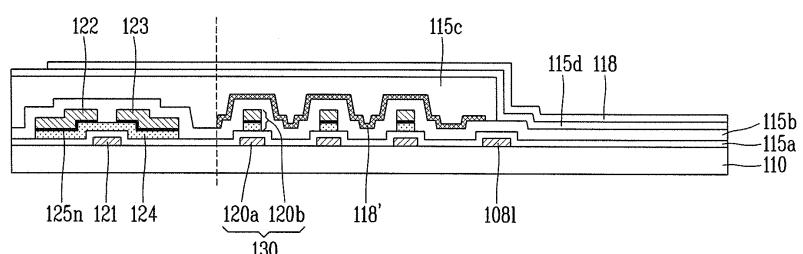
도면4d



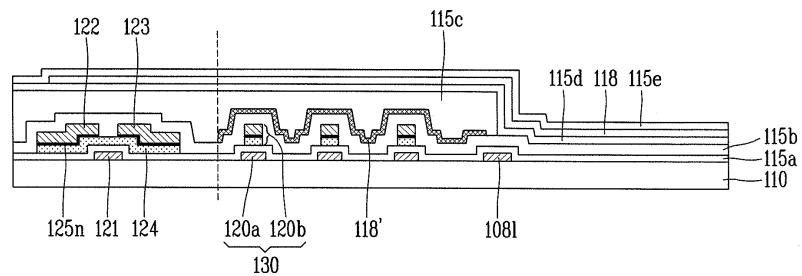
도면4e



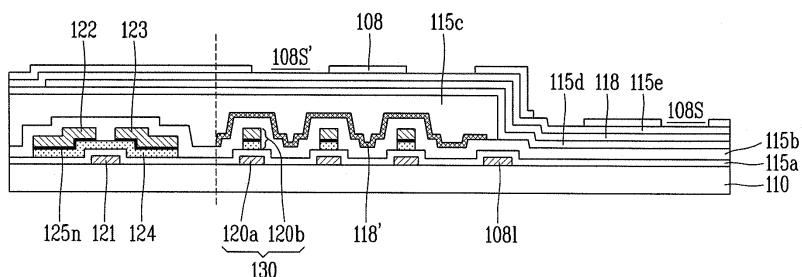
도면4f



도면4g



도면4h



专利名称(译) 透反液晶显示装置及其制造方法

公开(公告)号	<a href="#">KR1020100076819A</a>	公开(公告)日	2010-07-06
申请号	KR1020080134994	申请日	2008-12-26
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM HYUN HO		
发明人	KIM, HYUN HO		
IPC分类号	G02F1/1335		
CPC分类号	G02F1/133555 G02F1/1362 G02F1/136286 G02F2001/136231 G02F2001/136295		
代理人(译)	PARK , JANG WON		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

本发明的半透射型液晶显示装置及其制造方法形成在多个第二图案的反射体中：第一基板，其形成有包括多个第一图案的第二导电膜：活性层，形成在第一基板数据线：硅薄膜，在第一基板的反射体中组织有源层，源/漏电极和数据线与源/漏电极和栅极线交叉，并限定在第一基板中形成的像素区域分类为反射体和透射部分的像素通过在反射体上形成由栅极布线，有源层和数据线组成的不平坦图案来减少掩模数量，并简化工艺：在像素中形成的栅电极栅极布线中的第一基板，栅极线和第一基板的反射体，有源层和数据布线形成，没有额外的掩模工艺，进入包括栅极电极和栅极线的第一导电膜，关于透射反射型液晶具有用于提高反射效率的凹凸结构并用第一图案组织不平坦图案的显示装置包括具有不平坦图案，不平坦，一种形式，像素电极和第二基板的形式的反射电极。像素电极形成在第一基板的像素中并与漏电极电连接。第二基板面对第一基板并附接。透射型，栅极布线，有源层，数据线，不均匀图案，掩模数。

