



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0105318
(43) 공개일자 2009년10월07일

(51) Int. Cl.

G02F 1/136 (2006.01) G02F 1/1345 (2006.01)

(21) 출원번호 10-2008-0030691

(22) 출원일자 2008년04월02일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

김정범

인천 부평구 일신동 12-25 다임메가타운 105동 402호

(74) 대리인

허용록

전체 청구항 수 : 총 6 항

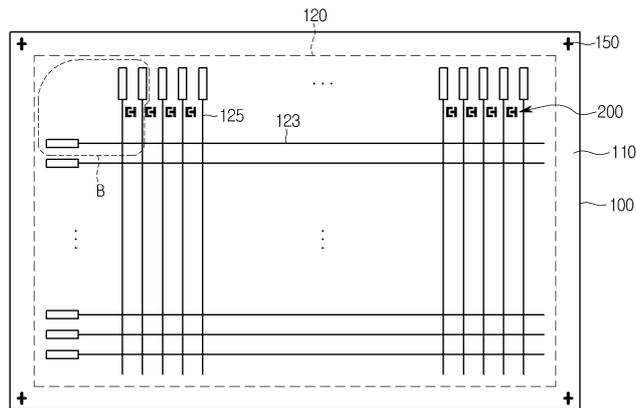
(54) 액정표시장치 및 그 제조방법

(57) 요약

본 발명은 빛샘 불량을 개선할 수 있는 액정표시장치가 개시된다.

개시된 본 발명의 액정표시장치는 서로 교차되는 복수의 게이트 라인들 및 데이터 라인들과, 게이트 라인들 및 데이터 라인들의 교차되는 영역에 형성된 박막 트랜지스터와, 데이터 라인들 사이에 형성되어 게이트 라인들을 기준으로 데이터 라인들 각각의 얼라인 불량 유무를 판별하기 위한 복수의 오버레이 키(over lay key)를 포함하는 것을 특징으로 한다.

대표도 - 도3



특허청구의 범위

청구항 1

서로 교차되는 복수의 게이트 라인들 및 데이터 라인들;

상기 게이트 라인들 및 데이터 라인들의 교차되는 영역에 형성된 박막 트랜지스터; 및

상기 데이터 라인들 사이에 형성되어 상기 게이트 라인들을 기준으로 상기 데이터 라인들 각각의 일라인 불량 유무를 판별하기 위한 복수의 오버레이 키(overlay key)를 포함하는 것을 특징으로 하는 액정표시장치.

청구항 2

제1 항에 있어서,

상기 오버레이 키는,

상기 게이트 라인들의 형성 시 동시에 형성된 기준 패턴; 및

상기 기준 패턴으로부터 일정한 간격을 두고 상기 데이터 라인들의 형성 시 동시에 형성된 적어도 하나 이상의 확인 패턴을 포함하는 것을 특징으로 하는 액정표시장치.

청구항 3

제1 항에 있어서,

상기 데이터 라인들의 일측에는 외부로부터 구동신호가 공급되는 데이터 패드들이 접속되고, 상기 오버레이 키는 상기 데이터 패드들과 화소들 사이에 형성된 것을 특징으로 하는 액정표시장치.

청구항 4

기관상에 게이트 라인들, 게이트 전극들 및 기준 패턴들을 형성하는 단계;

상기 게이트 라인들을 포함한 상기 기관의 전면에 게이트 절연막을 형성하는 단계; 및

상기 게이트 라인들과 교차되게 데이터 라인들을 형성함과 동시에 상기 데이터 라인들 사이에 각각 형성된 상기 기준 패턴으로부터 일정한 간격을 두고 적어도 하나 이상의 확인 패턴을 형성하는 단계;를 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 5

제4 항에 있어서,

상기 기준패턴은 상기 게이트 라인 형성 시 동시에 형성되는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 6

제4 항에 있어서,

상기 확인 패턴은 상기 데이터 라인 형성 시 동시에 형성되는 것을 특징으로 하는 액정표시장치의 제조방법.

명세서

발명의 상세한 설명

기술분야

<1> 본 발명은 액정표시장치에 관한 것으로, 특히 빛샘 불량을 개선할 수 있는 액정표시장치 및 그 제조방법에 관한 것이다.

배경기술

<2> 액정표시장치(liquid crastal display device)는 경량, 박형, 저소비 전력 구동 등의 특징으로 인해 그 응용범

위가 점차 넓어지고 있는 추세에 있다. 이러한 추세에 따라, 상기 액정표시장치는 사무자동화 기기, 오디오/비디오 기기 등에 이용되고 있다.

- <3> 액정표시장치는 인가 전압에 따라 액체와 결정의 중간 상태 물질인 액정(liquid crystal)의 광투과도가 변화하는 특성을 이용하여, 전기 신호를 시각 정보로 변화시켜 영상을 표시한다. 통상의 액정표시장치는 전극이 구비된 두 개의 기관과 두 기관 사이에 개재된 액정층으로 구성된다. 이와 같은 액정표시장치는 동일한 화면 크기를 가지는 다른 표시장치에 비하여 무게가 가볍고 부피가 작으며 작은 전력으로 동작한다.
- <4> 도 1은 일반적인 액정표시장치의 박막 트랜지스터 기관 전체를 도시한 평면도이다.
- <5> 도 1에 도시된 바와 같이, 일반적인 액정표시장치의 박막 트랜지스터 기관은 모기관(1) 상에 각종 소자들이 형성되는 표시영역(20)과, 상기 표시영역(20)의 가장자리에 위치한 비표시영역(10)을 포함한다.
- <6> 표시영역(20)에는 복수의 게이트 라인(23)과 데이터 라인(25)이 서로 교차하여 화소를 정의한다.
- <7> 비표시영역(10)의 가장자리 영역에는 합착키(50)가 형성된다. 여기서, 상기 합착키(50)는 십자 형상으로 이루어지며, 상부기관(컬러필터 기관) 및 하부기관(박막 트랜지스터 기관)에 각각 형성되어 상부기관과 하부기관의 합착시 기준점이 된다.
- <8> 합착키(50)는 기관(1)의 표시영역(20) 상에 크롬 등과 같은 금속물질을 증착하고 패터닝 하여 게이트 라인(23) 형성시에 형성된다.
- <9> 도 2는 도 1의 A 영역을 도시한 하나의 화소부의 평면도이다.
- <10> 도 2에 도시된 바와 같이, 하나의 화소부는 게이트 라인(23)과 데이터 라인(25)이 서로 교차하며, 상기 게이트 라인(23)과 데이터 라인(25)의 교차하는 영역에 박막 트랜지스터(T: thin film transistor)가 형성된다.
- <11> 상기 하나의 화소부에는 게이트 라인(23)과 데이터 라인(25)이 교차하여 화소영역(P)이 정의되며, 상기 화소영역(P)을 제외한 모든 영역은 광을 차단하는 상부기관(컬러필터 기관)의 블랙 매트릭스(80)가 위치한다.
- <12> 상기 도면에서는 하부기관(박막 트랜지스터 기관)이 상부기관(컬러필터 기관)과 합착 전에 박막 트랜지스터(T)의 소스/드레인 전극과, 데이터 라인(25) 및 화소영역(P)이 미스 얼라인 된 경우를 도시하고 있다.
- <13> 즉, 게이트 라인(23)을 기준으로 상기 데이터 라인(25)과 화소영역(P)은 일정 간격(17) 미스 얼라인 된 영역만큼 빛을 차단하지 못하여 빛샘이 발생한다.
- <14> 여기서, 미스 얼라인은 상기 기관상에 패터닝 하는 공정에 있어서 국부적으로 발생할 수 있다. 특히, 미스 얼라인은 표시영역의 게이트 라인(23) 형성 후에 상기 게이트 라인(23)을 기준으로 데이터 라인(25)과, 소스/드레인 전극 및 화소영역(P)을 형성함에 있어서, 국부적으로 발생할 수 있다.
- <15> 이상에서와 같이, 미스 얼라인으로 발생하는 빛샘 현상은 화면의 CR(contrast)이 저하되는 원인이 된다. 예를 들면, 상기 빛샘으로 인해 누설된 빛이 박막 트랜지스터(T)로 진행되는 것을 블랙 매트릭스(80)가 차단하지 못하면, 빛에 의해 박막 트랜지스터(T)에 전류가 흐르게 되어 화면 얼룩 및 플리커(flicker) 현상이 발생하는 문제가 있었다.

발명의 내용

해결 하고자하는 과제

- <16> 본 발명은 빛샘 불량을 개선할 수 있는 액정표시장치 및 그 제조방법을 제공함에 그 목적이 있다.
- <17> 또한, 본 발명은 화면 얼룩 및 플리커 현상을 개선할 수 있는 액정표시장치 및 그 제조방법을 제공함에 그 목적이 있다.

과제 해결수단

- <18> 본 발명의 일 실시예에 따른 액정표시장치는,
- <19> 서로 교차되는 복수의 게이트 라인들 및 데이터 라인들; 상기 게이트 라인들 및 데이터 라인들의 교차되는 영역에 형성된 박막 트랜지스터; 및 상기 데이터 라인들 사이에 형성되어 상기 게이트 라인들을 기준으로 상기 데이터 라인들 각각의 얼라인 불량 유무를 판별하기 위한 복수의 오버레이 키(overlay key)를 포함하는 것을 특징으로

로 한다.

<20> 또한, 본 발명의 다른 실시예에 따른 액정표시장치의 제조방법은,

<21> 기관상에 게이트 라인들, 게이트 전극들 및 기준 패턴들을 형성하는 단계; 상기 게이트 라인들을 포함한 상기 기관의 전면에 게이트 절연막을 형성하는 단계; 및 상기 게이트 라인들과 교차되게 데이터 라인들을 형성함과 동시에 상기 데이터 라인들 사이에 각각 형성된 상기 기준 패턴으로부터 일정한 간격을 두고 적어도 하나 이상의 확인 패턴을 형성하는 단계;를 포함하는 것을 특징으로 한다.

효 과

<22> 본 발명의 액정표시장치는 데이터 라인들 사이에 데이터 라인, 박막 트랜지스터의 소스/드레인 전극 및 화소 전극의 국부적인 미스 얼라인의 유무를 판별하는 오버레이 키가 구비되어 판별된 정보를 이용하여 미스 얼라인이 발생된 영역의 데이터 라인, 박막 트랜지스터의 소스/드레인 전극 및 화소 전극의 패터닝을 위한 포토리소그래피의 마스크 또는 노광장비를 보정함으로써, 빗샘 발생을 방지할 수 있는 효과가 있다.

<23> 또한, 본 발명은 데이터 라인, 소스/드레인 전극 및 화소 전극의 미스 얼라인으로 발생할 수 있는 빗샘 현상을 방지함으로써, 화면 얼룩 및 플리커 현상을 방지할 수 있다.

발명의 실시를 위한 구체적인 내용

<24> 첨부한 도면을 참조하여 본 발명에 따른 실시 예를 상세히 설명하도록 한다.

<25> 도 3은 본 발명의 일 실시예에 따른 액정표시장치의 박막 트랜지스터 기관을 나타낸 평면도이고, 도 4는 도 3의 B영역을 도시한 박막 트랜지스터 기관의 상세도이다.

<26> 도 3 및 도 4에 도시된 바와 같이, 본 발명의 일 실시예에 따른 액정표시장치의 박막 트랜지스터 기관은 모기관(100) 상에 각종 소자들이 형성되는 표시영역(120)과, 상기 표시영역(120)의 가장자리에 위치하는 비표시영역(110)으로 구분된다.

<27> 비표시영역(110)에는 모서리에 각각 형성된 합착키(150)를 포함한다.

<28> 상기 합착키(150)는 게이트 라인들(123) 형성 시에 형성되거나, 데이터 라인들(125) 형성 시에 형성될 수 있다.

<29> 표시영역(120)에는 기관(100)상에 외부로부터의 구동 신호가 공급되는 패드들, 상기 패드들로부터 연장되는 게이트 라인들(123) 및 데이터 라인들(125)과, 상기 게이트 라인들(123) 및 데이터 라인들(125)의 교차영역에 형성되는 박막 트랜지스터(130)를 포함한다.

<30> 상기 표시영역(120)의 데이터 라인들(125) 사이에는 복수의 오버레이 키(overlay key, 200)가 형성된다. 여기서, 상기 복수의 오버레이 키(200)는 게이트 라인들(123)을 기준으로 데이터 라인들(125) 각각의 미스 얼라인 유무를 판별하기 위해 형성된다.

<31> 오버레이 키(200)의 형성 위치를 보다 상세히 설명하면, 상기 오버레이 키(200)는 데이터 라인들(125)이 접속된 패드들과 화소들 사이에 각각 형성됨과 동시에 상기 데이터 라인들(125) 사이에 각각 형성된다.

<32> 도면에는 도시되지 않았지만, 오버레이 키(200)는 게이트 라인들(123)을 기준으로 형성된 박막 트랜지스터(130)의 소스/드레인 전극 및 화소전극(171) 각각의 미스 얼라인 유무를 판별하기 위해 형성된다.

<33> 복수의 오버레이 키(200)는 기준 패턴(210) 및 확인 패턴(213)을 포함한다.

<34> 기준 패턴(210)은 게이트 라인(123) 형성 시에 동시에 형성된 것으로 도면에서와 같이 'ㄷ'자 형상으로 이루어진다.

<35> 확인 패턴(213)은 데이터 라인(125) 형성 시에 동시에 형성된 것으로 상기 기준 패턴(210)로부터 일정한 간격(d1)을 두고 형성된다. 상기 확인 패턴(213)과 기준 패턴(210)의 간격은 대략 2 μ m인 것이 바람직하다. 확인 패턴(213)은 도면에서와 같이 'ㄱ'자 형상으로 이루어진다.

<36> 본 발명의 액정표시장치는 오버레이 키(200)의 기준 패턴(210)을 기준으로 확인 패턴(213)의 위치 따라 이와 대응되는 데이터 라인들(125) 각각의 미스 얼라인 유무를 판별할 수 있다.

<37> 본 발명은 기준 패턴(210)과 확인 패턴(213)의 간격에 따라 표시영역(120) 내에 형성된 데이터 라인(125), 박막 트랜지스터(130)의 소스/드레인 전극 및 화소 전극(171)의 국부적인 미스 얼라인 유무를 판별하고, 판별된 정보

를 이용하여 미스 얼라인이 발생된 영역의 데이터 라인(125), 박막 트랜지스터(130)의 소스/드레인 전극 및 화소 전극(171)의 패터닝을 위한 포토리소그래피의 마스크 또는 노광장비를 보정함으로써, 빗샘 발생을 방지할 수 있다.

- <38> 따라서, 본 발명은 데이터 라인(125), 소스/드레인 전극 및 화소 전극(171)의 미스 얼라인으로 발생할 수 있는 빗샘 현상을 방지함으로써, 화면 얼룩 및 플리커 현상을 방지할 수 있다.
- <39> 도 5는 도 4의 I-I', II-II' 라인을 따라 절단한 박막 트랜지스터 기관의 단면도이고, 도 6은 본 발명의 일 실시예에 따른 액정표시장치의 하나의 화소부를 도시한 평면도이다.
- <40> 도 5 및 도 6을 참조하여, 본 발명의 박막 트랜지스터 기관의 제조방법은 먼저, 모기관(100) 상에 스퍼터링 등의 증착방법을 통해 도전물질을 형성하고, 마스크를 이용한 포토리소그래피 공정과 식각공정으로 게이트 라인(123)을 포함한 게이트 전극(131), 게이트 패드전극(141) 및 기준 패턴(210)이 형성된다.
- <41> 게이트 전극(131), 게이트 패드전극(141) 및 기준 패턴(210)은 알루미늄, 알루미늄 합금, 텅스텐, 구리, 몰리브덴, 크롬, 폴리텅스텐 등의 금속으로 형성될 수 있다.
- <42> 게이트 전극(131), 게이트 패드전극(141) 및 기준 패턴(210)을 포함한 모기관(100) 상에는 게이트 절연막(132)이 증착된다.
- <43> 게이트 절연막(132)은 화학 기상증착법 또는 스퍼터링법 중 어느 하나의 방식을 통해 형성된 질화 실리콘(SiN_x)막, 산화 실리콘(SiO₂)막 또는 이들의 적층막 중 어느 하나일 수 있다.
- <44> 상기 게이트 절연막(132) 상에는 비정질 실리콘층 및 불순물 비정질 실리콘층을 순차적으로 적층하고, 마스크를 이용한 포토리소그래피 공정 및 식각 공정으로 게이트 전극(131)과 대응되는 영역에 활성 패턴(133) 및 오믹 콘택 패턴(134)이 형성된다.
- <45> 상기 오믹 콘택 패턴(134)을 포함한 게이트 절연막(132) 상에는 도전층이 적층되고, 포토리소그래피 공정 및 식각 공정으로 데이터 라인(125)을 포함한 소스/드레인 전극(136, 137), 확인 패턴(213) 및 데이터 패드전극(161)이 형성된다.
- <46> 상기 소스/드레인 전극(136, 137), 확인 패턴(213) 및 데이터 패드전극(161)을 포함한 게이트 절연막(132) 상에는 보호막(135)이 형성된다.
- <47> 보호막(135)은 마스크를 이용한 포토리소그래피 공정 및 식각 공정으로 드레인 전극(137)이 노출되고, 노출된 드레인 전극(137) 및 보호막(135) 상에 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명도전성 금속 그룹 중 어느 하나를 증착하고, 마스크를 이용한 포토리소그래피 공정 및 식각공정으로 패터닝하여 화소 전극(171), 게이트 패드접촉전극(172) 및 데이터 패드접촉전극(173)이 형성된다.
- <48> 화소 전극(171)과 대응되는 화소영역을 제외한 모든 영역에는 광을 차단하는 상부기관(컬러필터 기관)의 블랙 매트릭스(280)가 위치한다.
- <49> 이상에서 설명한 바와 같이, 본 발명의 박막 트랜지스터 기관은 게이트 라인(123) 형성 시에 동시에 형성되는 기준 패턴(210)과, 데이터 라인(125) 형성 시에 동시에 형성되는 확인 패턴(213)을 포함하여 게이트 라인(123)을 기준으로 데이터 라인(125), 소스/드레인 전극(136, 137) 및 화소 전극(171)의 미스 얼라인 유무를 판별하여 마스크 또는 노광장비의 세팅 수치를 보정함으로써, 미스 얼라인으로 발생할 수 있는 빗샘 발생을 방지할 수 있다.
- <50> 따라서, 본 발명의 액정표시장치는 게이트 라인(123)을 기준으로 데이터 라인(125), 소스/드레인 전극(136, 137) 및 화소 전극(171)의 미스 얼라인에 의해 발생하는 빗샘 현상을 방지함으로써, 빗샘 현상에 의한 화면 얼룩 및 플리커 현상을 방지할 수 있다.
- <51> 도 7은 본 발명의 다른 실시예에 따른 박막 트랜지스터 기관의 오버레이 키를 도시한 평면도이다.
- <52> 도 7에 도시된 바와 같이, 본 발명의 다른 실시예에 따른 박막 트랜지스터 기관의 오버레이 키(400)를 제외한 모든 구성들은 도 4의 본 발명의 일 실시예에 따른 박막 트랜지스터 기관의 구성들과 동일함으로 동일한 부호를 병기하고 상세한 설명은 생략하기로 한다.
- <53> 본 발명의 다른 실시예에 따른 오버레이 키(400)는 데이터 라인(123)에 접속된 패드들과 화소들 사이에 형성된 과 아울러 데이터 라인들(125) 사이에 각각 형성된다.

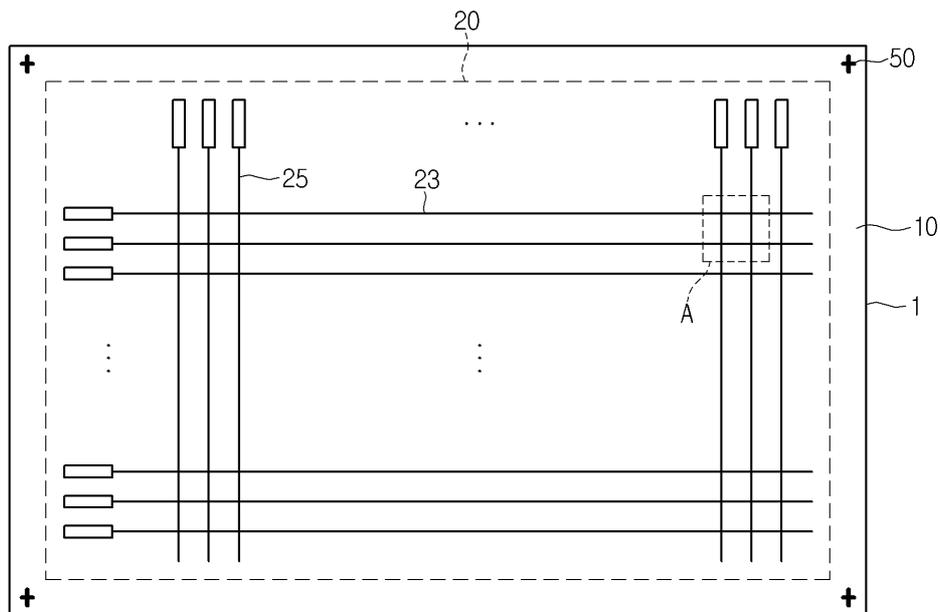
- <54> 오버레이 키(400)는 기준 패턴(410)과 복수의 확인 패턴(413)을 포함한다.
- <55> 기준 패턴(410)은 게이트 라인(123)의 형성 시 동시에 형성되고, 복수의 확인 패턴(413)은 데이터 라인(125)의 형성 시 동시에 형성된다.
- <56> 오버레이 키(400)는 기준 패턴(410)을 기준으로 기준 패턴(410)의 양측에 일정한 간격(d2)을 두고 형성된 확인 패턴(413)의 위치에 따라 미스 얼라인 유무를 판별한다.
- <57> 이상에서는 두 개의 실시예를 참조하여 본 발명의 오버레이 키(200, 400)를 한정하여 설명하고 있지만, 이에 한정하지 않고, 게이트 라인(123)을 기준으로 데이터 라인(125), 소스/드레인 전극 및 화소 전극의 국부적인 미스 얼라인을 판별할 수 있는 오버레이 키(200, 400)의 형상 및 구조는 얼마든지 변경 가능할 것이다.
- <58> 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

도면의 간단한 설명

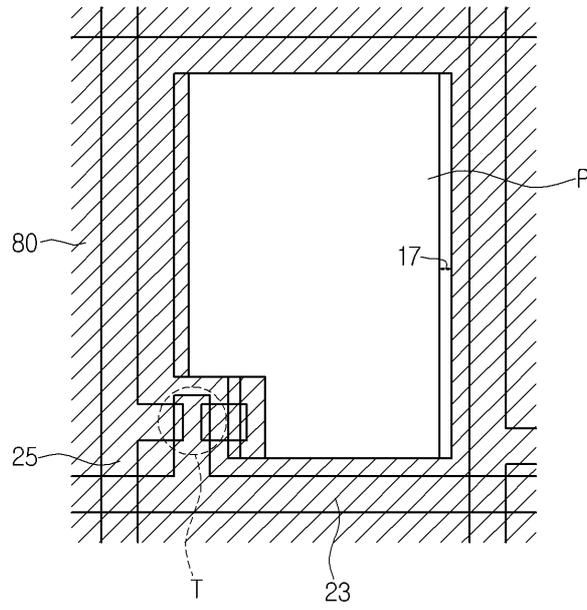
- <59> 도 1은 일반적인 액정표시장치의 박막 트랜지스터 기관 전체를 도시한 평면도이다.
- <60> 도 2는 도 1의 A 영역을 도시한 하나의 화소부의 평면도이다.
- <61> 도 3은 본 발명의 일 실시예에 따른 액정표시장치의 박막 트랜지스터 기관을 나타낸 평면도이다.
- <62> 도 4는 도 3의 B영역을 도시한 박막 트랜지스터 기관의 상세도이다.
- <63> 도 5는 도 4의 I-I', II-II' 라인을 따라 절단한 박막 트랜지스터 기관의 단면도이다.
- <64> 도 6은 본 발명의 일 실시예에 따른 액정표시장치의 하나의 화소부를 도시한 평면도이다.
- <65> 도 7은 본 발명의 다른 실시예에 따른 박막 트랜지스터 기관의 오버레이 키를 도시한 평면도이다.

도면

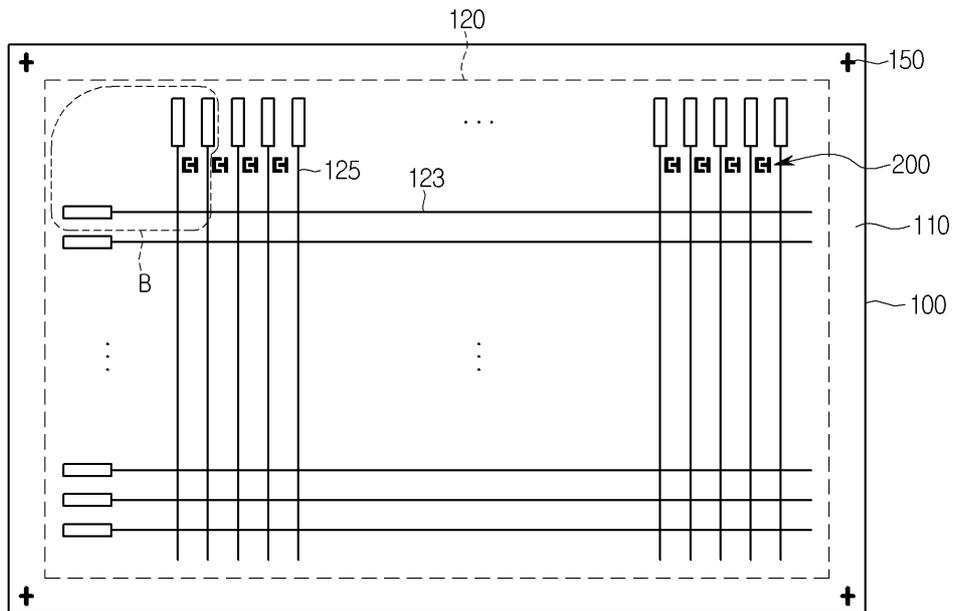
도면1



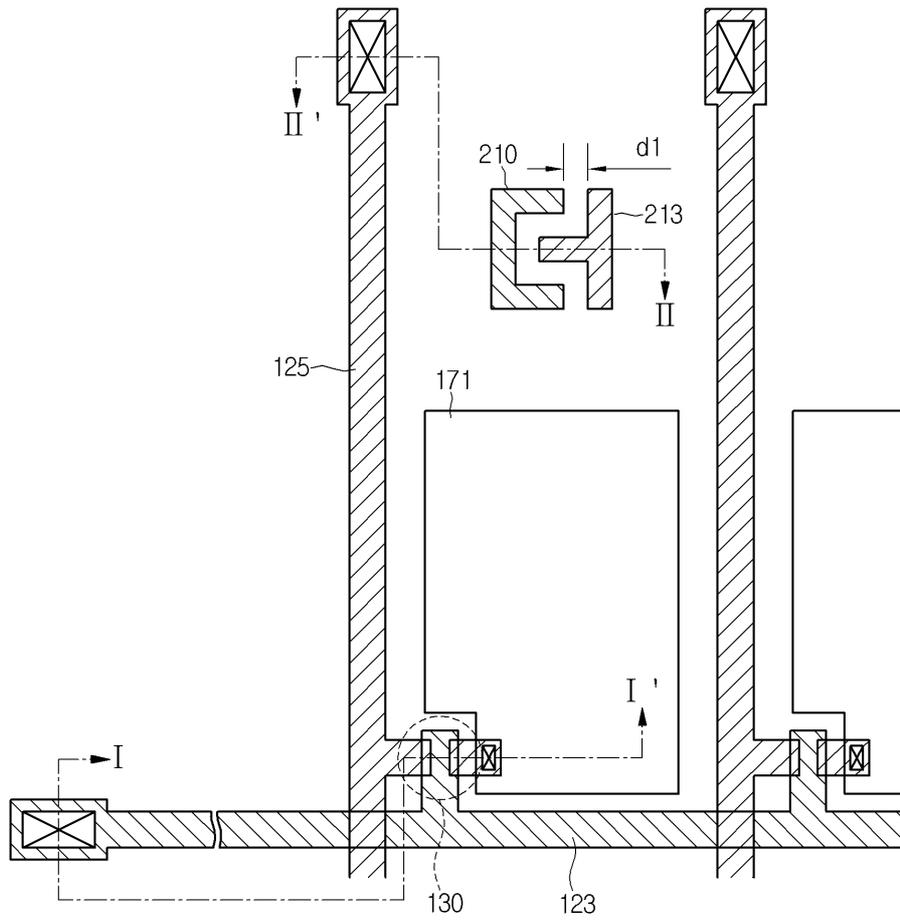
도면2



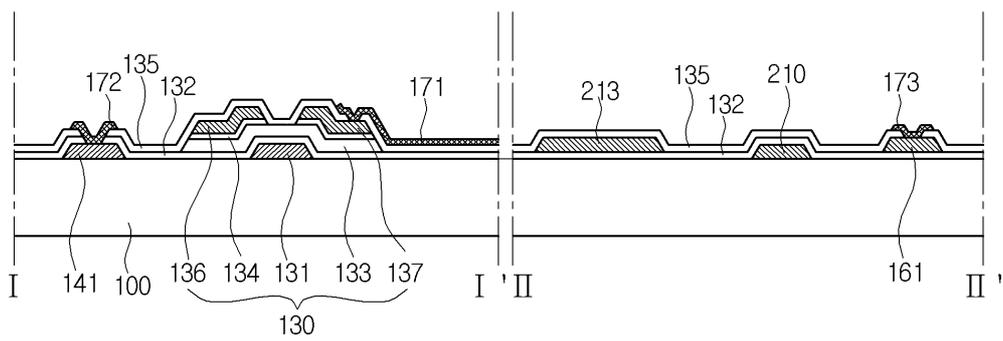
도면3



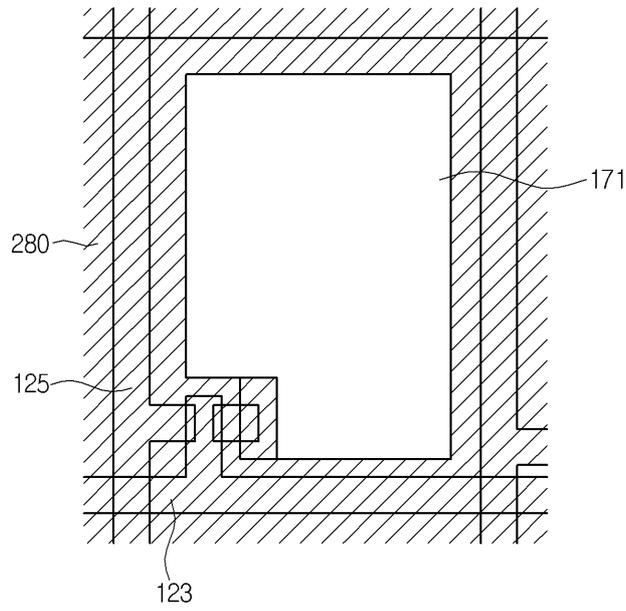
도면4



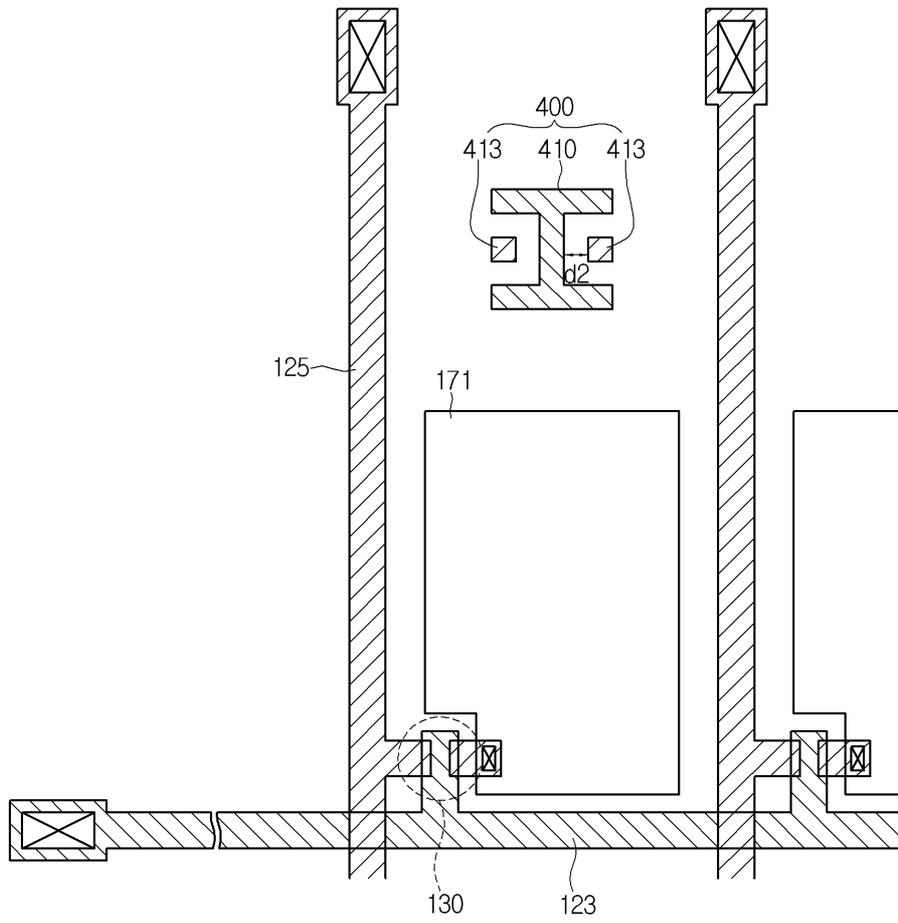
도면5



도면6



도면7



专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	KR1020090105318A	公开(公告)日	2009-10-07
申请号	KR1020080030691	申请日	2008-04-02
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM JUNG BUM		
发明人	KIM, JUNG BUM		
IPC分类号	G02F1/136 G02F1/1345		
CPC分类号	G02F1/136286 G02F1/1343 G02F2001/133354 G09G2320/0247		
外部链接	Espacenet		

摘要(译)

在本发明中，公开了改善光衰的液晶显示器。本发明的液晶显示器包括形成在数据线交叉区域中的多条栅极线和交叉薄膜晶体管，栅极线和数据线以及用于在数据线之间形成并确定数据线的多个覆盖键基于门线对齐劣势发生。光源，覆盖层，覆盖层，密封，错误对齐。

