



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0072262
(43) 공개일자 2018년06월29일

(51) 국제특허분류(Int. Cl.)
G02F 1/1343 (2006.01) G02F 1/1362 (2006.01)
G02F 1/1368 (2006.01) G02F 1/137 (2006.01)
(52) CPC특허분류
G02F 1/134309 (2013.01)
G02F 1/136286 (2013.01)
(21) 출원번호 10-2016-0175650
(22) 출원일자 2016년12월21일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
조수인
경기도 파주시 와석순환로 35, 716동 603호 (야당동, 휴먼시아 한빛마을)
이준호
대구광역시 북구 칠곡중앙대로 312, 101동 703호 (태전동, 강북 화성파크드림)
윤상순
경기도 파주시 미래로 422, 103동 1902호 (야당동, 한빛마을 1단지 한라비발디 센트럴파크)
(74) 대리인
특허법인네이트

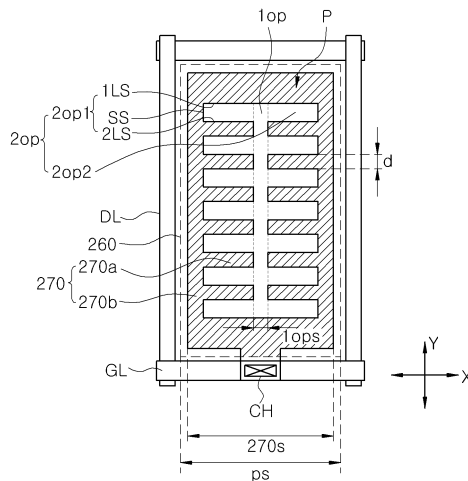
전체 청구항 수 : 총 13 항

(54) 발명의 명칭 액정표시장치

(57) 요약

본 발명에 따르면, 제 1 전극의 상부에 배치되는 제 2 전극을 상호 대칭적인 미세 개구부 및 전극부 구조를 이루게 하고, 액정의 고정영역을 형성하여 액정의 상승시간 및 하강시간을 향상시켜 액정표시장치의 고속 응답을 구현함과 동시에 투과도를 효과적으로 개선할 수 있게 된다.

대표도 - 도4



(52) CPC특허분류

G02F 1/1368 (2013.01)

G02F 2001/13706 (2013.01)

명세서

청구범위

청구항 1

제 1 기관과;

상기 제 1 기관의 일면에 제 1 축으로 연장된 게이트 배선과;

상기 제 1 축과 교차하는 제 2 축으로 연장되는 데이터 배선과;

상기 게이트 배선 및 데이터 배선과 연결된 박막트랜지스터와;

상기 박막트랜지스터 상에 배치된 제 1 전극과;

상기 제 1 전극 상에 배치된 보호층과;

상기 보호층 상에 배치되며, 상기 박막트랜지스터와 연결되는 제 2 전극과;

상기 제 2 전극 상부에 배치되며, 다수의 액정분자를 포함하는 액정층,

을 포함하며,

상기 제 2 전극은,

중심부에 상기 제 2 축으로 연장된 제 1 개구부와, 상기 제 1 개구부에서 상기 제 1 축으로 상호 대칭을 이루며 연장된 제 2 개구부를 포함하는 액정표시장치.

청구항 2

제 1 기관과;

상기 제 1 기관의 일면에 제 1 축으로 연장된 게이트 배선과;

상기 제 1 축과 교차하는 제 2 축으로 연장되는 데이터 배선과;

상기 게이트 배선 및 데이터 배선과 연결된 박막트랜지스터와;

상기 박막트랜지스터 상에 배치된 제 1 전극과;

상기 제 1 전극 상에 배치된 보호층과;

상기 보호층 상에 배치되며, 상기 박막트랜지스터와 연결된 제 2 전극과;

상기 제 2 전극 상부에 배치되며, 다수의 액정분자를 포함하는 액정층

을 포함하며,

상기 제 2 전극은,

상기 제 2 축으로 연장된 수직 전극부와, 상기 수직 전극부에서 상기 제 1 축으로 상호 대칭을 이루며 연장된 수평 전극부를 포함하는 액정표시장치.

청구항 3

제 1 항에 있어서,

상기 제 1 개구부 및 상기 제 2 개구부는 직사각형 형상인 액정표시장치.

청구항 4

제 3 항에 있어서,

상기 제 2 개구부는 상호 대칭을 이루는 제 1 영역과 제 2 영역을 포함하며,

상기 제 1 영역과 제 2 영역 각각은 서로 마주하는 제 1 장변 및 제 2 장변과, 상기 제 1 장변 및 제 2 장변을 연결하는 단변을 포함하고,

상기 제 1 전극과 제 2 전극에 전압 인가시, 상기 제 1 장변 상부에 배치되는 제 1 액정분자와 상기 제 2 장변 상부에 배치되는 제 2 액정분자는 서로 반대방향으로 회전하며, 상기 제 1 개구부 상에 배치되는 제 3 액정분자는 고정되어 있는 액정표시장치.

청구항 5

제 4 항에 있어서,

상기 제 2 개구부는 상기 제 2 축으로 제 1 간격을 가지며 다수 배치된 액정표시장치.

청구항 6

제 5 항에 있어서,

상기 제 2 전극은 바 형태의 제 1 전극부와 사각테 형상의 제 2 전극부를 포함하며,

상기 제 1 전극부는 직사각형 형상 또는 모서리가 45° 각인 챔퍼 형상인 액정표시장치.

청구항 7

제 2 항에 있어서,

상기 수직 전극부는 직사각형 형상이며,

상기 수평 전극부는 직사각형 형상 또는 모서리가 45° 각인 챔퍼 형상인 액정표시장치.

청구항 8

제 7 항에 있어서,

상기 수평 전극부는 상호 대칭을 이루는 제 1 부분 전극과 제 2 부분 전극을 포함하며,

상기 제 1 부분 전극과 제 2 부분 전극 각각은 서로 마주하는 제 1 장변 및 제 2 장변과, 상기 제 1 장변 및 제 2 장변을 연결하는 단변을 포함하고,

상기 제 1 전극과 제 2 전극에 전압 인가시, 상기 제 1 장변 상부에 배치되는 제 1 액정분자와 상기 제 2 장변 상부에 배치되는 제 2 액정분자는 서로 반대방향으로 회전하며, 상기 수직 전극부 상에 배치되는 제 3 액정분자는 고정되어 있는 액정표시장치.

청구항 9

제 8 항에 있어서,

상기 수평 전극부는 상기 제 2 축으로 제 2 간격을 가지며 다수 배치된 액정표시장치.

청구항 10

제 1 항 내지 제 9 항 중 어느 한 항에 있어서,
상기 액정층 상부에 제 2 기판을 더 포함하는 액정표시장치.

청구항 11

제 10 항에 있어서,
상기 제 2 전극과 상기 액정층 사이에 제 1 배향막이 배치되고,
상기 제 2 기판과 상기 액정층 사이에 제 2 배향막이 배치되는 액정표시장치.

청구항 12

제 11 항에 있어서,
상기 액정분자는 유전율 이방성이 양(+)인 포지티브 액정분자이고, 상기 제 1 배향막 및 상기 제 2 배향막의 배향방향은 상기 제 1 축에 평행한 방향인 액정 표시장치.

청구항 13

제 11 항에 있어서,
상기 액정분자는 유전율 이방성이 음(-)인 네거티브 액정분자이고, 상기 제 1 배향막 및 상기 제 2 배향막의 배향방향은 상기 제 2 축에 평행한 방향인 액정 표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 액정표시장치에 관한 것으로서, 보다 상세하게, 응답속도 및 투과도를 효과적으로 개선할 수 있는 액정표시장치에 관한 것이다.

배경 기술

[0002] 일반적으로 액정표시장치는 액정의 광학적 이방성과 분극성질을 이용하여 구동된다. 상기 액정은 구조가 가늘고 길기 때문에 분자의 배열에 방향성을 가지고 있으며, 인위적으로 액정에 전기장을 인가하여 분자배열의 방향을 제어할 수 있다.

[0003] 따라서 상기 액정의 분자배열 방향을 임의로 조절하면, 액정의 분자배열이 변하게 되고, 광학적 이방성에 의해 상기 액정의 분자배열 방향으로 빛이 굴절하여 화상정보를 표현할 수 있다.

[0004] 현재에는 박막트랜지스터와 상기 박막트랜지스터에 연결된 화소전극이 행렬방식으로 배열된 능동행렬 액정표시장치(AM-LCD : Active Matrix LCD 이하, 액정표시장치로 약칭함)가 해상도 및 동영상 구현능력이 우수하여 가장 주목받고 있다.

[0005] 상기 액정표시장치는 공통전극이 형성된 컬러필터 기판과 화소전극이 형성된 어레이 기판과, 상기 두 기판 사이에 개재된 액정으로 이루어지는데, 이러한 액정표시장치에서는 공통전극과 화소전극이 상하로 걸리는 전기장에 의해 액정을 구동하는 방식으로 투과율과 개구율 등의 특성이 우수하다.

[0006] 또한, 최근에는 상하 기판 중 하나의 기판에 전극들이 교대로 배치되고 기판들 사이에 액정이 배치되어 영상을 표시하는 횡전계 방식 액정표시장치가 개발되고 있다.

[0007] 통상적으로, 횡전계 방식 액정표시장치는 전계를 이용하여 유전 이방성을 갖는 액정의 광 투과율을 조절함으로써 화상을 표시하고, 주로 컬러필터 어레이가 형성된 컬러필터 기판과 박막 트랜지스터 어레이가 형성된 박막

트랜지스터 기판이 액정을 사이에 두고 합착되어 형성된다.

- [0008] 박막 트랜지스터 어레이 기판은 기판 상에 게이트 라인과 데이터 라인의 교차로 정의된 셀 영역마다 형성된 박막 트랜지스터와 화소 전극, 공통 전극을 구비한다. 박막 트랜지스터(thin film transistor: 이하는 TFT라 지칭함)는 게이트 라인으로부터의 게이트 신호에 응답하여 데이터라인으로부터의 데이터 신호를 화소 전극으로 공급한다. 화소 전극은 TFT로부터의 데이터신호를 공급받아 액정이 구동되게 하고, 공통 전극은 액정구동 시 기준이 되는 공통 전압을 공급받는다. 액정은 화소 전극의 데이터 신호와 공통 전극의 공통 전압에 의해 형성된 전계에 따라 회전하여 광 투과율을 조절함으로써 계조가 구현된다.
- [0009] 최근에는 횡전계 액정표시장치보다 시야각 특성이 우수한 프린지 필드 스위칭 모드 액정표시장치가 제안되었다.
- [0010] 도 1은 종래의 프린지 필드 스위칭 모드 액정표시장치를 개략적으로 나타낸 도면이다.
- [0011] 도시한 바와 같이, 프린지 필드 스위칭 모드 액정표시장치(10)는 일 방향으로 직선 형태를 가지는 게이트 배선(43)이 구성되어 있으며, 이러한 게이트 배선(43)과 교차하여 화소영역(P)을 정의하는 직선 형태의 데이터 배선(51)이 구성되고 있다.
- [0012] 또한, 화소영역(P)에는 상기 데이터 배선(51) 및 게이트 배선(43)과 연결되며, 게이트 전극(미도시)과 게이트 절연막(미도시)과 반도체층(미도시)과 소스 및 드레인 전극(55, 58)을 포함하는 스위칭 소자인 박막트랜지스터(Tr)가 형성되어 있다.
- [0013] 또한, 화소영역(P)에는 판 형태의 공통전극(60)이 형성되어 있다.
- [0014] 또한, 화소영역(P)을 포함하는 표시영역 전면에는 화소영역(P)에 대응하여 상기 판 형태의 공통전극(60)과 중첩하며 화소영역(P) 내에 바(bar) 형태의 다수의 개구(op)를 갖는 화소전극(70)이 형성되어 있다. 이때 상기 공통전극(60)은 표시영역 전면에 형성되나 하나의 화소영역(P)에 대응되는 부분을 점선으로 나타내었다.
- [0015] 이러한 구성을 갖는 프린지 필드 스위칭 모드 액정표시장치(10)는 화소영역(P)별로 다수의 바(bar) 형태의 개구(op)를 갖는 상기 화소전극(70)과 공통전극(60)에 전압이 인가됨으로써 프린지 필드(Fringe field)를 형성하게 된다.
- [0016] 최근디스플레이의 현실감을 높이기 위해서는 액정표시장치의 고속응답에 대한 연구가 활발해지고 있다.
- [0017] 여기서, 응답속도는 밝은 회색에서 어두운 회색까지 넘어가는 시간(Grey TO Grey: 이하 GTG)을 의미한다. 즉, 10% 밝기에서 90%까지 넘어가는 시간을 측정한 값이다.
- [0018] 예를 들어, VR기기의 경우 화면과 눈이 근접한 상태로 영상을 시청하기 때문에 액정표시장치의 고속 응답속도가 매우 중요하게 되었다.
- [0019] 그러나, 액정표시장치(10)는 유체인 액정의 전기광학효과를 사용하므로 액정의 거동에 의해 응답속도가 제한된다. 이에 따라, 화면이 깜박이는 잔상이 유발하게 되고, 종래 FFS 방식의 액정 표시 장치도 시야각의 특성은 개선되지만, 응답속도를 향상시키는데 한계가 발생하게 되었다.

발명의 내용

해결하려는 과제

- [0020] 본 발명은 고속응답을 효과적으로 구현함과 동시에 투과도를 향상시킨 액정표시장치를 제공하는 것에 과제가 있다.

과제의 해결 수단

- [0021] 전술한 바와 같은 과제를 달성하기 위해, 본 발명은 제 1 기판과 상기 제 1 기판의 일면에 제 1 축으로 연장된 게이트 배선과 상기 제 1 축과 교차하는 제 2 축으로 연장되는 데이터 배선과 상기 게이트 배선 및 데이터 배선과 연결된 박막트랜지스터와 상기 박막트랜지스터 상에 배치된 제 1 전극과 상기 제 1 전극 상에 배치된 보호층과 상기 보호층 상에 배치되며, 상기 박막트랜지스터와 연결되는 제 2 전극과 상기 제 2 전극 상부에 배치되며, 다수의 액정분자를 포함하는 액정층을 포함하며, 상기 제 2 전극은, 중심부에 상기 제 2 축으로 연장된 제 1 개구부와, 상기 제 1 개구부에서 상기 제 1 축으로 상호 대칭을 이루며 연장된 제 2 개구부를 포함하는 액정표시장치를 제공한다.

- [0022] 한편, 본 발명은 제 1 기관과 상기 제 1 기관의 일면에 제 1 축으로 연장된 게이트 배선과 상기 제 1 축과 교차하는 제 2 축으로 연장되는 데이터 배선과 상기 게이트 배선 및 데이터 배선과 연결된 박막트랜지스터와 상기 박막트랜지스터 상에 배치된 제 1 전극과 상기 제 1 전극 상에 배치된 보호층과 상기 보호층 상에 배치되며, 상기 박막트랜지스터와 연결된 제 2 전극과 상기 제 2 전극 상부에 배치되며, 다수의 액정분자를 포함하는 액정층을 포함하며, 상기 제 2 전극은, 상기 제 2 축으로 연장된 수직 전극부와, 상기 수직 전극부에서 상기 제 1 축으로 상호 대칭을 이루며 연장된 수평 전극부를 포함하는 액정표시장치를 제공한다.
- [0023] 여기서, 상기 제 1 개구부 및 상기 제 2 개구부는 직사각형 형상일 수 있다.
- [0024] 또한, 상기 제 2 개구부는 상호 대칭을 이루는 제 1 영역과 제 2 영역을 포함하며, 상기 제 1 영역과 제 2 영역 각각은 서로 마주하는 제 1 장변 및 제 2 장변과, 상기 제 1 장변 및 제 2 장변을 연결하는 단변을 포함하고, 상기 제 1 전극과 제 2 전극에 전압 인가시, 상기 제 1 장변 상부에 배치되는 제 1 액정분자와 상기 제 2 장변 상부에 배치되는 제 2 액정분자는 서로 반대방향으로 회전하며, 상기 제 1 개구부 상에 배치되는 제 3 액정분자는 고정될 수 있다.
- [0025] 그리고, 상기 제 2 개구부는 상기 제 2 축으로 제 1 간격을 가지며 다수 배치될 수 있다.
- [0026] 또한, 상기 제 2 전극은 바 형태의 제 1 전극부와 사각테 형상의 제 2 전극부를 포함하며, 상기 제 1 전극부는 직사각형 형상 또는 모서리가 45° 각인 챔퍼 형상일 수 있다.
- [0027] 여기서, 상기 수직 전극부는 직사각형 형상이며, 상기 수평 전극부는 직사각형 형상 또는 모서리가 45° 각인 챔퍼 형상인 형상일 수 있다.
- [0028] 또한, 상기 수평 전극부는 상호 대칭을 이루는 제 1 부분 전극과 제 2 부분 전극을 포함하며, 상기 제 1 부분 전극과 제 2 부분 전극 각각은 서로 마주하는 제 1 장변 및 제 2 장변과, 상기 제 1 장변 및 제 2 장변을 연결하는 단변을 포함하고, 상기 제 1 전극과 제 2 전극에 전압 인가시, 상기 제 1 장변 상부에 배치되는 제 1 액정분자와 상기 제 2 장변 상부에 배치되는 제 2 액정분자는 서로 반대방향으로 회전하며, 상기 수직 전극부 상에 배치되는 제 3 액정분자는 고정될 수 있다.
- [0029] 그리고, 상기 수평 전극부는 상기 제 2 축으로 제 2 간격을 가지며 다수 배치될 수 있다.
- [0030] 여기서, 상기 액정층 상부에 제 2 기관을 더 포함할 수 있다.
- [0031] 또한, 상기 제 2 전극과 상기 액정층 사이에 제 1 배향막이 배치되고, 상기 제 2 기관과 상기 액정층 사이에 제 2 배향막이 배치될 수 있다.
- [0032] 그리고, 상기 액정분자는 유전율 이방성이 양(+)인 포지티브 액정분자이고, 상기 제 1 배향막 및 상기 제 2 배향막의 배향방향은 상기 제 1 축에 평행한 방향일 수 있다.
- [0033] 또한, 상기 액정분자는 유전율 이방성이 음(-)인 네거티브 액정분자이고, 상기 제 1 배향막 및 상기 제 2 배향막의 배향방향은 상기 제 2 축에 평행한 방향일 수 있다.

발명의 효과

- [0034] 본 발명에서는, 제 1 전극의 상부에 배치되는 제 2 전극을 상호 대칭적인 미세 개구부 및 전극부 구조를 이루게 하고, 액정의 고정영역을 형성하여 액정의 상승시간 및 하강시간을 향상시켜 액정표시장치의 고속 응답을 구현함과 동시에 투과도를 효과적으로 개선할 수 있다.

도면의 간단한 설명

- [0035] 도 1은 종래의 프린지 필드 스위칭 모드 액정표시장치를 개략적으로 나타낸 도면이다.
- 도 2는 본 발명의 실시예가 적용되는 액정표시장치의 구성을 개략적으로 도시한 도면이다.
- 도 3은 본 발명의 제 1 실시예에 따른 어레이 기관의 일부를 도시한 평면도이다.
- 도 4는 본 발명의 제 2 실시예에 따른 어레이 기관의 일부를 도시한 평면도이다.
- 도 5a 내지 도 5d는 본 발명의 제 2 실시예의 액정분자의 동작 모습을 개략적으로 나타낸 도면이다.
- 도 6은 본 발명의 제 3 실시예에 따른 어레이 기관의 일부를 도시한 평면도이다.

도 7a 내지 도 7d는 본 발명의 제 3 실시예의 액정분자의 동작 모습을 개략적으로 나타낸 도면이다.

도 8은 본 발명의 제 2 실시예와 제 3 실시예의 투과도 비교를 위하여 참조되는 도면이다.

도 9는 본 발명의 실시예에 따른 액정표시장치의 응답속도를 나타낸 비교표이다.

발명을 실시하기 위한 구체적인 내용

[0036] 이하, 도면을 참조하여 본 발명의 실시예를 설명한다.

[0037] <제 1 실시예>

[0038] 도 2는 본 발명의 실시예가 적용되는 액정표시장치의 구성을 개략적으로 도시한 도면이다.

[0039] 도시한 바와 같이, 제 1 기관(110) 상의 각 화소영역(P)내의 박막트랜지스터(Tr)가 형성되는 소자영역(TrA)에는 반도체층(115)과, 상기 반도체층(115) 위로 상기 기관(110) 전면에 게이트 절연막(118)이 형성되어 있으며, 상기 게이트 절연막(118) 위로 상기 반도체층(115) 중 중앙부에 대응하여 게이트 전극(112)이 형성되어 있다.

[0040] 또한, 상기 게이트 전극(112) 위로 제 1 기관(110) 전면에 상기 게이트 전극(112) 외부로 노출된 반도체층(115) 중 고농도 도핑 된 소스 및 드레인 영역(115b, 115c)을 각각 노출시키는 반도체층 콘택홀(125)을 구비한 층간절연막(123)이 형성되어 있다.

[0041] 전술한 바에서는, 코플라나(co-planar) 구조의 박막트랜지스터(Tr)를 예를 들어 설명하였으나, 이에 한정되지는 않는다. 예를 들면, 보텀 게이트(bottom gate) 구조의 박막트랜지스터가 사용될 수도 있다.

[0042] 또한, 상기 층간절연막(123) 위로 상기 반도체층 콘택홀(125)을 통해 상기 소스 영역(115b) 및 드레인 영역(115c)과 각각 접촉하며 서로 이격하는 소스 및 드레인 전극(155, 158)이 형성되어 있으며, 상기 소스 및 드레인 전극(155, 158) 위로 상기 드레인 전극(158)을 노출시키는 드레인 콘택홀(153)을 갖는 제 1 및 제 2 보호층(150, 180)이 형성될 수 있다. 상기 제 1 보호층(150)과 제 2 보호층(180)사이에는 제 1 전극(160)이 배치될 수 있고, 제 2 보호층(180) 상부에는 제 2 전극(170)이 배치될 수 있다.

[0043] 여기서, 본 발명의 실시예가 적용되는 액정표시장치(100)는 드레인 콘택홀(153)을 통해 드레인 전극(158)과 제 2 전극(170)이 접촉하고 있으나, 다른 실시예에서는 드레인 콘택홀(153)을 통해 드레인 전극(158)과 제 1 전극(160)이 접촉할 수도 있다.

[0044] 한편, 제 2 전극(170) 상에는 제 1 배향막(191)이 형성될 수 있다.

[0045] 제 1 전극(160)과 상기 제 2 전극(170) 사이에는 제 2 보호층(180)이 형성됨으로써, 전압이 인가되면 프린지 필드(fringe field)를 형성하는 구조를 이룰 수 있다.

[0046] 이와 같이, 본 발명의 실시예가 적용되는 액정표시장치(100)는 프린지 필드 스위칭 모드 액정표시장치(Fringe-Field Switching: FFS)(100)로 구성될 수 있다.

[0047] 여기서, 제 1 전극(160) 및 제 2 전극(170)중 하나는 화소전극이고 나머지 하나는 공통전극일 수 있다.

[0048] 한편, 제 1 기관(110)에 대향하는 제 2 기관(120) 하부에는 빛의 누설을 방지하는 블랙 매트릭스(미도시)를 형성할 수 있고, 상기 블랙 매트릭스 사이에 적색(Red), 녹색(Green) 및 청색(Blue)의 컬러필터 패턴으로 이루어진 컬러필터층(미도시)을 형성할 수 있다.

[0049] 그리고, 상기 컬러필터층 하부에는 표면을 평탄화하고 컬러필터층을 보호하는 오버코트층(미도시)을 형성할 수 있고, 상기 오버코트층 하부에 제 2 배향막(192)을 형성할 수 있다.

[0050] 이와 같은, 제 1 기관(110)과 제 2 기관(120)은 액정분자(LCM)로 이루어진 액정층(198)을 사이에 두고 합착되어 프린지 필드 스위칭 모드 액정표시장치(100)가 형성될 수 있다.

[0051] 전술한 프린지 필드 스위칭 모드 액정표시장치(100)의 구성은 일 예시이며, 이에 한정되는 것은 아니다.

[0052] 도 3은 본 발명의 제 1 실시예에 따른 어레이 기관의 일부를 도시한 평면도이다.

[0053] 도 3에 도시된 바와 같이, 서로 교차하여 화소 영역(P)을 정의하는 상기 게이트 배선(GL)과 데이터 배선(DL)의 교차지점에서 전압의 온/오프를 스위칭하는 박막 트랜지스터(도 2의 Tr)와, 상기 화소 영역(P)에 형성된 판 형상의 제 1 전극(160) 및 다수의 개구를 갖는 제 2 전극(170)이 나타나있다.

- [0054] 여기서, 제 1 전극(160)은 공통전극이고 제 2 전극(170)은 화소전극인 경우를 예를 들어 설명한다.
- [0055] 제 1 전극(160)인 공통전극은 표시영역 전면에 형성되나 하나의 화소영역(P)에 대응되는 부분을 점선으로 나타내었고, 제 1 전극(160)인 공통전극 상부에 제 2 전극(170)인 화소전극이 배치되었으며, 제 2 전극(170)은 콘택홀(CH)을 통하여 박막트랜지스터(도 2의 Tr)와 연결될 수 있다.
- [0056] 여기서, 제 2 전극(160)은 중심부에 데이터 배선(DL)과 평행한 방향으로 연장된 제 1 개구부(1op)를 가질 수 있다.
- [0057] 또한, 제 1 개구부(1op)를 중심으로 하여 게이트 배선(GL)에 평행한 방향으로 연장된 제 2 개구부(2op)를 포함할 수 있다.
- [0058] 여기서, 제 1 개구부(1op)와 제 2 개구부(2op)는 직사각형의 형상일 수 있다.
- [0059] 그리고, 제 2 개구부(2op)는 다수가 이격되어 배치 될 수 있다.
- [0060] 여기서, 제 2 개구부(2op)는 제 1 개구부(1op)를 중심으로 서로 비대칭을 이루며 배치한다. 즉, 제 2 전극(170)은 제 2 개구부(2op)를 통하여 바 형상의 전극이 형성될 수 있게 된다. 따라서, 제 2 개구부(2op)와 바 형상의 서로 교대로 배치되는 형상일 수 있다.
- [0061] 이때, 제 1 실시예에 따른 액정표시장치는 제 1 개구부(1op)를 중심으로 비대칭적인 구조를 이루게 된다.
- [0062] 즉, 제 1 개구부(1op)의 좌측에 제 2 개구부(2op)가 배치된 경우 제 1 개구부(1op)의 우측에 바 형상의 전극이 배치되고, 제 1 개구부(1op)의 우측에 제 2 개구부(2op)가 배치된 경우 제 1 개구부(1op)의 좌측에 바 형상의 전극이 배치되어 제 1 개구부(1op)를 중심으로 좌측과 우측이 서로 비대칭을 이루는 전극 구조이다.
- [0063] 도 9를 참조하면, 제 1 실시예에 따른 액정표시장치(도 2의 100)의 응답속도가 나타나 있다. 여기서, 응답속도는 밝은 회색에서 어두운 회색까지 넘어가는 시간(Grey TO Grey: 이하 GTG)을 의미한다. 즉, 10% 밝기에서 90%까지 넘어가는 시간을 측정한 값이다.
- [0064] 따라서, 본 발명의 제 1 실시예에 따른 액정표시장치의 응답속도는 종래 액정표시장치의 응답속도(ref: 100% 기준) 대비 25%로 기존 액정표시장치에 대비하여 75% 개선된 것을 볼 수 있다.
- [0065] 이는, 제 2 전극(도 3의 170)의 구조에 의하여 액정분자(도 2의 LCM)가 같은 방향으로 회전하는 영역이 감소하여 액정분자(LCM)간의 탄성력이 증가되었기 때문이다.
- [0066] 이와 같이, 본 발명의 제 1 실시예에 따른 액정표시장치(도 2의 100)는 종래의 FFS 모드 액정표시장치(도 1의 10)에 비하여 응답속도가 향상된 것을 볼 수 있다. 다만, VR과 같은 기기에서 잔상을 효과적으로 개선하기 위하여는 이보다 빠른 응답속도가 필요하다.
- [0067] 따라서, 제 1 실시예의 다른 액정표시장치보다 고속 응답속도를 구현할 수 있는 액정표시장치에 대하여 제 2 실시예에서 설명하도록 하겠다.
- [0068] <제2실시예>
- [0069] 이하에서는 제1실시예와 동일 유사한 구성에 대한 구체적인 설명은 생략될 수 있다.
- [0070] 도 4는 본 발명의 제 2 실시예에 따른 어레이 기판의 일부를 도시한 평면도이다.
- [0071] 도 4에 도시된 바와 같이, 서로 교차하여 화소 영역(P)을 정의하는 상기 게이트 배선(GL)과 데이터 배선(DL)의 교차지점에서 전압의 온/오프를 스위칭하는 박막 트랜지스터(도 2의 Tr)와, 상기 화소 영역(P)에 형성된 판 형상의 제 1 전극(260) 및 다수의 개구를 갖는 제 2 전극(270)이 나타나있다.
- [0072] 여기서, 제 1 전극(260)은 공통전극이고 제 2 전극(270)은 화소전극인 경우를 예를 들어 설명한다.
- [0073] 제 1 전극(260)인 공통전극은 표시영역 전면에 형성되나 하나의 화소영역(P)에 대응되는 부분을 점선으로 나타내었고, 제 1 전극(260)인 공통전극 상부에 제 2 전극(270)인 화소전극이 배치되었으며, 제 2 전극(270)은 콘택홀(CH)을 통하여 박막트랜지스터(도 2의 Tr)와 연결될 수 있다.
- [0074] 여기서, 제 2 전극(270)은 중심부에 데이터 배선(DL)과 평행한 제 2 축(Y)으로 연장된 제 1 개구부(1op)를 가질 수 있다.
- [0075] 이때, 제 1 개구부(1op)의 단축(1ops)은 1um 내지 5um 일 수 있고, 화소영역의 단축(ps)에 대비하여 3 내지 15

일 수 있으나, 이에 한정되는 것은 아니다.

- [0076] 또한, 제 1 개구부(1op)의 단축(1ops)은 제 2 전극(270)의 단축(270s)에 대비하여 5 내지 20일 수 있으나, 이에 한정되는 것은 아니다.
- [0077] 한편, 제 1 개구부(1op)를 중심으로 하여 게이트 배선(GL)에 평행한 제 1 축(X)으로 연장된 제 2 개구부(2op)를 포함할 수 있다.
- [0078] 여기서, 제 1 개구부(1op)와 제 2 개구부(2op)는 직사각형의 형상일 수 있으나, 이에 한정되는 것은 아니다.
- [0079] 특히, 제 2 개구부(2op)는 상호 대칭을 이루며 제 1 개구부(1op)로부터 연장될 수 있다. 즉, 제 2 개구부(2op)는 상호 대칭을 이루는 제 1 영역(2op1)과 제 2 영역(2op2)을 포함할 수 있다.
- [0080] 따라서, 제 1 영역(2op1)과 제 2 영역(2op2)은 제 1 개구부(1op)를 중심으로 서로 반대 방향으로 대칭을 이루며 연장될 수 있다.
- [0081] 여기서, 제 1 영역(2op1)과 제 2 영역(2op2) 각각은 서로 마주하는 제 1 장변(1LS) 및 제 2 장변(2LS)과, 제 1 장변(1LS) 및 제 2 장변(2LS)을 연결하는 단변(SS)을 포함할 수 있다.
- [0082] 그리고, 단변(SS)의 길이는 1 μ m 내지 5 μ m 일 수 있으나, 이에 한정되는 것은 아니다.
- [0083] 또한, 제 2 개구부(2op)는 제 2 축(Y)으로 다수가 이격되어 배치 될 수 있다. 즉, 제 2 개구부(2op)는 제 1 개구부(1op)를 중심으로 제 1 축(X)으로 상호 대칭을 이루며, 일정거리 이격되어 제 2 축(Y)을 따라 배치될 수 있다.
- [0084] 여기서, 제 2 개구부(2op)의 제 2 축(Y)으로 이격거리(d)는 1 μ m 내지 5 μ m 일 수 있으나, 이에 한정되는 것은 아니다.
- [0085] 이러한, 제 1 개구부(1op)와 제 2 개구부(2op)에 의하여 제 2 전극(270)은 상호 대칭을 이루는 다수의 바 형상의 제 1 전극부(270a)와 제 1 전극부(270a)를 외곽에서 연결하는 사각테 형상의 제 2 전극부(270b)를 가지게 된다.
- [0086] 즉, 제 2 전극(270) 중심부의 제 1 개구부(1op)에 의하여 상호 대칭을 이루는 제 1 전극부(270a)는 제 2 축(Y)으로 1 μ m 내지 5 μ m의 이격거리를 가질 수 있게 된다.
- [0087] 또한, 제 1 전극부(270a)는 제 1 축(X)으로 1 μ m 내지 5 μ m의 이격거리를 가지며 상호 대칭을 이룰 수 있다.
- [0088] 여기서, 제 2 전극부(270b)는 콘택홀(CH)을 포함하며, 콘택홀(CH)을 통하여 박막트랜지스터(도 2의 Tr)의 드레인 전극(도 2의 158)과 연결될 수 있다.
- [0089] 이와 같이, 본 발명의 제 2 실시예에 따른 액정표시장치의 전극구조는 미세한 제 2 개구부(2op)와 제 1 전극부(1op)가 제 2 축(Y)을 따라 교대로 배치되며, 제 1 축(X)을 따라 제 1 개구부(1op)의 단축(1ops)의 길이만큼 이격되어 상호 대칭을 이루고 있다.
- [0090] 미세한 전극 패턴구조를 통하여 액정분자(도 2의 LCM)의 미세한 회전으로도 원하는 계조를 표현할 수 있게 된다. 즉, 액정의 상승 시간(Rising Time)을 감소시킬 수 있게 된다.
- [0091] 도 5a 내지 도 5d는 본 발명의 제 2 실시예의 액정분자의 동작 모습을 개략적으로 나타낸 도면이고, 도 5e는 본 발명의 제 2 실시예의 변형예를 개략적으로 나타낸 도면이다.
- [0092] 도 5a에 도시된 바와 같이, 제 2 실시예에 따른 액정표시장치의 액정분자의 초기 배열상태가 나타나있다.
- [0093] 여기서, 제 2 개구부(2op) 상에 배치된 제 1 액정분자(1LCM) 및 제 2 액정분자(2LCM)와 제 1 개구부(1op) 상에 배치된 제 3 액정분자(3LCM)가 나타나있다.
- [0094] 즉, 제 1 액정분자(1LCM)는 제 2 개구부(2op)의 제 1 영역(2op1) 및 제 2 영역(2op2) 각각의 제 1 장변(1LS) 상에 배치될 수 있다.
- [0095] 그리고, 제 2 액정분자(2LCM)는 제 2 개구부(2op)의 제 1 영역(2op1) 및 제 2 영역(2op2) 각각의 제 2 장변(2LS) 상에 배치될 수 있다.
- [0096] 또한, 제 3 액정분자(3LCM)는 제 1 개구부(1op) 상에 배치될 수 있다.
- [0097] 여기서, 제 1 내지 3 액정분자(1LCM, 2LCM, 3LCM)는 유전율 이방성(Dielectric Anisotropy, $\Delta \epsilon$) 이 양(+)인

포지티브(Positive) 액정분자일 수 있고, 이 경우 배향방향은 제 1 축(X)과 평행한 방향이다.

- [0098] 도시되지는 않았지만, 제 1 기관(도 2의 110)의 제 1 배향막(도 2의 191)과 제 2 기관(120)의 제 2 배향막(192)은 동일한 배향방향을 가질 수 있다.
- [0099] 여기서, 제 1 내지 3 액정분자(1LCM, 2LCM, 3LCM)의 초기 배열방향은 제 1 축(X)과 동일한 방향이다.
- [0100] 도 5b에 도시된 바와 같이, 제 1 전극(도 4의 260)과 제 2 전극(도 4의 270)에 전압이 인가된 경우의 액정분자(1LCM, 2LCM, 3LCM)의 동작모습이 나타나있다.
- [0101] 제 1 전극(도 4의 260)과 제 2 전극(도 4의 270)에 전압 인가시, 제 1 전극(도 4의 260)과 제 2 전극(도 4의 270) 사이에 형성되는 전기장(Electric Field)에 따라 액정분자(1LCM, 2LCM, 3LCM)의 배열방향이 변화하게 된다.
- [0102] 유전율 이방성(Dielectric Anisotropy, $\Delta \epsilon$) 이 양(+)인 포지티브(positive)액정분자(1LCM, 2LCM, 3LCM)는 전기장(Electric Field)이 인가되는 방향으로 액정분자(1LCM, 2LCM, 3LCM)의 장축(lax)이 평행하게 배열된다.
- [0103] 여기서, 제 1 전극부(도 4의 270a)의 모서리 부분에서 발생하는 전기장(Electric Field)의 방향에 따라 제 2 개구부(2op)의 제 1 영역(2op1)과 제 2 영역(2op2) 각각의 제 1 장변(1LS) 상부에 배치되는 제 1 액정분자와(1LCM) 제 2 장변(2LS) 상부에 배치되는 제 2 액정분자(2LCM)는 서로 반대방향으로 회전하게 된다.
- [0104] 또한, 제 1 영역(2op1) 및 제 2 영역(2op2) 각각의 제 1 장변(1LS) 상부에 배치되는 제 1 액정분자(1LCM)는 서로 반대방향으로 회전하며, 제 1 영역(2op1) 및 제 2 영역(2op2) 각각의 제 2 장변(2LS) 상부에 배치되는 제 2 액정분자(2LCM) 서로 반대방향으로 회전하게 된다.
- [0105] 예를 들어, 제 1 영역(2op1)의 제 1 액정분자(1LCM)가 시계방향으로 회전할 경우, 제 1 영역(2op1)의 제 2 액정분자(2LCM) 및 제 2 영역(2op2)의 제 1 액정분자(1LCM)는 이와 반대인 반시계방향으로 회전하고, 제 2 영역(2op2)의 제 2 액정분자(2LCM)는 시계방향으로 회전할 수 있다. 따라서, 전압인가시 제 1 액정분자(1LCM)와 제 2 액정분자(2LCM)가 서로 반대방향으로 회전하게 되므로, 인가된 전압을 제거하는 경우 액정분자(1LCM, 2LCM, 3LCM)의 초기 배열상태로 돌아가는 복원력이 향상되어 하강 시간(Falling Time)을 단축할 수 있게 된다.
- [0106] 그리고, 제 1 개구부(1op)(상호 대칭을 이루는 제 1 전극부(270a) 사이) 상에 배치된 제 3 액정분자(3LCM)는 서로 다른 방향의 전기장(Electric Field)이 평형을 이루어 회전하지 않게 된다.
- [0107] 여기서, 제 1 및 제 2 액정분자(1LCM, 2LCM)가 배치된 영역을 회전영역(SA), 제 3 액정분자(3LCM)가 배치된 영역을 고정영역(FA)으로 정의한다.
- [0108] 즉, 고정영역(FA)을 중심으로 상호 대칭을 이루는 회전영역(SA)이 위치하게 된다.
- [0109] 따라서, 전압인가시 고정영역(FA)을 중심으로 상호 대칭을 이루는 회전영역(SA) 상의 액정분자(1LCM, 2LCM)만 회전하게 되므로, 인가된 전압을 제거하는 경우 회전영역(SA) 상의 액정분자(1LCM, 2LCM)가 고정영역(FA) 상의 액정분자(1LCM, 2LCM)에 의하여 초기 배열상태로 돌아가려는 복원력이 향상되어 하강 시간(Falling Time)을 더욱 단축할 수 있게 된다.
- [0110] 도 5c에 도시된 바와 같이, 액정분자의 초기 배열상태가 나타나있다.
- [0111] 여기서, 제 2 개구부(2op) 상에 배치된 제 1 액정분자(1LCM) 및 제 2 액정분자(2LCM)와 제 1 개구부(1op) 상에 배치된 제 3 액정분자(LCM)가 나타나있다.
- [0112] 즉, 제 1 액정분자(LCM)는 제 2 개구부(2op)의 제 1 영역(2op1) 및 제 2 영역(2op2) 각각의 제 1 장변(1LS) 상에 배치될 수 있다.
- [0113] 그리고, 제 2 액정분자(2LCM)는 제 2 개구부(2op)의 제 1 영역(2op1) 및 제 2 영역(2op2) 각각의 제 2 장변(2LS) 상에 배치될 수 있다.
- [0114] 또한, 제 3 액정분자(3LCM)는 제 1 개구부(1op) 상에 배치될 수 있다.
- [0115] 여기서, 제 1 내지 3 액정분자(1LCM, 2LCM)는 유전율 이방성(Dielectric Anisotropy, $\Delta \epsilon$) 이 음(-)인 네거티브(Negative)(Negative) 액정분자일 수 있고, 이 경우 배향방향은 데이터 배선(도 4의 DL)과 평행한 제 2 축(Y)이다.
- [0116] 도시되지는 않았지만, 제 1 기관(도 2의 110)의 제 1 배향막(도 2의 191)과 제 2 기관(도 2의 120)의 제 2 배

향막(192)은 동일한 배향방향을 가질 수 있다.

- [0117] 여기서, 제 1 내지 3 액정분자(1LCM, 2LCM, 3LCM)의 초기 배열방향은 제 2 축(Y)과 동일한 방향이다.
- [0118] 도 5d에 도시된 바와 같이, 제 1 전극(도 4의 260)과 제 2 전극(270)에 전압이 인가된 경우의 액정분자(1LCM, 2LCM, 3LCM)의 동작모습이 나타나있다.
- [0119] 제 1 전극(도 4의 260)과 제 2 전극(270)에 전압 인가시, 제 1 전극(도 4의 260)과 제 2 전극(270) 사이에 형성되는 전기장(Electric Field)에 따라 액정분자(1LCM, 2LCM, 3LCM)의 배열방향이 변화하게 된다.
- [0120] 유전율 이방성(Dielectric Anisotropy, $\Delta \epsilon$) 이 음(-)인 네거티브(Negative) 액정분자(1LCM, 2LCM, 3LCM)는 전기장(Electric Field)이 인가되는 방향으로 액정분자(1LCM, 2LCM, 3LCM)의 장축(lax)이 수직하게 배열된다.
- [0121] 여기서, 제 1 전극부(도 4의 270a)의 장변과 단변이 만나는 모서리에 의하여 발생하는 전기장(Electric Field)의 방향에 따라 제 2 개구부(2op)의 제 1 영역(2op1)과 제 2 영역(2op2) 각각의 제 1 장변(1LS) 상부에 배치되는 제 1 액정분자(1LCM)와 제 2 장변(2LS) 상부에 배치되는 제 2 액정분자(2LCM)는 서로 반대방향으로 회전하게 된다.
- [0122] 또한, 제 1 영역(2op1) 및 제 2 영역(2op2) 각각의 제 1 장변(1LS) 상부에 배치되는 제 1 액정분자(1LCM)는 서로 반대방향으로 회전하며, 제 1 영역(2op1) 및 제 2 영역(2op2) 각각의 제 2 장변(2LS) 상부에 배치되는 제 2 액정분자(2LCM) 서로 반대방향으로 회전하게 된다.
- [0123] 예를 들어, 제 1 영역(2op1)의 제 1 액정분자(1LCM)가 시계방향으로 회전할 경우, 제 1 영역(2op1)의 제 2 액정분자(2LCM) 및 제 2 영역(2op2)의 제 1 액정분자(1LCM)는 이와 반대인 반시계방향으로 회전하고, 제 2 영역(2op2)의 제 2 액정분자(2LCM)는 시계방향으로 회전할 수 있다.
- [0124] 따라서, 전압인가시 제 1 액정분자(1LCM)와 제 2 액정분자(2LCM)가 서로 반대방향으로 회전하게 되므로, 인가된 전압을 제거하는 경우 액정분자(1LCM, 2LCM)의 초기 배열상태로 돌아가는 복원력이 향상되어 하강 시간(Falling Time)을 단축할 수 있게 된다.
- [0125] 그리고, 제 1 개구부(1op) (상호 대칭을 이루는 제 1 전극부(도 5의 270a) 사이) 상에 배치된 제 3 액정분자(3op)는 서로 다른 방향의 전기장(Electric Field)이 평형을 이루어 회전하지 않게 된다.
- [0126] 여기서, 제 1 및 제 2 액정분자(1LCM, 2LCM)가 배치된 영역을 회전영역(SA), 제 3 액정분자(3LCM)가 배치된 영역을 고정영역(FA)으로 정의한다.
- [0127] 즉, 고정영역(FA)을 중심으로 상호 대칭을 이루는 회전영역(SA)이 위치하게 된다.
- [0128] 따라서, 전압인가시 고정영역(FA)을 중심으로 상호 대칭을 이루는 회전영역(SA) 상의 액정분자(1LCM, 2LCM)만 회전하게 되므로, 인가된 전압을 제거하는 경우 회전영역(SA) 상의 액정분자(1LCM, 2LCM)가 고정영역(FA) 상의 액정분자(3LCM)에 의하여 초기 배열상태로 돌아가려는 복원력이 향상되어 하강 시간(Falling Time)을 더욱 단축할 수 있게 된다.
- [0129] 도 5e에 도시된 바와 같이, 제 1 전극부(도 4의 270a) 및 제 2 개구부(2op)는 직사각형 형상일 수도 있고, 모서리가 45° 각인 챔퍼구조를 가질 수도 있다. 챔퍼 형상을 적용하여 액정의 tilt를 조절하는 구조를 가질 수 있게 된다. 다만 이에 한정되는 것은 아니고 다양한 형태를 가질 수 있다.
- [0130] 도 9를 참조하면, 제 2 실시예의 따른 액정표시장치의 액정분자(1LCM, 2LCM)의 응답속도가 향상된 것을 볼 수 있다. 여기서, 응답속도는 밝은 회색에서 어두운 회색까지 넘어가는 시간(Grey TO Grey: 이하 GTG)을 의미한다. 즉, 10% 밝기에서 90%까지 넘어가는 시간을 측정한 값이다.
- [0131] 따라서, 본 발명의 제 2 실시예에 따른 액정표시장치의 응답속도는 종래 액정표시장치의 응답속도(ref: 100% 기준) 대비 23%로 기존 액정표시장치에 대비하여 77% 개선된 것을 볼 수 있다.
- [0132] 즉, 미세한 전극 패턴구조를 통하여 액정의 미세한 회전으로도 원하는 계조를 표현할 수 있게 되어 액정분자(1LCM, 2LCM)의 상승 시간(Rising Time)을 감소시킬 수 있게 된다.
- [0133] 또한, 전압인가시 고정영역(FA)을 중심으로 상호 대칭을 이루는 회전영역(SA) 상의 액정분자(1LCM, 2LCM)만 회전하고, 회전영역(SA) 상의 제 1 액정분자(1LCM)와 제 2 액정분자(2LCM)가 서로 반대방향으로 회전하게 되어 액정분자(1LCM, 2LCM)의 하강 시간(Falling Time)을 감소시킬 수 있게 된다.

- [0134] 이와 같이, 본 발명의 제 2 실시예에 따른 액정표시장치는 종래의 FFS 모드 액정표시장치(도 1의 10)에 비하여 응답속도가 효과적으로 향상된 것을 볼 수 있다. 이에 따라, VR과 같은 기기에서 잔상을 효과적으로 개선할 수 있게 된다.
- [0135] 그리고, 화소 전극 양측에서 액정의 회전방향과 동일한 전계가 인가됨으로 인하여, 액정의 방향성을 결정하는데 뛰어난 안정성을 갖게 된다.
- [0136] 또한, 이와 같은 안정성은 장기 잔상, 고온 신뢰성 등의 안정성이 우수한 액정 표시장치를 제공할 수 있게 된다.
- [0137] <제 3 실시예>
- [0138] 이하에서는 제 1 실시예 및 제 2 실시예와 동일 유사한 구성에 대한 구체적인 설명은 생략될 수 있다.
- [0139] 도 6는 본 발명의 제 3 실시예에 따른 어레이 기판의 일부를 도시한 평면도이다.
- [0140] 도 6에 도시된 바와 같이, 서로 교차하여 화소 영역(P)을 정의하는 상기 게이트 배선(GL)과 데이터 배선(DL)의 교차지점에서 전압의 온/오프를 스위칭하는 박막 트랜지스터(도 2의 Tr)와, 상기 화소 영역(P)에 형성된 판 형상의 제 1 전극(360) 및 박막 트랜지스터(도 2의 Tr)와 연결되는 제 2 전극(370)이 나타나있다.
- [0141] 여기서, 제 1 전극(360)은 공통전극이고 제 2 전극(370)은 화소전극인 경우를 예를 들어 설명한다.
- [0142] 제 1 전극(360)인 공통전극은 표시영역 전면에 형성되나 하나의 화소영역(P)에 대응되는 부분을 점선으로 나타내었고, 제 1 전극(360)인 공통전극 상부에 제 2 전극(370)인 화소전극이 배치되었으며, 제 2 전극(370)은 콘택홀(CH)을 통하여 박막트랜지스터(도 2의 Tr)와 연결될 수 있다.
- [0143] 여기서, 제 2 전극(370)은 중심부에 데이터 배선(DL)과 평행한 제 2 축(Y)으로 연장된 수직 전극부(373)를 가질 수 있다.
- [0144] 수직 전극부(373)는 단축(373s)과 장축을 포함할 수 있다.
- [0145] 여기서, 수직 전극부(373)의 단축(373s)은 1 μ m 내지 5 μ m 일 수 있고, 화소영역(P)의 단축(PS)에 대비하여 3 내지 15일 수 있으나, 이에 한정되는 것은 아니다.
- [0146] 또한, 수직 전극부(373)의 단축(373s)은 제 2 전극(370)의 단축(370s)에 대비하여 5 내지 20일 수 있으나, 이에 한정되는 것은 아니다.
- [0147] 한편, 수직 전극부(373)를 중심으로 하여 게이트 배선(GL)에 평행한 제 1 축(X)으로 연장된 수평 전극부(375)를 포함할 수 있다.
- [0148] 여기서, 수직 전극부(373)와 수평 전극부(375)는 직사각형의 형상일 수 있으나, 이에 한정되는 것은 아니다.
- [0149] 특히, 수평 전극부(375)는 수직 전극부(373)를 중심으로 상호 대칭을 이룰 수 있다. 즉, 수평 전극부(375)는 상호 대칭을 이루는 제 1 부분 전극(375a)과 제 2 부분 전극(375a)을 포함할 수 있다.
- [0150] 따라서, 제 1 부분 전극(375a)과 제 2 부분전극(375b)은 수직 전극부(373)를 중심으로 서로 반대방향으로 대칭을 이루며 연장될 수 있다
- [0151] 여기서, 제 1 부분전극(375a)과 제 2 부분 전극(375b) 각각은 서로 마주하는 제 1 장변(1LS) 및 제 2 장변(2LS)과, 제 1 장변(1LS) 및 제 2 장변(2LS)을 연결하는 제 1 단변(SS)을 포함할 수 있다.
- [0152] 그리고, 제 1 단변(SS)의 길이는 1 μ m 내지 5 μ m 일 수 있으나, 이에 한정되는 것은 아니다.
- [0153] 또한, 수평 전극부(375)는 제 2 축(Y)으로 다수가 이격되어 배치 될 수 있다. 즉, 수평 전극부(375)는 수직 전극부(373)를 중심으로 제 1 축(X)으로 상호 대칭을 이루며, 일정거리 이격되어 제 2 축(Y)으로 배치될 수 있다.
- [0154] 이때, 제 2 축(Y)으로의 이격거리(d)는 1 μ m 내지 5 μ m일 수 있으나, 이에 한정되는 것은 아니다
- [0155] 여기서, 수평 전극부(375)의 제 1 축(X)으로 이격거리(수직 전극부의 단축(373s)의 거리)는 1 μ m 내지 5 μ m 일 수 있으나, 이에 한정되는 것은 아니다.
- [0156] 이러한, 수직 전극부(373)와 수평 전극부(375)에 의하여 제 2 전극(370)은 상호 대칭을 이루는 다수의 바 형상의 가질 수 있다.

- [0157] 즉, 수직 전극부(373)와 수평 전극부(375)에 의하여 제 2 전극(370)은 상호 대칭을 이루는 다수의 개구부(op)를 가질 수 있게 된다.
- [0158] 또한, 제 1 부분 전극(375a)과 제 2 부분 전극(375b)은 수직 전극부(373)의 단축(373s)의 길이만큼 이격되어 상호 대칭을 이룰 수 있다.
- [0159] 이와 같이, 본 발명의 제 2 실시예에 따른 액정표시장치의 전극구조는 미세하게 수평 전극부(375)와 개구부(op)가 제 2 축(Y)으로 교대로 배치되며, 제 1 축(Y)으로 수직 전극부(373)의 단축(373s)의 길이만큼 이격되어 상호 대칭을 이루고 있다.
- [0160] 이와 같은 미세한 전극 패턴구조를 통하여 액정분자(도 5d의 1LCM, 2LCM)의 미세한 회전으로도 원하는 계조를 표현할 수 있게 된다. 즉, 액정분자(도 5d의 1LCM, 2LCM)의 상승 시간(Rising Time)을 감소시킬 수 있게 된다.
- [0161] 도 7a 내지 도 7d는 본 발명의 제 3 실시예의 액정분자의 동작 모습을 개략적으로 나타낸 도면이고, 도 7e는 제 3 실시예의 변형예를 개략적으로 나타낸 도면이다.
- [0162] 도 7a에 도시된 바와 같이, 제 3 실시예에 따른 액정표시장치의 액정분자(1LCM, 2LCM, 3LCM)의 초기 배열상태가 나타나있다.
- [0163] 여기서, 수평 전극부(도 6의 375) 상에 배치된 제 1 액정분자(1LCM) 및 제 2 액정분자(2LCM)와 수직 전극부(373) 상에 배치된 제 3 액정분자(3LCM)가 나타나있다.
- [0164] 즉, 제 1 액정분자(1LCM)는 수평 전극부(도 6의 375)의 제 1 부분 전극(375a) 및 제 2 부분 전극(375b) 각각의 제 1 장변(1LS)에 배치될 수 있다.
- [0165] 그리고, 제 2 액정분자(2LCM)는 수평 전극부(도 6의 375)의 제 1 부분 전극(375a) 및 제 2 부분 전극(375b) 각각의 제 2 장변(2LS)에 배치될 수 있다.
- [0166] 또한, 제 3 액정분자(3LCM)는 수직 전극부(373)에 배치될 수 있다.
- [0167] 여기서, 제 1 내지 3 액정분자(1LCM, 2LCM, 3LCM)는 유전율 이방성(Dielectric Anisotropy, $\Delta \epsilon$) (Dielectric Anisotropy, $\Delta \epsilon$) 이 양(+)인 포지티브(Positive) 액정분자일 수 있고, 이 경우 배향방향은 게이트 배선(도 7의 GL)과 평행한 제 1 축(X)이다.
- [0168] 도시되지는 않았지만, 제 1 기관(도 2의 110)의 제 1 배향막(도 2의 191)과 제 2 기관(도 2의 120)의 제 2 배향막(도 2의 192)은 동일한 배향방향을 가질 수 있다.
- [0169] 여기서, 제 1 내지 3 액정분자(1LCM, 2LCM, 3LCM)의 초기 배열방향은 제 1 축(X)과 동일한 방향이다.
- [0170] 도 7b에 도시된 바와 같이, 제 1 전극(도 6의 360)과 제 2 전극(도 6의 370)에 전압이 인가된 경우의 액정분자(1LCM, 2LCM, 3LCM)의 동작모습이 나타나있다.
- [0171] 제 1 전극(도 6의 360)과 제 2 전극(도 6의 370)에 전압 인가시, 제 1 전극(도 6의 360)과 제 2 전극(도 6의 370) 사이에 형성되는 전기장(Electric Field)에 따라 액정분자(1LCM, 2LCM)의 배열방향이 변화하게 된다.
- [0172] 유전율 이방성(Dielectric Anisotropy, $\Delta \epsilon$) (Dielectric Anisotropy, $\Delta \epsilon$) 이 양(+)인 포지티브(positive) 액정분자(1LCM, 2LCM, 3LCM)는 전기장(Electric Field)이 인가되는 방향으로 액정분자(1LCM, 2LCM, 3LCM)의 장축(lax)이 평행하게 배열된다.
- [0173] 여기서, 수평 전극부(도 6의 375)의 장변(1LS, 1LS)과 단변(SS)이 만나는 모서리에 의하여 발생하는 전기장(Electric Field)의 방향에 따라 수평 전극부(도 6의 375)의 제 1 부분 전극(375a)과 제 2 부분 전극(375b) 각각의 제 1 장변(1LS) 상부에 배치되는 제 1 액정분자(1LCM)와 제 2 장변(2LS) 상부에 배치되는 제 2 액정분자(2LCM)는 서로 반대방향으로 회전하게 된다.
- [0174] 또한, 제 1 부분 전극(375a) 및 제 2 부분 전극(375b) 각각의 제 1 장변(1LS) 상부에 배치되는 제 1 액정분자(1LCM)는 서로 반대방향으로 회전하며, 제 1 부분 전극(375a) 및 제 2 부분 전극(375b) 각각의 제 2 장변(2LS) 상부에 배치되는 제 2 액정분자(2LCM) 서로 반대방향으로 회전하게 된다.
- [0175] 예를 들어, 제 1 부분 전극(375a)의 제 1 액정분자(1LCM)가 시계방향으로 회전할 경우, 제 1 부분 전극(375a)의 제 2 액정분자(2LCM) 및 제 2 부분 전극(375b)의 제 1 액정분자(1LCM)는 이와 반대인 반시계방향으로 회전하고, 제 2 부분 전극(375b)의 제 2 액정분자(2LCM)는 시계방향으로 회전할 수 있다.

- [0176] 따라서, 전압인가시 제 1 액정분자(1LCM)와 제 2 액정분자(2LCM)가 서로 반대방향으로 회전하게 되므로, 인가된 전압을 제거하는 경우 액정분자(1LCM, 2LCM)의 초기 배열상태로 돌아가는 복원력이 향상되어 하강 시간(Falling Time)을 단축할 수 있게 된다.
- [0177] 그리고, 수직 전극부(373) 상에 배치된 제 3 액정분자(3LCM)는 서로 다른 방향의 전기장(Electric Field)이 평형을 이루어 회전하지 않게 된다.
- [0178] 여기서, 제 1 및 제 2 액정분자(1LCM, 2LCM)가 배치된 영역을 회전영역(SA), 제 3 액정분자(3LCM)가 배치된 영역을 고정영역(FA)으로 정의한다.
- [0179] 즉, 고정영역(FA)을 중심으로 상호 대칭을 이루는 회전영역(SA)이 위치하게 된다.
- [0180] 따라서, 전압인가시 고정영역(FA)을 중심으로 상호 대칭을 이루는 회전영역(SA) 상의 액정분자(1LCM, 2LCM)만 회전하게 되므로, 인가된 전압을 제거하는 경우 회전영역(SA) 상의 액정분자(1LCM, 2LCM)가 고정영역(FA) 상의 액정분자(3LCM)에 의하여 초기 배열상태로 돌아가려는 복원력이 향상되어 하강 시간(Falling Time)을 더욱 단축할 수 있게 된다.
- [0181] 또한, 본 발명의 제 3 실시예에 따른 액정표시장치의 전극구조는 제 2 실시예의 사각테 형상의 제 2 전극부(도 4의 270b)가 배치되지 않게 된다.
- [0182] 이에 따라, 데이터 배선(도 6의 DL)에 인접한 영역의 액정분자도 수평 전극부(도 6의 375)에 의하여 회전시킬 수 있게 되어 투과도를 효과적으로 향상시킬 수 있게 된다,
- [0183] 도 7c에 도시된 바와 같이, 본 발명의 제 3 실시예에 따른 액정표시장치의 액정분자(1LCM, 2LCM, 3LCM)의 초기 배열상태가 나타나있다.
- [0184] 여기서, 수평 전극부(도 6의 375) 상에 배치된 제 1 액정분자(1LCM) 및 제 2 액정분자(2LCM)와 수직 전극부(373) 상에 배치된 제 3 액정분자(3LCM)가 나타나있다.
- [0185] 즉, 제 1 액정분자(1LCM)는 수평 전극부(도 6의 375)의 제 1 부분 전극(375a) 및 제 2 부분 전극(375b) 각각의 제 1 장변(1LS) 상에 배치될 수 있다.
- [0186] 그리고, 제 2 액정분자(2LCM)는 수평 전극부(도 6의 375)의 제 1 부분 전극(375a) 및 제 2 부분 전극(375b) 각각의 제 2 장변(2LS) 상에 배치될 수 있다.
- [0187] 또한, 제 3 액정분자(3LCM)는 수직 전극부(373) 상에 배치될 수 있다.
- [0188] 여기서, 제 1 내지 3 액정분자(1LCM, 2LCM, 3LCM)는 유전율 이방성(Dielectric Anisotropy, $\Delta \epsilon$) (Dielectric Anisotropy, $\Delta \epsilon$) 이 음(-)인 네거티브(Negative)(Negative) 액정분자일 수 있고, 이 경우 배향방향은 데이터 배선(도 6의 DL)과 평행한 제 2 축(Y)이다.
- [0189] 도시되지는 않았지만, 제 1 기판(도 2의 110)의 제 1 배향막(도 2의 191)과 제 2 기판(도 2의 120)의 제 2 배향막(도 2의 192)은 동일한 배향방향을 가질 수 있다.
- [0190] 여기서, 제 1 내지 3 액정분자(1LCM, 2LCM, 3LCM)의 초기 배열방향은 제 2 축(Y)과 동일한 방향이다.
- [0191] 도 7d에 도시된 바와 같이, 제 1 전극(도 6의 360)과 제 2 전극(도 6의 370)에 전압이 인가된 경우의 액정분자(1LCM, 2LCM, 3LCM)의 동작모습이 나타나있다.
- [0192] 제 1 전극(도 6의 360)과 제 2 전극(도 6의 370)에 전압인가시, 제 1 전극(도 6의 360)과 제 2 전극(도 6의 370) 사이에 형성되는 전기장(Electric Field)에 따라 액정분자(1LCM, 2LCM)의 배열방향이 변화하게 된다.
- [0193] 유전율 이방성(Dielectric Anisotropy, $\Delta \epsilon$) (Dielectric Anisotropy, $\Delta \epsilon$) 이 음(-)인 네거티브(Negative) 액정분자(1LCM, 2LCM, 3LCM)는 전기장(Electric Field)이 인가되는 방향으로 액정분자(1LCM, 2LCM, 3LCM)의 장축(lax)이 수직하게 배열된다.
- [0194] 여기서, 수평 전극부(도 6의 375)의 장변(1LS, 2LS)과 단변(SS)이 만나는 모서리에 의하여 발생하는 전기장(Electric Field)의 방향에 따라 수평 전극부(도 6의 375)의 제 1 부분 전극(375a)과 제 2 부분 전극(375b) 각각의 제 1 장변(1LS) 상부에 배치되는 제 1 액정분자(1LCM)와 제 2 장변(2LS) 상부에 배치되는 제 2 액정분자(2LCM)는 서로 반대방향으로 회전하게 된다.
- [0195] 따라서, 전압인가시 제 1 액정분자(1LCM)와 제 2 액정분자(2LCM)가 서로 반대방향으로 회전하게 되므로, 인가된

전압을 제거하는 경우 액정분자(1LCM, 2LCM)의 초기 배열상태로 돌아가는 복원력이 향상되어 하강 시간(Falling Time)을 단축할 수 있게 된다.

- [0196] 그리고, 수직 전극부(373) 상에 배치된 제 3 액정분자(3LCM)는 서로 다른 방향의 전기장(Electric Field)이 평형을 이루어 회전하지 않게 된다.
- [0197] 여기서, 제 1 및 제 2 액정분자(1LCM, 2LCM)가 배치된 영역을 회전영역(SA), 제 3 액정분자(3LCM)가 배치된 영역을 고정영역(FA)으로 정의한다.
- [0198] 즉, 고정영역(FA)을 중심으로 상호 대칭을 이루는 회전영역(SA)이 위치하게 된다.
- [0199] 따라서, 전압인가시 고정영역(FA)을 중심으로 상호 대칭을 이루는 회전영역(SA) 상의 액정분자(1LCM, 2LCM)만 회전하게 되므로, 인가된 전압을 제거하는 경우 회전영역(SA) 상의 액정분자(1LCM, 2LCM)가 고정영역(FA) 상의 액정분자(3LCM)에 의하여 초기 배열상태로 돌아가려는 복원력이 향상되어 하강 시간(Falling Time)을 더욱 단축할 수 있게 된다.
- [0200] 또한, 본 발명의 제 3 실시예에 따른 액정표시장치의 전극구조는 제 2 실시예의 사각테 형상의 제 2 전극부(270b)가 배치되지 않게 된다.
- [0201] 이에 따라, 데이터 배선(도 6의 DL)에 인접한 영역의 액정분자도 수평 전극부(도 6의 375)에 의하여 회전시킬 수 있게 되어 투과도를 효과적으로 향상시킬 수 있게 된다,
- [0202] 도 7e에 도시된 바와 같이, 수평 전극부(도 6의 375)는 직사각형 형상일 수도 있고, 모서리가 45° 각인 챔퍼구조를 가질 수도 있다. 또한, 수평 전극부(도 6의 375)와 수직 전극부(도 6의 373)가 연결되는 부분도 챔퍼구조를 가질 수 있다. 챔퍼 형상을 적용하여 액정의 tilt를 조절하는 구조를 가질 수 있게 된다. 다만 이에 한정되는 것은 아니고 다양한 형태를 가질 수 있다.
- [0203] 도 9를 참조하면, 액정분자(도 7d의 1LCM, 2LCM)의 응답속도가 향상된 것을 볼 수 있다. 여기서, 응답속도는 밝은 회색에서 어두운 회색까지 넘어가는 시간(Grey TO Grey: 이하 GTG)을 의미한다. 즉, 10% 밝기에서 90%까지 넘어가는 시간을 측정한 값이다.
- [0204] 따라서, 본 발명의 제 3 실시예에 따른 액정표시장치의 응답속도는 종래 액정표시장치의 응답속도(ref: 100% 기준) 대비 22%로 기존 액정표시장치에 대비하여 78% 개선된 것을 볼 수 있다.
- [0205] 즉, 미세한 전극 패턴구조를 통하여 액정분자(도 7d의 1LCM, 2LCM)의 미세한 회전으로도 원하는 계조를 표현할 수 있게 되어 액정분자(도 7d의 1LCM, 2LCM)의 상승 시간(Rising Time)을 감소시킬 수 있게 된다.
- [0206] 그리고, 데이터 배선(도 6의 DL)에 인접한 영역의 액정분자(도 7d의 1LCM, 2LCM)도 구동시킬 수 있게 되므로, 고정영역(도 7d의 FA)이 축소되어 액정분자(도 9d의 1LCM, 2LCM)의 상승 시간(Rising Time)을 더욱 감소시킬 수 있게 된다.
- [0207] 또한, 전압인가시 제 2 전극(도 6의 370)의 중심부에 위치한 고정영역(도 7d의 FA)을 중심으로 상호 대칭을 이루는 회전영역(도 7d의 SA) 상의 액정분자(도 7d의 1LCM, 2LCM)만 회전하고, 회전영역(도 7d의 SA) 상의 제 1 액정분자(도 7d의 1LCM)와 제 2 액정분자(도 7d의 2LCM)가 서로 반대방향으로 회전하게 되어 액정분자(도 7d의 1LCM, 2LCM)의 하강 시간(Falling Time)을 감소시킬 수 있게 된다.
- [0208] 도 8은 본 발명의 제 2 실시예와 제 3 실시예의 투과도 비교를 위하여 참조되는 도면이다.
- [0209] 전술한 바와 같이, 본 발명의 제 3 실시예에 따른 액정표시장치의 전극구조는 제 2 실시예의 사각테 형상의 제 2 전극부(도 4의 270b)가 배치되지 않게 된다.
- [0210] 따라서, 도 8에 도시된 바와 같이, 데이터 배선(도 6의 DL)에 인접한 영역의 액정분자도 수평 전극부(도 6의 375)에 의하여 회전시킬 수 있게 되어 제 1 실시예 및 제 2 실시예와 대비하여 투과도를 20 향상시킬 수 있게 된다. 이와 같이, 본 발명의 제 3 실시예에 따른 액정표시장치는 종래의 FFS 모드 액정표시장치(도 1의 10)에 비하여 응답속도가 효과적으로 향상시킴과 동시에 투과도가 개선된 것을 볼 수 있다. 이에 따라, 고속 응답이 가능한 디스플레이를 구현할 수 있게 된다. 예를 들어, VR과 같은 기기에서 잔상을 효과적으로 개선함과 동시에 화상의 품위를 향상시킬 수 있게 된다.
- [0211] 도 9는 본 발명의 실시예에 따른 액정표시장치의 응답속도의 개선율을 나타낸 비교표이다.

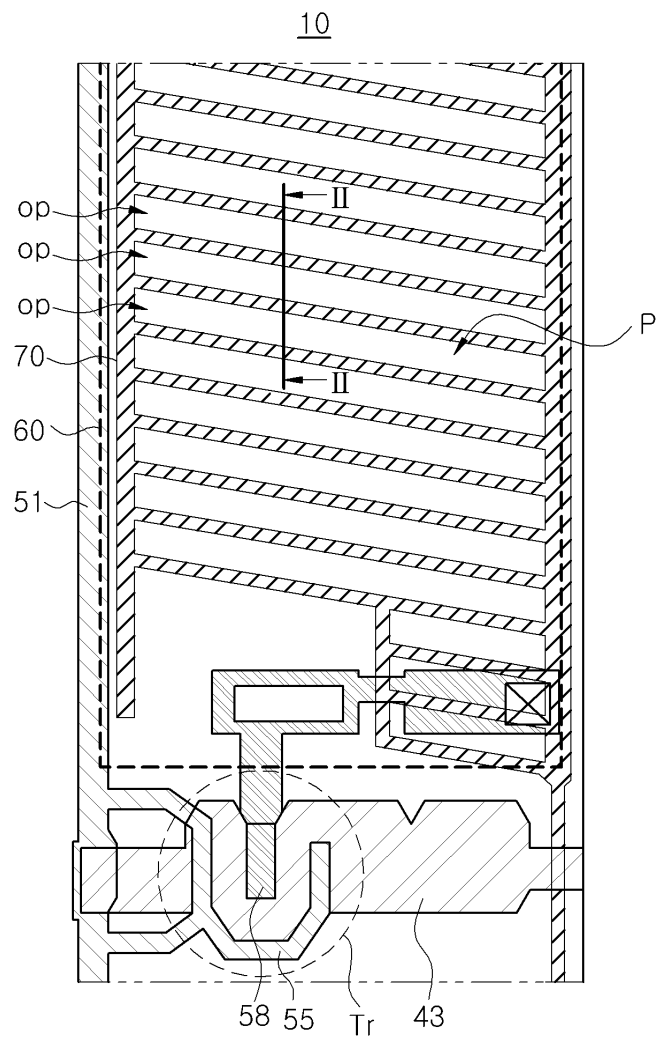
- [0212] 도시된 바와 같이, 종래의 액정표시장치(도 1 의 10)의 응답속도 대비 현저한 개선율이 나타나고 있다.
- [0213] 특히, 제 2 실시예의 경우 액정표시장치의 안정성을 높임과 동시에 응답속도를 77%개선할 수 있고, 제 3 실시예의 경우 액정표시장치의 투과율을 20% 향상시킴과 동시에 응답속도를 78% 개선할 수 있게 된다.
- [0214] 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술분야의 숙련된 당업자는 하기의 특허청구범위에 기재된 본 발명의 기술적 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

부호의 설명

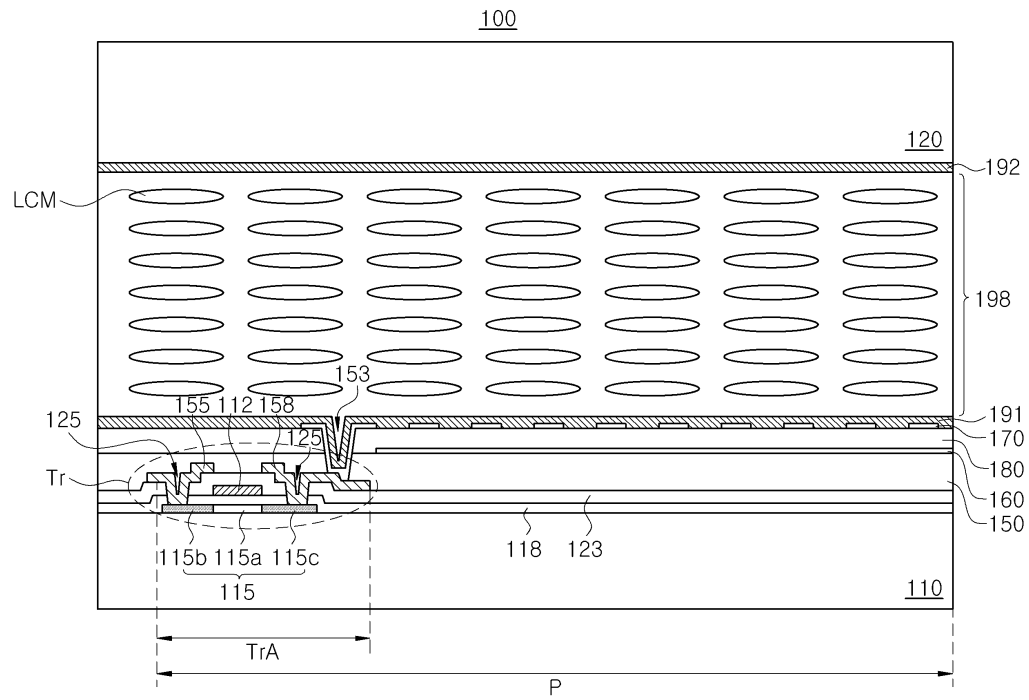
- [0215]
- | | |
|-------------------|---------------|
| 260: 제 1 전극 | 270: 제 2 전극 |
| 270a: 제 1 전극부 | 270b: 제 2 전극부 |
| 270s: 제 2 전극의 단축 | 1op: 제 1 개구부 |
| 1ops: 제 1 개구부의 단축 | 2op: 제 2 개구부 |
| 2op1: 제 1 영역 | 2op2: 제 2영역 |
| 1LS: 제 1 장변 | 2LS: 제 2 장변 |
| SS: 단변 | ps: 화소영역의 단축 |
| GL: 게이트 배선 | DL: 데이터 배선 |
| X: 제 1 축 | Y: 제 2 축 |
| d: 제 2축 방향의 이격거리 | |

도면

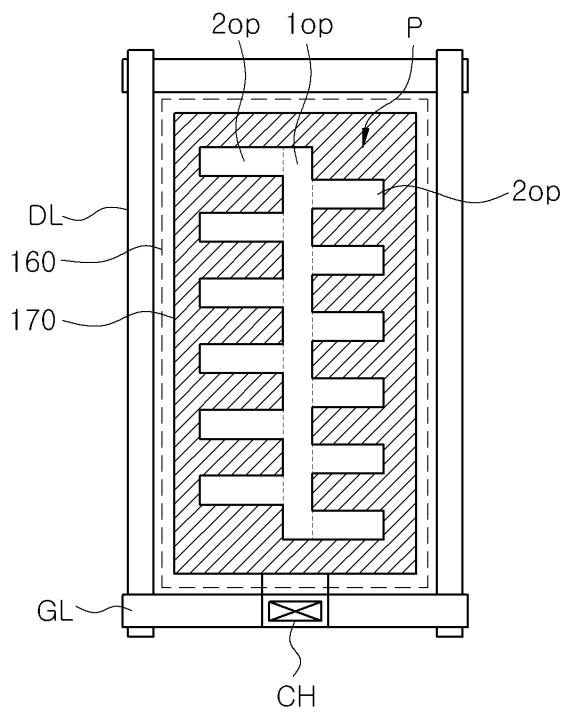
도면1



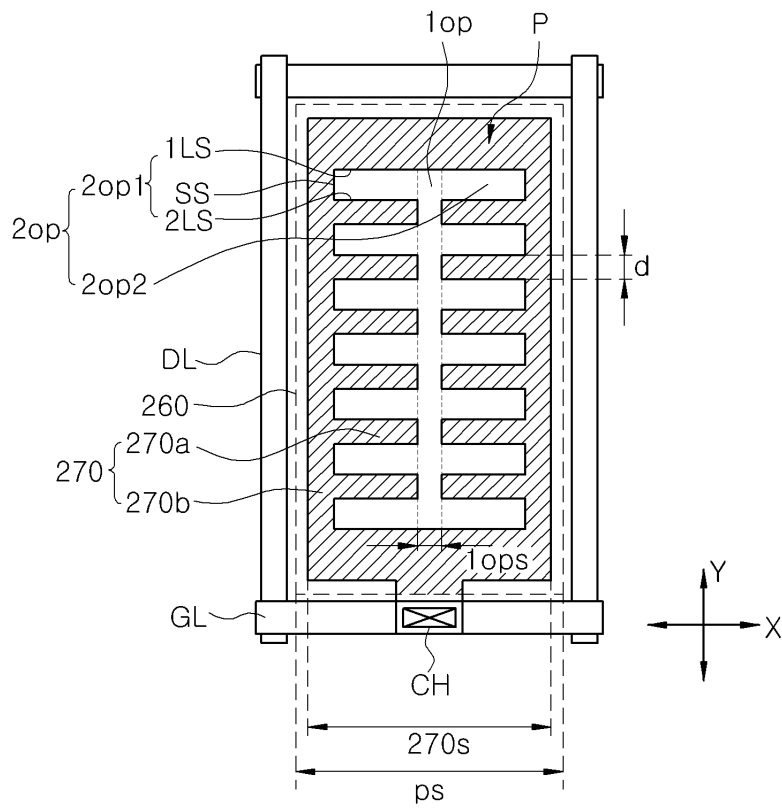
도면2



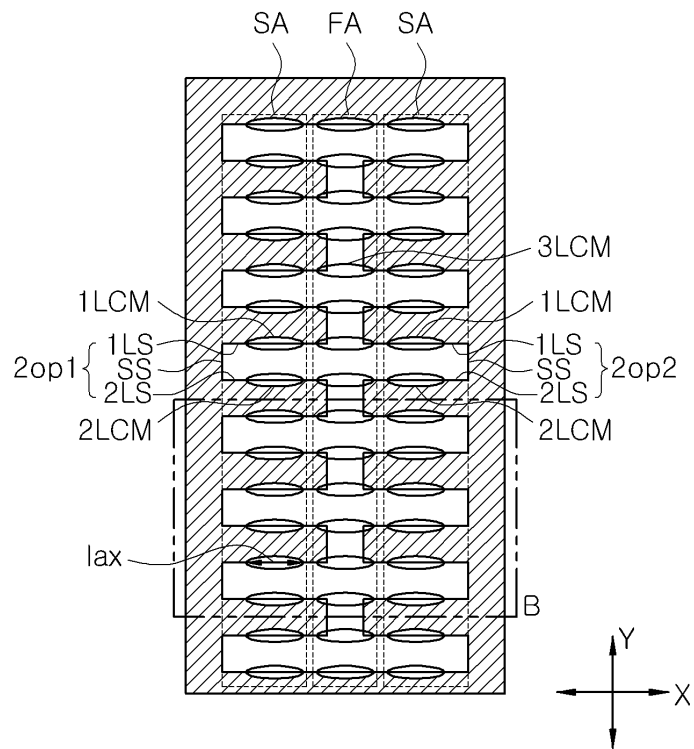
도면3



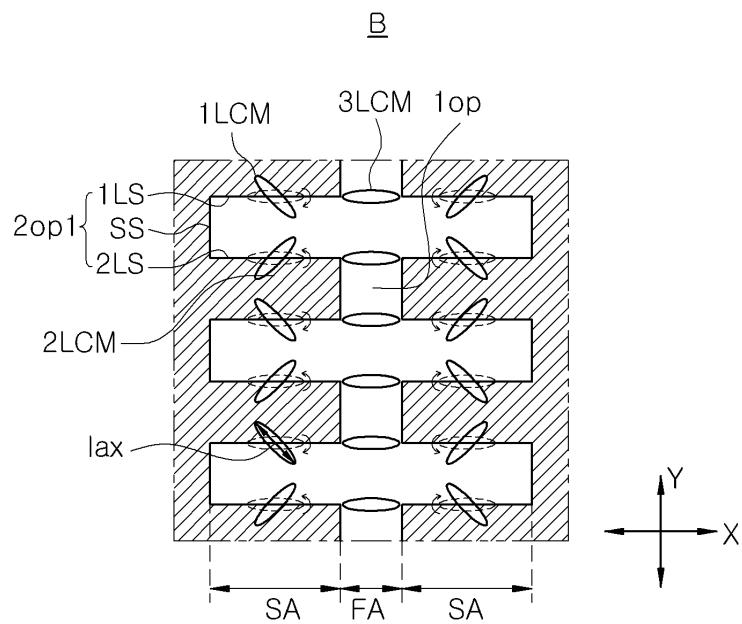
도면4



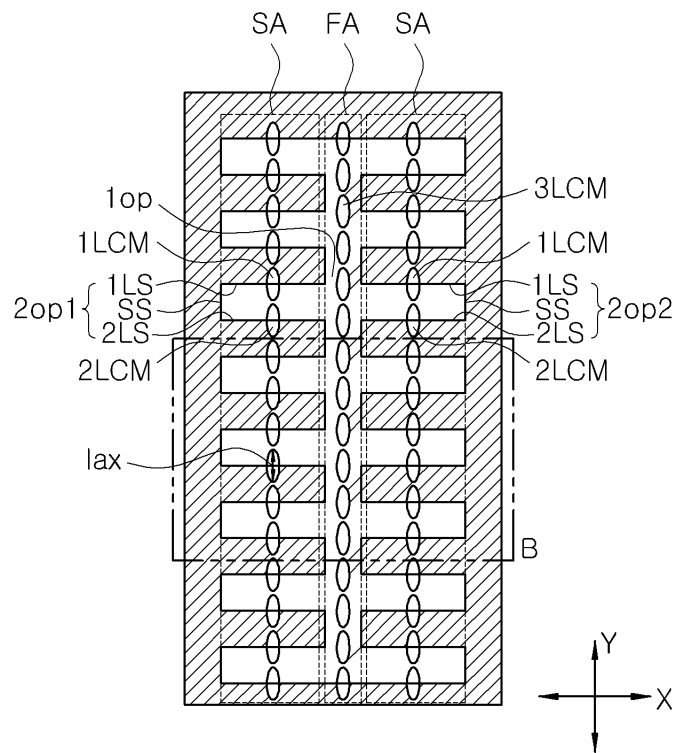
도면5a



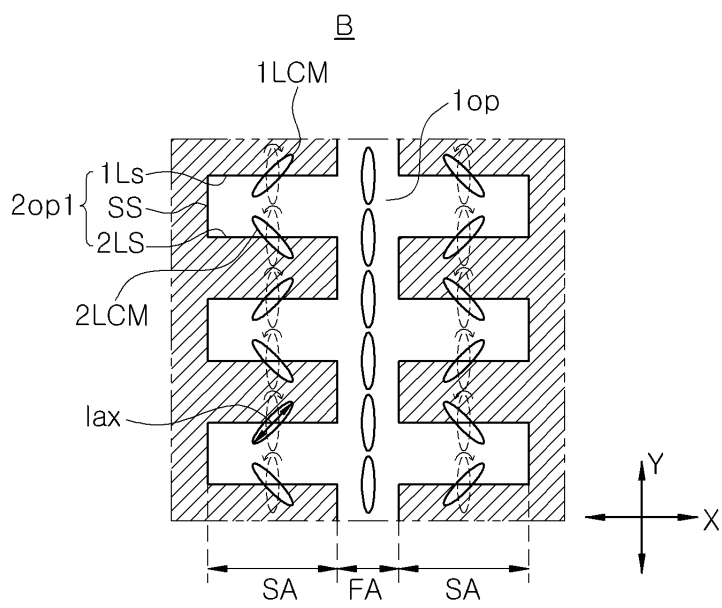
도면5b



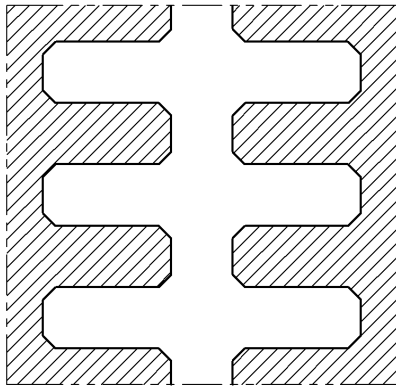
도면5c



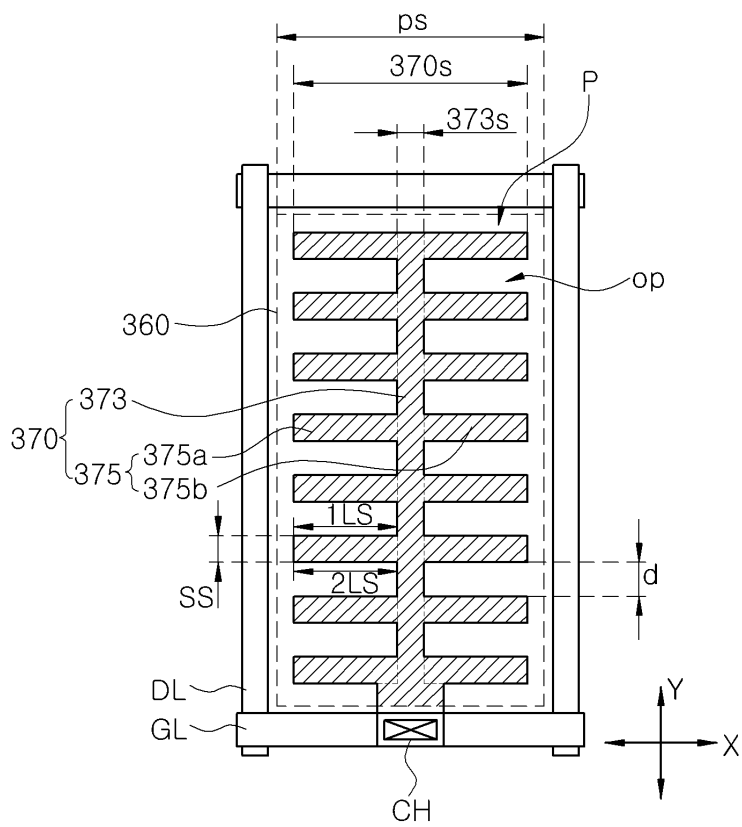
도면5d



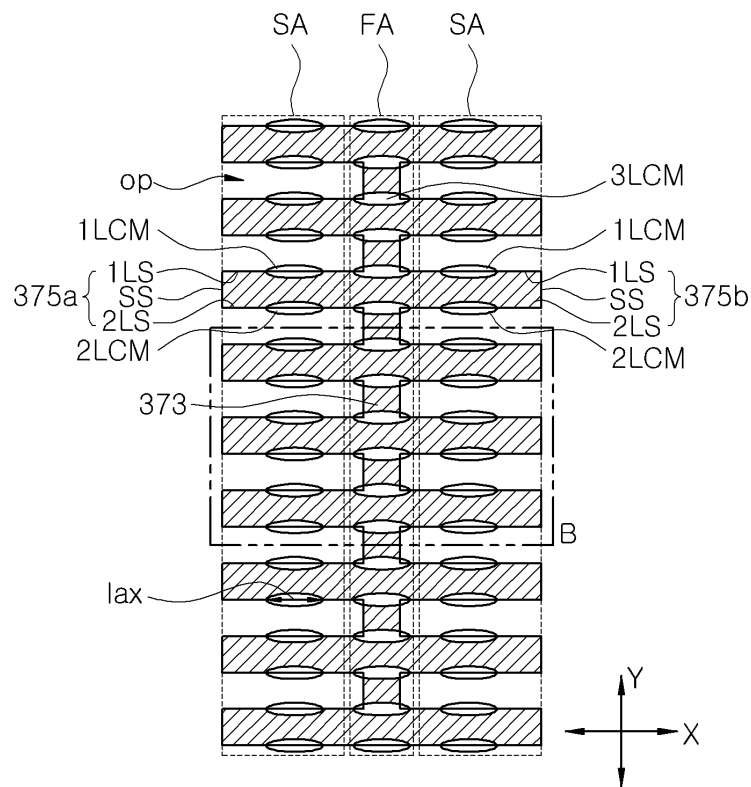
도면5e



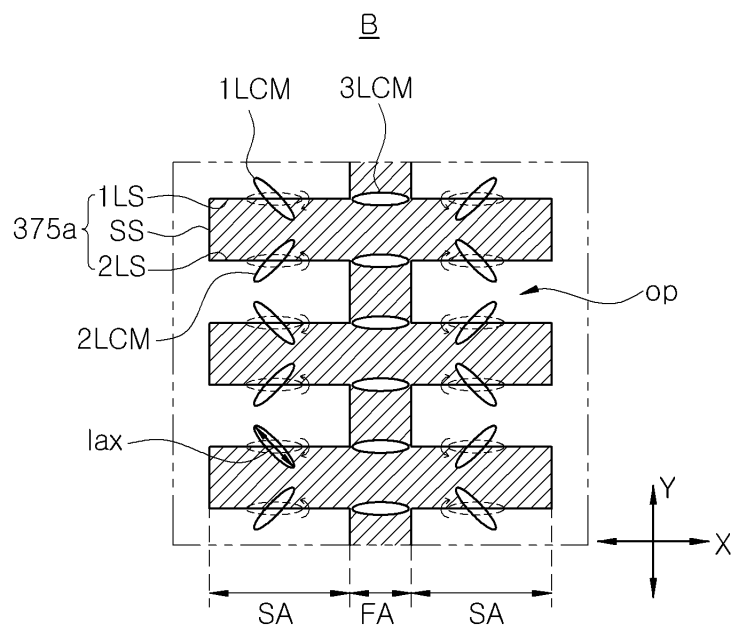
도면6



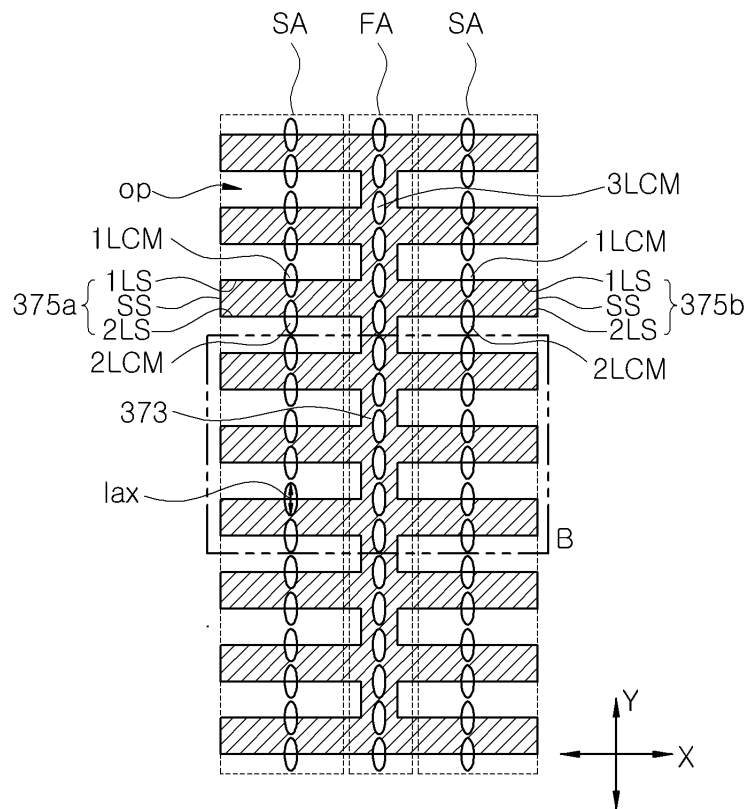
도면7a



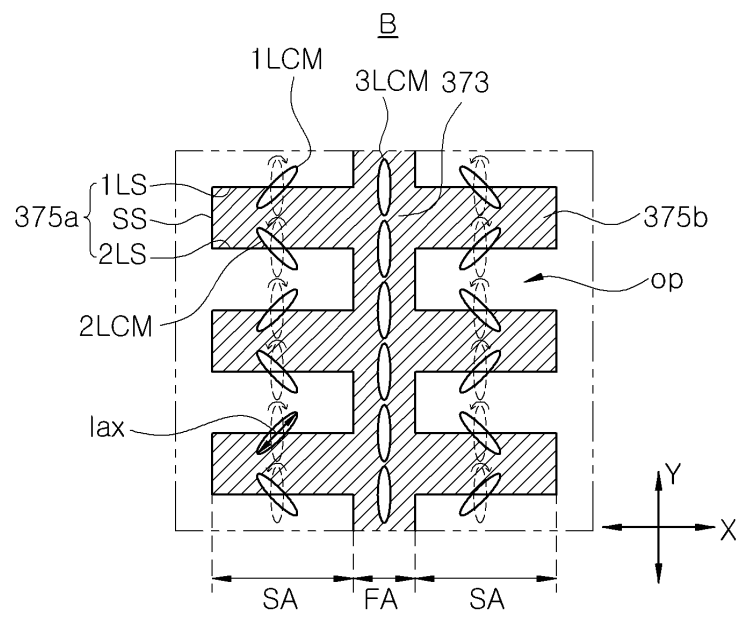
도면7b



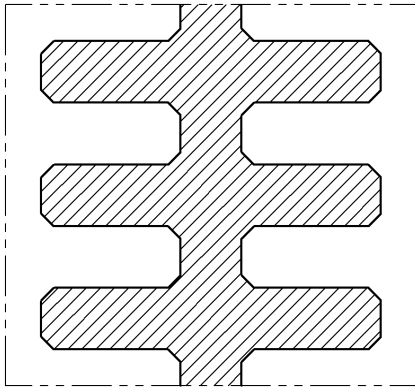
도면7c



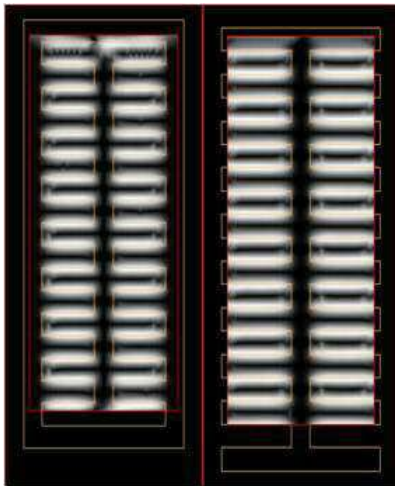
도면7d



도면7e



도면8



도면9

	GTG avg (%)	개선율 (%)
Ref	100	•
실시예 1	25	75
실시예 2	23	77
실시예 3	22	78

专利名称(译)	液晶显示器		
公开(公告)号	KR1020180072262A	公开(公告)日	2018-06-29
申请号	KR1020160175650	申请日	2016-12-21
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	JO SOO IN 조수인 LEE JOUN HO 이준호 YOON SANG SOON 윤상순		
发明人	조수인 이준호 윤상순		
IPC分类号	G02F1/1343 G02F1/1362 G02F1/1368 G02F1/137		
CPC分类号	G02F1/134309 G02F1/136286 G02F1/1368 G02F2001/13706		
外部链接	Espacenet		

摘要(译)

根据本发明，设置在第一电极上部的第二电极具有相互对称的微孔和电极结构，并且形成液晶的固定区域以改善液晶的上升时间和下降时间，可以实现装置的高速响应，并且可以有效地提高透射率。

