



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0050006
(43) 공개일자 2017년05월11일

(51) 국제특허분류(Int. Cl.)

G02F 1/1368 (2006.01) G02F 1/1335 (2006.01)

G02F 1/1339 (2006.01)

(52) CPC특허분류

G02F 1/1368 (2013.01)

G02F 1/133514 (2013.01)

(21) 출원번호 10-2015-0150997

(22) 출원일자 2015년10월29일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

변우중

경기도 고양시 일산서구 하이파크로 113, 105동
901호(덕이동, 하이파크시티일산아이파크1단지)

(74) 대리인

박영복

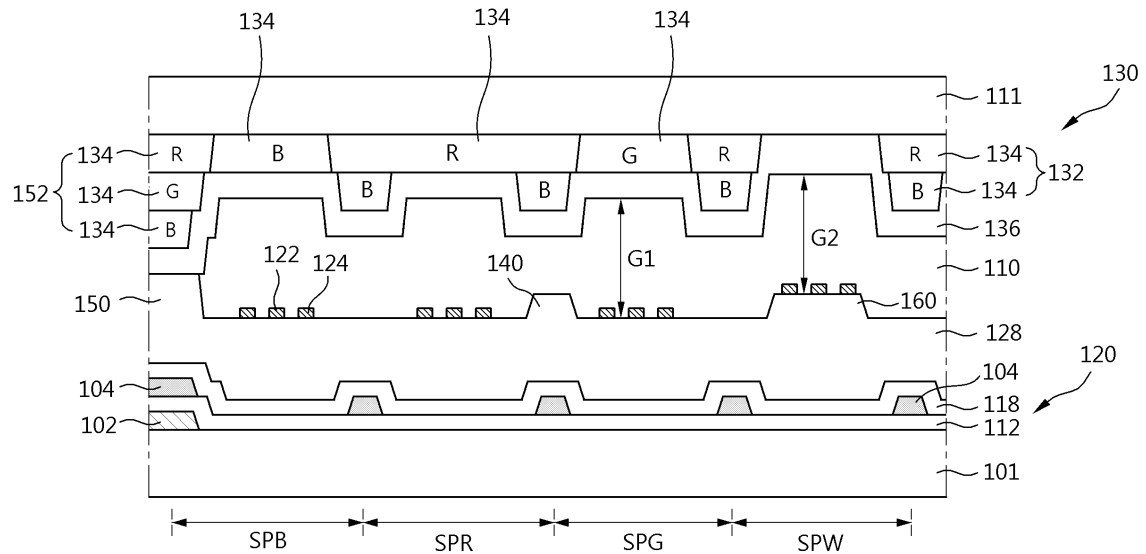
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 박막트랜지스터 기관 및 그를 가지는 액정 표시 패널

(57) 요약

본 발명은 셀 갭을 일정하게 유지하면서 생산성을 향상시킬 수 있는 박막트랜지스터 기관 및 그를 가지는 액정 표시 패널에 관한 것으로, 본 발명에 따른 액정 표시 패널의 컬러 필터는 백색 서브 화소 영역을 제외한 적색, 녹색 및 청색 서브 화소 영역의 상부 기관 상에 배치되며, 단차 보상막은 적색, 녹색 및 청색 서브 화소 영역을 제외한 백색 서브 화소 영역의 유기 보호막 상에 배치되어 컬러 필터에 의해 발생하는 단차를 보상한다.

대표도 - 도2



(52) CPC특허분류
G02F 1/1339 (2013.01)

명세서

청구범위

청구항 1

단위 화소 당 적색, 녹색, 청색 및 백색 서브 화소를 구비하는 액정 표시 패널에 있어서,
 상기 백색 서브 화소 영역의 최상층이 인접한 서브 화소 영역의 최상층과 제1 단차를 이루는 컬러 필터 기판과;
 상기 백색 서브 화소 영역의 최상층이 상기 인접한 서브 화소 영역의 최상층과 제2 단차를 이루는 박막트랜지스터 기판을 구비하며,
 상기 제1 및 제2 단차는 반대 형상인 액정 표시 패널.

청구항 2

제 1 항에 있어서,
 상기 컬러 필터 기판은
 상기 백색 서브 화소 영역을 제외한 상기 적색, 녹색 및 청색 서브 화소 영역의 상부 기판 상에 배치되는 컬러 필터와;
 상기 적색, 녹색, 청색 및 백색 서브 화소 영역 상에 배치되는 오버코트층을 구비하며,
 상기 백색 서브 화소 영역의 상기 오버코트층의 상부면은 상기 인접한 서브 화소 영역의 상기 오버코트층의 상부면과 홈 형상의 상기 제1 단차를 이루는 액정 표시 패널.

청구항 3

제 2 항에 있어서,
 상기 박막트랜지스터 기판은
 상기 상부 기판과 대향하는 하부 기판의 상기 적색, 녹색, 청색 및 백색 서브 화소 영역 상에 배치되는 유기 보호막과;
 상기 적색, 녹색 및 청색 서브 화소 영역을 제외한 상기 백색 서브 화소 영역의 상기 유기 보호막 상에 배치되는 단차 보상막을 구비하며,
 상기 백색 서브 화소 영역의 상기 단차 보상막의 상부면은 상기 인접한 서브 화소 영역의 상기 유기 보호막의 상부면과 돌기 형상의 상기 제2 단차를 이루는 액정 표시 패널.

청구항 4

제 3 항에 있어서,
 상기 적색, 녹색 및 청색 서브 화소 영역의 셀갭은 상기 단차 보상막이 배치되는 상기 백색 서브 화소 영역의 셀갭과 동일한 액정 표시 패널.

청구항 5

제 4 항에 있어서,
 상기 적색, 녹색 및 청색 서브 화소 영역의 상기 오버코트층과 상기 유기 보호막 사이의 거리는 상기 백색 서브 화소 영역의 상기 오버코트층과 상기 단차 보상막 사이의 거리와 동일한 액정 표시 패널.

청구항 6

제 1 항에 있어서,

상기 유기 보호막 및 상기 단차 보상막은 동일 재질로 이루어지며,
상기 유기 보호막은 상기 단차 보상막과 일체화되는 액정 표시 패널.

청구항 7

제 3 항에 있어서,
상기 상부 기관 및 하부 기관 사이에 배치되는 컬럼 스페이서를 더 구비하며,
상기 컬럼 스페이서는 상기 유기 보호막 및 상기 단차 보상막과 동일 재질로, 상기 유기 보호막 및 상기 단차 보상막과 일체화되는 액정 표시 패널.

청구항 8

적색, 녹색, 청색 및 백색 서브 화소 영역이 마련된 기관과;
상기 기관의 상기 적색, 녹색, 청색 및 백색 서브 화소 영역 상에 형성되는 유기 보호막과;
상기 적색, 녹색 및 청색 서브 화소 영역을 제외한 상기 백색 서브 화소 영역의 유기 보호막 상에 배치되는 단차 보상막을 구비하는 박막트랜지스터 기관.

청구항 9

제 8 항에 있어서,
상기 유기 보호막 및 상기 단차 보상막은 동일 재질로 이루어지며,
상기 유기 보호막은 상기 단차 보상막과 일체화되는 박막트랜지스터 기관.

청구항 10

제 8 항에 있어서,
상기 유기 보호막 및 단차 보상막과 동일 재질로, 상기 유기 보호막 및 단차 보상막과 일체화되는 컬럼 스페이서를 더 구비하며,
상기 단차 보상막의 면적은 상기 컬럼 스페이서의 면적보다 넓은 박막트랜지스터 기관.

발명의 설명

기술 분야

[0001] 본 발명은 박막트랜지스터 기관에 관한 것으로, 특히 셀 갭을 일정하게 유지하면서 생산성을 향상시킬 수 있는 박막트랜지스터 기관 및 그를 가지는 액정 표시 패널에 관한 것이다.

배경 기술

[0002] 다양한 정보를 화면으로 구현해 주는 영상 표시 장치는 정보 통신 시대의 핵심 기술로 더 얇고 더 가볍고 휴대가 가능하면서도 고성능의 방향으로 발전하고 있다. 이에 음극선관(CRT)의 단점인 무게와 부피를 줄일 수 있는 평판 표시 장치가 각광받고 있다.

[0003] 평판형 표시 장치 중 액정 표시 장치는 화소 전극과 공통 전극에 형성되는 전계에 의해 액정의 광투과율을 조절함으로써 화상을 표시하게 된다. 이를 위해, 액정 표시 장치는 적색, 녹색, 청색 및 백색의 서브 화소를 하나의 단위 화소로 구성하여 다양한 색상의 화상을 표시한다. 여기서, 각 서브 화소는 액정셀과, 그 액정셀을 독립적으로 구동하는 박막트랜지스터를 구비한다.

[0004] 이러한 액정 표시 장치의 적색, 녹색, 청색 및 백색 서브 화소에는 해당 색의 컬러 필터가 형성된다. 이 경우, 적색, 녹색, 청색 및 백색 컬러 필터를 형성하기 위한 각각의 마스크 공정이 필요하므로 생산성이 저하되는 문제점이 있다.

[0005] 이러한 문제점을 해결하기 위해, 적색, 녹색 및 청색 서브 화소에는 해당 색의 컬러 필터가 형성하고, 백색 서브 화소에는 백색 컬러 필터 없이 적색, 녹색, 청색 및 백색 서브 화소에 전면 형성되는 오버 코트층을 이용하

여 백색을 구현하는 구조가 제안되었다.

[0006] 이 경우, 백색 컬러 필터가 형성되지 않은 백색 서브 화소의 셀갭은 해당 색의 컬러 필터가 형성된 적색, 녹색 및 청색 서브 화소의 셀갭과 달라진다. 이에 따라, 백색 서브 화소와, 비백색 서브 화소 간의 셀갭이 달라져 각 서브 화소에 인가되는 전압에 따른 투과율 특성이 달라지므로, 제조 틀어짐에 의한 시감차가 발생하는 문제점이 있다.

발명의 내용

해결하려는 과제

[0007] 본 발명은 상기 문제점을 해결하기 위한 것으로서, 본 발명은 셀 갭을 일정하게 유지하면서 생산성을 향상시킬 수 있는 박막트랜지스터 기관 및 그를 가지는 액정 표시 패널을 제공하는 것이다.

과제의 해결 수단

[0008] 상기 목적을 달성하기 위하여, 본 발명의 액정 표시 패널의 컬러 필터는 백색 서브 화소 영역을 제외한 적색, 녹색 및 청색 서브 화소 영역의 상부 기관 상에 배치되며, 단차 보상막은 적색, 녹색 및 청색 서브 화소 영역을 제외한 백색 서브 화소 영역의 유기 보호막 상에 배치되어 컬러 필터에 의해 발생하는 단차를 보상한다.

발명의 효과

[0009] 본 발명에 따른 박막트랜지스터 기관 및 그를 가지는 액정 표시 패널은 컬럼 스페이서와 일체화된 유기 보호막과 동시에 형성되는 단차 보상막을 구비한다. 이 단차 보상막에 의해 컬러 필터 기관에 오버코트층에 형성된 단차를 보상하므로, 적색, 녹색 및 청색 서브 화소 영역의 셀 갭은 단차 보상막이 배치되는 백색 서브 화소 영역의 셀갭과 동일하게 유지할 수 있다. 또한, 본 발명에 따른 액정 표시 패널은 단차 보상막이 컬럼 스페이서와 일체화된 유기 보호막과 동시에 형성되므로, 추가 마스크 공정이 불필요하므로 생산성을 20%이상으로 향상시킬 수 있다.

도면의 간단한 설명

[0010] 도 1은 본 발명에 따른 액정 표시 패널을 나타내는 단면도이다.

도 2는 본 발명에 따른 액정 표시 패널의 다른 실시예를 나타내는 단면도이다.

도 3a 내지 도 3c는 도 1에 도시된 박막트랜지스터 기관의 제조 방법을 설명하기 위한 단면도들이다.

발명을 실시하기 위한 구체적인 내용

[0011] 이하, 첨부된 도면을 참조하여 본 발명에 따른 실시 예를 상세하게 설명한다.

[0012] 도 1은 본 발명에 따른 액정 표시 패널을 나타내는 단면도이다.

[0013] 도 1에 도시된 바와 같이, 본 발명에 따른 액정 표시 패널의 각 단위 화소는 적색, 녹색, 청색 및 백색 서브 화소(SPR,SPG,SPB)를 구비한다.

[0014] 적색, 녹색, 청색 및 백색 서브 화소(SPR,SPG,SPB,SPW)는 쿼드 타입의 2×2구조로 배열되거나, 3×1구조로 배열되거나, 스트라이프 타입으로 배열된다. 이와 같은, 적색, 녹색, 청색 및 백색 서브 화소(SPR,SPG,SPB,SPW)로 이루어진 다수의 단위 화소가 형성된 액정 표시 패널은 액정층(110)을 사이에 두고 대향하는 박막트랜지스터 기관(120)과 컬러필터 기관(130)을 구비한다.

[0015] 컬러필터 기관(130)은 상부 기관(111) 상에 순차적으로 형성되는 블랙 매트릭스(132), 컬러 필터(134) 및 오버코트층(136)을 구비한다.

[0016] 블랙매트릭스(132)는 게이트 라인(102), 데이터 라인(104) 및 박막트랜지스터(도시하지 않음) 중 적어도 어느 하나와 중첩되게 상부기관(111) 상에 형성된다. 이러한 블랙매트릭스(132)는 각 서브 화소 영역을 구분함과 아울러 인접한 서브 화소 영역 간의 광간섭 및 빛샘을 방지하는 역할을 하게 된다. 한편, 별도의 블랙매트릭스(132) 없이 도 2에 도시된 바와 같이 적색(R), 녹색(G) 및 청색(B) 컬러 필터(134) 중 적어도 2개의 컬러 필터들(134)이 중첩되어 블랙매트릭스(132) 역할을 대신할 수도 있다. 예를 들어, 블랙매트릭스(132) 형성 영역에

적색(R) 및 청색(B) 컬러 필터(134)를 중첩되게 형성함으로써 블랙매트릭스(132)를 대신할 수도 있다.

- [0017] 적색(R), 녹색(G), 청색(B) 컬러 필터(134)는 백색 서브 화소(SPW) 영역을 제외한 해당 서브 화소(SPR,SPG,SPB) 영역의 상부 기관(111)에 형성되어 해당 색을 구현한다. 즉, 적색(R), 녹색(G), 청색(B) 서브 화소(SPR,SPG,SPB) 영역에는 컬러 필터(134)가 형성되는 반면에 백색 서브 화소(SPW)에는 컬러 필터(134)가 형성되지 않는다.
- [0018] 오버코트층(136)은 컬러 필터(134) 및 블랙 매트릭스(132) 위에 아크릴 수지 등의 투명한 유기 절연물질로 형성된다. 오버코트층(136)은 컬러 필터(134)와 블랙 매트릭스(132)의 단차를 보상한다. 또한, 오버코트층(138)은 백색 컬러 필터(134)가 형성되지 않은 백색 서브 화소(SPW) 영역에서 백색 컬러 필터 역할을 한다.
- [0019] 이러한 컬러 필터 기관(130)에서는 백색 컬러 필터(134)가 형성되지 않은 백색 서브 화소(SPW) 영역과; 해당 색의 컬러 필터(134)가 형성된 적색(R), 녹색(G), 청색(B) 서브 화소(SPR,SPG,SPB) 영역 간의 제1 단차(H1)가 발생된다. 즉, 백색 서브 화소(SPW) 영역의 최상층인 오버 코트층(136)의 상부면은 인접한 적색(R), 녹색(G), 청색(B) 서브 화소(SPR,SPG,SPB) 영역의 최상층인 오버코트층(136)의 상부면과 홈 형상의 제1 단차(H1)를 형성한다. 이러한 제1 단차(H1)를 보상하기 위해 박막트랜지스터 기관(120)은 적색(R), 녹색(G), 청색(B) 서브 화소(SPR,SPG,SPB) 영역을 제외한 백색 서브 화소(SPW) 영역에 선택적으로 형성되는 단차 보상막(160)을 구비한다.
- [0020] 구체적으로, 박막트랜지스터 기관(120)은 하부 기관(101) 상에 형성되는 게이트 라인(102)과, 데이터 라인(104)과, 박막트랜지스터(도시하지 않음)와, 화소 전극(122)과, 공통 전극(124) 및 단차 보상막(160)을 구비한다.
- [0021] 박막트랜지스터는 게이트라인(102)으로부터의 게이트신호에 응답하여 데이터 라인(104)으로부터의 데이터신호를 화소전극(122)에 공급한다. 이를 위해, 박막트랜지스터는 게이트 라인(102)과 접속된 게이트 전극과, 게이트 라인(102)과 게이트 절연막(112)을 사이에 두고 교차하는 데이터 라인(104)과 접속된 소스 전극과, 화소 전극(122)과 접속된 드레인 전극과, 소스 및 드레인 전극 사이의 채널을 형성하는 반도체층으로 이루어진다.
- [0022] 공통 전극(124)은 공통 전압을 공급하는 공통 라인(도시하지 않음)과 접속된다. 이러한 공통 전극(124)은 화소 전극(122)과 나란하게 형성되며, 화소 전극(122)과 교번되게 형성된다.
- [0023] 화소 전극(122)은 게이트 라인(102) 및 데이터 라인(104)의 교차부에 형성된 박막트랜지스터의 드레인 전극과 접속된다. 이러한 화소 전극(122)은 박막 트랜지스터(도시하지 않음)를 통해 비디오 신호가 공급되면, 공통 전압이 공급된 공통 전극(124)과 수평 전계를 형성한다. 이에 따라, 박막트랜지스터 기관(120)과 컬러필터 기관(130) 사이에서 수평 방향으로 배열된 액정층(110)의 액정 분자들이 유전 이방성에 의해 회전하게 된다. 그리고, 액정 분자들의 회전 정도에 따라 화소 영역을 투과하는 광 투과율이 달라지게됨으로써 계조를 구현하게 된다.
- [0024] 한편, 적색(R), 녹색(G), 청색(B) 서브 화소(SPR,SPG,SPB) 영역의 화소 전극(122) 및 공통 전극(124) 중 적어도 어느 하나의 전극은 유기 보호막(128) 상에 형성되고, 백색 서브 화소 영역의 화소 전극(122) 및 공통 전극(124) 중 적어도 어느 하나의 전극은 유기 보호막(128)보다 컬러 필터 기관(130)과 가까운 단차 보상막(160) 상에 형성된다.
- [0025] 무기 보호막(118)은 박막트랜지스터를 덮도록 형성되어 박막 트랜지스터의 채널을 보호한다.
- [0026] 유기 보호막(128)은 무기 보호막(118)을 덮도록 유기 절연 물질 예를 들어, 포토 아크릴 등으로 무기 보호막(118) 상에 형성된다. 이러한 유기 보호막(128)은 적색, 녹색, 청색 및 백색 서브 화소(SPR,SPG,SPB,SPW) 영역에 형성되어 박막트랜지스터의 단차를 보상한다.
- [0027] 하부 컬럼 스페이서(150)는 유기 보호막(128)과 동일 재질로 유기 보호막(128)과 일체화되게 형성된다. 이 하부 컬럼 스페이서(150)는 단차 보상막(160)보다는 높은 높이로 형성된다.
- [0028] 이러한 하부 컬럼 스페이서(150)는 하부 기관(101)에 블랙매트릭스(132)와 중첩되게 형성되어 셀갭을 유지한다. 한편, 셀갭이 큰 경우, 하나의 하부 컬럼 스페이서(150) 만으로는 원하는 셀갭을 형성하기 어려우므로, 도 2에 도시된 바와 같이 서로 중첩되는 상부 및 하부 컬럼 스페이서(152,150)를 이용하여 셀갭을 유지할 수도 있다.
- [0029] 예를 들어, 상부 컬럼 스페이서(152)는 오버코트층(136)과 동일 재질로 동시에 형성되거나, 도 2에 도시된 바와 같이 적색(R), 녹색(G), 청색(B) 컬러 필터(134)가 중첩되어 형성될 수도 있다.
- [0030] 한편, 하부 컬럼 스페이서(150) 이외에도 박막 트랜지스터 기관은 블랙매트릭스(132)와 중첩되는 눌림 스페이서(140; Push Spacer)를 더 구비할 수도 있다. 이 눌림 스페이서(140)는 하부 컬럼 스페이서(150)보다 높이가 낮

으며, 단차 보상막(160)과 동일 높이로 형성된다. 이러한 놀림 스페이서(140)는 액정 주입시 액정이 원활하게 충전될 수 있는 통로로 이용되며, 상부기관(111)에 압력이 가해졌을 때 상부 기관(111)을 원 상태로 쉽게 복원될 수 있도록 한다. 이를 위해, 놀림 스페이서(140)는 하부 컬럼 스페이서(150)의 밀도보다 높은 밀도를 가지도록 형성된다.

[0031] 단차 보상막(160)은 적색(R), 녹색(G), 청색(B) 서브 화소(SPR,SPG,SPB) 영역을 제외한 백색 서브 화소(SPW) 영역의 유기 보호막(128) 상에 유기 보호막(128)과 동일 재질로 유기 보호막(128)과 일체화되게 형성된다. 여기서, 단차 보상막(160)은 백색 서브 화소(SPW) 영역과 유사한 면적을 가지므로, 하부 컬럼 스페이서(150)보다 면적이 크다. 이러한 단차 보상막(160)은 컬러 필터 기관(130)에 형성된 홈 형상의 제1단차(H1)를 보상하기 위해 박막트랜지스터 기관(120) 상에 홈 형상의 제1 단차(H1)와 반대 형상인 돌기 형상의 제2 단차(H2)를 형성한다. 즉, 백색 서브 화소(SPW) 영역의 최상층인 단차 보상막(160)의 상부면은 인접한 적색(R), 녹색(G), 청색(B) 서브 화소(SPR,SPG,SPB) 영역의 최상층인 유기 보호막(128)의 상부면과 돌기 형상의 제2 단차(H2)를 이룬다. 이 때, 제1 및 제2 단차(H1, H2)는 동일 높이를 가진다.

[0032] 이와 같이 제1 단차(H1)와 반대 형상의 제2 단차(H2)를 유발하는 단차 보상막(160)을 통해 적색(R), 녹색(G), 청색(B) 서브 화소 각각의 컬러 필터(134) 상에 형성된 오버코트층(136)의 상부면과, 백색 서브 화소(SPW)의 상부 기관(111) 상에 형성된 오버코트층(136)의 상부면 간의 제1 단차(H1)를 보상할 수 있다. 즉, 적색(R), 녹색(G), 청색(B) 서브 화소(SPR,SPG,SPB) 영역의 오버코트층(136)과 유기 보호막(128) 사이의 거리(G1)는 백색 서브 화소(SPW) 영역의 오버코트층(136)과 단차 보상막(160) 사이의 거리(G2)는 동일해진다. 이에 따라, 적색(R), 녹색(G), 청색(B) 서브 화소(SPR,SPG,SPB) 영역의 셀갭은 단차 보상막(160)이 배치되는 백색 서브 화소(SPW) 영역의 셀갭과 동일해지므로 색좌표가 일정하게 유지될 수 있어 화질 저하를 방지할 수 있다.

[0033] 이와 같은 본 발명에 따른 액정 표시 패널은 도 3a 내지 도 3c에 도시된 제조 방법을 통해 제조된 박막트랜지스터 기관(120)과, 별도로 제조된 컬러 필터 기관(130)을 액정층(110)을 사이에 두고 합착함으로써 완성된다.

[0034] 도 3a 내지 도 3c는 본 발명에 따른 박막트랜지스터 기관의 제조 방법을 설명하기 위한 단면도들이다.

[0035] 도 3a에 도시된 바와 같이 하부 기관(101) 상에 게이트 라인(102), 데이터 라인(104) 및 박막트랜지스터가 형성된다.

[0036] 구체적으로, 하부 기관(101) 상에 스퍼터링 방법 등의 증착 방법을 통해 게이트 금속층이 형성된다. 게이트 금속층으로는 Mo, Ti, Cu, AlNd, Al, Cr, Mo 합금, Cu 합금, Al 합금 등과 같이 금속 물질이 단일층으로 이용되거나, 상기 금속을 이용하여 이중층 이상이 적층된 구조로 이용된다. 이어서, 포토리소그래피 공정 및 식각 공정으로 게이트 금속층이 패터닝됨으로써 박막트랜지스터의 게이트 전극 및 게이트 라인(102)이 형성된다.

[0037] 게이트 전극 및 게이트 라인(102)이 형성된 하부 기관(101) 상에 SiNx 또는 SiOx로 형성된 게이트 절연막(112), 비정질 실리콘층, 불순물(n+ 또는 p+)이 도핑된 비정질 실리콘층이 순차적으로 형성된다. 이어서, 포토리소그래피 공정 및 식각 공정으로 비정질 실리콘층 및 불순물이 도핑된 비정질 실리콘층이 패터닝됨으로써 활성층 및 오믹 접촉층을 포함하는 반도체 패턴이 형성된다.

[0038] 반도체 패턴이 형성된 하부 기관(101) 상에 데이터 금속층이 형성된다. 데이터 금속층으로는 Mo, Ti, Cu, AlNd, Al, Cr, Mo 합금, Cu 합금, Al 합금 등과 같이 금속 물질이 단일층으로 이용되거나, 상기 금속을 이용하여 이중층 이상이 적층된 구조로 이용된다. 이어서, 포토리소그래피 공정 및 식각 공정으로 데이터 금속층이 패터닝됨으로써 데이터 라인(104) 및 박막트랜지스터의 소스 및 드레인 전극이 형성된다. 그런 다음, 소스 및 드레인 전극을 마스크로 이들 사이에 위치하는 오믹접촉층이 제거됨으로써 활성층이 노출된다. 한편, 반도체 패턴, 데이터 라인, 소스 및 드레인 전극은 회절 마스크 또는 반투과 마스크를 이용하여 한 번의 마스크 공정을 통해, 즉 동시에 형성가능하다.

[0039] 도 3b를 참조하면, 데이터 라인(104), 소스 및 드레인 전극이 형성된 게이트 절연막(112) 상에 SiNx 또는 SiOx로 형성된 무기 보호막(118) 및 포토 아크릴과 같은 감광성막이 전면 도포된다. 그런 다음, 회절 또는 반투과 마스크를 이용하는 포토리소그래피공정으로 감광성막을 패터닝함으로써 드레인 전극을 노출시키는 컨택홀을 가지는 유기 보호막(128), 하부 컬럼 스페이서(150), 놀림 스페이서(140) 및 단차 보상막(160)이 동시에 형성된다.

[0040] 이 때, 컨택홀은 반투과 마스크의 투과부와 대응되며, 하부 컬럼 스페이서(150)는 반투과 마스크의 차단부와 대응되며, 놀림 스페이서(140) 및 단차 보상막(160)은 제1 반투과부와 대응되며, 나머지 유기 보호막(128)은 제1

반투과부보다 투과량이 높은 제2 반투과부와 대응된다.

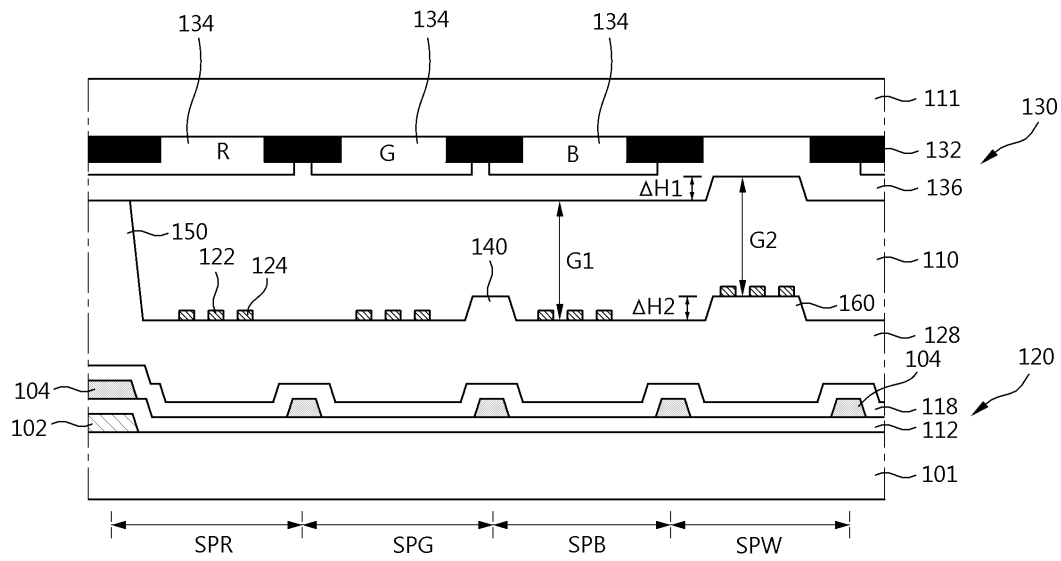
- [0041] 이에 따라, 유기 보호막(128)은 무기 보호막(118) 상에 제1 두께로 형성되고, 단차 보상막(160) 및 눌림 스페이서(140)는 제1 두께보다 두꺼운 제2 두께로 형성되고, 하부 컬럼 스페이서(150)는 제2 두께보다 두꺼운 제3 두께로 형성된다.
- [0042] 도 3c를 참조하면, 유기 보호막(128), 하부 컬럼 스페이서(150), 눌림 스페이서(140) 및 단차 보상막(160)이 일체화되게 형성된 하부 기판(101) 상에 스퍼터링 방법 등의 증착 방법을 통해 투명 도전막이 형성된다. 투명 도전막으로는 인듐 주석 산화물(Indium Tin Oxide : ITO)이나 주석 산화물(Tin Oxide : TO), 인듐 아연 산화물(Indium Zinc Oxide : IZO), SnO_2 , 아몰퍼스-인듐 주석 산화물(a-ITO)등이 이용된다. 이어서, 포토리소그래피 공정 및 식각 공정으로 투명 도전막이 패터닝됨으로써 화소 전극(122) 및 공통 전극(124)이 형성된다.
- [0043] 이와 같이, 본 발명에 따른 액정 표시 패널은 단차 보상막(160)이 컬럼 스페이서(150)와 일체화된 유기 보호막(128)과 동시에 형성되므로, 추가 마스크 공정이 불필요하므로 생산성을 20%이상으로 향상시킬 수 있다.
- [0044] 한편, 본 발명에서는 화소 전극(122) 및 공통 전극(124)이 슬릿 형태로 형성되는 수평 전계형 구조를 예로 들어 설명하였지만, 이외에도 화소 전극(122) 및 공통 전극(124) 중 어느 하나가 슬릿 형태로 형성되고 나머지 하나가 플레이트 형태로 형성되는 프린지 전계형 구조, 또는 화소 전극(122) 및 공통 전극(124)이 서로 다른 기판 상에 플레이트 형태로 형성되는 수직 전계형 구조에도 적용 가능하다.
- [0045] 이상의 설명은 본 발명을 예시적으로 설명한 것에 불과하며, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 본 발명의 기술적 사상에서 벗어나지 않는 범위에서 다양한 변형이 가능할 것이다. 따라서 본 발명의 명세서에 개시된 실시 예들은 본 발명을 한정하는 것이 아니다. 본 발명의 범위는 아래의 특허청구범위에 의해 해석되어야 하며, 그와 균등한 범위 내에 있는 모든 기술도 본 발명의 범위에 포함되는 것으로 해석해야 할 것이다.

부호의 설명

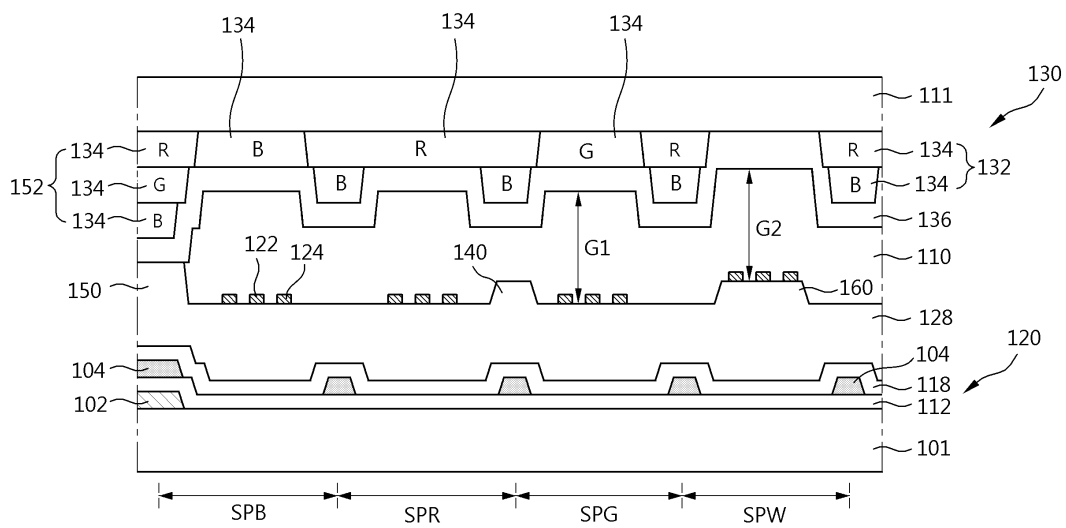
- [0046]
- | | |
|--------------------|---------------|
| 102 : 게이트 라인 | 104 : 데이터 라인 |
| 110 : 액정층 | 112 : 게이트 절연막 |
| 120 : 박막트랜지스터 기판 | 122 : 화소 전극 |
| 124 : 공통 전극 | 128 : 유기 보호막 |
| 130 : 컬러 필터 기판 | 136 : 오버코트층 |
| 150, 152 : 컬럼 스페이서 | 160 : 단차 보상막 |

도면

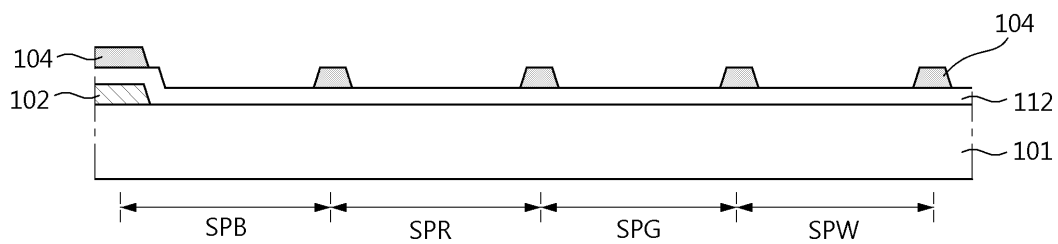
도면1



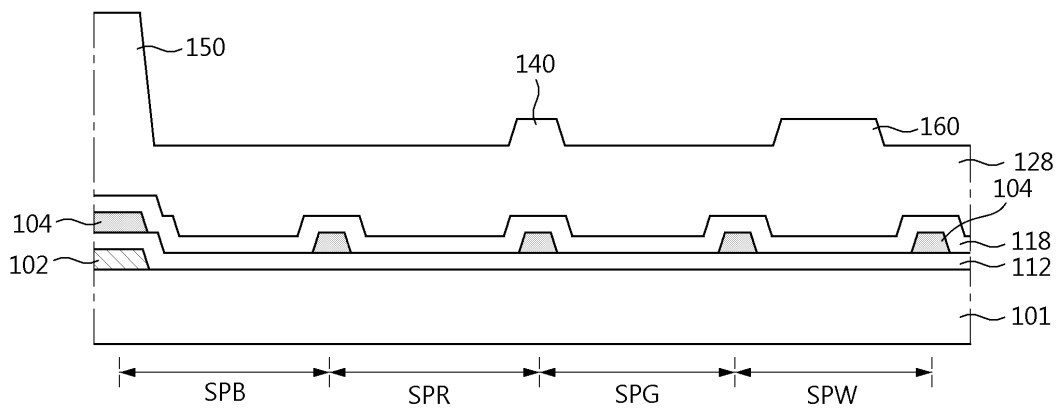
도면2



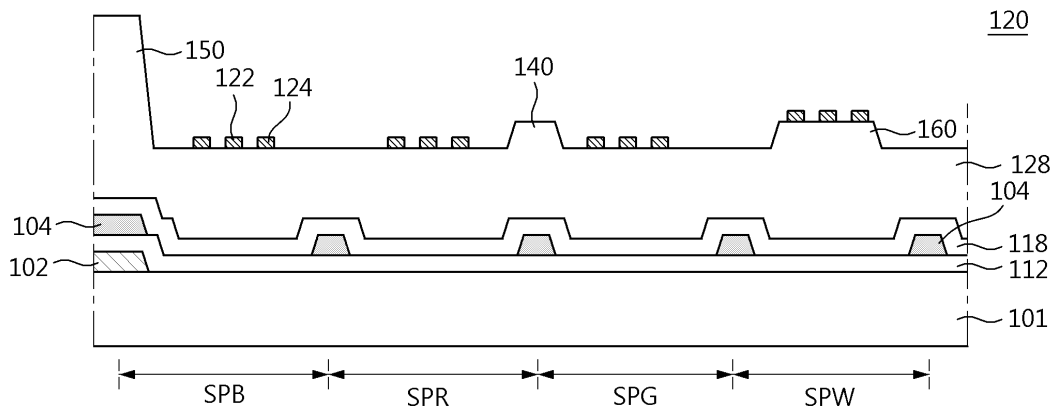
도면3a



도면3b



도면3c



专利名称(译)	标题：薄膜晶体管基板和具有该薄膜晶体管基板的液晶显示板		
公开(公告)号	KR1020170050006A	公开(公告)日	2017-05-11
申请号	KR1020150150997	申请日	2015-10-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	BYUN WOO JUNG 변우중		
发明人	변우중		
IPC分类号	G02F1/1368 G02F1/1335 G02F1/1339		
CPC分类号	G02F1/1368 G02F1/133514 G02F1/1339		
代理人(译)	Bakyoungbok		
外部链接	Espacenet		

摘要(译)

本发明涉及液晶面板薄膜晶体管基板的种类，它可以在定期保持单元间隙的同时提高生产率，并且根据本发明的液晶显示面板的滤色器布置在红色上，除了白色子像素域，蓝色子像素域的上板和绿色和阶差补偿膜排列为红色，白色子像素域的有机钝化除了绿色和蓝色子像素域和阶梯滑轮使用滤色器生成的补偿。

