



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0115699  
(43) 공개일자 2009년11월05일

(51) Int. Cl.

G02F 1/1335 (2006.01)

- (21) 출원번호 10-2009-0092877(분할)
- (22) 출원일자 2009년09월30일  
심사청구일자 2009년09월30일
- (62) 원출원 특허 10-2003-0012334  
원출원일자 2003년02월27일  
심사청구일자 2008년02월27일
- (30) 우선권주장 JP-P-2002-055874 2002년03월01일 일본(JP)

- (71) 출원인 가부시키가이샤 한도오따이 에네루기 켄큐쇼  
일본국 가나가와켄 아쓰기시 하세 398
- (72) 발명자 에구치 신고  
일본국 가나가와켄 아쓰기시 하세 398 가부시키가이샤 한도오따이 에네루기 켄큐쇼 내  
시오노이리 유타카  
일본국 가나가와켄 아쓰기시 하세 398 가부시키가이샤 한도오따이 에네루기 켄큐쇼 내
- (74) 대리인 장훈

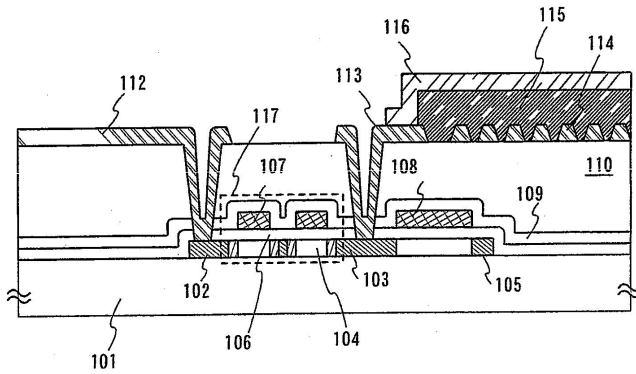
전체 청구항 수 : 총 11 항

(54) 액정 디스플레이 장치를 제조하기 위한 방법

(57) 요약

본 발명의 목적은 투명한 반사형 액정 디스플레이 장치들의 제조 공정에서 문제점이 될 수 있었던, 반사형 액정 디스플레이 장치를 위한 컬러 필터의 배치를 최적화시킴으로써 얻어지는 우수한 가시도를 갖는 반투과형 액정 디스플레이 장치(transflective liquid crystal display device)를 제공하는 것이다. 본 발명에서, 컬러 필터의 배치는 반투과형 액정 디스플레이 장치의 가시도를 개선시키기 위해 최적화된다. 또한, 디스플레이 상에 영향을 미치는 커패시턴스를 증가시킴 없이 컬러 필터들의 형성을 허용하는 구조가 제조된다. 더욱이, 반투과형 액정 디스플레이 장치의 제조 공정에서, 불균일한 구조의 형성을 위한 추가의 패터닝 단계를 특별히 증가시키지 않고도 불균일한 구조가 추가로 형성된다.

대표도 - 도1



## 특허청구의 범위

### 청구항 1

액정 디스플레이 장치를 제조하기 위한 방법에 있어서,  
 기판 위에 박막 트랜지스터를 형성하는 단계;  
 상기 박막 트랜지스터 위에 절연막을 형성하는 단계;  
 상기 절연막 위에 배선 및 복수의 반사기들을 형성하는 단계로서, 상기 배선은 상기 절연막을 통해 상기 박막 트랜지스터에 전기적으로 접속되는, 상기 배선 및 복수의 반사기들을 형성하는 단계;  
 상기 복수의 반사기들 위에 컬러 필터를 형성하는 단계; 및  
 상기 컬러 필터 위에 투명 전극을 형성하는 단계로서, 상기 투명 전극은 상기 배선에 전기적으로 접속되는, 상기 투명 전극을 형성하는 단계를 포함하고,  
 상기 컬러 필터는 상기 절연막 및 상기 복수의 반사기들과 접촉하고,  
 상기 투명 전극은 상기 컬러 필터 및 상기 복수의 반사기들을 덮는, 액정 디스플레이 장치를 제조하기 위한 방법.

### 청구항 2

액정 디스플레이 장치를 제조하기 위한 방법에 있어서,  
 기판 위에 박막 트랜지스터를 형성하는 단계;  
 상기 박막 트랜지스터 위에 절연막을 형성하는 단계;  
 상기 절연막 위에 배선을 형성하는 단계로서, 상기 배선은 상기 절연막을 통해 상기 박막 트랜지스터에 전기적으로 접속되는, 상기 배선을 형성하는 단계;  
 상기 절연막 위에 컬러 필터를 형성하는 단계; 및  
 상기 컬러 필터 위에 투명 전극을 형성하는 단계로서, 상기 투명 전극은 상기 배선에 전기적으로 접속되는, 상기 투명 전극을 형성하는 단계를 포함하고,  
 상기 컬러 필터는 상기 절연막과 접촉하고,  
 상기 투명 전극은 상기 컬러 필터를 덮는, 액정 디스플레이 장치를 제조하기 위한 방법.

### 청구항 3

액정 디스플레이 장치를 제조하기 위한 방법에 있어서,  
 기판 위에 박막 트랜지스터를 형성하는 단계;  
 상기 박막 트랜지스터 위에 제 1 절연막을 형성하는 단계;  
 상기 제 1 절연막 위에 제 2 절연막을 형성하는 단계;  
 상기 제 2 절연막 위에 배선 및 복수의 반사기들을 형성하는 단계로서, 상기 배선은 상기 제 1 및 상기 제 2 절연막을 통해 상기 박막 트랜지스터에 전기적으로 접속되는, 상기 배선 및 복수의 반사기들을 형성하는 단계;  
 상기 복수의 반사기들 위에 컬러 필터를 형성하는 단계; 및  
 상기 컬러 필터 위에 투명 전극을 형성하는 단계로서, 상기 투명 전극은 상기 배선에 전기적으로 접속되는, 상기 투명 전극을 형성하는 단계를 포함하고,  
 상기 컬러 필터는 상기 제 2 절연막 및 상기 복수의 반사기들과 접촉하고,  
 상기 투명 전극은 상기 컬러 필터 및 상기 복수의 반사기들을 덮는, 액정 디스플레이 장치를 제조하기 위한 방법.

**청구항 4**

제 1 항 또는 제 3 항에 있어서,

상기 복수의 반사기들의 각각은 5 내지 60°의 테이퍼 각의 패턴 단부를 갖는, 액정 디스플레이 장치를 제조하기 위한 방법.

**청구항 5**

액정 디스플레이 장치를 제조하기 위한 방법에 있어서,

기판 위에 박막 트랜지스터를 형성하는 단계;

상기 박막 트랜지스터 위에 제 1 절연막을 형성하는 단계;

상기 제 1 절연막 위에 제 2 절연막을 형성하는 단계;

상기 제 2 절연막 위에 배선을 형성하는 단계로서, 상기 배선은 상기 제 1 및 제 2 절연막을 통해 상기 박막 트랜지스터에 전기적으로 접속되는, 상기 배선을 형성하는 단계;

상기 제 2 절연막 위에 컬러 필터를 형성하는 단계; 및

상기 컬러 필터 위에 투명 전극을 형성하는 단계로서, 상기 투명 전극은 상기 배선에 전기적으로 접속되는, 상기 투명 전극을 형성하는 단계를 포함하고,

상기 컬러 필터는 상기 제 2 절연막과 접촉하고,

상기 투명 전극은 상기 컬러 필터를 덮는, 액정 디스플레이 장치를 제조하기 위한 방법.

**청구항 6**

제 1 항, 제 2 항, 제 3 항 또는 제 5 항 중 어느 한 항에 있어서,

상기 배선 및 상기 복수의 반사기들은 제 1 금속 및 제 2 금속을 포함하는, 액정 디스플레이 장치를 제조하기 위한 방법.

**청구항 7**

제 6 항에 있어서,

상기 제 1 금속은 티타늄을 함유하는, 액정 디스플레이 장치를 제조하기 위한 방법.

**청구항 8**

제 6 항에 있어서,

상기 제 2 금속은 알루미늄 및 티타늄 중 어느 하나를 함유하는, 액정 디스플레이 장치를 제조하기 위한 방법.

**청구항 9**

제 1 항, 제 2 항, 제 3 항 또는 제 5 항 중 어느 한 항에 있어서,

상기 컬러 필터는 보호막에 의해 덮이는, 액정 디스플레이 장치를 제조하기 위한 방법.

**청구항 10**

제 3 항 또는 제 5 항에 있어서,

상기 제 1 절연막은 실리콘 산화물, 실리콘 질화물 및 실리콘 산화질화물 중 어느 하나인, 액정 디스플레이 장치를 제조하기 위한 방법.

**청구항 11**

제 3 항 또는 제 5 항에 있어서,

상기 제 2 절연막은 유기 재료를 포함하는, 액정 디스플레이 장치를 제조하기 위한 방법.

## 명세서

### 발명의 상세한 설명

#### 기술 분야

- <1> 본 발명은 수동형- 또는 능동형-매트릭스 액정 디스플레이 장치에 관한 것이다. 특히, 본 발명은 투명한 액정 디스플레이 장치들 및 반사하는 액정 디스플레이 장치들 모두의 기능 특성들을 갖는 반투과형 액정 디스플레이 장치(transflective liquid crystal display device)의 전극 구조에 관한 것이다.

#### 배경 기술

- <2> 최근에, 그들의 사용 환경, 전력 절감 및 중량 감소에 있어서의 변화들에 맞게 채용될 수 있는 디스플레이들이 셀룰러 폰들로 대표되는 폭발적인 범위의 핸드헬드 단말기들에 요구되고 있다.
- <3> 두께 및 중량의 감소를 달성하려는 관점으로부터, 액정 디스플레이(LCD) 장치 또는 유기 전기발광(EL) 디스플레이 장치는 전형적으로 당업계에서 유망할 것이다.
- <4> 투명한 액정 디스플레이(LCD) 장치는 그의 디스플레이 장치를 작동시키기 위해 단지 그의 낮은 전력 소비를 특징으로 한다. 그러나, 이러한 경우에, 액정 자체는 발광시키지 않는다. 따라서, 액정은 그것이 그 위에 정보 또는 그래픽들을 제공하기 위해 그러한 디스플레이 장치에 사용될 때 배경 조명을 필요로 한다. 셀룰러 폰들을 위한 용도들에 있어서, 전기 발광(EL) 배경 조명들이 일반적으로 제공된다. 그러나, 그러한 EL 배경 조명은 추가량의 전력을 필요로 한다. 따라서, 충분한 방식으로 액정의 특징적인 전력 절감의 장점을 취하기는 곤란하므로, EL 배경 조명은 전력 소비의 감소에 대한 단점을 갖는다. 어두운 환경 하에서, 양호한 콘트라스트 디스플레이는 디스플레이 장치의 스크린 상에 조망될 수 있다. 그러나, 통상의 조명 환경 하에서, 그러한 디스플레이는 충분히 조망될 수 없다. 따라서, 상이한 사용 환경들에 대한 적응성은 상위 출력 시스템이나 하위 출력 시스템의 경우에 불충분하다.
- <5> 더욱이, 유기 EL 디스플레이 장치는 디스플레이 소자 자체가 발광하는 것을 특징으로 한다. 유기 EL 디스플레이 장치의 전력 소비는 반사형 액정 디스플레이 장치의 전력 소비보다 크지만, 투명한 액정 장치(배경 조명이 있음)의 전력 소비보다 적다. 투명한 액정 디스플레이 장치의 경우와 마찬가지로, 디스플레이는 어두운 환경 하에서 디스플레이 장치의 스크린 상에 선명히 조망될 수 있다. 그러나, 통상의 조명 환경 하에서, 그러한 디스플레이는 충분히 조망될 수 없다. 따라서, 상이한 사용 환경에 대한 적응성은 상위 출력 시스템이나 하위 출력 시스템의 경우에 불충분하다.
- <6> 더욱이, 반사형 액정 디스플레이 장치는 그 환경으로부터 외부 광을 디스플레이를 위한 광으로서 이용한다. 따라서, 원칙적으로, 디스플레이의 측면 상에는 배경 조명이 필요 없다. 다시 말하자면, 전력은 단지 액정 및 그의 구동 회로를 구동하기 위해 요구된다. 따라서, 전력 절감이 실제로 얻어질 수 있다. 그러나, 이전의 디스플레이 장치들과 반대로, 디스플레이는 조명 환경 하에서 분명히 조망될 수 있지만, 어두운 환경 하에서 분명히 조망될 수 없다. 핸드헬드 단말기들의 용도들을 고려하면, 이들은 주로 외부에서 사용되고, 이들의 스크린들 상의 디스플레이들은 대부분의 경우들에서 비교적 밝은 환경들 하에 조망될 수 있다. 그러나, 이러한 경우에, 상이한 사용 환경들에 대한 적응성은 여전히 불충분하다. 따라서, 정면 발광 장치들은 이들이 어두운 환경들 하에 디스플레이들을 제공할 수 있는 반사형 디스플레이 장치들로서 제공될 수 있도록 상용의 핸드헬드 단말기들 중의 일부에 설치된다.
- <7> 결과적으로, 반투과형 액정 디스플레이 장치는 투명한 액정 디스플레이 장치 및 반사형 액정 디스플레이 장치의 유리한 특징들을 갖도록 이들의 조합물로서 구축되기 때문에 이 반투과형 액정 디스플레이 장치에 관심이 주어져 왔다. 조명 환경 하에서, 반투과형 액정 디스플레이 장치는 반사형 장치의 전력 절감 특성 및 양호한 가시성을 이용하는 한편, 어두운 환경 하에서는 배경 조명을 사용하는 투명한 장치의 양호한 콘트라스팅 특성을 이용한다.
- <8> 반투과형 액정 디스플레이 장치는 일본국 특허 공개 제Hei11-10192호에 개시되어 있다. 이 문헌에서, 외부 광이 반사되는 반사성 부품 및 배경 조명으로부터 광이 단일 디스플레이 화소 상에 전송되는 투명한 부품이 통합된 이중 용도형(a dual-use type) (반투과형) 반사형 투명 액정 디스플레이 장치가 개시되어 있다. 이 장치가

완전한 암흑 속에 있을 때, 이 장치는 배경 조명으로부터 방출된 광 및 비교적 큰 반사성을 갖는 막에 의해 형성된 반사형 부품으로부터 반사된 광을 사용하여 스크린 상에 조망되는 경우의 이중-사용형 액정 디스플레이 장치로서 기능한다. 이 장치가 외부 광에 의해 잘 발광될 때, 그것은 디스플레이가 비교적 큰 반사성을 갖는 막에 의해 형성된 반사형 부품으로부터 반사된 광을 사용하여 스크린 상에 조망되는 경우의 반사형 액정 디스플레이 장치로서 기능한다.

- <9> 더욱이, 반투과형 액정 디스플레이 장치에서, 광 확산 특성을 갖는 특이적인 불균일 구조(예, 돌출부들(projections) 및 함몰부들(depressions))이 특히 스크린 상에 반사형 디스플레이를 허용하는 반사형 부품 상에 제공된다. 반사하는 전극의 경우에, 그의 구조적 설계 때문에, 반사하는 전극의 표면 상에 특정 방향의 특정 입사각으로 입사된 광은 그 광이 특정 방향의 특정 출력각으로 전극으로부터 반사될 수 있도록 제한된다(스넬의 법칙). 따라서, 출력광의 각도 및 방향은 반사하는 전극의 표면이 편평할 때 입사광의 그것들에 관하여 특별히 제한된다. 그러한 조건들 하에 생산되는 임의의 디스플레이 장치는 극도로 불량한 가시도를 갖는 디스플레이를 보여준다.
- <10> 더욱이, 투명한 반사형 액정 디스플레이 장치에서, 컬러 필터의 배치는 패럴랙스(parallax) 및 흐린 이미지의 원인들 중의 하나이다.
- <11> 예를 들면, 도 16a에 나타낸 바의 투명한 액정 디스플레이 패널의 경우에, 그것은 일반적으로 화소 전극으로서 제공된 제 1 전극(투명한 전극)(1602)을 갖는 제 1 기관(장치 기관)(1601), 카운터 전극으로서 제공된 제 2 전극(투명한 전극)(1606)을 갖는 제 2 기관(카운터 기관)(1603) 및 액정층(1607)을 포함하고, 여기서 블랙 매트릭스들(BM들)(1)(1604) 및 컬러 필터들(1605)이 제 2 기관(카운터 기관)(1603)과 제 2 전극(투명한 전극)(1606) 사이에 형성된다.
- <12> 도 16a에 도시된 것에 비해 고해상도를 얻기 위해서, LCD 패널의 대체 구조가 도 16b에 도시된 바와 같이 제공될 수 있다.
- <13> 투명한 LCD 패널에서, BM들은 전형적으로 액정을 구동하는 시점에 액정의 배향의 불규칙성에 의해 유발된 광의 새어나감을 숨기도록 조립된다. 카운터 기관의 측면 상에 컬러 필터들 및 BM들을 형성하는 경우에, 일반적으로, BM의 치수들은 장치 기관 및 카운터 기관이 액정 디스플레이 장치들을 형성하는 공정에서 이들 기관들을 함께 조합하는 단계 중에 소정의 범위에서 일탈될 수 있다는 가정 하에 마진들로서 소정의 범위들 내에서 그의 소정의 치수들보다 약간 더 크도록 제한된다.
- <14> 따라서, 도 16b에 도시된 바의 고정밀 패널에서, 개구부(개구부(2))는 상기 마진(BM 마진(2))을 보장하도록 회생됨으로써, 그것은 수치적 개구의 연속 감소를 유발할 수 있다.
- <15> 따라서, 해상도의 증가로 수반되는 수치적 개구의 감소 문제점을 해결하는 하나의 방법으로서, 도 16c에 도시된 바의 제 1 기관(장치 기관)(1621) 상에 컬러 필터들(1623)을 형성하는 것이 고려된다.
- <16> 도 16c에 나타낸 경우에, 적층의 오류에 대하여 마진들을 갖는 BM들(3)을 제공할 필요가 없으므로, 개구부(3)는 수치적 개구의 회생 없이 얻어질 수 있다.
- <17> 이와 반대로, 도 17a에 도시된 바와 같이, 당업계에 공지된 반사형 액정 디스플레이 장치의 구성은 화소 전극으로서 제공된 제 1 전극(투명한 전극)(1702)을 갖는 제 1 기관(장치 기관)(1701), 카운터 전극으로서 제공된 제 2 전극(투명한 전극)(1706)을 갖는 제 2 기관(카운터 기관)(1703) 및 액정층(1707)을 포함하고, 여기서 블랙 매트릭스들(BM들)(4)(1704) 및 컬러 필터들(1705)이 제 2 기관(카운터 기관)(1703)과 제 2 전극(투명한 전극)(1706) 사이에 형성된다. 더욱이, 이러한 경우에, BM들(4)은 광의 새어나감 및 제 1 기관(장치 기관)(1701) 및 제 2 기관(카운터 기관)(1703) 간의 적층의 오류를 고려한 마진들을 가짐으로써, 개구부의 치수들은 BM 마진들(4)로 제한될 수 있다. 다시 말하자면, 개구부의 치수는 도면에서 개구부(4)로서 제한될 수 있다.
- <18> 이러한 경우에, 도 17a에 나타낸 바의 광(1)에 관하여, 입사광 및 출력광은 동일한 화소 상에 형성된 컬러 필터를 통해 통과한다. 다른 한편, 광(2) 및 (3)에 관하여, 입사광 및 출력광은 상이한 화소들 상에 형성된 컬러 필터들을 통해 통과한다. 다시 말하자면, 광이 상이한 화소들 상에 형성된 컬러 필터들을 통해 통과하는 확률은 컬러 필터들이 카운터 기관의 측면 상에 형성될 때 증가한다. 일부 경우들에서, 흐린 이미지들을 유발하는 문제점이 발생할 수 있다.
- <19> 따라서, 도 17b에 도시된 바의 흐린 이미지들을 유발하는 문제점을 해결하기 위해, 제 1 기관(장치 기관)(1711) 상에 컬러 필터들(1714)을 형성하는 방법이 사용될 수 있다.

- <20> 도 17b에서, 흐린 이미지들의 발생을 방지하는 유리한 방법이 예시되어 있다. 이 경우에, 개구부(도시되지 않음)는 적층의 오류에 대해 마진들을 갖는 BM들(5)을 제공할 필요가 없기 때문에 수치적 개구의 희생 없이 형성될 수 있다. 또한, 입사광 및 출력광이 동일한 화소 상에 형성된 컬러 필터를 통해 통과하는 비율은 도 17a의 그것에 비해 증가한다.
- <21> 그러나, 이러한 경우에, 액정층(1717) 및 컬러 필터(1714)를 함께 적층함으로써 얻어지는 적층 구조를 갖기 때문에 효과적으로 인가되는 전압의 감소라는 또 다른 문제점이 존재하고, 컬러 필터(1714)는 화소의 커패시턴스의 일부로서 형성된다.
- <22> 반투과형 액정 디스플레이 장치는 핸드헬드 단말기라 칭하는 특수한 사용 조건에 대처하는 것이라고 말할 수 있다. 특히, 도면에서 셀룰러 폰에 대한 용도로서 많은 수요가 예상될 것으로 기대된다. 안정된 수요를 보장하고 수많은 수요를 처리하기 위해, 비용 절감을 위한 증대되는 활동의 필요성이 존재함이 분명하다.
- <23> 그러나, 상기한 바의 불균일한 구조를 형성하기 위해, 반사하는 전극이 그 반사하는 전극 아래에 위치해야 하는 층 상에 불균일 구조를 형성한 후에 설치되는 방법을 제공할 필요가 있다. 이 공정에서, 그러한 구성을 실현하기 위해, 단계들의 수는 불균일 구조를 형성하기 위해 패터닝시킬 필요성 때문에 증가한다. 단계들의 수의 증가는 생산 수율의 감소, 처리 시간의 연장 및 비용 증가를 포함하는 불리한 상황들을 유발할 것이다.

**발명의 내용**

**해결 하고자하는 과제**

- <24> 따라서, 본 발명의 목적은, 공정 단계들의 수의 증가 없이 형성되는, 불균일 구조를 갖는 반사형 전극을 갖는 반투과형 액정 디스플레이 장치를 제공하는 것이다.
- <25> 더욱이, 본 발명의 다른 목적은 컬러 필터의 배치를 최적화시킴으로써 우수한 가시도를 갖는 반투과형 액정 디스플레이 장치를 제공하는 것으로, 이는 투명한 또는 반사형 액정 디스플레이 장치가 제조될 때, 그 반투과형 액정 디스플레이 장치에 대해 논의의 여지가 될 수 있다.

**과제 해결수단**

- <26> 본 발명에 따라, 상기 단점들을 해결하기 위해, 반투과형 액정 디스플레이 장치를 제조하는 공정에 그러한 불균일 구조의 형성을 위한 추가의 패터닝 단계를 특별히 증가시킴 없이 추가로 형성되는 불균일 구조가 제공된다.
- <27> 더욱이, 본 발명에 따라, 반투과형 액정 디스플레이 장치의 우수한 가시도를 개선시키기 위해 컬러 필터의 배치를 최적화시킬 뿐만 아니라, 디스플레이 상에 영향을 미치는 그의 커패시턴스를 증가시킴 없이 컬러 필터를 형성하는 구조가 제공된다.
- <28> 본 발명의 일 국면은 절연 표면 상에 형성된 복수의 섬 패턴들, 복수의 섬 패턴들 상에 형성된 컬러 필터 및 컬러 필터 상에 형성된 투명한 도전막을 포함하는 액정 디스플레이 장치를 제공하는 것이다.
- <29> 장치의 상기 구성에서, 복수의 섬 패턴들은 절연 표면 상에 형성된 반사형 도전막을 에칭함으로써 형성될 수 있다. 더욱이, 복수의 섬 패턴들은 반사형 도전막으로부터 형성됨으로써, 복수의 섬 패턴들은 입사광을 반사하는 기능을 갖는다.
- <30> 본 발명에서, 컬러 필터는 복수의 섬 패턴들과 투명한 도전막으로 제조된 투명한 전극 사이에 샌드위치되도록 형성될 수 있다. 따라서, 복수의 섬 패턴들에 의한 반사형 디스플레이의 경우 또는 투명한 전극에 의한 디스플레이의 경우 모두에, 도 17에 도시된 종래의 액정 디스플레이에 비해, 목적하는 화소들에 의해 컬러 필터를 통해 통과하는 광을 디스플레이하는 시점에 위치상의 배치를 방지할 수 있다.
- <31> 본 발명의 반투과형 액정 장치의 경우에, 복수의 섬 패턴들 및 투명한 전극은 이들이 컬러 필터를 통해 중복되는 위치 상에 형성될 때, 광은 복수의 섬 패턴들 상에 반사될 수 있다. 다른 한편, 복수의 섬 패턴들은 그것이 컬러 필터를 통해 투명한 전극과 중복될 수 없는 위치 상에 형성되고, 광은 투명한 전극을 통해 통과한다.
- <32> 결과적으로, 본 발명의 구조는 2가지 유형의 특성들인, 반사성 및 투명성을 갖는다. 또한, 그것은 반사성을 갖는 부분 상에 불균일 구조를 형성하는 능력을 갖기도 한다.
- <33> 또한, 반사형 도전막은 400 내지 800nm의 파장에서 (가시 영역에서) 수직 반사 특성에 관하여 75% 이상의 반사성을 갖는 도전막일 수 있다.

- <34> 본 발명의 다른 국면은 기판 상에 형성된 박막 트랜지스터, 절연막을 통해 박막 트랜지스터 상에 형성되는 반사형 도전막을 에칭함으로써 제조되는 복수의 섬 패턴들 및 배선, 복수의 섬 패턴들 상에 형성된 컬러 필터, 및 컬러 필터 상에 형성된 투명한 도전막을 포함하는 액정 디스플레이 장치를 제공하는 것으로, 여기서, 배선은 박막 트랜지스터와 투명한 도전막 사이의 전기적 접속을 확립한다.
- <35> 상기 구성들 각각에서, 반사형 도전막 및 그 배선으로 제조된 복수의 섬 패턴들이 동시에 함께 에칭될 때, 불균일한 구조의 형성을 위해 일반적으로 사용되어야 하는 포토리소그래피 공정의 단계들의 수가 감소될 수 있다. 따라서, 광범위한 비용 감소 및 수율의 증가가 얻어질 수 있다.
- <36> 더욱이, 복수의 섬 패턴들의 형성 및 배치는 랜덤한 형식으로 수행된다. 그러나, 반사형 도전막을 에칭함으로써 형성된 섬 패턴은 그 패턴의 단부의 테이퍼 각도가 반사 기능을 개선시키도록 보다 감소되도록 처리될 수 있다.
- <37> 화소부에서, 투명한 도전막으로 제조된 복수의 섬 패턴들에 의해 점유된 영역의 백분율은 화소부에 의해 점유된 영역의 50 내지 90%일 수 있다.
- <38> 또한, 컬러 필터 상에 형성된 투명한 전극은 이미 형성된 배선에 접속되도록 형성될 수 있다.
- <39> 본 발명의 다른 국면은 제 1 기판, 제 1 기판 상의 절연 표면 상에 형성된 반사형 도전막을 에칭함으로써 제조된 복수의 섬 패턴들 및 배선, 복수의 섬 패턴들 상에 형성된 컬러 필터, 컬러 필터 상에 형성된 제 1 투명한 도전막, 제 2 투명한 도전막을 갖는 제 2 기판, 및 액정을 포함하는 액정 디스플레이 장치를 제공하는 것으로, 여기서 상기 제 1 투명한 도전막 및 배선은 상호 전기적으로 접속되고, 제 1 기판의 막 형성 표면 및 제 2 표면의 막 형성 표면은 서로 대향하고, 상기 액정은 제 1 기판과 제 2 기판 사이에 샌드위치된다.
- <40> 더욱이, 본 발명의 또 다른 국면은 제 1 기판, 제 1 기판 상의 박막 트랜지스터, 절연막을 통해 박막 트랜지스터 상에 형성되는 반사형 도전막을 에칭함으로써 제조된 복수의 섬 패턴들 및 배선, 복수의 섬 패턴들 상에 형성되는 컬러 필터, 컬러 필터 상에 형성되는 제 1 투명한 도전막, 제 2 투명한 도전막을 갖는 제 2 기판 및 액정을 포함하는 액정 디스플레이 장치를 제공하는 것으로, 여기서 상기 배선은 박막 트랜지스터와 제 1 투명한 도전막 간의 전기적 접속을 확립하고, 제 1 기판의 막 형성 표면 및 제 2 표면의 막 형성 표면은 서로 대향하고, 상기 액정은 제 1 기판과 제 2 기판 사이에 샌드위치된다.
- <41> 본 발명에 따라, 컬러 필터는 제 1 기판 상에 형성된 반사형 도전막을 에칭함으로써 형성된 섬 패턴들 상에 형성되고, 액정은 컬러 필터 상에 형성된 투명한 도전막을 갖는 제 1 기판과 카운터 전극을 갖는 제 2 기판 사이에 샌드위치되도록 이들의 막 형성 표면들을 내부로 지향시키면서 형성된다. 따라서, 투명한 전극이 절연 재료로 제조된 컬러 필터와 액정 사이에 샌드위치된 구조가 제공됨으로써, 컬러 필터에 의한 커패시턴스의 형성이 감소될 수 있다.

**효 과**

- <42> 따라서, 본 발명을 구현함으로써, 반사형 도전막 및 반사기들로 될 복수의 섬 패턴들을 포함하는 배선들은 반투과형 액정 디스플레이 장치를 제조하는 공정에 함께 동시에 형성될 수 있다. 더욱이, 본 발명에서, 투명한 도전막으로부터 형성된 투명한 전극은 컬러 필터를 통해 반사기들 상에 형성된다. 따라서, 반사기들은 제조 공정에서 단계들의 수의 증가 없이 디스플레이의 가시도를 개선시키고, 컬러 필터의 배치는 커패시턴스의 증가 없이 이미지가 치환되거나 또는 흐려지는 것을 방지할 수 있다. 결과적으로, 고 품질이면서 실질적인 단가가 절감된 액정 장치의 제조가 이루어질 수 있다.

**발명의 실시를 위한 구체적인 내용**

- <43> 본 발명의 바람직한 실시예는 도 1을 참조하여 기재할 것이다. 하나의 반도체층(105)이 기판(101) 상에 형성된다. 이 반도체층(105)은 열처리에 의해 비정질 반도체층을 결정화시킴으로써 제조한 다결정 반도체층을 사용하여 형성된다. 본 실시예에서, 반도체층(105)은 약 30 내지 750nm의 두께를 갖는 것으로서 형성된다. 더욱이, 게이트 절연막(106)이 반도체층(105) 상에 형성된다. 여기서, 게이트 절연막(106)은 30 내지 100nm의 두께를 갖는 산화규소층으로부터 형성된다.
- <44> 더욱이, 게이트 전극(107) 및 커패시터 배선(108)은 게이트 절연막(106) 상의 동일층으로부터 형성된다. 또한, 산화규소막을 포함하는 제 1 절연막(109) 및 아크릴막을 포함하는 제 2 절연막(110)은 게이트 절연막(106) 상에 추가로 형성된다. 질화규소막, 산화질화규소(a silicon-nitride-oxide)막 및 코팅하는 산화규소막(SOG: Spin

On Glass) 등의 규소 함유 무기 물질들이 산화규소막 대신에 제 1 절연막(109)으로서 형성될 재료들로서 사용될 수 있다. 또한, 폴리이미드, 폴리아미드 및 BCB(벤조시클로부텐) 등의 유기 물질들이 아크릴막(감광성 아크릴을 포함함) 대신에 제 2 절연막(110)으로서 사용될 수 있다.

- <45> 배선(112)은 소스 배선이기도 하는 박막 트랜지스터(TFT)(117)의 소스 영역(102)과 접촉하게 되는 전극이다. 또한, 배선(113)은 TFT(117)의 드레인 영역과 접촉하게 되는 전극이다.
- <46> 반도체층(105)에, 소스 영역(102), 드레인 영역(103), 및 채널 형성 영역(104)이 형성된다. 또한, 소스 영역(102) 및 드레인 영역(103)을 제외하고, 커패시턴스(108)와 중복되는 위치에 형성된 반도체층(105)은 커패시턴스 소자의 하나의 전극으로서 기능한다.
- <47> 더욱이, 복수의 섬 패턴들의 반사기들(114)은 배선(112, 113)을 형성하는 도전막과 동일한 막으로부터 형성된다. 다시 말하자면, 반사기들(114)은 이 반사기들(114)의 표면들 상에 입사되는 광을 산란시키는 기능을 갖도록 하는 배치 및 불규칙한 형상들로 형성된 섬들과 같은 구조를 갖는다.
- <48> 더욱이, 본 발명에서 형성된 반사기들은 불규칙한 형상의 섬 패턴들을 갖고, 그의 섬 패턴들은 반사기들로부터 반사된 광의 각도(반사각)로부터 반사기들(204) 상에 입사된 광의 각도(입사각)를 시프팅함으로써 광을 산란시키도록 도 2a에 나타난 바와 같이 불규칙하게 배치된다.
- <49> 더욱이, 본 발명에서, 입사각 및 반사각의 시프트의 중요도라는 문제는 반사형 전극을 구성하는 반사기들의 각각의 섬 패턴의 형상이다. 도 2b에서, 각도는 각각의 반사기 섬의 테이퍼 경사 표면(반사형 표면)이 기관(표준 표면)(211)의 표면에 관하여 얼마나 많이 경사질지를 보여준다. 여기서, 그러한 각도는 테이퍼각( $\theta$ )(212)으로서 정의된다.
- <50> 이 실시예에서, 반사기는 테이퍼각( $\theta$ )(212)이 5 내지 60° 범위에 포함되도록 형성된다. 따라서, 기관의 표면(표준 표면)(211)에 관하여 출력각으로부터 테이퍼의 테이퍼-경사 표면(반사형 표면)(210)에 관하여 출력각으로 시프팅함에 따라 광을 산란시킴으로써 패턴의 가시도를 개선시킬 수 있다.
- <51> 도 2c는 경사 없는 반사 표면에 관한 입사광(213) 및 반사광(214) 각각의 작용을 보여준다. 도면에서, " $a_{in}$ "은 표준 표면(211)에 관한 입사 방향을 나타내고, " $a_{out}$ "은 표준 표면(211)에 관한 출력 방향을 나타내고, " $a'_{in}$ "은 반사 표면(210)에 관한 입사 방향을 나타내고, " $a'_{out}$ "은 반사 표면(210)에 관한 출력 방향을 나타낸다. 또한, 입사각( $\theta_1$ )(215) 및 출력각( $\theta_2$ )(216)은 표준 표면에 관하여 제한된다. 여기서, 표준 표면(211) 및 반사 표면(210)은 서로 일치함으로써, 수학적식들  $a_{in} = a'_{in} = \theta_1$  및  $a_{out} = a'_{out} = \theta_2$ 가 확립된다.
- <52> 또한, 스넬의 법칙(Snell's law)은  $a'_{in} = a'_{out}$ 을 제공함으로써,  $a_{in} = a_{out}$  및  $\theta_1 = \theta_2$ 가 확립된다.
- <53> 다른 한편, 테이퍼각( $\theta$ )(212)으로 입사된 테이퍼된 표면이 반사 표면으로서 제공될 때, 도 2d는 입사광(213) 및 출력광(214) 각각의 작용을 나타낸다.
- <54> \*표준 표면(211)에 관한 입사광(213) 및 출력광(214)은  $a_{in} = \phi_1'$  및  $a_{out} = \phi_2'$  또는  $a'_{in} = \phi_1' + \theta$  및  $a'_{out} = \phi_2' - \theta$ 로 주어지며, 여기서,  $\phi_1'$ 는 입사각(217)을 나타내고,  $\phi_2'$ 는 출력각(218)을 나타낸다.
- <55> 또한, 스넬의 법칙은  $a'_{in} = a'_{out}$ 을 제공함으로써, 수학적식:  $\phi_1' + \theta = \phi_2' - \theta$ 가 얻어진다. 수학적식으로부터, 입사각( $\phi_1'$ )(217)과 출력각( $\phi_2'$ ) 간의 관계는  $\phi_2' - \phi_1' = 2\theta$ 로 정의될 수 있다. 입사광(213)의 입사 방향( $a_{in}$ ) 및 출력광(214)의 출력 방향( $a_{out}$ )은  $2\theta$ 도 만큼 서로 시프팅됨을 의미한다.
- <56> 우수한 가시도를 갖는 패널을 제조하기 위해, 시프트각( $2\theta$ )은 40° 이하의 범위 내로 균일하게 분배될 수 있는 것이 바람직하다. 따라서, 반사기들(204)은 20° 이하의 테이퍼각( $\theta$ )(212)을 갖도록 형성될 수 있는 것이 더욱 바람직하다.
- <57> 본 실시예에서, 반사기들(204)(도 1에서 114)의 테이퍼각( $\theta$ )(212)은 5 내지 60° 범위로 제한됨으로써, 반사기들(204) 상에 입사된 광은 효율적으로 산란될 수 있다. 따라서, 본 발명의 구조는 TFT의 제조 공정에서 단계들의 수를 증가시킴 없이 디스플레이의 가시도를 개선시킬 수 있다.
- <58> 다음으로, 도 1에 나타난 바와 같이, 컬러 필터(115)는 반사기들(114) 상에 형성되고, 이어서 투명한 전극(116)은 컬러 필터(115) 상에 형성된다. 더욱이, 투명한 전극(116)은 기관(101)의 측면 쪽으로 전극(116)을 통해

입사광이 통과하도록 허용하는 전극이다. 투명한 전극(116)을 제조하기 위해 사용되는 재료로서, 산화인듐주석(ITO)막 또는 2 내지 20%의 산화아연(ZnO)을 갖는 산화인듐막으로 제조된 막 두께 100 내지 200nm의 투명한 도전막이 제조될 수 있다. 그러한 투명한 도전막은 각각의 화소에 대한 투명한 전극(116)을 형성하기 위한 패터닝 단계에 추가로 적용된다.

- <59> 본 발명의 구조에서, 투명한 전극(116)을 통해 통과한 후 반사기들(114) 상에 입사되는 광은 반사기들(114)의 형성에 좌우되어 산란된다. 다른 한편, 반사기들(114)의 표면 상에 입사됨이 없이 인접한 반사기들(114) 사이의 공간으로 입사되는 광은 기관(101) 쪽으로 방출된다.
- <60> 따라서, 본 발명의 구조는 TFT 제조 공정에서 단계들의 수를 증가시킴 없이 광을 산란시키기 위한 반사기들을 형성할 수 있고, 따라서 디스플레이의 가시도를 개선시킬 수 있다. 또한, 본 발명의 구조는 투명한 액정 디스플레이 및 반사형 액정 디스플레이 모두에서 발생하는 컬러 필터의 배치에 의해 유발되는 위치 시프트 문제점을 해결할 수도 있고, 컬러 필터의 배치에 의해 야기될 커패시턴스의 증가를 방지할 수도 있다.
- <61> 더욱이, 본 발명의 상기 실시예에서 설명한 바와 같이, 투명한 액정 디스플레이 장치는 그 위에 TFT들을 갖는 장치 기관과 그 위에 카운터 전극을 갖는 카운터 기관(도시하지 않음)을 함께 조합하면서, 액정을 이들 기관 사이에 배치함으로써 제조될 수 있다.
- <62> [실시예]
- <63> 이하, 본 발명의 실시예들을 개시할 것이다.
- <64> (실시예 1)
- <65> 본 실시예에서, 탑게이트형 박막 트랜지스터(TFT)를 갖는 능동 매트릭스 기관을 제조하는 전형적인 방법이 나타나 있다. 여기서, 본 실시예는 도 3a 내지 도 7을 참조하여 기재할 것이며, 이들은 화소부의 일 부분의 정면도들 또는 단면도들이다.
- <66> 먼저, 비정질 반도체층은 절연 표면을 갖는 기관(301) 상에 형성된다. 여기서, 석영 기관이 기관(301)으로서 사용되고, 10 내지 100nm의 막 두께를 갖는 비정질 반도체층이 기관(301) 상에 형성된다.
- <67> 더욱이, 기관(301)은 석영 기관으로 제한되지 않는다. 대안으로, 기관(301)은 유리 기관 또는 플라스틱 기관을 사용하여 제조될 수 있다. 유리 기관을 사용하는 경우에, 유리 기관은 이 유리 기관의 변형점(strain point)보다 약 10 내지 20°C 낮은 온도에서 미리 열처리되는 것이 바람직하다. 또한, 베이스막은 TFT가 형성되어야 하는 기관(301)의 표면 상에 형성될 수 있는 것이 바람직하다. 베이스막은 불순물들이 기관(301)으로 확산되는 것을 방지하기 위해 산화규소막, 질화규소막, 또는 옥시질화규소막 등의 절연막을 포함할 수 있다.
- <68> 비정질 반도체층으로서, 60nm의 막 두께의 비정질 실리콘막의 저압 화학 증착법(LPCVD)을 사용하여 형성된다. 이어서, 비정질 실리콘 반도체층이 결정화된다. 본 실시예에서, 결정화는 일본국 특허 공개 제Hei8-78329호에 개시된 기술을 사용하여 수행된다. 이 특허 출원 공개에 개시된 기술에서, 결정화를 촉진시키는 금속 원소는 시작점으로서 상기 금속 원소와 함께 부가되는 영역으로부터 전개되는 결정질 실리콘막을 형성하기 위해 비정질 반도체막이 열처리에 적용됨에 따라, 비정질 실리콘막에 선택적으로 부가된다. 여기서, 니켈은 결정화를 촉진시키는 금속 원소로서 사용된다. 결정화를 위한 열처리(600°C에서 12시간 동안)는 탈수소화를 위한 열처리(450°C에서 1시간 동안) 후에 수행된다. 여기서, 결정화는 상기 특허 출원 공개에 개시된 것으로만 제한되지 않음에 주의하자. 대안으로, 당업계에 공지된 결정화 방법(예, 레이저 결정화 또는 열적 결정화)이 사용될 수 있다.
- <69> 필요할 경우, 레이저빔(XeCl: 파장 308nm)은 결정 그레인들에 남아있는 결함들을 보수하기 위한 결정화율을 증가시키기 위해 조사된다. 사용될 레이저빔은 400nm 이하의 파장을 갖는 엑시머 레이저빔일 수 있거나, 또는 YAG 레이저의 제 2 또는 제 3 조파일 수 있다. 두 경우, 약 10 내지 1000Hz의 반복 주파수를 갖는 펄스 레이저빔이 사용될 수 있다. 레이저 빔은 100 내지 400 mJ/cm<sup>2</sup>의 밀도로 광학 시스템을 통해 수렴될 수 있다. 순차로, 레이저 빔은 실리콘막의 표면 상에 스캐닝하기 위해 90 내지 95%의 중복률로 조사될 수 있다.
- <70> 다음으로, Ni 게터링은 TFT의 능동층으로서 제공된 영역에서 수행된다. 다음 설명에서, 게터링을 위한 희박 가스 원소를 함유하는 반도체층을 사용하는 예가 개시된다. 레이저 빔의 조사로 형성된 산화물막 외에, 배리어층은 그의 기관을 오존수로 120초 동안 처리함으로써 전체 1 내지 5nm의 두께를 갖는 산화물막으로부터 형성된다. 순차로, 게터링 사이트가 될, 150nm의 막 두께를 갖는 아르곤 함유 비정질 실리콘막이 스퍼터링 방법에 의해 배

리어층 상에 형성된다. 본 실시예에서, 막 형성을 위한 스퍼터링은 막 형성을 위해 0.3Pa의 압력, 50sccm의 가스(Ar) 유동률, 3kW의 전력 및 150℃의 기판 온도라는 조건 하에 수행될 수 있다. 그런데, 상기 조건들 하의 비정질 실리콘막에서, 아르곤의 원자 백분율은  $3 \times 10^{20}$  내지  $6 \times 10^{20}$  원자/cm<sup>3</sup>이고, 산소의 원자 백분율은  $1 \times 10^{19}$  내지  $3 \times 10^{19}$  원자/cm<sup>3</sup>이다. 그 후, 게터링은 650℃에서 3분 동안 램프 어닐링 장치를 사용하는 열처리에 의해 수행된다. 대안으로, 전기노가 램프 어닐링 장치 대신에 사용될 수 있다.

- <71> 다음으로, 배리어층은 묽은 불화수소산 처리로 배리어층을 선택적으로 제거함에 따라, 게터링 사이트의 Ar 함유 비정질 실리콘막을 선택적으로 제거하기 위한 에칭 정지체로서 사용된다. 여기서, 니켈(Ni) 원자들은 게터링 시점에서 산소가 풍부한 영역으로 이동하는 경향이 있으므로, 산화물막으로 제조된 배리어층은 제거하는 것이 바람직하다.
- <72> 얇은 산화물막은 오존수를 도포함으로써 얻어진 결정질 구조를 갖는 실리콘막(폴리실리콘막이라 칭하기도 함)의 표면 상에 형성된다. 그 후, 목적하는 패턴들을 갖는 복수의 분리된 섬들로부터 형성된 반도체층들(305)을 형성하기 위한 에칭 처리에 실리콘막을 적용시킴에 따라, 레스트로 제조된 마스크는 상기 막 상에 형성된다. 이어서, 마스크는 반도체층(305)을 완성한 후에 제거된다. 순차로, 100nm 두께의 게이트 절연막(306)이 열적 산화에 따라 반도체층(305)의 표면 상에 형성된다.
- <73> 더욱이, 채널-도핑 단계는 전면적으로 또는 선택적으로 수행되고, 그에 따라 소량의 p 타입 또는 n 타입 불순물 원소가 TFT의 채널 형성 영역으로서 제공되어야 하는 영역 내에 도핑된다. 그러한 채널-도핑은 TFT의 임계 전압을 제어하는 단계이다. 여기서, 반도체를 p 타입으로 제조할 수 있는 불순물 원소들은 붕소(B), 알루미늄(Al) 및 갈륨(G) 등과 같이 주기율표의 13족에서 발견되는 것들인 한편, 반도체를 n 타입으로 제조할 수 있는 불순물 원소들은 주기율표의 15족에서 발견되는 것들, 전형적으로 인(P) 및 비소(As)인 것으로 공지되어 있다. 본 실시예에서, 붕소는 질량 분리 없이 디보란(B<sub>2</sub>H<sub>6</sub>)의 플라즈마 여기에 의한 이온-도핑법에 의해 도핑된다. 대안으로, 그것은 질량 분리 없이 이온 이식법에 의해 도핑될 수 있다.
- <74> 순차로, 제 1 도전막이 형성되고 이어서 그 위에 게이트 전극(307) 및 커패시터 배선(308)을 제조하기 위해 패터닝된다. 여기서, 질화탄탈(TaN)(30nm 두께) 및 텅스텐(W)(370nm 두께)을 포함하는 적층 구조가 사용된다. 더욱이, 본 실시예에서, TFT들은 이중 게이트 구조를 구비한다. 반면에, 유지 커패시터는 유전체로서 게이트 절연막(306)을 사용하여, 반도체층(305)의 일부인 영역 "a"(305a) 및 커패시터 배선(308)으로 구성된다.
- <75> 이어서, 낮은 농도의 인은 마스크로서 커패시터 배선(308) 및 게이트 전극(307)을 사용하는 자기 정렬 방식으로 목적하는 영역에 부가된다. 이 경우, 그 영역에 부가된 인의 농도는  $1 \times 10^{16}$  내지  $5 \times 10^{18}$  원자/cm<sup>3</sup>의 범위, 전형적으로  $3 \times 10^{17}$  내지  $3 \times 10^{18}$  원자/cm<sup>3</sup>의 범위 내에서 조절된다.
- <76> 순차로, 마스크(도시되지 않음)가 형성되고, 각각의 불순물 영역들 내의 인의 농도를  $1 \times 10^{20}$  내지  $1 \times 10^{21}$  원자/cm<sup>3</sup>의 범위(전형적으로,  $2 \times 10^{20}$  내지  $5 \times 10^{20}$  원자/cm<sup>3</sup>) 내로 조절하면서, 고농도의 인이 소스 영역(302) 및 드레인 영역(303) 각각으로서 제공될 고농도의 불순물 영역들을 형성하기 위해 도핑된다. 더욱이, 게이트 전극(307)과 중복되는 반도체층(305)의 일부는 채널 형성 영역(304)으로서 제공된다. 또한, 마스크로 커버된 그의 다른 부분은 약간 도핑된 드레인(즉, LDD 영역)(311)으로서 제공된다. 더욱이, 게이트 전극(307), 커패시터 배선(308) 및 마스크 중의 어느 것으로도 커버되지 않은 반도체 영역(305)의 다른 영역들은 소스 영역(302) 및 드레인 영역(303)을 포함하는 고농도의 불순물 영역들로서 제공된다.
- <77> 본 실시예에서, 화소부의 TFT 및 구동 회로의 TFT는 동일한 기판 상에 형성된다. 구동 회로의 TFT에서, 약간 도핑된 드레인들은 드레인 영역과 소스 영역 간의 채널 형성 영역의 양 측면들 상에 형성될 수 있다. 약간 도핑된 드레인들에서, 불순물의 농도는 소스 및 드레인 영역들의 농도보다 적다. 그러나, 양 측면들 상에 약간 도핑된 드레인들을 제공할 필요가 없다. 제조업자는 필요에 따라 임의의 마스크를 적절히 설계할 수 있다. 예를 들면, 그와 같이 약간 도핑된 드레인은 선택적으로 채널 형성 영역의 한쪽 측면에만 형성될 수 있다.
- <78> 순차로, 도면에 도시하지 않았지만, 화소와 동일한 기판 상에 형성된 구동 회로에 사용될 p-채널 타입 TFT를 형성하기 위해, 소스 영역 또는 드레인 영역은 n-채널 타입 TFT로서 제공될 영역을 마스크로 커버하고 붕소(B)를 도핑함으로써 형성된다.
- <79> 마스크를 제거한 후, 제 1 절연막(309)은 게이트 전극(307) 및 커패시터 배선(308) 상에 형성된다. 여기서, 50nm의 막 두께를 갖는 산화규소막이 형성되고, 이어서 반도체층(305)에 그의 각각의 농도로 도핑되는 n 또는 p

타입 불순물 원소를 활성화시키는 열처리 단계에 적용된다. 본 실시예에서, 열처리는 850℃의 온도에서 30분 동안 수행된다(도 3A). 여기서, 화소부의 정면도는 도 4에 도시된다. 도 4에서 점선 A-A'에 따른 화소부의 단면 프로파일은 도 3a에 나타난 구조에 대응한다.

<80> 다음으로, 수소화 처리는 유기 수지 재료로 제조된 제 2 절연막(313)을 형성함에 따라 수행된다. 본 실시예에서, 제 2 절연막(313)의 표면은 1 μm의 막 두께의 아크릴막에 의해 평탄화될 수 있다. 제 2 절연막(313) 아래 층 상에 형성된 패턴에 의해 유발된 불균일성의 영향력이 방지될 수 있다. 순차로, 반도체층(305)으로 확장하는 콘택트 홀들(313)을 형성하기 위해 제 2 절연막(313) 상에 마스크가 형성된다(도 3b). 콘택트 홀들(312)의 형성 후, 마스크가 제거된다. 여기서, 화소부의 정면도는 도 5에 나타난다. 도 5에서 점선 A-A'에 따른 화소부의 단면 프로파일은 도 3b에 나타난 구조에 대응한다.

<81> 다음으로, 제 2 도전막이 형성되고, 이어서 반사기들(314) 외에 드레인 배선을 포함하는 배선(316) 및 소스 배선을 포함하는 배선(315)(간략히 말하자면, 이후에 형성될 투명한 전극 및 TFT(310)를 전기적으로 접속시키는 배선)을 형성하기 위해 패터닝된다. 여기에 형성된 제 2 도전막은 본 발명의 반사기들을 형성하기 위해 사용될 반사형 도전막이다. 바람직하게는, 제 2 도전막은 알루미늄, 은, 또는 이들 원소들을 주로 포함하는 합금 재료를 사용하여 제조될 수 있다.

<82> 본 실시예에서 사용된 제 2 도전막은 순차로 스퍼터링 방법에 의해 증착되는 Si를 함유하는 500nm 두께의 알루미늄막 및 50nm 두께의 Ti막을 포함하는 2층 구조로서 제조된다.

<83> 여기서, 스퍼터링은 복수의 섬 패턴들 및 배선들(315 및 316)을 갖는 반사기들(314)을 형성하기 위해 포토리소그래피를 사용하여 수행된다. 또한, 본 명세서에 사용된 에칭법은 테이퍼-에칭 및 비등방성-에칭을 수행하기 위한 드라이 에칭이다.

<84> 먼저, 레지스트 마스크가 형성되고, 이어서 제 1 에칭 처리가 테이퍼-에칭을 위해 수행된다. 제 1 에칭 처리에서, 제 1 및 제 2 에칭 조건들이 적용된다. 바람직하게는, 에칭 자체는 유도 결합된 플라즈마(ICP) 에칭법일 수 있다. ICP 에칭법은 에칭 조건들(코일형 전극에 인가되어야 하는 전력, 기관의 측면 상의 전극에 인가되어야 하는 전력, 기관의 측면의 온도 등)을 적절히 조절함으로써 막을 목적하는 테이퍼된 구조로 형상화될 수 있게 한다. 여기서, 에칭 가스는 예를 들면, Cl<sub>2</sub>, BCl<sub>3</sub>, SiCl<sub>4</sub> 및 CCl<sub>4</sub>로 대표되는 염소 가스들 및 예를 들면 CF<sub>4</sub>, SF<sub>6</sub> 및 NF<sub>3</sub>로 대표되는 불소 가스들로부터 적절히 선택될 수 있다. 대안으로, O<sub>2</sub>가 적절히 사용될 수 있다.

<85> 본 실시예에서, 제 1 에칭 조건으로서, ICP 에칭법이 사용된다. 이 경우, BCl<sub>3</sub>, Cl<sub>2</sub> 및 O<sub>2</sub>가 에칭 가스들로서 사용되고, 가스 유동률은 65/10/5(sccm)이며, 압력은 1.2Pa이고, 500W의 RF 전력(13.56MHz)이 플라즈마를 발생시키기 위해 코일형 전극 상에 인가됨으로써 에칭이 수행될 수 있다. 또한, 300W의 RF 전력(13.56MHz)이 실질적으로 음성인 자기 바이어스 전류를 인가하기 위해 (시료 스테이지 상에서) 기관의 측면 상에 인가된다. 제 1 에칭 조건은 제 1 도전층의 단부를 테이퍼 형상으로 만들기 위해 Si 함유 알루미늄막을 에칭되게 한다.

<86> 그 후, 에칭 조건은 제 1 조건에서 제 2 조건으로 변화된다. 더욱이, 약 30초 동안의 에칭은 에칭 가스들로서 CF<sub>4</sub>, Cl<sub>2</sub> 및 O<sub>2</sub>, 25/25/10(sccm)의 가스 유동률, 1Pa의 압력, 및 플라즈마를 발생시키기 위해 코일형 전극에 인가된 500W의 RF 전력(13.56MHz)과 같은 제 2 에칭 조건 하에 마스크를 그대로 남기면서 수행된다. 또한, 20W의 RF 전력(13.56MHz)이 실질적으로 음성인 자기-바이어스 전류를 인가하기 위해 (시료 스테이지에서) 기관의 측면 상에 인가된다. CF<sub>4</sub> 및 Cl<sub>2</sub>가 함께 혼합되는 제 2 에칭 조건 하에, Si 및 Ti막을 함유하는 알루미늄막이 동일한 정도로 에칭될 수 있다.

<87> 결과적으로, 제 1 및 제 2 도전층들로 구성된 제 2 도전막은 제 1 에칭 처리에 의해 테이퍼된 구성으로 형상화된다.

<88> 더욱이, 비등방성 에칭을 수행하기 위해, 제 2 에칭 처리는 레지스트 마스크를 그대로 남기면서 수행된다. 여기서, BCl<sub>3</sub> 및 Cl<sub>2</sub>는 에칭 가스들로서 사용되고, 가스 유동률은 80/20(sccm)이고, 압력은 1Pa이며, 300W의 RF 전력(13.56MHz)이 플라즈마를 발생시키기 위해 코일형 전극에 인가됨으로써, 제 2 에칭이 수행된다. 또한, 50W의 RF 전력(13.56MHz)이 실질적으로 음성인 자기-바이어스 전류를 인가하기 위해 (시료 스테이지 상에서) 기관의 측면 상에 인가된다.

<89> 결과적으로, 레지스트는 반사기들(314) 및 배선들(315, 316)의 형성이 완료된 후 제거되고, 도 3c에 나타난 구

조를 초래한다. 여기서, 화소부의 정면도는 도 6에 나타낸다. 점선 A-A'에 따른 화소부의 단면 프로파일은 도 3c에 나타낸 구조에 대응한다.

<90> 다음으로, 컬러 필터(317)가 반사기들(314) 상에 형성된다. 컬러 필터(317)의 형성은 당업계에 공지된 재료들을 사용하여 수행될 수 있다. 본 실시예에서, 이들 재료들은 고온 플레이트 상에서 80℃에서 5분 동안 예비 경화시킴에 따라, 1μm의 막 두께를 갖는 컬러 필터를 형성하기 위해 스핀 코팅에 의해 반사기들(314) 상에 인가된다. 이어서, 기판은 포토 마스크를 사용하는 포토리소그래피에 의해 광에 노출된다. 노출 후, 기판은 전개액에 침지되고, 이어서 전개를 위해 진탕된다. 사용된 전개액은 0.2% 수산화테트라메틸암모늄 수용액이다. 약 1분 동안 침지된 후, 기판은 흐르는 물에서 세척된다. 여기서, 고압 제트 세척은 컬러 필터의 잔기를 완전히 제거할 수 있다. 더욱이, 컬러 필터는 소스 배선 및 대응하는 화소의 효과적인 개구부 상에 형성된다. 또한, 컬러 필터는 그것이 하위층의 TFT와 상위층의 화소 전극 간의 전기적 접촉을 만드는 데 책임있는 드레인 배선(316) 상에 배치되지 않도록 배열된다.

<91> 그 후, 패턴의 우수한 형성이 확인되었을 때, 그것은 깨끗한 오븐 내에서 250℃에서 1시간 동안 실제 굽기에 적용된다. 그러나, 그것은 도면에 도시되어 있지 않고, 상기 단계들은 각각의 색들, 적색, 청색, 및 녹색에 대한 3가지 상이한 컬러 필터들에 대해 수행된다.

<92> 더욱이, 3가지 색을 위한 컬러 필터들의 형성 후, 오버코트 재료(도시하지 않음)가 컬러 필터들 상에 인가될 수 있다.

<93> 다음으로, 120nm 두께의 투명한 도전막(본 실시예에서, 산화 주석 인듐(ITO) 막)이 스퍼터링법에 의해 컬러 필터(317) 상에 형성되고, 이어서 포토리소그래피에 의해 직사각형 형상으로 패터닝된다. 순차로, 습식 에칭 처리를 수행한 후, 그것은 깨끗한 오븐 내에서 250℃에서 60분 동안 열처리에 적용되고, 그에 따라 투명한 전극(318)이 수행된다(도 3d). 여기서, 화소부의 정면도는 도 7에 나타낸다. 점선 A-A'에 따른 화소부의 단면 프로파일은 도 3d에 나타낸 구조에 대응한다.

<94> 그런데, 도 7에 나타낸 바와 같이, 투명한 전극(318)은 컬러 필터(317)를 통해 랜덤하게 배치된 섬들을 갖는 반사기들(314) 상에 형성된다. 투명한 전극(318) 및 반사기들(314)이 중복되는 영역에서, 광은 반사기들(314) 상에 반사된다. 반사기들(314)이 배치되지 않은 다른 영역에서, 광은 반사기들(314) 상에 반사됨 없이 기판(301) 쪽으로 방출된다.

<95> 따라서, 상기한 바와 같이, 이중 게이트 구조 및 유지 커패시터를 갖는 n-채널 타입 TFT, 및 n-채널 타입 TFT 및 p-채널 타입 TFT 모두를 포함하는 구동 회로를 포함하는 화소부는 동일한 기판 상에 형성될 수 있다. 본 명세서에서, 그러한 기판은 편의상 능동 매트릭스 기판이라 칭한다.

<96> 본 실시예가 단지 실시예들 중의 하나로서 기재되었고, 본 발명은 본 실시예의 단계들로만 제한되지 않음을 언급할 필요가 없다. 예를 들면, 각각의 도전막은 탄탈(Ta), 티타늄(Ti), 몰리브덴(Mo), 텅스텐(W), 크롬(Cr) 및 규소(Si)로부터 선택된 것을 포함할 수 있다. 대안으로, 상기 막은 이들 원소들로부터 선택된 원소들의 혼합물(전형적으로, Mo-W 합금 또는 Mo-Ta 합금)을 포함하는 합금막일 수 있다. 더욱이, 절연막들 각각은 산화규소막, 질화규소막, 옥시질화 규소막, 또는 유기 물질(예, 폴리이미드, 아크릴, 폴리아미드, 폴리이미드아미드 또는 벤조시클로부텐(BCB)) 함유막일 수 있다.

<97> 도 3d에 나타낸 바의 본 실시예에 예시된 단계들에 따라, 반사기들(314) 및 배선들(315, 316)은 배선-패턴 마스크를 사용하여 함께 동시에 형성될 수 있다. 따라서, 반사하는 전극들은 능동 매트릭스 기판을 제조하는 공정에 요구되는 포토 마스크들의 수를 증가시킴 없이 절연막 상의 복수의 섬들로 분할될 수 있다. 결과적으로, 반투과형 액정 디스플레이 장치의 제조 공정에서, 단계들에 요구되는 시간은 제조 단가의 감소 및 생산 수율의 증가에 기여하도록 감소된다.

<98> (실시예 2)

<99> 본 실시예는 도 8a 내지 도 10을 참조하여 실시예 1의 그것과 구조가 상이한 반투과형 액정 디스플레이 장치의 제조 방법을 간략하게 설명한다.

<100> 먼저, 비정질 반도체막이 도 8a에 도시된 바와 같이 기판(801) 상에 형성된다. 이를 결정화시킨 후, 패턴닝에 의해 섬 형상으로 분리되는 반도체층(805)이 형성된다. 더욱이, 반도체층(805) 상에, 게이트 절연막(806)이 절연막에 의해 형성된다. 부수적으로, 게이트 절연막(806)을 형성하기 위한 제조 방법은 실시예 1에 도시된 것과 유사하며, 따라서 실시예 1이 참조될 수 있다. 마찬가지로, 반도체층(805)을 커버하는 절연막을 형성한 후, 게

이트 절연막(806)을 형성하기 위해 열적 산화가 수행된다.

- <101> 이어서, 채널 도핑 공정은 TFT 채널 형성 영역으로 될 영역에 낮은 농도로 p-타입 또는 n-타입 불순물 원소를 추가하기 위해 전면적으로 또는 선택적으로 수행된다.
- <102> 도전막은 게이트 절연막(806) 상에 형성된다. 이를 패터닝시킴으로써, 전극(807), 커패시터 배선(808) 및 소스 라인으로 될 배선(809)이 형성될 수 있다. 부수적으로, 본 실시예에서 제 1 도전막은 50 내지 100nm 두께로 형성된 TaN(질화 탄탈) 및 100 내지 400nm 두께로 형성된 W(텅스텐)를 적층시킴으로써 형성된다.
- <103> 도전막은 본 실시예에서 TaN 및 W의 적층된 막을 사용함으로써 형성되지만, 이들은 특별히 제한되지 않고, 즉, 양자는 Ta, W, Ti, Mo, Al 및 Cu로부터 선택된 원소 또는 상기 원소들을 주로 함유하는 화합물 재료를 포함할 수 있다. 달리 말하자면, 인 등의 불순물 원소로 도핑된 다결정 실리콘막으로 대표되는 반도체막이 사용될 수 있다.
- <104> 이어서, 인은 자기 정렬 방식으로 마스크들로서 커패시터 배선(808) 및 게이트 전극(807)을 사용함으로써 낮은 농도로 추가된다. 낮은 농도로 추가된 영역에서, 인의 농도는  $1 \times 10^{16}$  내지  $5 \times 10^{18}$  원자/cm<sup>3</sup>, 전형적으로  $3 \times 10^{17}$  내지  $3 \times 10^{18}$  원자/cm<sup>3</sup>으로 조절된다.
- <105> 다음으로, 소스 영역(802) 또는 드레인 영역(803)으로 될 고농도의 불순물 영역을 형성하도록 고농도로 인을 추가하기 위해 마스크(도시되지 않음)가 형성된다. 높은 농도를 갖는 이러한 불순물 영역에서, 인 농도는  $1 \times 10^{20}$  내지  $1 \times 10^{21}$  원자/cm<sup>3</sup>(전형적으로,  $2 \times 10^{20}$  내지  $5 \times 10^{20}$  원자/cm<sup>3</sup>)으로 조절된다. 게이트 전극(807)과 중복되는 영역의 반도체층(805)은 채널 형성 영역(804)이 될 것이다. 마스크로 커버된 영역은 LDD 영역(811)의 낮은 농도를 갖는 불순물 영역이 될 것이다. 더욱이, 게이트 전극(807), 커패시터 배선(808) 및 마스크 중의 어느 것으로도 커버되지 않은 영역은 소스 영역(802) 및 드레인 영역(803)을 포함하는 고농도의 불순물 영역이 될 것이다.
- <106> 한편, 본 실시예는 실시예 1과 유사하게 화소들과 동일한 기관 상에 형성된 구동기 회로를 위해 사용될 p-채널 TFT들을 형성하기 때문에, n-채널 TFT들로 될 영역은 붕소를 추가함으로써 마스크에 의해 커버되고, 그에 따라 소스 또는 드레인 영역을 형성한다.
- <107> 이어서, 마스크를 제거한 후, 게이트 전극(807) 및 커패시터 배선(808) 및 배선(소스 라인)(809)을 커버하는 제 1 절연막(810)이 형성된다. 여기서, 산화규소막이 50nm의 막 두께로 형성되고, 반도체층(805)에 각각의 농도로 추가되는 n 타입 또는 p 타입 불순물 원소를 활성화시키기 위한 열적 공정이 수행된다. 여기서, 열적 공정은 850°C에서 30분 동안 이루어진다(도 8a).
- <108> 이어서, 수소화 공정을 수행한 후, 제 2 절연막(811)이 유기 수지 재료로 형성된다. 여기서 1 μm의 막 두께를 갖는 아크릴막을 사용함으로써, 제 2 절연막(811)은 그의 표면에 평탄화될 수 있다. 이는 제 2 절연막(811) 아래 층 상에 형성된 패턴에 의해 유발된 단계의 영향력을 방지한다. 이어서, 반도체층(805)에 도달하는 콘택트 홀(812)을 에칭함으로써 제 2 절연막(811) 상에 마스크가 형성된다(도 8b). 콘택트 홀(812)을 형성한 후, 마스크가 제거된다.
- <109> 다음으로, 제 2 도전막이 형성되고, 패터닝된다. 이로 인해, 형성된 것은 반사 전극들(814) 외에, 배선(소스 라인)(809) 및 TFT의 소스 영역(810)을 전기적으로 접속시키는 배선(815), 커패시터 배선(808)과 전기적으로 접속된 배선(816), 및 TFT의 드레인 영역(810) 및 투명한 전극(819)을 전기적으로 접속시키는 배선(817)이다(도 8d에서, 접속 관계는 예시되어 있지 않음). 본 실시예에서 형성된 제 2 도전막은 본 발명의 반사기들을 형성하기 위한 반사형 도전막이고, 이는 알루미늄 또는 은일 수 있거나, 또는 그렇지 않으면 이들에 기재한 합금 물질이다.
- <110> 본 실시예는 제 2 도전막으로서 500nm의 Si 함유 알루미늄막 및 50nm의 Ti막으로 스퍼터링에 의해 연속적으로 형성된 2층 구조를 갖는 적층된 막을 사용한다.
- <111> 포토리소그래피 기술은 복수의 섬 패턴들 및 배선들(815, 816, 817)을 포함하는 반사기들(814)을 형성하기 위해 패터닝에 적용된다. 또한, 드라이 에칭은 테이퍼-에칭 및 비등방성-에칭을 수행하기 위한 에칭에 적용된다.
- <112> 먼저, 테이퍼 에칭을 위한 제 1 에칭 공정을 수행하기 위해 레지스트 마스크가 형성된다. 제 1 에칭 공정은 제 1 및 제 2 에칭 조건들 하에 이루어진다. 에칭을 위해, ICP(유도 결합된 플라즈마) 에칭 기술이 적절히 사용된다. ICP 에칭 기술을 사용함에 따라, 막은 에칭 조건(코일형 전극에 인가되는 전력의 양, 기관의 측면의 전극

에 인가된 전력의 양, 기관의 측면의 전극 온도 등)을 적절히 조절함으로써 목적하는 테이퍼 형태로 에칭될 수 있다.  $Cl_2$ ,  $BCl_3$ ,  $SiCl_4$ ,  $CCl_4$  등으로 대표되는 염소 기체 가스,  $CF_4$ ,  $SF_6$ ,  $NF_3$  등으로 대표되는 불소 기체 가스, 또는  $O_2$ 가 에칭 가스로서 적절히 사용될 수 있다.

- <113> 본 실시예는 제 1 에칭 조건으로서, ICP(유도 결합된 플라즈마) 에칭 기술을 사용하고, 여기서  $BCl_3$ ,  $Cl_2$  및  $O_2$ 가 에칭 가스들로서 사용된다. 에칭은 1.2Pa의 압력 하에 65/10/5(sccm)의 이들 가스들의 유동률로 코일형 전극에 500W의 RF 전력(13.56MHz) 전력을 공급함으로써 야기된 플라즈마에 의해 수행된다. 실질적으로 음의 자기 바이어스 전류를 인가하기 위해 300W의 RF (13.56MHz) 전력이 기관의 측면(시료 스테이지)에 공급되기도 한다. 제 1 에칭 조건 하에, Si 함유 알루미늄 막은 제 1 도전층을 그의 단부에서 테이퍼 형상으로 만들기 위해 에칭된다.
- <114> 이후, 에칭 조건은 마스크를 제거하지 않고 제 2 에칭 조건으로 변화된다. 에칭 가스들로서  $CF_4$ ,  $Cl_2$  및  $O_2$ 를 사용함으로써, 에칭은 1Pa의 압력 하에 25/25/10(sccm)의 이들 가스들의 유동률로 코일형 전극에 500W의 RF(13.56MHz) 전력을 공급함으로써 유발된 플라즈마에 의해 거의 30초 동안 수행된다. 실질적으로 음의 자기 바이어스 전압을 인가하기 위해 20W의 RF (13.56MHz) 전력이 기관의 측면(시료 스테이지)에 공급되기도 한다.  $CF_4$  및  $Cl_2$ 가 함께 혼합되는 제 2 에칭 조건 하에, Si 및 Ti막을 함유하는 알루미늄막이 모두 동일한 정도로 에칭된다.
- <115> 이러한 방식으로, 제 1 에칭 공정에 의해, 제 1 및 제 2 도전층들을 포함하는 제 2 도전막은 테이퍼 형상으로 제조될 수 있다.
- <116> 이어서, 비등방성 에칭을 위한 제 2 에칭 공정은 레지스트 마스크를 제거하지 않고 수행된다. 여기서 에칭 가스들로서  $BCl_3$  및  $Cl_2$ 를 사용함으로써, 에칭은 1Pa의 압력 하에 80/20(sccm)의 이들 가스들의 유동률로 코일형 전극에 300W의 RF(13.56MHz) 전력을 공급함으로써 유발된 플라즈마에 의해 수행된다. 실질적으로 음의 자기 바이어스 전압을 인가하기 위해 50W의 RF (13.56MHz) 전력이 기관의 측면(시료 스테이지)에 공급되기도 한다.
- <117> 여기까지, 반사기들(814) 및 배선들(815, 816, 817)이 형성된 시점에서, 레지스트는 도 8c에 나타난 구조를 얻기 위해 제거된다. 부수적으로, 본 실시예의 화소 정면도는 도 9에 나타난다. 도 9에서, 점선 A-A'에 따라 취한 단면도는 도 8c에 대응한다.
- <118> 이어서, 컬러 필터(818)가 반사기들(814) 상에 형성된다. 공지된 재료들이 컬러 필터(818)용 재료로서 사용될 수 있다. 본 실시예에서, 이들 재료들은 1 $\mu$ m 두께인 컬러 필터를 형성하기 위해 스핀 코팅에 의해 도포된다. 이어서, 고온 플레이트 상에서 80°C에서 5분 동안 예비 경화가 수행된다. 그리고 이어서, 이는 포토마스크를 사용하여 리소그래피에 노출된다. 그 공정 후, 기관은 전개액에 침지되고, 진탕에 의해 전개된다. 수산화테트라메틸암모늄 0.2% 용액이 전개액으로 도포된다. 약 1분 동안 전개액에 침지된 후, 기관은 흐르는 물에서 행구어진다. 컬러 필터의 잔기는 도전성 고압 제트 세척에 의해 완전히 제거될 수 있다. 컬러 필터는 단지 커패시터 배선(808)에 접속된 배선(816) 상에는 제외하고, 대응하는 화소들의 효과적인 개구부 상에 형성된다. 그러나, 컬러 필터는 배선(817)의 일부 상에 형성되더라도, 그것은 배선(817) 및 투명한 전극(819)의 접속부 상에 형성되지 않는다.
- <119> 패턴이 적절히 형성될 때, 기관은 깨끗한 오븐 내에서 250°C에서 1시간 동안 구워진다. 여기에 예시되지 않았지만, 상기 공정은 본 실시예에서, 3가지 컬러 필터들, 즉 적색, 청색, 및 녹색에 의해 수행된다.
- <120> 3가지 컬러 필터들이 형성된 후, 오버코트 재료(도시하지 않음)가 그 위에 도포될 수 있다.
- <121> 투명한 도전막(여기서, 산화 주석 인듐(ITO)막)은 컬러 필터(818) 상에서 스퍼터링에 의해 120nm의 두께로 형성되고, 포토리소그래피에 의해 직사각형 형상을 갖도록 패터닝된다. 이어서, 습식 에칭 처리가 그 위에 수행된 후, 투명한 전극(819)은 깨끗한 오븐 내에서 250°C에서 60분 동안 도전성 열처리에 의해 형성된다(도 8d). 그의 정면도는 도 10에 나타난다. 도 10에서, 점선 A-A'에 따라 취한 단면도는 도 8d에 대응한다.
- <122> 더욱이, 도 10에 나타난 바와 같이, 투명한 전극(819)은 컬러 필터(818)를 통해 랜덤하게 형성된 반사기들(314) 상에 형성된다. 이러한 구조에 따라, 광은 투명한 전극(819) 및 반사기들(814)이 중복되는 위치에서 반사기들(814)에 의해 반사되고, 반사기들(814)이 형성되지 않은 부분에서, 광은 반사기들(814)에 의해 반사되지 않고, 기관(801) 쪽으로 방출된다.
- <123> 따라서, 본 실시예에서, 능동 매트릭스 기관은 이중 게이트 구조의 n-채널 TFT 및 유지 커패시터를 갖는

화소부, 및 n-채널 TFT 및 p-채널 TFT를 갖는 구동 회로가 동일한 기판 상에 형성되도록 형성된다.

- <124> 한편, 본 실시예에 나타난 공정에 따라, 도 8d에 나타난 바의 배선 패턴 마스크를 사용함으로써 반사기들(814) 및 배선들(815, 816, 817)을 동시에 형성할 수 있다. 결과적으로, 복수의 반사기들은 능동 매트릭스 기판을 제조하는 데 필요한 포토-마스크들의 수를 증가시키지 않고 섬 형태로 개별적으로 형성될 수 있다. 결과적으로, 반투과형 액정 디스플레이 장치의 제조에서, 그 공정은 단축될 수 있고, 그에 따라 제조 단가 감소 및 생산 수율 개선에 기여할 수 있다.
- <125> (실시예 3)
- <126> 본 실시예는 실시예 1에서 제조된 능동 매트릭스 기판으로부터 액정 디스플레이 장치를 제조하는 공정을 기재한다. 그 설명은 도 11의 단면도를 참조하여 주어진다.
- <127> 도 3d에 예시된 바와 같이 능동 매트릭스 기판이 실시예 1에 따라 얻어진 후, 배향막(1117)은 도 3d의 능동 매트릭스 상에 형성되고, 연마 처리가 수행된다. 본 실시예에서, 배향막(1117)이 형성된 후, 구형 스페이서들(1121)은 기판들 간의 거리를 유지하기 위해 기판의 전체 표면 상에 분산된다. 구형 스페이서들(1121)은 목적하는 부분들에서 패터닝된 아크릴계 수지막 등의 유기 수지막으로 형성된 컬럼형 스페이서들로 대체될 수 있다.
- <128> 기판(1122)이 다음으로 제조된다. 기판(1122) 상에는, 카운터 전극(1123)이 화소부가 형성될 부분의 투명한 도전막으로부터 형성된다. 배향막(1124)은 기판(1122)의 전체 표면 상에 형성되고, 연마 처리가 수행된다. 이어서, 카운터 기판(1126)이 얻어진다.
- <129> 이어서, 카운터 기판(1126)은 시일링 부재(도시하지 않음)를 사용하여 배향막(1117)이 형성되는 능동 매트릭스 기판에 결합된다. 시일링 부재는 내부에 혼합된 충전재를 갖고, 컬럼형 스페이서들과 함께 충전재는 이들이 결합되면서 2개의 기판들 간에 균일한 거리(바람직하게는 2.0 내지 3.0 $\mu\text{m}$ )를 유지한다. 이후, 액정 물질(1125)은 기판들 사이에 주입되고, 실런트(도시하지 않음)는 기판들을 완전히 시일링하기 위해 사용된다. 공지된 액정 재료가 사용될 수 있다. 따라서, 도 11에 나타난 반투과형 액정 디스플레이 장치가 완성된다. 필요할 경우, 능동 매트릭스 기판 또는 카운터 기판(1126)은 목적하는 형상들로 절단된다. 디스플레이 장치는 공지된 기술을 사용하여 편광 플레이트를 적절히 구비할 수 있다. 이어서, FPC들은 공지된 기술을 사용하여 기판에 부착된다.
- <130> 이와 같이 얻어진 액정 모듈의 구조는 도 14의 정면도를 참조하여 기재한다. 화소부(1404)는 능동 매트릭스 기판(1401)의 카운터에 배치된다. 소스 신호 라인들을 구동하기 위한 소스 신호 라인 구동 회로(1402)는 화소부(1404) 상에 배치된다. 게이트 신호 라인들을 구동하기 위한 게이트 신호 라인 구동 회로들(1403)은 화소부(1404)의 왼쪽과 오른쪽에 배치된다. 게이트 신호 라인 구동 회로들(1403)은 본 실시예에서 화소부에 관하여 대칭이지만, 액정 모듈은 화소부의 힐 측면 상에 단지 하나의 게이트 신호 라인 구동 회로를 가질 수 있다. 상기 2가지 옵션들 중에서, 고안자는 기판 크기 또는 액정 모듈의 그것을 고려하여 보다 적절한 배치를 선택할 수 있다. 그러나, 도 14에 나타난 게이트 신호선 구동 회로들의 대칭적 배치는 회로 운영 신뢰도, 구동 효율 등의 견지에서 바람직하다.
- <131> 신호들은 가요성 프린트 회로들(FPC)(1405)로부터 구동 회로들에 입력된다. FPC들(1405)은 층간 절연막 및 수지막 내의 콘택트 홀들을 개구시키고 기판의 주어진 위치들에 배열된 배선 라인들에 도달하도록 접속 전극을 형성한 후 비등방성 도전막 등을 통해 프레스피트(press-fit)된다. 접속 전극은 본 실시예에서 ITO로부터 형성된다.
- <132> 시일링 부재(1407)는 구동 회로들 및 화소부 둘레의 그의 주변부를 따라 인가된다. 카운터 기판(1406)은 기판(1401)에 결합되고, 그 동안 능동 매트릭스 기판 상에 미리 형성된 스페이서는 2개의 기판들 간의 거리(기판(1401)과 반대 기판(1406) 간의 거리)를 일정하게 유지한다. 액정은 시일링 부재(1407)가 코팅되지 않은 영역을 통해 주입된다. 이어서, 기판들은 시일런트(1408)에 의해 시일링된다. 액정 모듈은 상기 처리를 통해 완성된다. 모든 구동 회로들은 본 명세서에 나타난 실시예에서 기판 상에 형성되었지만, 여러 가지 IC들이 구동 회로들의 일부에 대해 사용될 수 있다. 능동 매트릭스형 액정 모듈이 상기 단계들을 통해 완성된다.
- <133> (실시예 4)
- <134> 도 12, 도 13은 본 발명에 따라 제조된 전기-광학 장치의 블록도들을 보여준다. 도 12는 아날로그 구동에 의해 구동되는 장치를 위한 회로 구조를 보여준다. 본 실시예는 소스 라인 구동 회로(90), 화소부(91) 및 게이트 라인 구동 회로(92)를 갖는 전기-광학 장치를 개시한다. 본 명세서에서 구동 회로라는 용어는 소스 라인 구동 회로 및 게이트 라인 구동 회로를 포괄적으로 의미한다.

- <135> 소스 라인 구동 회로(90)는 시프트 레지스터(90a), 버퍼(90b), 및 샘플링 회로(트랜스퍼 게이트)(90c)를 구비한다. 게이트 라인 구동 회로(92)는 시프트 레지스터(92a), 레벨 시프터(92b), 및 버퍼(92c)를 구비한다. 필요할 경우, 레벨 시프터 회로는 샘플링 회로와 시프트 레지스터 사이에 제공될 수 있다.
- <136> 본 실시예에서, 화소부(91)는 복수의 화소들을 포함하고, 복수의 화소들 각각은 TFT 소자들을 갖는다.
- <137> 도면에 도시하지 않았지만, 다른 게이트 라인 구동 회로가 그들 사이에 화소부(91)를 갖는 게이트 라인 구동 회로(92)의 다른 측면에 제공될 수 있다.
- <138> 장치가 디지털 구동에 의해 구동될 때, 샘플링 회로는 도 13에 나타난 바와 같이 래치(A)(93b) 및 래치(B)(93c)로 대체된다. 소스 라인 구동 회로(93)는 시프트 레지스터(93a), 래치(A)(93b), 래치(B)(93c), D/A 컨버터(93d) 및 버퍼(93e)를 구비한다. 게이트 라인 구동 회로(95)는 시프트 레지스터(95a), 레벨 시프터(95b) 및 버퍼(95c)를 구비한다. 필요할 경우, 레벨 시프터 회로는 래치(B)(93c)와 D/A 컨버터(93d) 사이에 제공된다.
- <139> 상기 구조는 실시예 1 또는 2 중의 어느 것의 제조 공정을 사용함으로써 얻어진다. 본 실시예는 화소부 및 구동 회로의 구조만을 기재하였지만, 메모리 회로 및 마이크로프로세서 회로는 본 발명의 제조 공정을 따를 때 형성될 수도 있다.
- <140> (실시예 5)
- <141> 본 발명을 구현함으로써 형성된 반투과형 액정 디스플레이 장치는 여러 가지 전기 광학 장치들로 사용될 수 있다. 본 발명은 전기 광학 장치가 디스플레이 매체로서 구축되는 모든 전기 설비에 적용될 수 있다.
- <142> 본 발명에 따라 제조된 액정 디스플레이 장치를 사용하는 전기 설비의 예들로서 주어진 것은 비디오 카메라, 디지털 카메라, 항행 시스템들, 오디오 재생 장치들(카 오디오 및 오디오 부품들 등), 랩탑 컴퓨터들, 게임 머신들, 휴대용 정보 단말기들(모바일 컴퓨터들, 셀룰러 폰들, 휴대용 게임 머신들, 및 전자 책들 등), 및 기록 매체가 장착된 영상 재생 장치들(특히, 데이터의 이미지를 디스플레이하기 위해 디지털 비디오 디스크(DVD) 등의 기록 매체 내의 데이터를 재생할 수 있는 디스플레이 장치를 갖는 장치들)이다. 이들 전기 설비의 특정 예들은 도 15a 내지 15h에 나타낸다.
- <143> 도 15a는 본체(2101), 디스플레이 유닛(2102), 이미지 수신 유닛(2103), 오퍼레이션 키들(2104), 외부 접속부(2105), 셔터(2106) 등으로 구성된 디지털 스틸 카메라를 보여준다. 디지털 카메라는 이 디스플레이 유닛(2102)을 위해 본 발명에 따라 제조된 액정 디스플레이 장치를 사용함으로써 완성된다.
- <144> 도 15b는 본체(2201), 케이스(2202), 디스플레이 유닛(2203), 키보드(2204), 외부 접속부(2205), 포인팅 마우스(2206) 등으로 구성된 랩탑 컴퓨터를 보여준다. 랩탑 컴퓨터는 이 디스플레이 유닛(2203)을 위해 본 발명에 따라 제조된 액정 디스플레이 장치를 사용함으로써 완성된다.
- <145> 도 15c는 본체(2301), 디스플레이 유닛(2302), 스위치(2303), 오퍼레이션 키들(2304), 적외선부(2305) 등으로 구성된 모바일 컴퓨터를 보여준다. 모바일 컴퓨터는 이 디스플레이 유닛(2302)을 위해 본 발명에 따라 제조된 액정 디스플레이 장치를 사용함으로써 완성된다.
- <146> 도 15d는 기록 매체가 장착된 휴대용 이미지 재생 장치(특정하자면, DVD 플레이어)를 나타낸다. 이 장치는 본체(2401), 케이스(2402), 디스플레이 유닛 A(2403), 디스플레이 유닛 B(2404), 기록 매체(DVD 등) 관독 매체(2405), 오퍼레이션 키들(2406), 스피커 유닛들(2407) 등으로 구성되어 있다. 디스플레이 유닛 A(2403)는 주로 이미지 정보를 디스플레이하는 한편, 디스플레이 유닛 B(2404)는 주로 텍스트 정보를 디스플레이한다. 휴대용 이미지 재생 장치는 디스플레이 유닛들 A(2403) 및 B(2404)를 위해 본 발명에 따라 제조된 액정 디스플레이 장치를 사용함으로써 완성된다. 기록 매체가 장착된 이미지 재생 장치는 홈비디오 게임 머신을 포함하기도 한다.
- <147> 도 15e는 본체(2601), 디스플레이 유닛(2602), 케이스(2603), 외부 접속부(2604), 원격 조절 수신 유닛(2605), 이미지 수신부(2606), 배터리(2607), 오디오 입력 유닛(2608), 오퍼레이션 키들(2609), 접안부(2610) 등으로 구성된 비디오 카메라를 보여준다. 비디오 카메라는 이 디스플레이 유닛(2602)을 위해 본 발명에 따라 제조된 액정 디스플레이 장치를 사용함으로써 완성된다.
- <148> 도 15f는 본체(2701), 케이스(2702), 디스플레이 유닛(2703), 오디오 입력 유닛(2704), 오디오 출력 유닛(2705), 오퍼레이션 키들(2706), 외부 접속부(2707), 안테나(2708) 등으로 구성된 셀룰러 폰을 보여준다. 셀룰러 폰은 이 디스플레이 유닛(2703)을 위해 본 발명에 따라 제조된 액정 디스플레이 장치를 사용함으로써 완성된다. 디스플레이 유닛(2703)이 흑색 배경 상에 백색 문자들을 디스플레이하는 경우, 셀룰러 폰은 적은 전력을

소비한다.

<149> 상기한 바와 같이, 본 발명에 따라 제조된 액정 디스플레이 장치의 적용 범위는 아주 광범위하므로, 임의의 분야의 전기 설비들에 적용될 수 있다. 본 실시예의 전기 설비들은 실시예들 1 내지 4를 구현함으로써 형성된 액정 디스플레이 장치를 사용함으로써 완성될 수 있다.

**도면의 간단한 설명**

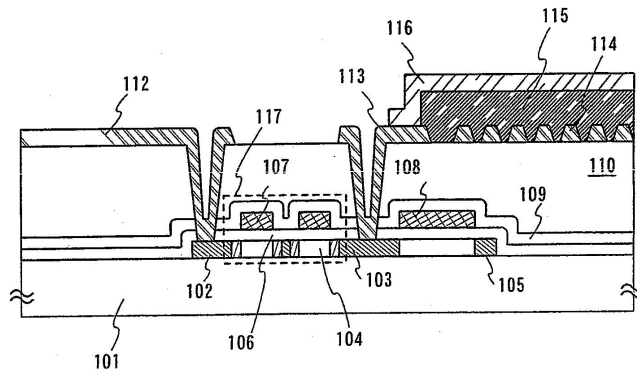
- <150> 도 1은 본 발명에 따른 액정 디스플레이 장치의 하나의 장치 구조를 예시하는 도면.
- <151> 도 2a 내지 도 2d는 본 발명에 따른 반사기들의 구조를 예시하는 도면들.
- <152> 도 3a 내지 도 3d는 본 발명에 따른 액정 디스플레이 장치의 제조 공정 단계들을 예시하는 도면들.
- <153> 도 4는 본 발명의 액정 디스플레이 장치의 하나의 제조 공정을 예시하는 도면.
- <154> 도 5는 본 발명의 액정 디스플레이 장치의 하나의 제조 공정을 예시하는 도면.
- <155> 도 6은 본 발명의 액정 디스플레이 장치의 하나의 제조 공정을 예시하는 도면.
- <156> 도 7은 본 발명의 액정 디스플레이 장치의 하나의 제조 공정을 예시하는 도면.
- <157> 도 8a 내지 도 8d는 본 발명의 액정 디스플레이 장치의 제조 공정 단계들을 예시하는 도면들.
- <158> 도 9는 본 발명의 액정 디스플레이 장치의 하나의 제조 공정을 예시하는 도면.
- <159> 도 10은 본 발명의 액정 디스플레이 장치의 하나의 제조 공정을 예시하는 도면.
- <160> 도 11은 본 발명의 액정 디스플레이 장치의 하나의 구조를 예시하는 도면.
- <161> 도 12는 본 발명에 사용될 수 있는 하나의 회로 구조를 예시하는 도면.
- <162> 도 13은 본 발명에 사용될 수 있는 하나의 회로 구조를 예시하는 도면.
- <163> 도 14는 본 발명의 액정 디스플레이 장치의 외부 뷰를 예시하는 도면.
- <164> 도 15a 내지 도 15f는 전기 장치들의 실시예들을 예시하는 도면들.
- <165> 도 16a 내지 도 16c는 관련 기술을 예시하는 도면들.
- <166> 도 17a 및 도 17b는 관련 기술을 예시하는 도면들.

\* 도면의 주요부분에 대한 부호의 설명 \*

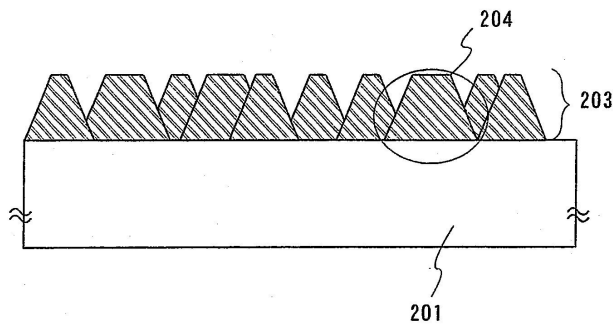
- <168> 302, 802: 소스 영역
- <169> 303, 803: 드레인 영역
- <170> 305, 805: 반도체층
- <171> 306, 806: 게이트 절연막
- <172> 307, 807: 게이트 전극
- <173> 308, 808: 커패시터 배선
- <174> 811: LDD 영역
- <175> 314, 814: 반사기
- <176> 315, 316, 815, 816, 817: 배선
- <177> 317: 컬러 필터

도면

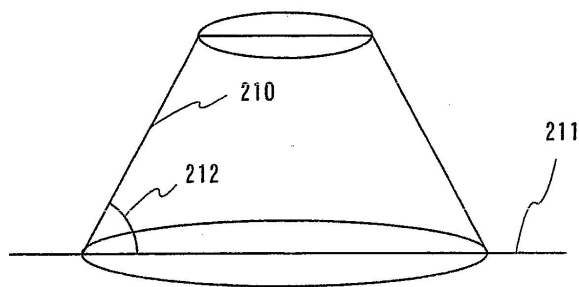
도면1



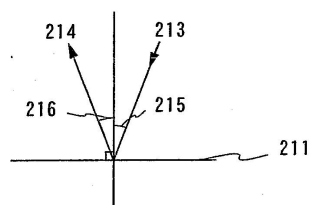
도면2a



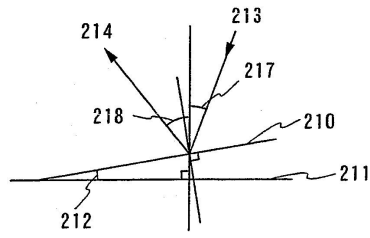
도면2b



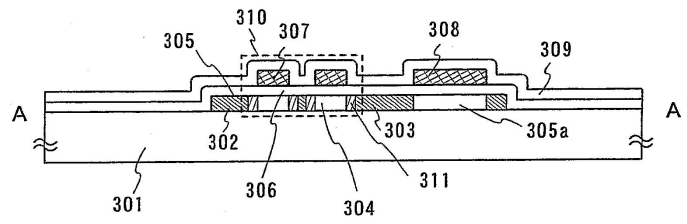
도면2c



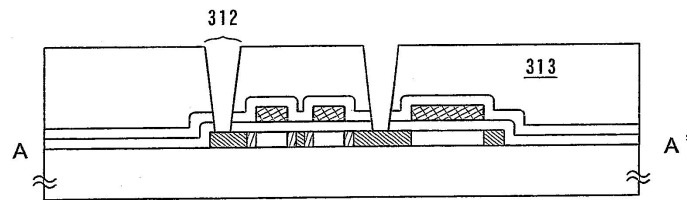
도면2d



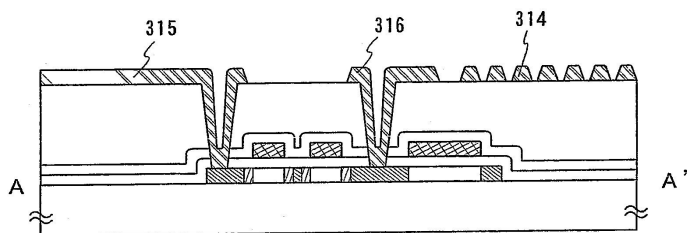
도면3a



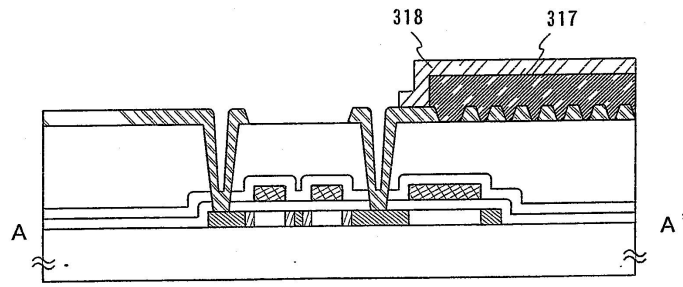
도면3b



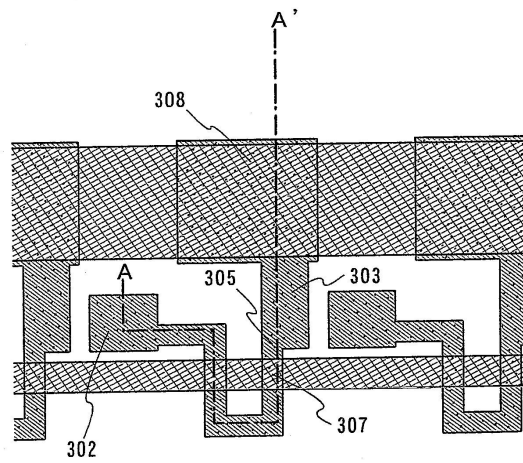
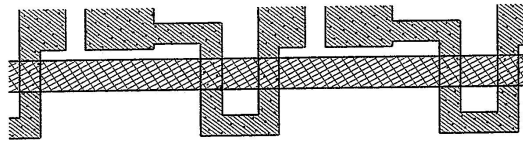
도면3c



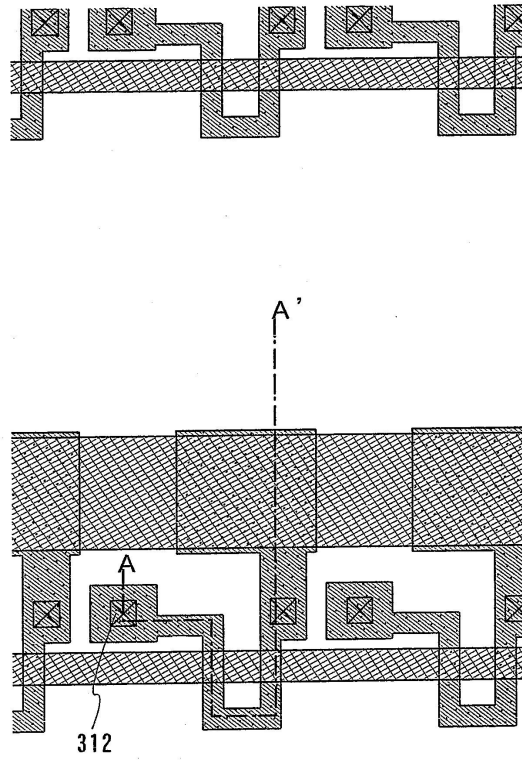
도면3d



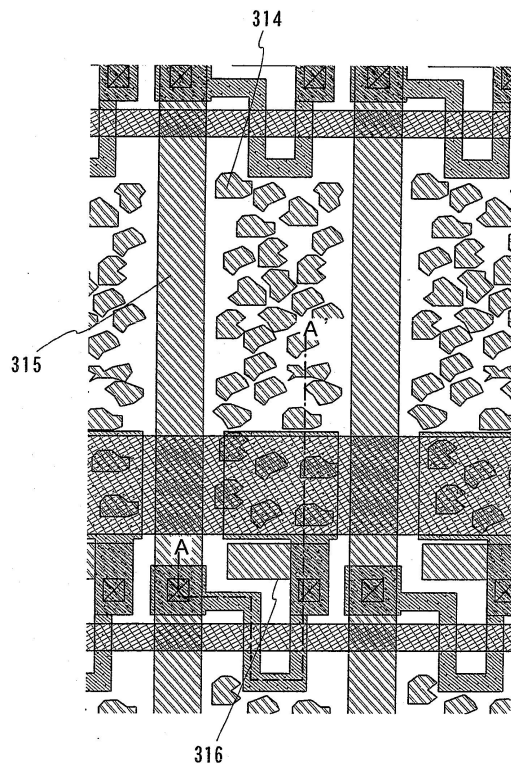
도면4



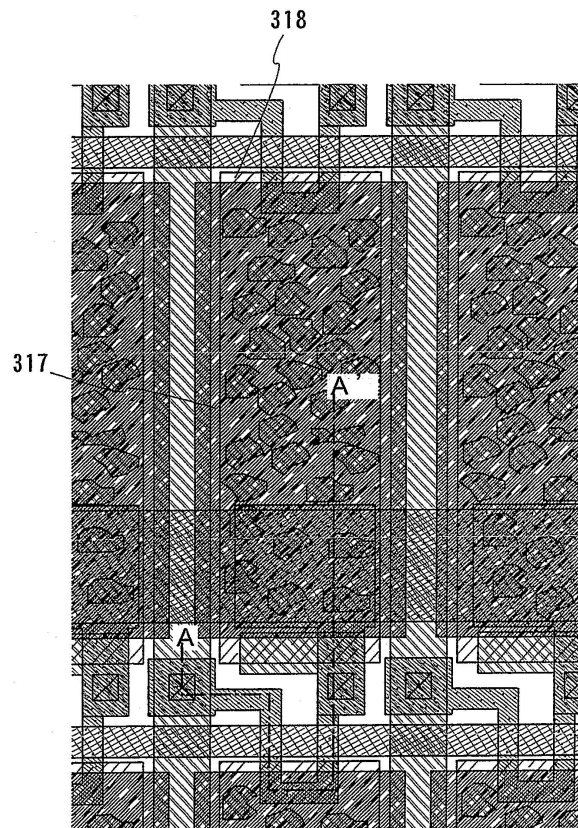
도면5



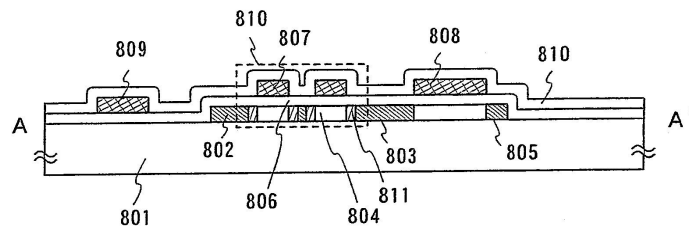
도면6



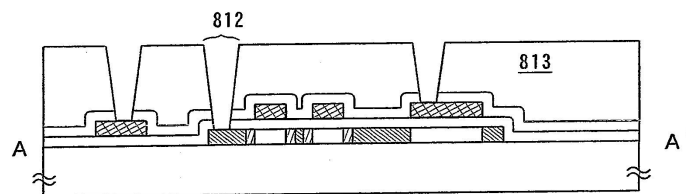
도면7



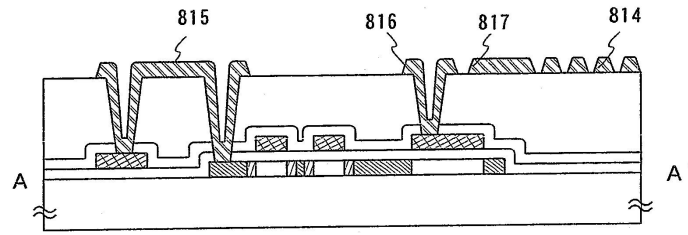
도면8a



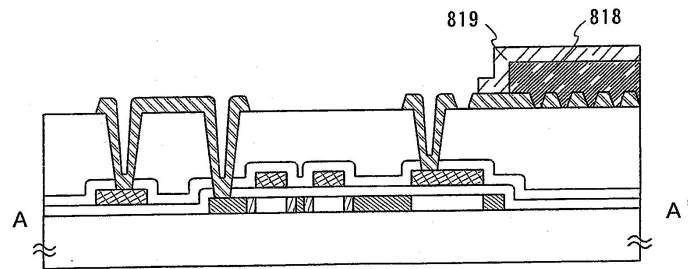
도면8b



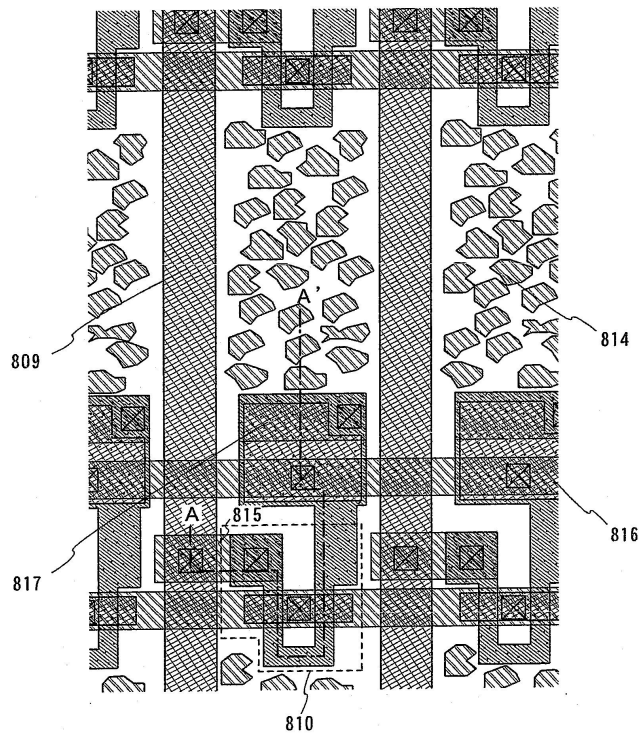
도면8c



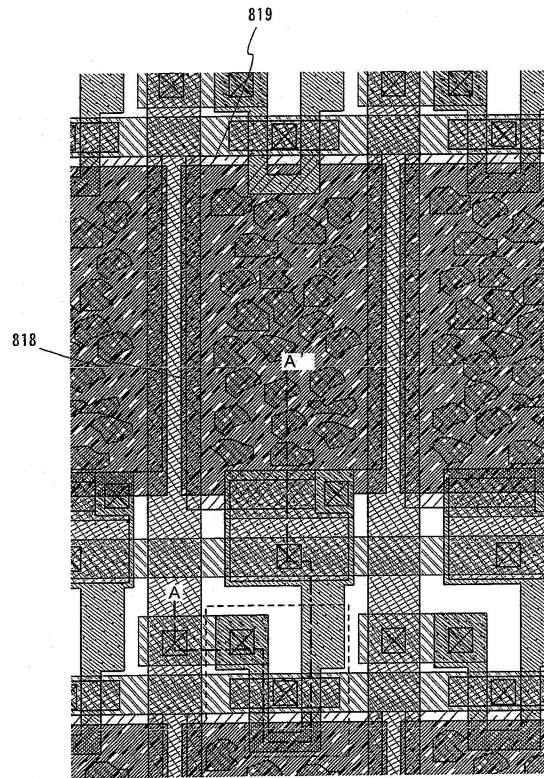
도면8d



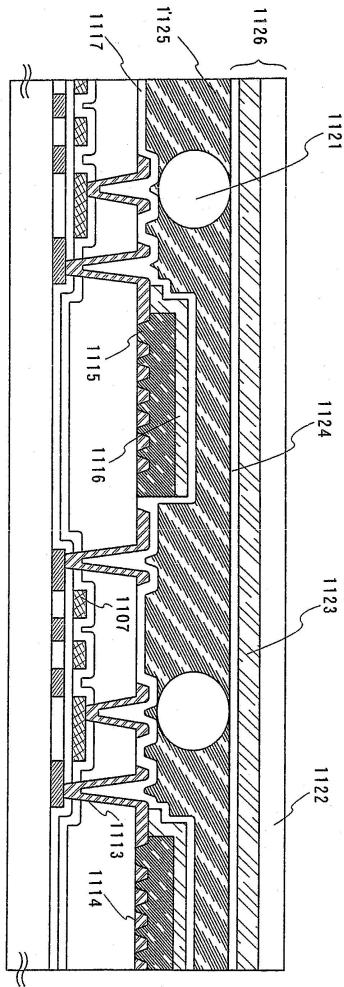
도면9



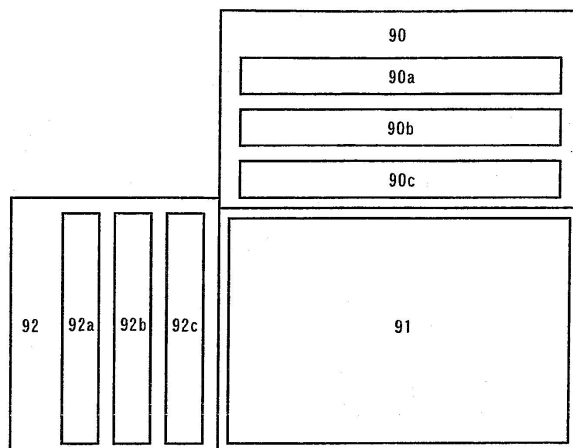
도면10



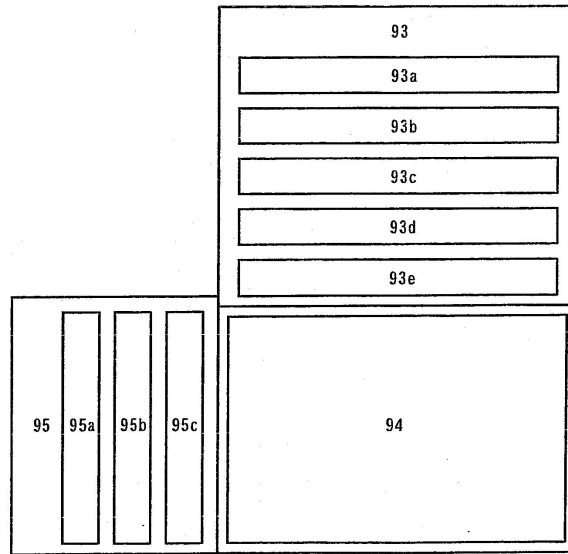
도면11



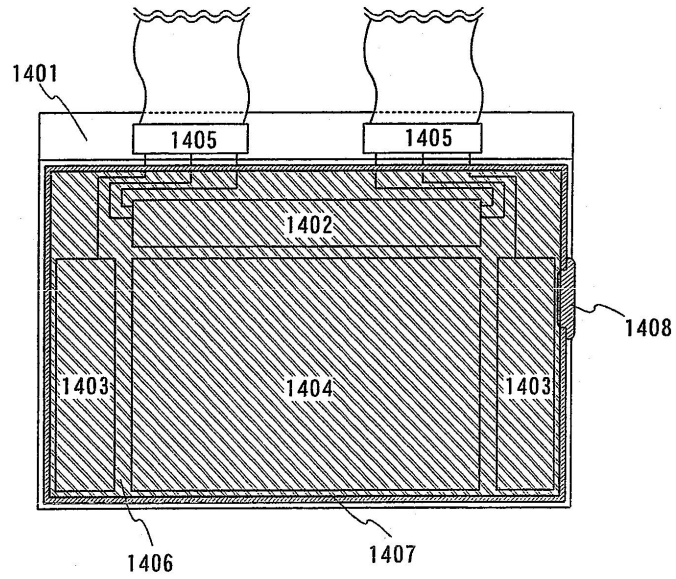
도면12



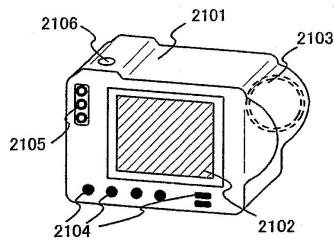
도면13



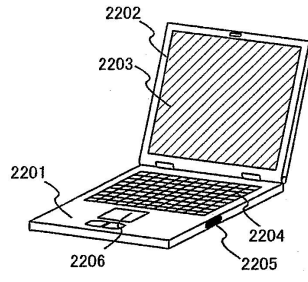
도면14



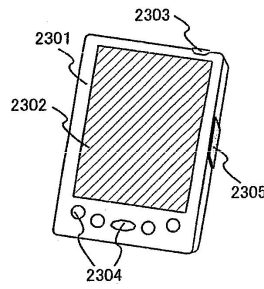
도면15a



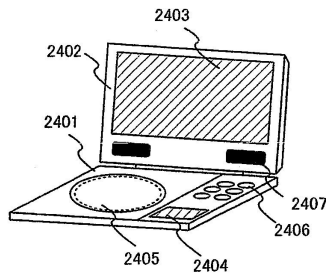
도면15b



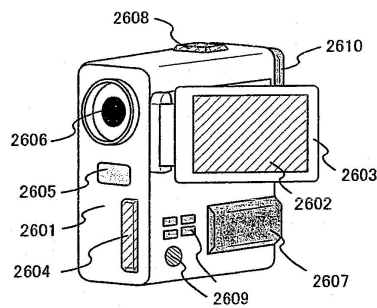
도면15c



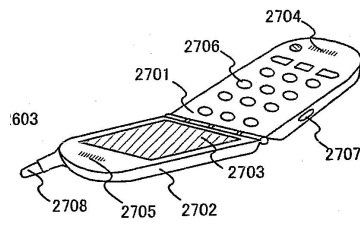
도면15d



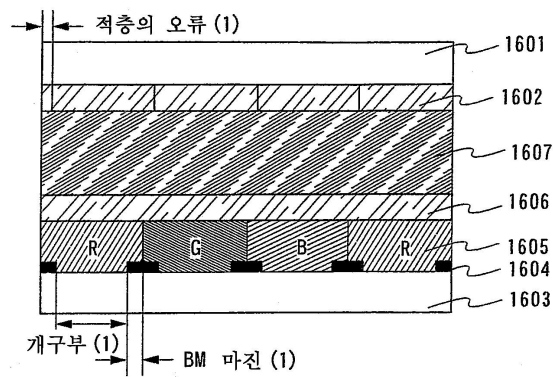
도면15e



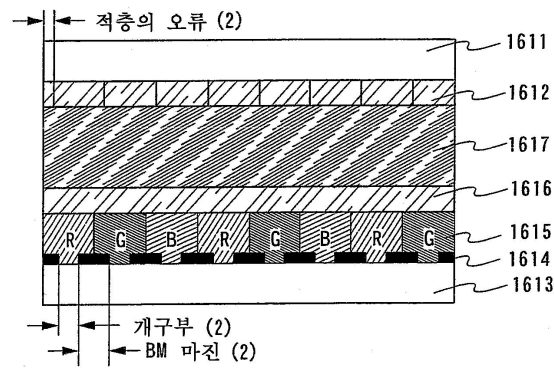
도면15f



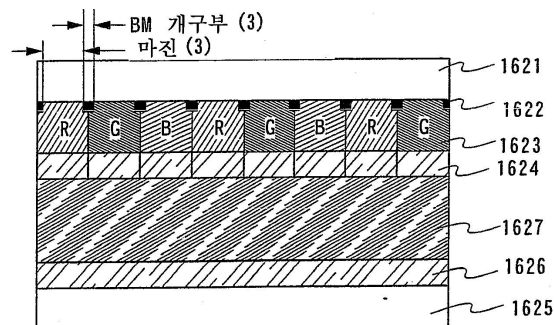
도면16a



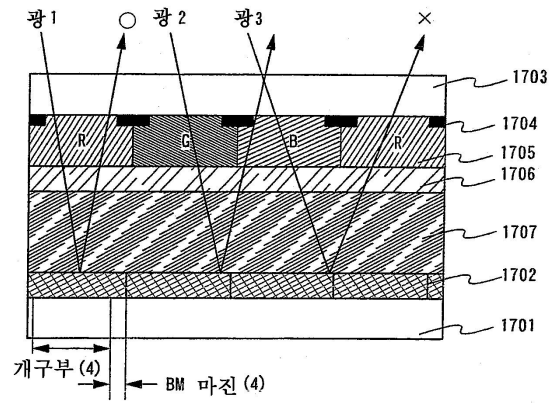
도면16b



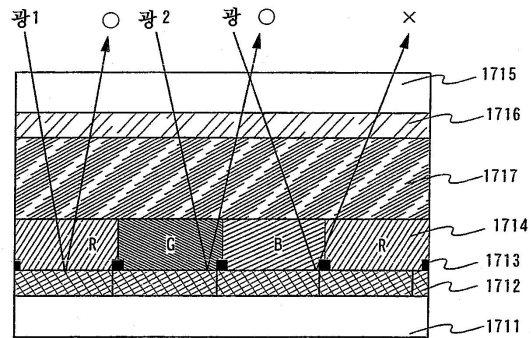
도면16c



도면17a



도면17b



专利名称(译)	液晶显示装置的制造方法		
公开(公告)号	<a href="#">KR1020090115699A</a>	公开(公告)日	2009-11-05
申请号	KR1020090092877	申请日	2009-09-30
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	株式会社绒布器肯kyusyo极限戴哦		
当前申请(专利权)人(译)	株式会社绒布器肯kyusyo极限戴哦		
[标]发明人	EGUCHI SHINGO 에구치신고 SHIONOIRI YUTAKA 시오노이리유타카		
发明人	에구치신고 시오노이리유타카		
IPC分类号	G02F1/1335 G02B5/02 G02B5/08 G02B5/20 G02F1/1343 G02F1/1362		
CPC分类号	G02F1/133555 G02F1/136227 G02F2001/136222 G02F1/13439 G02F1/133345 G02F1/133514		
代理人(译)	李昌勋		
优先权	2002055874 2002-03-01 JP		
其他公开文献	KR100986601B1		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明的目的是提供一种透射性液晶显示装置，其具有优异的可视性，其通过优化用于反射型液晶显示装置的滤色器的布置而获得，这可能是透明反射型液晶显示装置的制造工艺中的问题。显示设备。在本发明中，优化滤色器的布置以改善透反液晶显示装置的可视性。而且，制造允许形成滤色器而不增加影响显示器的电容的结构。此外，在透反液晶显示装置的制造过程中，另外形成不均匀的结构，而不特别增加用于形成不均匀结构的附加图案化步骤。

