



**(19) 대한민국특허청(KR)**  
**(12) 공개특허공보(A)**

(11) 공개번호 10-2019-0079937  
(43) 공개일자 2019년07월08일

- |  |   |
|--|---|
| <p>(51) 국제특허분류(Int. Cl.)<br/> <i>G02F 1/1343</i> (2006.01) <i>G02F 1/1335</i> (2019.01)<br/> <i>G02F 1/1362</i> (2006.01) <i>G02F 1/1368</i> (2006.01)<br/> <i>G02F 1/137</i> (2019.01)</p> <p>(52) CPC특허분류<br/> <i>G02F 1/134309</i> (2013.01)<br/> <i>G02F 1/133509</i> (2013.01)</p> <p>(21) 출원번호 10-2017-0182049<br/>                 (22) 출원일자 2017년12월28일<br/>                 심사청구일자 없음</p> | <p>(71) 출원인<br/> <b>엘지디스플레이 주식회사</b><br/>                 서울특별시 영등포구 여의대로 128(여의도동)</p> <p>(72) 발명자<br/> <b>박경석</b><br/>                 경기도 파주시 월롱면 엘지로 245</p> <p><b>조성현</b><br/>                 경기도 파주시 월롱면 엘지로 245</p> <p>(74) 대리인<br/> <b>네이트특허법인</b></p> |
|--|---|

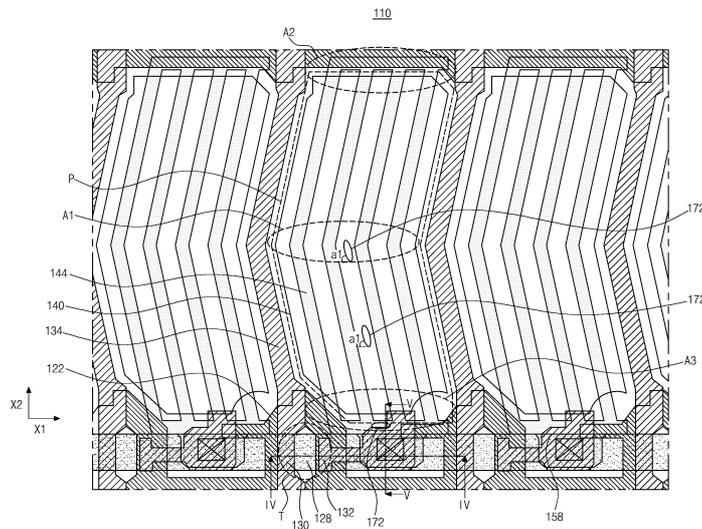
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 **액정표시장치**

**(57) 요약**

본 발명은, 서로 마주보며 이격되고, 다수의 화소를 포함하는 제1 및 제2기판과, 상기 제1기판 내면에 배치되고, 서로 교차하여 상기 다수의 화소를 정의하는 게이트배선 및 데이터배선과, 상기 게이트배선 및 상기 데이터배선에 연결되는 박막트랜지스터와, 상기 박막트랜지스터 상부에 배치되는 공통전극과, 상기 공통전극 상부에 배치되고, 상기 박막트랜지스터에 연결되는 화소전극과, 상기 제2기판 내면에 배치되는 블랙매트릭스와, 상기 블랙매트릭스 하부에 배치되는 컬러필터층과, 상기 컬러필터층 하부에 배치되고, 상기 게이트배선과 평행한 바 형상을 갖는 보조전극과, 상기 화소전극과 상기 보조전극 사이에 배치되는 액정층을 포함하는 액정표시장치를 제공한다.

**대표도** - 도3



(52) CPC특허분류

*G02F 1/136286* (2013.01)

*G02F 1/1368* (2013.01)

*G02F 2001/13712* (2013.01)

*G02F 2201/121* (2013.01)

*G02F 2201/123* (2013.01)

---

## 명세서

### 청구범위

#### 청구항 1

서로 마주보며 이격되고, 다수의 화소를 포함하는 제1 및 제2기판과;  
상기 제1기판 내면에 배치되고, 서로 교차하여 상기 다수의 화소를 정의하는 게이트배선 및 데이터배선과;  
상기 게이트배선 및 상기 데이터배선에 연결되는 박막트랜지스터와;  
상기 박막트랜지스터 상부에 배치되는 공통전극과;  
상기 공통전극 상부에 배치되고, 상기 박막트랜지스터에 연결되는 화소전극과;  
상기 제2기판 내면에 배치되는 블랙매트릭스와;  
상기 블랙매트릭스 하부에 배치되는 컬러필터층과;  
상기 컬러필터층 하부에 배치되고, 상기 게이트배선과 평행한 바 형상을 갖는 보조전극과;  
상기 화소전극과 상기 보조전극 사이에 배치되는 액정층  
을 포함하는 액정표시장치.

#### 청구항 2

제 1 항에 있어서,  
상기 보조전극은 접지되는 액정표시장치.

#### 청구항 3

제 2 항에 있어서,  
상기 보조전극은 상기 제2기판 내면의 테두리부까지 연장되고,  
상기 제1기판 내면의 테두리부에는 접지되는 금속패턴이 배치되고,  
상기 보조전극과 상기 금속패턴은 은 도트를 통하여 연결되는 액정표시장치.

#### 청구항 4

제 1 항에 있어서,  
상기 보조전극은 상기 블랙매트릭스 내부에 배치되는 액정표시장치.

#### 청구항 5

제 1 항에 있어서,  
상기 보조전극은 상기 화소전극과 중첩하는 액정표시장치.

#### 청구항 6

제 1 항에 있어서,  
상기 액정층의 액정분자는 음의 유전이방성을 갖는 액정표시장치.

**청구항 7**

제 1 항에 있어서,  
상기 박막트랜지스터 상부에 배치되는 제1보호층과;  
상기 제1보호층과 상기 공통전극 사이에 배치되는 평탄화층과;  
상기 공통전극과 상기 화소전극 사이에 배치되는 제2보호층과;  
상기 컬러필터층과 상기 보조전극 사이에 배치되는 오버코트층  
을 더 포함하는 액정표시장치.

**청구항 8**

제 7 항에 있어서,  
상기 제1 및 제2보호층은 상기 박막트랜지스터의 드레인전극을 노출하는 콘택홀을 갖고,  
상기 평탄화층은 상기 콘택홀 및 상기 드레인전극을 노출하는 개구를 갖는 액정표시장치.

**청구항 9**

제 8 항에 있어서,  
상기 보조전극은, 상기 제1 및 제2보호층의 상기 콘택홀과 상기 평탄화층의 상기 개구와 중첩하는  
액정표시장치.

**청구항 10**

제 1 항에 있어서,  
상기 공통전극은 판 형상을 갖고,  
상기 화소전극은 다수의 절곡된 바 형상을 갖는 액정표시장치.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 액정표시장치에 관한 것으로, 특히 바(bar) 형상의 보조전극과 화소전극 사이에 생성되는 수직전기장으로 액정분자를 정렬함으로써, 킹크부 없이 액정분자의 회전방향이 결정되어 투과율 및 휘도가 향상되는 액정표시장치에 관한 것이다.

**배경 기술**

[0002] 최근 정보화 사회로 시대가 급진전함에 따라, 대량의 정보를 처리하고 이를 표시하는 디스플레이(display)분야가 발전하고 있는데, 박형화, 경량화, 저 소비전력화 등의 시대상에 부응하기 위해 평판 표시 장치(flat panel display)의 필요성이 대두되었다.

[0003] 이에 따라 색 재현성이 우수하고 박형인 박막트랜지스터 액정표시장치(Thin Film Transistor Liquid Crystal Display: TFT-LCD)가 개발되었는데, 액정표시장치는 액정분자의 광학적 이방성과 분극성질을 이용하여 영상을

표시한다.

- [0004] 일반적인 트위스트 네마틱(twisted nematic: TN) 모드 액정표시장치는, 화소전극이 형성된 어레이기판과, 공통전극이 형성된 컬러필터기판과, 어레이기판 및 컬러필터기판 사이에 개재된 액정층으로 이루어지는데, 이러한 액정표시장치에서는 공통전극과 화소전극이 수직전기장에 의해 액정층이 구동되며, 투과율과 개구율 등의 특성이 우수하다.
- [0005] 그러나, 수직전기장에 의해 액정층이 구동되는 액정표시장치는 시야각 등의 특성이 우수하지 못한 단점을 가지고 있다.
- [0006] 이러한 TN 모드 액정표시장치의 단점을 극복하기 위하여, 시야각 특성이 우수한 프린지 필드 스위칭(fringe field switching: FFS) 모드 또는 인-플레인 스위칭(in-plane switching: IPS) 모드 액정표시장치와 같은 수평전기장 모드 액정표시장치가 제안되었다.
- [0007] 이러한 수평전기장 모드 액정표시장치를 도면을 참조하여 설명한다.
- [0008] 도 1은 종래의 수평전기장 모드 액정표시장치를 도시한 도면이다.
- [0009] 도 1에 도시한 바와 같이, 종래의 수평전기장 모드 액정표시장치(10)는, 제1 및 제2기판(미도시)과 제1 및 제2기판 사이에 배치되는 액정층(미도시)을 포함한다.
- [0010] 제1기판 상부에는 서로 교차하여 화소(P)를 정의하는 게이트배선(22) 및 데이터배선(34)이 배치되고, 각 화소(P)에는 게이트배선(22) 및 데이터배선(34)에 연결되는 박막트랜지스터(T)가 배치된다.
- [0011] 박막트랜지스터(T)는, 게이트배선(22)의 일부인 게이트전극, 게이트전극 상부의 반도체층(28), 반도체층(28) 양단 상부의 소스전극(30) 및 드레인전극(32)을 포함한다.
- [0012] 박막트랜지스터(T) 상부의 화소(P)에는 판(plate) 형상의 공통전극(40)이 배치되고, 공통전극(40) 상부에는 박막트랜지스터(T)의 드레인전극(32)에 연결되는 화소전극(44)이 배치되는데, 화소전극(44)은 시야각 개선을 위하여 다수의 절곡된 바(bar) 형상을 갖는다.
- [0013] 그리고, 화소전극(44)은 화소(P)의 중앙부와 상하 가장자리부인 제1 내지 제3영역(A1 내지 A3)에서 킥부를 갖는데, 킥부의 화소전극(44)의 바 형상의 수평방향에 대한 각도는 다른 부분의 화소전극(44)의 바 형상의 수평방향에 대한 각도보다 작은 값이 된다.
- [0014] 이러한 액정표시장치(10)에서는, 화소전극(44)과 공통전극(40) 사이에 전기장이 생성되지 않은 경우 액정분자(72)가 초기 배향방향인 가로방향(수평방향)으로 정렬되어 있다가, 화소전극(44)과 공통전극(40) 사이에 전기장이 생성된 경우 액정분자(72)가 장축이 전기장에 수직하도록 평면 상에서 회전하여 재정렬되고, 그 결과 각 화소(P)는 계조를 표시한다.
- [0015] 이때, 화소(P) 중 제1 내지 제3영역(A1 내지 A3) 이외의 영역의 화소전극(44)의 바 형상은 가로방향에 대하여 상대적으로 큰 각도를 갖도록 배치되므로, 제1 내지 제3영역(A1 내지 A3) 이외의 영역의 액정분자(72)는 초기 가로방향으로부터 상대적으로 큰 제1각도(a1)로 회전하고, 그 결과 제1 내지 제3영역(A1 내지 A3) 이외의 영역의 액정층은 큰 투과율을 표현하고 상대적으로 높은 액정효율을 갖는다.
- [0016] 그런데, 액정층이 상대적으로 높은 액정효율을 가질 경우, 액정분자(72)가 평면 상에서 상대적으로 크게 회전하기 때문에, 액정분자(72)가 작은 외력에도 쉽게 기존 방향과 반대쪽으로 회전할 확률이 높아지고, 그 결과 화이트 터치 얼룩과 같은 불량 발생한다.
- [0017] 이러한 불량을 방지하기 위하여, 화소(P) 중 제1 내지 제3영역(A1 내지 A3)의 화소전극(44)에 킥부를 형성하는데, 제1 내지 제3영역(A1 내지 A3)의 화소전극(44)의 바 형상은 가로방향에 대하여 상대적으로 작은 각도를 갖도록 배치되므로, 제1 내지 제3영역(A1 내지 A3)의 액정분자(72)는 초기 가로방향으로부터 상대적으로 작은 제2각도(a2)로 회전하여 다른 영역의 액정분자(72)의 회전방향을 결정해주는 역할을 한다.
- [0018] 그러나, 제1 내지 제3영역(A1 내지 A3)의 액정분자(72)는 초기 가로방향으로부터 상대적으로 작은 제2각도(a2)로 회전하므로, 제1 내지 제3영역(A1 내지 A3)의 액정층은 투과율이 저하되는데, 이를 도면을 참조하여 설명한다.
- [0019] 도 2는 종래의 액정표시장치의 투과상태를 도시한 도면으로, 도 1을 함께 참조하여 설명한다.
- [0020] 도 2에 도시한 바와 같이, 화소전극(44)은 화소(P) 중앙부의 제1영역(A1)에서 킥부를 갖는데, 화소전극(44)의

킹크부의 바 형상은 가로방향에 대하여 상대적으로 작은 각도를 갖도록 배치되므로, 제1영역(A1)의 액정분자(72)는 초기 가로방향으로부터 상대적으로 작은 제2각도(a2)로 회전하고, 그 결과 제1영역(A1)의 액정층은 투과율이 저하되어 제1영역(A1) 이외의 영역의 액정층보다 휘도가 저하되는 문제가 있다.

[0021] 특히, 화소전극(44)의 킹크부는 미세패턴으로 형성되는데, 미세패턴은 모서리가 둥글게 패터닝 되므로, 화소전극(44)의 킹크부를 정상적으로 형성하기 위해서는 킹크부의 폭을 증가시켜야 하고, 그 결과 화소(P)에서 투과율이 저하되는 전경선(disclination) 영역이 증가하고 액정표시장치(10)의 휘도가 저하되는 문제가 있다.

**발명의 내용**

**해결하려는 과제**

[0022] 본 발명은, 이러한 문제점을 해결하기 위하여 제시된 것으로, 블랙매트릭스 하부에 바 형상의 보조전극을 배치하고 보조전극과 화소전극 사이의 수직전기장으로 액정분자를 정렬함으로써, 킹크부 없이 액정분자의 회전방향이 결정되어 투과율 및 휘도가 향상되는 액정표시장치를 제공하는 것을 목적으로 한다.

[0023] 그리고, 본 발명은, 접지된 보조전극과 화소전극 사이에 생성되는 수직전기장으로 음의 유전율이방성을 갖는 액정분자를 정렬함으로써, 화이트 터치 얼룩과 같은 불량이 방지되고 투과율 및 휘도가 향상되는 액정표시장치를 제공하는 것을 다른 목적으로 한다.

**과제의 해결 수단**

[0024] 위와 같은 과제의 해결을 위해, 본 발명은, 서로 마주보며 이격되고, 다수의 화소를 포함하는 제1 및 제2기판과, 상기 제1기판 내면에 배치되고, 서로 교차하여 상기 다수의 화소를 정의하는 게이트배선 및 데이터배선과, 상기 게이트배선 및 상기 데이터배선에 연결되는 박막트랜지스터와, 상기 박막트랜지스터 상부에 배치되는 공통전극과, 상기 공통전극 상부에 배치되고, 상기 박막트랜지스터에 연결되는 화소전극과, 상기 제2기판 내면에 배치되는 블랙매트릭스와, 상기 블랙매트릭스 하부에 배치되는 컬러필터층과, 상기 컬러필터층 하부에 배치되고, 상기 게이트배선과 평행한 바 형상을 갖는 보조전극과, 상기 화소전극과 상기 보조전극 사이에 배치되는 액정층을 포함하는 액정표시장치를 제공한다.

[0025] 그리고, 상기 보조전극은 접지될 수 있다.

[0026] 또한, 상기 보조전극은 상기 제2기판 내면의 테두리부까지 연장되고, 상기 제1기판 내면의 테두리부에는 접지되는 금속패턴이 배치되고, 상기 보조전극과 상기 금속패턴은 은 도트를 통하여 연결될 수 있다.

[0027] 그리고, 상기 보조전극은 상기 블랙매트릭스 내부에 배치될 수 있다.

[0028] 또한, 상기 보조전극은 상기 화소전극과 중첩할 수 있다.

[0029] 그리고, 상기 액정층의 액정분자는 음의 유전이방성을 가질 수 있다.

[0030] 또한, 상기 액정표시장치는, 상기 박막트랜지스터 상부에 배치되는 제1보호층과, 상기 제1보호층과 상기 공통전극 사이에 배치되는 평탄화층과, 상기 공통전극과 상기 화소전극 사이에 배치되는 제2보호층과, 상기 컬러필터층과 상기 보조전극 사이에 배치되는 오버코트층을 더 포함할 수 있다.

[0031] 그리고, 상기 제1 및 제2보호층은 상기 박막트랜지스터의 드레인전극을 노출하는 콘택홀을 갖고, 상기 평탄화층은 상기 콘택홀 및 상기 드레인전극을 노출하는 개구를 가질 수 있다.

[0032] 또한, 상기 보조전극은, 상기 제1 및 제2보호층의 상기 콘택홀과 상기 평탄화층의 상기 개구와 중첩할 수 있다.

[0033] 그리고, 상기 공통전극은 판 형상을 갖고, 상기 화소전극은 다수의 절곡된 바 형상을 가질 수 있다.

**발명의 효과**

[0034] 본 발명은, 블랙매트릭스 하부에 바 형상의 보조전극을 배치하고 보조전극과 화소전극 사이의 수직전기장으로 액정분자를 정렬함으로써, 킹크부 없이 액정분자의 회전방향이 결정되어 투과율 및 휘도가 향상되는 효과를 갖는다.

[0035] 그리고, 본 발명은, 접지된 보조전극과 화소전극 사이에 생성되는 수직전기장으로 음의 유전율이방성을 갖는 액정분자를 정렬함으로써, 화이트 터치 얼룩과 같은 불량이 방지되고 투과율 및 휘도가 향상되는 효과를 갖는다.

**도면의 간단한 설명**

- [0036] 도 1은 종래의 수평전기장 모드 액정표시장치를 도시한 도면.
- 도 2는 종래의 액정표시장치의 투과상태를 도시한 도면.
- 도 3은 본 발명의 실시예에 따른 액정표시장치를 도시한 평면도.
- 도 4는 도 3의 절단선 IV-IV에 따른 단면도.
- 도 5는 도 3의 절단선 V-V에 따른 단면도.
- 도 6은 본 발명의 실시예에 따른 액정표시장치의 수직전기장 및 액정분자를 도시한 도면.

**발명을 실시하기 위한 구체적인 내용**

- [0037] 이하, 첨부한 도면을 참조하여 본 발명에 따른 액정표시장치를 설명한다.
- [0038] 도 3은 본 발명의 실시예에 따른 액정표시장치를 도시한 평면도이고, 도 4는 도 3의 절단선 IV-IV에 따른 단면도이고, 도 5는 도 3의 절단선 V-V에 따른 단면도이다.
- [0039] 도 3 내지 도 5에 도시한 바와 같이, 본 발명의 실시예에 따른 액정표시장치(110)는, 제1 및 제2기관(120, 150)과, 제1 및 제2기관(120, 150) 사이에 배치되는 액정층(170)을 포함한다.
- [0040] 제1기관(120) 내면에는 제1방향(가로방향, 수평방향)(X1)에 평행한 게이트배선(122)과 커패시터전극(124)이 배치되고, 게이트배선(122) 및 커패시터전극(124) 상부의 제1기관(120) 전면에는 게이트절연층(126)이 배치되는데, 게이트배선(122)의 일부는 게이트전극으로 동작한다.
- [0041] 게이트절연층(126) 상부에는 반도체층(128)이 배치되는데, 게이트배선(122)의 게이트전극에 대응되는 반도체층(128)은 액티브영역으로 동작한다.
- [0042] 반도체층(128)의 액티브영역 상부의 양단부에는 각각 소스전극(130) 및 드레인전극(132)이 배치되고, 반도체층(128) 상부에는 제1방향(X1)에 수직인 제2방향(X2)에 평행하고 게이트배선(122)과 교차하여 화소(P)를 정의하는 데이터배선(134)이 배치되는데, 소스전극(130)은 데이터배선(134)에 연결되고, 드레인전극(132)은 커패시터전극(124)과 중첩되어 스토리지 커패시터를 구성한다.
- [0043] 게이트배선(122)의 게이트전극, 반도체층(128)의 액티브영역, 소스전극(130) 및 드레인전극(132)은 박막트랜지스터(T)를 구성한다.
- [0044] 도 3 내지 도 5의 실시예에서는 반도체층(128)과 소스전극(130), 드레인전극(132) 및 데이터배선(134)이 반투과 마스크를 이용하는 하나의 마스크공정을 통하여 패터닝 되는 것을 예로 들었으나, 다른 실시예에서는 반도체층(128)과 소스전극(130), 드레인전극(132) 및 데이터배선(134)이 별도의 마스크공정을 통하여 패터닝 될 수 있다.
- [0045] 박막트랜지스터(T) 상부의 제1기관(120) 전면에는 제1보호층(136)이 배치되고, 제1보호층(136) 상부의 제1기관(120) 전면에는 평탄화층(138)이 배치된다.
- [0046] 제1보호층(136)은 실리콘 옥사이드(SiO<sub>2</sub>), 실리콘 나이트라이드(SiN<sub>x</sub>)와 같은 무기절연물질로 이루어지고, 평탄화층(138)은 포토아크릴(photoacryl), 벤조사이클로부텐(benzocyclobutene)과 같은 유기절연물질로 이루어질 수 있다.
- [0047] 평탄화층(138) 상부의 화소(P)에는 판(plate) 형상의 공통전극(140)이 배치되고, 공통전극(140) 상부의 제1기관(120) 전면에는 제2보호층(142)이 배치된다.
- [0048] 제2보호층(142)은 실리콘 옥사이드(SiO<sub>2</sub>), 실리콘 나이트라이드(SiN<sub>x</sub>)와 같은 무기절연물질로 이루어질 수 있다.
- [0049] 제1 및 제2보호층(136, 142)은 드레인전극(132)을 노출하는 콘택홀을 갖고, 평탄화층(138)은 콘택홀 및 드레인전극(132)을 노출하는 개구를 갖는다.
- [0050] 제1 및 제2보호층(136, 142)은 평탄화층(138)의 접촉특성을 개선하기 위하여 사용되는데, 평탄화층(138)의 접촉특성이 문제되지 않는 실시예에서는 제1 및 제2보호층(136, 142)이 생략될 수 있다.

- [0051] 제2보호층(142) 상부의 화소(P)에는 2도메인 구조를 구현하기 위한 다수의 절곡된 바(bar) 형상의 화소전극(144)이 배치되는데, 화소전극(144)은 제1 및 제2보호층(136, 142)의 콘택홀과 평탄화층(138)의 개구를 통하여 드레인전극(132)에 연결된다.
- [0052] 특히, 화소전극(144)은 화소(P)의 중앙부와 상하 가장자리부인 제1 내지 제3영역(A1 내지 A3)에서 키크부가 생략되어 제1영역(A1)에서 1회 절곡된 직선 바 형태를 갖고, 그 결과 제1 내지 제3영역(A1 내지 A3)에서의 전경선(disclination)이 최소화 되어 액정층(170)의 투과율이 증가하고, 액정표시장치(110)의 휘도가 향상된다.
- [0053] 제2기관(150) 내면의 화소(P) 경계에는 블랙매트릭스(152)가 배치되는데, 블랙매트릭스(152)는, 화소(P)에 대응되는 개구부를 갖고, 불투명한 수지 또는 금속물질로 이루어질 수 있다.
- [0054] 블랙매트릭스(152) 하부의 각 화소(P)에는 적, 녹, 청 컬러필터(154r, 154g, 154b)가 배치되고, 적, 녹, 청 컬러필터(154r, 154g, 154b) 하부의 제2기관(150) 전면에는 오버코트층(156)이 배치되는데, 적, 녹, 청 컬러필터(154r, 154g, 154b)는 컬러필터층을 구성한다.
- [0055] 오버코트층(156) 하부에는 게이트배선(122)에 대응되는 직선 바 형상의 보조전극(158)이 배치되는데, 보조전극(158)은 제1 및 제2보호층(136, 142)의 콘택홀과 평탄화층(138)의 개구와 중첩하고, 화소전극(144)과 중첩하도록 배치될 수 있다.
- [0056] 그리고, 보조전극(158)은 접지(ground) 될 수 있는데, 보조전극(158)을 제2기관(150) 내면의 테두리부까지 연장되도록 형성하고, 제1기관(120) 내면의 테두리부에 접지되는 금속패턴을 형성하고, 은(Ag) 도트(dot)를 이용하여 보조전극(158)의 연장부와 금속패턴을 연결함으로써, 보조전극(158)을 접지시킬 수 있다.
- [0057] 또한, 보조전극(158)은 블랙매트릭스(152) 내부의 직하부에 배치되는데, 이에 따라 화소전극(144)과 보조전극(158) 사이에 생성되는 수직전기장에 의하여 틸트(tilt)된 액정분자(172)에 의한 빛샘을 방지할 수 있다.
- [0058] 그리고, 제1기관(120)의 화소전극(144)과 제2기관(150)의 보조전극(158) 사이에는 액정층(170)이 배치되는데, 액정층(170)은 다수의 액정분자(172)를 포함하고, 다수의 액정분자(172)는 각각 음의 유전이방성(dielectric anisotropy)( $\Delta \epsilon = \epsilon_{\parallel} - \epsilon_{\perp} < 0$ )을 갖는다.
- [0059] 음의 유전이방성을 갖는 액정분자(172)는 단축방향으로 분극되어 장축이 전기장에 수직하도록 배열된다.
- [0060] 이러한 액정표시장치(110)에서는, 평면적으로 볼 때, 화소전극(144)과 공통전극(140) 사이에 전기장이 생성되지 않은 경우 액정분자(172)가 초기 배향방향인 제1방향(게이트배선(122)에 평행한 방향, 보조전극(158)에 평행한 방향)(X1)으로 정렬되어 있다가, 화소전극(144)과 공통전극(140) 사이에 전기장이 생성된 경우 액정분자(172)가 장축이 전기장에 수직하도록 평면 상에서 회전하여 재정렬되고, 그 결과 각 화소(P)는 계조를 표시한다.
- [0061] 이때, 종래와는 달리, 화소(P) 중 제1 내지 제3영역(A1 내지 A3)의 화소전극(144)에는 키크부가 생략되므로, 제1 내지 제3영역(A1 내지 A3)을 포함하는 화소(P) 전 영역의 액정분자(172)는 초기의 제1방향(X1)으로부터 상대적으로 큰 제1각도(a1)를 갖도록 회전하고, 그 결과 제1 내지 제3영역(A1 내지 A3)을 포함하는 화소(P) 전 영역의 액정층(170)은 큰 투과율을 표현하고 상대적으로 높은 액정효율을 갖는다.
- [0062] 그리고, 평면적으로 볼 때, 화소(P) 경계의 액정분자(172)는 화소전극(144)과 보조전극(158) 사이에 생성되는 수직전기장에 의하여 게이트배선(122)에 평행한 제1방향(X1)을 따라 배열되는데(즉, 액정분자(172)와 제1방향(X1)의 사이각이 0도가 되도록 배열되는데), 이러한 화소(P) 경계의 액정분자(172)에 의하여 제1 내지 제3영역(A1 내지 A3)을 포함하는 화소(P) 전 영역의 액정분자(172)의 회전방향을 결정할 수 있다.
- [0063] 즉, 화소(P) 경계의 액정분자(172)가 종래의 화소전극(44)의 키크부의 액정분자(172)의 역할을 하므로, 외력에 의하여 액정분자(172)가 기존 방향과 반대쪽으로 회전할 확률이 감소되고, 그 결과 화이트 터치 얼룩과 같은 불량량이 방지된다.
- [0064] 이러한 화소전극(144)과 보조전극(158) 사이의 수직전기장에 의한 액정분자(172)의 정렬을 도면을 참조하여 설명한다.
- [0065] 도 6은 본 발명의 실시예에 따른 액정표시장치의 수직전기장 및 액정분자를 도시한 도면으로, 제3 내지 도 5를 함께 참조하여 설명한다.
- [0066] 도 6에 도시한 바와 같이, 단면적으로 볼 때, 데이터전압이 인가되는 화소전극(144)과 접지되는 보조전극(158) 사이에는 수직전기장(E)이 생성되는데, 화소(P) 경계의 음의 유전이방성을 갖는 액정층(170)의 액정분자(172)는

장축이 수직전기장(E)에 수직하도록 수평면 상에 배열된다.

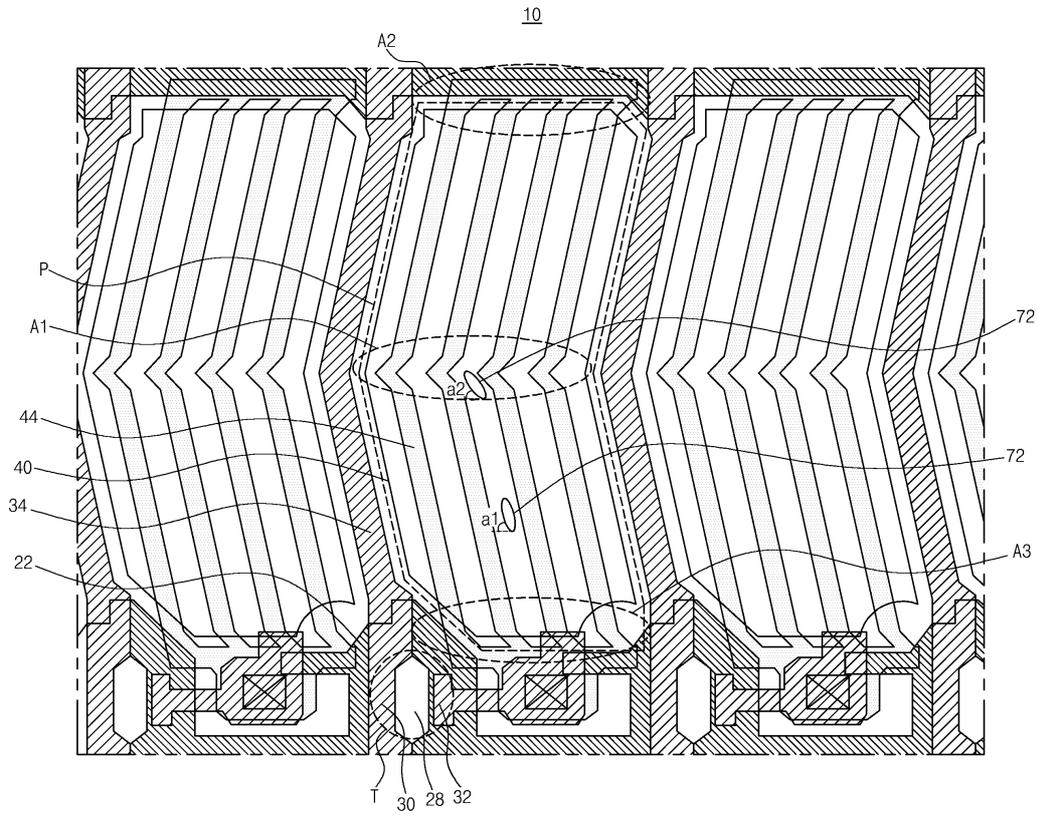
- [0067] 물론, 평면적으로 볼 때, 화소(P) 경계의 액정분자(172)는 장축이 게이트배선(122)에 평행한 제1방향(X1)으로 배열된다.
- [0068] 이때, 화소전극(144)과 보조전극(158) 사이에 생성되는 수직전기장(E)은 완전히 수직성분만 갖지 않고 일부 수평성분을 가지므로, 제4영역(A4)의 액정분자(172)와 같이, 화소전극(144)과 보조전극(158) 사이의 액정층(170)의 액정분자(172)의 일부는 수직전기장(E)에 의하여 미세한 틸트각(tilt angle)을 갖고 이에 따라 빛샘이 발생할 가능성이 있다.
- [0069] 그러나, 보조전극(158)이나 화소전극(144)과 보조전극(158) 사이의 제4영역(A4)의 액정분자(172)는 블랙매트릭스(152) 하부에 배치되므로, 미세한 틸트각을 갖는 제4영역(A4)의 액정분자(172)에 의한 빛샘을 방지할 수 있다.
- [0070] 이와 같이, 화소(P) 경계의 액정분자(172)는 화소전극(144)과 보조전극(158) 사이의 수직전기장(E)에 의하여 장축이 제1방향(X1)에 평행하도록 수평면 상에 배열되고, 액정분자(172)의 연속성에 따라 화소(P) 경계의 액정분자(172)가 화소(P) 내부의 액정분자(172)의 회전방향을 결정하는 킥크부의 역할을 할 수 있다.
- [0071] 이에 따라, 킥크부 없이도 외력에 의하여 액정분자(172)가 기존 방향과 반대쪽으로 회전할 확률을 감소시켜 화이트 터치 얼룩과 같은 불량을 방지할 수 있으며, 동시에 킥크부 생략에 의하여 제1 내지 제3영역(A1 내지 A3)에서의 전경성(disclination)이 방지되어 투과율 및 액정효율을 향상시키고 액정표시장치(110)의 휘도를 향상시킬 수 있다.
- [0072] 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술분야의 숙련된 당업자는 하기의 특허청구범위에 기재된 본 발명의 기술적 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

**부호의 설명**

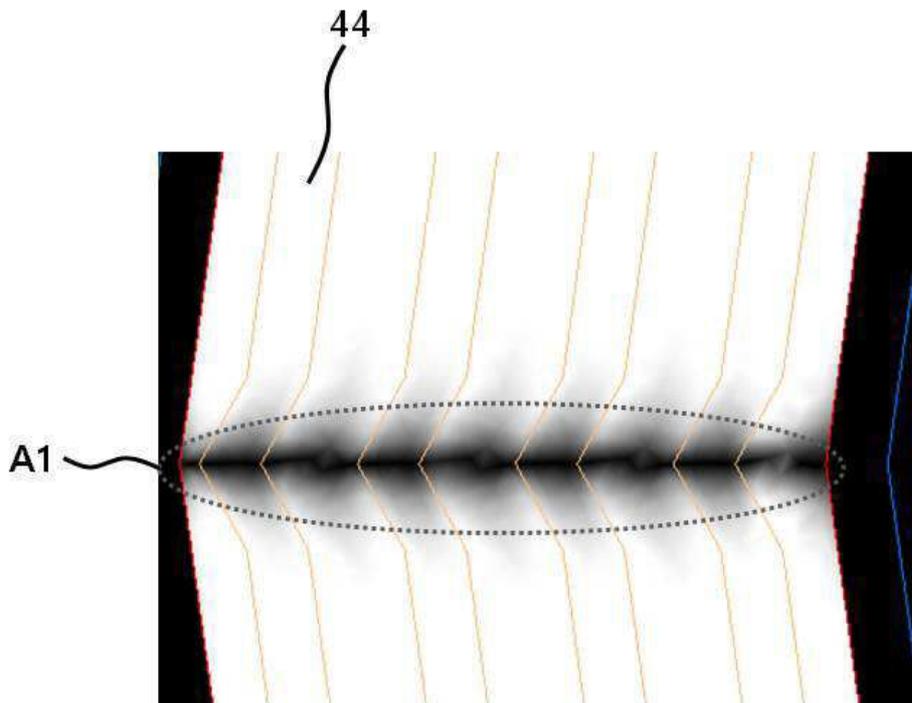
- [0073] 110: 액정표시장치    120: 제1기판
- T: 박막트랜지스터    140: 공통전극
- 142: 화소전극    150: 제2기판
- 158: 보조전극    170: 액정층

도면

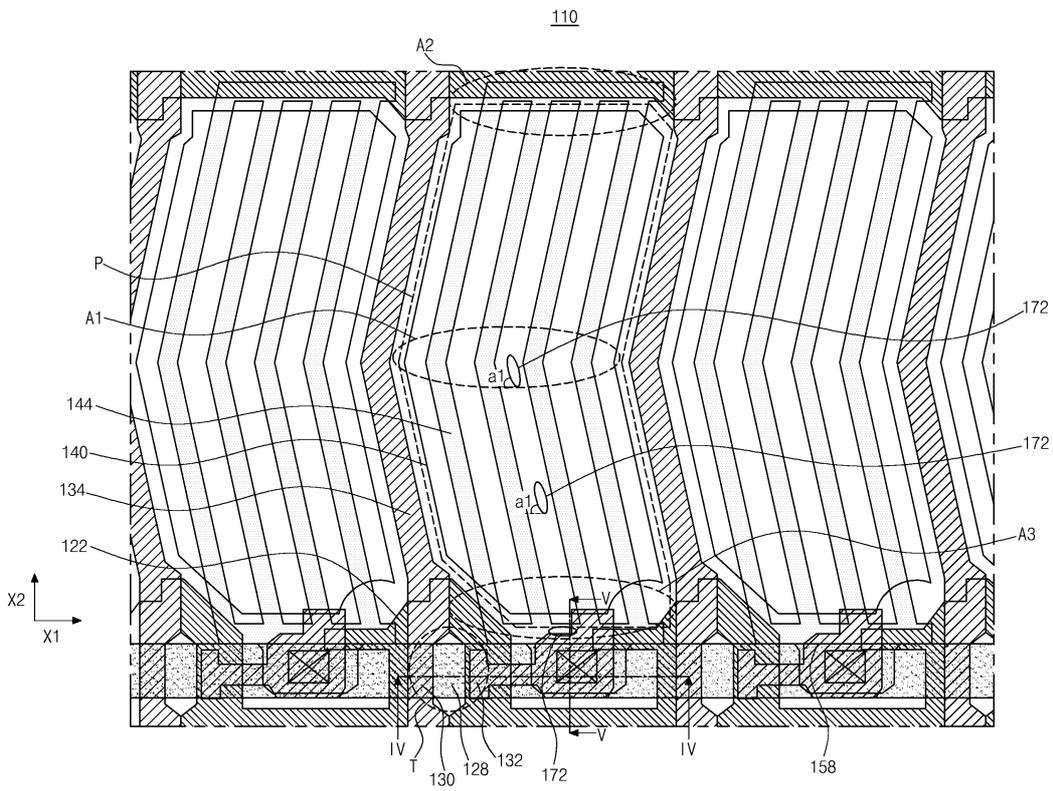
도면1



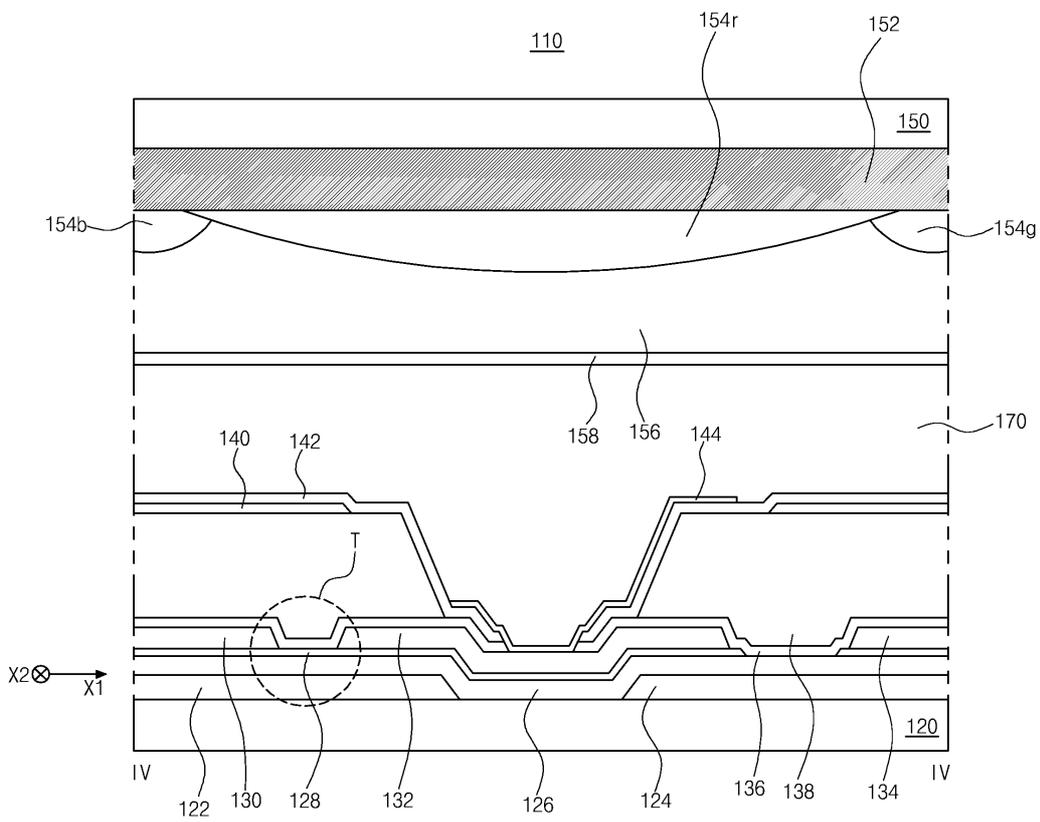
도면2



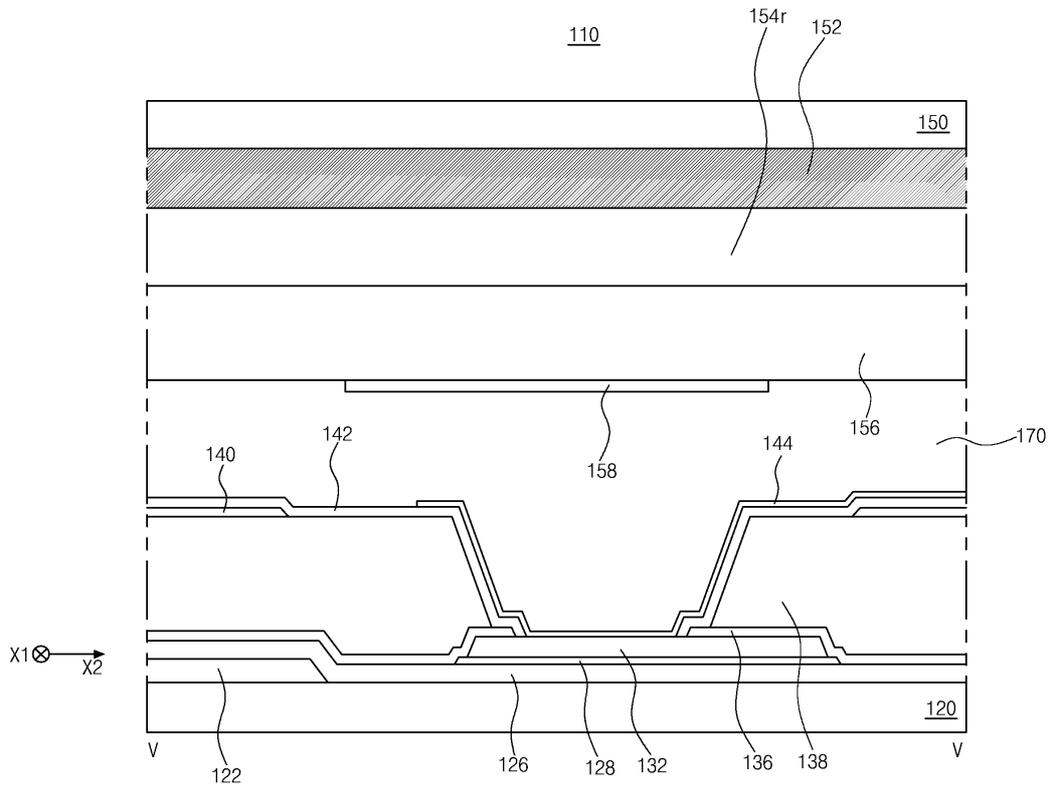
도면3



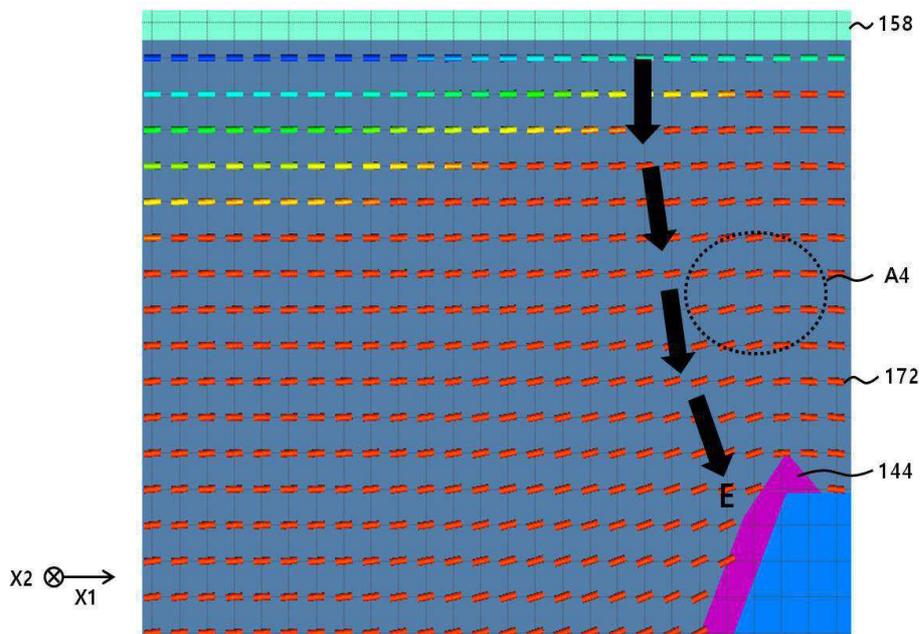
도면4



도면5



도면6



专利名称(译)	液晶显示器		
公开(公告)号	<a href="#">KR1020190079937A</a>	公开(公告)日	2019-07-08
申请号	KR1020170182049	申请日	2017-12-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	박경석 조성현		
发明人	박경석 조성현		
IPC分类号	G02F1/1343 G02F1/1335 G02F1/1362 G02F1/1368 G02F1/137		
CPC分类号	G02F1/134309 G02F1/133509 G02F1/136286 G02F1/1368 G02F2001/13712 G02F2201/121 G02F2201/123		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

根据本发明，提供了一种液晶显示装置，其包括：第一基板和第二基板，彼此面对并且彼此间隔开，并且包括多个像素；栅极布线和数据布线设置在第一基板的内表面上，并且彼此交叉以限定多个像素；薄膜晶体管，其连接到栅极布线和数据布线；公共电极，设置在薄膜晶体管的上部。像素电极设置在公共电极的上部，并连接到薄膜晶体管。黑矩阵，设置在第二基板的内表面上；滤色器层设置在黑底的下部；辅助电极设置在滤色器层的下部，并且具有与栅极布线平行的条形。液晶层设置在像素电极和辅助电极之间。因此，本发明能够改善透射率和亮度。

