



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0035201
(43) 공개일자 2016년03월31일

(51) 국제특허분류(Int. Cl.)
G02F 1/1335 (2006.01) G02F 1/133 (2006.01)
G02F 1/1339 (2006.01)
(21) 출원번호 10-2014-0126239
(22) 출원일자 2014년09월22일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
이상윤
경기 고양시 일산서구 대화1로 70, 708동 1102호
(대화동, 대화마을7단지아파트)
김성진
대구 수성구 달구벌대로 2690, 201동 2103호 (만
촌동, 화성파크드림2)
(74) 대리인
특허법인천문

전체 청구항 수 : 총 9 항

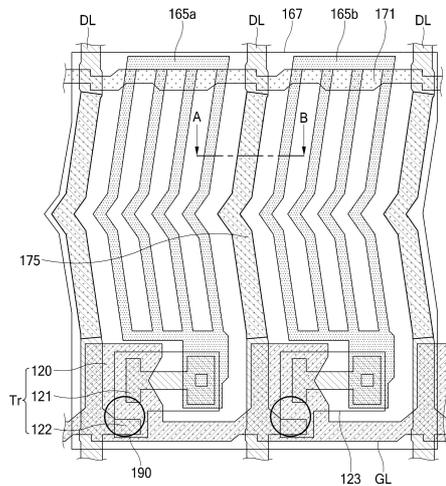
(54) 발명의 명칭 액정 표시패널

(57) 요약

본 발명은 본 발명은 이웃하는 픽셀 간에 발생하는 색혼합(color washout) 불량을 개선하기 위한 것으로, 특히, 데이터라인과 중첩하는 혼색방지층을 포함하는 액정 표시패널을 제공하는 것을 기술적 과제로 한다.

상술한 기술적 과제를 달성하기 위한 본 발명에 따른 액정 표시패널은, 게이트라인과 데이터라인의 교차영역마다 픽셀이 위치되어 있는 하부기판, 상기 하부기판과 대향하며, 블랙매트릭스 및 컬러필터가 위치되어 있는 상부기판, 및 상기 하부기판 및 상부기판 사이에 액정층을 포함하며, 상기 하부기판의 데이터라인 상부에는 상기 데이터라인과 중첩되는 혼색방지층을 포함하는 것을 특징으로 한다.

대표도 - 도3



명세서

청구범위

청구항 1

게이트라인과 데이터라인의 교차영역마다 픽셀이 위치되어 있는 하부기판;
상기 하부기판과 대향하며, 블랙매트릭스 및 컬러필터가 위치되어 있는 상부기판; 및
상기 하부기판 및 상부기판 사이에 액정층을 포함하고,
상기 데이터라인 상부에서, 상기 데이터라인과 중첩되는 혼색방지층을 포함하는 액정 표시패널.

청구항 2

제 1 항에 있어서,
상기 게이트라인 상부에는, 상기 게이트라인과 중첩되는 안정화전극을 더 포함하는 액정 표시패널.

청구항 3

제 2 항에 있어서,
상기 혼색방지층 및 상기 안정화전극은,
상기 공통전극 상에 위치되어 상기 공통전극과 전기적으로 연결되는 액정 표시패널.

청구항 4

제 3 항에 있어서,
상기 혼색방지층은 상기 공통전극보다 저항이 낮은 불투명 금속으로 이루어진 액정 표시패널.

청구항 5

제 1 항에 있어서,
상기 혼색방지층은 상기 데이터 라인과 동일한 형상으로 이루어진 액정 표시패널.

청구항 6

제 1 항에 있어서,
상기 혼색방지층은 상기 데이터라인에 대응하는 상기 블랙매트릭스 하부에 위치하는 액정 표시패널.

청구항 7

제 1 항에 있어서,
상기 픽셀 각각에는 픽셀전극이 형성되어 있으며,
상기 혼색방지층의 폭은 이웃하는 픽셀전극 간 거리보다 작은 액정 표시패널.

청구항 8

제 7 항에 있어서,
상기 혼색방지층은,
상기 데이터라인 상부에서 상기 데이터라인의 일측과 중첩되는 제1혼색방지층; 및
상기 제1혼색방지층과 이격되며 상기 데이터라인의 타측과 중첩되는 제2혼색방지층으로 구성되는 액정 표시패널.

청구항 9

제 8 항에 있어서,

상기 픽셀전극은 제1픽셀전극 및 상기 제1픽셀전극과 이웃하는 제2픽셀전극으로 구분되며,

상기 제1픽셀전극과 인접한 상기 제1혼색방지층의 일측으로부터 상기 제2픽셀전극과 인접한 상기 제2혼색방지층의 타측까지의 거리는 상기 제1픽셀전극과 상기 제2픽셀전극 사이의 거리보다 작은 액정 표시패널.

발명의 설명

기술 분야

[0001] 본 발명은 액정 표시패널에 관한 것으로서, 특히, 데이터라인 상부에 데이터라인과 중첩되도록 혼색방지층이 위치되어 있는 액정 표시패널에 관한 것이다.

배경 기술

[0002] 정보화 사회로 시대가 발전함에 따라 박형화, 경량화, 저 소비전력화 등의 우수한 특성을 가지는 평판 표시장치(FPD : Flat Panel Display Device)의 중요성이 증대되고 있다. 평판 표시장치에는, 액정 표시장치(LCD : Liquid Crystal Display Device), 플라즈마 표시장치(PDP : Plasma Display Panel Device), 유기발광 표시장치(OLED : Organic Light Emitting Display Device) 등이 있으며, 전기영동 표시장치(EPD : Electrophoretic Display Device)도 널리 이용되고 있다.

[0003] 이 중, 박막 트랜지스터를 포함하는 액정 표시장치는 해상도, 컬러 표시, 화질 등에서 우수하여 텔레비전, 노트북, 태블릿 컴퓨터, 또는 데스크 탑 컴퓨터의 표시 장치로 널리 상용화되고 있다.

[0004] 도 1은 종래의 액정 표시패널의 구조를 설명하기 위해 나타난 단면도이다.

[0005] 도 1에 도시된 바와 같이, 종래의 액정 표시장치에 적용되는 액정 표시패널은 게이트라인(미도시)과 데이터라인(12)의 교차영역마다 픽셀이 형성되어 있는 하부기관(10), 상기 하부기관(10)과 대향하며, 블랙매트릭스(22) 및 컬러필터(23)가 형성되어 있는 상부기관(20), 및 상기 하부기관(10) 및 상부기관(20) 사이에 형성되어 있는 액정층(40)을 포함한다.

[0006] 종래의 액정 표시패널에서는, 상기 하부기관(10) 및 상부기관(20)이 각각 제조된 뒤, 상기 하부기관(10) 및 상부기관(20)이 합착됨으로써 액정 표시패널이 완성된다.

[0007] 그러나, 종래의 액정 표시패널에서는 상기 하부기관(10) 및 상부기관(20)이 합착될 때, 미스얼라인(Misalign)이 발생할 수 있다.

[0008] 상기 미스얼라인(Misalign)에 의해, 서로 이웃하고 있는 픽셀 간의 색혼합(color washout) 불량이 발생할 수 있다.

[0009] 예를 들어 설명하자면, 상기 상부기관(20)에 형성되어 있는 컬러필터 중 블루영역(23a)의 액정을 턴-온 시킬 경우, 정면에서 표시패널을 바라보면, 상기 블루영역(23a)과 이웃하는 그린영역(23b)의 빛이 상기 블랙매트릭스(22)에 의해 차단되어 블루화면이 구현된다.

[0010] 그러나, 동일한 화면을 측면에서 바라보면, 빛의 경로가 바뀌어 상기 블루영역(23a)과 이웃하는 그린영역(23b)을 투과하는 빛이 발생된다.

[0011] 즉, 앞서 설명된 미스얼라인(Misalign)에 의해, 상기 블랙매트릭스(BM) 하부에 위치된 블루영역(23a)의 액정들 일부가 이웃하고 있는 그린영역(23b)으로 움직인다.

[0012] 이에 따라, 상기 그린영역(23b)에 블루영역(23a)의 턴-온되어 있는 액정들 일부가 존재하게 되며, 색혼합(color washout) 불량이 발생할 수 있다. 이러한 색혼합(color washout) 불량은 그린영역 및 레드영역이 턴-온 될 때에도 동일하게 발생할 수 있다.

[0013] 상기 색혼합(color washout)불량으로 인하여, 액정 표시패널의 시야각이 좁아질 수 있으며, 색재현율이 저하될 수 있다.

[0014] 상기 색혼합(color washout) 불량은 반드시 미스얼라인(Misalign)에 의해 발생하는 것은 아니며, 상기 액정 표

시 패널의 시야각에서의 빛을 차단하지 않을 경우 발생될 수 있는 불량이다. 다만, 상기 미스얼라인(Misalig n)이 발생되는 경우, 액정 표시패널에서의 색혼합(color washout) 불량이 더욱더 심해질 수 있다.

[0015] 상기한 바와 같은 색혼합(color washout) 불량을 방지하기 위하여, 블랙매트릭스의 폭(W_B)을 증가시키거나, 서로 이웃하고 있는 픽셀전극(17) 간의 거리(D_p)를 증가시킬 수 있다.

[0016] 그러나, 블랙매트릭스의 폭(W_B)을 증가시킬 경우, 액정 표시패널의 개구율이 줄어들며, 픽셀전극(17) 간의 거리 (D_p)를 증가시킬 경우, 액정 표시패널의 투과율이 감소될 수 있다. 이에 따라, 액정 표시패널의 신뢰성 및 표시품질이 저하될 수 있다.

[0017] 그 외에도, 종래의 액정 표시패널에는 상기 하부기관(10) 및 상부기관(20) 사이의 셀갭(Cell gap)을 일정하게 유지시켜주기 위한 컬럼스페이서(미도시)가 포함된다. 상기 컬럼스페이서(미도시)는 상기 하부기관(10)과 상부 기관(20)의 합착 시, 상기 픽셀에 형성되어 있는 박막 트랜지스터(미도시)의 상부에 위치된다.

[0018] 상기한 바와 같은 종래의 액정 표시패널에서는, 외부에서 압력이 가해지는 경우(예를 들어, 상기 패널을 누르거나, 상기 패널이 구부러지는 경우), 상기 컬럼스페이서(미도시)가 압력에 의해 눌리거나, 픽셀 방향으로 이동될 수 있다.

[0019] 상기 컬럼스페이서(미도시)가 픽셀 방향으로 이동됨에 따라, 액정 표시패널의 개구율이 줄어들 수 있으며, 빛이 패널 외부로 방출되는 빛샘불량이 발생될 수 있다.

발명의 내용

해결하려는 과제

[0020] 본 발명은 상술한 문제점을 해결하기 위해 제안된 것으로서, 데이터라인 상부에 공통전극을 형성하고, 상기 공통전극 상에 상기 데이터라인과 중첩되는 혼색방지층을 포함하는 액정 표시패널을 제공하는 것을 기술적 과제로 한다.

[0021] 위에서 언급된 본 발명의 기술적 과제 외에도, 본 발명의 다른 특징 및 이점들이 이하에서 기술되거나, 그러한 기술 및 설명으로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0022] 상술한 기술적 과제를 달성하기 위한 본 발명에 따른 액정 표시패널은, 게이트라인과 데이터라인의 교차영역마다 픽셀이 위치되어 있는 하부기관, 상기 하부기관과 대향하며, 블랙매트릭스 및 컬럼필터가 위치되어 있는 상부기관, 및 상기 하부기관 및 상부기관 사이에 액정층을 포함하며, 상기 하부기관의 데이터라인 상부에는 상기 데이터라인과 중첩되는 혼색방지층을 포함하는 것을 특징으로 한다.

발명의 효과

[0023] 본 발명에 의하면, 데이터라인 상부에 상기 데이터라인과 중첩되도록 혼색방지층이 위치됨으로써, 이웃하는 픽셀 간에 발생하는 색혼합(color washout) 불량이 개선될 수 있으며, 패널의 신뢰성이 향상될 수 있다.

[0024] 또한, 상기 혼색방지층에 의해 컬럼스페이서의 이동경로가 픽셀 방향에서 데이터라인 방향으로 이동되어, 상기 컬럼스페이서의 이동에 의한 빛샘불량이 개선될 수 있으며, 개구율이 증가될 수 있다.

[0025] 또한, 혼색방지층에 의해 컬럼스페이서의 이동을 제어함으로써, 액정 표시패널의 색재현율이 향상될 수 있으며, 표시품질이 개선될 수 있다.

도면의 간단한 설명

[0026] 도 1은 종래의 액정표시패널의 구조를 설명하기 위해 나타낸 단면도.

도 2는 본 발명에 따른 액정 표시패널이 적용되는 액정 표시장치의 구성을 개략적으로 나타낸 예시도.

도 3은 본 발명의 일실시예에 따른 액정 표시패널의 구조를 나타낸 평면도.

도 4는 본 발명의 실시예에 따른 액정 표시패널의 구조를 나타낸 단면도.

도 5는 본 발명의 다른 실시예에 따른 액정 표시패널의 구조를 나타낸 평면도.

도 6은 본 발명의 다른 실시예에 따른 액정 표시패널의 구조를 나타낸 단면도.

발명을 실시하기 위한 구체적인 내용

- [0027] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.
- [0028] 본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다. 본 명세서 상에서 언급한 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.
- [0029] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.
- [0030] 위치 관계에 대한 설명일 경우, 예를 들어, '~상에', '~상부에', '~하부에', '~옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.
- [0031] 시간 관계에 대한 설명일 경우, 예를 들어, '~후에', '~에 이어서', '~다음에', '~전에' 등으로 시간적 선후 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 연속적이지 않은 경우도 포함할 수 있다.
- [0032] 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성 요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.
- [0033] 본 발명의 여러 실시예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하고, 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시할 수도 있다.
- [0034] 이하, 첨부된 도면을 참조하여 본 발명이 상세히 설명된다.
- [0035] 도 2는 본 발명에 따른 액정 표시패널이 적용되는 액정 표시장치의 구성을 개략적으로 나타낸 예시도이다.
- [0036] 본 발명에 따른 액정 표시패널이 적용되는 액정 표시장치는, 도 2에 도시된 바와 같이, 게이트라인들(GL1~GLg)과 데이터라인들(DL1~DLd)의 교차영역마다 픽셀(P)이 형성되어 있는 패널(100), 상기 패널(100)에 형성되어 있는 상기 게이트라인들(GL1~GLg)에 순차적으로 스캔펄스를 공급하기 위한 게이트 드라이버(200), 상기 패널(100)에 형성되어 있는 상기 데이터라인들(DL1~DLd)로 데이터 전압을 공급하기 위한 데이터 드라이버(300) 및 상기 게이트 드라이버(200)와 상기 데이터 드라이버(300)의 기능을 제어하기 위한 타이밍 컨트롤러(400)를 포함한다.
- [0037] 첫째, 상기 패널(100)의 하부기판(미도시)에는, 다수의 데이터라인들(DL1~DLd), 상기 데이터라인들(DL1~DLd)과 교차되는 다수의 게이트라인들(GL1~GLg), 상기 데이터라인들(DL1~DLd)과 상기 게이트라인들(GL1~GLg)의 교차부들마다 형성되는 픽셀(P)들에 형성된 박막 트랜지스터(Thin Film Transistor)들, 상기 픽셀(P)들 각각에 형성되어 있으며 상기 픽셀들 각각에 데이터전압을 충전시키기 위한 픽셀전극들 및 상기 픽셀전극들과 함께 상기 픽셀에 충전된 액정을 구동하기 위한 공통전극들이 형성된다.
- [0038] 상기 공통전극 상에는 상기 공통전압을 안정화 시키기 위한 안정화전극이 더 형성된다. 상기 안정화전극은 상기 공통전극과 전기적으로 접속되어 상기 공통전극의 저항을 낮춰주는 역할을 한다. 상기 안정화전극은 하기의

도면을 참조하여 상세히 설명된다.

- [0039] 상기 데이터라인들(DL1~DLd)과 상기 게이트라인들(GL1~GLg)의 교차 구조에 의해 상기 픽셀들은 매트릭스 형태로 배치된다.
- [0040] 상기 패널(100)의 상부기판(미도시)에는 블랙매트릭스(BM: Black Matrix)와 컬러필터가 형성된다.
- [0041] 상기 패널(100)의 상부기판과 하부기판 각각에는 편광판이 부착되고, 액정과 접하는 내면에는 상기 액정의 프리틸트각을 설정하기 위한 배향막이 형성된다.
- [0042] 상기 패널(100)의 상부기판과 하부기판 사이에는 셀갭(Cell gap)을 유지하기 위한 컬럼스페이서(CS: Column Spacer)가 형성된다.
- [0043] 상기 패널(100)은, 이하, 도 3 내지 도 6를 참조하여 상세하게 설명된다.
- [0044] 둘째, 상기 패널구동부(200, 300, 400)는, 도 2에 도시된 바와 같이, 상기 패널(100)에 형성되어 있는 상기 데이터라인들(DL1~DLd)에 데이터전압을 공급하기 위한 데이터 드라이버(300), 상기 데이터전압이 출력되는 동안 상기 패널(100)에 형성되어 있는 상기 게이트 라인들(GL1~GLg)에 순차적으로 상기 스캔펄스를 공급하기 위한 게이트 드라이버(200) 및 상기 데이터 드라이버(300)와 상기 게이트 드라이버(200)를 제어하기 위한 타이밍 컨트롤러(400)를 포함한다.
- [0045] 상기 타이밍 컨트롤러(400)는 외부시스템으로부터 데이터 인에이블 신호(Data Enable, DE), 도트 클럭(CLK) 등의 타이밍신호를 입력받아, 상기 데이터 드라이버(300)와 상기 게이트 드라이버(200)의 동작 타이밍을 제어하기 위한 제어신호들(GCS, DCS)을 발생한다.
- [0046] 상기 데이터 드라이버(300)는 상기 타이밍 컨트롤러(400)로부터 입력된 상기 영상데이터를 상기 데이터 전압으로 변환하여, 상기 게이트 라인에 스캔펄스가 공급되는 1수평기간마다 1수평라인분의 데이터 전압을 상기 데이터 라인들에 공급한다.
- [0047] 상기 게이트 드라이버(200)는 상기 타이밍 컨트롤러(400)로부터 전송되어온 게이트 스타트 펄스(Gate Start Pulse; GSP)를 게이트 쉬프트 클럭(Gate Shift Clock; GSC)에 따라 쉬프트시켜, 순차적으로 상기 게이트 라인들(GL1~GLg)에 게이트 온 전압(Von)을 갖는 스캔펄스를 공급한다. 그리고, 상기 게이트 드라이버(200)는 상기 게이트 온 전압(Von)을 갖는 상기 스캔펄스가 공급되지 않는 나머지 기간 동안에는 상기 게이트 라인(GL1~GLn)들에 게이트 오프 전압(Voff)을 공급한다.
- [0048] 상기 설명에서는, 상기 데이터 드라이버(300), 상기 게이트 드라이버(200) 및 상기 타이밍 컨트롤러(400)가 독립적으로 구성된 것으로서 설명되었으나, 상기 데이터 드라이버(300) 또는 상기 게이트 드라이버(200)들 중 적어도 어느 하나는 상기 타이밍 컨트롤러(400)에 구성될 수도 있다.
- [0049] 도 3은 본 발명의 일실시예에 따른 액정 표시패널의 구조를 나타낸 평면도이며, 도 4는 본 발명의 일실시예에 따른 액정 표시패널의 구조를 나타낸 단면도이다. 특히, 도 4는 도 3의 평면도를 A-B 방향으로 절단한 단면을 나타낸 단면도이다.
- [0050] 도 3 및 도 4에 도시된 바와 같이, 본 발명의 일실시예에 따른 액정 표시패널(100)은, 게이트라인(GL)과 데이터라인(DL)의 교차영역마다 픽셀이 형성되어 있는 하부기판(160), 상기 하부기판(160)과 대향하며, 블랙매트릭스(183) 및 컬러필터(182)가 형성되어 있는 상부기판(180), 및 상기 하부기판(160) 및 상부기판(180) 사이에 형성되어 있는 액정층(140)을 포함한다.
- [0051] 여기서, 상기 하부기판(180)의 데이터라인(DL) 상부에는 상기 데이터라인(DL)과 중첩되도록 혼색방지층(175)이 위치되어 있다.
- [0052] 먼저, 상기 하부기판(160)에는, 게이트라인(GL) 및 데이터라인(DL)의 교차영역 마다 픽셀이 형성되어 있다. 상기 픽셀은 박막 트랜지스터(Tr), 공통전극(167) 및 픽셀전극(165a, 165b)을 포함한다.
- [0053] 상기 박막 트랜지스터(Tr)는 각 픽셀의 게이트라인(GL) 및 데이터라인(DL)의 교차영역에 형성된다. 상기 박막 트랜지스터(Tr)는 제1기판(161) 상에 형성된 게이트 전극(120), 상기 게이트 전극(120) 상에 형성된 게이트 절연막(미도시), 상기 게이트 절연막 상에 형성된 액티브층(123), 상기 액티브층(123) 상에 형성된 층간 절연막(162), 및 상기 층간절연막(162) 상에 형성되어 상기 픽셀전극(165a, 165b)과 연결되는 소스 전극(121) 또는 드

레인(122) 전극을 포함한다.

- [0054] 상기 박막 트랜지스터(Tr)의 게이트 전극(120)이 형성될 때, 상기 제1기판(161) 상의 제1방향으로 상기 게이트 라인(GL)이 형성된다. 상기 박막 트랜지스터(Tr)의 소스 전극(121) 및 드레인 전극(122)이 형성될 때, 상기 제1기판(161) 상의 제1방향과 수직한 제2방향으로 데이터라인(DL)이 형성된다.
- [0055] 상기 데이터라인(DL)은 이후 공정에서 형성되는 픽셀전극(165a, 165b)의 형상에 따라, 적어도 하나 이상의 굴곡을 가지는 지그재그 형상(zig-zag shape)으로 형성될 수 있다. 그러나 이에 한정되지 않으며, 상기 데이터라인(DL)은 상기 픽셀전극(165a, 165b)의 형상에 따라 예를 들어, 바(bar)등의 다양한 형상으로 형성될 수도 있다.
- [0056] 상기 박막 트랜지스터(Tr)는 각각의 픽셀에 전기적 신호를 전달하고, 제어하는 스위칭 역할을 한다.
- [0057] 본 발명에 따른 액정 표시패널은 바텀 게이트(Bottom Gate) 방식으로 형성될 수 있다. 그러나 이에 한정되지 않으며, 상기 박막 트랜지스터(Tr)는 탑 게이트(Top Gate) 방식으로 형성될 수도 있다.
- [0058] 상기 박막 트랜지스터(Tr)는 비정질실리콘 박막 트랜지스터(a-Si TFT), 다결정 실리콘 박막 트랜지스터(poly-Si TFT), 산화물 박막 트랜지스터(Oxide TFT)등이 될 수 있다. 또한, 상기 박막 트랜지스터(Tr)는 N형, 또는 P형 트랜지스터가 될 수도 있다.
- [0059] 상기 박막 트랜지스터(Tr) 상에는 상기 박막 트랜지스터(Tr)를 덮는 평탄화막(164)이 형성된다. 상기 평탄화막(164)은 2.0 μ m~3.0 μ m의 두께를 가지며, 상기 박막 트랜지스터(Tr)가 형성되어 있는 제1기판(161) 상부를 평탄화시키는 기능을 한다.
- [0060] 상기 평탄화막(164)은 예를 들어, 아크릴계 수지(acryl resin), 에폭시 수지(epoxy resin), 페놀 수지(phenolic resin), 폴리아미드계 수지(polyamides resin), 폴리이미드계 수지(polyimides resin), 불포화 폴리에스테르계 수지(unsaturated polyesters resin), 폴리페닐렌계 수지(poly-phenylene resin), 폴리페닐렌설파이드계 수지(polyphenylenesulfides resin), 및 벤조사이클로부텐(benzocyclobutene) 중 하나 이상의 물질로 형성될 수 있으나, 이에 한정되지 않는다.
- [0061] 상기 평탄화막(164) 상에는 공통전극(167)이 형성된다. 상기 공통전극(167)으로는 액정(141)을 구동하기 위한, 공통전압(Vcom)이 인가된다.
- [0062] 상기 공통전극(167)은 직선 형상(straight shape) 또는 핑거 패턴(finger pattern 또는 comb-shaped)으로 형성될 수 있다. 또한, 상기 공통전극(167)은 판 형상(rectangular shape)으로 형성될 수 있으며, 적어도 하나 이상의 굴곡을 가지는 지그재그 형상(zig-zag shape)으로 형성될 수도 있다. 본 발명의 일실시예의 경우, 상기 공통전극(167)은 판 형상(rectangular shape)으로 상기 평탄화막(164) 상부에 형성되어 있다. 이 경우, 상기 공통전극(167)은 예를 들어, 인듐 틴 옥사이드(ITO: Indium Tin Oxide)와 같은 투명 전도성 물질로 형성될 수 있으나, 이에 한정되지 않는다.
- [0063] 상기 공통전극(167) 상에는 상기 공통전압(Vcom)을 안정화 시키기 위한 안정화전극(171)이 더 형성된다. 상기 안정화전극(171)은 상기 공통전극(167) 상에서, 상기 공통전극(167)과 전기적으로 연결되어 있다.
- [0064] 또한, 상기 안정화전극(171)은, 도 3에 도시된 바와 같이, 상기 게이트라인(GL)과 중첩되도록 상기 게이트라인(GL)의 상부에 형성될 수도 있다.
- [0065] 상기 안정화전극(171)은 상기 공통전극(167)과 전기적으로 접속되어 각각의 픽셀에 형성되어 있는 공통전극(167)으로 동일한 전압이 인가될 수 있도록, 상기 공통전극의 저항을 낮춰주는 역할을 한다.
- [0066] 이 경우, 상기 안정화전극(171)은 상기 공통전극(167) 보다 저항이 낮은 금속 예를 들어, 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu) 중 어느 하나 또는 이들의 합금으로 이루어질 수 있으나, 이에 한정되지 않으며, 다양한 물질로 형성될 수 있다.
- [0067] 상기 안정화전극(171)이 형성되는 동시에 상기 데이터라인(DL) 상부에는 혼색방지층(175)이 형성된다. 상기 혼색방지층(175)은 상기 공통전극(167) 상에 형성되며, 상기 공통전극(167)과 전기적으로 연결되어 있다.
- [0068] 상기 혼색방지층(175)은 상기 안정화전극(171)과 동일한 공정을 통해, 동시에 형성되며, 동일한 물질로 이루어진다. 이 경우, 상기 혼색방지층(175)은 액정 표시패널의 색혼합(color washout) 불량을 방지하기 위해, 액정 표시 패널의 대각에서 오는 빛을 차단해야 하므로, 상기 공통전극(167)보다 저항이 낮은 불투명 금속으로 형성

될 수 있다. 예를 들어, 상기 혼색방지층(175)은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu) 중 어느 하나 또는 이들의 합금으로 이루어질 수 있으나, 이에 한정되지 않는다.

- [0069] 상기 혼색방지층(175)은, 도 3에 도시된 바와 같이, 상기 데이터 라인(DL)과 동일한 형상으로 형성될 수 있다. 본 발명의 일실시예에 따른 데이터라인(DL)은 앞서 설명된 바와 같이, 이 후 공정에서 형성되는 픽셀전극(165a, 165b)의 형상에 따라, 적어도 하나 이상의 굴곡을 가지는 지그재그 형상(zig-zag shape)으로 형성될 수 있다.
- [0070] 따라서, 상기 데이터라인(DL) 상부에서 상기 데이터라인(DL)과 중첩되도록 형성되는 상기 혼색방지층(175)은, 적어도 하나 이상의 굴곡을 가지는 지그재그 형상(zig-zag shape)으로 형성될 수 있다. 그러나 이에 한정되지 않으며, 상기 혼색방지층(175)은 상기 데이터라인(DL)의 형상에 따라 예를 들어, 바(bar) 등의 다양한 형상으로 형성될 수 있다.
- [0071] 이 경우, 상기 혼색방지층(175)의 폭(W_H)은 이웃하는 픽셀전극 간 거리(W_P) 즉, 도면 상의 제1픽셀전극(165a) 및 상기 제1픽셀전극(165a)과 이웃하고 있는 제2픽셀전극(165b) 사이의 거리보다 작게 형성될 수 있다.
- [0072] 상기한 바와 같이, 데이터라인(DL) 상부에 상기 데이터라인(DL)과 중첩되도록 혼색방지층(175)이 위치됨으로써, 이웃하는 픽셀 간에 발생하는 색혼합(color washout) 불량이 개선될 수 있으며, 패널의 신뢰성이 향상될 수 있다.
- [0073] 또한, 혼색방지층에 의해 컬럼스페이서의 이동을 제어함으로써, 액정 표시패널의 색재현율이 향상될 수 있으며, 표시품질이 개선될 수 있다.
- [0074] 상기 공통전극(167) 상에는 상기 공통전극(167)을 덮는 보호막(168)이 형성된다.
- [0075] 상기 보호막(168) 상에는 상기 박막 트랜지스터(Tr)의 소스 전극(121) 또는 드레인 전극(122)과 연결되는 픽셀 전극(165a, 165b)이 형성된다.
- [0076] 상기 픽셀전극(165a, 165b)은 적어도 하나 이상의 굴곡을 가지는 지그재그 형상(zig-zag shape)으로 형성될 수 있다. 그러나, 이에 한정되지 않으며, 상기 픽셀전극(165a, 165b)은 직선 형상(straight shape) 또는 핑거 패턴(finger pattern 또는 comb-shaped)을 가지도록 형성될 수도 있다. 상기 픽셀전극(165a, 165b)은 예를 들어, 인듐 틴 옥사이드(ITO: Indium Tin Oxide)와 같은 투명 전도성 물질로 형성될 수 있다.
- [0077] 도면에 도시되지는 않았으나, 상기 하부 기관(160)의 가장자리에는 상기 데이터라인들(DL)에 연결되는 신호 인가 패드를 포함하는 패드부가 형성되어 있다.
- [0078] 도면에 도시되지는 않았으나, 상기 픽셀전극(165a, 165b) 상에는 액정층(140)을 배향시키는 하부 배향막이 형성될 수 있다. 상기 하부 배향막은 러빙 또는 UV(ultraviolet, 자외선) 의해 형성할 수 있다. 또한, 상기 하부 배향막으로는 폴리이미드(polyimide), 폴리아미산(polyamic acid) 등으로 형성할 수 있으며, 이에 한정되는 것은 아니다.
- [0079] 상기 픽셀전극(165a, 165b) 및 공통전극(167)은, 상기 픽셀전극(165a, 165b)이 공통전극(167) 상에 형성된 픽셀 전극 온 탑 구조(pixel electrode on the common electrode)로 형성될 수 있다. 그러나, 이에 한정된 것은 아니며, 상기 공통전극(167)이 픽셀전극(165a, 165b)상에 형성된 공통전극 온 탑 구조(common electrode on the pixel electrode)로도 형성될 수도 있다.
- [0080] 상기 하부기관(160)은 각 픽셀에 인가되는 데이터 전압과 공통 전압의 차이전압에 대응되는 전계를 형성하여 액정층(140)의 광 투과율을 조절한다.
- [0081] 다음, 상기 상부기관(180)은, 도 4에 도시된 바와 같이, 제2기관(181), 상기 제2기관(181)에 형성된 블랙매트릭스(BM: Black Matrix)(183) 및 컬러필터(CF: Color Filter)(182), 상기 블랙매트릭스(183) 및 컬러필터(182)를 덮는 오버코팅층(187)을 포함한다.
- [0082] 상기 컬러필터(182)는 상기 액정 표시패널(100)에서 컬러를 구현하기 위해 사용된다. 상기 컬러필터(182)에는, R(Red), G(Green), B(Blue) 패턴이 형성되어 있다.
- [0083] 상기 블랙매트릭스(183)들은 상기 컬러필터(182)의 R(Red), G(Green), B(Blue) 패턴 사이에 각각 위치되어, 상기 R(Red), G(Green), B(Blue)의 빛을 구분하거나, 차단하는 기능을 수행한다.
- [0084] 상기 블랙매트릭스(183)는 수지 재질의 유기막 예를 들면, 카본 블랙(carbon black)이나 흑색 안료 중 어느 하

나를 포함한 아크릴(Acryl), 에폭시(Epoxy) 또는 폴리이미드(Polyimide) 수지 등의 착색된 유기계 수지 등으로 이루어 질 수 있으나, 반드시 이에 한정되는 것은 아니다.

- [0085] 상기 블랙매트릭스(183)가 형성됨에 따라, 상기 액정 표시패널(100)의 콘트라스트(Contrast ratio)는 향상되고, 상기 박막 트랜지스터(Tr)의 누설 전류는 감소될 수 있다.
- [0086] 이 경우, 상기 데이터라인(DL) 상부에 형성된 혼색방지층(175)은 상기 데이터라인(DL)과 마주보는 상기 블랙매트릭스(183) 하부에 위치된다.
- [0087] 상기 오버코팅층(187)은 상기 제2기판(181)을 평탄화 시키기 위하여, 상기 블랙매트릭스(183) 및 컬러필터(182)가 형성되어 있는 제2기판(181) 전면을 덮는다.
- [0088] 이 경우, 상기 오버코팅층(187)은 예를 들어, 아크릴계 수지(acryl resin), 에폭시 수지(epoxy resin), 페놀 수지(phenolic resin), 폴리이미드계 수지(polyamides resin), 폴리이미드계 수지(polyimides resin), 불포화 폴리에스테르계 수지(unsaturated polyesters resin), 폴리페닐렌계 수지(poly-phenylene resin), 폴리페닐렌설파이드계 수지(polyphenylenesulfides resin), 및 벤조사이클로부텐(benzocyclobutene) 중 하나 이상의 물질로 형성될 수 있으나, 이에 한정되지 않는다.
- [0089] 도면에 도시되지는 않았으나, 상기 오버코팅층(187) 상에는 액정층(140)을 배향시키는 하부 배향막이 형성될 수 있다. 상기 하부 배향막은 러빙 또는 UV(ultraviolet, 자외선) 의해 형성할 수 있다. 또한, 상기 하부 배향막으로는 폴리이미드(polyimide), 폴리아미산(polyamic acid) 등으로 형성할 수 있으며, 이에 한정되는 것은 아니다.
- [0090] 도 3 및 도 4에 도시된 바와 같이, 상기 하부기판(160)과 상부기판(180)의 합착 시, 상기 하부기판(160) 및 상부기판(180) 사이의 셀갭(Cell gap)을 일정하게 유지시켜 주기 위해, 상기 하부기판(160) 또는 상부기판(180) 상에는 컬럼스페이서(190)가 형성된다. 상기 컬럼스페이서(190)는 상기 박막 트랜지스터(Tr) 상부에 위치된다.
- [0091] 상기 하부기판(160) 및 상기 상부기판(180) 사이에는 액정(141)들이 구비되어 있는 액정층(140)이 형성된다. 상기 액정층(140)은 상기 하부기판(160) 상에 액정(141)이 적하됨으로써, 형성될 수 있다. 그러나, 이에 한정되지 않으며, 상기 액정층(140)은 상기 상부기판(180) 상에 액정(141)이 적하됨으로써 형성될 수도 있다.
- [0092] 도 5는 본 발명의 다른 실시예에 따른 액정 표시패널의 구조를 나타낸 평면도이며, 도 6은 본 발명의 다른 실시예에 따른 액정 표시패널의 구조를 나타낸 단면도이다. 특히, 도 6은 도 3의 평면도를 C-D 방향으로 절단한 단면을 나타낸 단면도이다.
- [0093] 또한, 본 발명의 다른 실시예에 따른 액정 표시패널에서는, 상기 혼색방지층(175)이 상기 데이터라인(DL) 상부에서 상기 데이터라인(DL)의 일측과 중첩되는 제1혼색방지층(175a), 및 상기 제1혼색방지층(175a)과 이격되며 상기 데이터라인(DL)의 타측과 중첩되는 제2혼색방지층(175b)으로 구성되는 것을 제외하고는 본 발명의 일 실시예와 동일하다.
- [0094] 따라서, 상기 혼색방지층(175)의 구성을 제외한, 액정 표시패널에 대한 설명은 이하에서는 간략하게 기술되거나, 생략된다.
- [0095] 도 5 및 도 6에 도시된 바와 같이, 본 발명의 다른 실시예에 따른 액정 표시패널(100)은, 게이트라인(GL)과 데이터라인(DL)의 교차영역마다 픽셀이 위치되어 있는 하부기판(160), 상기 하부기판(160)과 대향하며, 블랙매트릭스(183) 및 컬러필터(182)가 위치되어 있는 상부기판(180), 및 상기 하부기판(160) 및 상부기판(180) 사이에 액정층(140)을 포함한다.
- [0096] 먼저, 상기 하부기판(160)에는, 게이트라인(GL) 및 데이터라인(DL)의 교차영역 마다 픽셀이 형성되어 있다. 상기 픽셀은 박막 트랜지스터(Tr), 공통전극(167) 및 픽셀전극(165a, 165b)을 포함한다.
- [0097] 상기 박막 트랜지스터(Tr)는 각 픽셀의 게이트라인(GL) 및 데이터라인(DL)의 교차영역에 형성된다. 상기 박막 트랜지스터(Tr)는 제1기판(161) 상에 형성된 게이트 전극(120), 상기 게이트 전극(120) 상에 형성된 게이트 절연막(미도시), 상기 게이트 절연막 상에 형성된 액티브층(123), 상기 액티브층(123) 상에 형성된 층간 절연막(162), 및 상기 층간절연막(162) 상에 형성되어 상기 픽셀전극(165a, 165b)과 연결되는 소스 전극(121) 또는 드레인 전극(122)을 포함한다.

- [0098] 상기 박막 트랜지스터(Tr)의 게이트 전극(120)이 형성될 때, 상기 제1기판(161) 상의 제1방향으로 상기 게이트 라인(GL)이 형성된다. 상기 박막 트랜지스터(Tr)의 소스 전극(121) 및 드레인 전극(122)이 형성될 때, 상기 제1기판(161) 상의 제1방향과 수직한 제2방향으로 데이터라인(DL)이 형성된다.
- [0099] 상기 데이터라인(DL)은 이후 공정에서 형성되는 픽셀전극(165a, 165b)의 형상에 따라, 적어도 하나 이상의 굴곡을 가지는 지그재그 형상(zig-zag shape)으로 형성될 수 있다. 그러나 이에 한정되지 않으며, 상기 데이터라인(DL)은 상기 픽셀전극(165a, 165b)의 형상에 따라 예를 들어, 바(bar)등의 다양한 형상으로 형성될 수도 있다.
- [0100] 상기 박막 트랜지스터(Tr) 상에는 상기 박막 트랜지스터(Tr)를 덮는 평탄화막(164)이 형성되며, 상기 평탄화막(164) 상에는 공통전극(167)이 형성된다.
- [0101] 상기 공통전극(167) 상에는 상기 공통전압(Vcom)을 안정화 시키기 위한 안정화전극(171)이 더 형성된다. 상기 안정화전극(171)은 상기 공통전극(167) 상에서, 상기 공통전극(167)과 전기적으로 접속되어 있다.
- [0102] 또한, 상기 안정화전극(171)은, 도 5에 도시된 바와 같이, 상기 게이트라인(GL)과 중첩되도록 상기 게이트라인(GL)의 상부에 형성될 수 있다.
- [0103] 상기 안정화전극(171)이 형성되는 동시에 상기 데이터라인(DL) 상부에는 혼색방지층(175)이 형성된다. 상기 혼색방지층(175)은 상기 공통전극(167) 상에 형성되며, 상기 공통전극(167)과 전기적으로 연결되어 있다.
- [0104] 상기 혼색방지층(175)은 상기 안정화전극(171)과 동일한 공정을 통해, 동시에 형성되며, 동일한 물질로 이루어진다. 이 경우, 상기 혼색방지층(175)은 액정 표시패널의 색혼합(color washout) 불량을 방지하기 위해, 액정 표시패널의 대각에서 오는 빛을 차단해야 하므로, 상기 공통전극(167) 보다 저항이 낮은 불투명 금속으로 형성될 수 있다. 예를 들어, 상기 혼색방지층(175)은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu) 중 어느 하나 또는 이들의 합금으로 이루어질 수 있으나, 이에 한정되지 않는다.
- [0105] 이 경우, 상기 혼색방지층(175)은, 상기 데이터라인(DL) 상부에서 상기 데이터라인(DL)의 일측과 중첩되는 제1혼색방지층(175a), 및 상기 제1혼색방지층(175a)과 이격되며 상기 데이터라인(DL)의 타측과 중첩되는 제2혼색방지층(175b)으로 구성된다.
- [0106] 상기 제1혼색방지층(175a) 및 제2혼색방지층(175b)은, 도 5에 도시된 바와 같이, 상기 데이터라인(DL)과 동일한 형상으로 형성될 수 있다. 즉, 상기 데이터라인(DL) 상부에서 상기 데이터라인(DL)과 중첩되도록 형성되는 상기 제1혼색방지층(175a) 및 제2혼색방지층(175b)은, 적어도 하나 이상의 굴곡을 가지는 지그재그 형상(zig-zag shape)으로 형성될 수 있다.
- [0107] 이 경우, 상기 제1픽셀전극(165a)과 인접한 상기 제1혼색방지층(175a)의 일측으로부터 상기 제2픽셀전극(165b)과 인접한 상기 제2혼색방지층(175b)의 타측까지의 거리(W_N)는 상기 제1픽셀전극(165a) 및 상기 제1픽셀전극(165a)과 이웃하고 있는 제2픽셀전극(165b) 사이의 거리(W_P) 보다 작게 형성될 수 있다.
- [0108] 상기한 바와 같이, 데이터라인(DL) 상부에 상기 데이터라인(DL)과 중첩되도록 혼색방지층(175)이 배치됨으로써, 이웃하는 픽셀 간에 발생하는 색혼합(color washout) 불량이 개선될 수 있으며, 패널의 신뢰성이 향상될 수 있다.
- [0109] 또한, 상기 혼색방지층(175)에 의해 컬럼스페이서의 이동을 제어함으로써, 액정 표시패널의 색재현율이 향상될 수 있으며, 표시품질이 개선될 수 있다.
- [0110] 상기 공통전극(167) 상에는 상기 공통전극(167)을 덮는 보호막(168)이 형성된다. 상기 보호막(168)은 상기 공통전극(167), 상기 제1혼색방지층(175a) 및 상기 제1혼색방지층(175a)과 이격되어 있는 제2혼색방지층(175b)의 전면을 덮으며 형성된다.
- [0111] 상기 보호막(168) 상에는 상기 박막 트랜지스터(Tr)의 소스 전극(121) 또는 드레인 전극(122)과 연결되는 픽셀전극(165a, 165b)이 형성된다.
- [0112] 다음, 상기 상부기판(180)은, 도 6에 도시된 바와 같이, 제2기판(181), 상기 제2기판(181)에 형성된 블랙매트릭스(BM: Black Matrix)(183) 및 컬러필터(CF: Color Filter)(182), 상기 블랙매트릭스(183) 및 컬러필터(182)를 덮는 오버코팅층(187)을 포함한다.

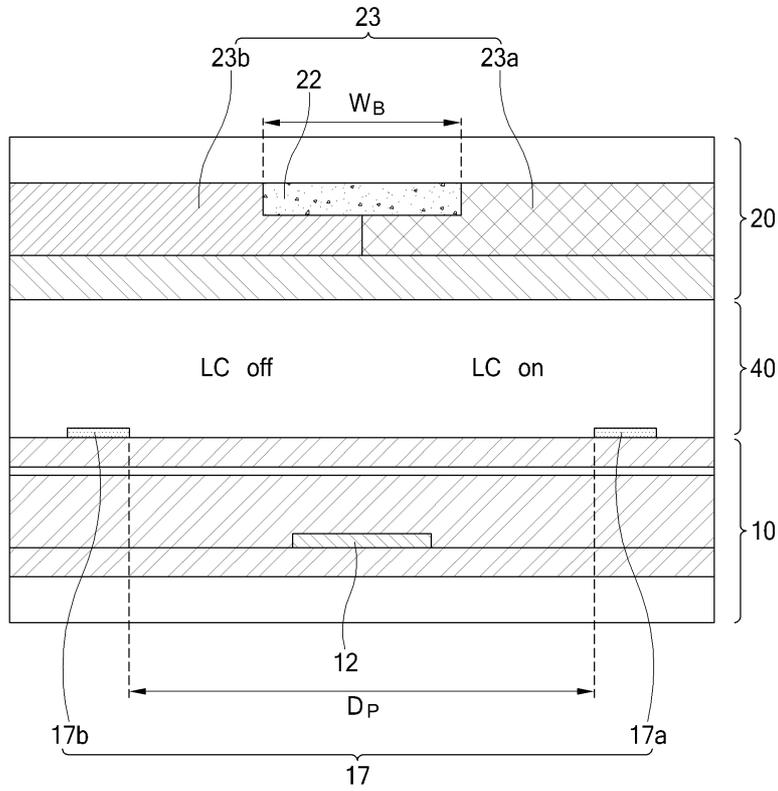
- [0113] 상기 하부기관(160)과 상부기관(180)의 합착 시, 상기 하부기관(160) 및 상부기관(180) 사이의 셀갭(Cell gap)을 일정하게 유지시켜주기 위해, 상기 하부기관(160) 또는 상부기관(180) 상에는 컬럼스페이서(190)가 형성된다.
- [0114] 도 5에 도시된 바와 같이, 상기 하부기관(160)과 상부기관(180)의 합착 시, 상기 컬럼스페이서(190)는 상기 박막 트랜지스터(Tr) 상부에 위치된다.
- [0115] 상기 하부기관(160) 및 상기 상부기관(180) 사이에는 액정(141)들이 구비되어 있는 액정층(140)이 형성된다.
- [0116] 이 경우, 상기 데이터라인(DL) 상부에 형성된 혼색방지층(175)은 상기 데이터라인(DL)과 마주보는 상기 블랙매트릭스(183) 하부에 위치된다. 상기 혼색방지층(175)은 상기 블랙매트릭스(183)와 중첩되도록 위치된다.
- [0117] 종래의 경우, 상기 박막 트랜지스터(Tr) 상에 형성된 컬럼스페이서(190)는 외부의 누름 등으로 인하여, 픽셀 방향으로 움직일 수 있다.
- [0118] 그러나, 본 발명에서와 같이, 상기 데이터라인(DL) 상부에 혼색방지층(175)이 위치됨으로써, 상기 컬럼스페이서(190)는 픽셀 방향으로 이동되지 않고, 상기 데이터라인(DL)과 중첩되도록 위치된 상기 혼색방지층(175) 방향으로 이동될 수 있다.
- [0119] 즉, 외부에서 패널을 누를 경우, 도 5에 도시된 바와 같이, 상기 컬럼스페이서(190)가 데이터라인(DL) 방향(즉, 도면 상의 화살표 방향)으로 이동될 수 있다.
- [0120] 이에 따라, 상기 컬럼스페이서(190)가 상기 픽셀 방향으로 이동되지 않으므로, 상기 컬럼스페이서(190)의 이동에 의해 상기 픽셀의 개구부가 줄어드는 현상이 방지될 수 있으며, 액정 표시패널의 개구율이 향상될 수 있다.
- [0121] 또한, 혼색방지층(175)에 의해 컬럼스페이서(190)의 이동을 제어함으로써, 액정 표시패널의 표시품질이 개선될 수 있으며, 신뢰성이 향상될 수 있다.
- [0122] 상기한 실시예들 외에도 상기 데이터라인(DL) 상부에 형성된 혼색방지층(175)은 상기 데이터라인(DL)이 연장된 방향으로 서로 연결되어 형성될 수 있다. 즉, 본 발명의 도면에서는 상기 인접하고 있는 좌,우 픽셀을 일 예로 본 발명이 설명되었으나, 상,하 픽셀을 일 예로 할 경우, 상기 혼색방지층(175)은 상기 데이터라인(DL)과 중첩되며, 상기 데이터라인(DL) 방향으로 연장되어 형성될 수 있다. 이 경우, 상기 상부 픽셀의 데이터라인(DL) 상부에서 상기 데이터라인(DL)과 중첩되어 있는 상기 혼색방지층(175)은 상기 하부 픽셀의 데이터라인(DL)과 중첩되어 있는 하부 픽셀의 혼색방지층(175)과 연결되어 형성될 수 있다.
- [0123] 본 발명이 속하는 기술분야의 당업자는 본 발명이 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로, 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로 이해해야만 한다. 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

부호의 설명

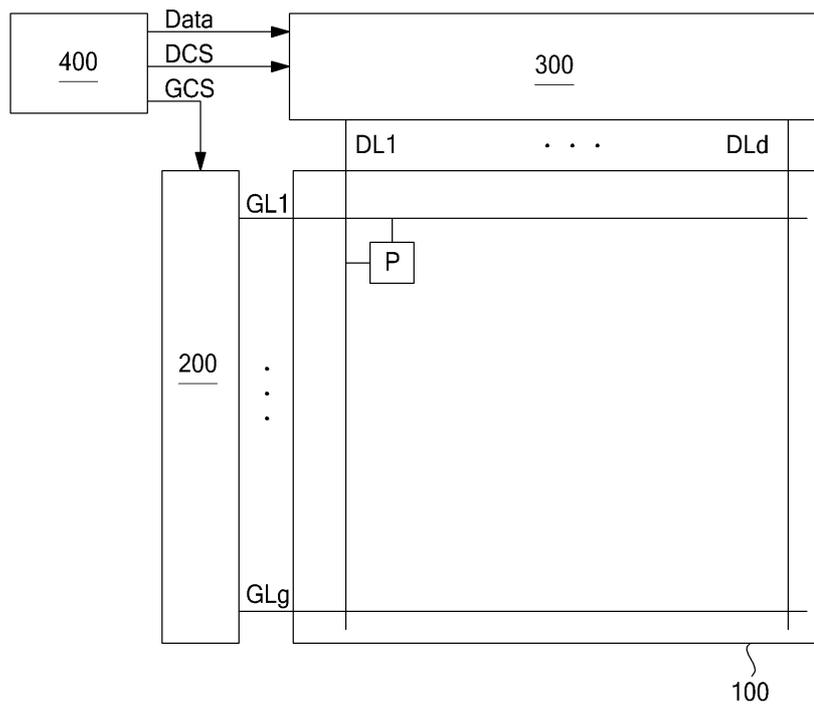
- [0124] 100 : 패널
- 175 : 혼색방지층
- 200 : 게이트 드라이버
- 300 : 데이터 드라이버
- 400 : 타이밍 컨트롤러

도면

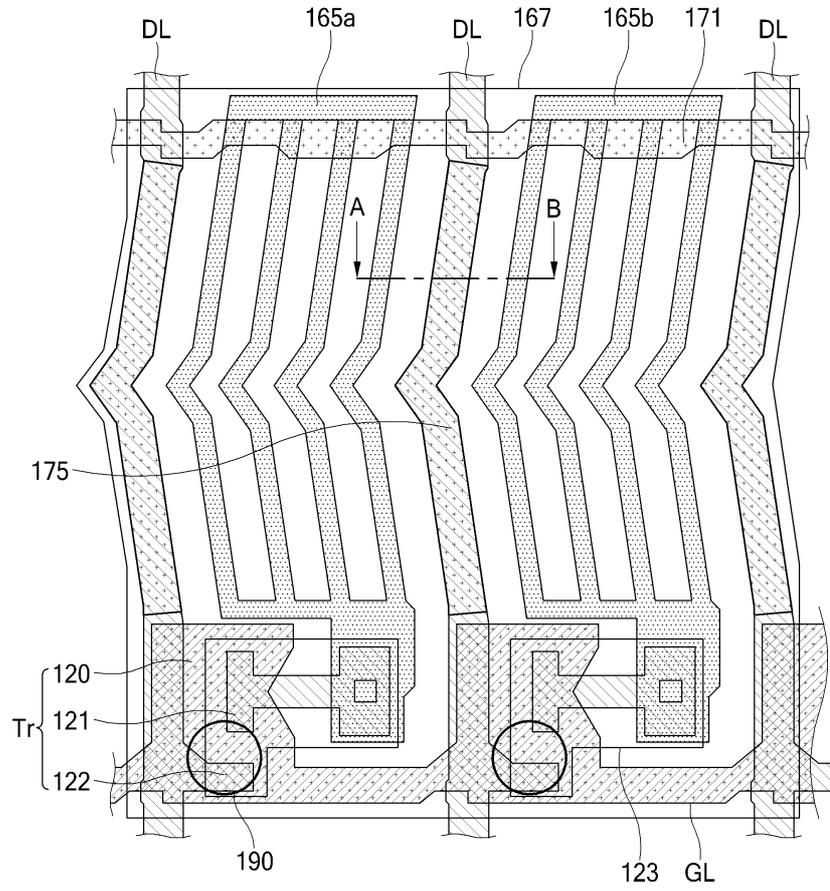
도면1



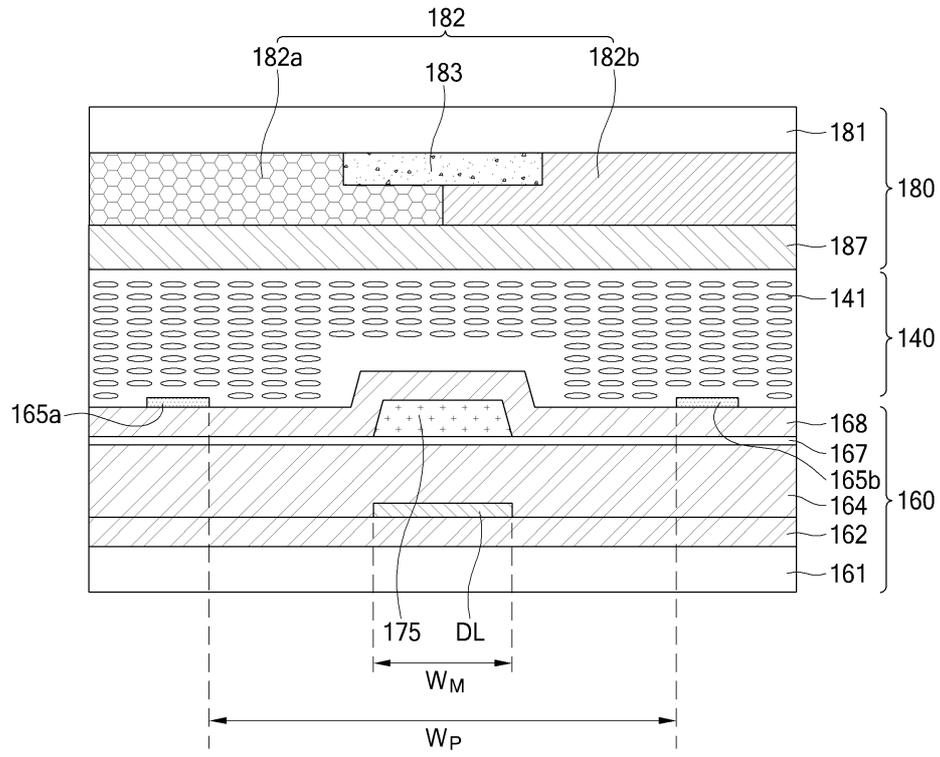
도면2



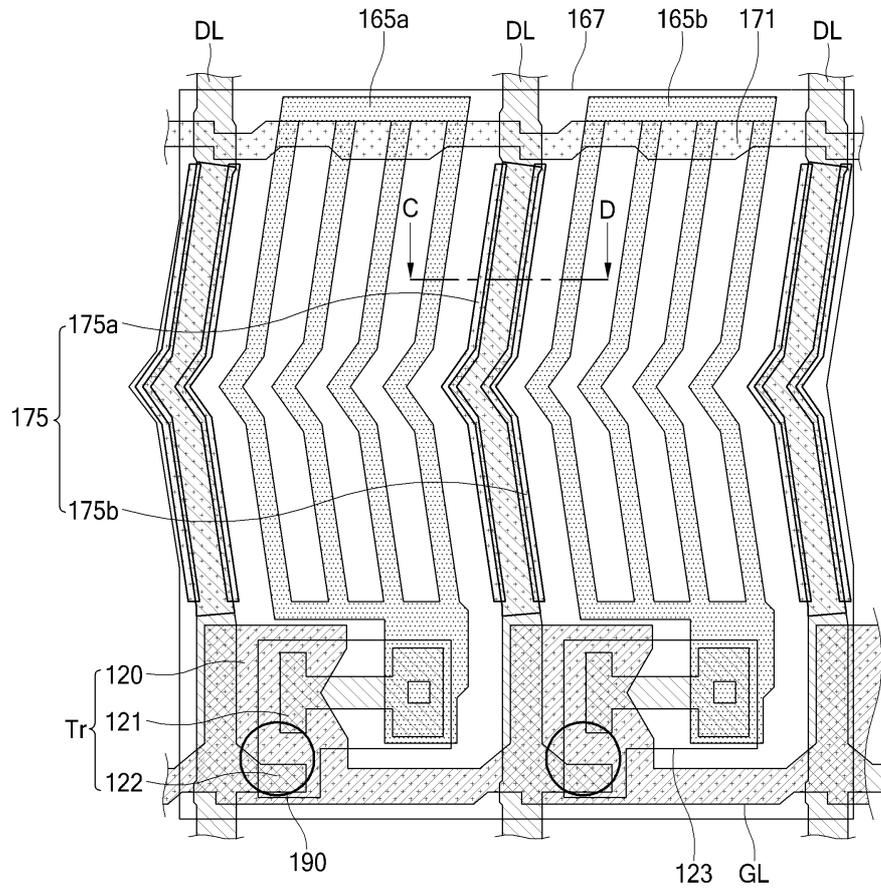
도면3



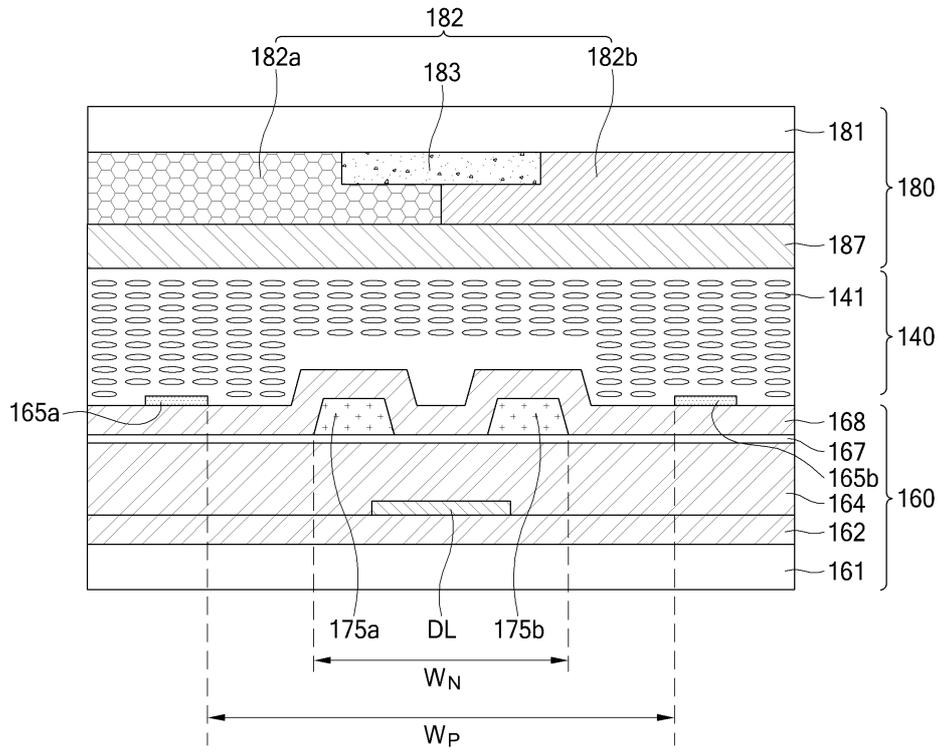
도면4



도면5



도면6



专利名称(译)	液晶显示面板		
公开(公告)号	KR1020160035201A	公开(公告)日	2016-03-31
申请号	KR1020140126239	申请日	2014-09-22
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SANGYUN LEE 이상윤 SUNGJIN KIM 김성진		
发明人	이상윤 김성진		
IPC分类号	G02F1/1335 G02F1/1339 G02F1/133		
CPC分类号	G02F1/134336 G02F1/133512 G02F1/133514 G02F1/136286 G09G2320/0242		
外部链接	Espacenet		

摘要(译)

本发明旨在改善相邻像素之间的不良颜色冲刷，特别是并且液晶显示面板包括叠加在数据线上的颜色混合防止层。根据本发明的一个方面，提供了一种液晶显示板，包括：其上放置像素的下基板，与下基板相对的上基板，其上设置有黑矩阵和滤色器，以及下基板和上基板之间的液晶层，并且颜色混合防止层叠加在表面上。

