



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0111546  
(43) 공개일자 2015년10월06일

(51) 국제특허분류(Int. Cl.)  
G02F 1/1339 (2006.01) G02F 1/136 (2006.01)

(21) 출원번호 10-2014-0034876  
(22) 출원일자 2014년03월25일  
심사청구일자 없음

(71) 출원인  
삼성디스플레이 주식회사  
경기 용인시 기흥구 삼성로1(농서동)

(72) 발명자  
서동욱  
충남 아산시 탕정면 탕정면로 37, 101동 3003호  
(탕정삼성트라펠리스아파트)  
김태우  
충남 아산시 배방읍 모산로126번길 17-7, 105동  
404호 (배방삼성그린코아아파트)  
(뒷면에 계속)

(74) 대리인  
특허법인 고려

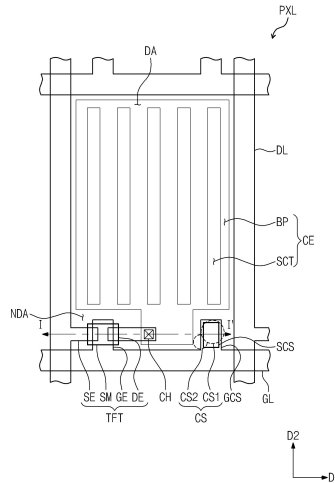
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 표시 장치

(57) 요약

표시 장치는 제1 기관, 제2 기관, 액정층 및 스페이서를 포함한다. 상기 제1 기관은 제1 방향으로 연장되는 게이트 라인, 상기 제1 방향과 교차하는 제2 방향으로 연장되는 데이터 라인 및 상기 게이트 라인에서 분지되어 형성되는 게이트 전극을 포함한다. 상기 스페이서는 상기 제2 기관 상에 형성되어 상기 제1 기관 방향으로 돌출되고, 서로 다른 높이를 갖는 제1 스페이서 및 제2 스페이서를 포함한다. 상기 제1 스페이서 및 상기 제2 스페이서는 서로 연결되고, 상기 스페이서의 적어도 일부는 상기 게이트 라인에서 분지되어 형성되고, 상기 게이트 전극과 이격되는 게이트 스페이서부와 중첩한다.

대표도 - 도2



(72) 발명자

**백주현**

충남 아산시 탕정면 탕정면로 37, 101동 2203호 ( 탕정삼성트라펠리스아파트)

**손민희**

경기 안양시 만안구 안양6동532-534 서희아리채 104동 602호

**이혜정**

경기 부천시 소사구 소사로170번길 81, 103동 701호 (소사본동, 한신아파트)

**정지영**

충남 천안시 서북구 봉서산로 85, 108동 503호 (불당동, 호반리젠시빌아파트)

## 명세서

### 청구범위

#### 청구항 1

제1 방향으로 연장되는 게이트 라인, 상기 제1 방향과 교차하는 제2 방향으로 연장되는 데이터 라인 및 상기 게이트 라인에서 분지되어 형성되는 게이트 전극을 포함하는 제1 기판;

상기 제1 기판과 대향하는 제2 기판;

상기 제1 기판 및 상기 제2 기판 사이에 형성되는 액정층; 및

상기 제2 기판 상에 형성되어 상기 제1 기판 방향으로 돌출되고, 서로 연결되며, 서로 다른 높이를 갖는 제1 스페이서 및 제2 스페이서를 포함하는 스페이서를 포함하고,

상기 스페이서의 적어도 일부는 상기 게이트 라인에서 분지되어 형성되고, 상기 게이트 전극과 이격되는 게이트 스페이서부와 중첩하는 것인 표시 장치.

#### 청구항 2

제1항에 있어서,

상기 게이트 스페이서부는 상기 게이트 전극과 동일한 층 상에 형성되는 것인 표시 장치.

#### 청구항 3

제1항에 있어서,

상기 제1 기판은

제1 베이스 기판;

상기 제1 베이스 기판 상에 형성되는 화소 전극;

적어도 일부가 상기 화소 전극과 중첩하는 공통 전극; 및

상기 게이트 라인과 상기 데이터 라인에 전기적으로 연결되고, 상기 화소 전극에 신호를 인가하는 박막 트랜지스터를 더 포함하는 표시 장치.

#### 청구항 4

제3항에 있어서,

상기 게이트 스페이서부는 상기 박막 트랜지스터와 이격되는 것인 표시 장치.

#### 청구항 5

제3항에 있어서,

상기 박막 트랜지스터는

상기 제1 베이스 기판 상에 형성되는 상기 게이트 전극;

상기 게이트 전극 상에 형성되는 반도체 패턴;

상기 반도체 패턴 상에 형성되고, 적어도 일부가 상기 게이트 전극과 중첩하는 소스 전극; 및

상기 소스 전극과 이격되고, 적어도 일부가 상기 게이트 전극과 중첩하고, 콘택홀을 통해 상기 화소 전극과 연결되는 드레인 전극을 포함하는 것인 표시 장치.

#### 청구항 6

제5항에 있어서,  
상기 게이트 스페이서부는 상기 콘택홀과 이격되는 것인 표시 장치.

**청구항 7**

제3항에 있어서,  
상기 제1 기관은 영상을 표시하는 표시 영역 및 영상을 표시하지 않는 비표시 영역을 더 포함하는 것인 표시 장치.

**청구항 8**

제7항에 있어서,  
상기 스페이서는 상기 비표시 영역과 중첩하는 것인 표시 장치.

**청구항 9**

제5항에 있어서,  
상기 제1 기관은 적어도 일부가 상기 게이트 스페이서부와 중첩하는 소스 스페이서부를 더 포함하는 것인 표시 장치.

**청구항 10**

제9항에 있어서,  
상기 소스 스페이서부는 상기 소스 전극과 동일한 층 상에 형성되는 것인 표시 장치.

**청구항 11**

제1항에 있어서,  
상기 제2 기관은,  
제2 베이스 기관;  
상기 제2 베이스 기관 상에 형성되는 블랙 매트릭스;  
상기 제2 베이스 기관 상에 형성되고, 영상의 컬러를 나타내는 컬러 필터; 및  
상기 블랙 매트릭스 및 상기 컬러 필터 상에 형성되는 평탄화층을 포함하는 표시 장치.

**청구항 12**

제11항에 있어서,  
상기 블랙 매트릭스는 상기 게이트 라인 및 상기 데이터 라인과 중첩하는 것인 표시 장치.

**청구항 13**

제11항에 있어서,  
상기 스페이서는 상기 평탄화층 상에 형성되고, 상기 블랙 매트릭스와 중첩하는 것인 표시 장치.

**청구항 14**

제1항에 있어서,  
상기 스페이서는 복수 개인 것인 표시 장치.

**청구항 15**

제14항에 있어서,

상기 게이트 라인 및 상기 데이터 라인은 각각 복수 개이고,  
상기 제1 기판은 상기 게이트 라인 및 상기 데이터 라인에 의해 정의되는 화소 영역을 더 포함하고,  
상기 화소 영역은,  
적색을 표시하는 적색 화소 영역;  
녹색을 표시하는 녹색 화소 영역; 및  
청색을 표시하는 청색 화소 영역을 포함하고,  
상기 스페이서는 상기 적색 화소 영역 및 상기 청색 화소 영역 내에 형성되는 것인 표시 장치.

**청구항 16**

제1항에 있어서,  
상기 제1 스페이서는 상기 제2 스페이서보다 더 큰 높이를 갖는 것인 표시 장치.

**청구항 17**

제1항에 있어서,  
상기 제1 스페이서는 상기 제1 기판 및 상기 제2 기판과 접촉하고,  
상기 제2 스페이서는 상기 제2 기판과 접촉하고, 상기 제1 기판과 이격되는 것인 표시 장치.

**청구항 18**

제1항에 있어서,  
상기 스페이서는  
상기 제2 기판의 하면과 접촉하는 스페이서 상면; 및  
상기 제1 기판의 상면과 대향하는 스페이서 하면을 포함하고,  
상기 스페이서 하면은 일부가 서로 중첩하는 제1 원 및 제2 원의 형상을 갖는 것인 표시 장치.

**청구항 19**

제18항에 있어서,  
상기 스페이서 하면은  
상기 제1 스페이서의 하면인 제1 스페이서 하면; 및  
상기 제2 스페이서의 하면인 제2 스페이서 하면을 포함하고,  
상기 제1 스페이서 하면은 원 현상을 갖고,  
상기 제2 스페이서 하면은 원의 일부인 현상을 갖고,  
상기 제1 스페이서 하면의 면적은 상기 제2 스페이서 하면의 면적보다 큰 것인 표시 장치.

**청구항 20**

제3항에 있어서,  
상기 공통 전극은 복수 개의 슬릿들을 포함하는 것인 표시 장치.

**발명의 설명**

**기술 분야**

본 발명은 표시 장치에 관한 것으로, 더욱 상세하게는 내구성이 강화된 표시 장치에 관한 것이다.

[0001]

**배경 기술**

- [0002] 액정 표시 장치는 2개의 기관들 사이에 구비된 액정층을 포함하는 박형 표시 장치이다. 상기 액정 표시 장치는 광을 제공하는 백라이트 유닛을 포함한다. 상기 액정층은 액정 분자들을 포함한다.
- [0003] 상기 액정 표시 장치는 상기 2개의 기관들 사이에 배치된 스페이서를 포함한다. 상기 스페이서는 상기 2개의 기관들 사이의 간격을 유지하고, 외부의 충격을 흡수한다.
- [0004] 상기 2개의 기관들 중 하부 기관에 외부 접촉이 발생하면, 상기 스페이서의 위치는 변화된다. 상기 외부 접촉이 종료된 뒤 상기 스페이서는 상기 외부 접촉이 발생하기 전의 위치로 복귀된다.
- [0005] 상기 스페이서의 위치 변화로 인해 상기 하부 기관에 구비된 배향막이 손상된다. 상기 손상된 배향막은 상기 액정 분자들을 제어하지 못한다. 결과적으로, 상기 손상된 배향막에 대응되는 영역에서 빛샘이 발생된다.
- [0006] 또한, 상기 스페이서의 위치가 복귀되지 않으면, 상기 스페이서 주변의 상기 액정 분자들의 제어가 이루어지지 않는다. 결과적으로, 상기 스페이서 주변에서 빛샘이 발생된다.

**발명의 내용**

**해결하려는 과제**

- [0007] 본 발명의 목적은 내구성이 강화된 표시 장치를 제공하는 것이다.

**과제의 해결 수단**

- [0008] 본 발명의 일 실시예에 따른 표시장치는 제1 기관, 제2 기관, 액정층 및 스페이서를 포함한다. 상기 제1 기관은 게이트 라인, 데이터 라인, 게이트 전극을 포함한다. 상기 게이트 라인은 제1 방향으로 연장된다. 상기 데이터 라인은 상기 제1 방향과 교차하는 제2 방향으로 연장된다. 상기 게이트 전극은 상기 게이트 라인에서 분지되어 형성된다. 상기 제2 기관은 상기 제1 기관과 대향한다. 상기 액정층은 상기 제1 기관 및 상기 제2 기관 사이에 형성된다. 상기 스페이서는 제1 스페이서 및 제2 스페이서를 포함한다. 상기 제1 스페이서 및 상기 제2 스페이서는 상기 제2 기관 상에 형성되어 상기 제1 기관 방향으로 돌출되고, 서로 다른 높이를 갖는다. 상기 제1 스페이서 및 상기 제2 스페이서는 서로 연결된다. 상기 스페이서의 적어도 일부는 사익 게이트 라인에서 분지되어 형성되고, 상기 게이트 전극과 이격되는 게이트 스페이서부와 중첩한다.
- [0009] 상기 게이트 스페이서부는 상기 게이트 전극과 동일한 층 상에 형성된다.
- [0010] 상기 제1 기관은 제1 베이스 기관, 화소 전극, 공통 전극 및 박막 트랜지스터를 더 포함할 수 있다. 상기 화소 전극은 상기 제1 베이스 기관 상에 형성된다. 상기 공통 전극은 적어도 일부가 상기 화소 전극과 중첩한다. 상기 박막 트랜지스터는 상기 게이트 라인과 상기 데이터 라인에 의해 전기적으로 연결되고, 상기 화소 전극에 신호를 인가한다.
- [0011] 상기 게이트 스페이서부는 상기 박막 트랜지스터와 이격될 수 있다.
- [0012] 상기 박막 트랜지스터는 게이트 전극, 반도체 패턴, 소스 전극 및 드레인 전극을 포함한다. 상기 게이트 전극은 상기 제1 베이스 기관 상에 형성된다. 상기 반도체 패턴은 상기 게이트 전극 상에 형성된다. 상기 소스 전극은 상기 반도체 패턴 상에 형성되고, 적어도 일부가 상기 게이트 전극과 중첩한다. 상기 드레인 전극은 상기 소스 전극과 이격되고, 적어도 일부가 상기 게이트 전극과 중첩하고, 콘택홀을 통해 상기 화소 전극과 연결된다.
- [0013] 상기 게이트 스페이서부는 상기 콘택홀과 이격된다.
- [0014] 상기 제1 기관은 영상을 표시하는 표시 영역 및 영상을 표시하지 않는 비표시 영역을 더 포함한다.
- [0015] 상기 스페이서는 상기 비표시 영역과 중첩하는 것일 수 있다.
- [0016] 상기 제1 기관은 적어도 일부가 게이트 스페이서부와 중첩하는 소스 스페이서부를 더 포함한다.
- [0017] 상기 소스 스페이서부는 상기 소스 전극과 동일한 층 상에 형성될 수 있다.
- [0018] 상기 제2 기관은 제2 베이스 기관, 블랙 매트릭스, 컬러 필터 및 평탄화층을 포함할 수 있다. 상기 블랙 매트릭스는 상기 제2 베이스 기관 상에 형성된다. 상기 컬러 필터는 상기 제2 베이스 기관 상에 형성되고, 영상의 컬러

러를 나타낸다. 상기 평탄화층은 상기 블랙 매트릭스 및 사익 컬러 필터 상에 형성된다.

- [0019] 상기 블랙 매트릭스는 상기 게이트 라인 및 상기 데이터 라인과 중첩한다.
- [0020] 상기 스페이서는 상기 평탄화층 상에 형성되고, 상기 블랙 매트릭스와 중첩할 수 있다.
- [0021] 상기 스페이서는 복수 개일 수 있다.
- [0022] 상기 게이트 라인 및 상기 데이터 라인은 각각 복수 개이고, 상기 제1 기판은 화소 영역을 더 포함한다. 상기 화소 영역은 적색을 표시하는 적색 화소 영역, 녹색을 표시하는 녹색 화소 영역 및 청색을 표시하는 청색 화소 영역을 포함하고, 상기 스페이서는 상기 적색 화소 영역 및 상기 청색 화소 영역 내에 형성될 수 있다.
- [0023] 상기 제1 스페이서는 상기 제2 스페이서보다 더 큰 높이를 가질 수 있다.
- [0024] 상기 제1 스페이서는 상기 제1 기판 및 상기 제2 기판과 접촉하고, 상기 제2 스페이서는 상기 제2 기판과 접촉하고, 상기 제1 기판과 이격된다.
- [0025] 상기 스페이서는 상기 제2 기판의 하면과 접촉하는 스페이서 상면 및 상기 제1 기판의 상면과 대향하는 스페이서 하면을 포함한다. 상기 스페이서 하면은 일부가 서로 중첩하는 제1 원 및 제2 원의 형상을 가질 수 있다.
- [0026] 상기 스페이서 하면은 상기 제1 스페이서의 하면인 제1 스페이서 하면 및 상기 제2 스페이서의 하면인 제2 스페이서 하면을 포함한다. 상기 제1 스페이서 하면은 원 현상을 갖고, 상기 제2 스페이서 하면은 원의 일부인 형상을 가질 수 있다. 상기 제1 스페이서 하면의 면적은 상기 제2 스페이서 하면의 면적보다 큰 것일 수 있다.
- [0027] 상기 공통 전극은 복수 개의 슬릿들을 포함할 수 있다.

**발명의 효과**

- [0028] 본 발명의 일 실시예에 따른 표시장치에 의하면, 내구성이 강화된 표시 장치를 제공할 수 있다.

**도면의 간단한 설명**

- [0029] 도 1은 본 발명의 일 실시예에 따른 표시 장치의 개략적인 사시도이다.
- 도 2는 본 발명의 일 실시예에 따른 화소 영역을 개략적으로 나타낸 평면도이다.
- 도 3은 도 2의 I-I'선에 대응하는 개략적인 단면도이다.
- 도 4는 본 발명의 일 실시예에 따른 화소 영역을 개략적으로 나타낸 평면도이다.
- 도 5a는 본 발명의 일 실시예에 따른 스페이서의 개략적인 사시도이고, 도 5b는 도 5a의 스페이서의 하면을 개략적으로 나타낸 것이다.

**발명을 실시하기 위한 구체적인 내용**

- [0030] 이상의 본 발명의 목적들, 다른 목적들, 특징들 및 이점들은 첨부된 도면과 관련된 이하의 바람직한 실시예들을 통해서 쉽게 이해될 것이다. 그러나 본 발명은 여기서 설명되는 실시예들에 한정되지 않고 다른 형태로 구체화될 수도 있다. 오히려, 여기서 소개되는 실시예들은 개시된 내용이 철저하고 완전해질 수 있도록 그리고 통상의 기술자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 제공되는 것이다.
- [0031] 각 도면을 설명하면서 유사한 참조부호를 유사한 구성요소에 대해 사용하였다. 첨부된 도면에 있어서, 구조물들의 치수는 본 발명의 명확성을 위하여 실제보다 확대하여 도시한 것이다. 제1, 제2 등의 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다. 예를 들어, 본 발명의 권리 범위를 벗어나지 않으면서 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2 구성요소도 제1 구성요소로 명명될 수 있다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다.
- [0032] 본 출원에서, "포함하다" 또는 "가지다" 등의 용어는 명세서 상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다. 또한, 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 경우, 이는 다른 부분 "바로 위에" 있는 경우뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 층, 막, 영역, 판 등의 부

분이 다른 부분 "아래에" 있다고 할 경우, 이는 다른 부분 "바로 아래에" 있는 경우뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다.

- [0033] 이하에서는 본 발명의 일 실시예에 따른 표시장치에 대하여 설명한다.
- [0034] 상기 표시 장치는 액정 표시 장치(liquid crystal display apparatus), 플라즈마 표시 장치(plasma display apparatus), 전기 영동 표시 장치(electrophoretic display apparatus), 및 일렉트로웨팅 표시 장치(electrowetting display apparatus)등의 다양한 표시 장치를 포함할 수 있으나, 이하에서는 상기 표시 장치는 액정 표시 장치인 것을 일 예로 설명한다.
- [0035] 도 1은 본 발명의 일 실시예에 따른 표시 장치의 개략적인 사시도이다.
- [0036] 도 2는 본 발명의 일 실시예에 따른 화소 영역을 개략적으로 나타낸 평면도이다. 도 2는 수평 스위칭 모드의 화소 영역을 예시적으로 도시하고 있다. 그러나 이에 제한되지 않고, 상기 화소 영역은 수직배향 모드, 비틀린 네마틱 모드 등과 같이 다른 모드로 구성될 수 있다.
- [0037] 도 3은 도 2의 I-I'선에 대응하는 개략적인 단면도이다.
- [0038] 도 1 내지 도 3을 참조하면, 상기 표시 장치(10)는 제1 기관(100), 상기 제1 기관(100)과 대향하는 제2 기관(200), 상기 제1 기관(100)과 상기 제2 기관(200) 사이에 형성되는 액정층(LCL) 및 스페이서(CS)를 포함한다.
- [0039] 상기 제1 기관(100)은 복수의 화소 영역들(PXL)을 포함한다. 상기 복수의 화소 영역들(PXL)은 예를 들어, 게이트 라인들(GL) 및 데이터 라인들(DL)에 의해 정의된다. 상기 제1 기관(100)의 각 화소 영역들(PXL)은 액정 분자들을 구동하기 위한 적어도 하나의 박막 트랜지스터(TFT) 및 화소 전극(PE)을 포함한다.
- [0040] 상기 제1 기관(100)은 제1 베이스 기관(SUB1), 박막 트랜지스터(TFT), 화소 전극(PE) 및 공통 전극(CE)을 포함한다.
- [0041] 상기 제1 베이스 기관(SUB1)은 플라스틱 기관, 유리 기관, 석영 기관 등일 수 있다. 상기 제1 베이스 기관(SUB1)은 투명한 절연 기관일 수 있다.
- [0042] 상기 제1 베이스 기관(SUB1) 상에 게이트 라인(GL) 및 데이터 라인(DL)이 형성될 수 있다. 상기 게이트 라인(GL)은 복수 개일 수 있고, 상기 복수 개의 게이트 라인들(GL)은 상기 제1 베이스 기관(SUB1) 상에 제1 방향으로 연장되어 형성된다. 상기 데이터 라인(DL)은 복수 개일 수 있고, 상기 복수 개의 데이터 라인들(DL)은 각각 상기 게이트 라인(GL)과 게이트 절연층(GI)을 사이에 두고 상기 제1 방향에 교차하는 제2 방향으로 연장되어 제공된다.
- [0043] 상기 박막 트랜지스터(TFT)는 게이트 전극(GE), 반도체 패턴(SM), 소스 전극(SE) 및 드레인 전극(DE)을 포함한다.
- [0044] 상기 게이트 전극(GE)은 상기 게이트 라인(GL)으로부터 분지되거나 상기 게이트 라인(GL)의 일부 영역 상에 제공된다. 상기 게이트 전극(GE)은 금속으로 이루어질 수 있다. 상기 게이트 전극(GE)은 복수 개의 층으로 구성될 수 있다. 상기 게이트 전극(GE)은 예를 들어 니켈, 크롬, 몰리브덴, 알루미늄, 티타늄, 구리, 텅스텐 및 이들을 포함하는 합금으로 이루어질 수 있다.
- [0045] 상기 게이트 전극(GE) 상에는 게이트 절연층(GI)이 형성된다. 상기 게이트 절연층(GI)은 상기 제1 베이스 기관(SUB1)의 전면에 제공되며, 상기 게이트 라인(GL) 전극층 및 상기 게이트 전극(GE)을 커버한다.
- [0046] 상기 반도체 패턴(SM)은 상기 게이트 절연층(GI) 상에 제공된다. 상기 반도체 패턴(SM)은 게이트 절연층(GI)을 사이에 두고 상기 게이트 전극(GE) 상에 제공되어, 일부 영역이 상기 게이트 전극(GE)과 중첩된다.
- [0047] 상기 소스 전극(SE)은 상기 데이터 라인(DL)에서 분지되어 제공된다. 상기 소스 전극(SE)은 일부 영역이 상기 게이트 전극(GE)과 중첩한다.
- [0048] 상기 드레인 전극(DE)은 상기 반도체 패턴(SM)을 사이에 두고 상기 소스 전극(SE)으로부터 이격되어 제공된다. 상기 드레인 전극(DE)은 일부 영역이 상기 게이트 전극(GE)과 중첩하도록 제공된다.
- [0049] 상기 소스 전극(SE)과 상기 드레인 전극(DE)은 복수 개의 층으로 구성될 수도 있다. 상기 소스 전극(SE)과 상기 드레인 전극(DE)은 예를 들어, 니켈, 크롬, 몰리브덴, 알루미늄, 티타늄, 구리, 텅스텐 및 이들을 포함하는 합금으로 이루어질 수 있다.

- [0050] 상기 화소 전극(PE)은 제1 절연층(INL1) 상에 형성될 수 있다. 상기 제1 절연층(INL1)은 복수 개의 층들을 포함할 수 있고, 상기 복수 개의 층들은 유기막 및 또는 무기막을 포함할 수 있다.
- [0051] 상기 화소 전극(PE)은 콘택홀(CH)에 의해 상기 드레인 전극(DE)에 연결된다. 상기 화소 전극(PE)은 투명한 도전성 물질로 형성된다. 특히, 상기 화소 전극(PE)은 투명 도전성 산화물(Transparent Conductive Oxide)로 형성된다. 상기 투명 도전성 산화물은 ITO(indium tin oxide), IZO(indium zinc oxide), ITZO(indium tin zinc oxide) 등이 있다. 상기 화소 전극(PE)은 다양한 방법으로 형성될 수 있으며, 예를 들어 포토리소그래피 공정을 이용하여 형성될 수 있다.
- [0052] 상기 공통 전극(CE)은 상기 화소 전극(PE) 상에 형성되며, 상기 화소 전극(PE)과 전계를 형성함으로써 상기 액정층(LCL)을 구동한다.
- [0053] 도 2를 참조하면, 상기 공통 전극(CE)은 복수 개의 슬릿들(SLT), 및 상기 복수 개의 슬릿들(SLT)과 교번하게 배치된 복수 개의 가지부들(BP)을 포함할 수 있다.
- [0054] 도 1 내지 도 3을 참조하면, 상기 공통 전극(CE)은 제2 절연층(INL2) 상에 형성될 수 있다. 상기 제2 절연층(INL2)은 복수 개의 층들을 포함할 수 있고, 상기 복수 개의 층들은 유기막 및 또는 무기막을 포함할 수 있다. 상기 제2 절연층(INL2)은 상기 박막 트랜지스터(TFT)를 보호할 수 있으며, 상기 박막 트랜지스터(TFT)가 배치된 상기 제1 베이스 기판(SUB1)의 상면을 평탄하게 유지시켜줄 수 있다.
- [0055] 상기 공통 전극(CE)은 투명 도전성 물질로 형성될 수 있다. 상기 공통 전극(CE)은 예를 들어, ITO(indium tin oxide), IZO(indium zinc oxide), ITZO(indium tin zinc oxide) 등의 도전성 금속 산화물로 형성될 수 있다. 상기 공통 전극(CE)은 다양한 방법으로 형성될 수 있으며, 예를 들어 포토리소그래피 공정을 이용하여 형성될 수 있다. 본 발명의 일 실시예에 따른 표시 장치(10)에서는 상기 공통 전극(CE)이 상기 화소 전극(PE) 상에 형성되는 것으로 설명하였으나, 상기 공통 전극(CE)은 상기 화소 전극(PE)의 하부에 형성될 수도 있다.
- [0056] 상기 제2 절연층(INL2) 상에 상기 공통 전극(CE)을 보호하는 보호막(미도시)이 형성될 수 있다. 상기 보호막(미도시) 상에는 배향막(미도시)이 형성될 수 있다.
- [0057] 상기 제2 기판(200)은 제2 베이스 기판(SUB2), 블랙 매트릭스(BM) 및 컬러 필터(CF)를 포함한다. 다만 이에 한정하는 것은 아니고, 상기 블랙 매트릭스(BM) 및 상기 컬러 필터(CF)는 상기 제1 기판(100)에 포함될 수도 있다.
- [0058] 상기 제2 베이스 기판(SUB2)은 플라스틱 기판, 유리 기판, 석영 기판 등일 수 있다. 상기 제2 베이스 기판(SUB2)은 투명한 절연 기판일 수 있다.
- [0059] 상기 블랙 매트릭스(BM)는 상기 제1 기판(100)의 차광 영역에 대응하여 형성된다. 상기 차광 영역은 상기 데이터 라인(DL), 박막 트랜지스터(TFT) 및 상기 게이트 라인(GL)이 형성된 영역으로 정의될 수 있다. 상기 차광 영역에는 통상적으로 화소 전극(PE)이 형성되지 않으므로, 액정 분자가 배향되지 않아 빛샘이 발생할 수 있다. 따라서, 상기 블랙 매트릭스(BM)는 상기 차광 영역에 형성되어 상기 빛샘을 차단한다. 상기 블랙 매트릭스(BM)는 상기 컬러 필터(CF)를 형성하는 단계 이전, 이후 또는 동시에 형성될 수 있다. 상기 블랙 매트릭스(BM)는 광을 흡수하는 차광층을 형성하고 상기 차광층을 포토리소그래피를 이용하여 패터닝함으로써 형성할 수 있으며, 선택적으로 다른 방법, 예를 들어 잉크젯 방법 등으로도 형성할 수 있다.
- [0060] 상기 컬러 필터(CF)는 상기 제2 베이스 기판(SUB2) 상에 형성되며, 상기 액정층(LCL)을 투과하는 광에 색을 제공한다. 상기 컬러 필터(CF)는 상기 제2 베이스 기판(SUB2) 상에 적색, 녹색, 청색, 또는 기타 색을 나타내는 컬러층을 형성하고, 상기 컬러층을 포토리소그래피를 이용하여 패터닝함으로써 형성할 수 있다. 상기 컬러 필터(CF)의 형성 방법은 이에 한정되는 것은 아니며, 잉크젯 방법 등으로 형성할 수 있음은 물론이다.
- [0061] 상기 블랙 매트릭스(BM) 및 상기 컬러 필터(CF) 상에 평탄화층(OC)이 형성될 수 있다. 상기 평탄화층(OC)은 상기 제2 기판(200)을 평탄화할 수 있다.
- [0062] 상기 평탄화층(OC) 상에는 배향막(미도시)이 형성될 수 있다.
- [0063] 상기 액정층(LCL)은 유전율 이방성을 가지는 복수의 액정 분자들을 포함한다. 상기 액정층(LCL)의 상기 액정 분자들은 상기 제1 기판(100)의 화소 전극(PE)과 공통 전극(CE) 사이에 전계가 인가되면, 제1 기판(100)과 상기 제2 기판(200) 사이에서 특정 방향으로 회전하며, 이에 따라 상기 액정층(LCL)으로 입사되는 광의 투과도를 조절한다.

- [0064] 도 1 내지 도 3을 참조하면, 상기 표시 장치(10)는 스페이서(CS)를 포함한다.
- [0065] 상기 스페이서(CS)는 상기 제1 기판(100) 및 상기 제2 기판(200) 사이의 간격을 유지하고, 외부의 충격을 흡수한다.
- [0066] 상기 스페이서(CS)는 복수 개일 수 있다. 예를 들어, 상기 스페이서(CS)는 두 개, 세 개 이상일 수 있다.
- [0067] 상기 스페이서(CS)는 상기 제2 기판(200) 상에 형성된다. 예를 들어, 상기 스페이서(CS)는 상기 평탄화층(OC) 상에 형성될 수 있다. 상기 스페이서(CS)는 통상적으로 사용하는 방법이라면 특별히 한정하지 않으나, 상기 제2 기판(200) 상에 포토토리소그래피 공정을 이용하여 패터닝함으로써 형성할 수 있다.
- [0068] 상기 스페이서(CS)는 상기 블랙 매트릭스(BM)와 중첩할 수 있다. 또한 상기 스페이서(CS)는 상기 비표시 영역(NDA)과 중첩할 수 있다.
- [0069] 상기 스페이서(CS)의 적어도 일부는 게이트 스페이서부(GCS)와 중첩할 수 있다. 상기 게이트 스페이서부(GCS)는 상기 게이트 라인(GL)에서 분지되어 형성되고, 상기 게이트 전극(GE)과 이격된다. 상기 게이트 스페이서부(GCS)는 상기 박막 트랜지스터(TFT)와 이격되어 형성될 수 있고, 상기 콘택홀(CH)과 이격되어 형성될 수 있다. 상기 게이트 스페이서부(GCS)는 상기 화소 전극(PE)과 이격되어 형성될 수도 있다.
- [0070] 상기 게이트 스페이서부(GCS)는 복수 개의 층으로 구성될 수 있다. 상기 게이트 스페이서부(GCS)는 예를 들어, 니켈, 크롬, 폴리브덴, 알루미늄, 티타늄, 구리, 텅스텐 및 이들을 포함하는 합금으로 이루어질 수 있다.
- [0071] 상기 게이트 스페이서부(GCS)는 상기 게이트 전극(GE)과 동일한 층 상에 형성될 수 있다. 도 2 및 도 3에서는 상기 게이트 스페이서부(GCS)의 형상을 사각 형상으로 도시하였으나, 이에 한정하는 것은 아니고, 예를 들어, 원형, 타원형, 삼각형, 다각형 등 다양한 형상을 가질 수 있다.
- [0072] 상기 스페이서(CS)는 일부가 게이트 스페이서부(GCS)와 중첩할 수도 있고, 전부가 상기 게이트 스페이서부(GCS)와 중첩할 수도 있다.
- [0073] 상기 스페이서(CS)의 적어도 일부는 소스 스페이서부(SCS)와 중첩할 수 있다. 상기 소스 스페이서부(SCS)는 상기 소스 전극(SE)과 이격되어 형성된다.
- [0074] 상기 소스 스페이서부(SCS)는 상기 박막 트랜지스터(TFT)와 이격되어 형성될 수 있고, 상기 콘택홀(CH)과 이격되어 형성될 수 있다. 상기 소스 스페이서부(SCS)는 상기 화소 전극(PE)과 이격되어 형성될 수도 있다.
- [0075] 상기 소스 스페이서부(SCS)는 복수 개의 층으로 구성될 수 있다. 상기 소스 스페이서부(SCS)는 예를 들어, 니켈, 크롬, 폴리브덴, 알루미늄, 티타늄, 구리, 텅스텐 및 이들을 포함하는 합금으로 이루어질 수 있다.
- [0076] 상기 소스 스페이서부(SCS)는 상기 소스 전극(SE)과 동일한 층 상에 형성될 수 있다. 도 2 및 도 3에서는 상기 소스 스페이서부(SCS)의 형상을 사각 형상으로 도시하였으나, 이에 한정하는 것은 아니고, 예를 들어, 원형, 타원형, 삼각형, 다각형 등 다양한 형상을 가질 수 있다.
- [0077] 도 4는 본 발명의 일 실시예에 따른 화소 영역(PXL)을 개략적으로 나타낸 평면도이다.
- [0078] 상기 화소 영역(PXL)은 적색 화소 영역(PXL\_R), 녹색 화소 영역(PXL\_G) 및 청색 화소 영역(PXL\_B)을 포함할 수 있다. 상기 적색 화소 영역(PXL\_R)은 적색을 표시하고, 상기 녹색 화소 영역(PXL\_G)을 녹색을 표시하며, 상기 청색 화소 영역(PXL\_B)은 청색을 표시한다.
- [0079] 상기 복수 개의 스페이서들(CS)은 상기 적색 화소 영역(PXL\_R) 및 상기 청색 화소 영역(PXL\_B) 내에 형성되고, 상기 녹색 화소 영역(PXL\_G)에는 형성되지 않는다. 이 때, 상기 복수 개의 스페이서들(CS)은 상기 블랙 매트릭스(BM)와 중첩한다.
- [0080] 상기 스페이서(CS)는 제1 스페이서(CS1) 및 제2 스페이서(CS2)를 포함한다. 상기 제1 스페이서(CS1) 및 상기 제2 스페이서(CS2)는 상기 제2 기판(200) 상에 형성되어 상기 제1 기판(100) 방향으로 돌출되고, 서로 다른 높이를 갖는다. 예를 들어, 상기 제1 스페이서(CS1)의 높이(h1)는 상기 제2 스페이서(CS2)의 높이(h2)보다 크다.
- [0081] 상기 제1 스페이서(CS1) 및 상기 제2 스페이서(CS2)의 형상은 통상적으로 사용하는 것이라면 특별히 한정하지 않으나, 예를 들어 각각 원뿔대 형상 또는 원뿔대 형상의 일부일 수 있다. 본 발명의 일 실시예에 따른 표시 장치(10)에서는 상기 제1 스페이서(CS1) 및 상기 제2 스페이서(CS2)의 형상이 각각 원뿔대 형상 또는 원뿔대 형상의 일부인 것을 예를 들어 설명한다.

- [0082] 상기 제1 스페이서(CS1)의 높이(h1)는 상기 제1 기관(100) 및 상기 제2 기관(200) 사이의 셀 갭일 수 있다. 이에 따라 상기 제1 스페이서(CS1)는 상기 제1 기관(100) 및 상기 제2 기관(200)과 접촉할 수 있다. 상기 제1 스페이서(CS1)는 상기 셀 갭을 유지하는 기능을 한다.
- [0083] 상기 제2 스페이서(CS2)는 상기 제2 기관(200)과 접촉하고, 상기 제1 기관(100)과 이격될 수 있다. 상기 제2 스페이서(CS2)는 외부 충격에 대한 내구성, 예를 들어 압축 특성을 향상시킬 수 있다. 외력이 가해졌을 때, 본 발명의 일 실시예에 따른 표시 장치(10)는 상기 제1 스페이서(CS1) 및 상기 제2 스페이서(CS2)를 포함하여, 외력을 분산시켜, 상기 표시 장치(10)에 불량 발생을 방지할 수 있다.
- [0084] 상기 스페이서(CS)는 상기 제2 기관(200)의 하면과 접촉하는 스페이서(CS) 상면 및 상기 제1 기관(100)의 상면과 대향하는 스페이서(CS) 하면(CS\_LL)을 포함한다.
- [0085] 상기 스페이서(CS) 하면(CS\_LL)은 일부가 서로 중첩하는 제1 원 및 제2 원의 형상을 갖는 것일 수 있다. 이 때 두 원의 중심을 연결하는 선분에서, 상기 제1 원 및 제2 원이 중첩하는 부분과 중첩하는 선분의 길이는 0.01 내지 5.0 $\mu$ m일 수 있다. 상기 선분의 길이가 0.01 $\mu$ m 미만이면, 상기 제1 스페이서(CS1) 및 상기 제2 스페이서(CS2)가 서로 이격될 수 있고, 이에 따라 이물질이 발생하여 상기 표시 장치(10)에 불량이 발생할 수 있다. 또한 상기 선분의 길이가 5.0 $\mu$ m 초과이면, 상기 제1 스페이서(CS1) 및 상기 제2 스페이서(CS2)의 중첩하는 부분의 면적이 작아, 상기 표시 장치(10)에 외력이 가해질 때, 외력을 분산시키는 효과가 작다.
- [0086] 상기 스페이서(CS)는 서로 상이한 크기를 갖는 두 개의 원뿔대의 적어도 일부가 중첩한 형상을 가질 수 있다. 상기 스페이서(CS) 하면(CS\_LL)은 상기 제1 스페이서(CS1)의 하면인 제1 스페이서 하면(CS1\_LL) 및 상기 제2 스페이서(CS2)의 하면인 제2 스페이서 하면(CS2\_LL)을 포함한다. 이에 한정하는 것은 아니나, 상기 제1 스페이서 하면(CS1\_LL)의 면적은 상기 제2 스페이서 하면(CS2\_LL)의 면적보다 큰 것일 수 있다.
- [0087] 도 5a는 본 발명의 일 실시예에 따른 스페이서의 개략적인 사시도이고, 도 5b는 도 5a의 스페이서의 하면을 개략적으로 나타낸 것이다.
- [0088] 도 5a를 참조하면, 상기 제2 스페이서(CS2)가 원뿔대 형상을 갖고, 상기 제1 스페이서(CS1)이 원뿔대 형상의 일부를 갖는다.
- [0089] 도 5b를 참조하면, 상기 제2 스페이서 하면(CS2\_LL)은 원 형상을 갖고, 상기 제1 스페이서 하면(CS1\_LL)은 원 형상의 일부일 수 있다.
- [0090] 일반적으로 종래의 스페이서는 제1 기관에 접촉되지 않으므로, 표시 패널에 외부 충격이 가해진 경우, 스페이서에 인접한 배향막이 스페이서에 의해 긁히는 현상이 발생한다. 이로 인해, 손상된 배향막은 액정 분자들을 제어하지 못하고, 결과적으로, 손상된 배향막에 대응되는 영역에서 빛샘 현상이 발생된다.
- [0091] 다만 본 발명의 일 실시예에 따른 표시 장치는 스페이서가 게이트 스페이서부 또는 소스 스페이서부와 중첩하여, 스페이서가 위치하는 부분 이외의 부분에서 배향막과 접촉하는 것을 예방할 수 있다. 이에 따라, 배향막의 손상을 예방하여 표시 장치의 빛샘을 줄여 표시 품질을 향상시킬 수 있다.
- [0092] 또한, 종래의 스페이서는 제1 기관의 박막 트랜지스터 및 콘택홀과 중첩하여 형성되었고, 이에 따라 박막 트랜지스터 및 콘택홀에 압력을 가하여, 표시장치의 구동에 불량을 발생하였다.
- [0093] 다만 본 발명의 일 실시예에 따른 표시 장치는 스페이서가 게이트 스페이서부 또는 소스 스페이서부와 중첩하여, 표시장치의 구동에 불량이 발생하는 것을 줄일 수 있다.
- [0094] 이상, 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징으로 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예는 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

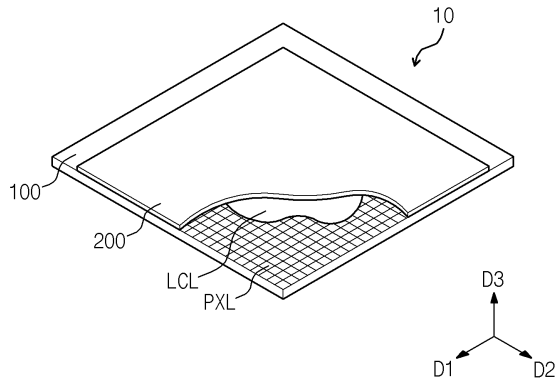
**부호의 설명**

- [0095] 10: 표시 장치 100: 제1 기관  
200: 제2 기관 CS: 스페이서  
CS1: 제1 스페이서 CS2: 제2 스페이서

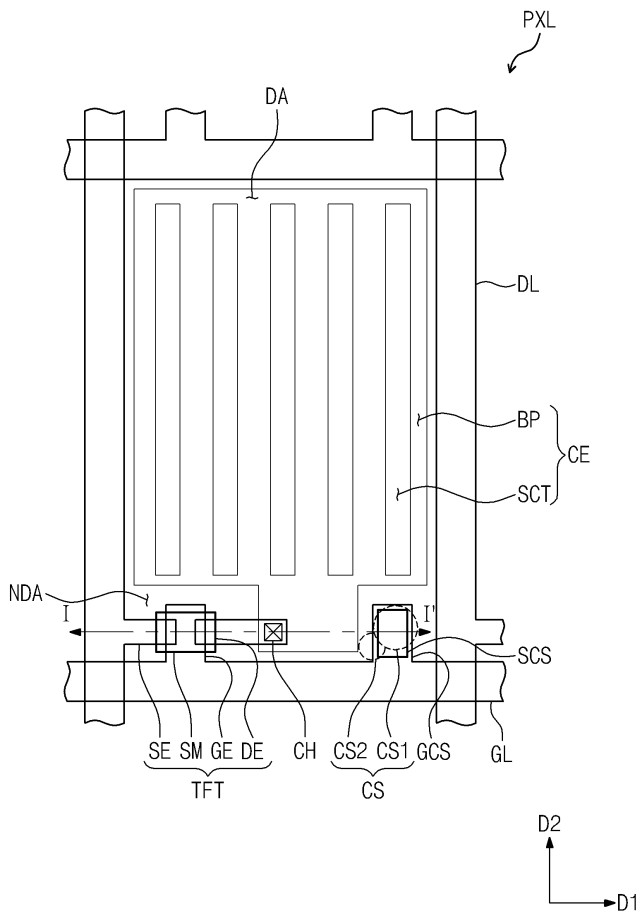
LCL: 액정층

도면

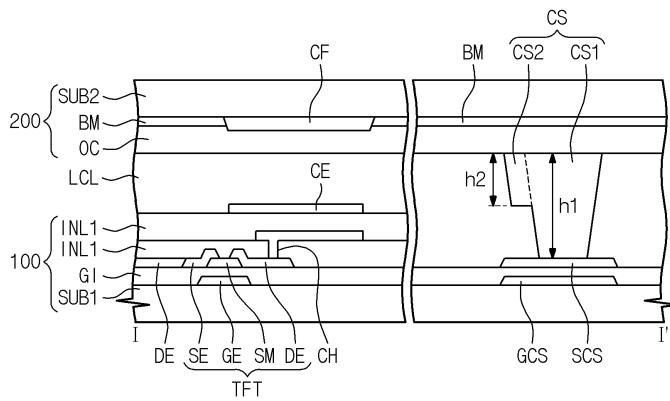
도면1



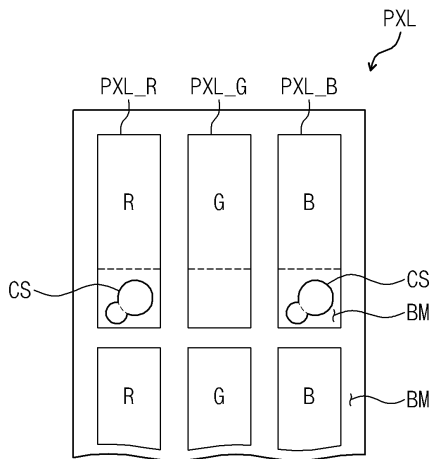
도면2



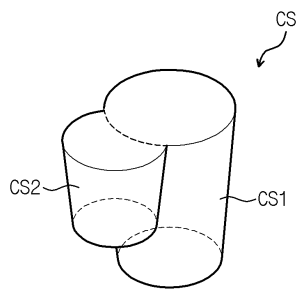
도면3



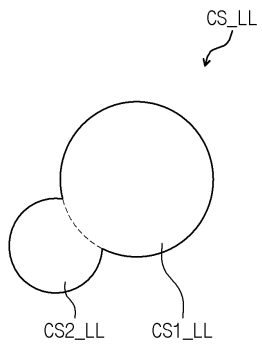
도면4



도면5a



도면5b



专利名称(译)	显示装置的标题		
公开(公告)号	<a href="#">KR1020150111546A</a>	公开(公告)日	2015-10-06
申请号	KR1020140034876	申请日	2014-03-25
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	SEO DONGWUUK 서동욱 KIM TAEWOO 김태우 BAEK JUHYEON 백주현 SON MINHEE 손민희 LEE HYEJUNG 이해정 JEONG JIYOUNG 정지영		
发明人	서동욱 김태우 백주현 손민희 이해정 정지영		
IPC分类号	G02F1/1339 G02F1/136		
CPC分类号	G02F1/13394 G02F1/133512 G02F1/133514 G02F1/136286 G02F1/1368 G02F2001/133357 G02F2001/13396 G02F2001/13398 H01L27/124		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

一种显示装置，包括第一基板，第二基板，液晶层和间隔物。第一基板包括沿第一方向延伸的栅极线，沿基本垂直于第一方向的第二方向延伸的数据线，以及从栅极线分支的栅极电极。间隔物设置在第二基板上并朝向第一基板突出，并包括第一间隔物和第二间隔物，第一间隔物和第二间隔物具有彼此连接的不同高度。第一间隔物与第一基板和第二基板接触，第二间隔物与第二基板接触并与第一基板间隔开。

