



## 명세서

### 청구범위

#### 청구항 1

데이터 라인과 게이트 라인이 상호 교차하여 정의된 복수의 화소 영역을 포함하는 제1 기관;

상기 제1 기관 내면에 형성되고 단차를 발생하는 복수의 패턴;

상기 복수의 패턴을 덮도록 형성된 절연층;

상기 제1 전극과 제2 전극 상에 형성되어 상기 액정층을 일정 방향으로 배열시키는 배향막;

제2 기관 상에 형성되어 상기 복수의 화소 영역을 차광 영역과 개구 영역으로 정의하는 블랙 매트릭스; 및

상기 블랙매트릭스 상부에 형성되고 서로 다른 높이를 가지는 제1 컬럼 스페이서 및 제2 컬럼 스페이서를 포함하며,

상기 제1 컬럼 스페이서는 상기 복수의 패턴 중 하나의 상부에 위치한 상기 배향막과 접촉하며 상기 제2 컬럼 스페이서는 상기 배향막과 이격된 것을 특징으로 하는 액정 디스플레이 장치.

#### 청구항 2

제1 항에 있어서,

상기 제1 기관 상에 형성된 박막트랜지스터;

제1 기관 상의 박막 트랜지스터를 덮도록 형성된 평탄화층; 및

상기 제1 기관에 형성되어 액정층을 구동하는 제1 전극과 제2 전극을 더 포함하는 것을 특징으로 하는 액정 디스플레이 장치.

#### 청구항 3

제2 항에 있어서,

상기 평탄화층 상에 상기 제1 전극이 형성되며, 상기 제1 전극은 공통 전극인 것을 특징으로 하는 액정 디스플레이 장치.

#### 청구항 4

제1 항에 있어서,

상기 제1 컬럼 스페이서는 상기 제1 기관과 상기 제2 기관 사이에 셀 갭을 형성하는 갭 스페이서이고,

상기 제2 컬럼 스페이서는 상기 제1 기관과 상기 제2 기관 사이에 돌출부를 형성하는 돌출부 스페이서인 것을 특징으로 하는 액정 디스플레이 장치.

#### 청구항 5

제1 항에 있어서,

상기 제1 컬럼 스페이서는 원모양의 평면구조를 가지며,

상기 제2 컬럼 스페이서는 원모양 또는 바 모양의 평면구조를 가지는 것을 특징으로 하는 액정 디스플레이 장치.

#### 청구항 6

제1 항에 있어서,

상기 복수의 패턴의 면적은 상기 절연층과 접촉하는 상기 제1 스페이서의 단면의 면적보다 작은 것을 특징으로

하는 액정 디스플레이 장치.

**청구항 7**

제1 항에 있어서,

상기 제1 컬럼 스페이스는 상기 제2 컬럼 스페이스 보다 폭이 좁으며, 배치 밀도는 작은 것을 특징으로 하는 액정 디스플레이 장치.

**청구항 8**

제1 항에 있어서,

상기 복수의 패턴은 유기막 또는 무기막으로 구성된 절연 패턴이거나 금속 패턴인 것을 특징으로 하는 액정 디스플레이 장치.

**청구항 9**

제1 항에 있어서,

상기 제2 컬럼 스페이스에 대응하는 상기 제1 기판 상에 형성된 더미(dummy) 패턴을 더 포함하는 것을 특징으로 하는 액정 디스플레이 장치.

**청구항 10**

제9 항에 있어서,

상기 더미 패턴은 상기 복수의 패턴보다 폭이 더 넓은 것을 특징으로 하는 액정 디스플레이 장치.

**청구항 11**

제1 항에 있어서,

상기 블랙 매트릭스 상에 형성되며 상기 제1 컬럼 스페이스와 동일 높이를 갖는 보조 갭 스페이스를 더 포함하는 것을 특징으로 하는 액정 디스플레이 장치.

**청구항 12**

제11 항에 있어서,

상기 보조 갭 스페이스는 상기 절연층의 단차 높이만큼 상기 절연막과 이격되어 배치되는 것을 특징으로 하는 액정 디스플레이 장치.

**청구항 13**

제11 항에 있어서,

상기 제2 컬럼 스페이스에 의해 제1 셀 갭이 형성되고,

상기 보조 갭 컬럼 스페이스에 의해 제2 셀 갭이 형성되고,

상기 제1 셀 갭이 제2 셀 갭보다 큰 것을 특징으로 하는 액정 디스플레이 장치.

**청구항 14**

제1 항에 있어서,

상기 복수의 화소 영역은 청색, 적색 및 녹색 화소 순서로 기판상에 배치되는 것을 특징으로 하는 액정 디스플레이 장치.

**청구항 15**

제14 항에 있어서,

상기 제1 컬럼 스페이스 및 제2 컬럼 스페이스는 상기 청색 화소와 적색 화소 사이의 상기 차광영역에 대응하여

배치되거나 또는 상기 적색 화소와 녹색 화소 사이의 차광영역에 대응하여 배치된 것을 특징으로 하는 액정 디스플레이 장치.

#### 청구항 16

제1 항에 있어서,

상기 화소의 개구 영역에 대응하도록 상기 제2 기관 상에 형성된 복수의 적색, 녹색 및 청색 컬러필터를 더 포함하는 것을 특징으로 하는 액정 디스플레이 장치.

#### 청구항 17

제16 항에 있어서,

상기 블랙 매트릭스와 상기 컬러필터를 덮도록 형성된 오버코트층을 더 포함하는 것을 특징으로 하는 액정 디스플레이 장치.

#### 청구항 18

데이터 라인과 게이트 라인이 상호 교차하여 정의된 복수의 화소 영역을 포함하는 제1 기관;

상기 제1 기관 내면에 형성되고 단차를 발생하는 복수의 패턴;

상기 복수의 패턴을 덮도록 형성된 절연층;

상기 절연층 상에 형성되어 상기 액정층을 일정 방향으로 배열시키는 배향막과;

제2 기관 상에 형성되어 상기 복수의 화소 영역을 차광 영역과 개구 영역으로 정의하는 블랙 매트릭스;

상기 복수의 패턴에 대응하여 위치하며 서로 다른 높이로 상기 블랙매트릭스 상부에 형성된 제1 컬럼 스페이서와 제2 컬럼 스페이서; 및

상기 블랙매트릭스상부에 형성되며 상기 제1 컬럼 스페이서와 높이가 같은 제3 컬럼 스페이서를 포함하며,

상기 제1 컬럼 스페이서는 상기 복수의 패턴 중 하나의 상부에 위치한 상기 배향막과 접촉하며,

상기 제2 컬럼 스페이서와 상기 제3 컬럼 스페이서는 상기 배향막과 이격된 것을 특징으로 하는 액정 디스플레이 장치.

#### 청구항 19

제18 항에 있어서,

상기 제1 기관의 상에 형성되며 상기 제1 컬럼 스페이서, 제2 컬럼 스페이서 및 제3 컬럼 스페이서 중 하나 이상 컬럼 스페이서 움직임을 제어하는 각각의 가이드 패턴을 더 포함하는 액정 디스플레이 장치.

#### 청구항 20

제19 항에 있어서,

상기 가이드 패턴은 상기 컬럼 스페이서의 주변에 위치하며 유기막, 무기막 또는 금속 배선으로 형성되는 것을 특징으로 하는 액정 디스플레이 장치.

#### 청구항 21

데이터 라인과 게이트 라인이 상호 교차하여 정의된 복수의 화소 영역을 포함하는 제1 기관;

상기 제1 기관 상에 형성되고 홈 패턴을 갖도록 형성된 평탄화층;

상기 제1 기관상에 형성되고 단차를 발생하는 복수의 패턴;

상기 평탄화층과 상기 복수의 패턴을 덮도록 형성된 절연층;

상기 절연층 상에 형성되어 상기 액정층을 일정 방향으로 배열시키는 배향막과;

제2 기관 상에 형성되어 상기 복수의 화소 영역을 차광 영역과 개구 영역으로 정의하는 블랙 매트릭스; 및

상기 블랙매트릭스 상부에 형성된 제1 컬럼 스페이서 및 제2 컬럼 스페이서를 포함하며,

상기 제1 컬럼 스페이서는 상기 복수의 패턴 중 하나의 상부에 위치한 상기 절연막과 접촉하며, 상기 제2 컬럼 스페이서는 상기 절연막과 이격된 것을 특징으로 하는 액정 디스플레이 장치.

#### 청구항 22

제21 항에 있어서,

상기 제2 컬럼 스페이서는 상기 제1 컬럼 스페이서와 동일 높이를 가지며 상기 평탄화층의 홈 패턴과 대응하도록 배치되는 것을 특징으로 하는 액정 디스플레이 장치.

#### 청구항 23

제21 항에 있어서,

상기 제2 컬럼 스페이서는 상기 제1 컬럼 스페이서 보다 크기가 작은 것을 특징으로 하는 액정 디스플레이 장치.

#### 청구항 24

제21 항에 있어서,

상기 블랙 매트릭스 상에 형성되며 상기 제2 컬럼 스페이서와 동일 높이를 갖는 보조 갭 스페이서를 더 포함하는 것을 특징으로 하는 액정 디스플레이 장치.

#### 청구항 25

제24 항에 있어서,

상기 보조 갭 스페이서는 상기 평탄화층의 홈 패턴과 대응하도록 배치되는 것을 특징으로 하는 액정 디스플레이 장치.

#### 청구항 26

제25 항에 있어서,

상기 제1 컬럼 스페이서와 제2 컬럼 스페이서는 컬럼 스페이서의 움직임을 제어하는 각각의 가이드 패턴을 더 포함하는 액정 디스플레이 장치.

### 발명의 설명

#### 기술 분야

[0001] 본 출원은 2014년 03월 06일자로 출원된 미국 가특허출원 제61/949/109호의 이익을 주장하며, 상기 가특허출원은 본 명세서에 참조로 병합된다.

#### 배경 기술

[0002] 액정 디스플레이 장치(LCD)는 양산 기술의 발전, 구동수단의 용이성, 저전력 소비, 고화질 구현의 장점이 있어 TV 및 휴대용 기기의 디스플레이 소자로 적합하다. 액정 디스플레이 장치는 외부로부터 입력된 영상 신호에 따라서 화소(pixel)의 액정층을 투과하는 광의 투과율을 조절하여 영상 신호에 따른 화상을 표시한다.

[0003] 도 1은 종래 기술에 따른 액정 디스플레이 장치에서 컬럼 스페이서의 유동으로 인한 배향막의 데미지 발생 및 배향이 틀어지는 문제점을 나타내는 도면이다.

[0004] 도 1을 참조하면, 종래 기술에 따른 액정 디스플레이 장치는 제1 기판(10, TFT 어레이 기판), 제2 기판(20, 컬러필터 어레이 기판) 및 상기 제1 기판(10)과 제2 기판(20) 사이에 형성된 액정층(미도시)을 포함한다.

[0005] 제1 기판(10)에는 데이터 라인들과 게이트 라인들이 상호 교차하도록 형성되어 복수의 화소가 정의되고, 복수의 화소에는 스위칭 소자인 박막 트랜지스터(Thin Film Transistor, 미도시)가 형성되어 있다.

[0006] 박막 트랜지스터를 덮도록 평탄화층이 형성된다. 평탄화층은 포토아크릴(PAC: photo acryl) 물질로 2.0um의 두

[0014]	본 발명은 상술한 문제점을 해결하기 위한 것으로서, 컬럼 스페이스의 유동에 따른 배향막의 데미지 발생을 방지할 수 있는 액정 디스플레이 장치를 제공하는 것을 기술적 과제로 한다.	
[0015]	본 발명은 상술한 문제점을 해결하기 위한 것으로서, 컬럼 스페이스의 유동에 의해 배향막의 배향 방향이 틀어지는 것을 방지할 수 있는 액정 디스플레이 장치를 제공하는 것을 기술적 과제로 한다.	
[0016]	본 발명은 상술한 문제점을 해결하기 위한 것으로서, 빛샘을 방지하면서 개구율을 높일 수 있는 액정 디스플레이 장치를 제공하는 것을 기술적 과제로 한다.	
[0017]	위에서 언급된 본 발명의 기술적 과제 외에도, 본 발명의 다른 특징 및 이점들이 이하에서 기술되거나, 그러한 기술 및 설명으로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.	

기 제1 컬럼 스페이스는 상기 복수의 패턴 중 하나의 상부에 위치한 상기 배향막과 접촉하며 상기 제2 컬럼 스페이스는 상기 배향막과 이격된 것을 특징으로 한다.

[0019] 본 발명의 액정 디스플레이 장치는 데이터 라인과 게이트 라인이 상호 교차하여 정의된 복수의 화소 영역을 포함하는 제1 기판; 상기 제1 기판 내면에 형성되고 단차를 발생하는 복수의 패턴; 상기 복수의 패턴을 덮도록 형성된 절연층; 상기 절연층 상에 형성되어 상기 액정층을 일정 방향으로 배열시키는 배향막과; 제2 기판 상에 형성되어 상기 복수의 화소 영역을 차광 영역과 개구 영역으로 정의하는 블랙 매트릭스; 상기 복수의 패턴에 대응하여 위치하며 서로 다른 높이로 상기 블랙매트릭스 상부에 형성된 제1 컬럼 스페이스 와 제2 컬럼 스페이스; 및 상기 블랙매트릭스상부에 형성되며 상기 제1 컬럼 스페이스와 높이가 같은 제3 컬럼 스페이스를 포함하며, 상기 제1 컬럼 스페이스는 상기 복수의 패턴 중 하나의 상부에 위치한 상기 배향막과 접촉하며, 상기 제2 컬럼 스페이스와 상기 제3 컬럼 스페이스는 상기 배향막과 이격된 것을 특징으로 한다.

[0020] 본 발명의 액정 디스플레이 장치는 데이터 라인과 게이트 라인이 상호 교차하여 정의된 복수의 화소 영역을 포함하는 제1 기판; 상기 제1 기판 상에 형성되고 홈 패턴을 갖도록 형성된 평탄화층; 상기 제1 기판상에 형성되고 단차를 발생하는 복수의 패턴; 상기 평탄화층과 상기 복수의 패턴을 덮도록 형성된 절연층; 상기 절연층 상에 형성되어 상기 액정층을 일정 방향으로 배열시키는 배향막과; 제2 기판 상에 형성되어 상기 복수의 화소 영역을 차광 영역과 개구 영역으로 정의하는 블랙 매트릭스; 및 상기 블랙매트릭스 상부에 형성된 제1 컬럼 스페이스 및 제2 컬럼 스페이스를 포함하며, 상기 제1 컬럼 스페이스는 상기 복수의 패턴 중 하나의 상부에 위치한 상기 절연막과 접촉하며, 상기 제2 컬럼 스페이스는 상기 절연막과 이격된 것을 특징으로 한다.

[0021] 이 밖에도, 본 발명의 실시 예들을 통해 본 발명의 또 다른 특징 및 이점들이 새롭게 파악 될 수도 있을 것이다.

### 발명의 효과

[0022] 본 발명의 실시 예에 따른 액정 디스플레이 장치는 개구 영역에서 제1 기판의 제1 배향막 및 제2 기판의 제2 배향막의 배향이 틀어지는 것을 방지하고, 갭 스페이스의 유동에 의해서 제1 배향막에 데미지가 발생하는 것을 방지함으로써 빛샘 불량을 방지할 수 있다.

[0023] 본 발명의 실시 예에 따른 액정 디스플레이 장치는 터치 시 외력에 의한 빛샘 불량을 방지하고, 눌림 스페이스가 TFT와 중첩된 표면에 빨리 접촉하여 갭 스페이스의 무너짐을 방지할 수 있다.

[0024] 본 발명의 실시 예에 따른 액정 디스플레이 장치는 손가락이 터치된 부분에 얼룩이 생기는 것을 방지하고, 빛샘을 줄이기 위한 차광 면적의 마진을 개선하여 개구율을 높일 수 있다.

[0025] 본 발명의 실시 예에 따른 액정 디스플레이 장치는 눌림 스페이스가 형성된 부분에 제2 돌기 패턴이 형성되어 있어, 터치 시 눌림 스페이스가 TFT와 중첩된 표면에 빨리 접촉하여 갭 스페이스의 무너짐을 방지할 수 있다.

[0026] 본 발명의 실시 예에 따른 액정 디스플레이 장치는 제2 기판에 외력이 가해졌을 때 하부 기판에 형성된 홈 패턴의 내부에 보조 갭 스페이스가 삽입되어, 보조 갭 스페이스가 홈 패턴의 내부에 구속되어 외력에 의한 스페이스의 유동을 방지할 수 있다.

[0027] 본 발명의 실시 예에 따른 액정 디스플레이 장치는 액정 패널에 큰 외력이 가해지면 보조 갭 스페이스가 제1 기판의 표면에 접촉하여 마찰력이 증가하고, 마찰력 증가에 의해 스페이스의 유동이 억제된다.

[0028] 위에서 언급된 본 발명의 특징 및 효과들 이외에도 본 발명의 실시 예들을 통해 본 발명의 또 다른 특징 및 효과들이 새롭게 파악 될 수도 있을 것이다.

### 도면의 간단한 설명

[0029] 도 1은 종래 기술에 따른 액정 디스플레이 장치에서 컬럼 스페이스의 유동으로 인한 배향막의 데미지 발생 및 배향이 틀어지는 문제점을 나타내는 도면이다.

도 2는 배향막의 굽힘에 따른 빛샘 불량을 나타내는 도면이다.

도 3은 본 발명의 제1 실시 예의 액정 디스플레이 장치를 나타내는 평면도이다.

도 4는 도 3에 도시된 A1-A2 선에 따른 단면 및 B1-B2 선에 따른 단면도이다.

도 5는 본 발명의 제1 실시 예의 액정 디스플레이 장치에서, 갭 스페이스와 눌림 스페이스를 동일한 높이로 형

성한 것을 나타내는 도면이다.

도 6은 본 발명의 제2 실시 예의 액정 디스플레이 장치를 나타내는 단면도이다.

도 7은 본 발명의 제3 실시 예의 액정 디스플레이 장치를 나타내는 단면도이다.

도 8은 본 발명의 제4 실시 예의 액정 디스플레이 장치를 나타내는 단면도이다.

도 9는 본 발명의 제5 실시 예의 액정 디스플레이 장치를 나타내는 단면도이다.

도 10은 본 발명의 제6 실시 예의 액정 디스플레이 장치를 나타내는 평면도이다.

도 11은 도 10에 도시된 C1-C2 선에 따른 단면 및 D1-D2 선에 따른 단면도이다.

도 12는 본 발명의 제7 실시 예의 액정 디스플레이 장치를 나타내는 단면도이다.

도 13은 본 발명의 제8 실시 예의 액정 디스플레이 장치를 나타내는 단면도이다.

### 발명을 실시하기 위한 구체적인 내용

- [0030] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.
- [0031] 본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다. 본 명세서 상에서 언급한 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.
- [0032] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.
- [0033] 본 발명의 실시예들을 설명함에 있어서 어떤 구조물(전극, 라인, 배선 레이어, 컨택)이 다른 구조물 "상부에, 상에, 하부에 또는 아래에" 형성된다고 기재된 경우, 이러한 기재는 이 구조물들이 서로 접촉되어 있는 경우는 물론이고 이들 구조물들 사이에 제3의 구조물이 개재되어 있는 경우까지 포함하는 것으로 해석되어야 한다.
- [0034] 시간 관계에 대한 설명일 경우, 예를 들어, '~후에', '~에 있어서', '~다음에', '~전에' 등으로 시간적 선후 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 연속적이지 않은 경우도 포함할 수 있다.
- [0035] 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성 요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.
- [0036] 본 발명의 여러 실시예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하고, 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시할 수도 있다.
- [0037] 도 3은 본 발명의 제1 실시 예의 액정 디스플레이 장치를 나타내는 평면도이고, 도 4는 도 3에 도시된 A1-A2 선에 따른 단면 및 B1-B2 선에 따른 단면도이다.
- [0038] 도 3에서는 본 발명의 제1 실시 예의 액정 디스플레이 장치의 복수의 화소들 중에서 일부를 도시하고 있으며, 복수의 갭 스페이스 및 복수의 돌출 스페이스 중에서 하나씩을 도시하고 있다.
- [0039] 도 3 및 도 4를 참조하면, 본 발명의 제1 실시 예의 액정 디스플레이 장치는 제1 기판(100, TFT 어레이 기판), 제2 기판(200, 컬러필터 어레이 기판) 및 상기 제1 기판(100)과 제2 기판(200) 사이에 형성된 액정층(미도시)을 포함한다. 도 3 및 도 4에서는 액정 패널에 빛을 공급하는 백라이트 유닛(미도시) 및 구동 회로부(미도시)는 도시하지 않았다.
- [0040] 제1 기판(100)은 TFT 어레이 기판으로써, 제1 기판(100) 상에는 빛이 투과되어 화상이 표시되는 개구 영역



(aperture area)과 빛이 투과되지 않는 차광 영역(shielding area)이 형성되어 있다.

- [0041] 제1 기판(100)에는 복수의 데이터 라인과 복수의 게이트 라인이 교차하도록 형성되어 복수의 화소가 정의되고, 각 화소의 스위칭 소자로서 TFT(110)가 형성되어 있다. TFT(110)는 게이트 전극, 액티브층, 소스 전극 및 드레인 전극을 포함하며, 소스 전극과 드레인 전극 사이의 액티브층이 TFT(110)의 채널이 된다.
- [0042] TFT(110)를 덮도록 평탄화층(120)이 형성되어 있다. 평탄화층(120)은 제1 기판(100) 전면에 포토 아크릴(photo acrylic)을 도포하여 2.0 $\mu$ m~3.0 $\mu$ m의 두께로 형성한다. 이러한, 평탄화층(120)으로 제1 기판(100)을 평탄화 시켜 TFT(110)로 인한 기판 표면의 단차를 없앤다.
- [0043] 평탄화층(120) 상에는 공통 전압(Vcom)을 화소에 공급하기 위한 공통 전극(130)이 형성되어 있다. 공통 전극(130)은 ITO(indium tin oxide) 또는 IZO(indium zinc oxide)와 같은 투명 전도성 물질로 형성된다. 이러한, 공통 전극(130)은 제1 기판(100)의 전면에 형성될 수 있다.
- [0044] 공통 전극(130) 상부에는 공통 전극(130)과 접촉하며 데이터 라인과 동일한 방향으로 형성된 복수의 제1 공통 라인(140)이 형성되어 있다. 제1 공통 라인(140)은 5 $\mu$ m 이상의 폭으로 형성되어 있다. 제1 공통 라인(140)은 평면 구조가 원(circle) 모양, 사각형 모양 또는 마름모 모양으로 형성될 수 있다. 도 4에서는 복수의 제1 공통 라인(140) 중에서 하나를 도시하고 있다. 이러한, 제1 공통 라인(140)은 데이터 라인과 중첩하도록 형성되며, 구리(copper)와 같이 비저항이 낮은 전도성 금속물질로 형성되어 공통 전극(130)의 저항을 낮춘다.
- [0045] 공통 전극(130) 및 제1 공통 라인(140)을 덮도록 보호막(150)이 형성되어 있다. 보호막(150)은 산화실리콘(SiO<sub>2</sub>) 또는 질화실리콘(SiN<sub>x</sub>) 물질로서 무기막으로 형성된다. 또한, 보호막(150)은 무기 물질뿐만 아니라 유기 물질로서 유기막으로 형성될 수도 있다.
- [0046] 도면에 도시되어 있지 않지만, 개구 영역의 보호막(150) 상에는 화소 전극이 형성되어 있으며, 화소 전극은 TFT(110)의 드레인과 접속된다. 보호막(150) 상에는 제1 배향막(160, first alignment layer)이 형성되어 있다. 제1 배향막(160)은 폴리이미드(PI: Polyimide)로 형성될 수 있다.
- [0047] 제1 공통 라인(140)의 프로파일을 따라서 보호막(150) 및 배향막(160)이 돌출되어 단차가 형성된다. 제1 공통 라인(140)에 의해서 돌기 패턴(170)이 형성되며, 돌기 패턴(170)은 3,000~5,000Å의 높이로 형성된다. 이러한, 제1 기판(100) 상의 돌기 패턴(170)과 접하도록 제2 기판(200)에 컬럼 스페이서가 형성된다.
- [0048] 제2 기판(200)은 복수의 블랙 매트릭스(210), 복수의 R, G, B 컬러필터(220), 오버코트층(230), 복수의 컬럼 스페이서(310, 320) 및 제2 배향막(240)을 포함한다. 블랙 매트릭스(210)는 차광 영역에 대응하도록 형성되며, R, G, B 컬러필터(220)는 개구 영역에 대응하도록 형성된다.
- [0049] 이러한, 블랙 매트릭스(210)는 화소의 개구 영역이 줄어드는 것을 최소화 되도록 제1 기판(100, TFT 어레이 기판)에 형성된 TFT(110)와 중첩되도록 형성될 수 있다.
- [0050] 컬러필터(220)는 컬러 화상을 표시하기 위해 레드(red), 그린(green), 블루(blue)의 컬러 안료를 마스크를 이용하여 선택적으로 도포 및 제거하여 형성된다.
- [0051] 블랙 매트릭스(210)와 컬러필터(220)를 덮도록 오버코트층(230)이 형성되어 있다. 오버코트층(230) 상부 중에서 블랙 매트릭스(210)와 대응되는 영역에 복수의 컬럼 스페이서(310, 320)가 형성되어 있다.
- [0052] 복수의 컬럼 스페이서(310, 320)는 제1 기판(100)과 제2 기판(200) 사이의 셀 갭을 유지시키는 갭 스페이서(310) 및 제1 기판(100)과 제2 기판(200) 사이에 눌림 갭을 형성시키는 눌림 스페이서(320)를 포함한다. 도 4에서는 복수의 갭 스페이서(310) 및 복수의 눌림 스페이서(320) 중에서 하나씩을 도시하고 있다.
- [0053] 복수의 컬럼 스페이서(310, 320)를 덮도록 제2 배향막(240, second alignment layer)이 형성되어 있다. 제2 배향막(240)은 폴리이미드(PI: Polyimide)로 형성될 수 있다.
- [0054] 복수의 컬럼 스페이서(310, 320)는 원(circle) 모양의 평면 구조로 형성되거나, 바(bar) 모양의 평면 구조로 형성될 수 있다. 오버코트층(230)과 접하는 갭 스페이서(310)의 상단부는 16 $\mu$ m의 폭으로 형성되고, 돌기 패턴(170)과 대응되는 갭 스페이서(310)의 하단부는 12 $\mu$ m의 폭으로 형성될 수 있다. 눌림 스페이서(320)의 상단부 및 하단부는 갭 스페이서(310)보다 넓은 폭으로 형성될 수 있다. 이러한, 갭 스페이서(310) 및 눌림 스페이서(320)는 하프톤 마스크(half tone mask)를 이용한 단일 마스크 공정으로 동시에 형성될 수 있다.
- [0055] 갭 스페이서(310) 및 눌림 스페이서(320)는 제1 기판(100)의 TFT(110) 및 제2 기판(200)의 블랙 매트릭스(21

0)와 중첩되도록 형성된다. 제1 기관(100) 상에 형성된 제1 공통 라인(140)의 프로파일을 따라서 보호막(150) 및 배향막(160)이 돌출되어 돌기 패턴(170)이 형성되어 있다. 이러한 돌기 패턴(170)과 대응하도록 갭 스페이서(310)가 형성되어 제1 기관(100)과 제2 기관(200) 사이의 셀 갭을 유지한다. 이때, 갭 스페이서(310)의 상단 부 폭은 돌기 패턴(170)의 폭보다 크게 형성된다.

[0056] 눌림 스페이서(320)는 갭 스페이서(310)보다 낮은 높이로 형성될 수 있다. 이러한, 눌림 스페이서(320)가 형성된 부분의 제1 기관(100)에는 단차가 없어 눌림 갭이 형성된다. 눌림 스페이서(320)에 의해서 제1 기관(100)과 제2 기관(200) 사이에 5,000~6,000Å의 눌림 갭이 형성된다. 제2 기관(200)에 외력이 가해졌을 때 눌림 갭에 의해 제2 기관(200)이 눌러져 액정 패널이 파손되는 것을 방지한다.

[0057] 도 5는 본 발명의 제1 실시 예의 액정 디스플레이 장치에서, 갭 스페이서와 눌림 스페이서를 동일한 높이로 형성한 것을 나타내는 도면이다.

[0058] 도 5에서는 액정 디스플레이 장치의 복수의 화소들 중에서 일부를 도시하고 있으며, 복수의 갭 스페이서 및 복수의 눌림 스페이서 중에서 하나씩을 도시하고 있다.

[0059] 도 5를 참조하면, 갭 스페이서(310)와 눌림 스페이서(320)를 동일한 높이로 형성할 수 있다. 이때, 제1 기관(100) 상에 형성된 돌기 패턴(170)과 대응하도록 갭 스페이서(310)가 형성되어 제1 기관(100)과 제2 기관(200) 사이의 셀 갭을 유지한다. 그리고, 눌림 스페이서(320)가 형성된 부분에는 단차가 없어 돌기 패턴(170)의 높이만큼의 눌림 갭이 형성된다.

[0060] 제1 기관(100)의 돌기 패턴(170)이 3,000~5,000Å의 높이로 형성된 경우, 눌림 스페이서(320)에 의해서 제1 기관(100)과 제2 기관(200) 사이에 3,000~5,000Å의 눌림 갭이 형성된다.

[0061] 여기서, 제1 컬럼 스페이서(310) 및 제2 컬럼 스페이서(320)는 청색 화소와 적색 화소 사이의 상기 차광영역에 대응하여 배치될 수 있다. 그러나, 이에 한정되지 않고, 제1 컬럼 스페이서(310) 및 제2 컬럼 스페이서(320)는 적색 화소와 그린 화소 사이의 차광영역에 대응하여 배치될 수도 있다.

[0062] 도면에 도시하지 않았지만, 도 4 및 도 5의 도시된 구조를 변경하여 갭 스페이서(310) 및 눌림 스페이서(320)를 제1 기관(100)에 형성하고, 돌기 패턴(170)을 제2 기관(200)에 형성할 수도 있다. 도 4 및 도 5에 도시된 구성을 포함하는 본 발명의 제1 실시 예의 액정 디스플레이 장치는 공통 전극(130)의 저항을 낮추기 위해 형성된 제1 공통 라인(140) 상에 보호막(150) 및 제1 배향막(160)이 적층되어 돌기 패턴(170)이 형성되어 있다.

[0063] 폭이 좁은 돌기 패턴(170)과 중첩되도록 제2 기관(200) 상에 갭 스페이서(310)를 형성하여 갭 스페이서(310)가 형성된 부분과 돌기 패턴(170)의 마찰력을 줄일 수 있다. 이를 통해, 개구 영역에서 제1 배향막(160) 및 제2 배향막(240)의 배향이 틀어지는 것을 방지하고, 갭 스페이서(310)의 유동에 의해서 제1 기관(100)의 제1 배향막(160)에 데미지가 발생하는 것을 방지함으로써 빛샘 불량을 방지할 수 있다.

[0064] 특히, 터치 시 외력에 의한 빛샘 불량을 방지하고, 눌림 스페이서(320)가 TFT(110)와 중첩된 표면에 빨리 접촉하여 갭 스페이서(310)의 무너짐을 방지할 수 있다. 또한, 손가락이 터치된 부분에 얼룩이 생기는 것을 방지하고, 빛샘을 줄이기 위한 차광 면적의 마진을 개선하여 개구율을 높일 수 있는 효과가 있다.

[0065] 도 6은 본 발명의 제2 실시 예의 액정 디스플레이 장치를 나타내는 단면도이다. 도 3에 도시된 A1-A2 선에 따른 단면 및 B1-B2 선에 따른 또 다른 실시 예의 단면을 도 6에 도시하였다. 본 발명의 제2 실시 예의 액정 디스플레이 장치를 설명함에 있어서, 앞에서 설명한 제1 및 제2 실시 예와 동일한 구성에 대한 상세한 설명은 생략할 수 있다.

[0066] 도 6을 참조하면, 본 발명의 제2 실시 예의 액정 디스플레이 장치는 제1 기관(100, TFT 어레이 기관), 제2 기관(200, 컬러필터 어레이 기관) 및 상기 제1 기관(100)과 제2 기관(200) 사이에 형성된 액정층(미도시)을 포함한다.

[0067] TFT(110)를 덮도록 평탄화층(120)이 형성되어 있다. 평탄화층(120)은 제1 기관(100) 전면에 포토 아크릴(photo acrylic)을 도포하여 2.0 $\mu$ m~3.0 $\mu$ m의 두께로 형성한다.

[0068] 평탄화층(120) 상에는 공통 전압(Vcom)을 화소에 공급하기 위한 공통 전극(130)이 형성되어 있다. 공통 전극(130)은 ITO(indium tin oxide) 또는 IZO(indium zinc oxide)와 같은 투명 전도성 물질로 형성된다.

[0069] 공통 전극(130) 상부에는 공통 전극(130)과 접촉하며 데이터 라인과 동일한 방향으로 형성된 복수의 제1 공통 라인(140) 및 복수의 제2 공통 라인(142)이 형성되어 있다. 제1 공통 라인(140)은 5 $\mu$ m 이상의 폭으로 형성되어

있다. 제2 공통 라인(142)은 제1 공통 라인(140)보다 넓은 폭으로 형성되어 있다. 제1 공통 라인(140) 및 제2 공통 라인(142)은 평면 구조가 원(circle) 모양, 사각형 모양 또는 마름모 모양으로 형성될 수 있다. 이때, 갭 스페이서(310)의 상단부 폭은 제1 공통 라인(140)의 폭보다 크게 형성된다. 그리고, 놀림 스페이서(320)의 상단부 폭은 제2 공통 라인(142)의 폭보다 크게 형성된다.

[0070] 제1 공통 라인(140) 및 제2 공통 라인(142)은 데이터 라인과 중첩하도록 형성되며, 구리(copper)와 같이 비저항이 낮은 전도성 금속물질로 형성되어 공통 전극(130)의 저항을 낮춘다.

[0071] 공통 전극(130), 제1 공통 라인(140) 및 제2 공통 라인(142)을 덮도록 보호막(150)이 형성되어 있다. 보호막(150)은 산화실리콘(SiO<sub>2</sub>) 또는 질화실리콘(SiN<sub>x</sub>) 물질로서 무기막으로 형성된다. 또한, 보호막(150)은 무기 물질뿐만 아니라 유기 물질로서 유기막으로 형성될 수도 있다.

[0072] 보호막(150) 상에는 제1 배향막(160)이 형성되어 있다. 제1 배향막(160)은 폴리이미드(PI: Polyimide)로 형성될 수 있다.

[0073] 제1 공통 라인(140) 및 제2 공통 라인(142)의 프로파일을 따라서 보호막(150) 및 배향막(160)이 돌출되어 단차가 형성된다. 제1 공통 라인(140)에 의해서 제1 돌기 패턴(172)이 형성되며, 제1 돌기 패턴(172)은 3,000~5,000Å의 높이로 형성된다.

[0074] 제2 공통 라인(142)에 의해서 제2 돌기 패턴(174)이 형성되며, 제2 돌기 패턴(174)은 3,000~5,000Å의 높이로 형성된다. 이때, 제1 돌기 패턴(172)과 제2 돌기 패턴(174)은 동일한 높이로 형성될 수도 있고, 서로 다른 높이로 형성될 수도 있다.

[0075] 이러한, 제1 기판(100) 상의 제1 돌기 패턴(172) 및 제2 돌기 패턴(174)과 중첩되도록 제2 기판(200)에 컬럼 스페이서(310, 320)가 형성된다.

[0076] 제2 기판(200)은 복수의 블랙 매트릭스(210), 복수의 R, G, B 컬러필터(220), 오버코트층(230), 복수의 컬럼 스페이서(310, 320) 및 제2 배향막(240)을 포함한다. 블랙 매트릭스(210)는 차광 영역에 대응하도록 형성되며, R, G, B 컬러필터(220)는 개구 영역에 대응하도록 형성된다.

[0077] 이러한, 블랙 매트릭스(210)는 화소의 개구 영역이 줄어드는 것을 최소화 되도록 제1 기판(100, TFT 어레이 기판)에 형성된 TFT(110)와 중첩되도록 형성될 수 있다.

[0078] 컬러필터(220)는 컬러 화상을 표시하기 위해 레드(red), 그린(green), 블루(blue)의 컬러 안료를 마스크를 이용하여 선택적으로 도포 및 제거하여 형성된다.

[0079] 블랙 매트릭스(210)와 컬러필터(220)를 덮도록 오버코트층(230)이 형성되어 있다. 오버코트층(230) 상부 중에서 블랙 매트릭스(210)와 대응되는 영역에 복수의 컬럼 스페이서(310, 320)가 형성되어 있다.

[0080] 복수의 컬럼 스페이서(310, 320)는 제1 기판(100)과 제2 기판(200) 사이의 셀 갭을 유지시키는 갭 스페이서(310) 및 제1 기판(100)과 제2 기판(200) 사이에 놀림 갭을 형성시키는 놀림 스페이서(320)를 포함한다. 도 6에서는 복수의 갭 스페이서(310) 및 복수의 놀림 스페이서(320) 중에서 하나씩을 도시하고 있다.

[0081] 복수의 컬럼 스페이서(310, 320)를 덮도록 제2 배향막(240)이 형성되어 있다. 제2 배향막(240)은 폴리이미드(PI: Polyimide)로 형성될 수 있다.

[0082] 복수의 컬럼 스페이서(310, 320)는 원(circle) 모양의 평면 구조로 형성되거나, 바(bar) 모양의 평면 구조로 형성될 수 있다. 오버코트층(230)과 접하는 갭 스페이서(310)의 상단부는 16μm의 폭으로 형성되고, 돌기 패턴(170)과 대응되는 갭 스페이서(310)의 하단부는 12μm의 폭으로 형성될 수 있다. 놀림 스페이서(320)의 상단부 및 하단부는 갭 스페이서(310)보다 넓은 폭으로 형성될 수 있다. 이러한, 갭 스페이서(310) 및 놀림 스페이서(320)는 하프톤 마스크(half tone mask)를 이용한 단일 마스크 공정으로 동시에 형성될 수 있다. 갭 스페이서(310) 및 놀림 스페이서(320)는 제1 기판(100)의 TFT(110) 및 제2 기판(200)의 블랙 매트릭스(210)와 중첩되도록 형성된다.

[0083] 제1 기판(100) 상에 형성된 제1 공통 라인(140)의 프로파일을 따라서 보호막(150) 및 배향막(160)이 돌출되어 제1 돌기 패턴(172)이 형성되어 있다. 이러한, 제1 돌기 패턴(172)과 중첩되는 영역에 갭 스페이서(310)가 형성되어 제1 기판(100)과 제2 기판(200) 사이의 셀 갭을 유지한다.

[0084] 제1 기판(100) 상에 형성된 제2 공통 라인(142)의 프로파일을 따라서 보호막(150) 및 배향막(160)이 돌출되어

제2 돌기 패턴(174)이 형성되어 있다. 이러한, 제2 돌기 패턴(174)과 중첩되는 영역에 눌림 스페이서(320)가 형성되어 있다. 이러한, 눌림 스페이서(320)는 갭 스페이서(310)보다 낮은 높이로 형성되어 제1 기관(100)과 제2 기관(200) 사이에 5,000~6,000Å의 눌림 갭이 형성된다.

[0085] 도면에 도시하지 않았지만, 도 6의 도시된 구조를 변경하여 갭 스페이서(310) 및 눌림 스페이서(320)를 제1 기관(100)에 형성하고, 제1 돌기 패턴(172) 및 제2 돌기 패턴(174)를 제2 기관(200)에 형성할 수도 있다.

[0086] 상술한 구성을 포함하는 본 발명의 제2 실시 예의 액정 디스플레이 장치는 공통 전극(130)의 저항을 낮추기 위해 형성된 제1 공통 라인(140) 및 제2 공통 라인(142) 상에 보호막(150) 및 제1 배향막(160)이 적층되어 제1 돌기 패턴(172)과 제2 돌기 패턴(174)이 형성되어 있다.

[0087] 폭이 좁은 제1 돌기 패턴(172)과 중첩되도록 제2 기관(200) 상에 갭 스페이서(310)를 형성하여 갭 스페이서(310)와 제1 돌기 패턴(172)의 마찰력을 줄일 수 있다. 이를 통해, 개구 영역에서 제1 배향막(160) 및 제2 배향막(240)의 배향이 틀어지는 것을 방지한다. 또한, 갭 스페이서(310)의 유동에 의해서 제1 기관(100)의 제1 배향막(160)에 데미지가 발생하는 것을 방지함으로써 빛샘 불량을 없앨 수 있다.

[0088] 또한, 본 발명의 제2 실시 예의 액정 디스플레이 장치는 눌림 스페이서(320)가 형성된 부분에 제2 돌기 패턴(174)이 형성되어 있어, 터치 시 눌림 스페이서(320)가 TFT(110)와 중첩된 표면에 빨리 접촉하여 갭 스페이서(310)의 무너짐을 방지할 수 있다.

[0089] 또한, 본 발명의 제2 실시 예의 액정 디스플레이 장치는 손가락이 터치된 부분에 얼룩이 생기는 것을 방지하고, 빛샘을 줄이기 위한 차광 면적의 마진을 개선하여 개구율을 높일 수 있는 효과가 있다.

[0090] 도 7은 본 발명의 제3 실시 예의 액정 디스플레이 장치를 나타내는 단면도이다.

[0091] 본 발명의 제3 실시 예의 액정 디스플레이 장치를 설명함에 있어서, 앞에서 설명한 제1 및 제2 실시 예와 동일한 구성에 대한 상세한 설명은 생략할 수 있다.

[0092] 도 7을 참조하면, 본 발명의 제3 실시 예의 액정 디스플레이 장치는 제1 기관(100, TFT 어레이 기관), 제2 기관(200, 컬러필터 어레이 기관) 및 상기 제1 기관(100)과 제2 기관(200) 사이에 형성된 액정층(미도시)을 포함한다.

[0093] TFT(110)를 덮도록 평탄화층(120)이 형성되어 있다. 평탄화층(120)은 제1 기관(100) 전면에 포토 아크릴(photo acrylic)을 도포하여 2.0 $\mu$ m~3.0 $\mu$ m의 두께로 형성한다. 이러한, 평탄화층(120)으로 제1 기관(100)을 평탄화시켜 TFT(110)로 인한 표면의 단차를 없앤다.

[0094] 평탄화층(120) 상에는 공통 전압(Vcom)을 화소에 공급하기 위한 공통 전극(130)이 형성되어 있다. 공통 전극(130)은 ITO(indium tin oxide) 또는 IZO(indium zinc oxide)와 같은 투명 전도성 물질로 형성된다.

[0095] 공통 전극(130) 상부에는 공통 전극(130)과 접촉하며 데이터 라인과 동일한 방향으로 형성된 복수의 제1 공통 라인(140)이 형성되어 있다. 제1 공통 라인(140)은 5 $\mu$ m 이상의 폭으로 형성되어 있다. 제1 공통 라인(140)은 평면 구조가 원(circle) 모양, 사각형 모양 또는 마름모 모양으로 형성될 수 있다. 도 4에서는 복수의 제1 공통 라인(140) 중에서 하나를 도시하고 있다. 이러한, 제1 공통 라인(140)은 데이터 라인과 중첩하도록 형성되며, 구리(copper)와 같이 비저항이 낮은 전도성 금속물질로 형성되어 공통 전극(130)의 저항을 낮춘다.

[0096] 공통 전극(130) 및 제1 공통 라인(140)을 덮도록 보호막(150)이 형성되어 있다. 보호막(150)은 산화실리콘(SiO<sub>2</sub>) 또는 질화실리콘(SiNx) 물질로서 무기막으로 형성된다. 또한, 보호막(150)은 무기 물질뿐만 아니라 유기 물질로서 유기막으로 형성될 수도 있다.

[0097] 도면에 도시되어 있지 않지만, 개구 영역의 보호막(150) 상에는 화소 전극이 형성되어 있으며, 화소 전극은 TFT(110)의 드레인과 접속된다. 보호막(150) 상에는 제1 배향막(160)이 형성되어 있다. 제1 배향막(160)은 폴리이미드(PI: Polyimide)로 형성될 수 있다.

[0098] 제1 공통 라인(140)의 프로파일을 따라서 보호막(150) 및 배향막(160)이 돌출되어 단차가 형성된다. 제1 공통 라인(140)에 의해서 돌기 패턴(170)이 형성되며, 돌기 패턴(170)은 3,000~5,000Å의 높이로 형성된다. 이러한, 제1 기관(100) 상의 돌기 패턴(170)과 접하도록 제2 기관(200)에 컬럼 스페이서가 형성된다. 이때, 갭 스페이서(310)의 상단부 폭은 돌기 패턴(170)의 폭보다 크게 형성된다.

[0099] 제2 기관(200)은 복수의 블랙 매트릭스(210), 복수의 R, G, B 컬러필터(220), 오버코트층(230), 복수의 컬럼 스



레이저(310, 320) 및 제2 배향막(240)을 포함한다. 블랙 매트릭스(210)는 차광 영역에 대응하도록 형성되며, R, G, B 컬러필터(220)는 개구 영역에 대응하도록 형성된다.

[0100] 이러한, 블랙 매트릭스(210)는 화소의 개구 영역이 줄어드는 것을 최소화 되도록 제1 기판(100, TFT 어레이 기판)에 형성된 TFT(110)와 중첩되도록 형성될 수 있다.

[0101] 컬러필터(220)는 컬러 화상을 표시하기 위해 레드(red), 그린(green), 블루(blue)의 컬러 안료를 마스크를 이용하여 선택적으로 도포 및 제거하여 형성된다.

[0102] 블랙 매트릭스(210)와 컬러필터(220)를 덮도록 오버코트층(230)이 형성되어 있다. 오버코트층(230) 상부 중에서 블랙 매트릭스(210)와 대응되는 영역에 복수의 컬럼 스페이서(310, 330, 340)가 형성되어 있다.

[0103] 복수의 컬럼 스페이서(310, 330, 340)는 제1 기판(100)과 제2 기판(200) 사이의 셀 갭을 유지시키는 갭 스페이서(310), 제1 기판(100)과 제2 기판(200) 사이에 눌림 갭을 형성시키는 눌림 스페이서(330) 및 보조 갭 스페이서(340)를 포함한다. 도 7에서는 복수의 갭 스페이서(310), 복수의 눌림 스페이서(330) 및 복수의 보조 갭 스페이서(340) 중에서 하나씩을 도시하고 있다.

[0104] 복수의 컬럼 스페이서(310, 330, 340)를 덮도록 제2 배향막(240)이 형성되어 있다. 제2 배향막(240)은 폴리이미드(PI: Polyimide)로 형성될 수 있다.

[0105] 복수의 컬럼 스페이서(310, 330, 340)는 원(circle) 모양의 평면 구조로 형성되거나, 바(bar) 모양의 평면 구조로 형성될 수 있다. 오버코트층(230)과 접하는 갭 스페이서(310)의 상단부는 16 $\mu$ m의 폭으로 형성되고, 돌기 패턴(170)과 접하는 갭 스페이서(310)의 하단부는 12 $\mu$ m의 폭으로 형성될 수 있다.

[0106] 눌림 스페이서(330)의 상단부 및 하단부는 갭 스페이서(310)보다 넓은 폭으로 형성될 수 있다. 또한, 보조 갭 스페이서(340)의 상단부 및 하단부는 갭 스페이서(310)보다 넓은 폭으로 형성될 수 있다.

[0107] 이러한, 갭 스페이서(310), 눌림 스페이서(330) 및 보조 갭 스페이서(340)는 하프톤 마스크(half tone mask)를 이용한 단일 마스크 공정으로 동시에 형성될 수 있다.

[0108] 갭 스페이서(310), 눌림 스페이서(330) 및 보조 갭 스페이서(340)는 제1 기판(100)의 TFT(110) 및 제2 기판(200)의 블랙 매트릭스(210)와 중첩되도록 형성된다. 제1 기판(100) 상에 형성된 제1 공통 라인(140)의 프로파일을 따라서 보호막(150) 및 배향막(160)이 돌출되어 돌기 패턴(170)이 형성되어 있고, 이러한 돌기 패턴(170)과 접하도록 갭 스페이서(310)가 형성되어 제1 기판(100)과 제2 기판(200) 사이의 셀 갭을 유지한다.

[0109] 눌림 스페이서(330)는 갭 스페이서(310)보다 낮은 높이로 형성될 수 있다. 그리고, 보조 갭 스페이서(340)는 갭 스페이서(310)와 동일한 높이로 형성될 수 있다.

[0110] 도면에 도시하지 않았지만, 도 7의 도시된 구조를 변경하여 갭 스페이서(310), 눌림 스페이서(330) 및 보조 갭 스페이서(340)를 제1 기판(100)에 형성하고, 돌기 패턴(170)을 제2 기판(200)에 형성할 수도 있다.

[0111] 눌림 스페이서(330) 및 보조 갭 스페이서(340)가 형성된 부분의 제1 기판(100)에는 단차가 없어 눌림 갭이 형성된다. 눌림 스페이서(330)에 의해서 제1 기판(100)과 제2 기판(200) 사이에 5,000~6,000Å의 제1 눌림 갭(gap 1)이 형성된다. 그리고, 보조 갭 스페이서(340)에 의해서 2,000~3,000Å의 제2 눌림 갭(gap 2)이 형성된다. 보조 갭 스페이서(340)는 제1 기판(100)과 제2 기판(200) 사이의 갭을 유지시킴과 아울러, 눌림 갭을 형성시킨다.

[0112] 제2 기판(200)에 외력이 가해졌을 때 제1 눌림 갭 및 제2 눌림 갭에 의해 제2 기판(200)이 눌러져 액정 패널이 파손되는 것을 방지한다. 외력에 의해 제2 기판(200)이 눌렸을 때, 눌림 스페이서(330)가 제1 기판(100)의 표면에 닿기 전에 미리 보조 갭 스페이서(340)가 제1 기판(100)의 표면에 닿아 갭 스페이서(310)가 무너지는 것을 방지할 수 있다. 또한, 눌림 스페이서(330)에 의해서 제1 기판(100)과 제2 기판(200) 사이에 5,000~6,000Å의 눌림 갭이 확보되어 눌림 성능을 보장할 수 있다.

[0113] 상술한 구성을 포함하는 본 발명의 제3 실시 예의 액정 디스플레이 장치는 공통 전극(130)의 저항을 낮추기 위해 형성된 제1 공통 라인(140) 상에 보호막(150) 및 제1 배향막(160)이 적층되어 돌기 패턴(170)이 형성되어 있다.

[0114] 폭이 좁은 돌기 패턴(170)과 중첩되도록 제2 기판(200) 상에 갭 스페이서(310)를 형성하여 갭 스페이서(310)와 돌기 패턴(170)의 마찰력을 줄일 수 있다. 이를 통해, 개구 영역에서 제1 배향막(160) 및 제2 배향막(240)의

배향이 틀어지는 것을 방지하고, 갭 스페이서(310)의 유동에 의해서 제1 기관(100)의 제1 배향막(160)에 테미지가 발생하는 것을 방지함으로써 빛샘 불량을 없앨 수 있다.

- [0115] 특히, 터치 시 외력에 의한 빛샘 불량을 방지하고, 제1 눌림 스페이서(330)보다 보조 갭 스페이서(340)가 TFT(110)와 중첩된 표면에 빨리 접촉하여 갭 스페이서(310)의 무너짐을 방지할 수 있다. 또한, 손가락이 터치된 부분에 얼룩이 생기는 것을 방지하고, 빛샘을 줄이기 위한 차광 면적의 마진을 개선하여 개구율을 높일 수 있는 효과가 있다.
- [0116] 도 8은 본 발명의 제4 실시 예의 액정 디스플레이 장치를 나타내는 단면도이다.
- [0117] 본 발명의 제4 실시 예의 액정 디스플레이 장치를 설명함에 있어서, 앞에서 설명한 제1 내지 제3 실시 예와 동일한 구성에 대한 상세한 설명은 생략할 수 있다.
- [0118] 도 8을 참조하면, 본 발명의 제4 실시 예의 액정 디스플레이 장치는 제1 기관(100, TFT 어레이 기관), 제2 기관(200, 컬러필터 어레이 기관) 및 상기 제1 기관(100)과 제2 기관(200) 사이에 형성된 액정층(미도시)을 포함한다.
- [0119] TFT(110)를 덮도록 평탄화층(120)이 형성되어 있다. 평탄화층(120)은 제1 기관(100) 전면에 포토 아크릴(photo acrylic)을 도포하여 2.0 $\mu$ m~3.0 $\mu$ m의 두께로 형성한다. 이러한, 평탄화층(120)으로 제1 기관(100)을 평탄화시켜 TFT(110)로 인한 표면의 단차를 없앤다.
- [0120] 평탄화층(120) 상에는 공통 전압(Vcom)을 화소에 공급하기 위한 공통 전극(130)이 형성되어 있다. 공통 전극(130)은 ITO(indium tin oxide) 또는 IZO(indium zinc oxide)와 같은 투명 전도성 물질로 형성된다.
- [0121] 공통 전극(130) 상부에는 공통 전극(130)과 접촉하며 데이터 라인과 동일한 방향으로 형성된 복수의 제1 공통 라인(140) 및 복수의 제2 공통 라인(142)이 형성되어 있다. 제1 공통 라인(140)은 5 $\mu$ m 이상의 폭으로 형성되어 있다. 제2 공통 라인(142)은 제1 공통 라인(140)보다 넓은 폭으로 형성되어 있다. 제1 공통 라인(140) 및 제2 공통 라인(142)은 평면 구조가 원(circle) 모양, 사각형 모양 또는 마름모 모양으로 형성될 수 있다.
- [0122] 제1 공통 라인(140) 및 제2 공통 라인(142)은 데이터 라인과 중첩하도록 형성되며, 구리(copper)와 같이 비저항이 낮은 전도성 금속물질로 형성되어 공통 전극(130)의 저항을 낮춘다.
- [0123] 공통 전극(130), 제1 공통 라인(140) 및 제2 공통 라인(142)을 덮도록 보호막(150)이 형성되어 있다. 보호막(150)은 산화실리콘(SiO<sub>2</sub>) 또는 질화실리콘(SiNx) 물질로서 무기막으로 형성된다. 또한, 보호막(150)은 무기 물질뿐만 아니라 유기 물질로서 유기막으로 형성될 수도 있다.
- [0124] 도면에 도시되어 있지 않지만, 개구 영역의 보호막(150) 상에는 화소 전극이 형성되어 있으며, 화소 전극은 TFT(110)의 드레인과 접속된다. 보호막(150) 상에는 제1 배향막(160)이 형성되어 있다. 제1 배향막(160)은 폴리이미드(PI: Polyimide)로 형성될 수 있다.
- [0125] 제1 공통 라인(140) 및 제2 공통 라인(142)의 프로파일을 따라서 보호막(150) 및 배향막(160)이 돌출되어 단차가 형성된다. 제1 공통 라인(140)에 의해서 제1 돌기 패턴(172)이 형성되며, 제1 돌기 패턴(172)은 3,000~5,000Å의 높이로 형성된다. 제2 공통 라인(142)에 의해서 제2 돌기 패턴(174)이 형성되며, 제2 돌기 패턴(174)은 3,000~5,000Å의 높이로 형성된다. 이때, 제1 돌기 패턴(172)과 제2 돌기 패턴(174)은 동일한 높이로 형성될 수도 있고, 서로 다른 높이로 형성될 수도 있다.
- [0126] 이러한, 제1 기관(100) 상의 제1 돌기 패턴(172) 및 제2 돌기 패턴(174)과 중첩되도록 제2 기관(200)에 컬럼 스페이서가 형성된다.
- [0127] 제2 기관(200)은 복수의 블랙 매트릭스(210), 복수의 R, G, B 컬러필터(220), 오버코트층(230), 복수의 컬럼 스페이서(310, 330, 340) 및 제2 배향막(240)을 포함한다. 블랙 매트릭스(210)는 차광 영역에 대응하도록 형성되며, R, G, B 컬러필터(220)는 개구 영역에 대응하도록 형성된다.
- [0128] 이러한, 블랙 매트릭스(210)는 화소의 개구 영역이 줄어드는 것을 최소화 되도록 제1 기관(100, TFT 어레이 기관)에 형성된 TFT(110)와 중첩되도록 형성될 수 있다.
- [0129] 컬러필터(220)는 컬러 화상을 표시하기 위해 레드(red), 그린(green), 블루(blue)의 컬러 안료를 마스크를 이용하여 선택적으로 도포 및 제거하여 형성된다.
- [0130] 블랙 매트릭스(210)와 컬러필터(220)를 덮도록 오버코트층(230)이 형성되어 있다. 오버코트층(230) 상부 중에

서 블랙 매트릭스(210)와 대응되는 영역에 복수의 컬럼 스페이스(310, 330, 340)가 형성되어 있다.

- [0131] 복수의 컬럼 스페이스(310, 330, 340)는 제1 기판(100)과 제2 기판(200) 사이의 셀 갭을 유지시키는 갭 스페이스(310), 제1 기판(100)과 제2 기판(200) 사이에 눌림 갭을 형성시키는 눌림 스페이스(330) 및 보조 갭 스페이스(340)를 포함한다. 도 8에서는 복수의 갭 스페이스(310), 복수의 눌림 스페이스(330) 및 복수의 보조 갭 스페이스(340) 중에서 하나씩을 도시하고 있다.
- [0132] 갭 스페이스(310)의 상단부 폭은 제1 돌기 패턴(172)의 폭보다 크게 형성된다. 그리고, 눌림 스페이스(330)의 상단부 폭은 제2 돌기 패턴(174)의 폭보다 크게 형성된다.
- [0133] 복수의 컬럼 스페이스(310, 330, 340)를 덮도록 제2 배향막(240)이 형성되어 있다. 제2 배향막(240)은 폴리이미드(PI: Polyimide)로 형성될 수 있다.
- [0134] 복수의 컬럼 스페이스(310, 330, 340)는 원(circle) 모양의 평면 구조로 형성되거나, 바(bar) 모양의 평면 구조로 형성될 수 있다. 오버코트층(230)과 접하는 갭 스페이스(310)의 상단부는 16 $\mu$ m의 폭으로 형성된다. 그리고, 돌기 패턴(170)과 중첩되는 갭 스페이스(310)의 하단부는 12 $\mu$ m의 폭으로 형성될 수 있다.
- [0135] 눌림 스페이스(330)의 상단부 및 하단부는 갭 스페이스(310)보다 넓은 폭으로 형성될 수 있다. 또한, 보조 갭 스페이스(340)의 상단부 및 하단부는 갭 스페이스(310)보다 넓은 폭으로 형성될 수 있다.
- [0136] 이러한, 갭 스페이스(310), 눌림 스페이스(330) 및 보조 갭 스페이스(340)는 하프톤 마스크(half tone mask)를 이용한 단일 마스크 공정으로 동시에 형성될 수 있다.
- [0137] 갭 스페이스(310), 눌림 스페이스(330) 및 보조 갭 스페이스(340)는 제1 기판(100)의 TFT(110) 및 제2 기판(200)의 블랙 매트릭스(210)와 중첩되도록 형성된다. 제1 기판(100) 상에 형성된 제1 공통 라인(140)의 프로파일을 따라서 보호막(150) 및 배향막(160)이 돌출되어 제1 돌기 패턴(172)이 형성되어 있다. 이러한 제1 돌기 패턴(172)과 접하도록 갭 스페이스(310)가 형성되어 제1 기판(100)과 제2 기판(200) 사이의 셀 갭을 유지한다.
- [0138] 눌림 스페이스(330)는 갭 스페이스(310)보다 낮은 높이로 형성될 수 있다. 그리고, 보조 갭 스페이스(340)는 갭 스페이스(310)와 동일한 높이로 형성될 수 있다.
- [0139] 제1 기판(100) 상에 형성된 제2 공통 라인(142)의 프로파일을 따라서 보호막(150) 및 배향막(160)이 돌출되어 제2 돌기 패턴(174)이 형성되어 있다. 이러한, 제2 돌기 패턴(174)과 중첩되는 영역에 눌림 스페이스(330)가 형성되어 있다. 이러한, 눌림 스페이스(330)는 갭 스페이스(310)보다 낮은 높이로 형성되어 제1 기판(100)과 제2 기판(200) 사이에 5,000~6,000Å의 눌림 갭이 형성된다.
- [0140] 도면에 도시하지 않았지만, 도 8의 도시된 구조를 변경하여 갭 스페이스(310), 눌림 스페이스(330) 및 보조 갭 스페이스(340)를 제1 기판(100)에 형성하고, 제1 돌기 패턴(172) 및 제2 돌기 패턴(174)을 제2 기판(200)에 형성할 수도 있다.
- [0141] 눌림 스페이스(330)가 형성된 부분의 제1 기판(100)에는 제2 돌기 패턴(174)에 의해서 단차가 형성된다. 한편, 보조 갭 스페이스(340)가 형성된 부분의 제1 기판(100)에는 단차가 없다.
- [0142] 눌림 스페이스(330)에 의해서 제1 기판(100)과 제2 기판(200) 사이에 5,000~6,000Å의 제1 눌림 갭(gap 1)이 형성된다. 그리고, 보조 갭 스페이스(340)에 의해서 2,000~3,000Å의 제2 눌림 갭(gap 2)이 형성된다. 제2 기판(200)에 외력이 가해졌을 때 제1 눌림 갭 및 제2 눌림 갭에 의해 제2 기판(200)이 눌러져 액정 패널이 파손되는 것을 방지한다.
- [0143] 외력에 의해 제2 기판(200)이 눌렸을 때, 눌림 스페이스(330)가 제1 기판(100)의 표면에 닿기 전에 미리 보조 갭 스페이스(340)가 제1 기판(100)의 표면에 닿아 갭 스페이스(310)가 무너지는 것을 방지할 수 있다. 또한, 눌림 스페이스(330)에 의해서 제1 기판(100)과 제2 기판(200) 사이에 5,000~6,000Å의 눌림 갭이 확보되어 눌림 성능을 보장할 수 있다.
- [0144] 상술한 구성을 포함하는 본 발명의 제4 실시 예의 액정 디스플레이 장치는 공통 전극(130)의 저항을 낮추기 위해 형성된 제1 공통 라인(140) 상에 보호막(150) 및 제1 배향막(160)이 적층되어 제1 돌기 패턴(172)이 형성되어 있다.
- [0145] 폭이 좁은 제1 돌기 패턴(172)과 중첩되도록 제2 기판(200) 상에 갭 스페이스(310)를 형성하여 갭 스페이스(310)와 돌기 패턴(170)의 마찰력을 줄일 수 있다. 이를 통해, 개구 영역에서 제1 배향막(160) 및 제2 배향막

(240)의 배향이 틀어지는 것을 방지하고, 갭 스페이서(310)의 유동에 의해서 제1 기관(100)의 제1 배향막(160)에 데미지가 발생하는 것을 방지함으로써 빛샘 불량을 없앨 수 있다.

- [0146] 특히, 터치 시 외력에 의한 빛샘 불량을 방지하고, 제1 눌림 스페이서(330)보다 보조 갭 스페이서(340)가 TFT(110)와 증착된 표면에 빨리 접촉하여 갭 스페이서(310)의 무너짐을 방지할 수 있다. 또한, 손가락이 터치된 부분에 얼룩이 생기는 것을 방지하고, 빛샘을 줄이기 위한 차광 면적의 마진을 개선하여 개구율을 높일 수 있는 효과가 있다.
- [0147] 도 9는 본 발명의 제5 실시 예의 액정 디스플레이 장치를 나타내는 단면도이다.
- [0148] 본 발명의 제5 실시 예의 액정 디스플레이 장치를 설명함에 있어서, 앞에서 설명한 제1 내지 제4 실시 예와 동일한 구성에 대한 상세한 설명은 생략할 수 있다.
- [0149] 도 9를 참조하면, 본 발명의 제5 실시 예의 액정 디스플레이 장치는 보조 갭 스페이서(340)의 유동을 방지하는 가이드 패턴(180)이 제1 기관(100)에 추가로 형성되어 있다.
- [0150] 공통 전극(130) 상부에는 공통 전극(130)과 접촉하며 데이터 라인과 동일한 방향으로 형성된 복수의 제1 공통 라인(140) 및 복수의 제2 공통 라인(142)이 형성되어 있다. 제1 공통 라인(140)은  $5\mu\text{m}$  이상의 폭으로 형성되어 있다. 제2 공통 라인(142)은 제1 공통 라인(140)보다 넓은 폭으로 형성되어 있다. 제1 공통 라인(140) 및 제2 공통 라인(142)은 평면 구조가 원(circle) 모양, 사각형 모양 또는 마름모 모양으로 형성될 수 있다.
- [0151] 그리고, 보조 갭 스페이서(340)와 증착된 영역을 둘러싸도록 공통 전극(130) 상에 제3 공통 라인(144)이 형성되어 있다. 제3 공통 라인(144)은 제1 공통 라인(140)보다 좁은 폭으로 형성되어 있다. 제3 공통 라인(144)은 평면 구조가 원(circle) 모양, 사각형 모양 또는 마름모 모양으로 형성될 수 있다.
- [0152] 이러한, 제1 공통 라인(140), 제2 공통 라인(142) 및 제3 공통 라인(144)은 구리(copper)와 같이 비저항이 낮은 전도성 금속물질로 형성되어 공통 전극(130)의 저항을 낮춘다.
- [0153] 제1 공통 라인(140) 및 제2 공통 라인(142)의 프로파일을 따라서 보호막(150) 및 배향막(160)이 돌출되어 단차가 형성된다. 제1 공통 라인(140)에 의해서 제1 돌기 패턴(172)이 형성된다. 제1 돌기 패턴(172)은  $3,000\sim 5,000\text{\AA}$ 의 높이로 형성된다.
- [0154] 제2 공통 라인(142)에 의해서 제2 돌기 패턴(174)이 형성된다. 제2 돌기 패턴(174)은  $3,000\sim 5,000\text{\AA}$ 의 높이로 형성된다. 이때, 제1 돌기 패턴(172)과 제2 돌기 패턴(174)은 동일한 높이로 형성될 수도 있고, 서로 다른 높이로 형성될 수도 있다.
- [0155] 또한, 제3 공통 라인(144)의 프로파일을 따라서 보호막(150) 및 배향막(160)이 돌출되어 단차가 형성된다. 제3 공통 라인(144)에 의해서 가이드 패턴(180)이 형성된다. 가이드 패턴(180)은  $3,000\sim 5,000\text{\AA}$ 의 높이로 형성되며, 외력에 의해 제2 기관(200)이 눌렸을 때 보조 갭 스페이서(340)의 유동을 방지한다.
- [0156] 도면에 도시하지 않았지만, 도 9의 도시된 구조를 변경하여 갭 스페이서(310), 눌림 스페이서(330) 및 보조 갭 스페이서(340)를 제1 기관(100)에 형성하고, 제1 돌기 패턴(172), 제2 돌기 패턴(174) 및 가이드 패턴(180)을 제2 기관(200)에 형성할 수도 있다.
- [0157] 상술한 구성을 포함하는 본 발명의 제5 실시 예의 액정 디스플레이 장치는 가이드 패턴(180)에 의해서 보조 갭 스페이서(340)의 유동을 방지되어 컬럼 스페이서의 유동에 의한 배향막의 배향 방향이 틀어지는 불량 및 배향막에 데미지가 발생하는 불량을 방지할 수 있다. 또한, 빛샘을 줄이기 위한 차광 면적의 마진을 개선하여 개구율을 높일 수 있는 효과가 있다.
- [0158] 도 10은 본 발명의 제6 실시 예의 액정 디스플레이 장치를 나타내는 평면도이고, 도 11은 도 10에 도시된 C1-C2 선에 따른 단면 및 D1-D2 선에 따른 단면도이다.
- [0159] 도 10에서는 본 발명의 액정 디스플레이 장치의 복수의 화소들 중에서 일부를 도시하고 있으며, 복수의 갭 스페이서 및 복수의 눌림 스페이서 중에서 하나씩을 도시하고 있다.
- [0160] 본 발명의 제6 실시 예의 액정 디스플레이 장치를 설명함에 있어서, 앞에서 설명한 제1 내지 제5 실시 예와 동일한 구성에 대한 상세한 설명은 생략할 수 있다.
- [0161] 도 10 및 도 11을 참조하면, 본 발명의 제6 실시 예의 액정 디스플레이 장치는 제1 기관(100, TFT 어레이 기관), 제2 기관(200, 컬러필터 어레이 기관) 및 상기 제1 기관(100)과 제2 기관(200) 사이에 형성된 액정층(미도



시)을 포함한다.

- [0162] 제1 기판(100)은 TFT 어레이 기판으로써, 제1 기판(100)에는 빛이 투과되어 화상이 표시되는 개구 영역(aperture area)과 빛이 투과되지 않는 차광 영역(shielding area)이 형성되어 있다.
- [0163] 제1 기판(100)의 TFT(110)를 덮도록 평탄화층(120)이 형성되어 있다. 평탄화층(120)은 제1 기판(100) 전면에도 포토 아크릴(photo acrylic)을 도포하여  $2.0\mu\text{m}\sim 3.0\mu\text{m}$ 의 두께로 형성한다.
- [0164] 평탄화층(120) 상에는 공통 전압(Vcom)을 화소에 공급하기 위한 공통 전극(130)이 형성되어 있다. 공통 전극(130)은 ITO(indium tin oxide) 또는 IZO(indium zinc oxide)와 같은 투명 전도성 물질로 형성된다. 이러한, 공통 전극(130)은 제1 기판(100)의 전면에도 형성될 수 있다.
- [0165] 공통 전극(130)을 덮도록 보호막(150)이 형성되어 있다. 보호막(150)은 산화실리콘( $\text{SiO}_2$ ) 또는 질화실리콘( $\text{SiN}_x$ ) 물질로서 무기막으로 형성된다. 또한, 보호막(150)은 무기 물질뿐만 아니라 유기 물질로서 유기막으로 형성될 수도 있다. 보호막(150) 상에는 제1 배향막(160, first alignment layer)이 형성되어 있다. 제1 배향막(160)은 폴리이미드(PI: Polyimide)로 형성될 수 있다.
- [0166] 여기서, 제조 공정 중에 하프톤 마스크를 이용하여 평탄화층(120)의 두께를 조절함으로써 평탄화층(120)의 일부 영역으로 돌기(172)를 형성하였다. 예로서, 제2 기판(200)의 겹 스페이스(310)와 대응되는 영역의 평탄화층(120)은 두께를 그대로 유지하여 돌기(172)를 형성한다. 그리고, 겹 스페이스(310)와 대응되는 주변 영역의 평탄화층(120)의 두께를 줄여 돌기(172) 주변에 단차가 생기도록 하였다. 단차가 형성된 평탄화층(120)의 프로파일을 따라서 공통 전극(130), 보호막(150) 및 제1 배향막(160)이 적층되어 돌기(172)가 형성된다.
- [0167] 평탄화층(120)의 단차에 의해 형성된 돌기(172)는 유기막 및 무기막이 적층되어  $3,000\sim 5,000\text{\AA}$ 의 높이로 형성된다. 이러한, 제1 기판(100) 상의 돌기(172)와 접하도록 제2 기판(200)에 컬럼 스페이스가 형성된다.
- [0168] 그리고, 제조 공정 중에 하프톤 마스크를 이용하여 평탄화층(120)의 두께를 조절함으로써 평탄화층(120)의 일부 영역에 홈 패턴을 형성하였다. 예로서, 제2 기판(200)의 돌립 스페이스(320)와 대응되는 영역의 평탄화층(120)의 두께를 줄여 홈 패턴을 형성하고, 홈 패턴의 단차에 의해서  $\Delta H$  만큼 돌립 겹을 추가로 확보할 수 있다.
- [0169] 제2 기판(200)은 복수의 블랙 매트릭스(210), 복수의 R, G, B 컬러필터(220), 오버코트층(230), 복수의 컬럼 스페이스(310, 320) 및 제2 배향막(240)을 포함한다. 블랙 매트릭스(210)는 차광 영역에 대응하도록 형성되며, R, G, B 컬러필터(220)는 개구 영역에 대응하도록 형성된다.
- [0170] 이러한, 블랙 매트릭스(210)는 화소의 개구 영역이 줄어드는 것을 최소화 되도록 제1 기판(100, TFT 어레이 기판)에 형성된 TFT(110)와 중첩되도록 형성될 수 있다.
- [0171] 블랙 매트릭스(210)와 컬러필터(220)를 덮도록 오버코트층(230)이 형성되어 있다. 오버코트층(230) 상부에서 블랙 매트릭스(210)와 대응되는 영역에 복수의 컬럼 스페이스(310, 320)가 형성되어 있다.
- [0172] 복수의 컬럼 스페이스(310, 320)는 제1 기판(100)과 제2 기판(200) 사이의 셀 겹을 유지시키는 겹 스페이스(310) 및 제1 기판(100)과 제2 기판(200) 사이에 돌립 겹을 형성시키는 돌립 스페이스(320)를 포함한다. 도 11에서는 복수의 겹 스페이스(310) 및 복수의 돌립 스페이스(320) 중에서 하나씩을 도시하고 있다.
- [0173] 복수의 컬럼 스페이스(310, 320)를 덮도록 제2 배향막(240)이 형성되어 있다. 제2 배향막(240)은 폴리이미드(PI: Polyimide)로 형성될 수 있다.
- [0174] 복수의 컬럼 스페이스(310, 320)는 원(circle) 모양의 평면 구조로 형성되거나, 바(bar) 모양의 평면 구조로 형성될 수 있다. 오버코트층(230)과 접하는 겹 스페이스(310)의 상단부는  $16\mu\text{m}$ 의 폭으로 형성된다. 돌기(172)와 중첩되는 겹 스페이스(310)의 하단부는  $12\mu\text{m}$ 의 폭으로 형성될 수 있다. 돌립 스페이스(320)의 상단부 및 하단부는 겹 스페이스(310)보다 넓은 폭으로 형성될 수 있다. 이러한, 겹 스페이스(310) 및 돌립 스페이스(320)는 하프톤 마스크(half tone mask)를 이용한 단일 마스크 공정으로 동시에 형성될 수 있다.
- [0175] 겹 스페이스(310) 및 돌립 스페이스(320)는 제1 기판(100)의 TFT(110) 및 제2 기판(200)의 블랙 매트릭스(210)와 중첩되도록 형성된다. 제1 기판(100) 상에 형성된 돌기(172)와 접하도록 겹 스페이스(310)가 형성되어 제1 기판(100)과 제2 기판(200) 사이의 셀 겹을 유지한다.
- [0176] 돌립 스페이스(320)는 겹 스페이스(310)와 동일한 높이로 형성되거나, 또는 겹 스페이스(310)보다 낮은 높이로 형성될 수 있다. 이러한, 돌립 스페이스(320)가 형성된 부분에 평탄화층(120)의 두께를 줄여 홈 패턴이 형성되

어 있어 제1 기관(100)과 제2 기관(200) 사이에 5,000~6,000Å의 놀림 갭이 형성된다. 이를 통해, 놀림 갭이 충분히 확보되어 제2 기관(200)에 외력이 가해졌을 때 놀림 갭에 의해 제2 기관(200)이 눌러져 액정 패널이 파손되는 것을 방지한다.

[0177] 도면에 도시하지 않았지만, 도 11의 도시된 구조를 변경하여 갭 스페이서(310) 및 놀림 스페이서(320)를 제1 기관(100)에 형성하고, 돌기(172) 및 홈을 제2 기관(200)에 형성할 수도 있다. 이때, 돌기(172) 및 홈은 오버코트층(230)의 두께를 조절하여 형성할 수 있다.

[0178] 상술한 구성을 포함하는 본 발명의 제6 실시 예의 액정 디스플레이 장치는 평탄화층의 두께를 조절하여 갭 스페이서(310)와 중첩된 영역에 돌기(172)를 형성하고, 놀림 스페이서(320)와 중첩된 영역에 홈 패턴을 형성하였다.

[0179] 이를 통해, 갭 스페이서(310) 부분과 돌기 패턴(170)의 마찰력을 줄일 수 있어 개구 영역에서 제1 배향막(160) 및 제2 배향막(240)의 배향이 틀어지는 것을 방지할 수 있다.

[0180] 또한, 갭 스페이서(310)의 유동에 의해서 제1 기관(100)의 제1 배향막(160)에 데미지가 발생하는 것을 방지함으로써 빛샘 불량을 없앨 수 있다. 또한, 놀림 스페이스(320)가 형성된 영역에서 놀림 갭을 충분히 확보하여 누림 성능을 높일 수 있다.

[0181] 도 12는 본 발명의 제7 실시 예의 액정 디스플레이 장치를 나타내는 단면도이다.

[0182] 본 발명의 제7 실시 예에 따른 액정 디스플레이 장치를 설명함에 있어서, 앞에서 설명한 제1 내지 제6 실시 예와 동일한 구성에 대한 상세한 설명은 생략할 수 있다.

[0183] 도 12를 참조하면, 본 발명의 제7 실시 예에 따른 액정 디스플레이 장치는 제1 기관(100, TFT 어레이 기관), 제2 기관(200, 컬러필터 어레이 기관) 및 상기 제1 기관(100)과 제2 기관(200) 사이에 형성된 액정층(미도시)을 포함한다.

[0184] TFT(110)를 덮도록 평탄화층(120)이 형성되어 있다. 평탄화층(120)은 제1 기관(100) 전면에서 포토 아크릴(photo acrylic)을 도포하여 2.0μm~3.0μm의 두께로 형성한다.

[0185] 평탄화층(120) 상에는 공통 전압(Vcom)을 화소에 공급하기 위한 공통 전극(130)이 형성되어 있다. 공통 전극(130)은 ITO(indium tin oxide) 또는 IZO(indium zinc oxide)와 같은 투명 전도성 물질로 형성된다.

[0186] 공통 전극(130) 상부에는 공통 전극(130)과 접촉하며 데이터 라인과 동일한 방향으로 형성된 복수의 제1 공통 라인(140) 및 복수의 제2 공통 라인(142)이 형성되어 있다. 제1 공통 라인(140)은 5μm 이상의 폭으로 형성되어 있다. 제2 공통 라인(142)은 제1 공통 라인(140)보다 넓은 폭으로 형성되어 있다. 제1 공통 라인(140) 및 제2 공통 라인(142)은 평면 구조가 원(circle) 모양, 사각형 모양 또는 마름모 모양으로 형성될 수 있다.

[0187] 제1 공통 라인(140) 및 제2 공통 라인(142)은 데이터 라인과 중첩하도록 형성되며, 구리(copper)와 같이 비저항이 낮은 전도성 금속물질로 형성되어 공통 전극(130)의 저항을 낮춘다.

[0188] 공통 전극(130), 제1 공통 라인(140) 및 제2 공통 라인(142)을 덮도록 보호막(150)이 형성되어 있다. 보호막(150)은 산화실리콘(SiO<sub>2</sub>) 또는 질화실리콘(SiN<sub>x</sub>) 물질로서 무기막으로 형성된다. 또한, 보호막(150)은 무기 물질뿐만 아니라 유기 물질로서 유기막으로 형성될 수도 있다.

[0189] 보호막(150) 상에는 제1 배향막(160)이 형성되어 있다. 제1 배향막(160)은 폴리이미드(PI: Polyimide)로 형성될 수 있다.

[0190] 제1 공통 라인(140) 및 제2 공통 라인(142)의 프로파일을 따라서 보호막(150) 및 배향막(160)이 돌출되어 단차가 형성된다. 제1 공통 라인(140)에 의해서 제1 돌기 패턴(172)이 형성되며, 제1 돌기 패턴(172)은 3,000~5,000Å의 높이로 형성된다. 제2 공통 라인(142)에 의해서 제2 돌기 패턴(174)이 형성되며, 제2 돌기 패턴(174)은 3,000~5,000Å의 높이로 형성된다. 이때, 제1 돌기 패턴(172)과 제2 돌기 패턴(174)은 동일한 높이로 형성될 수도 있고, 서로 다른 높이로 형성될 수도 있다.

[0191] 제조 공정 중에 하프톤 마스크를 이용하여 평탄화층(120)의 두께를 조절함으로써 평탄화층(120)의 일부 영역에 홈 패턴(190)을 형성하였다. 예로서, 제2 기관(200)의 보조 갭 스페이서(350)와 대응되는 영역의 평탄화층(120)의 두께를 줄여 홈 패턴(190)을 형성한다.

[0192] 제2 기관(200)은 복수의 블랙 매트릭스(210), 복수의 R, G, B 컬러필터(220), 오버코트층(230), 복수의 컬럼 스페이서(310, 330, 350) 및 제2 배향막(240)을 포함한다. 블랙 매트릭스(210)는 차광 영역에 대응하도록 형성되

며, R, G, B 컬러필터(220)는 개구 영역에 대응하도록 형성된다.

- [0193] 이러한, 블랙 매트릭스(210)는 화소의 개구 영역이 줄어드는 것을 최소화 되도록 제1 기판(100, TFT 어레이 기판)에 형성된 TFT(110)와 중첩되도록 형성될 수 있다.
- [0194] 블랙 매트릭스(210)와 컬러필터(220)를 덮도록 오버코트층(230)이 형성되어 있다. 오버코트층(230) 상부 중에서 블랙 매트릭스(210)와 대응되는 영역에 복수의 컬럼 스페이서(310, 330, 350)가 형성되어 있다.
- [0195] 복수의 컬럼 스페이서(310, 330, 350)는 제1 기판(100)과 제2 기판(200) 사이의 셀 갭을 유지시키는 갭 스페이서(310), 제1 기판(100)과 제2 기판(200) 사이에 눌림 갭을 형성시키는 눌림 스페이서(330) 및 외력에 의한 유동을 방지하는 보조 갭 스페이서(350)를 포함한다. 도 12에서는 복수의 갭 스페이서(310), 복수의 눌림 스페이서(330) 및 복수의 보조 갭 스페이서(350) 중에서 하나씩을 도시하고 있다.
- [0196] 복수의 컬럼 스페이서(310, 330, 350)를 덮도록 제2 배향막(240)이 형성되어 있다. 제2 배향막(240)은 폴리이미드(PI: Polyimide)로 형성될 수 있다.
- [0197] 복수의 컬럼 스페이서(310, 330, 350)는 원(circle) 모양의 평면 구조로 형성되거나, 바(bar) 모양의 평면 구조로 형성될 수 있다. 오버코트층(230)과 접하는 갭 스페이서(310)의 상단부는 16 $\mu$ m의 폭으로 형성되고, 돌기 패턴(170)과 접하는 갭 스페이서(310)의 하단부는 12 $\mu$ m의 폭으로 형성될 수 있다.
- [0198] 일 예로서, 갭 스페이서(310)는 원모양의 평면구조로 형성되고, 눌림 스페이서(330)는 원모양의 평면구조로 형성되고, 보조 갭 스페이서(350)는 사각모양의 평면구조 형성될 수 있다.
- [0199] 눌림 스페이서(330)의 상단부 및 하단부는 갭 스페이서(310)보다 넓은 폭으로 형성될 수 있다. 또한, 보조 갭 스페이서(350)의 상단부 및 하단부는 갭 스페이서(310)보다 넓은 폭으로 형성될 수 있다. 그러나, 이에 한정되지 않고, 보조 갭 스페이서(350)의 상단부 및 하단부는 갭 스페이서(310)보다 좁은 폭으로 형성될 수도 있다.
- [0200] 이러한, 갭 스페이서(310), 눌림 스페이서(330) 및 보조 갭 스페이서(350)는 하프톤 마스크(half tone mask)를 이용한 단일 마스크 공정으로 동시에 형성될 수 있다.
- [0201] 갭 스페이서(310), 눌림 스페이서(330) 및 보조 갭 스페이서(350)는 제1 기판(100)의 TFT(110) 및 제2 기판(200)의 블랙 매트릭스(210)와 중첩되도록 형성된다. 제1 기판(100) 상에 형성된 제1 공통 라인(140)의 프로파일을 따라서 보호막(150) 및 배향막(160)이 돌출되어 제1 돌기 패턴(172)이 형성되어 있다. 이러한 제1 돌기 패턴(172)과 중첩되도록 갭 스페이서(310)가 형성되어 제1 기판(100)과 제2 기판(200) 사이의 셀 갭을 유지한다.
- [0202] 제1 기판(100) 상에 형성된 제2 공통 라인(142)의 프로파일을 따라서 보호막(150) 및 배향막(160)이 돌출되어 제2 돌기 패턴(174)이 형성되어 있다. 이러한, 제2 돌기 패턴(174)과 중첩되는 영역에 눌림 스페이서(330)가 형성되어 있다. 이러한, 눌림 스페이서(330)는 갭 스페이서(310)보다 낮은 높이로 형성되어 제1 기판(100)과 제2 기판(200) 사이에 5,000~6,000Å의 눌림 갭이 형성된다.
- [0203] 보조 갭 스페이서(350)는 갭 스페이서(310)와 동일한 높이로 형성되거나, 또는 갭 스페이서(310)보다 높게 형성될 수 있다. 보조 갭 스페이서(350)와 대응되도록 하부 기판(100)에 형성된 홈 패턴(190)은 외력에 의한 컬럼 스페이서의 유동을 방지하기 위한 것이다. 외력에 의해 보조 갭 스페이서(350)가 아래로 눌리면 홈 패턴(190)의 내부로 보조 갭 스페이서(350)가 삽입된다. 홈 패턴(190)의 내부에 보조 갭 스페이서(350)가 삽입되어, 보조 갭 스페이서(350)가 홈 패턴(190)의 내부에 구속된다. 이를 통해, 외력에 의한 컬럼 스페이서의 유동이 방지된다.
- [0204] 도면에 도시하지 않았지만, 도 12의 도시된 구조를 변경하여 갭 스페이서(310), 눌림 스페이서(330) 및 보조 갭 스페이서(350)를 제1 기판(100)에 형성하고, 제1 돌기 패턴(172), 제2 돌기 패턴(174) 및 홈 패턴(190)을 제2 기판(200)에 형성할 수도 있다. 이때, 제1 돌기 패턴(172), 제2 돌기 패턴(174) 및 홈 패턴(190)은 오버코트층(230)의 두께를 조절하여 형성할 수 있다.
- [0205] 상술한 구성을 포함하는 본 발명의 제7 실시 예에 따른 액정 디스플레이 장치는 눌림 스페이서(330)에 의해서 제1 기판(100)과 제2 기판(200) 사이에 5,000~6,000Å의 눌림 갭(gap)이 형성된다. 제2 기판(200)에 외력이 가해졌을 때 눌림 갭에 의해 제2 기판(200)이 눌러져 액정 패널이 파손되는 것을 방지한다.
- [0206] 또한, 하부 기판(100)에 형성된 홈 패턴(190)의 내부에 보조 갭 스페이서(350)가 삽입되어 보조 갭 스페이서(350)가 홈 패턴(190)의 내부에 구속된다. 이를 통해, 외력에 의한 스페이서의 유동이 방지된다.

- [0207] 또한, 액정 패널에 큰 외력이 가해지면 홈 패턴(190)에 구속되었던 보조 갭 스페이서(350)가 홈 패턴(190)의 외부로 밀려나가 수 있는데, 이 경우에는 보조 갭 스페이서(350)가 제1 기관(100)의 표면에 접촉하여 마찰력이 증가하고, 마찰력 증가에 의해 컬럼 스페이서의 유동이 억제된다. 즉, 액정 패널에 큰 외력이 가해지면 갭 스페이서(310)뿐만 아니라 보조 갭 스페이서(350)도 제1 기관(100)의 표면에 접촉하게 되어 스페이서와 제1 기관(100)의 표면이 접촉하는 밀도가 증가하게 된다. 컬럼 스페이서들과 제1 기관(100)의 표면 간에 마찰력이 증가하여 스페이서의 유동이 억제된다.
- [0208] 이러한, 본 발명의 제7 실시 예의 액정 디스플레이 장치는 개구 영역에서 제1 배향막(160) 및 제2 배향막(240)의 배향이 틀어지는 것을 방지하고, 스페이서의 유동에 의해서 제1 기관(100)의 제1 배향막(160)에 데미지가 발생하는 것을 방지함으로써 빛샘 불량을 없앨 수 있다. 특히, 터치 시 외력에 의한 빛샘 불량을 방지하고, 빛샘을 줄이기 위한 차광 면적의 마진을 개선하여 개구율을 높일 수 있는 효과가 있다.
- [0209] 도 13은 본 발명의 제8 실시 예의 액정 디스플레이 장치를 나타내는 단면도이다.
- [0210] 본 발명의 제8 실시 예에 따른 액정 디스플레이 장치를 설명함에 있어서, 앞에서 설명한 제1 내지 제7 실시 예와 동일한 구성에 대한 상세한 설명은 생략할 수 있다.
- [0211] 도 13을 참조하면, 본 발명의 제8 실시 예에 따른 액정 디스플레이 장치는 제1 기관(100, TFT 어레이 기관), 제2 기관(200, 컬러필터 어레이 기관) 및 상기 제1 기관(100)과 제2 기관(200) 사이에 형성된 액정층(미도시)을 포함한다.
- [0212] TFT(110)를 덮도록 평탄화층(120)이 형성되어 있다. 평탄화층(120)은 제1 기관(100) 전면에 포토 아크릴(photo acrylic)을 도포하여  $2.0\mu\text{m}\sim 3.0\mu\text{m}$ 의 두께로 형성한다.
- [0213] 평탄화층(120) 상에는 공통 전압(Vcom)을 화소에 공급하기 위한 공통 전극(130)이 형성되어 있다. 공통 전극(130)은 ITO(indium tin oxide) 또는 IZO(indium zinc oxide)와 같은 투명 전도성 물질로 형성된다.
- [0214] 공통 전극(130) 상부에는 공통 전극(130)과 접촉하며 데이터 라인과 동일한 방향으로 형성된 복수의 제1 공통 라인(146) 및 복수의 제2 공통 라인(148)이 형성되어 있다. 제1 공통 라인(146)은  $5\mu\text{m}$  이상의 폭으로 형성되어 있다. 제2 공통 라인(148)은 제1 공통 라인(146)과 동일한 폭으로 형성되거나, 또는 제1 공통 라인(146)보다 넓은 폭으로 형성되어 있다. 제1 공통 라인(146) 및 제2 공통 라인(148)은 평면 구조가 원(circle) 모양, 사각형 모양 또는 마름모 모양으로 형성될 수 있다.
- [0215] 제1 공통 라인(146)은 제2 기관(200)의 갭 스페이서(310)를 둘러싸도록 제1 기관(100)에 형성된다. 제2 공통 라인(148)은 제2 기관(200)의 눌림 스페이서(330)를 둘러싸도록 제1 기관(100)에 형성된다. 제1 공통 라인(146) 및 제2 공통 라인(148)은 구리(copper)와 같이 비저항이 낮은 전도성 금속물질로 형성되어 공통 전극(130)의 저항을 낮춘다.
- [0216] 공통 전극(130), 제1 공통 라인(146) 및 제2 공통 라인(148)을 덮도록 보호막(150)이 형성되어 있다. 보호막(150)은 산화실리콘( $\text{SiO}_2$ ) 또는 질화실리콘( $\text{SiNx}$ ) 물질로서 무기막으로 형성된다. 또한, 보호막(150)은 무기 물질뿐만 아니라 유기 물질로서 유기막으로 형성될 수도 있다.
- [0217] 도면에 도시되어 있지 않지만, 개구 영역의 보호막(150) 상에는 화소 전극이 형성되어 있으며, 화소 전극은 TFT(110)의 드레인과 접속된다. 보호막(150) 상에는 제1 배향막(160)이 형성되어 있다. 제1 배향막(160)은 폴리이미드(PI: Polyimide)로 형성될 수 있다.
- [0218] 제1 공통 라인(146) 및 제2 공통 라인(148)의 프로파일을 따라서 보호막(150) 및 배향막(160)이 돌출되어 단차가 형성된다. 제1 공통 라인(140)에 의해서 제1 가이드 패턴(182)이 형성되며, 제1 가이드 패턴(182)은  $3,000\sim 5,000\text{\AA}$ 의 높이로 형성된다. 제2 공통 라인(148)에 의해서 제2 가이드 패턴(184)이 형성되며, 제2 가이드 패턴(184)은  $3,000\sim 5,000\text{\AA}$ 의 높이로 형성된다. 이때, 제1 가이드 패턴(182)과 제2 가이드 패턴(184)은 동일한 높이로 형성될 수도 있고, 서로 다른 높이로 형성될 수도 있다.
- [0219] 제1 가이드 패턴(182)은 외력에 의해 제2 기관(200)이 눌렸을 때 갭 스페이서(310)의 유동을 억제한다. 그리고, 제2 가이드 패턴(184)은 외력에 의해 제2 기관(200)이 눌렸을 때 눌림 스페이서(330)의 유동을 억제한다.
- [0220] 제조 공정 중에 하프톤 마스크를 이용하여 평탄화층(120)의 두께를 조절함으로써 평탄화층(120)의 일부 영역에 홈 패턴(190)을 형성하였다. 예로서, 제2 기관(200)의 보조 갭 스페이서(350)와 대응되는 영역의 평탄화층



(120)의 두께를 줄여 홈 패턴(190)을 형성한다.

- [0221] 제2 기판(200)은 복수의 블랙 매트릭스(210), 복수의 R, G, B 컬러필터(220), 오버코트층(230), 복수의 컬럼 스페이스(310, 320) 및 제2 배향막(240)을 포함한다. 블랙 매트릭스(210)는 차광 영역에 대응하도록 형성되며, R, G, B 컬러필터(220)는 개구 영역에 대응하도록 형성된다.
- [0222] 이러한, 블랙 매트릭스(210)는 화소의 개구 영역이 줄어드는 것을 최소화 되도록 제1 기판(100, TFT 어레이 기판)에 형성된 TFT(110)와 중첩되도록 형성될 수 있다.
- [0223] 컬러필터(220)는 컬러 화상을 표시하기 위해 레드(red), 그린(green), 블루(blue)의 컬러 안료를 마스크를 이용하여 선택적으로 도포 및 제거하여 형성된다.
- [0224] 제2 기판(200)은 복수의 블랙 매트릭스(210), 복수의 R, G, B 컬러필터(220), 오버코트층(230), 복수의 컬럼 스페이스(310, 330, 350) 및 제2 배향막(240)을 포함한다. 블랙 매트릭스(210)는 차광 영역에 대응하도록 형성되며, R, G, B 컬러필터(220)는 개구 영역에 대응하도록 형성된다.
- [0225] 이러한, 블랙 매트릭스(210)는 화소의 개구 영역이 줄어드는 것을 최소화 되도록 제1 기판(100, TFT 어레이 기판)에 형성된 TFT(110)와 중첩되도록 형성될 수 있다.
- [0226] 컬러필터(220)는 컬러 화상을 표시하기 위해 레드(red), 그린(green), 블루(blue)의 컬러 안료를 마스크를 이용하여 선택적으로 도포 및 제거하여 형성된다.
- [0227] 블랙 매트릭스(210)와 컬러필터(220)를 덮도록 오버코트층(230)이 형성되어 있다. 오버코트층(230) 상부 중에서 블랙 매트릭스(210)와 대응되는 영역에 복수의 컬럼 스페이스(310, 330, 350)가 형성되어 있다.
- [0228] 복수의 컬럼 스페이스(310, 330, 350)는 제1 기판(100)과 제2 기판(200) 사이의 셀 갭을 유지시키는 갭 스페이스(310), 제1 기판(100)과 제2 기판(200) 사이에 눌림 갭을 형성시키는 눌림 스페이스(330) 및 외력에 의한 유동을 방지하는 보조 갭 스페이스(350)를 포함한다. 도 13에서는 복수의 갭 스페이스(310), 복수의 눌림 스페이스(330) 및 복수의 보조 갭 스페이스(350) 중에서 하나씩을 도시하고 있다.
- [0229] 복수의 컬럼 스페이스(310, 330, 350)를 덮도록 제2 배향막(240)이 형성되어 있다. 제2 배향막(240)은 폴리이미드(PI: Polyimide)로 형성될 수 있다.
- [0230] 복수의 컬럼 스페이스(310, 330, 350)는 원(circle) 모양의 평면 구조로 형성되거나, 바(bar) 모양의 평면 구조로 형성될 수 있다. 오버코트층(230)과 접하는 갭 스페이스(310)의 상단부는 16 $\mu$ m의 폭으로 형성되고, 돌기 패턴(170)과 접하는 갭 스페이스(310)의 하단부는 12 $\mu$ m의 폭으로 형성될 수 있다.
- [0231] 일 예로서, 갭 스페이스(310)는 원모양의 평면구조로 형성되고, 눌림 스페이스(330)는 원모양의 평면구조로 형성되고, 보조 갭 스페이스(350)는 사각모양의 평면구조 형성될 수 있다.
- [0232] 눌림 스페이스(330)의 상단부 및 하단부는 갭 스페이스(310)보다 넓은 폭으로 형성될 수 있다. 또한, 보조 갭 스페이스(350)의 상단부 및 하단부는 갭 스페이스(310)보다 넓은 폭으로 형성될 수 있다. 그러나, 이에 한정되지 않고, 보조 갭 스페이스(350)의 상단부 및 하단부는 갭 스페이스(310)보다 좁은 폭으로 형성될 수도 있다.
- [0233] 이러한, 갭 스페이스(310), 눌림 스페이스(330) 및 보조 갭 스페이스(350)는 하프톤 마스크(half tone mask)를 이용한 단일 마스크 공정으로 동시에 형성될 수 있다.
- [0234] 갭 스페이스(310), 눌림 스페이스(330) 및 보조 갭 스페이스(350)는 제1 기판(100)의 TFT(110) 및 제2 기판(200)의 블랙 매트릭스(210)와 중첩되도록 형성된다.
- [0235] 갭 스페이스(310)가 형성되어 제1 기판(100)의 표면과 접하도록 형성되어 제1 기판(100)과 제2 기판(200) 사이의 셀 갭을 유지한다. 그리고, 눌림 스페이스(330)는 제1 기판(100)의 표면과 일정 갭을 가지도록 형성되어 제1 기판(100)과 제2 기판(200) 사이에 눌림 갭을 형성한다. 눌림 스페이스(330)는 갭 스페이스(310)보다 낮은 높이로 형성되어 제1 기판(100)과 제2 기판(200) 사이에 5,000~6,000Å의 눌림 갭이 형성된다.
- [0236] 제1 기판(100) 상에 형성된 제1 공통 라인(146)의 프로파일을 따라서 보호막(150) 및 배향막(160)이 돌출되어 제1 가이드 패턴(182)이 형성되어 있다. 제1 가이드 패턴(182)에 의해 제2 기판(200)이 눌렸을 때 갭 스페이스(310)의 유동이 억제된다.
- [0237] 그리고, 제1 기판(100) 상에 형성된 제2 공통 라인(148)의 프로파일을 따라서 보호막(150) 및 배향막(160)이 돌출되어 제2 가이드 라인(184)이 형성되어 있다. 제2 가이드 라인(184)에 의해 제2 기판(200)이 눌렸을 때 눌림

스페이서(330)의 유동이 억제된다.

- [0238] 보조 갭 스페이서(350)는 갭 스페이서(310)와 동일한 높이로 형성되거나, 또는 갭 스페이서(310)보다 높게 형성될 수 있다. 보조 갭 스페이서(350)와 대응되도록 하부 기판(100)에 형성된 홈 패턴(190)은 외력에 의한 스페이서의 유동을 방지하기 위한 것이다. 외력에 의해 보조 갭 스페이서(350)가 아래로 눌리면 홈 패턴(190)의 내부로 보조 갭 스페이서(350)가 삽입되어 보조 갭 스페이서(350)가 홈 패턴(190)의 내부에 구속된다. 이를 통해, 외력에 의한 컬럼 스페이서의 유동이 방지된다.
- [0239] 도면에 도시하지 않았지만, 도 13의 도시된 구조를 변경하여 갭 스페이서(310), 눌림 스페이서(330) 및 보조 갭 스페이서(350)를 제1 기판(100)에 형성하고, 제1 가이드 패턴(182), 제2 가이드 라인(184) 및 홈 패턴(190)을 제2 기판(200)에 형성할 수도 있다. 이때, 제1 가이드 패턴(182), 제2 가이드 라인(184) 및 홈 패턴(190)은 오버코트층(230)의 두께를 조절하여 형성할 수 있다.
- [0240] 상술한 구성을 포함하는 본 발명의 제8 실시 예에 따른 액정 디스플레이 장치는 눌림 스페이서(330)에 의해서 제1 기판(100)과 제2 기판(200) 사이에 5,000~6,000Å의 눌림 갭(gap)이 형성된다. 제2 기판(200)에 외력이 가해졌을 때 눌림 갭에 의해 제2 기판(200)이 눌러져 액정 패널이 파손되는 것을 방지한다
- [0241] 또한, 제2 기판(200)에 외력이 가해졌을 때 하부 기판(100)에 형성된 홈 패턴(190)의 내부에 보조 갭 스페이서(350)가 삽입되어 보조 갭 스페이서(350)가 홈 패턴(190)의 내부에 구속된다. 이를 통해, 외력에 의한 스페이서의 유동이 방지된다.
- [0242] 또한, 액정 패널에 큰 외력이 가해지면 홈 패턴(190)에 구속되었던 보조 갭 스페이서(350)가 홈 패턴(190)의 외부로 밀려나가 수 있다. 이 경우에는 보조 갭 스페이서(350)가 제1 기판(100)의 표면에 접촉하여 마찰력이 증가하고, 마찰력 증가에 의해 스페이서의 유동이 억제된다. 즉, 액정 패널에 큰 외력이 가해지면 갭 스페이서(310)뿐만 아니라 보조 갭 스페이서(350)도 제1 기판(100)의 표면에 접촉하게 되어 스페이서와 제1 기판(100)의 표면이 접촉하는 밀도가 증가하게 된다. 스페이서들과 제1 기판(100)의 표면 간에 마찰력이 증가하여 스페이서의 유동이 억제된다.
- [0243] 아울러, 제1 가이드 패턴(182)에 의해 갭 스페이서(310)가 유동되는 것이 억제되고, 제2 가이드 라인(184)에 의해 눌림 스페이서(330)가 유동되는 것이 억제되어 개구 영역에서 제1 배향막(160) 및 제2 배향막(240)의 배향이 틀어지는 것을 방지한다.
- [0244] 또한, 스페이서의 유동에 의해서 제1 기판(100)의 제1 배향막(160)에 데미지가 발생하는 것을 방지함으로써 빛샘 불량을 없앨 수 있다. 특히, 터치 시 외력에 의한 빛샘 불량을 방지하고, 빛샘을 줄이기 위한 차광 면적의 마진을 개선하여 개구율을 높일 수 있는 효과가 있다.
- [0245] 도면들을 참조한 본 발명의 설명에서는 화소 전극 및 공통 전극이 TFT 어레이 기판에 형성된 IPS(In Plane Switching) 모드 또는 FFS(Fringe Field Switching) 모드의 액정 디스플레이 장치를 일 예로서 설명하였다. 그러나, 이에 한정되지 않고, 화소 전극이 TFT 어레이 기판에 형성되고 공통 전극이 컬러필터 어레이 기판에 형성되는 TN(Twisted Nematic) 모드 또는 VA(Vertical Alignment) 모드에서도 앞에서 설명한 본 발명의 컬럼 스페이서 구조를 적용할 수 있다.
- [0246] 본 발명이 속하는 기술분야의 당 업자는 상술한 본 발명이 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로, 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로 이해해야만 한다.
- [0247] 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

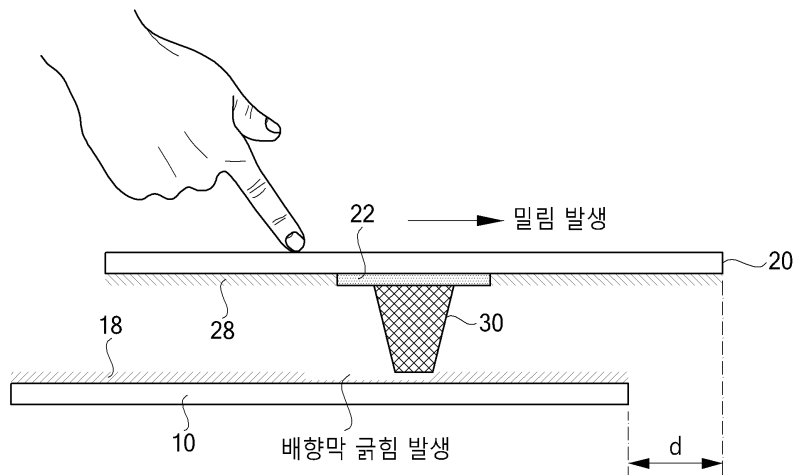
## 부호의 설명

- [0248] 100: 제1 기판 110: TFT  
120: 평탄화층 130: 공통 전극  
140: 제1 공통 라인 142: 제2 공통 라인  
150: 보호막 160: 제1 배향막

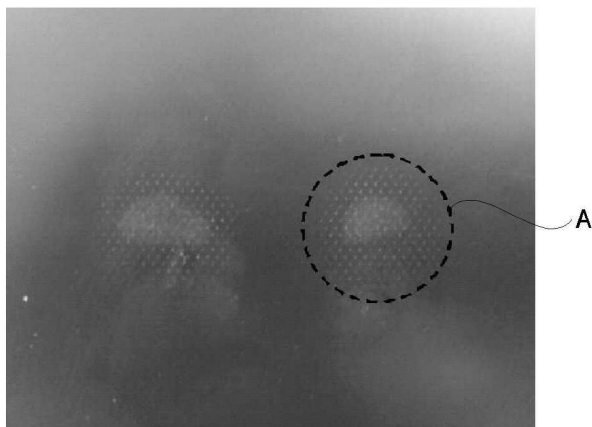
170: 돌기 패턴 172: 제1 돌기 패턴  
 174: 제2 돌기 패턴 180: 가이드 패턴  
 182: 제1 가이드 패턴 184: 제2 가이드 패턴  
 190: 홈 패턴 200: 제2 기관  
 210: 블랙 매트릭스 220: 컬러필터  
 230: 오버코트층 240: 제2 배향막  
 310: 갭 스페이서 320: 눌림 스페이서  
 330: 눌림 스페이서 340: 보조 갭 스페이서  
 350: 보조 갭 스페이서

## 도면

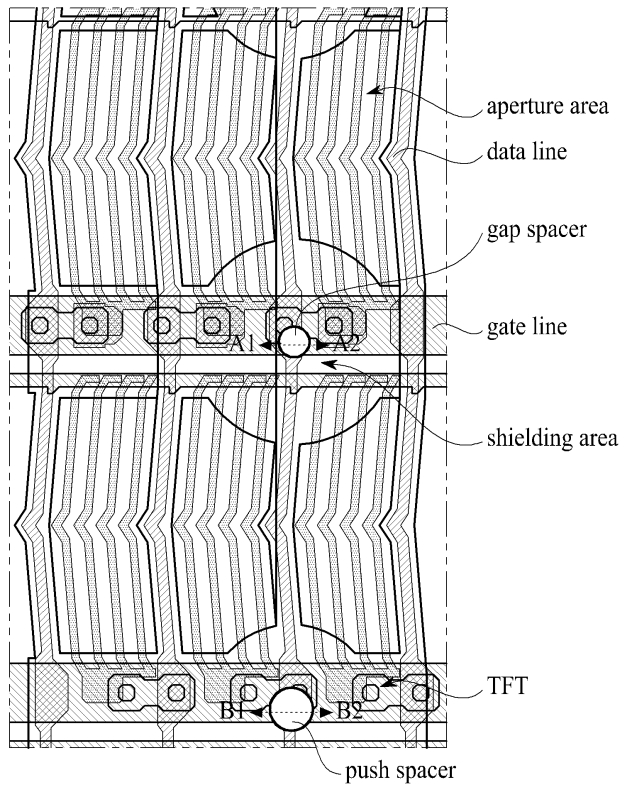
### 도면1



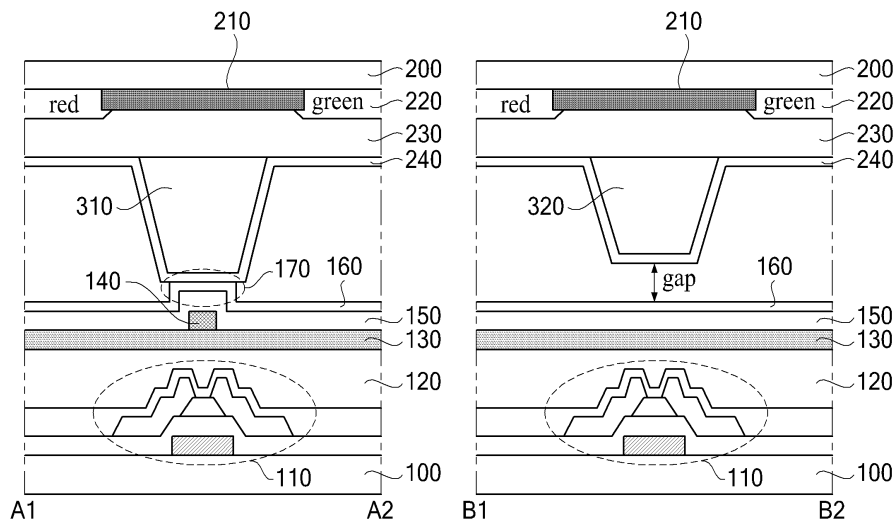
### 도면2



도면3

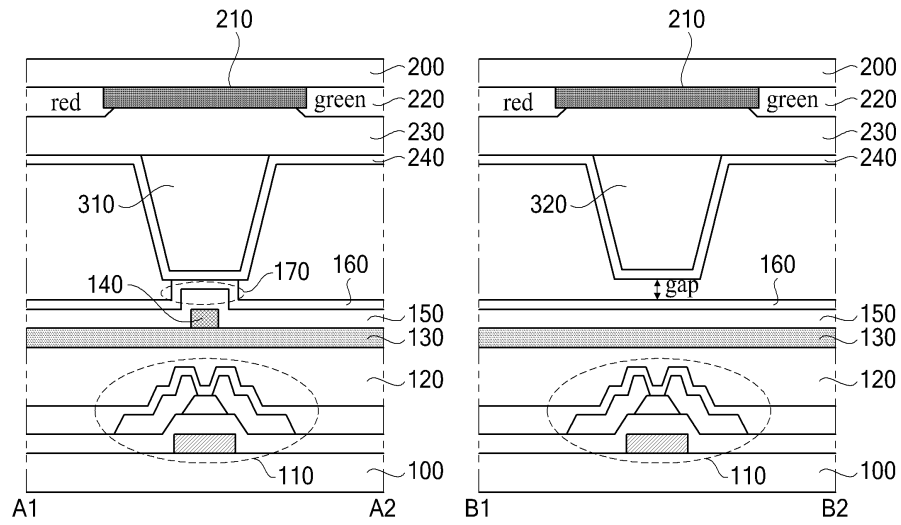


도면4

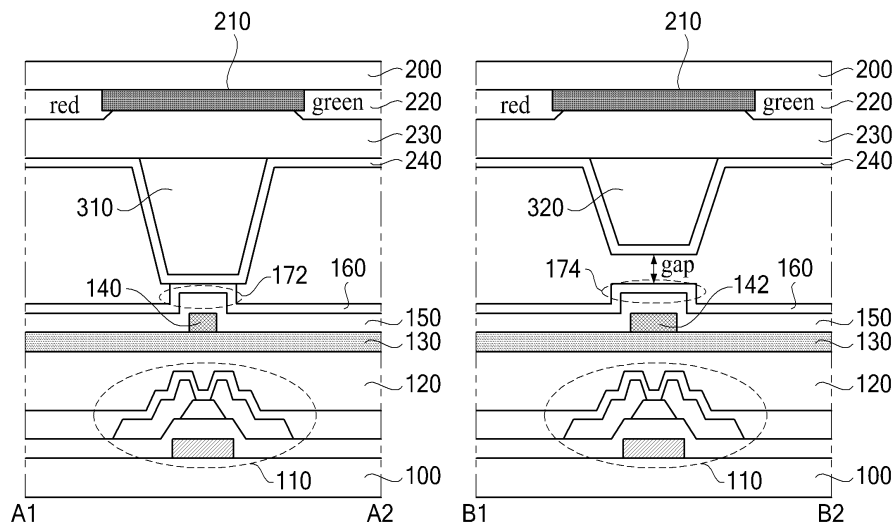




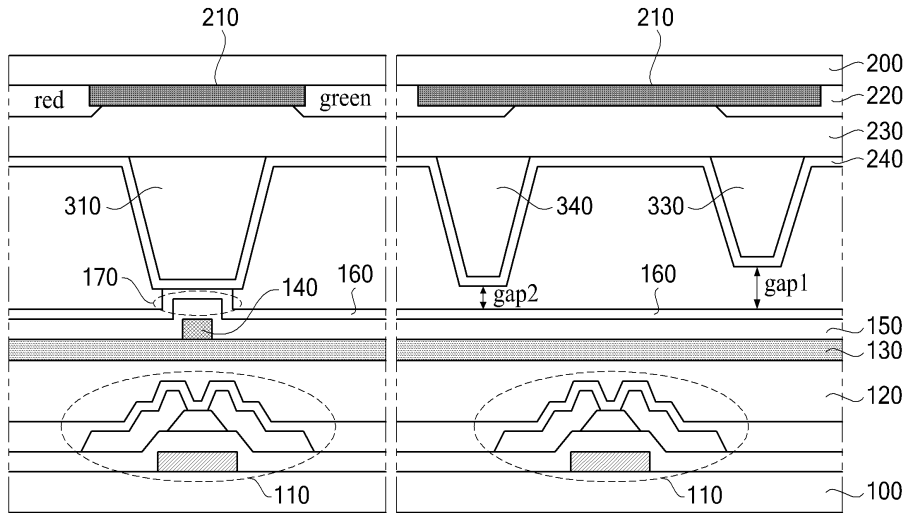
도면5



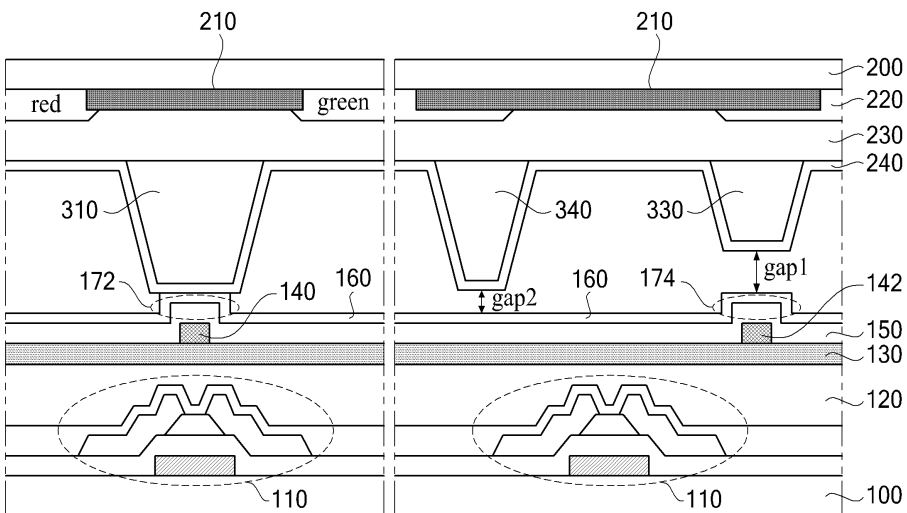
도면6



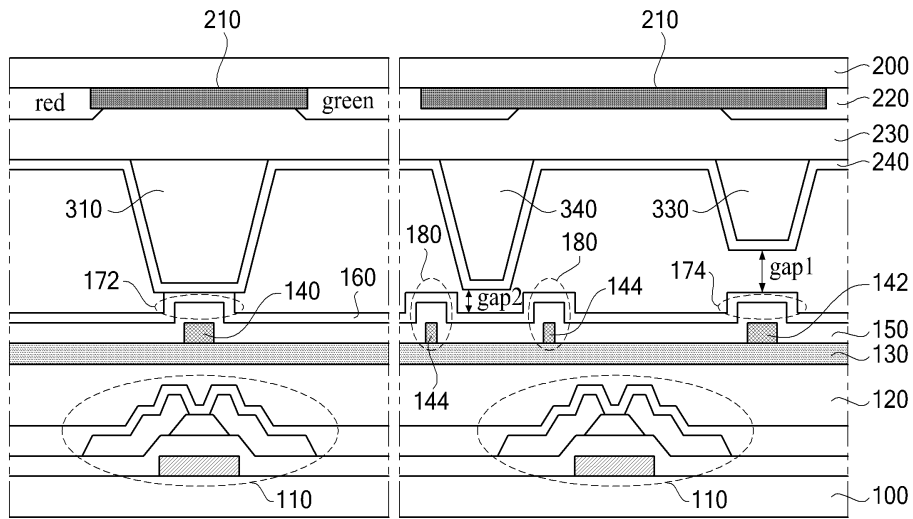
도면7



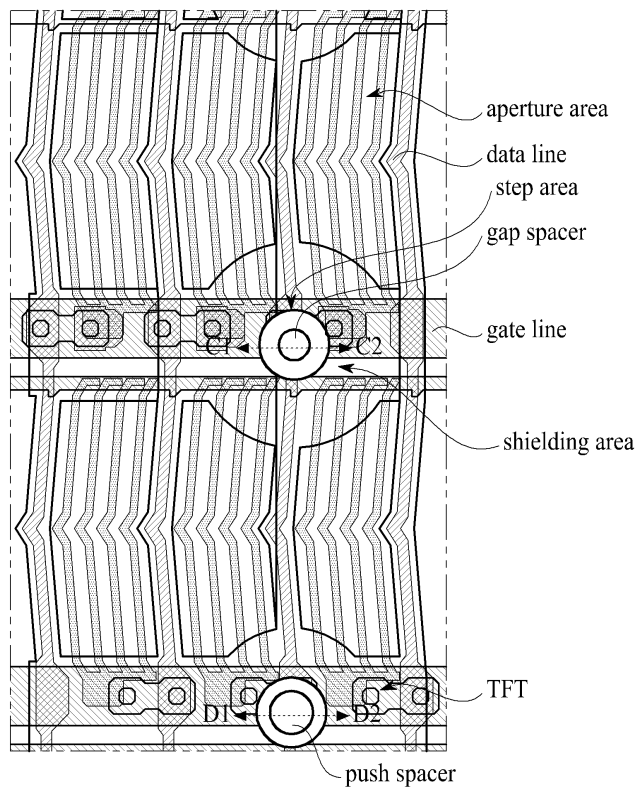
도면8



도면9

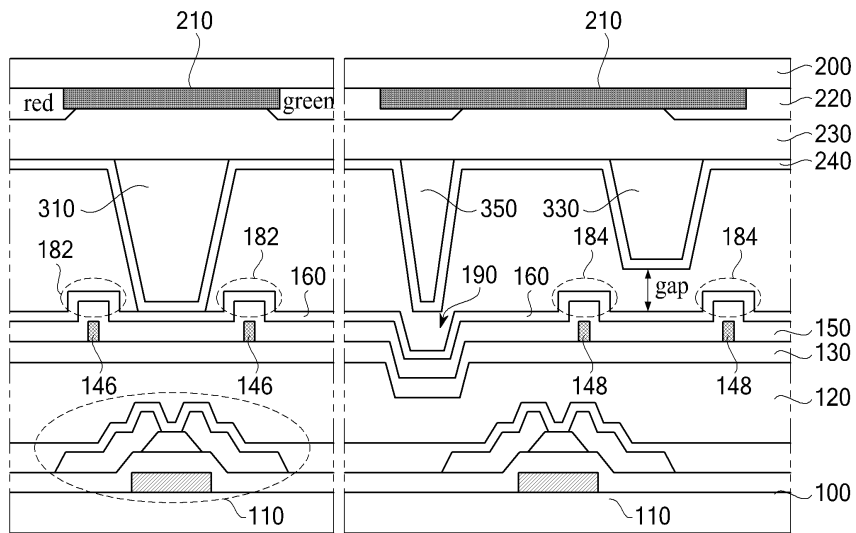


도면10





도면13



专利名称(译)	一种液晶显示装置		
公开(公告)号	<a href="#">KR1020150105597A</a>	公开(公告)日	2015-09-17
申请号	KR1020140076695	申请日	2014-06-23
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SUNGHYUN CHO 조성현		
发明人	조성현		
IPC分类号	G02F1/1339 G02F1/1335 G06F3/041		
CPC分类号	G02F1/1339 G02F1/133345 G02F1/1337 G02F1/133512 G02F1/1362 G02F2001/13396		
优先权	61/949109 2014-03-06 US		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

本发明的液晶显示装置包括第一基板，该第一基板包括由数据线和相互交叉的栅极线限定的多个像素区域；多个图案形成在第一基板的内表面上，并形成突起；形成覆盖多个图案的绝缘层；取向膜形成在第一电极和第二电极上，并沿一定方向排列液晶层；黑矩阵形成在第二基板上，并将多个像素区域定义为遮光区域和开口区域；第一柱状衬垫和第二柱状衬垫形成在黑矩阵的上部，并具有不同的高度。第一柱状间隔物与位于多个图案中的一个的上部的取向膜接触，并且第二柱状间隔物与取向膜分离。

COPYRIGHT KIPO 2015

