



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0015819
(43) 공개일자 2017년02월09일

(51) 국제특허분류(Int. Cl.)
G09G 3/36 (2006.01)

(52) CPC특허분류
G09G 3/3648 (2013.01)
G09G 3/3677 (2013.01)

(21) 출원번호 10-2015-0109208
(22) 출원일자 2015년07월31일
심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

남상진

충청남도 천안시 서북구 불당17길 14 101동 705호
(불당동, 현대아이파크)

유옥상

대전광역시 서구 월평새뜸로8번길 15-12 (월평동)

유승진

경기도 고양시 일산서구 홀트로 11 303동 701호
(탄현동, 탄현마을3단지아파트)

(74) 대리인

특허법인로얄

전체 청구항 수 : 총 8 항

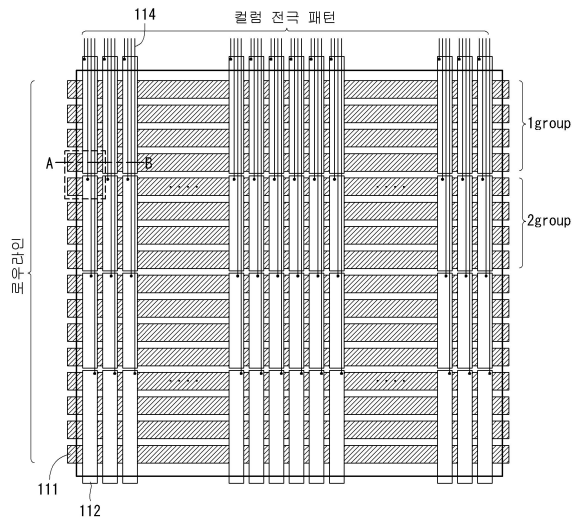
(54) 발명의 명칭 광 밸브 패널과 이를 이용한 액정표시장치

(57) 요약

본 발명의 액정표시장치는 서로 교차되는 컬럼 전극 패턴과 로우 라인 간의 전압 차에 구동되는 다수의 액정셀들이 배치되는 제1 및 제2 그룹들을 포함하고, 컬럼 전극 패턴들은 제1 및 제2 그룹들 간에 분리되어 데이터 라인을 통해 데이터 전압을 공급받는다.

데이터 라인들은 제1 그룹의 컬럼 전극 패턴에 연결된 제1 데이터 라인과 제2 그룹의 컬럼 전극 패턴에 연결된 제2 데이터 라인을 포함하고, 제1 그룹의 제1 로우 라인과 제2 그룹의 제1 로우 라인에 제1 데이터 전압에 동기되는 제1 스캔 펄스가 동시에 인가된 후, 제1 그룹의 제2 로우 라인과 상기 제2 그룹의 제2 로우 라인에 제2 데이터 전압에 동기되는 제2 스캔 펄스가 동시에 인가된다.

대표도 - 도8



(52) CPC특허분류
G09G 3/3688 (2013.01)

명세서

청구범위

청구항 1

서로 교차되는 컬럼 전극 패턴과 로우 라인 간의 전압 차에 구동되는 다수의 액정셀들이 배치되는 제1 및 제2 그룹들을 포함하고,

상기 컬럼 전극 패턴들은 상기 제1 및 제2 그룹들 간에 분리되어 데이터 라인을 통해 데이터 전압을 공급받고,

상기 데이터 라인들은 상기 제1 그룹의 컬럼 전극 패턴에 연결된 제1 데이터 라인;과 상기 제2 그룹의 컬럼 전극 패턴에 연결된 제2 데이터 라인을 포함하고,

상기 제1 그룹의 제1 로우 라인과 상기 제2 그룹의 제1 로우 라인에 제1 데이터 전압에 동기되는 제1 스캔 펄스가 동시에 인가된 후, 상기 제1 그룹의 제2 로우 라인과 상기 제2 그룹의 제2 로우 라인에 제2 데이터 전압에 동기되는 제2 스캔 펄스가 동시에 인가되는 광 밸브 패널.

청구항 2

제1 항에 있어서,

상기 데이터 라인들은 상기 컬럼 전극 패턴에 연결되어 그룹 단위로 상기 데이터 전압을 공급하는 광 밸브 패널.

청구항 3

제1 항에 있어서,

상기 데이터 라인과 상기 컬럼 전극 패턴 사이에는 절연층이 배치되고, 상기 절연층을 관통하는 컨택홀을 통해 상기 데이터 라인과 상기 컬럼 전극 패턴이 전기적으로 연결되는 광 밸브 패널.

청구항 4

제1 항에 있어서,

상기 데이터 라인, 상기 컬럼 전극 패턴 및 상기 로우 라인은 투명 전극 물질을 포함하는 광 밸브 패널.

청구항 5

입력 영상의 데이터를 기입하는 픽셀들을 가지는 표시패널;

상기 표시패널에 빛을 조사하는 백라이트 유닛; 및

상기 표시패널과 상기 백라이트 유닛 사이에 배치되어 입력 영상의 휘도 분포에 따라 상기 표시패널로 조사되는 광량을 조절하는 광 밸브 패널을 포함하고,

상기 광 밸브 패널은 동시에 스캐닝되는 제1 및 제2 그룹들로 분할되고,

상기 제1 및 제2 그룹들 각각은 서로 교차되는 컬럼 전극 패턴과 로우 라인 간의 전압 차에 구동되는 다수의 액정셀들을 포함하고,

상기 컬럼 전극 패턴들은 상기 제1 및 제2 그룹들 간에 분리되어 데이터 라인을 통해 데이터 전압을 공급받고,

상기 데이터 라인들은 상기 제1 그룹의 컬럼 전극 패턴에 연결된 제1 데이터 라인; 및

상기 제2 그룹의 컬럼 전극 패턴에 연결된 제2 데이터 라인을 포함하고,

상기 제1 그룹의 제1 로우 라인과 상기 제2 그룹의 제1 로우 라인에 제1 데이터 전압에 동기되는 제1 스캔 펄스가 동시에 인가된 후, 상기 제1 그룹의 제2 로우 라인과 상기 제2 그룹의 제2 로우 라인에 제2 데이터 전압에 동기되는 제2 스캔 펄스가 동시에 인가되는 액정표시장치.

청구항 6

제5 항에 있어서,

상기 데이터 라인들은 상기 컬럼 전극 패턴에 연결되어 그룹 단위로 상기 데이터 전압을 공급하는 액정표시장치.

청구항 7

제5 항에 있어서,

상기 데이터 라인과 상기 컬럼 전극 패턴 사이에는 절연층이 배치되고, 상기 절연층을 관통하는 컨택홀을 통해 상기 데이터 라인과 상기 컬럼 전극 패턴이 전기적으로 연결되는 액정표시장치.

청구항 8

제5 항에 있어서,

상기 데이터 라인, 상기 컬럼 전극 패턴 및 상기 로우 라인은 투명 전극 물질을 포함하는 액정표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 입력 영상의 휘도 분포를 바탕으로 표시패널에 입사되는 광량을 조절하는 액정표시장치에 관한 것이다.

배경 기술

[0002] 평판표시장치에는 액정표시장치(Liquid Crystal Display: LCD), 전계 방출 표시장치(Field Emission Display: FED), 플라즈마 디스플레이 패널(Plasma Display Panel: PDP) 및 유기 발광다이오드소자(Organic Light Emitting Diode Device, OLED) 등이 있다. 평판표시장치는 데이터 라인들과 게이트 라인들이 직교되도록 배치되고, 데이터 라인과 게이트 라인이 직교하는 영역이 하나의 화소로 정의된다. 화소들은 패널에서 매트릭스 형태로 복수 개가 형성된다. 각 화소들을 구동하기 위해서, 데이터 라인들에는 표시하고자 하는 컬러의 데이터전압이 공급되고 게이트 라인들에는 게이트펄스가 순차적으로 공급된다. 그리고 게이트펄스가 공급되는 표시라인의 픽셀들에 컬러의 데이터전압이 공급되며, 모든 표시라인들이 게이트펄스에 의해 순차적으로 스캐닝되면서 영상을 표시한다.

[0003] 액정표시장치 중 표시패널의 아래에는 표시패널에 빛을 균일하게 조사하기 위한 백라이트 유닛이 배치된다.

[0004] 광 밸브(Light Valve, LV)패널은 표시패널과 백라이트 유닛 사이에 배치된다. 광 밸브 패널(LV)은 입력 영상의 휘도 분포에 따라 표시패널로 조사되는 광량을 조절한다.

[0005] 도 1 내지 도 4를 살펴보면, 광 밸브 패널(LV, 10)의 픽셀레이(13)는 컬럼라인(Column line, C1 내지 Cm 1 2)과 로우 라인(Row line, R1 내지 Rn, 11)의 매트릭스(matrix)로 구성된다. 광 밸브 패널(LV, 10)은 능동매트릭스(AM, Active matrix)을 구동하는 능동매트릭스 구동방식 또는 수동매트릭스(PM, Passive matrix)를 구동하는 수동매트릭스 구동방식을 통해 구동된다. 수동매트릭스(PM, Passive matrix) 구동방식은 능동매트릭스(AM, Active matrix) 구동방식과 달리 스위칭 트랜지스터(Switching Transistor)없이 단순하게 컬럼라인(Column line, 12)과 로우 라인(Row line, 11)에 각각 전압을 공급하고, 컬럼라인(12)에 공급되는 전압과 로우 라인(11)에 공급되는 전압 간의 차로 휘도를 제어한다. 수동매트릭스(PM, Passive matrix) 구동방식은 다음과 같은 수학적 식 1을 통해 픽셀의 휘도를 제어한다.

[0006] [수학식1]

$$\{V_{ON}\} = \sqrt{\frac{(V_r + V_c)^2 + (N - 1)V_c^2}{N}}$$

$$\{V_{OFF}\} = \sqrt{\frac{(V_r - V_c)^2 + (N - 1)V_c^2}{N}}$$

$$SR = \frac{\{V_{ON}\}}{\{V_{OFF}\}} \quad SR_{max} = \frac{\sqrt{N+1}}{\sqrt{N-1}}$$

$$SR_{max}, \text{When } V_r = \sqrt{N}V_c$$

[0007]

[0008] 여기서 N은 로우 라인(11)의 개수이고, Vr은 로우 라인(11)에 공급되는 전압이고, Vc는 컬럼라인에 공급되는 데이터전압이다. 도 2를 살펴보면, 스캔구동부(미도시)는 타이밍컨트롤러의 제어 하에 제1 로우 라인 내지 제n 로우 라인에 일정한 전압을 가지는 스캔펄스를 순차적으로 공급한다. 데이터구동부(미도시)는 타이밍 컨트롤러의 제어 하에 다수의 컬럼라인에 정극성/부극성 데이터전압을 공급한다.

[0009] 제1 로우 라인과 제1 컬럼라인이 교차되는 제11 픽셀(13)에서는 부극성 데이터 전압에 동기되는 스캔펄스 간의 전압 차가 높아짐으로써, 투과율이 낮아져 액정셀의 휘도가 낮아지고, 제2 로우 라인과 제1 컬럼라인이 교차되는 제21 픽셀에서는 정극성 데이터 전압에 동기되는 스캔 펄스 간의 전압 차가 낮아짐으로써, 투과율이 높아져 액정셀의 휘도가 높아지고, 제3 로우 라인과 제1 컬럼라인이 교차되는 제31 픽셀에서는 부극성 데이터 전압에 동기되는 스캔펄스 간의 전압 차가 높아짐으로써, 투과율이 낮아져 액정셀의 휘도가 낮아진다.

[0010] 수동매트릭스(PM, Passive matrix) 구동방식은 스위칭 트랜지스터(Switching Transister)가 없기 때문에 앞 단의 픽셀의 데이터가 공급된 후 다음 단의 픽셀의 데이터가 공급되면, 앞 단의 픽셀에 영향을 준다.

[0011] 수동매트릭스(PM, Passive matrix) 구동방식에서 픽셀에 걸리는 구동전압은 한 프레임 동안 픽셀에 걸리는 전압의 RMS(Root Mean Square, 제곱평균제곱근)이다.

[0012] 수동매트릭스(PM, Passive matrix) 구동방식은 RMS이라는 특성상 로우 라인의 수에 따라 구동전압의 변동특성을 가진다. 도 3 및 도 4에 도시된 바와 같이, 로우 라인의 개수가 증가할수록 구동전압이 높아진다. 구동전압은 로우 라인의 개수가 적을수록 전압의 폭이 넓어지면서 전압의 크기가 작아진다. 이와 반대로, 로우 라인의 개수가 많을수록 전압의 폭이 좁아지면서 전압의 크기가 커진다. 도 4에 도시된 그래프를 참조하면, 로우 라인의 개수가 증가할수록 구동전압의 크기는 커지는 것을 알 수 있다. 이와 같이, 구동전압의 크기가 커지면, 데이터 집적회로(IC, Integrated Circuit)가 출력할 수 있는 구동전압의 범위를 벗어나는 문제가 발생한다.

[0013] 또한, 데이터 집적회로(IC, Integrated Circuit)는 출력되는 구동전압이 커질수록 비용이 증가된다.

발명의 내용

해결하려는 과제

[0014] 본 발명의 목적은 상기 종래 기술의 문제점들을 해결하고자 안출된 발명으로써, 로우 라인들을 다수의 그룹으로 분할하고, 분할된 다수의 그룹에 스캔 펄스를 동시에 공급하여 낮은 구동전압으로 고해상도의 영상을 구현할 수 있는 광 밸브 패널과 이를 이용한 액정표시장치를 제공하는데 있다.

과제의 해결 수단

[0015] 본 발명의 광 밸브 패널은 서로 교차되는 컬럼 전극 패턴과 로우 라인 간의 전압 차에 구동되는 다수의 액정셀들이 배치되는 제1 및 제2 그룹들을 포함하고, 컬럼 전극 패턴들은 제1 및 제2 그룹들 간에 분리되어 데이터 라인을 통해 데이터 전압을 공급받는다.

[0016] 데이터 라인들은 제1 그룹의 컬럼 전극 패턴에 연결된 제1 데이터 라인과 제2 그룹의 컬럼 전극 패턴에 연결된

제2 데이터 라인을 포함하고, 제1 그룹의 제1 로우 라인과 제2 그룹의 제1 로우 라인에 제1 데이터 전압에 동기되는 제1 스캔 펄스가 동시에 인가된 후, 제1 그룹의 제2 로우 라인과 상기 제2 그룹의 제2 로우 라인에 제2 데이터 전압에 동기되는 제2 스캔 펄스가 동시에 인가된다.

- [0017] 데이터 라인들은 컬럼 전극 패턴에 연결되어 그룹 단위로 데이터 전압을 공급한다.
- [0018] 데이터 라인과 컬럼 전극 패턴 사이에는 절연층이 배치되고, 절연층을 관통하는 컨택홀을 통해 데이터 라인과 컬럼 전극 패턴이 전기적으로 연결된다.
- [0019] 데이터 라인, 컬럼 전극 패턴 및 로우 라인은 투명 전극 물질을 포함한다.
- [0020] 본 발명의 액정표시장치는 입력 영상의 데이터를 기입하는 픽셀들을 가지는 표시패널, 표시패널에 빛을 조사하는 백라이트 유닛 및 표시패널과 백라이트 유닛 사이에 배치되어 입력 영상의 휘도 분포에 따라 상기 표시패널로 조사되는 광량을 조절하는 광 밸브 패널을 포함한다.

발명의 효과

- [0021] 본 발명은 로우 라인들을 다수의 그룹으로 분할하고, 분할된 다수의 그룹에 스캔 펄스를 동시에 공급함으로써, 낮은 구동전압으로 고해상도를 구현할 수 있다.
- [0022] 본 발명은 광 밸브 패널을 이용하여 명암비를 극대화할 수 있고, 컬럼 전극 패턴들, 로우 라인들 및 데이터 라인을 투명 전극으로 형성함으로써 무아레 현상을 방지할 수 있다.
- [0023] 본 발명은 광 밸브 패널의 구조를 단순하게 하여 광 밸브 패널의 제조 공정수를 감소시켜 수율을 높이는 동시에 영가의 광 밸브 패널을 구현할 수 있다.

도면의 간단한 설명

- [0024] 도 1은 종래의 광 밸브 패널의 컬럼라인과 로우 라인이 매트릭스로 구성되는 것을 보여주는 도이고,
- 도 2는 종래의 광 밸브 패널의 컬럼라인과 로우 라인에 공급되는 구동전압에 의해 구동되는 것을 보여주는 도이고,
- 도 3은 종래의 광 밸브 패널에서 로우 라인의 개수에 따라 구동전압의 크기가 변화되는 것을 보여주는 도이고,
- 도 4는 도 3에 도시된 로우 라인의 개수에 따라 변환되는 구동전압의 크기를 그래프로 보여주는 도이고,
- 도 5는 본 발명의 실시 예에 따른 액정표시장치를 보여주는 블럭도이고,
- 도 6은 도 5에 도시된 표시패널, 광 밸브 패널 및 백라이트 유닛의 적층 구조를 보여주는 사시도이고,
- 도 7은 광 밸브 패널로 인한 명암비 개선 효과를 보여주는 도이고,
- 도 8은 본 발명의 실시 예에 따른 광 밸브 패널의 컬럼 전극 패턴들과 로우 라인들이 매트릭스로 구성되는 것을 보여주는 도이고,
- 도 9는 도 8의 일부분을 확대한 것을 보여주는 도이고,
- 도 10은 도 8에서 컬럼 전극 패턴들과 로우 라인들이 매트릭스로 구성되는 부분을 절단한 것을 보여주는 도이고,
- 도 11은 도 9의 일부분을 확대한 것을 보여주는 도이고,
- 도 12a는 본 발명의 실시 예에 따라 광 밸브 패널의 컬럼 전극 패턴들을 다수의 그룹으로 분할하는 것을 보여주는 도이고,
- 도 12b는 본 발명의 실시 예에 따라 다수의 그룹으로 분할된 로우 라인들에 구동전압을 동시에 공급하는 것을 보여주는 도이고,
- 도 13은 본 발명의 실시 예에 따라 분할된 로우 라인들에 공급되는 구동전압의 실험치를 보여주는 도이고,
- 도 14는 본 발명의 실시 예에 따라 분할된 다수의 그룹들에 구동전압이 동시에 공급되는 구동시간을 보여주는 도이다.

발명을 실시하기 위한 구체적인 내용

- [0025] 이하 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시 예들을 상세히 설명한다. 명세서 전체에 걸쳐서 동일한 참조번호들은 실질적으로 동일한 구성요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다.
- [0026] 도 5 내지 도 6을 참조하면, 본 발명의 액정표시장치는 픽셀 어레이가 형성된 표시패널(PNL1, 110), 표시패널(PNL1, 110)에 빛을 조사하는 백라이트 유닛(BLU, 310), 표시패널(PNL1, 110)과 백라이트 유닛(BLU, 310) 사이에 배치된 광 밸브 패널(PNL2, 210), 제1 패널 구동부(120, 130, 140), 제2 패널 구동부(220, 230, 240), 백라이트 구동부(320)를 포함한다.
- [0027] 표시패널(PNL1, 110)은 액정층을 사이에 두고 대향하는 상판과 하판을 포함한다. 표시패널(PNL1, 110)의 픽셀 어레이는 데이터라인들(DL)과 게이트라인들(GL)의 교차 구조에 의해 매트릭스 형태로 배열되는 픽셀들을 포함하여 입력 영상을 표시한다. 픽셀들 각각은 박막트랜지스터(Thin Film Transistor, TFT)를 통해 데이터전압을 충전하는 픽셀 전극(21)과 공통전압(Vcom)이 인가되는 공통 전극(22)의 전압 차에 의해 구동되는 액정 분자들을 이용하여 빛의 투과량을 조정한다. 픽셀 전극(21)과 공통 전극(22)은 투명 전극 예를 들면, ITO(Indium-Tin Oxide)으로 형성될 수 있다.
- [0028] 표시패널(PNL1, 110)의 액정 모드는 TN(Twisted Nematic) 모드와 VA(Vertical Alignment) 모드, IPS(In Plane Switching) 모드, FFS(Fringe Field Switching) 모드 등 공지된 어떠한 액정 모드로도 적용될 수 있다.
- [0029] 표시패널(PNL1, 110)의 하판은 하부 투명 기판을 포함한다. 하부 투명 기판에는 데이터라인들(DL), 게이트라인들(GL), 공통 전극(22), TFT에 접속된 픽셀 전극(21), 및 픽셀 전극(21)에 접속된 스토리지 커패시터(Storage Capacitor, Cst) 등이 형성된다. TFT들은 서브 픽셀마다 하나씩 형성되어 픽셀 전극(21)에 연결된다. TFT들은 비정질 실리콘(amorphous Si, a-Si) TFT, LTPS(Low Temperature Poly Silicon) TFT, 산화물 TFT(Oxide TFT) 등으로 구현될 수 있다. TFT들은 서브 픽셀들의 화소 전극에 1:1로 연결된다. 공통 전극(22)과 픽셀 전극(21)은 절연막을 사이에 두고 분리된다.
- [0030] 표시패널(PNL1, 110)의 상판은 상부 투명 기판을 포함한다. 상부 투명 기판에는 블랙 매트릭스(Black matrix, BM)와 컬러 필터(Color filter, CF)를 포함한 컬러 필터 어레이가 형성된다.
- [0031] 표시패널(PNL1, 110)의 상판과 하판 각각에는 편광 필름(110a, 110b)이 접착되고, 액정의 선경사각(pretilt angle)을 설정하기 위한 배향막이 형성된다. 상판과 하판 사이에는 액정셀의 셀갭(Cell gap)을 유지하기 위한 스페이서(spacer)가 형성될 수 있다.
- [0032] 백라이트 유닛(BLU, 310)은 직하형(direct type) 백라이트 유닛 또는, 에지형(edge type) 백라이트 유닛으로 구현될 수 있다. 백라이트 유닛은 광원(LS), 도광판(LGP), 광학 시트(OPT) 등을 포함한다. 광원(LS)은 LED(Light Emitting Diode)와 같은 점광원으로 구현될 수 있다. 광원(LS)들은 백라이트 구동부(320)로부터 공급되는 구동 전압에 따라 그 휘도가 독립적으로 조절된다. 광학 시트(OPT)는 1 매 이상의 프리즘 시트와 1 매 이상의 확산 시트를 포함하여 도광판(LGP)으로부터 입사되는 빛을 확산하고 표시패널(PNL1, 110)의 광입사면에 대하여 실질적으로 수직인 각도로 빛의 진행경로를 굴절시킨다.
- [0033] 광 밸브 패널(PNL2, 210)은 표시패널(PNL1, 110)과 백라이트 유닛(BLU, 310) 사이에 배치된다. 광 밸브 패널(PNL2, 210)은 상판과 하판에 인가되는 전압 차에 따라 액정 분자들을 구동하여 표시패널(PNL1, 110)에 조사되는 광량을 조절한다. 광 밸브 패널(PNL2, 210)은 전기적으로 제어되는 액정 분자들을 이용하여 입력 영상에 동기하여 광량을 조절하는 액정 셔터(shutter)이다. 광 밸브 패널(PNL2, 210)은 액정층을 사이에 두고 대향하는 상판과 하판을 포함한다. 광 밸브 패널(PNL2, 210)의 액정 모드는 TN(Twisted Nematic) 모드일 수 있으나 이에 한정되지 않는다.
- [0034] 광 밸브 패널(PNL2, 210)은 다수의 그룹들(group)로 분할되고, 그룹(group)들은 서로 교차되는 컬럼 전극 패턴과 로우 라인 간의 전압 차에 구동되는 다수의 액정셀들이 배치된다.
- [0035] 광 밸브 패널(PNL2, 210)의 하판은 하부 투명 기판을 포함한다. 하부 투명 기판은 그룹 단위로 연결된 데이터 라인들을 포함한다. 하나의 그룹은 서로 교차되는 복수의 컬럼 전극 패턴과 복수의 로우 라인을 포함한다. 그룹들은 제1 그룹과 제2 그룹을 포함한다. 데이터 라인들은 제1 그룹의 컬럼 전극 패턴에 연결된 제1 데이터 라인

과 제2 그룹의 컬럼 전극 패턴에 연결된 제2 데이터 라인을 포함한다.

- [0036] 데이터 라인들은 컬럼 전극 패턴에 연결되어 그룹 단위로 전압을 직접 공급한다. 따라서, 광 밸브 패널(PNL2, 210)에는 TFT나 게이트 라인(또는 스캔 라인)이 필요 없다. 이로 인하여, 본 발명은 무아레 현상과 휘선을 방지할 수 있을 뿐 아니라 광 밸브 패널(PNL2, 210)의 구조를 단순하게 하여 광 밸브 패널(PNL2, 210)의 제조 공정 수를 감소시켜 수율을 높일 수 있다. 게다가, 본 발명의 광 밸브 패널(PNL2, 210)은 구조가 간단해짐으로써, 제조비용을 절감할 수 있다.
- [0037] 컬럼 전극 패턴과 데이터 라인은 ITO(Indium-Tin Oxide), IZO(Indium Zinc Oxide)와 같은 투명 전극 물질로 형성된다. 데이터 라인은 무아레(Moire)를 방지하기 위하여 투명 전극으로 형성되는 것이 바람직하나 이에 한정되지 않는다. 데이터 라인은 투명 전극의 저항을 보상하기 위하여 저저항 금속으로 형성될 수도 있다. 광 밸브 패널(PNL2, 210)의 하판에는 TFT와 게이트 라인이 없다.
- [0038] 컬럼 전극 패턴은 표시패널(PNL1, 110)의 픽셀들과 대향하도록 픽셀 전극(11)과 같은 크기로 분할될 수 있으나 이에 한정되지 않는다. 컬럼 전극 패턴은 데이터 라인을 통해 데이터전압을 공급 받는다.
- [0039] 광 밸브 패널(PNL2, 210)의 액정 분자들은 컬럼 전극 패턴의 전압과 공통 전압 간의 전압 차에 따라 구동되어 표시패널(PNL1, 110)에 조사되는 광량을 조절한다. 컬럼 전극 패턴에 인가되는 데이터전압은 입력 영상의 휘도 분포에 따라 달라진다. 공통 전압은 표시패널(PNL1, 110)의 공통 전압(Vcom)과 마찬가지로 컬럼 전극 패턴에 같은 전압으로 인가된다.
- [0040] 광 밸브 패널(PNL2, 210)의 상판은 상부 투명 기관(21)을 포함한다. 상부 투명 기관(21)에는 공통 전극이 형성된다. 공통 전극은 ITO와 같은 투명 전극 물질로 형성된다. 상판은 광 투과율을 높이고 무아레(Moire)를 방지하기 위하여 컬러 필터나 블랙 매트릭스(BM)를 포함하지 않는 것이 바람직하다.
- [0041] 광 밸브 패널(PNL2, 210)의 하판에는 편광 필름(210b)이 접착된다. 광 밸브 패널(PNL2, 210)의 하판과 상판 각각에서 액정층과 접하는 면에 배향막이 형성된다. 상판과 하판 사이에는 액정셀의 셀갭(Cell gap)을 유지하기 위한 스페이서(spacer)가 형성될 수 있다.
- [0042] 표시패널(PNL1, 110)과 광 밸브 패널(PNL2, 210)은 접착제(23) 예를 들어, OCA(Optical Clear Adhesive)로 접착될 수 있다.
- [0043] 제1 패널 구동부(120, 130, 140)는 입력 영상의 데이터를 픽셀들에 기입한다. 제1 패널 구동부(120, 130, 140)는 제1 타이밍 컨트롤러(140), 제1 데이터 구동부(120) 및 제1 게이트 구동부(130)를 포함한다.
- [0044] 제1 패널 구동부(120, 130, 140)는 하나의 집적회로(Integrated Circuit, IC)로 집적될 수 있다.
- [0045] 제1 타이밍 컨트롤러(140)는 호스트 시스템(150)으로부터 수신된 입력 영상의 디지털 비디오 데이터를 제1 데이터 구동부(120)로 전송한다. 제1 타이밍 컨트롤러(140)는 입력 영상 데이터와 동기되는 타이밍 신호들을 호스트 시스템(150)으로부터 수신한다. 타이밍 신호들은 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(DE), 클럭(CLK) 등을 포함한다. 제1 타이밍 컨트롤러(140)는 입력 영상의 픽셀 데이터와 함께 수신되는 타이밍 신호들(Vsync, Hsync, DE, CLK)을 바탕으로 제1 데이터 구동부(120)와 제1 게이트 구동부(130)의 동작 타이밍을 제어한다. 제1 타이밍 컨트롤러(140)는 픽셀 어레이의 극성을 제어하기 위한 극성제어신호를 제1 데이터 구동부(120)의 소스 드라이브 IC들 각각에 전송할 수 있다.
- [0046] 제1 데이터 구동부(120)의 출력 채널들은 픽셀 어레이의 데이터 라인들(DL)에 연결된다. 제1 데이터 구동부(120)는 제1 타이밍 컨트롤러(140)로부터 입력 영상의 디지털 비디오 데이터를 수신한다. 제1 데이터 구동부(120)는 제1 타이밍 컨트롤러(140)의 제어 하에 입력 영상의 디지털 비디오 데이터를 정극성/부극성 감마보상전압으로 변환하여 정극성/부극성 데이터전압을 출력한다. 제1 데이터 구동부(120)의 출력 전압은 데이터 라인들(DL)에 공급된다. 제1 데이터 구동부(120)는 제1 타이밍 컨트롤러(140)의 제어 하에 픽셀들에 공급될 데이터전압의 극성을 반전시킨다.
- [0047] 제1 게이트 구동부(130)는 제1 타이밍 컨트롤러(140)의 제어 하에 게이트 라인들(GL)에 데이터전압에 동기되는 게이트 펄스를 순차적으로 공급한다. 제1 게이트 구동부(130)로부터 출력된 게이트 펄스는 데이터 라인들(DL)에 공급되는 데이터전압에 동기된다.
- [0048] 제2 패널 구동부(220, 230, 240)는 입력 영상에 동기하여 광 밸브 패널(PNL2, 210)을 투과하는 광량을 조절함으로써 표시패널(PNL1, 110)에서 재현된 영상의 명암비를 향상시킨다. 제2 패널 구동부(220, 230, 240)는 제2 타

이밍 컨트롤러(240), 제2 데이터 구동부(220) 및 제2 게이트 구동부(230)를 포함한다. 제2 패널 구동부(220, 230, 240)는 하나의 IC로 집적될 수 있다.

- [0049] 제2 타이밍 컨트롤러(240)는 입력 영상의 데이터를 제2 데이터 구동부(220)로 전송한다. 제2 타이밍 컨트롤러(240)는 입력 영상 데이터와 동기되는 타이밍 신호들을 호스트 시스템(150)으로부터 수신한다. 타이밍 신호들은 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(DE), 클럭(CLK) 등을 포함한다. 제2 타이밍 컨트롤러(240)는 입력 영상의 픽셀 데이터와 함께 수신되는 타이밍 신호들(Vsync, Hsync, DE, CLK)을 바탕으로 제2 데이터 구동부(220)의 동작 타이밍을 제어한다.
- [0050] 제2 데이터 구동부(220)는 제2 타이밍 컨트롤러(240)로부터 입력 영상의 디지털 비디오 데이터를 입력 받는다. 제2 데이터 구동부(220)는 제2 타이밍 컨트롤러(240)의 제어 하에 입력 영상의 디지털 비디오 데이터를 정극성/부극성 감마보상전압으로 변환하여 정극성/부극성 데이터전압을 출력한다. 제2 데이터 구동부(220)는 출력되는 데이터전압을 데이터 라인들에 공급한다. 제2 데이터 구동부(220)는 제2 타이밍 컨트롤러(240)의 제어 하에 픽셀들에 공급될 데이터전압의 극성을 반전시킨다.
- [0051] 제2 게이트 구동부(230)는 제2 타이밍 컨트롤러(240)의 제어 하에 분할된 다수의 그룹들(group)들에 데이터전압에 동기되는 스캔 펄스를 동시에 공급한다. 제2 게이트 구동부(230)로부터 출력된 스캔 펄스는 데이터 라인들(DL)에 공급되는 데이터전압에 동기된다.
- [0052] 제1 및 제2 패널 구동회로는 다양한 형태로 집적될 수 있다. 예를 들어, 제1 및 제2 타이밍 컨트롤러(140, 240)는 하나의 IC로 집적될 수 있다. 제1 및 제2 패널 구동부(120, 130, 140, 220, 230, 240)는 하나의 IC 집적회로로 집적될 수 있다.
- [0053] 호스트 시스템(150)은 TV(Television) 시스템, 셋톱박스, 네비게이션 시스템, DVD 플레이어, 블루레이 플레이어, 개인용 컴퓨터(PC), 홈 시어터 시스템, 폰 시스템(Phone system) 중 어느 하나일 수 있다.
- [0054] 본 발명의 액정표시장치는 도시하지 않은 전원부를 더 포함한다. 전원부는 직류-직류 변환기(DC-DC converter)를 이용하여 표시패널(PNL1, 110)과 광 밸브 패널(PNL2, 210)의 구동에 필요한 전압들을 발생한다. 이 전압들은 고전위 전원전압(VDD), 로직 전원전압(VCC), 감마기준전압, 게이트 하이 전압(VGH), 게이트 로우 전압(VGL), 공통전압(Vcom) 등을 포함한다. 고전위 전원전압(VDD)은 표시패널(PNL1, 110)의 픽셀에 충전될 최대 데이터전압이다. 로직 전원전압(VCC)은 제1 및 제2 패널 구동부(120, 130, 140, 220, 230, 240)의 IC 전원 전압이다. 게이트 하이전압(VGH)은 픽셀 어레이의 TFT들의 문턱 전압 이상으로 설정된 게이트 펄스의 하이 논리 전압이고, 게이트 로우전압(VGL)은 픽셀 어레이의 TFT들의 문턱 전압 보다 낮은 전압으로 설정된 게이트 펄스의 로우 논리 전압이다. 게이트 하이 전압(VGH)과 게이트 로우 전압(VGL)은 제1 게이트 구동부(130)에 공급된다. 게이트 펄스는 게이트 하이 전압(VGH)과 게이트 로우 전압(VGL) 사이에서 스윙한다. 구동 하이전압(H)은 설정된 스캔 펄스의 하이 논리 전압이고, 구동 로우전압(L)은 설정된 스캔 펄스의 로우 논리 전압이다. 구동 하이전압(H)과 구동 로우전압(L)은 제2 게이트 구동부에 공급된다. 스캔 펄스는 구동 하이전압(H)과 구동 로우전압(L) 사이에서 스윙한다. 공통 전압(Vcom)은 액정셀들(C1c)의 공통전극에 공급된다. 전원부는 고전위 전원전압(VDD)을 분압하여 감마기준전압을 발생한다. 감마기준전압은 제1 데이터 구동부(120) 내의 분압 회로에서 분압되어 제조에 따라 정극성/부극성 감마보상전압으로 나뉘어진다.
- [0055] 광 밸브 패널(PNL2, 210)은 픽셀 어레이에 표시되는 입력 영상의 데이터에 동기되어 픽셀들 각각에 조사되는 광량을 정밀하게 제어하여 표시패널(PNL1, 110)에서 재현되는 영상의 명암비를 극대화한다. 이를 도 7을 결부하여 설명하기로 한다.
- [0056] 도 7의 (A)는 광 밸브 패널(PNL2, 210)없이 백라이트가 표시패널(PNL1, 110)에 직접 조사될 때 표시패널(PNL1, 110)에 표시되는 샘플 이미지의 일 예이다. 도 7의 (B)는 광 밸브 패널(PNL2, 210)상에서 재현되는 샘플 이미지를 나타낸다. 도 7의 (C)는 표시패널(PNL1, 110)과 백라이트 유닛(BLU, 310) 사이에 광 밸브 패널(PNL2, 210)을 배치함으로써 액정표시장치에서 재현되는 영상의 명암비를 보여 준다. 광 밸브 패널(PNL2, 210)은 입력 영상에서 어두운 부분에 입사되는 광량을 더욱 낮추어 명암비를 향상시킨다.
- [0057] 도 8 내지 도 11을 살펴보면, 본 발명의 광 밸브 패널(PNL2, 210)은 액정 분자들은 컬럼 전극 패턴(112)의 전압과 공통 전압 간의 전압 차에 따라 구동되어 표시패널(PNL1, 110)에 조사되는 광량을 조절한다.
- [0058] 광 밸브 패널(PNL2, 210)은 다수의 그룹들(group)로 분할되고, 그룹(group)들은 서로 교차되는 컬럼 전극 패턴(112)과 로우 라인(111)들 간의 전압 차에 구동되는 다수의 액정셀들이 배치된다.

- [0059] 광 밸브 패널(PNL2, 210)은 액정층을 사이에 두고 대향하는 상판(117)과 하판(116)을 포함한다.
- [0060] 광 밸브 패널(PNL2, 210)의 하판(116)은 하부 투명 기판을 포함한다. 하부 투명 기판은 그룹 단위로 연결된 데이터 라인(114)들을 포함한다. 하나의 그룹(group)은 서로 교차되는 복수의 컬럼 전극 패턴(112)들과 복수의 로우 라인(111)들을 포함한다. 그룹(group)들은 제1 그룹(1group)과 제2 그룹(2group)을 포함한다. 데이터 라인(114)들은 제1 그룹(1group)의 컬럼 전극 패턴(112a)에 연결된 제1 데이터 라인(114a)과 제2 그룹(2group)의 컬럼 전극 패턴(112b)에 연결된 제2 데이터 라인(114b)을 포함한다.
- [0061] 컬럼 전극 패턴(112)들은 제1 및 제2 그룹(1group, 2group)들 간에 분리되어 데이터 라인(114)을 통해 데이터 전압을 공급받는다. 즉, 도 9에 도시된 바와 같이, 컬럼 전극 패턴(112)은 제1 컬럼 전극 패턴(112a)과 제2 컬럼 전극 패턴(112b)을 포함한다. 제1 컬럼 전극 패턴(112a)은 제1 그룹(1group)에 배치되고, 제2 컬럼 전극 패턴(112b)은 제2 그룹(2group)에 배치된다. 컬럼 전극 패턴(112)들은 그룹(group) 단위로 분리되어 배치되나 데이터 라인(114)에 의해 전기적으로 연결될 수 있다.
- [0062] 광 밸브 패널(PNL2, 210)의 하판(116)은 하부 투명 기판을 포함한다. 하부 투명 기판의 상단면에 데이터 라인(114)들이 일정한 간격으로 배치되고, 데이터 라인(114)들을 감싸면서 하부 투명 기판의 상단면에 절연층(115)이 형성된다. 절연층(115)의 상단면에는 데이터 라인과 동일한 방향으로 컬럼 전극 패턴 라인(112)들이 나란하게 배치된다. 절연층(115)은 컬럼 전극 패턴(112)과 데이터 라인(114)들을 절연시킨다. 도 11에 도시된 바와 같이, 절연층(115)에 컨택홀이 배치되면, 컨택홀을 통해 컬럼 전극 패턴(112)과 데이터 라인(114)이 전기적으로 연결된다. 컬럼 전극 패턴(112)과 데이터 라인(114)은 ITO(Indium-Tin Oxide), IZO(Indium Zinc Oxide)와 같은 투명 전극 물질로 형성된다.
- [0063] 광 밸브 패널(PNL2, 210)의 상판(117)은 상부 투명 기판을 포함한다. 상부 투명 기판은 로우 라인(111)들을 포함한다. 로우 라인(111)은 ITO와 같은 투명 전극 물질로 형성된다. 하부 투명 기판의 상단면에 컬럼 전극 패턴(112)과 교차되는 방향으로 로우 라인(111)들이 일정한 간격으로 배치된다.
- [0064] 도 12a 및 도 12b를 살펴보면, 본 발명의 동작을 설명하기 위해 컬럼 전극 패턴과 로우 라인을 각각 6개씩 간략하게 도시하여 설명하기로 한다.
- [0065] 6개의 로우 라인(1Row 내지 6Row)들은 2개의 로우 라인씩 총 제1 내지 제3 그룹들(1group 내지 3group)로 분할되어 배치된다. 제1 로우 라인(1 Row)과 제2 로우 라인(2 Row)은 제1 그룹(1group)에 배치되고, 제3 로우 라인(3 Row)과 제4 로우 라인(4 Row)은 제2 그룹(2group)에 배치되고, 제5 로우 라인(5 Row)과 제6 로우 라인(6 Row)은 제3 그룹(3group)에 배치된다.
- [0066] 컬럼 전극 패턴(112a 내지 112c)들은 로우 라인들(1Row 내지 6Row)과 교차되어 배치된다. 컬럼 전극 패턴들(112a 내지 112c)은 수직방향(세로방향)으로 배치되고, 로우 라인들(1Row 내지 6Row)은 수평방향(가로방향)으로 배치된다.
- [0067] 컬럼 전극 패턴(112a 내지 112c)은 제1 컬럼 전극 패턴(112a) 내지 제3 컬럼 전극 패턴(112c)을 포함할 수 있다.
- [0068] 제1 컬럼 전극 패턴(112a)은 제1 그룹(1group)과 교차되도록 배치되고, 제2 컬럼 전극 패턴(112b)은 제2 그룹(2group)과 교차되도록 배치되고, 제3 컬럼 전극 패턴(112c)은 제3 그룹(3group)과 교차되도록 배치된다. 컬럼 전극 패턴들(112a 내지 112c)은 제1 및 제2 그룹(1group, 2group)들 간에 분리되어 데이터 라인(114a 내지 114c)을 통해 데이터전압을 공급받는다. 제1 컬럼 전극 패턴(112a) 내지 제3 컬럼 전극 패턴(112c)은 서로 전기적, 물리적으로 분리되어 배치된다.
- [0069] 복수의 데이터 라인들(114a 내지 114c)은 제1 데이터 라인(114a) 내지 제3 데이터 라인(114c)을 포함한다. 데이터 라인들(114a 내지 114c)은 제1 그룹(1group)의 제1 컬럼 전극 패턴(112a)에 연결된 제1 데이터 라인(114a), 제2 그룹(2group)의 제2 컬럼 전극 패턴(112b)에 연결된 제2 데이터 라인(114b) 및 제3 그룹(3group)의 제3 컬럼 전극 패턴(112c)에 연결된 제3 데이터 라인(114c)을 포함한다.
- [0070] 제2 데이터 구동부는 제2 타이밍 컨트롤러의 제어 하에, 제1 데이터 라인(114a) 내지 제3 데이터 라인(114c)에 정극성/부극성 데이터 전압을 공급할 수 있다.
- [0071] 제2 게이트 구동부는 제2 타이밍 컨트롤러의 제어 하에, 제1 그룹(1group)의 제1 로우 라인(1Row), 제2 그룹(2group)의 첫 번째 로우 라인인 제3 로우 라인(3Row) 및 제3 그룹(3group)의 첫 번째 로우 라인인 제5 로우 라인(5Row)에 제1 데이터전압에 동기되는 제1 스캔 펄스를 동시에 인가한 후, 제1 그룹(1group)의 제2 로우 라인

(2Row), 제2 그룹(2group)의 제2 로우 라인(4Row) 및 제3 그룹(3group)의 제2 로우 라인(6Row)에 제2 데이터전압에 동기되는 제2 스캔 펄스를 동시에 인가할 수 있다.

[0072] 제1 그룹의 제1 컬럼 전극 패턴(112a)에는 제1 데이터 라인(114a)을 통해 부극성/정극성 데이터 전압이 공급되고, 부극성/정극성 데이터 전압에 동기되어 제1 그룹의 제1 로우 라인(1Row)에 제1 스캔 펄스가 공급된다. 이와 동시에 제2 그룹의 제2 컬럼 전극 패턴(112b)에는 제2 데이터 라인(114b)을 통해 부극성/정극성 데이터 전압이 공급되고, 부극성/정극성 데이터 전압에 동기되어 제2 그룹의 첫 번째 로우 라인인 제3 로우 라인(3Row)에 제1 스캔 펄스가 공급된다. 이와 동시에 제3 그룹의 제3 컬럼 전극 패턴(112c)에는 제3 데이터 라인(114c)을 통해 부극성/정극성 데이터 전압이 공급되고, 부극성/정극성 데이터 전압에 동기되어 제3 그룹의 첫 번째 로우 라인인 제5 로우 라인(5Row)에 제1 스캔 펄스가 공급된다.

[0073] 제1 로우 라인(1Row)과 제1 컬럼 전극 패턴(112a)들이 교차되는 제1 그룹의 제1 로우 라인(1Row)에서는 부극성 데이터 전압에 동기되는 제1 스캔 펄스 간의 전압 차가 높아짐으로써, 투과율이 낮아져 액정셀의 휘도가 낮아지고, 제3 로우 라인(3Row)과 제2 컬럼 전극 패턴(112b)들이 교차되는 제2 그룹의 제3 로우 라인(3Row)에서는 부극성 데이터 전압에 동기되는 제1 스캔 펄스 간의 전압 차가 높아짐으로써, 투과율이 낮아져 액정셀의 휘도가 낮아지고, 제5 로우 라인(5Row)과 제3 컬럼 전극 패턴(112c)들이 교차되는 제3 그룹의 제5 로우 라인(5Row)에서는 부극성 데이터 전압에 동기되는 제1 스캔 펄스 간의 전압 차가 높아짐으로써, 투과율이 낮아져 액정셀의 휘도가 낮아진다. 제1 스캔 펄스는 제1 그룹의 제1 로우 라인(1Row), 제2 그룹의 제3 로우 라인(3Row) 및 제3 그룹의 제5 로우 라인(5Row)에 동시에 공급된다.

[0074] 이후 제2 로우 라인(2Row)과 제1 컬럼 전극 패턴(112a)들이 교차되는 제1 그룹의 제2 로우 라인(2Row)에서는 부극성 데이터 전압에 동기되는 제2 스캔 펄스 간의 전압 차가 낮아짐으로써, 투과율이 높아져 액정셀의 휘도가 높아지고, 제3 로우 라인(4Row)과 제2 컬럼 전극 패턴(112b)들이 교차되는 제2 그룹의 제4 로우 라인(4Row)에서는 부극성 데이터 전압에 동기되는 제2 스캔 펄스 간의 전압 차가 낮아짐으로써, 투과율이 높아져 액정셀의 휘도가 높아지고, 제6 로우 라인(6Row)과 제3 컬럼 전극 패턴(112c)들이 교차되는 제3 그룹의 제6 로우 라인(5Row)에서는 부극성 데이터 전압에 동기되는 제2 스캔 펄스 간의 전압 차가 낮아짐으로써, 투과율이 높아져 액정셀의 휘도가 높아진다. 제2 스캔 펄스는 제1 그룹의 제2 로우 라인(2Row), 제2 그룹의 제4 로우 라인(4Row) 및 제3 그룹의 제6 로우 라인(6Row)에 동시에 공급된다.

[0075] 제2 게이트 구동부는 복수의 로우 라인들(1Row 내지 6Row)에 스캔 펄스를 동시에 공급함으로써, 복수의 로우 라인들에 스캔 펄스가 순차적으로 공급되는 시간만큼 스캔 펄스의 폭을 늘릴 수 있다.

[0076] 스캔 펄스는 스캔 펄스의 폭이 늘어난 만큼 스캔 펄스의 전압크기를 줄일 수 있다. 이를 도 13에 결부하여 설명하기로 한다.

[0077] 도 13의 (a)를 참조하면, 종래의 광 밸브 패널에서는 컬럼 전극 패턴들을 240개로 하고, 로우 라인들을 120개로 하여 구동전압을 측정한 결과 구동전압이 16.3V가 측정되었고, 컬럼 전극 패턴들을 320개로 하고, 로우 라인들을 180개로 하여 구동전압을 측정한 결과 구동전압이 19.7V가 측정되었다. 측정된 결과를 분석해 보면, 종래의 광 밸브 패널은 로우 라인들의 개수가 증가할수록 구동전압이 크게 증가하는 것을 알 수 있다.

[0078] 도 13의 (b)를 참조하면, 본 발명에서는 컬럼 전극 패턴들을 240개로 하고, 로우 라인들을 120개로 하여 구동전압을 측정한 결과 구동전압이 4.3V가 측정되었고, 컬럼 전극 패턴들의 개수를 320개로 하고, 로우 라인들의 개수를 180개로 하여 구동전압을 측정한 결과 구동전압이 5.4 V가 측정되었다.

[0079] 본 발명에서는 로우 라인들이 120개일 경우에는 로우 라인들을 5개씩 묶어 24개의 그룹(제1 내지 제24 그룹)으로 형성하고, 로우 라인들이 180개일 경우에는 로우 라인들을 10개씩 묶어 18개의 그룹(제1 내지 제18 그룹)으로 형성하여 구동전압을 각각 측정한 결과이다.

[0080] 본 발명의 측정된 결과를 분석해 보면, 본 발명은 로우 라인들이 증가하더라도 구동전압이 크게 증가되지 않았으며, 충분히 낮은 구동전압으로도 해상도가 높은 영상을 구동시킬 수 있는 것을 알 수 있다.

[0081] 또한, 도 14의 (a)에 도시된 바와 같이, 종래의 광 밸브 패널은 로우 라인들에 스캔 펄스가 순차적으로 공급됨으로써, 하나의 프레임을 구동시키는 구동시간이 길었으나, 도 14의 (b)에 도시된 바와 같이, 본 발명의 광 밸브 패널은 제1 그룹 내지 제3 그룹에 스캔 펄스를 동시에 공급함으로써, 하나의 프레임을 구동시키는 구동시간을 종래의 구동시간보다 1/3으로 줄일 수 있다.

[0082] 도 14에서는 로우 라인들이 제1 내지 제3 그룹으로 분할되는 것을 도시하였으나, 이에 한정되는 것은 아니며,

로우 라인들이 F개의 그룹으로 분할될 수 있다. 여기서 F는 2 이상의 양의 정수이다. 로우 라인들이 F개의 그룹으로 분할될 경우 하나의 프레임을 구동시키는 구동시간을 종래보다 1/F만큼 줄일 수 있다.

[0083] 또한, 지금까지 본 발명에서는 컬럼 전극 패턴과 로우 라인 간의 전위차가 클수록 투과율 또는 계조가 낮아지는 노멀리 화이트 모드(normally white mode)로 구동되는 것을 설명하였으나, 이에 한정되는 것은 아니며, 컬럼 전극 패턴과 로우 라인 간의 전위차가 클수록 투과율 또는 계조가 높아지는 노멀리 블랙 모드(normally black mode)로 구동될 수 있다.

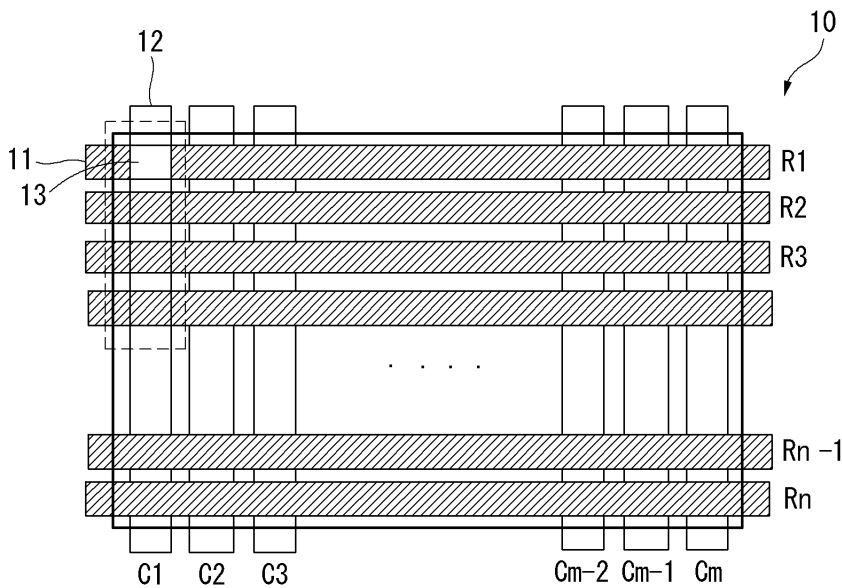
[0084] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

부호의 설명

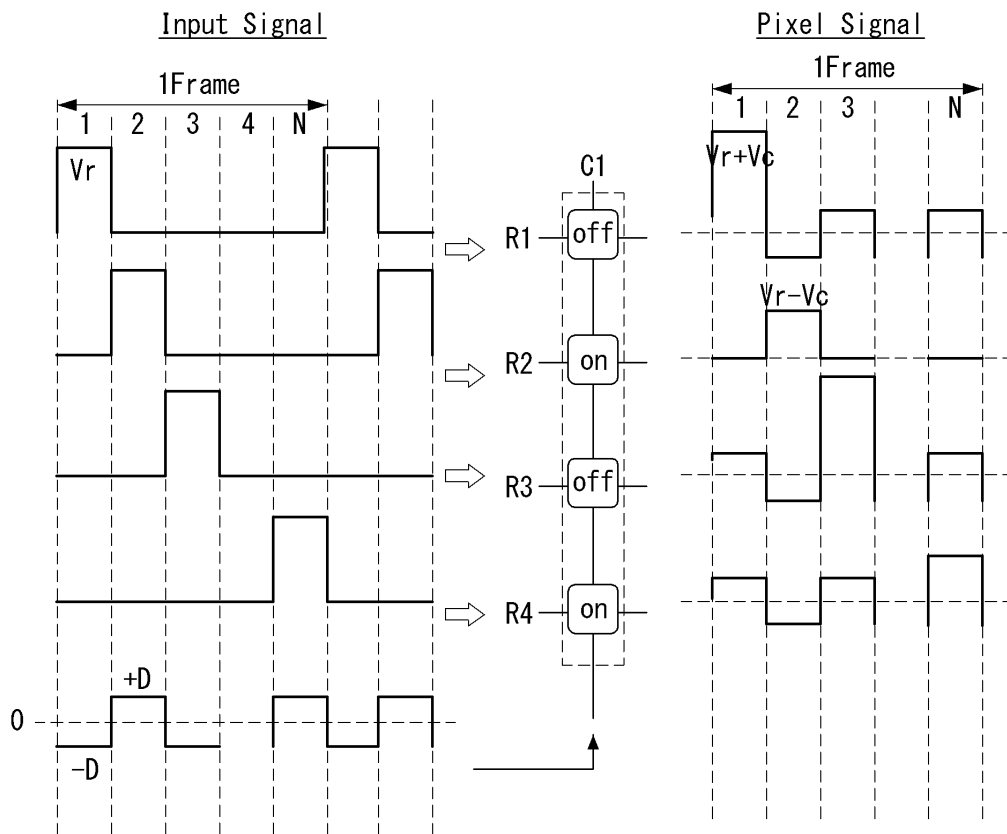
- [0085] 110 : 표시패널(PNL1) 120 : 제1 게이트 구동부
- 130 : 제1 데이터 구동부 140: 제1 타이밍 컨트롤러
- 150 : 호스트 시스템 210 : 광 밸브 패널(PNL2)
- 220 : 제2 게이트 구동부 230 : 제2 데이터 구동부
- 240: 제2 타이밍 컨트롤러 310 : 백라이트 유닛
- 320 : 백라이트 구동부

도면

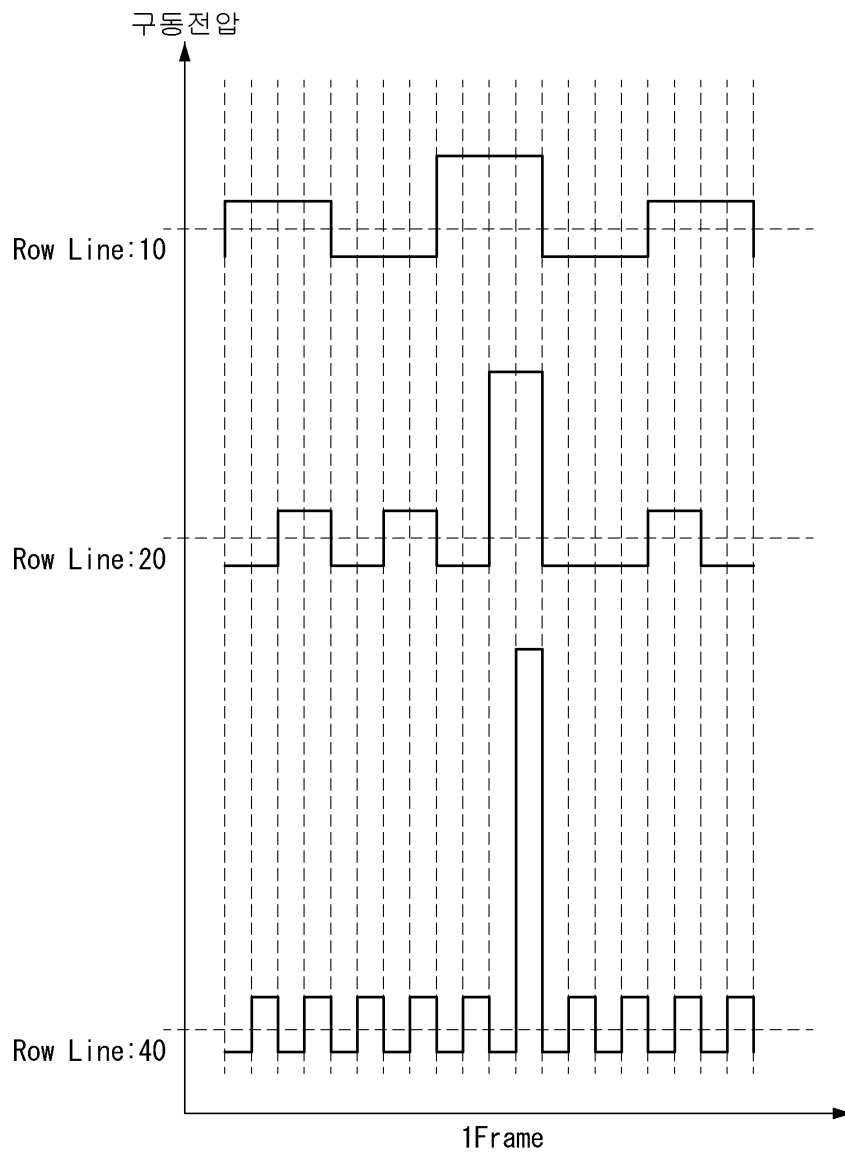
도면1



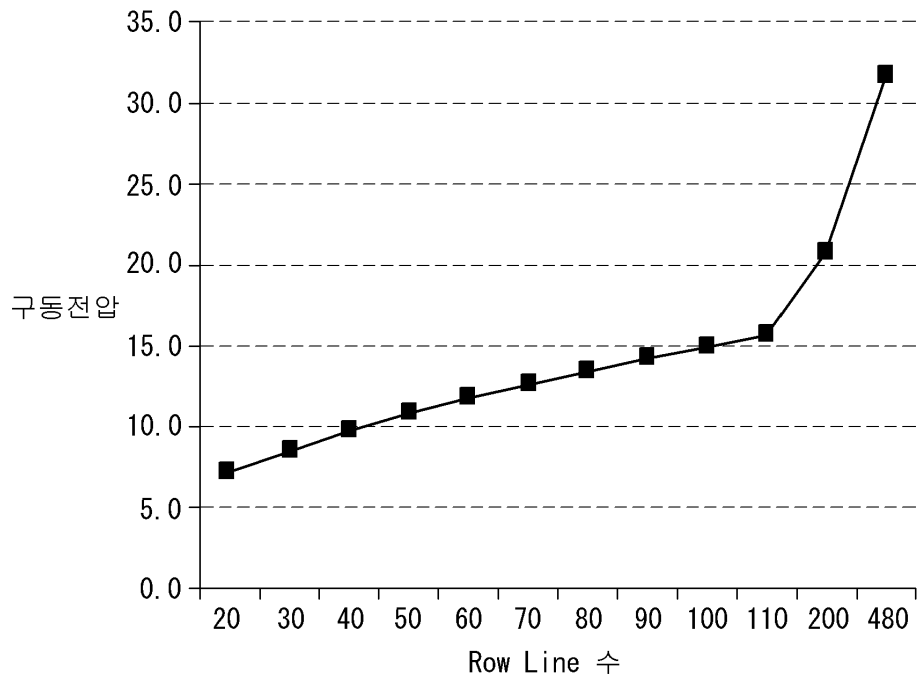
도면2



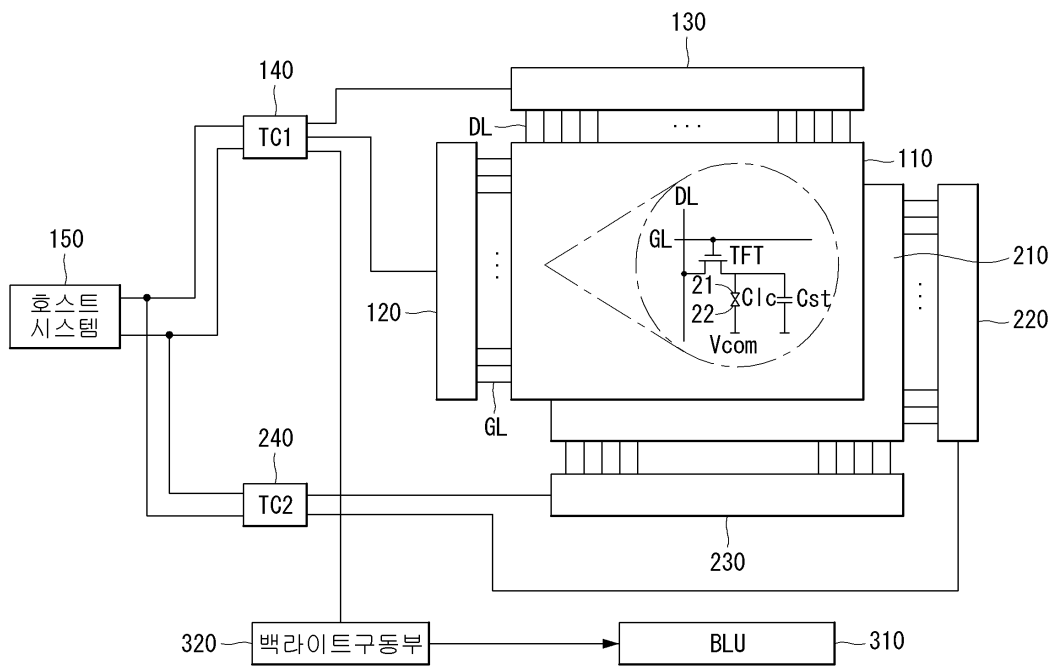
도면3



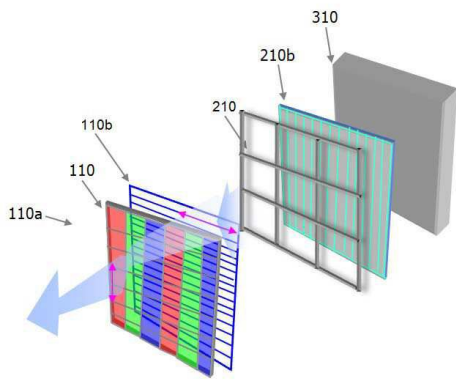
도면4



도면5



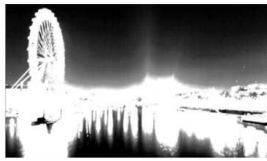
도면6



도면7



(A)

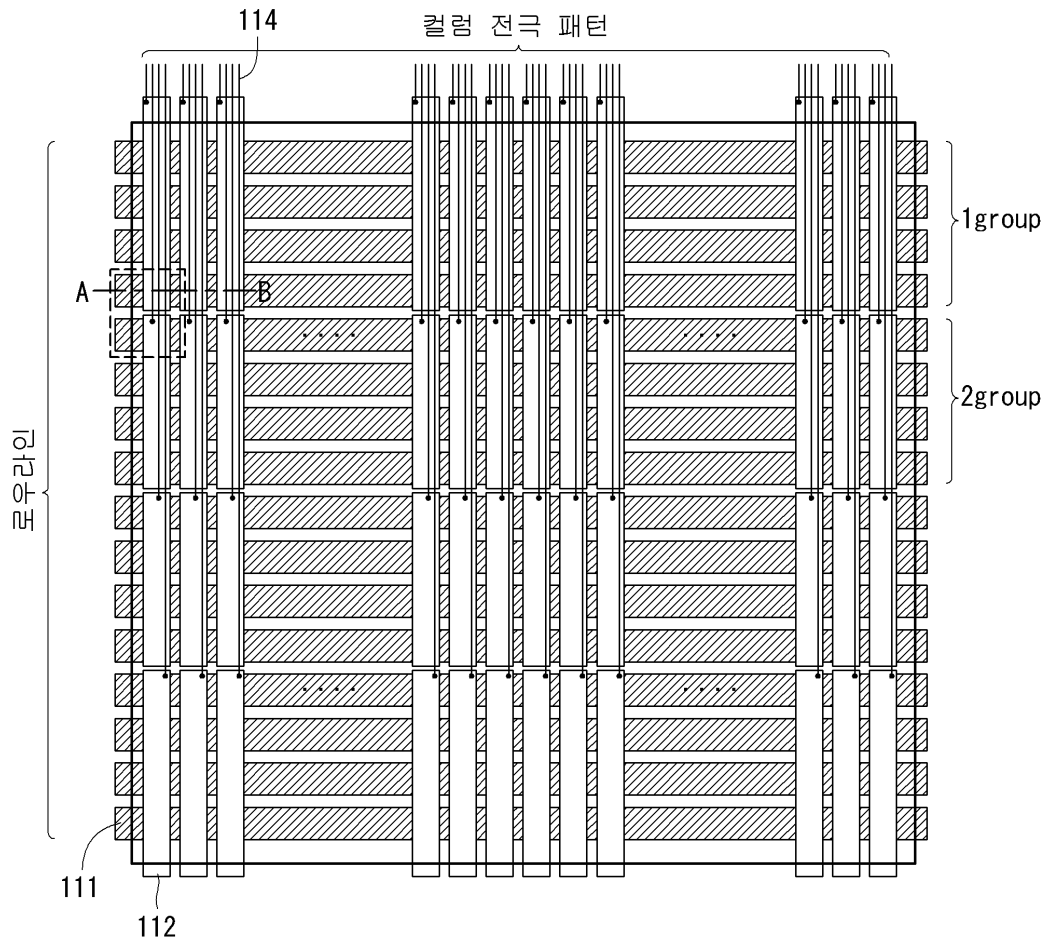


(B)

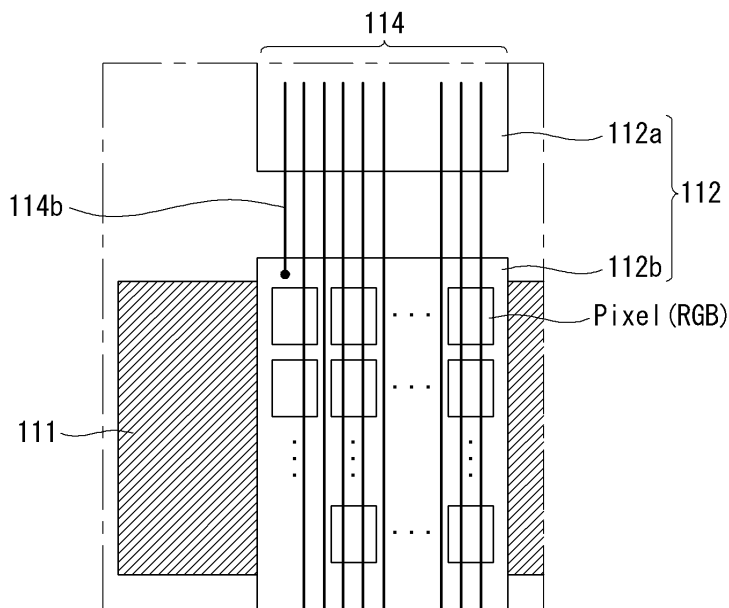


(C)

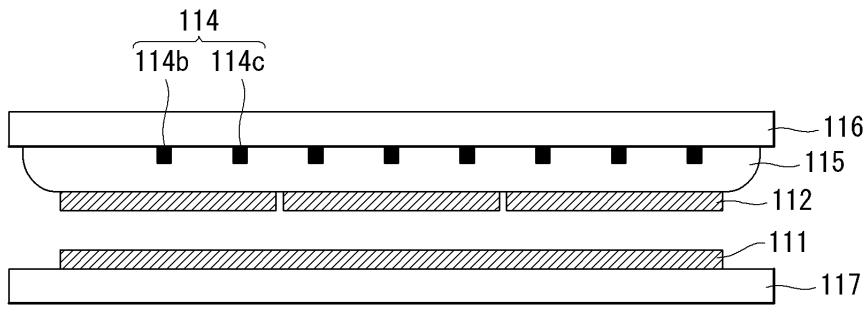
도면8



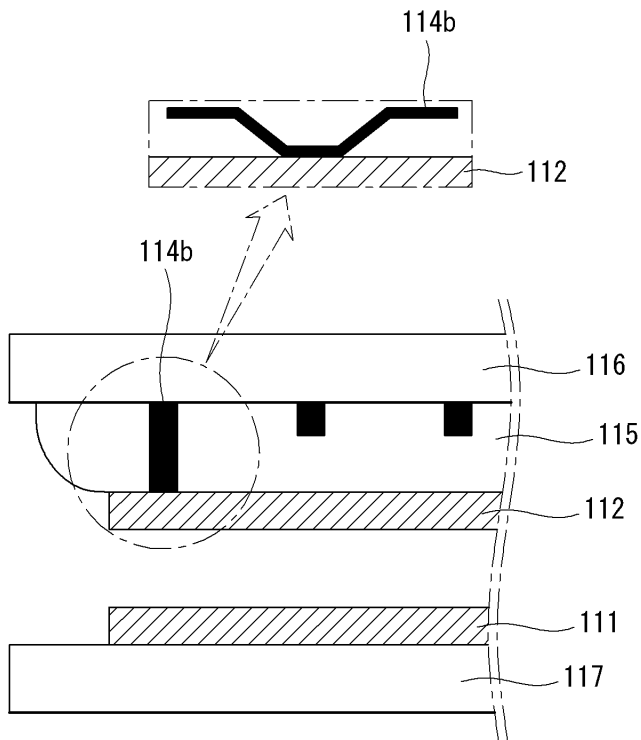
도면9



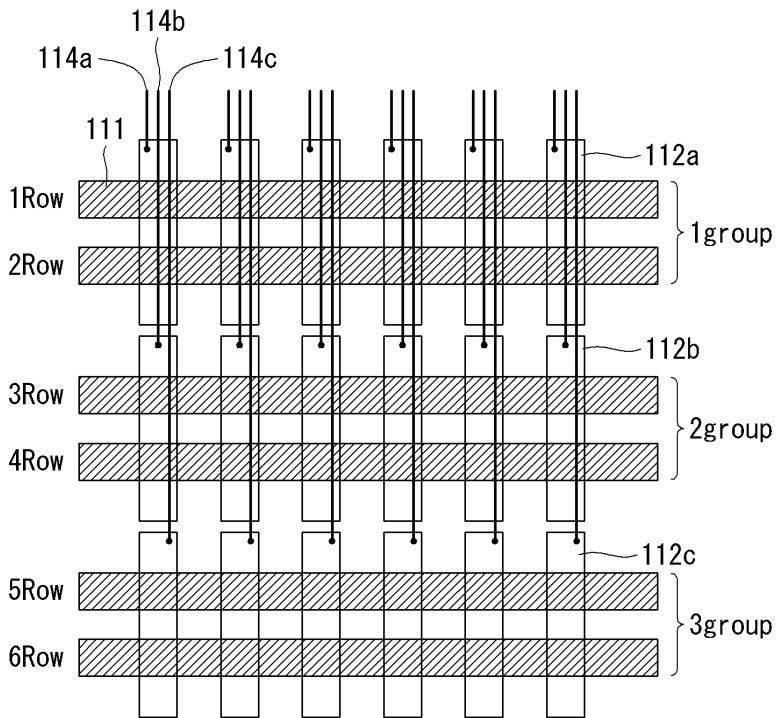
도면10



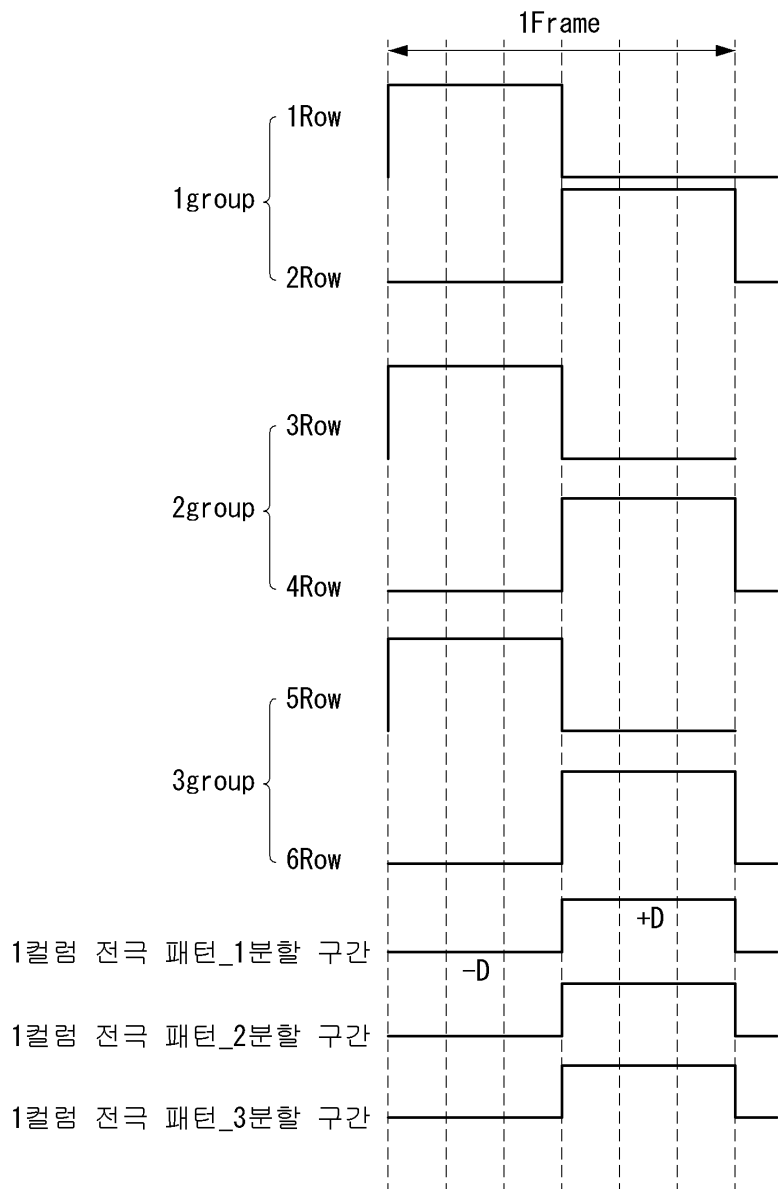
도면11



도면12a



도면12b



도면13

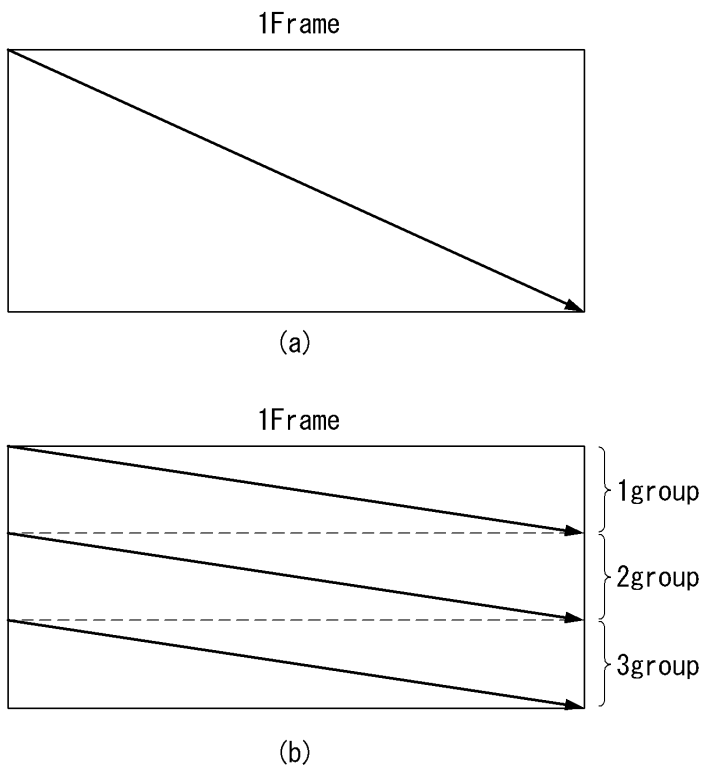
종래		본 발명 PM 구동									
Row (N)	구동 전압	Row (n)	구동 전압	Group 수	Block 수		Pixel수 (Block內)		구동 범위		
					세로	가로	세로	가로	V _{ON}	V _{OFF}	ΔV
90	14.2	3	3.8	30	90	192	10	12	1	1.9	0.9
108	15.5	4	4.0	27	108	213	9	10	1	1.7	0.7
120	16.3	5	4.3	24	120	240	8	9	1	1.6	0.5
108	15.5	6	4.5	18	108	320	6	10	1	1.5	0.4
180	19.7	10	5.4	18	180	320	6	6	1	1.4	0.3

(a)

구성안				n					
Panel 구조	LV	Row	M	5	6	8	9	10	
		Column	N	240	320	384	384	320	[line]
	AMPXL in LV PXL	Y	X	8	6	5	5	6	[EA]
		X	Y	9	10	9	8	6	[EA]
	LV Group수	S	24	18	15	15	18	[EA]	

(b)

도면14



专利名称(译)	标题：光阀面板和使用其的液晶显示装置		
公开(公告)号	KR1020170015819A	公开(公告)日	2017-02-09
申请号	KR1020150109208	申请日	2015-07-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	NAM SANG JIN 남상진 YOO OOK SANG 유옥상 YOO SEUNG JIN 유승진		
发明人	남상진 유옥상 유승진		
IPC分类号	G09G3/36		
CPC分类号	G09G3/3648 G09G3/3688 G09G3/3677		
外部链接	Espacenet		

摘要(译)

本发明的液晶显示器包括第一和第二组，其中驱动的多个液晶单元排列在彼此交叉的列电极图案和行线之间的电压差中，并且列电极图案在第一和第二组之间分开并且提供通过数据线与数据电压。包括连接到第二组的列电极图案的第二数据线和其中数据线连接到第一组的列电极图案的第一数据线，并且在施加与第一数据电压同步的第一扫描脉冲之后在第一组的第一行线和第二组的第一行线同时，与第二数据电压同步的第二扫描脉冲被施加到第一组的第二行线和第二行的第二行线小组同时进行。

