



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0035142
(43) 공개일자 2016년03월31일

(51) 국제특허분류(Int. Cl.)
G09G 3/36 (2006.01)

(21) 출원번호 10-2014-0125828
(22) 출원일자 2014년09월22일
심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

윤명열

대구 수성구 수성로 411, 103동 301호 (수성동4가, 화성쌍용타운)

손황호

경상북도 포항시 북구 흥해읍 한동로327번길 16-30

(74) 대리인

김기문

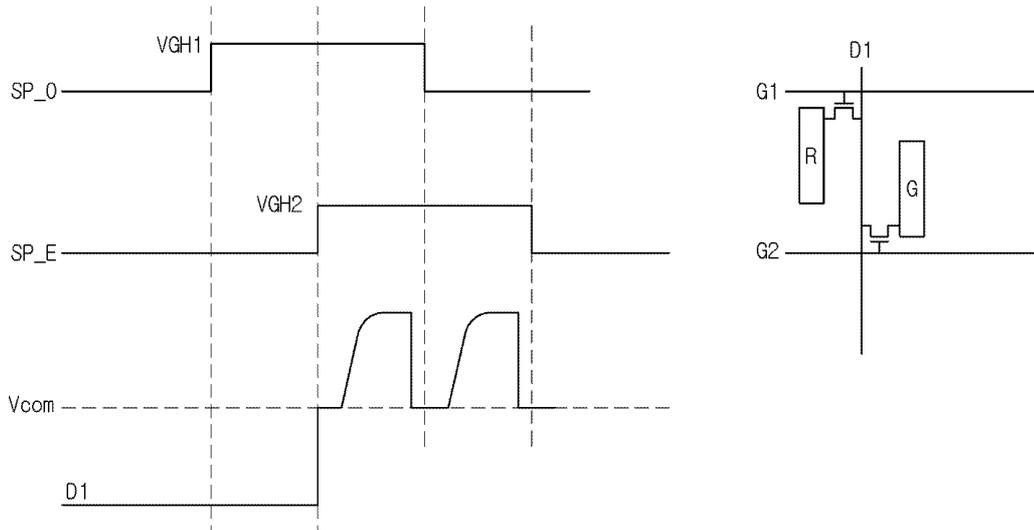
전체 청구항 수 : 총 6 항

(54) 발명의 명칭 액정표시장치와 이의 구동방법

(57) 요약

본 발명의 실시예에 따른 액정표시장치와 이의 구동방법은, 서로 교차하는 복수개의 데이터 라인(D) 및 복수개의 게이트 라인(G)과 이들에 연결된 박막트랜지스터(T) 및 액정셀(CLC)을 포함하는 표시패널(100); 상기 복수개의 게이트 라인(G) 각각에 공급되어 상기 박막트랜지스터(T)를 구동하는 스캔펄스를 출력하는 게이트 구동부(200, 210); 상기 게이트 구동부(200, 210)는, 상기 복수개의 게이트 라인(G) 별로 서로 상이한 레벨의 게이트 하이전압(VGH)을 가지는 스캔펄스를 출력하는 액정표시장치와 이의 구동방법.

대표도



명세서

청구범위

청구항 1

서로 교차하는 복수개의 데이터 라인 및 복수개의 게이트 라인과 이들에 연결된 박막트랜지스터 및 액정셀을 포함하는 표시패널;

상기 복수개의 게이트 라인 각각에 공급되어 상기 박막트랜지스터를 구동하는 스캔펄스를 출력하는 게이트 구동부;

상기 게이트 구동부는,

상기 복수개의 게이트 라인 별로 서로 상이한 레벨의 게이트 하이전압을 가지는 스캔펄스를 출력하는 액정표시장치.

청구항 2

제1 항에 있어서,

상기 스캔펄스에 동기하여 상기 데이터 라인을 통해 공급된 데이터 전압의 상기 액정셀의 충전량에 따라 상기 스캔펄스의 게이트 하이전압의 레벨이 달라지는 액정표시장치.

청구항 3

제2 항에 있어서,

상기 표시패널은,

동일 수평라인상에 배치된 d (d 는 양의 짝수)개의 액정셀들을 구동하기 위해 n 개의 공유 데이터라인들과 복수의 게이트라인들 중 제 m (m 은 자연수) 및 제 $m+1$ 게이트라인이 할당되고, 상기 공유 데이터라인들 각각을 사이에 두고 이웃하는 2개의 액정셀들은 상기 제 m 및 제 $m+1$ 게이트라인에 대칭 접속되고,

상기 데이터라인들 중 n 번째 데이터라인을 공유하는 액정셀들에 있어서 좌측 액정셀에서 우측 액정셀 순서로 데이터 신호가 공급되고,

상기 데이터라인들 중 $n+1$ 및 $n+2$ 째 데이터라인을 공유하는 액정셀들에 있어서 우측 액정셀에서 좌측 액정셀 순서로 데이터 신호가 공급되며,

상기 복수의 게이트라인들 중 홀수번째 게이트 라인에 제1 게이트 하이전압의 레벨을 가진 스캔펄스를 출력하고, 상기 짝수번째 게이트 라인에 제2 게이트 하이전압의 레벨을 가진 스캔펄스를 출력하는 액정표시장치.

청구항 4

제3 항에 있어서,

상기 표시패널을 수직 2 도트 인버전 방식으로 제어하는 액정표시장치.

상기 수직 2 도트 인버전은 이웃하는 게이트 라인 2 라인씩 극성을 반전시킴과 동시에 데이터 라인 1라인씩 극성을 반전 시키며 그 상태를 프레임 별로 반전 구동하는 것.

청구항 5

제4 항에 있어서,

상기 액정셀은 레드(Red), 그린(Green) 및 블루(Blue) 액정셀을 포함하고,

상기 그린 액정셀은 상기 짝수번째 게이트 라인에 연결된 액정표시장치.

청구항 6

제5 항에 있어서,

상기 제1 게이트 하이전압의 레벨은 상기 제2 게이트 하이전압의 레벨보다 높은 액정표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 액정표시장치와 이의 구동방법에 관한 것이다.

배경 기술

[0002] 액정표시장치는 비디오 신호에 대응하여 액정층에 인가되는 전계를 통해 액정층의 광 투과율을 제어함으로써 화상을 표시한다.

[0003] 이러한 액정표시장치는 소형 및 박형화와 저 소비전력의 장점을 가지는 평판 표시장치로서, 노트북 PC와 같은 휴대용 컴퓨터, 사무 자동화 기기, 오디오/비디오 기기 등으로 이용되고 있다.

[0004] 특히, 액정 셀마다 스위칭 소자가 형성된 액티브 매트릭스(Active Matrix) 타입의 액정표시장치는 스위칭 소자의 능동적인 제어가 가능하기 때문에 동영상 구현에 유리하다.

[0005] 액티브 매트릭스 타입의 액정표시장치에 사용되는 스위칭 소자로는 주로 박막트랜지스터(Thin Film Transistor; 이하 "TFT"라 한다)가 이용되고 있다. 액티브 매트릭스 타입의 액정표시장치는, 디지털 비디오 데이터를 감마기 준전압을 기준으로 아날로그 데이터전압으로 변환하여 데이터라인에 공급함과 동시에 스캔펄스를 게이트라인에 공급하여, 데이터전압을 액정셀에 충전시킨다. 이를 위해, TFT의 게이트 전극은 게이트라인에 접속되고, 소스전극은 데이터라인에 접속되며, 그리고 TFT의 드레인 전극은 액정셀의 화소 전극과 스토리지 캐패시터의 일 측 전극에 접속된다. 액정셀의 공통전극에는 공통전압이 공급된다. 스토리지 캐패시터는 TFT가 턴-온될 때 데이터라인으로부터 인가되는 데이터전압을 충전하여 액정셀의 전압을 일정하게 유지하는 역할을 한다.

[0006] 스캔펄스가 게이트라인에 인가되면 TFT는 턴-온(Turn-on)되어 소스 전극과 드레인 전극 사이의 채널을 형성하여 데이터라인 상의 전압을 액정셀의 화소 전극에 공급한다. 이때 액정셀의 액정분자들은 화소 전극과 공통 전극 사이의 전계에 의하여 배열이 바뀌면서 입사광을 가변하게 된다.

[0007] 이와 같이 화소 전극 및 공통 전극 사이에 공급되는 직류 전압에 의하여 액정분자들은 분극이된다. 그러나 이러한 분극 상태가 지속되는 경우 액정의 특성을 약화시킬 수 있기 때문에 액정분자들에 교류 전압이 공급되는 것과 같은 효과를 나타내기 위하여 인버전 방식이 적용된다. 그러나 이러한 인버전 방식을 적용함에 있어서, 액정 셀과 게이트 및 데이터 라인의 배치관계에 따라서 상기 액정셀에 충전되는 데이터 전압의 편차가 발생하여 화질 불량을 초래하였다.

발명의 내용

해결하려는 과제

[0008] 본 발명에 따른 실시예는 액정셀의 충전량의 편차를 개선하여 소비 전력 저감 및 화질 저하를 방지할 수 있는 액정표시장치 및 이의 구동방법을 제공할 수 있다.

과제의 해결 수단

[0009] 본 발명의 실시예에 따른 액정표시장치와 이의 구동방법은, 서로 교차하는 복수개의 데이터 라인(D) 및 복수개의 게이트 라인(G)과 이들에 연결된 박막트랜지스터(T) 및 액정셀(CLC)을 포함하는 표시패널(100); 상기 복수개의 게이트 라인(G) 각각에 공급되어 상기 박막트랜지스터(T)를 구동하는 스캔펄스를 출력하는 게이트 구동부(200, 210); 상기 게이트 구동부(200, 210)는, 상기 복수개의 게이트 라인(G) 별로 서로 상이한 레벨의 게이트 하이전압(VGH)을 가지는 스캔펄스를 출력하는 액정표시장치와 이의 구동방법.

[0010] 본 발명의 실시예에 따른 액정표시장치와 이의 구동방법에서 상기 스캔펄스에 동기하여 상기 데이터 라인(D)을 통해 공급된 데이터 전압의 상기 액정셀(CLC)의 충전량에 따라 상기 스캔펄스의 게이트 하이전압(VGH)의 레벨이

달라지는 액정표시장치와 이의 구동방법.

- [0011] 본 발명의 실시예에 따른 액정표시장치와 이의 구동방법에서 상기 표시패널(100)은, 동일 수평라인상에 배치된 d (d 는 양의 짝수)개의 액정셀들(CLC)을 구동하기 위해 n 개의 공유 데이터라인들(D)과 복수의 게이트라인(G)들 중 제 m (m 은 자연수) 및 제 $m+1$ 게이트라인이 할당되고, 상기 공유 데이터라인들 각각을 사이에 두고 이웃하는 2개의 액정셀들은 상기 제 m 및 제 $m+1$ 게이트라인에 대칭 접속되고, 상기 데이터라인들 중 n 번째 데이터라인을 공유하는 액정셀들에 있어서 좌측 액정셀에서 우측 액정셀 순서로 데이터 신호가 공급되고, 상기 데이터라인들 중 $n+1$ 및 $n+2$ 번째 데이터라인을 공유하는 액정셀들에 있어서 우측 액정셀에서 좌측 액정셀 순서로 데이터 신호가 공급되며, 상기 복수의 게이트라인(G)들 중 홀수번째 게이트 라인(Godd)에 제1 게이트 하이전압(VGH1)의 레벨을 가진 스캔펄스를 출력하고, 상기 짝수번째 게이트 라인(Geven)에 제2 게이트 하이전압(VGH2)의 레벨을 가진 스캔펄스를 출력하는 액정표시장치와 이의 구동방법.
- [0012] 본 발명의 실시예에 따른 액정표시장치와 이의 구동방법에서 상기 표시패널(100)을 수직 2 도트 인버전 방식으로 제어하는 액정표시장치와 이의 구동방법.
- [0013] 본 발명의 실시예에 따른 액정표시장치와 이의 구동방법에서 상기 액정셀(CLC)은 레드(Red), 그린(Green) 및 블루(Blue) 액정셀을 포함하고, 상기 그린 액정셀은 상기 짝수번째 게이트 라인(Geven)에 연결된 액정표시장치와 이의 구동방법.
- [0014] 본 발명의 실시예에 따른 액정표시장치와 이의 구동방법에서 상기 제1 게이트 하이전압(VGH1)의 레벨은 상기 제2 게이트 하이전압(VGH2)의 레벨보다 높은 액정표시장치와 이의 구동방법.

발명의 효과

- [0015] 본 발명에 따른 실시예는 액정셀의 충전량의 편차를 개선하여 소비 전력 저감 및 화질 저하를 방지할 수 있는 액정표시장치 및 이의 구동방법을 제공할 수 있다.

도면의 간단한 설명

- [0016] 도 1은 본 발명의 실시예에 따른 액정표시장치의 구조를 나타내는 도면이다.
- 도 2는 GIP 방식의 표시패널을 구비한 표시장치에 대한 블록도이다.
- 도 3은 본 발명의 실시예에 따른 표시패널을 구성하는 액정셀들의 접속 구조를 나타낸 도면이다.
- 도 4는 본 발명의 실시예에 따른 표시패널의 화소 구조를 나타낸 도면으로서 RGB 액정셀들과 각 액정셀들의 충전 정도를 나타낸 도면이다.
- 도 5는 도 6의 화살표 방향을 따라 액정셀들이 충전될 때 각 액정셀에서의 충전전압 파형을 보여주고 있다.
- 도 7은 홀수 게이트 라인 및 짝수 게이트 라인에 인가되는 게이트 하이 전압을 도시한 파형도이다.
- 도 8은 도 7에 따른 파형도와 액정셀의 구조를 도시한 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0017] 이하, 본 발명의 실시예에 의한 액정표시장치 및 이의 구동 방법의 도면을 참고하여 상세하게 설명한다. 다음에 소개되는 실시 예들은 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 예로서 제공되는 것이다. 따라서, 본 발명은 이하 설명되는 실시 예들에 한정되지 않고 다른 형태로 구체화될 수도 있다. 그리고, 도면들에 있어서, 장치의 크기 및 두께 등은 편의를 위하여 과장되어 표현될 수도 있다. 명세서 전체에 걸쳐서 동일한 참조 번호들은 동일한 구성요소들을 나타낸다.

<표시장치의 구조>

- [0018] <표시장치의 구조>
- [0019] 도 1은 본 발명의 실시예에 따른 액정표시장치의 구조를 나타내는 도면이다.
- [0020] 도 1에 도시된 바와 같이, 본 발명의 액정표시장치는 복수의 게이트배선(G)과 데이터배선(D)이 교차 배치되고, 그 교차지점에 화소가 정의되는 표시패널(100)과, 게이트배선(G) 및 데이터배선(D)을 통해 상기 표시패널(100)을 구동하는 게이트 드라이버 및 데이터 드라이버(200, 300)와, 외부시스템(미도시)으로부터 타이밍신호 및 영상신호를 수신하여 드라이버를 제어하고 표시장치의 구동주파수를 결정하는 타이밍 컨트롤러(400)를 포함할 수

있다.

- [0021] 표시패널(100)은 투명기관 상에 다수의 게이트배선(G), 그리고 게이트배선(G)과 수직하는 방향으로 다수의 데이터배선(D)이 매트릭스 형태로 교차 배치되고, 교차지점에 다수의 화소영역이 정의된다. 각 화소영역에는 박막트랜지스터(T)가 형성되어 있으며, 박막트랜지스터(T)에 의해 제어되는 액정셀(CLC) 및 저장캐패시터가 구성되어 이를 통해 화면을 표시하게 된다.
- [0022] 전술한 박막트랜지스터(T)는 게이트배선(G)으로부터의 스캔 펄스, 즉 게이트 하이전압(VGH)의 스캔 펄스가 인가되는 경우 턴-온되어 데이터배선(D)으로부터의 데이터전압을 액정셀(CLC)에 인가한다. 또한, 박막트랜지스터(T)는 게이트배선(G)으로부터 게이트 로우전압(VGL)이 인가되는 경우 턴-오프되어 액정셀(CLC)에 충전된 데이터 전압이 한 프레임 동안 유지되게 한다.
- [0023] 한편 상기 스캔 펄스는 홀수 번째 게이트 라인과 짝수 번째 게이트 라인에 공급되는 스캔 펄스의 레벨, 즉 게이트 하이전압의 레벨은 서로 상이할 수 있다.
- [0024] 액정셀(CLC)은 화소전극 및 공통전극을 커패시터로 표현한 것으로, 액정을 사이에 두고 대면하는 공통전극과 박막트랜지스터(T)에 접속된 화소전극으로 구성된다. 그리고, 액정셀(CLC)은 충전된 데이터전압이 다음 데이터전압으로 충전될 때까지 안정적으로 유지되게 하기 위해 저장캐패시터와 연결된다. 화소는 박막트랜지스터(T)를 통해 충전되는 데이터전압에 따라 액정의 배열 상태가 가변되어 액정셀(CLC)의 광 투과율이 조절됨으로써 계조를 구현하게 된다.
- [0025] 또한, 표시패널(100)의 일단에는 복수의 쉬프트레지스터로 이루어지는 게이트 드라이버(200)가 구비되며, 표시패널(100)에 형성된 게이트 배선(G)과 전기적으로 접속되어 하나의 수평라인씩 순차적으로 게이트 구동신호(GCS)를 출력한다.
- [0026] 게이트 드라이버(200)는 타이밍 컨트롤러(400)로부터 인가되는 게이트 제어신호(GCS)에 응답하여 표시패널(100)상에 배열된 박막트랜지스터(T)를 턴-온(turn-on)하며, 이에 따라 데이터 드라이버(300)로부터 공급되는 아날로그 파형의 데이터전압이 각 박막트랜지스터(T)에 접속된 액정셀(CLC)로 인가되도록 한다.
- [0027] 게이트 제어신호(GCS)로는 게이트 스타트 펄스(GSP; Gate Start Pulse), 게이트 쉬프트클럭(GSC; Gate Shift Clock), 게이트 출력 인에이블(GOE; Gate Output Enable)등이 있다. 여기서, 게이트 스타트 펄스(GSP)는 게이트 드라이버(200)를 구성하는 다수의 쉬프트 레지스터 중, 첫 번째 게이트펄스를 발생시키는 쉬프트 레지스터에 인가되어 첫 번째 게이트 펄스가 발생되도록 제어하는 신호이고, 게이트 쉬프트 클럭(GSC)은 모든 쉬프트 레지스터에 공통으로 입력되는 클럭 신호로써 게이트 스타트 펄스(GSP)를 쉬프트 시키기 위한 클럭 신호이다. 그리고, 게이트 출력 인에이블(GOE)은 쉬프트 레지스터들의 출력을 제어하여 서로 다른 수평구간에 해당하는 박막트랜지스터들간 중첩되어 턴-온되는 것을 방지한다.
- [0028] 데이터 드라이버(300)는 타이밍 컨트롤러(400)로부터 입력되는 데이터 제어신호(DCS)들에 대응하여 입력되는 디지털 형태의 영상신호(RGB)를 정렬하고, 기준전압(gamma)들을 선택하여 아날로그 형태의 데이터전압으로 변환한다.
- [0029] 데이터전압은 하나의 수평구간(1H)씩 래치되어 모든 데이터 배선(D)을 통해 동시에 표시패널(100)에 입력된다.
- [0030] 데이터 제어신호(DCS)로는 소스 스타트 펄스(SSP; Source Start Pulse), 소스 쉬프트 클럭(SSC; Source Shift Clock), 소스 출력 인에이블(SOE; Source Output Enable) 및 극성신호(Polarity: POL) 등이 있다. 여기서, 소스 스타트 펄스(SSP)는 데이터 드라이버(300)의 데이터 샘플링 시작 타이밍을 제어하는 신호이며, 소스 샘플링 클럭(SSC)은 라이징 또는 폴링 에지에 대응하여 데이터 드라이버(300)를 구성하는 각 구동IC에서 데이터의 샘플링 타이밍을 제어하는 클럭신호이다. 또한, 소스 출력 인에이블(SOE)은 데이터 드라이버(300)의 출력 타이밍을 제어하는 역할을 한다.
- [0031] 타이밍 컨트롤러(400)는 외부시스템(미도시)로부터 인가되는 영상 데이터(DATA)와, 클럭신호(CLK), 수평동기신호(Hsync) 및 수직동기신호(Vsync) 등의 타이밍신호를 인가 받아, 전술한 게이트 제어신호(GCS) 및 데이터 제어신호(DCS)를 생성한다.
- [0032] 여기서, 수평동기신호(Hsync)는 화면의 한 라인을 표시하는 데 걸리는 시간을 나타내고, 수직동기신호(Vsync)는 한 프레임의 화면을 표시하는 데 걸리는 시간을 나타낸다. 또한, 클럭신호(CLK)는 게이트 및 데이터 드라이버(200, 300)과 타이밍 컨트롤러(400)가 동기하여 각종 신호를 생성 기준이 되는 신호이다.

- [0033] 또한, 도시하지는 않았지만, 타이밍 컨트롤러(400)는 외부시스템(미도시)과 소정의 인터페이스를 통해 연결되어 외부시스템으로부터 출력되는 영상관련 신호와 타이밍신호를 타이밍 컨트롤러(400)에 오류 없이 고속으로 수신하게 된다. 이러한 인터페이스로는 LVDS(Low Voltage Differential Signal)방식 또는 TTL(Transistor-Transistor Logic) 인터페이스 방식 등이 이용될 수 있다.
- [0034] 표시장치의 감마전압설정부(500)는, 다수의 감마전압을 생성하고 이를 데이터 드라이버(300)에 공급할 수 있다. 상기 데이터 드라이버(300)는 상기 감마전압을 분압하여 다수의 계조전압을 생성할 수 있다.
- [0035] 표시장치는 도 1에 도시하지 않았으나 표시패널(100)로 광을 공급하는 백라이트 유닛과, 백라이트유닛을 구동하는 백라이트 드라이버를 더 구비한다. 백라이트 유닛은 백라이트 드라이버에 의해 구동되는CCFL(Cold Cathode Fluorescent Lamp), EEFL(External Electrode Fluorescent Lamp) 등과 같은 형광 램프나, LED(Light Emitting Diode)를 광원으로 포함하는 직하형 또는 에지형 백라이트를 이용한다. 직하형 백라이트는 표시패널(100)의 배면과 대면하도록 표시 영역 전체에 배치된 광원 및 광원 상에 배치된 다수의 광학 시트를 포함하고, 광원으로부터 방출된 광은 다수의 광학 시트를 통해 표시패널(100)에 조사된다. 에지형 백라이트는 표시패널(100)의 배면과 대면하는 도광판과, 도광판의 적어도 1개의 에지와 마주하도록 배치된 광원과, 도광판 상에 배치된 다수의 광학 시트를 포함하고, 광원으로부터 방출된 광은 도광판을 통해 면광원으로 변환되어서 다수의 광학 시트를 통해 표시패널(100)에 조사된다. 백라이트 드라이버는 외부로부터의 펄스폭변조(PWM) 신호의 듀티비에 응답하여 백라이트 유닛을 구동함과 아울러 휘도를 제어한다.
- [0036] 한편 상기 게이트 드라이버(300)는 적어도 하나의 게이트 IC로 구성되고 TCP, COF, FPC 등과 같은 회로 필름에 실장되어 표시패널(100)에 TAB 방식으로 부착되거나, COG 방식으로 표시패널(100) 상에 실장될 수 있다. 이와 달리, 게이트 드라이버(300)는 GIP(GateIn Panel) 방식으로 표시패널(100)의 박막 트랜지스터 어레이와 함께 동일한 공정으로 박막 트랜지스터 기판 상에 형성되어 표시패널(100)에 내장될 수 있다.
- [0037] <GIP방식의 표시장치의 구조>
- [0038] 도 2는 GIP 방식의 표시패널을 구비한 표시장치에 대한 블록도이다.
- [0039] 도 2를 참조하여 GIP 방식의 표시패널(100)을 구비한 액정표시장치를 구체적으로 설명한다.
- [0040] 본 발명의 실시예에 따른 표시장치는 표시패널(100), 게이트 구동 제어부(210), 데이터 드라이버(300), 타이밍 컨트롤러(400) 구동전압생성부(700) 그리고 전압조절부(800)를 포함할 수 있다.
- [0041] 표시패널(100)은 m개의 게이트 라인(G1 내지 Gm)과 n개의 데이터 라인(D1 내지 Dn) 및 게이트 라인(G1 내지 Gm)과 데이터 라인(D1 내지 Dn)의 교차에 의해 정의되는 화소영역에 형성되는 액정셀(C1c)을 포함한다. 또한, 상기 표시패널(100)의 일측에 게이트 구동 제어부(210)가 구비된다.
- [0042] 상기 타이밍 컨트롤러(400)는 게이트 제어 신호(GCS)와 온클럭신호(ONCLK) 및 오프클럭신호(OFFCLK)를 구동전압생성부(700)로 출력할 수 있다.
- [0043] 상기 구동전압생성부(700)는 게이트 하이 전압(VGH) 및 게이트 로우 전압(VGL)을 생성하고 상기 타이밍 컨트롤러(400)로부터의 온클럭신호(ONCLK) 및 오프클럭신호(OFFCLK)를 기초하여 구동 클럭 신호(GCLK)를 생성하여 출력할 수 있다.
- [0044] 상기 구동 클럭 신호(GCLK)는 오드 구동 클럭 신호(GCLK_0) 및 이븐 구동 클럭 신호(GCLK_E)를 포함할 수 있다.
- [0045] 상기 구동 클럭 신호(GCLK)는 온클럭신호(ONCLK)의 라이징 타임에 응답하여 순차적으로 라이징되고, 오프클럭신호(OFFCLK)의 폴링 타임에 응답하여 순차적으로 폴링되며, 인접한 구동 클럭 신호(GCLK)와 일부 구간이 서로 중첩되는 형태를 가질 수 있다.
- [0046] 또한 상기 구동전압생성부(700)는 내부에 레벨슈프터를 포함하여 상기 구동 클럭 신호(GCLK)의 하이 전압을 게이트 하이 전압(VGH)으로, 로우 전압을 게이트 로우 전압(VGL)로 레벨 슈프팅시켜 출력할 수 있다.
- [0047] 또한 상기 구동전압생성부(700)는 상기 구동 클럭 신호(GCLK) 중에서 오드 구동 클럭 신호(GCLK_0)와 이븐 구동 클럭 신호(GCLK_E)의 하이 전압 레벨을 서로 달리 할 수 있다. 따라서 상기 오드 구동 클럭 신호(GCLK_0)의 하이 전압을 결정하기 위한 게이트 하이 전압(VGH)과 상기 이븐 구동 클럭 신호(GCLK_E)의 하이 전압을 결정하기 위한 게이트 하이 전압(VGH)은 서로 다를 수 있다.
- [0048] 이와 같이 게이트라인에 인가되는 스캔펄스의 게이트 하이 전압(VGH)의 레벨을 서로 달리함으로써 액정셀의 층

전량의 편차를 줄여 적정 휘도를 설정함에 따른 소비전력 저감 및 화질 품위를 향상시킬 수 있다.

[0049] 이와 같이 상기 구동전압생성부(700)의 오드 구동 클럭 신호의 게이트 하이 전압(GCLK_O_VGH)과 이븐 구동 클럭 신호의 게이트 하이 전압(GCLK_E_VGH)을 생성하는 방법으로는 구동전압생성부(700)의 내부적인 셋팅(setting)을 통해 상이한 전압이 자동적으로 생성할 수 있으나, 이와 달리 외부에 전압조절부(800)를 이용할 수 있다.

[0050] 상기 전압조절부(800)는 구동전압생성부(700)로부터 생성된 게이트 하이 전압(VGH)을 입력 받아 이를 이용하여, 서로 상이한 전압 레벨을 가지는 오드 구동 클럭 신호의 게이트 하이 전압(GCLK_O_VGH) 및 이븐 구동 클럭 신호의 게이트 하이 전압(GCLK_E_VGH)을 생성할 수 있다. 이 때 상기 전압조절부(800)는 저항으로 구성되어 저항에 의한 전압 분배 방식으로 상기 게이트 하이 전압(VGH)을 전압분배하여 오드 구동 클럭 신호의 게이트 하이 전압(GCLK_O_VGH) 및 이븐 구동 클럭 신호의 게이트 하이 전압(GCLK_E_VGH)을 생성할 수 있으나 이에 한정되는 것은 아니다. 이와 같이 전압조절부(800)를 통해 상기 오드 구동 클럭 신호의 게이트 하이 전압(GCLK_O_VGH) 및 이븐 구동 클럭 신호의 게이트 하이 전압(GCLK_E_VGH)을 생성하는 경우 상기 구동전압생성부(700)는 상기 전압조절부(800)로부터 오드 구동 클럭 신호의 게이트 하이 전압(GCLK_O_VGH) 및 이븐 구동 클럭 신호의 게이트 하이 전압(GCLK_E_VGH)을 인가 받아 게이트 구동 제어부(210)로 출력할 수 있다. 그리고 상기 오드 구동 클럭 신호의 게이트 하이 전압(GCLK_O_VGH) 및 이븐 구동 클럭 신호의 게이트 하이 전압(GCLK_E_VGH) 각각의 레벨에 해당하는 스캔 펄스는 오드 및 이븐 게이트 라인을 구분하여 게이트 라인에 출력될 수 있다.

[0051] <액정셀들의 접속 구조>

[0052] 도 3은 본 발명의 실시예에 따른 표시패널을 구성하는 액정셀들의 접속 구조를 나타낸 도면이다.

[0053] 도 3을 참조하면, 본 발명의 실시예에 따른 표시패널(100)은 DRD(Double Rate Driving) 구동방식에 따라 게이트 및 데이터라인(G, D)과 액정셀들(C1c)이 형성될 수 있다.

[0054] 상기 DRD 구동방식은 기존 대비 게이트 라인들의 갯수는 2배로 늘리는 대신 데이터라인들의 갯수를 1/2배로 줄여 필요로 하는 데이터 드라이브 IC의 개수를 반으로 줄여 기존과 동일 해상도를 구현하는 구동방식이다.

[0055] 상기 표시패널(100)은 동일 수평라인상에 배치된 d(d는 양의 짝수)개의 액정셀들을 구동하기 위해 n개의 공유 데이터라인들과 복수의 게이트라인들 중 제m(m는 자연수) 및 제m+1 게이트라인이 할당되고, 상기 공유 데이터라인들 각각을 사이에 두고 이웃하는 2개의 액정셀들은 상기 제m 및 제m+1 게이트라인에 대칭 접속될 수 있다.

[0056] 액정셀들(C1c)에는 다수의 R 액정셀들, G 액정셀들 및 B 액정셀들이 포함될 수 있다.

[0057] 접속 구조를 살펴보면, 제1 수평라인(HL1)에서 제1 게이트라인(G1)에 접속된 R 액정셀은 제2 게이트라인(G2)에 접속된 G 액정셀과 이웃하여 제1 데이터라인(D1)에 공통 접속되고, 제2 게이트라인(G2)에 접속된 B 액정셀은 제1 게이트라인(G1)에 접속된 R 액정셀과 이웃하여 제2 데이터라인(D2)에 공통 접속되고, 제2 게이트라인(G2)에 접속된 G 액정셀은 제1 게이트라인(G1)에 접속된 B 액정셀과 이웃하여 제3 데이터라인(D3)에 공통 접속되고, 제1 게이트라인(G1)에 접속된 R 액정셀은 제2 게이트라인(G2)에 접속된 G 액정셀과 이웃하여 제4 데이터라인(D4)에 공통 접속되고, 제2 게이트라인(G2)에 접속된 B 액정셀은 제1 게이트라인(G1)에 접속된 R 액정셀과 이웃하여 제5 데이터라인(D5)에 공통 접속되며, 제2 게이트라인(G2)에 접속된 G 액정셀은 제1 게이트라인(G1)에 접속된 B 액정셀과 이웃하여 제6 데이터라인(D6)에 공통 접속될 수 있다.

[0058] 또한 제2 수평라인(HL2)에서 제3 게이트라인(G3)에 접속된 R 액정셀은 제4 게이트라인(G4)에 접속된 G 액정셀과 이웃하여 제1 데이터라인(D1)에 공통 접속되고, 제4 게이트라인(G4)에 접속된 B 액정셀은 제3 게이트라인(G3)에 접속된 R 액정셀과 이웃하여 제2 데이터라인(D2)에 공통 접속되고, 제4 게이트라인(G4)에 접속된 G 액정셀은 제3 게이트라인(G3)에 접속된 B 액정셀과 이웃하여 제3 데이터라인(D3)에 공통 접속되고, 제3 게이트라인(G3)에 접속된 R 액정셀은 제4 게이트라인(G4)에 접속된 G 액정셀과 이웃하여 제4 데이터라인(D4)에 공통 접속되고, 제4 게이트라인(G4)에 접속된 B 액정셀은 제3 게이트라인(G3)에 접속된 R 액정셀과 이웃하여 제5 데이터라인(D5)에 공통 접속되며, 제4 게이트라인(G4)에 접속된 G 액정셀은 제3 게이트라인(G3)에 접속된 B 액정셀과 이웃하여 제6 데이터라인(D6)에 공통 접속될 수 있다.

[0059] 또한 제3 수평라인(HL3)에서 제5 게이트라인(G5)에 접속된 R 액정셀은 제6 게이트라인(G6)에 접속된 G 액정셀과 이웃하여 제1 데이터라인(D1)에 공통 접속되고, 제6 게이트라인(G6)에 접속된 B 액정셀은 제5 게이트라인(G5)에 접속된 R 액정셀과 이웃하여 제2 데이터라인(D2)에 공통 접속되고, 제6 게이트라인(G6)에 접속된 G 액정셀은 제5 게이트라인(G5)에 접속된 B 액정셀과 이웃하여 제3 데이터라인(D3)에 공통 접속되고, 제5 게이트라인(G5)에 접속된 R 액정셀은 제6 게이트라인(G6)에 접속된 G 액정셀과 이웃하여 제4 데이터라인(D4)에 공통 접속되고, 제

6 게이트라인(G6)에 접속된 B 액정셀은 제5 게이트라인(G5)에 접속된 R 액정셀과 이웃하여 제5 데이터라인(D5)에 공통 접속되며, 제6 게이트라인(G6)에 접속된 G 액정셀은 제5 게이트라인(G5)에 접속된 B 액정셀과 이웃하여 제6 데이터라인(D6)에 공통 접속될 수 있다.

[0060] 종합하면, m번째 데이터라인에서는 좌측 액정셀에서 우측 액정셀 순서로, m+1 및 m+2번째 데이터라인에서는 우측 액정셀에서 좌측 액정셀 순서로 동일 수직라인상에 배치된 상기 공유 데이터라인들 각각을 사이에 두고 이웃하는 2개의 액정셀들을 구동될 수 있다. 일 예로 제1 데이터 라인(D1)에서는 좌측 액정셀에서 우측 액정셀 순서로 제2 및 제3 데이터 라인(D2, D3)에서는 우측 액정셀에서 좌측 액정셀 순서로 동일 수직라인상에 배치된 상기 공유 데이터라인들 각각을 사이에 두고 이웃하는 2개의 액정셀들을 구동될 수 있다. 이러한 방식을 ZSS 방식이라고 지칭한다.

[0061] < 수직2 도트 인버전 방식에 따른 액정셀의 충전 정도>

[0062] 도 4는 본 발명의 실시예에 따른 표시패널의 화소 구조를 나타낸 도면으로서 RGB 액정셀들과 각 액정셀들의 충전 정도를 나타낸 도면이다. 그리고 도 5는 도 6의 화살표 방향을 따라 액정셀들이 충전될 때 각 액정셀에서의 충전전압 파형을 보여주고 있다.

[0063] 도면 4에서 R(L)은 레드 액정셀이 로우(Low) 충전된 것을 의미하고, G(H)는 그린 액정셀이 하이(High) 충전된 것을 의미하고, 전술한 로우 충전과 하이 충전은 상대적인 충전량이다.

[0064] 도 4를 참조하면, DRD 방식으로 본 발명의 실시예에 따른 액정표시장치는, 하나의 수평라인에 배치된 d(d는 양의 짝수)개의 액정셀들을 두 개의 게이트라인들과 d/2개의 데이터라인들을 이용하여 구동시킨다.

[0065] 상기 수직2 도트 인버전(Vertical 2 dot inversion) 방식은 플리커(flicker)를 최소화함과 아울러 소비전력을 줄일 수 있는 효과가 있다.

[0066] 상기 인버전을 이용하는 이유로는, 액정의 양단(공통 전극과 화소 전극)에 직류 전압이 인가되면 액정은 분극이 된다. 이 상태가 지속되는 경우, 액정내의 이온성 불순물들이 전기장에 의해 고착되고, 프리 틸트(Pre-tilt)를 변화시킴으로써 잔상 발생 등 액정의 특성을 악화시킨다. 그 상태가 더욱 오래 지속될 경우, 결국 액정으로서의 특성을 잃게 되고, 결국 액정표시장치로서의 역할을 할 수 없게 된다. 이를 막기 위한 방법은 분극 상태를 주기적으로 반전시킴으로써, 이온성 불순물이 고착되는 것을 막는 것인데, 이와 같이 분극 상태를 반전시키는 것을 인버전이라고 한다. 즉 액정의 분극은 양단 간의 전위차에 의해 상대적으로 양(+)인 값과, 음(-)인 값이 존재하고 이에 따라 분극되므로 시스템에서 공급되는 직류 전원을 이용하여 주기적으로 상대치를 반전시킴으로써 액정에는 교류 전원이 공급된 것과 같은 분극 반전 효과를 볼 수가 있다.

[0067] 상기 수직 2 도트 인버전은 이웃하는 게이트 라인 2 라인씩 극성을 반전시킴과 동시에 데이터 라인 1라인씩 극성을 반전 시키며 그 상태를 프레임 별로 반전 구동하는 것이다.

[0068] 액정표시패널(100)을 제1 인버전 방식으로 구동함에 따라, 데이터라인을 사이에 두고 서로 인접한 두 개의 액정셀들은 두 개의 게이트라인들에 각각 접속되어 데이터라인을 통해 공급되는 동일 극성의 데이터전압을 충전한다.

[0069] 예컨대, 특정 프레임에서, 제1 수평라인(HL1)에 배치된 액정셀들 중 제1 데이터라인(D1)에 공유된 R 액정셀과 G 액정셀은 게이트라인들(G1, G2)로부터의 스캔펄스 공급시점에 동기되어 정극성으로 순차 충전되고, 제2 데이터라인(D2)에 공유된 R 액정셀과 B 액정셀은 게이트라인들(G1, G2)로부터의 스캔펄스 공급시점에 동기되어 부극성으로 순차 충전되며, 제3 데이터라인(D3)에 공유된 B 액정셀과 G 액정셀은 게이트라인들(G1, G2)로부터의 스캔펄스 공급시점에 동기되어 정극성으로 순차 충전된다. 도 6에 도시된 화살표 방향은 각 데이터라인들에 접속된 액정셀들의 충전 순서를 나타낸다.

[0070] 도 4 내지 도 6을 참조하면, 제 1 또는 제 3 게이트라인(G1, G3)에 접속된 R 액정셀들에는 부극성 전압(또는 정극성 전압)으로부터 상승(또는 하강)하는 정극성 전압(또는 부극성 전압)이 인가되고, 각 게이트라인 (G1~G9)에 접속된 G 액정셀들에는 정극성 전압(또는 부극성 전압)으로부터 변하는 정극성 전압(또는 부극성 전압)이 인가된다.

[0071] 또한, 각 게이트라인 (G1~G9)에 접속된 B 액정셀들에는 부극성 전압(또는 정극성 전압)으로부터 상승(또는 하강)하는 정극성 전압(또는 부극성 전압)이 인가되거나, 부극성 전압(또는 정극성 전압)에서 변하는 부극성 전압(또는 정극성 전압)이 인가된다.

- [0072] 이 경우, 부극성 전압(또는 정극성 전압)으로부터 상승(또는 하강)하는 정극성 전압(또는 부극성 전압)이 인가되는 액정셀들의 충전량은, 정극성 전압(또는 부극성 전압)으로부터 변하는 정극성 전압(또는 부극성 전압)이 인가되는 액정셀들의 충전량에 비해 떨어진다.
- [0073] 이는 부극성 전압(또는 정극성 전압)으로부터 상승(또는 하강)하는 정극성 전압(또는 부극성 전압)의 라이징 타임(rising time)(또는 폴링 타임(falling time))이 긴 반면, 정극성 전압(또는 부극성 전압)으로부터 변하는 정극성 전압(또는 부극성 전압)의 라이징 타임(또는 폴링 타임)은 상대적으로 짧기 때문이다.
- [0074] 이에 따라 모든 G 액정셀은 강충전이 될 수 있다. 상기 G 액정셀은 G 색감이 휘도의 60% 이상을 관여하고 있기 때문에 상기 G 액정셀은 짝수 게이트 라인에 연결되도록 하여 휘도 상승에 기여하도록 할 수 있다. 그리하여 G 액정셀의 강충전에 따른 휘도 상승으로 재료비 절감 및 소비전력 절감 효과가 있고, 수직2 도트 인버전 방식에 따른 소비전력 절감효과를 통해 보통 30% 이상의 소비전력 절감 효과를 거둘 수 있다. 이와 같이 짝수 게이트 라인에 연결된 G 액정셀은 강충전되고 있으나 홀수 게이트 라인에 연결된 R 액정셀 및 B 액정셀은 약 충전되는 현상이 나타난다. 특히 상기 R 액정셀은 홀수번째 게이트 라인에 연결되므로 전체적으로 약충전이 일어나는 현상이 있다. 또한 B 액정셀의 경우 수직 라인 별로 약충전과 강충전이 교대로 나타난다. 그리하여 블루 패틴이나 블루 컬러가 지배적인 영상에서 B 액정셀의 경우 라인 별로 강충전과 약충전이 교대로 나타나 블루 라인 딤(Blue line dim) 현상이 나타날 수 있다.
- [0075] 도 7은 홀수 게이트 라인 및 짝수 게이트 라인에 인가되는 게이트 하이 전압을 도시한 파형도이고, 도 8은 도 7에 따른 파형도와 액정셀의 구조를 도시한 도면이다.
- [0076] 도 7을 참조하면, 홀수 게이트 라인(Godd) 및 짝수 게이트 라인(Geven)에 인가되는 스캔 펄스는 2 프레임 구간 동안 지속되는 펄스 파형일 수 있고, 홀수 게이트 라인(Godd) 및 짝수 게이트 라인(Geven) 각각에 인가되는 스캔 펄스는 1 프레임 구간 동안 중첩될 수 있다. 상기 스캔 펄스의 지속 시간 및 중첩 시간은 도면에 도시된 대로 한정되는 것은 아니고, 상기 스캔 펄스의 지속 시간을 너무 늘리면 시인성의 문제가 있고, 지속 시간을 너무 줄이면 신뢰성 문제가 있으므로 이를 모두 고려하여 스캔 펄스의 지속 시간과 스캔 펄스들 간의 중첩 구간을 결정할 수 있다.
- [0077] 홀수 게이트 라인(Godd)에 인가되는 오드 스캔 펄스(SP_0)는 짝수 게이트 라인(Geven)에 인가되는 이븐 스캔 펄스(SP_E)보다 일정 전압 이상의 레벨을 가질 수 있다. 즉 상기 오드 스캔 펄스(SP_0)는 제1 게이트 하이 전압(VGH1)의 레벨을 가질 수 있고, 상기 이븐 스캔 펄스(SP_E)는 제2 게이트 하이 전압(VGH2)의 레벨을 가질 수 있다. 그리고 상기 제1 게이트 하이 전압(VGH1)의 레벨과 제2 게이트 하이 전압(VGH2)의 레벨은 서로 상이할 수 있다.
- [0078] 게이트 하이 전압(VGH)은 액정셀의 충전 전압의 라이징 타임(Rising time)을 결정할 수 있으므로, 상기 게이트 하이 전압(VGH)의 레벨이 증가하는 경우 액정셀의 충전 전압의 라이징 타임이 빨라져 액정셀의 충전량을 증가시킬 수 있다.
- [0079] 제1 데이터 라인(D1)과 제1 및 제2 게이트 라인(G1, G2)을 기준으로 하면, 상기 제1 데이터 라인(D1)과 제1 게이트 라인(G1)에 연결된 R 액정셀에는 부극성에서 정극성으로 변하는 데이터 전압이 인가되어 약충전되고, 제1 데이터 라인(D1)과 제2 게이트 라인(G2)에 연결된 G 액정셀에는 정극성에서 정극성으로 변하는 데이터 전압이 인가되어 강충전이 된다. 이 경우 상기 제1 게이트 하이 전압(VGH1)의 레벨이 증가된 오드 스캔 펄스(SP_0)가 제1 게이트 라인(G1)에 인가됨으로써 R 액정셀의 충전량이 증가할 수 있다. 그에 따라 상기 R 액정셀의 충전량을 G 액정셀의 충전량 정도로 상승시켜 R 및 G 액정셀들 간의 충전량에 따른 편차를 줄일 수 있다. 이와 같은 방식으로 홀수 게이트 라인(Godd) 상의 액정셀과 짝수 게이트 라인(Geven) 상의 액정셀의 충전량을 균형있게 제어함으로써 액정셀들의 충전량 편차에 따른 화질 불량, 즉 일 예로 수직 라인 상의 편차에 따른 라인 딤 현상을 개선할 수 있다.
- [0080] 또한 전체 휘도의 60% 이상을 관여할 수 있는 G 액정셀을 짝수번째 게이트 라인에 연결함으로써 강충전이 되도록 하여 소비 전력을 감소시킴과 동시에 R 및 B 액정셀의 충전량을 증가시켜 충전량 불균일에 따른 화질 저하를 방지할 수 있다.
- [0081] 이상에서 설명한 본 발명의 상세한 설명에서는 본 발명의 바람직한 실시 예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자 또는 해당 기술분야에 통상의 지식을 갖는 자라면 후술할 특허청구범위에 기재된 본 발명의 사상 및 기술 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는

것이 아니라 특허청구범위에 의해 정하여져야만 할 것이다.

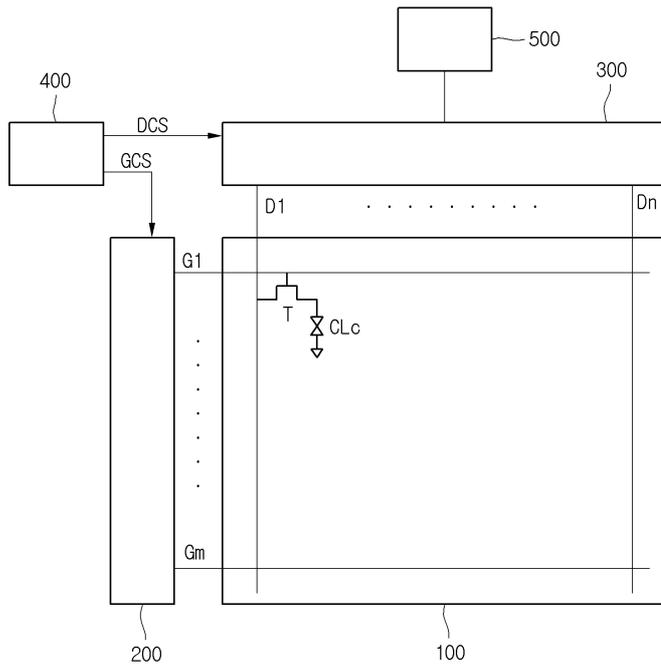
부호의 설명

[0082]

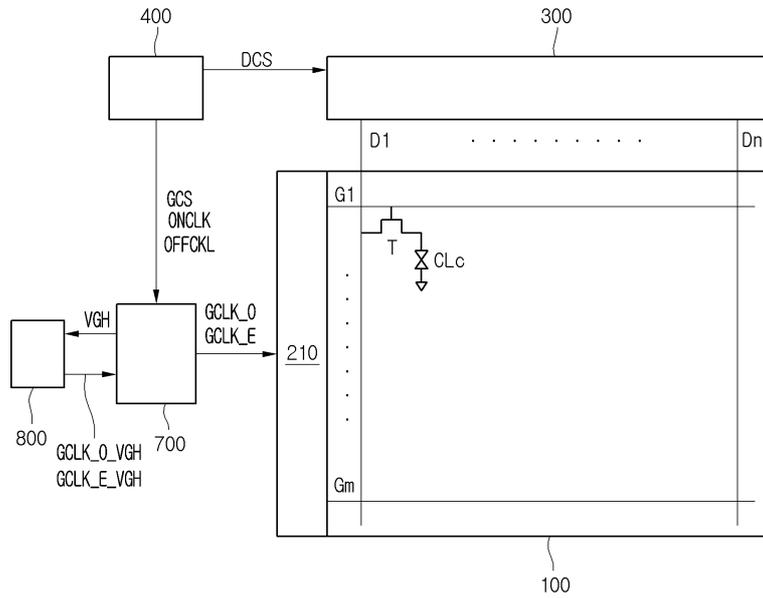
- 100 액정표시패널
- 200 게이트 드라이버
- 210 게이트 구동 제어부
- 300 데이터 드라이버
- 400 타이밍 컨트롤러
- 500 감마전압설정부
- 700 구동전압생성부
- 800 전압조절부

도면

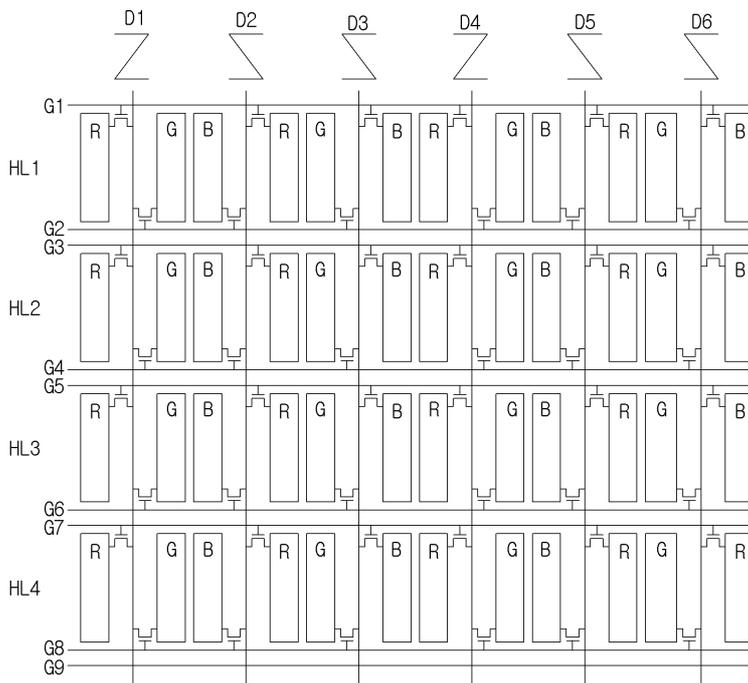
도면1



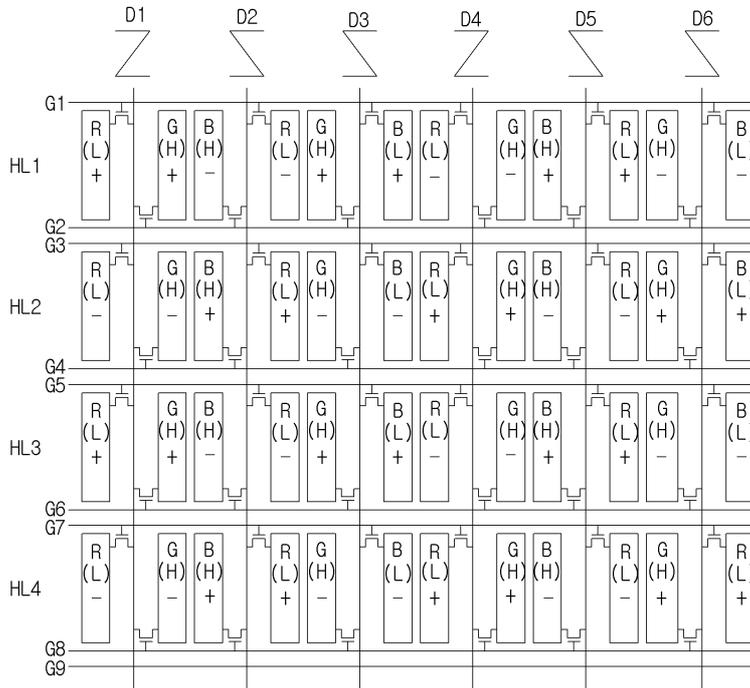
도면2



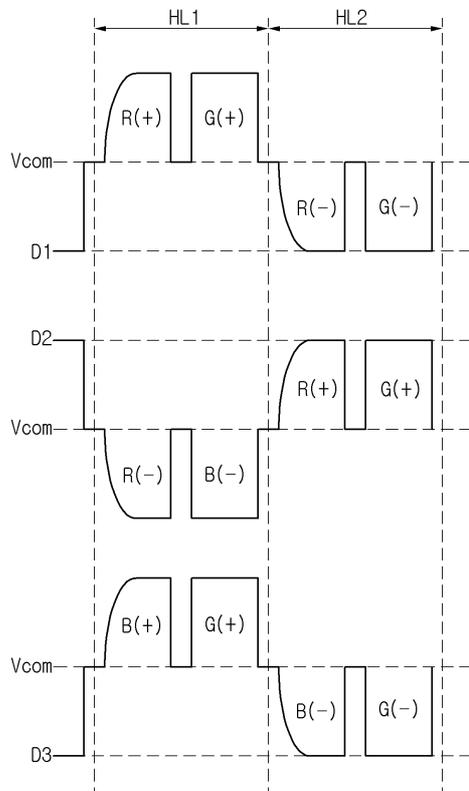
도면3



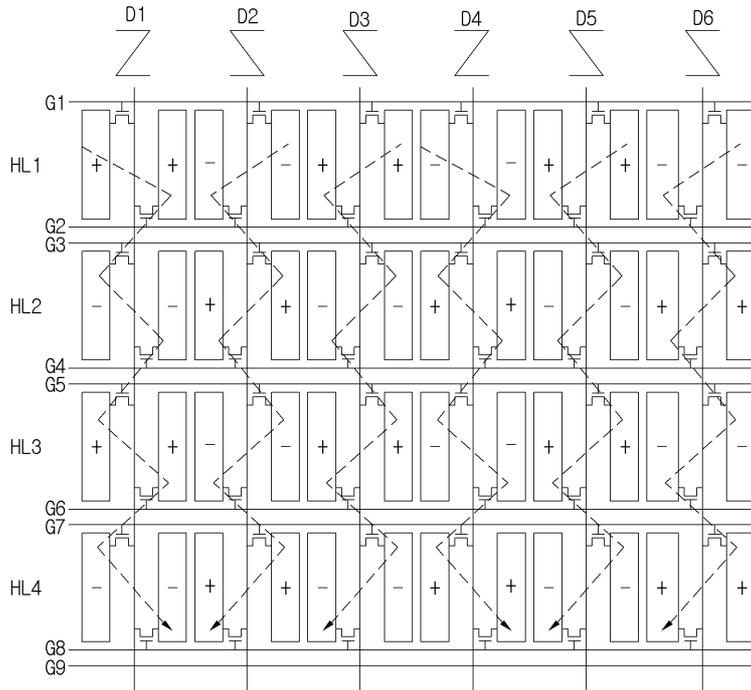
도면4



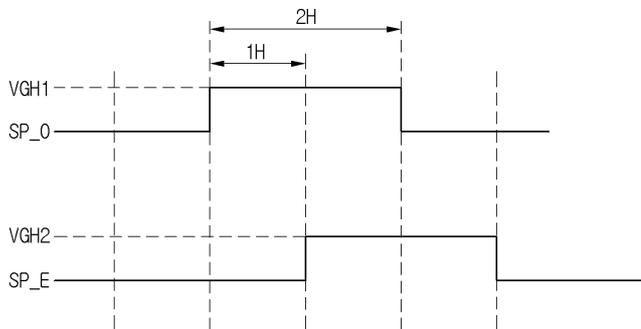
도면5



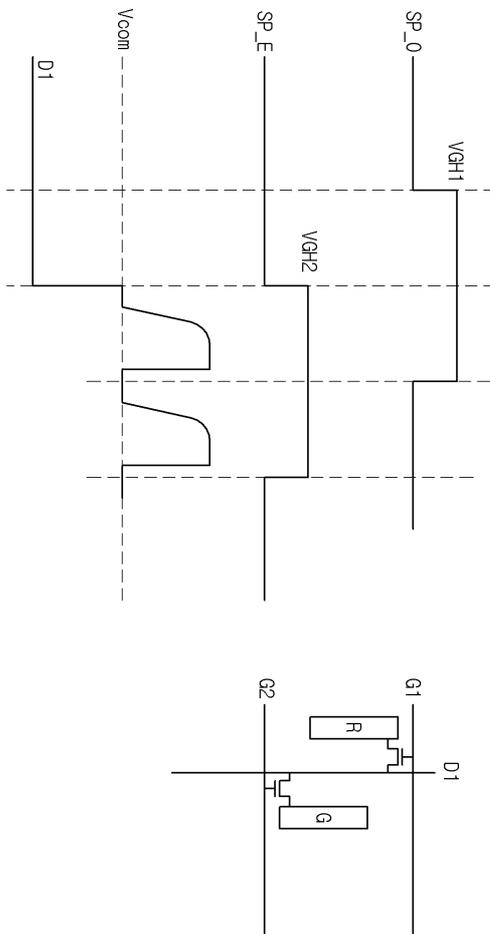
도면6



도면7



도면8



专利名称(译)	标题：液晶显示装置及其驱动方法		
公开(公告)号	KR1020160035142A	公开(公告)日	2016-03-31
申请号	KR1020140125828	申请日	2014-09-22
[标]申请(专利权)人(译)	LG DISPLAY CO.LTD엘지디스플레이		
申请(专利权)人(译)	LG DISPLAY CO. , LTD. 엘지디스플레이주식회사		
当前申请(专利权)人(译)	LG DISPLAY CO. , LTD. 엘지디스플레이주식회사		
[标]发明人	YOON MYUNG LYUL 윤명열 SON HWANG HO 손황호 윤명열 손황호		
发明人	윤명열 손황호		
IPC分类号	G09G3/36		
代理人(译)	金kimoon		
外部链接	Espacenet		

摘要(译)

根据本发明实施例的液晶显示装置及其驱动方法包括多条数据线 (D) 和多条数据线 显示面板100包括栅极线G和薄膜晶体管T以及与其连接的液晶单元CLC;多个 栅极驱动器200, 用于向每条栅极线G提供扫描脉冲以驱动薄膜晶体管T, 210);栅极驱动器200和栅极驱动器200可以被配置为使得多条栅极线G, 一种输出具有电压 (VGH) 的扫描脉冲的液晶显示装置及其驱动方法。

