



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0078785  
(43) 공개일자 2011년07월07일

(51) Int. Cl.

G02F 1/1337 (2006.01) G02F 1/1343 (2006.01)

(21) 출원번호 10-2009-0135683

(22) 출원일자 2009년12월31일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 용산구 한강로3가 65-228

(72) 발명자

김태한

서울특별시 은평구 갈현동 520-33

이경언

경기도 수원시 장안구 조원동 881 한일타운  
113-1703

(74) 대리인

허용록

전체 청구항 수 : 총 8 항

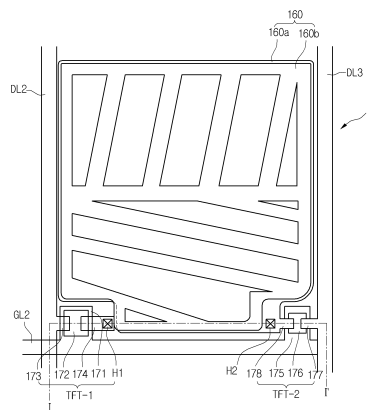
(54) 시야각 조절이 가능한 액정표시장치

### (57) 요약

시야각 조절이 가능한 액정표시장치가 개시된다.

본 발명에 따른 액정표시장치는 하나의 게이트라인과, 상기 하나의 게이트라인에 교차하며 서로 인접한 제1 및 제2 데이터라인에 의해 정의된 화소영역과, 상기 하나의 게이트라인과 상기 제1 데이터라인의 교차부에 형성된 제1 박막트랜지스터와, 상기 하나의 게이트라인과 상기 제2 데이터라인의 교차부에 형성된 제2 박막트랜지스터와, 상기 제1 박막트랜지스터와 전기적으로 접속된 제1 화소전극과, 상기 제1 박막트랜지스터와 전기적으로 접속되며 상기 제1 화소전극과 수평 방향으로 평행한 제2 화소전극 및 상기 제1 및 제2 화소전극과 대향된 공통전극을 구비한 액정표시패널과, 상기 액정표시패널의 시야각 모드를 선택하는 모드 선택부 및 상기 모드 선택부에 의해 선택된 시야각 모드에 대응되는 화소전압을 생성하여 상기 제1 및 제2 데이터라인으로 상기 화소전압을 공급하는 화소전압 공급부를 포함하고, 상기 제1 및 제2 화소전극 중 어느 하나의 화소전극은 상기 화소영역 내에서 상단부 및 하단부에 각각 상이한 모양으로 패터닝되고, 상기 화소영역은 UV 배향을 통해 상단부 및 하단부가 90° 차이가 나도록 배향되어 두 개의 도메인으로 분할된다.

대표도 - 도3



## 특허청구의 범위

### 청구항 1

하나의 게이트라인과, 상기 하나의 게이트라인에 교차하며 서로 인접한 제1 및 제2 데이터라인에 의해 정의된 화소영역과, 상기 하나의 게이트라인과 상기 제1 데이터라인의 교차부에 형성된 제1 박막트랜지스터와, 상기 하나의 게이트라인과 상기 제2 데이터라인의 교차부에 형성된 제2 박막트랜지스터와, 상기 제1 박막트랜지스터와 전기적으로 접속된 제1 화소전극과, 상기 제1 박막트랜지스터와 전기적으로 접속되며 상기 제1 화소전극과 수평 방향으로 평행한 제2 화소전극 및 상기 제1 및 제2 화소전극과 대향된 공통전극을 구비한 액정표시패널;

상기 액정표시패널의 시야각 모드를 선택하는 모드 선택부; 및

상기 모드 선택부에 의해 선택된 시야각 모드에 대응되는 화소전압을 생성하여 상기 제1 및 제2 데이터라인으로 상기 화소전압을 공급하는 화소전압 공급부;를 포함하고,

상기 제1 및 제2 화소전극 중 어느 하나의 화소전극은 상기 화소영역 내에서 상단부 및 하단부에 각각 상이한 모양으로 패터닝되고, 상기 화소영역은 UV 배향을 통해 상단부 및 하단부가 90° 차이가 나도록 배향되어 두 개의 도메인으로 분할되는 것을 특징으로 하는 시야각 조절이 가능한 액정표시장치.

### 청구항 2

제1 항에 있어서,

상기 화소영역의 상단부는 UV 배향을 통해 90° 로 배향되며 상기 화소영역의 하단부는 0° 로 배향되는 것을 특징으로 하는 시야각 조절이 가능한 액정표시장치.

### 청구항 3

제1 항에 있어서,

상기 제1 및 제2 화소전극 중 어느 하나의 화소전극은 상기 화소영역의 상단부에서 위에서 아래로 비틀어진 격자 형태로 패터닝되고, 상기 화소영역의 하단부에서 좌에서 우로 비틀어진 격자 형태로 패터닝되는 것을 특징으로 하는 시야각 조절이 가능한 액정표시장치.

### 청구항 4

제1 항에 있어서,

상기 모드 선택부에 의해 광시야각 모드가 선택되면, 상기 화소전압 공급부는 극성만 상이하고 동일한 레벨을 갖는 제1 및 제2 화소전압을 생성하여 상기 제1 및 제2 화소전극으로 공급하는 것을 특징으로 하는 시야각 조절이 가능한 액정표시장치.

### 청구항 5

제4 항에 있어서,

상기 액정표시패널이 광시야각 모드로 구동되면 상기 화소영역은 수평 전계가 형성되는 것을 특징으로 하는 시야각 조절이 가능한 액정표시장치.

### 청구항 6

제1 항에 있어서,

상기 모드 선택부에 의해 협시야각 모드가 선택되면, 상기 화소전압 공급부는 한 프레임 동안 극성만 상이하고 동일한 레벨을 갖는 제1 및 제2 화소전압을 상기 제1 및 제2 화소전극으로 각각 공급하고, 다음 프레임 동안 극성 및 레벨이 동일한 제1 및 제2 화소전압을 생성하여 상기 제1 및 제2 화소전극으로 각각 공급하는 것을 특징으로 하는 시야각 조절이 가능한 액정표시장치.

### 청구항 7

제6 항에 있어서,

상기 액정표시패널이 협시야각 모드로 구동되면 수평 전계 및 상/하 전계가 프레임 마다 번갈아 가며 형성되는 것을 특징으로 하는 액정표시장치.

## 청구항 8

제1 항에 있어서,

상기 공통전극에는 상기 시야각 모드에 상관없이 일정한 레벨의 공통전압이 공급되는 것을 특징으로 하는 액정표시장치.

## 명세서

### 발명의 상세한 설명

#### 기술 분야

[0001] 본 발명은 액정표시장치에 관한 것으로, 사용자의 선택에 따라 시야각을 제어할 수 있는 액정표시장치에 관한 것이다.

#### 배경 기술

[0002] 근래 핸드폰, PDA, 노트북 컴퓨터와 같은 각종 휴대용 전자기기가 발전함에 따라 이에 적용할 수 있는 경박단소용의 평판표시장치에 대한 요구가 점차 증대되고 있다. 이러한 평판표시장치로는 LCD(Liquid Crystal Display device), PDP(Plasma Display Panel), FED(Field Emission Display) 등이 활발히 연구되고 있지만, 양산화 기술, 구동수단의 용이성, 고화질의 구현이라는 이유로 인해 현재에는 액정표시장치(LCD)가 각광을 받고 있다.

[0003] 이러한 액정표시장치는 액정분자의 배열에 따라 다양한 표시모드가 존재하지만, 현재에는 흑백 표시가 용이하고 응답속도가 빠르며 구동전압이 낮다는 장점 때문에 주로 TN 모드의 액정표시장치가 사용되고 있다.

[0004] 액정표시장치의 기본적인 구조는 단위 화소가 배열되는 어레이 기판과, 상기 어레이 기판과 대향하는 컬러필터 기판과 상기 어레이 기판과 컬러필터 기판 사이에 형성되는 액정을 포함한다. 상기 어레이 기판 및 컬러필터 기판의 외곽으로는 각각 편광판이 형성되어 편광된 광이 액정에 이르도록 한다. 또한, 상기 액정은 어레이 기판에서 컬러필터 기판에 이르도록 나선형으로 트위스트 되어 배열된다.

[0005] 이러한 TN 모드 액정표시장치에서는 기판과 수평하게 배향된 액정분자가 전압이 인가될 때 기판과 거의 수직으로 배향된다. 따라서, 액정분자의 굴절률 이방성(refractive anisotropy)에 의해 전압의 인가시 시야각이 좁아진다는 문제가 있었다.

[0006] 이러한 시야각문제를 해결하기 위해, 근래 광시야각 특성을 갖는 각종 모드의 액정표시장치가 제안되고 있지만, 그 중에서도 횡전계모드(In Plane Switching Mode)의 액정표시장치가 실제 양산에 적용되어 생산되고 있다. 상기 IPS 모드 액정표시장치는 전압을 인가했을 때 평면상의 횡전계를 형성하여 액정분자를 평면상으로 배향함으로써 시야각특성을 향상시킨 것이다.

[0007] 상기 IPS 모드는 시야각 특성이 우수한 대신에 응답속도가 느리고 개구율이 감소되는 문제가 있다.

[0008] 또한, 시야각이 넓은 것만이 사용자에게 유리한 것이 아닐 수 있다. 사용자의 선택에 따라 좁은 시야각 특성을 나타내는 평판 표시장치가 필요할 수 있다. 따라서, 사용자의 선택에 따라 시야각을 좁히거나 넓힐 수 있는 평판 표시장치의 개발이 요구된다.

#### 발명의 내용

##### 해결 하고자하는 과제

[0009] 본 발명은 UV 배향을 통해 각각의 픽셀을 분할하여 좌/우 시야각 및 상/하 시야각을 제어할 수 있는 시야각 조절이 가능한 액정표시장치를 제공함에 그 목적이 있다.

##### 과제 해결수단

[0010] 본 발명의 실시예에 따른 시야각 조절이 가능한 액정표시장치는 하나의 게이트라인과, 상기 하나의 게이트라인

에 교차하며 서로 인접한 제1 및 제2 데이터라인에 의해 정의된 화소영역과, 상기 하나의 게이트라인과 상기 제1 데이터라인의 교차부에 형성된 제1 박막트랜지스터와, 상기 하나의 게이트라인과 상기 제2 데이터라인의 교차부에 형성된 제2 박막트랜지스터와, 상기 제1 박막트랜지스터와 전기적으로 접속된 제1 화소전극과, 상기 제1 박막트랜지스터와 전기적으로 접속되며 상기 제1 화소전극과 수평 방향으로 평행한 제2 화소전극 및 상기 제1 및 제2 화소전극과 대향된 공통전극을 구비한 액정표시패널과, 상기 액정표시패널의 시야각 모드를 선택하는 모드 선택부 및 상기 모드 선택부에 의해 선택된 시야각 모드에 대응되는 화소전압을 생성하여 상기 제1 및 제2 데이터라인으로 상기 화소전압을 공급하는 화소전압 공급부를 포함하고, 상기 제1 및 제2 화소전극 중 어느 하나의 화소전극은 상기 화소영역 내에서 상단부 및 하단부에 각각 상이한 모양으로 패터닝되고, 상기 화소영역은 UV 배향을 통해 상단부 및 하단부가 90° 차이가 나도록 배향되어 두 개의 도메인으로 분할된다.

## 효 과

[0011] 본 발명에 따른 시야각 조절이 가능한 액정표시장치는 각각의 픽셀에 위치한 액정을 UV를 통해 분할하여 서로 상이한 각도로 배향되도록 함으로써, 사용자가 광시야각 모드를 선택할 경우 모든 픽셀을 IPS 모드로 구동하고, 협시야각 모드를 선택할 경우 IPS 모드와 ECB 모드를 분할 구동할 수 있다.

## 발명의 실시를 위한 구체적인 내용

[0012] 이하, 첨부된 도면을 참조하여 본 발명에 따른 실시예를 설명하기로 한다.

[0013] 도 1은 본 발명에 따른 액정표시장치를 나타낸 도면이다.

[0014] 도 1에 도시된 바와 같이, 본 발명에 따른 액정표시장치는 다수의 게이트라인(GL1 ~ GL2n)과 다수의 데이터라인(DL1 ~ DLm)이 교차되며 그 교차부에 액정셀(C1c)을 구동하기 위한 박막트랜지스터(TFT)가 형성된 액정표시패널(100)과, 상기 게이트라인(GL1 ~ GL2n)에 스캔신호를 공급하기 위한 게이트 드라이버(110)와, 상기 데이터라인(DL1 ~ DLm)에 데이터를 공급하기 위한 데이터 드라이버(120)와, 상기 게이트 드라이버(110) 및 데이터 드라이버(120)를 제어하는 타이밍 컨트롤러(130) 및 상기 액정표시패널(100)로 공통전압(Vcom)을 공급하는 공통전압 생성부(140)를 포함한다.

[0015] 또한, 본 발명에 따른 액정표시장치는 사용자에게 선택된 시야각 모드를 인식하는 모드 선택부(150) 및 상기 모드 선택부(150)에 의해 인식된 시야각 모드에 대응하는 화소 전압을 생성하여 상기 데이터 드라이버(120)로 상기 화소 전압을 공급하는 화소전압 생성부(170)를 더 포함한다.

[0016] 상기 액정표시패널(100)은 두 장의 유리기관 사이에 액정이 형성되며, 그 하부 유리기관 상에는 다수의 화소영역을 정의하는 다수의 게이트라인(GL1 ~ GL2n)과 다수의 데이터라인(DL1 ~ DLm)이 상호 교차하도록 형성된다.

[0017] 이때, 하나의 화소영역에는 제1 및 제2 박막트랜지스터(TFT-1, TFT-2)가 형성되며, 상기 제1 및 제2 박막트랜지스터(TFT-1, TFT-2)는 각각 다른 화소전극과 전기적으로 접속되어 있다.

[0018] 상기 다수의 게이트라인(GL1 ~ GL2n)과 다수의 데이터라인(DL1 ~ DLm)의 교차부에 형성된 제1 및 제2 박막트랜지스터(TFT-1, TFT-2)는 각각 대응되는 게이트라인(GL1 ~ GL2n)으로부터의 스캔 신호에 응답하여 데이터라인(DL1 ~ DLm)으로부터의 데이터를 액정셀(C1c)에 공급한다.

[0019] 또한, 상기 액정표시패널(100)의 하부 유리기관 상에는 액정셀(C1c)의 전압을 유지시키기 위한 스토리지 캐패시터(Cst)가 형성된다. 상기 스토리지 캐패시터(Cst)는 액정셀(C1c)과 전단 게이트라인 사이에 형성될 수도 있으며, 상기 액정셀(C1c)과 별도의 공통라인 사이에 형성될 수도 있다.

[0020] 상기 액정표시패널(100)의 상부 유리기관 상에는 상기 제1 및 제2 박막트랜지스터(TFT-1, TFT-2)가 형성된 각 화소 영역에 대응되는 R, G, B 컬러의 컬러필터와, 이들 각각을 테두리하여 상기 게이트라인(GL1 ~ GLn)과, 데이터라인(DL1 ~ DLm) 및 박막트랜지스터(TFT) 등을 가리는 블랙 매트릭스와, 이들 모두를 덮는 공통전극을 포함한다.

[0021] 상기 게이트 드라이버(110)는 상기 타이밍 컨트롤러(130)로부터의 게이트 제어신호(GCS)에 응답하여, 다수의 게이트라인(GL1 ~ GL2n)에 다수의 스캔 신호들을 대응되게 공급한다. 이들 다수의 스캔 신호들은 다수의 게이트라인(GL1 ~ GL2n)이 순차적으로 1 수평동기신호의 기간씩 인에이블 되게 한다. 상기 게이트 드라이버(110)는 다수의 게이트 드라이버 집적회로를 포함할 수 있다.

[0022] 상기 데이터 드라이버(120)는 상기 타이밍 컨트롤러(130)로부터의 데이터 제어신호(DCS)들에 응답하여, 다수의

게이트라인(GL1 ~ GL2n) 중 어느 하나가 인에이블 될 때마다 다수의 화소 데이터 전압을 발생하여 상기 액정표시패널(100) 상의 다수의 데이터라인(DL1 ~ DLm)에 각각 공급한다. 상기 데이터 드라이버(120)는 다수의 데이터 드라이버 집적회로를 포함할 수 있다.

- [0023] 상기 타이밍 컨트롤러(130)는 외부의 시스템(예를 들면, 컴퓨터의 시스템의 그래픽 모듈 또는 텔레비전 수신 시스템의 영상 복조 모듈, 도시하지 않음)으로부터 공급된 동기신호들(Vsync, Hsync)과, 데이터 인에이블(DE) 신호 및 클럭신호(CLK)를 이용하여 상기 게이트 드라이버(110)를 제어하는 게이트 제어신호(GCS)와 상기 데이터 드라이버(120)를 제어하는 데이터 제어신호(DCS)를 생성한다.
- [0024] 또한, 상기 타이밍 컨트롤러(130)는 외부의 시스템으로부터 입력된 영상 데이터(Data)를 정렬하여 정렬된 데이터를 상기 데이터 드라이버(120)로 공급한다.
- [0025] 상기 공통전압 생성부(140)는 도시하지 않은 전원 공급부로부터 인가된 전원 전압(Vdd)을 이용하여 일정 레벨의 DC 전압인 공통전압(Vcom)을 생성하여 상기 액정표시패널(100)의 공통전극으로 상기 공통전압(Vcom)을 공급한다.
- [0026] 상기 모드 선택부(150)는 사용자에게 의해 선택된 시야각 모드를 인식하여 인식된 결과를 상기 화소전압 생성부(170)로 제공한다.
- [0027] 상기 화소전압 생성부(170)는 상기 모드 선택부(150)로부터 제공된 신호에 따라 사용자가 선택한 시야각 모드를 판단하여 상기 시야각 모드에 대응되는 화소전압을 생성하여 상기 데이터 드라이버(120)로 제공한다.
- [0028] 예를 들어, 사용자가 광시야각 모드를 선택한 경우, 상기 화소전압 생성부(170)는 서로 대칭되지만 극성이 상이한 제1 및 제2 화소전압을 생성하여 상기 데이터 드라이버(120)로 제공한다. 또한, 사용자가 협시야각 모드를 선택한 경우, 상기 화소전압 생성부(170)는 프레임 별로 동일한 레벨을 갖는 제1 및 제2 화소전압을 생성하거나 극성만 상이한 제1 및 제2 화소전압을 생성하여 상기 데이터 드라이버(120)로 이를 제공한다.
- [0029] 도 2는 도 1의 액정표시패널을 개략적으로 나타낸 회로도이다.
- [0030] 도 1 및 도 2에 도시된 바와 같이, 상기 액정표시패널(100)에는 제1 내지 제4 게이트라인(GL1 ~ GL4)과, 상기 제1 내지 제4 게이트라인(GL1 ~ GL4)에 수직으로 교차하는 제1 내지 제3 데이터라인(DL1 ~ DL3)과, 두 신호라인들에 의해 정의되는 4개의 화소영역(A ~ D)이 형성되어 있다.
- [0031] 상기 4개의 화소영역(A ~ D)에는 각각 제1 및 제2 박막트랜지스터(TFT-1, TFT-2)를 포함하고 있다.
- [0032] 상기 4개의 화소영역(A ~ D) 중 제1 화소영역(A)에 포함된 제1 및 제2 박막트랜지스터(TFT-1, TFT-2)는 제1 게이트라인(GL1)과 전기적으로 접속되어 상기 제1 게이트라인(GL1)으로 공급되는 스캔신호에 의해 제어된다.
- [0033] 이때, 상기 제1 화소영역(A)에 포함된 제1 박막트랜지스터(TFT-1)는 제1 데이터라인(DL1)과 전기적으로 접속되어 상기 제1 데이터라인(DL1)으로부터 제공된 제1 화소전압을 화소전극(160)에 공급한다. 상기 제1 화소영역(A)에 포함된 제2 박막트랜지스터(TFT-2)는 제2 데이터라인(DL2)과 전기적으로 접속되어 상기 제2 데이터라인(DL2)으로부터 제공된 제2 화소전압을 화소전극(160)에 공급한다.
- [0034] 상기 4개의 화소영역(A ~ D) 중 제2 화소영역(B)에 포함된 제1 및 제2 박막트랜지스터(TFT-1, TFT-2)는 제2 게이트라인(GL2)과 전기적으로 접속되어 상기 제2 게이트라인(GL2)으로 공급되는 스캔신호에 의해 제어된다.
- [0035] 상기 제2 화소영역(B)에 포함된 제1 박막트랜지스터(TFT-1)는 제2 데이터라인(DL2)과 전기적으로 접속되어 상기 제2 데이터라인(DL2)으로부터 제공된 제2 화소전압을 화소전극(160)에 공급한다. 상기 제2 화소영역(B)에 포함된 제2 박막트랜지스터(TFT-2)는 제3 데이터라인(DL3)과 전기적으로 접속되어 상기 제3 데이터라인(DL3)으로부터 제공된 제3 화소전압을 화소전극(160)에 공급한다.
- [0036] 상기 4개의 화소영역(A ~ D) 중 제3 화소영역(C)에 포함된 제1 및 제2 박막트랜지스터(TFT-1, TFT-2)는 제3 게이트라인(GL3)과 전기적으로 접속되어 상기 제3 게이트라인(GL3)으로 공급되는 스캔신호에 의해 제어된다.
- [0037] 상기 제3 화소영역(C)에 포함된 제1 박막트랜지스터(TFT-1)는 제1 데이터라인(DL1)으로부터 제공된 제1 화소전압을 화소전극(160)에 공급한다. 상기 제3 화소영역(C)에 포함된 제2 박막트랜지스터(TFT-2)는 제2 데이터라인(DL2)으로부터 제공된 제2 화소전압을 화소전극(160)에 공급한다.
- [0038] 상기 4개의 화소영역(A ~ D) 중 제4 화소영역(D)에 포함된 제1 및 제2 박막트랜지스터(TFT-1, TFT-2)는 제4 게이트라인(GL4)과 전기적으로 접속되어 상기 제4 게이트라인(GL4)으로 공급되는 스캔신호에 의해 제어된다.



- [0039] 상기 제4 화소영역(D)에 포함된 제1 박막트랜지스터(TFT-1)는 제2 데이터라인(DL2)으로부터 제공된 제2 화소전압을 화소전극(160)에 공급한다. 상기 제4 화소영역(D)에 포함된 제2 박막트랜지스터(TFT-2)는 제3 데이터라인(DL3)으로부터 제공된 제3 화소전압을 화소전극(160)에 공급한다.
- [0040] 결국, 상기 제1 및 제2 박막트랜지스터(TFT-1, TFT-2)는 상기 액정표시패널(100) 상에서 지그재그 형태로 형성된다.
- [0041] 도 3은 도 2의 제2 화소영역을 상세히 나타낸 평면도이다.
- [0042] 편의를 위해 제2 화소영역을 대표로 설명하기로 한다.
- [0043] 도 1 및 도 3에 도시된 바와 같이 제2 화소영역(B)은 제2 게이트라인(GL2)과, 상기 제2 게이트라인(GL2)을 수직 방향으로 교차하는 제2 및 제3 데이터라인(DL2, DL3)을 포함한다. 상기 제2 게이트라인(GL2)과 상기 제2 데이터라인(DL2)의 교차부에는 제1 박막트랜지스터(TFT-1)가 형성되어 있으며, 상기 제2 게이트라인(GL2)과 제3 데이터라인(DL3)의 교차부에는 제2 박막트랜지스터(TFT-2)가 형성되어 있다.
- [0044] 상기 제1 박막트랜지스터(TFT-1)는 상기 제2 게이트라인(GL2)으로부터 연장된 제1 게이트 전극(171)과, 상기 제1 게이트 전극(171) 상에 형성된 제1 반도체층(172)과, 상기 제1 반도체층(172) 상에 일정간격 이격된 제1 소스 및 제1 드레인 전극(173, 174)를 포함한다. 상기 제1 드레인 전극(174)은 제1 콘택홀(H1)을 통해 제2 화소전극(160b)과 전기적으로 접속된다.
- [0045] 상기 제2 박막트랜지스터(TFT-2)는 상기 제2 게이트라인(GL2)으로부터 연장된 제2 게이트 전극(175)과, 상기 제2 게이트 전극(175) 상에 형성된 제2 반도체층(176)과, 상기 제2 반도체층(176) 상에 일정간격 이격된 제2 소스 및 제2 드레인 전극(177, 178)을 포함한다. 상기 제2 드레인 전극(178)은 제2 콘택홀(H2)을 통해 제1 화소전극(160a)과 전기적으로 접속된다.
- [0046] 상기 제1 및 제2 화소전극(160a, 160b)은 화소전극(160)을 구성하고, 서로 상이한 어레이 상에 형성된다.
- [0047] 상기 제1 화소전극(160a)은 투명한 재질의 금속으로 형성되며 상기 제2 화소영역(B)에 걸쳐 형성된다. 상기 제2 화소전극(160b)도 투명한 재질의 금속으로 형성될 수 있으며 상기 제2 화소영역(B)에서 상/하단부로 구분되어 모양이 상이하게 패터닝되어 있다. 예를 들어, 상기 제2 화소전극(160b)은 상기 제2 화소영역(B)의 상단부에서 위에서 아래로 비틀어진 격자 형태로 패터닝되고, 상기 제2 화소영역(B)의 하단부에서 좌에서 우로 비틀어진 격자 형태로 패터닝된다.
- [0048] 또한, 상기 제2 화소영역(B)에 형성된 액정층(도시하지 않음)은 상기 제2 화소전극(160b)과 대응되게 상기 제2 화소영역(B)의 상단부에서 90°로 배향이 되고 상기 제2 화소영역(B)의 하단부에서 0°로 배향된다. 상기 제2 화소영역(B)에 형성된 액정층의 상하부가 90°의 배향 차이가 나도록 UV 분할 배향을 한다.
- [0049] 상기 제2 화소영역(B)의 상하부가 각각 다른 각도로 배향됨에 따라 상기 제2 화소영역(B)의 상단부에 위치한 액정층은 좌우 방향으로만 리타데이션(retardation)을 갖게 되고, 상기 제2 화소영역(B)의 하단부에 위치한 액정층은 상하 방향으로만 리타데이션(retardation)을 갖게 된다.
- [0050] 도 4는 도 3의 I~I'을 따라 절단한 단면을 나타낸 도면이다.
- [0051] 도 3 및 도 4에 도시된 바와 같이, 액정표시패널(100)은 제1 및 제2 유리기관(101, 109)을 포함한다. 상기 제1 유리기관(101) 상에는 상기 제1 및 제2 박막트랜지스터(TFT1, TFT-2)의 제1 및 제2 게이트 전극(171, 175)이 형성되고, 상기 제1 및 제2 게이트 전극(171, 175) 상에는 게이트 절연층(102)이 형성된다.
- [0052] 상기 게이트 절연층(102)이 형성된 제1 유리기관(101) 상에는 제1 및 제2 반도체층(172, 176)이 각각 상기 제1 및 제2 게이트 전극(171, 175)에 대응되게 형성된다.
- [0053] 상기 제1 반도체층(172) 상에는 제2 데이터라인(도 3의 DL2)으로부터 연장된 제1 소스 전극(173)과, 상기 제1 소스 전극(173)과 이격된 제1 드레인 전극(174)이 형성된다. 상기 제2 반도체층(176) 상에는 제3 데이터라인(도 3의 DL3)으로부터 연장된 제2 소스 전극(177)과, 상기 제2 소스 전극(177)과 이격된 제2 드레인 전극(178)이 형성된다.
- [0054] 상기 제1 소스 및 드레인 전극(173, 174)과 제2 소스 및 드레인 전극(177, 178) 상에는 제1 및 제2 보호층(103, 104)이 순차적으로 형성된다. 이때, 상기 제1 및 제2 보호층(103, 104)은 상기 제2 드레인 전극(178)의 일부분을 노출시키는 제2 콘택홀(도 3의 H2)을 포함한다.

- [0055] 상기 제1 및 제2 보호층(103, 104) 상에는 상기 제2 콘택홀(H2)을 통해 상기 제2 드레인 전극(178)의 일부분과 전기적으로 접속된 제1 화소전극(160a)이 형성된다. 상기 제1 화소전극(160a)이 형성된 제1 유리기판(101) 상에는 절연층(105)이 형성된다. 이때, 상기 절연층(105)은 상기 제1 드레인 전극(174)의 일부분을 노출시키는 제1 콘택홀(도 3의 H1)을 포함한다.
- [0056] 상기 절연층(105) 상에는 상기 제1 콘택홀(H1)을 통해 상기 제1 드레인 전극(174)의 일부분과 전기적으로 접속된 제2 화소전극(160b)이 형성된다.
- [0057] 상기 제2 유리기판(109)은 상기 제1 및 제2 박막트랜지스터(TFT-1, TFT-2)와 대응되는 부분에 형성된 블랙 매트릭스(108)와, 상기 블랙 매트릭스(108)를 제외한 부분에 형성된 컬러필터(107)를 포함한다. 또한, 상기 제2 유리기판(109)은 전면에 형성된 공통전극(106)을 포함한다. 상기 공통전극(106)은 도 1의 공통전압 생성부(140)에서 생성된 공통전압(Vcom)이 공급된다.
- [0058] 상기 제2 화소영역(B)의 제1 및 제2 화소전극(160a, 160b)은 사용자에게 의해 선택된 시야각 모드에 따라 극성이 서로 상이한 레벨의 화소전압이 공급되거나 동일한 극성의 동일한 레벨의 화소전압이 공급된다.
- [0059] 예를 들어, 사용자가 광시야각 모드를 선택하면, 도 1의 화소전압 생성부(도 1의 170)는 도 5의 (a)에 도시된 바와 같이, 제1 프레임 동안 상기 제2 데이터라인(DL2)으로 정극성의 제1 화소전압(V\_data1)을 공급하고, 상기 제3 데이터라인(DL3)으로 부극성의 제2 화소전압(V\_data2)을 공급한다.
- [0060] 이로 인해, 상기 제1 화소전극(160a)에는 상기 제2 데이터라인(DL2)으로부터 정극성의 제1 화소전압(V\_data1)이 공급되고, 상기 제2 화소전극(160b)에는 제3 데이터라인(DL3)으로부터 부극성의 제2 화소전압(V\_data2)이 공급된다. 상기 제1 및 제2 화소전압(V\_data1, V\_data2)은 동일한 레벨을 가지고 프레임마다 극성이 반전된다.
- [0061] 이때, 상기 공통전극(106)에는 0V의 일정한 레벨을 갖는 공통전압(Vcom)이 공급된다.
- [0062] 상기 제1 및 제2 화소전극(160a, 160b)으로 극성만 상이한 제1 및 제2 화소전압(V\_data1, V\_data2)이 공급되게 되면, 상기 공통전극(106)과 제1 화소전극(160a) 사이에서 발생하는 상/하 전계와 상기 공통전극(106)과 제2 화소전극(160b) 사이에서 발생하는 상/하 전계가 서로 상쇄된다. 이로 인해, 상기 제2 화소영역(B)은 상기 제1 및 제2 화소전극(160a, 160b) 사이에서 발생하는 수평 전계에 의해 IPS 모드와 같이 구동되어 광시야각 모드를 구현한다.
- [0063] 또한, 예를 들어, 사용자가 협시야각 모드를 선택하면, 상기 화소전압 생성부(도 1의 170)는 상기 제2 및 제3 데이터라인(DL2, DL3)으로 프레임 별로 도 5의 (a) 및 (b)에 도시된 바와 같이, 제1 및 제2 화소전압(V\_data1, V\_data2)을 공급한다.
- [0064] 구체적으로, 상기 화소전압 생성부(도 1의 170)는 제1 프레임 동안 상기 제2 및 제3 데이터라인(DL2, DL3)으로 도 5의 (a)에 도시된 바와 같이 극성만 상이한 제1 및 제2 화소전압(V\_data1, V\_data2)을 공급한다. 이어서, 제2 프레임 동안 상기 화소전압 생성부(도 1의 170)는 제2 및 제3 데이터라인(DL2, DL3)으로 도 5의 (b)에 도시된 바와 같이 동일한 극성과 레벨을 갖는 제1 및 제2 화소전압(V\_data1, V\_data2)을 공급한다.
- [0065] 제1 프레임 동안 상기 제1 화소전극(160a)에는 도 5의 (a)에 도시된 바와 같이 상기 제2 데이터라인(DL2)으로부터 정극성의 제1 화소전압(V\_data1)이 공급되고, 상기 제2 화소전극(160b)에는 제3 데이터라인(DL3)으로부터 부극성의 제2 화소전압(V\_data2)이 공급된다.
- [0066] 상기 제1 및 제2 화소전극(160a, 160b)으로 극성만 상이한 제1 및 제2 화소전압(V\_data1, V\_data2)이 공급되게 되면, 상기 공통전극(106)과 제1 화소전극(160a) 사이에서 발생하는 상/하 전계와 상기 공통전극(106)과 제2 화소전극(160b) 사이에서 발생하는 상/하 전계가 서로 상쇄된다. 이로 인해, 상기 제2 화소영역(B)은 상기 제1 및 제2 화소전극(160a, 160b) 사이에서 발생하는 수평 전계에 의해 IPS 모드와 같이 구동되어 광시야각 모드를 구현한다.
- [0067] 제2 프레임 동안 상기 제1 화소전극(160a)에는 도 5의 (b)에 도시된 바와 같이 상기 제2 데이터라인(DL2)으로부터 부극성의 제1 화소전압(V\_data1)이 공급되고, 상기 제2 화소전극(160b)에는 제3 데이터라인(DL3)으로부터 부극성의 제2 화소전압(V\_data2)이 공급된다.
- [0068] 상기 제1 및 제2 화소전극(160a, 160b)에 동일한 제1 및 제2 화소전압(V\_data1, V\_data2)이 공급되게 되면, 상기 제1 및 제2 화소전극(160a, 160b) 사이에는 수평 전계가 형성되지 않고 상기 공통전극(106)과 제1 화소전극(160a) 사이와 상기 공통전극(106)과 제2 화소전극(160b) 사이에서 상/하 전계가 형성되어 도 1의 액정표시패널

(도 1의 100)을 ECB 모드와 같이 구동된다.

- [0069] 상기 제2 화소영역(B)에 상/하 전계가 형성되게 되면, 상기 제2 화소영역(B)에서 0° 로 배향된 영역은 상/하 시야각 방향으로만 빛을 투과하고, 90° 로 배향된 영역은 좌/우 시야각 방향으로만 빛을 투과한다. 상기 제2 화소영역(B)에 상/하 전계만 형성되는 경우 서로 상이한 각도로 배향된 영역은 상/하 및 좌/우 방향으로 협시야각을 형성할 수 있다.
- [0070] 이와 같이, 사용자가 협시야각 모드를 선택한 경우 상기 제2 화소영역(B)에는 프레임 별로 수평 전계와 상/하 전계가 번갈아가며 형성되고, 광시야각 모드를 선택한 경우 전 프레임에 걸쳐 수평 전계가 형성된다.
- [0071] 앞서 서술한 바와 같이, 상기 제2 화소영역(B)의 상단부 및 하단부는 서로 상이한 각도로 배향된다. 따라서, 상기 제2 화소영역(B)의 상단부는 도 6의 (a)에 도시된 바와 같이, 좌/우 시야각 방향으로 빛을 투과하고, 상/하 시야각 방향으로 빛을 투과하지 않는 특성을 갖는다. 또한, 상기 제2 화소영역(B)의 하단부는 도 6의 (b)에 도시된 바와 같이, 상/하 시야각 방향으로 빛을 투과하고, 좌/우 시야각 방향으로 빛을 투과하지 않는 특성을 갖는다.
- [0072] 따라서, 상기 제2 화소영역(B)은 상단부 및 하단부를 서로 상이한 각도로 배향하여 2 도메인을 형성함으로써, 상/하 및 좌/우 방향으로 협시야각을 구현할 수 있다.
- [0073] 이상에서 살펴본 바와 같이, 본 발명에 따른 시야각 조절이 가능한 액정표시장치는 각 화소영역을 상단부 및 하단부로 분할하여 상기 분할된 상단부 및 하단부에 형성된 액정층을 서로 상이한 각도로 배향하여 상/하 및 좌/우 방향으로 협시야각을 구현할 수 있다.
- [0074] 본 발명은 도면에 도시된 실시 예를 참고로 설명되었으나, 이는 예시적인 것에 불과하며, 본 기술분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시 예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위의 기술적 사상에 의해 정해져야 할 것이다.

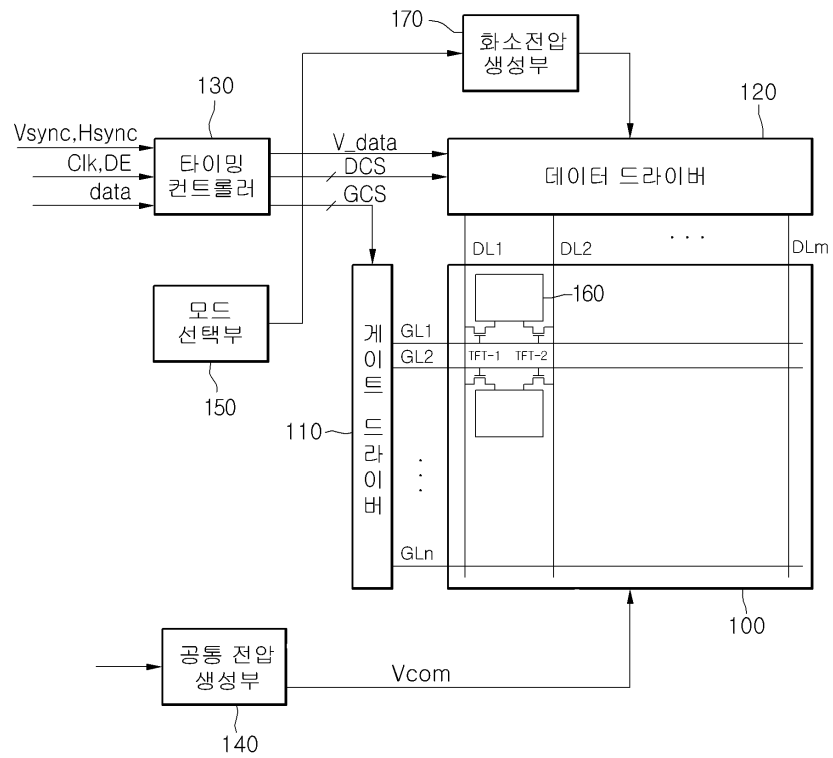
## 도면의 간단한 설명

- [0075] 도 1은 본 발명에 따른 액정표시장치를 나타낸 도면.
- [0076] 도 2는 도 1의 액정표시패널을 개략적으로 나타낸 회로도.
- [0077] 도 3은 도 2의 제2 화소영역을 상세히 나타낸 평면도.
- [0078] 도 4는 도 3의 I ~ I'을 따라 절단한 단면을 나타낸 도면.
- [0079] 도 5의 (a)는 광시야각 모드시 제1 및 제2 화소전극으로 공급되는 화소전압을 나타낸 파형도.
- [0080] 도 5의 (b)는 협시야각 모드시 제1 및 제2 화소전극으로 공급되는 화소전압을 나타낸 파형도.
- [0081] 도 6의 (a)는 도 3의 제2 화소영역의 상단부에서 좌/우 시야각 방향으로 빛이 투과되는 특성을 나타낸 도면.
- [0082] 도 6의 (b)는 도 3의 제2 화소영역의 하단부에서 상/하 시야각 방향으로 빛이 투과되는 특성을 나타낸 도면.

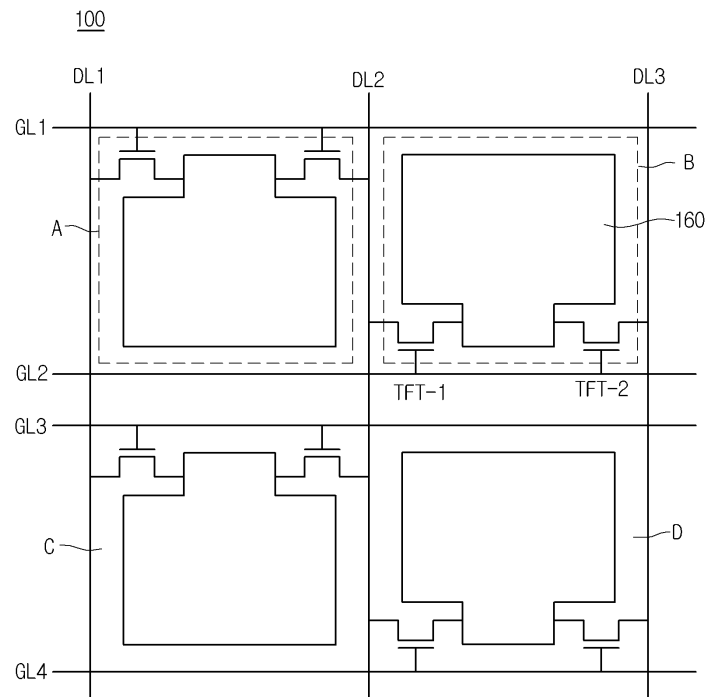


도면

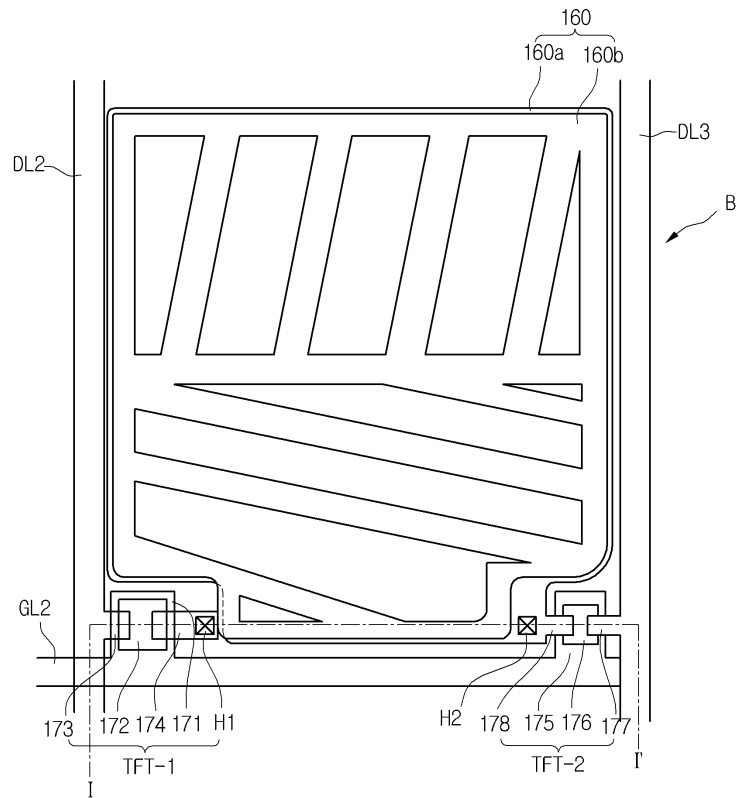
도면1



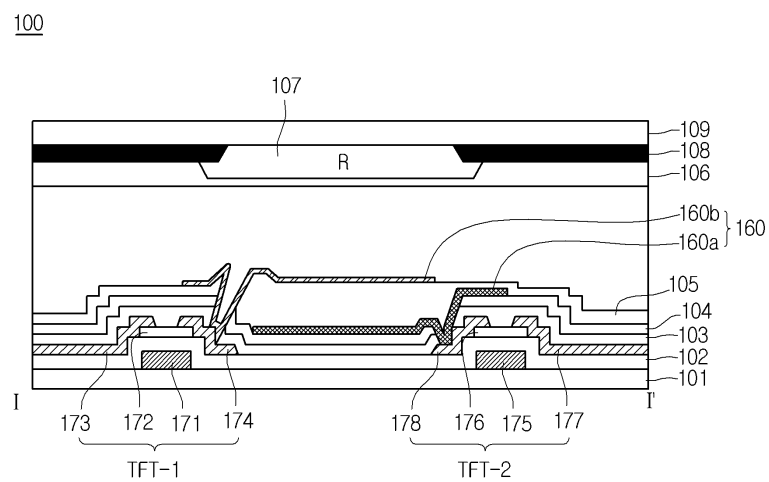
도면2



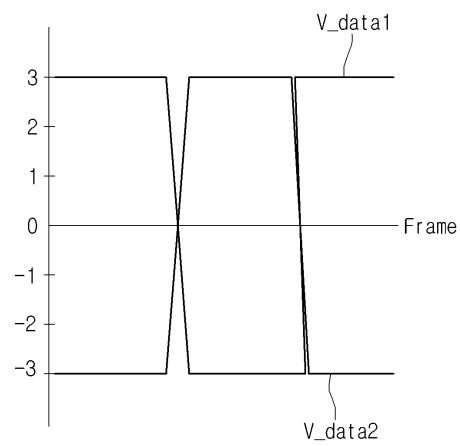
도면3



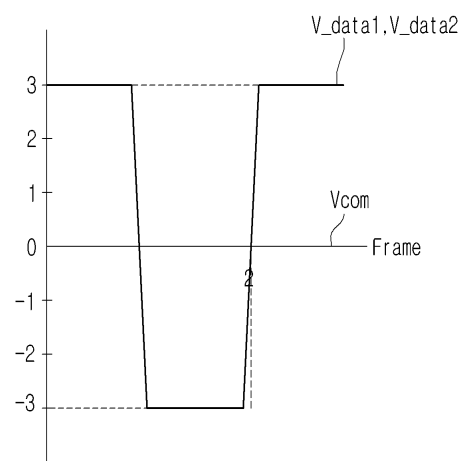
도면4



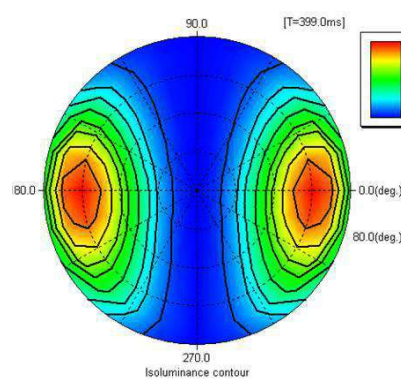
도면5a



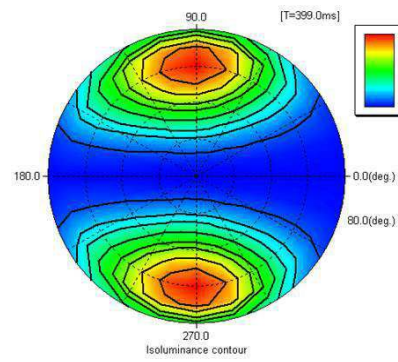
도면5b



도면6a



도면6b



专利名称(译)	能够调节视角的液晶显示器		
公开(公告)号	<a href="#">KR1020110078785A</a>	公开(公告)日	2011-07-07
申请号	KR1020090135683	申请日	2009-12-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM TAE HAN 김태한 LEE KYUNG EON 이경언		
发明人	김태한 이경언		
IPC分类号	G02F1/1337 G02F1/1343		
CPC分类号	G02F1/133707 G02F1/1323 G02F1/133788 G02F1/134309 G02F1/13624		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

目的：提供具有可控视角的液晶显示装置，以通过经由UV对准划分每个像素来控制左右视角和上下视角。构成：像素区域由彼此相邻的第一和第二数据线限定。在第一数据线和栅极线的交叉区域中形成第一薄膜晶体管（TFT-1）。在第二数据线和栅极线的交叉区域中形成第二薄膜晶体管（TFT-2）。液晶显示面板包括第二像素电极和面对第一和第二像素电极的公共电极。像素电压供应器创建与所选择的视角模式对应的像素电压。

