



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0091497
(43) 공개일자 2016년08월03일

(51) 국제특허분류(Int. Cl.)
G02F 1/1333 (2006.01) *G02F 1/1335* (2006.01)
G02F 1/1337 (2006.01) *G02F 1/1339* (2006.01)
(52) CPC특허분류
G02F 1/1333 (2013.01)
G02F 1/1335 (2013.01)
(21) 출원번호 10-2015-0011283
(22) 출원일자 2015년01월23일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
한용희
전라북도 전주시 완산구 거마평로 125 106동 50
1호 (효자동1가, 상산타운)
정규도
광주광역시 북구 서하로 416 101동 509호 (문흥
동, 대주3차아파트)
윤성호
부산광역시 동구 초량상로 34, 705호 (초량동, 예
그린아파트)
(74) 대리인
특허법인네이트

전체 청구항 수 : 총 8 항

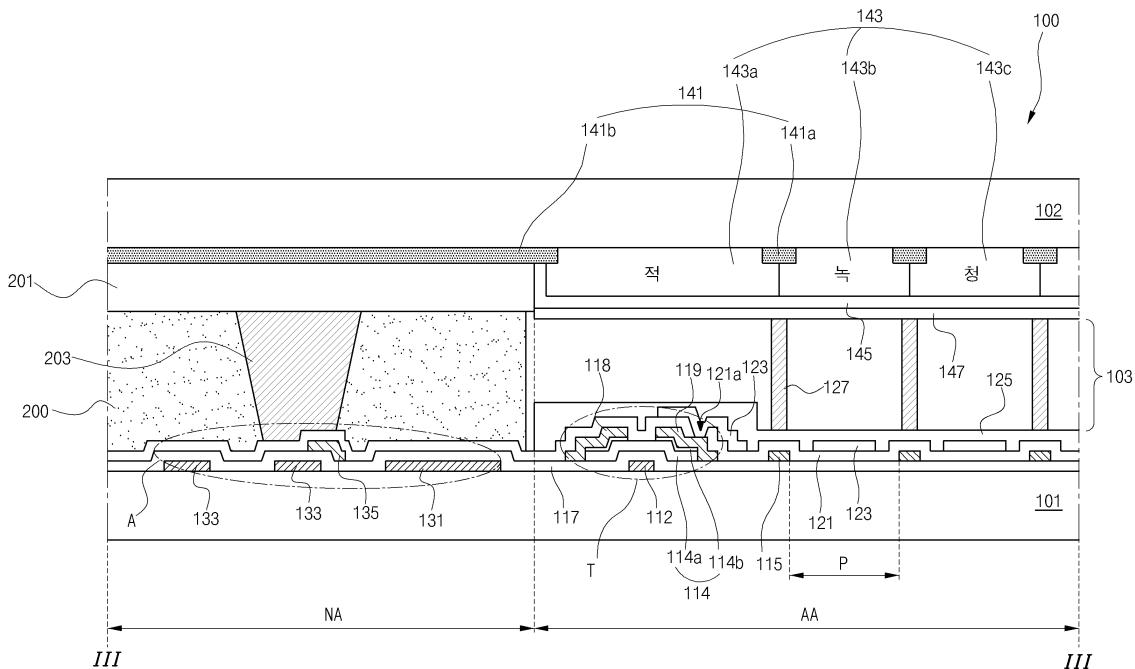
(54) 발명의 명칭 GIP 탑입 액정표시장치 및 이의 제조방법

(57) 요 약

본 발명은 GIP 탑입 액정표시장치에 관한 것으로, 특히 좁은베젤을 가지면서도 쇼트가 발생되지 않는 GIP 탑입 액정표시장치와 이의 제조방법에 관한 것이다.

본 발명의 특징은 제 2 기판의 비표시영역 상에 더미컬러필터와 더미스페이서를 구비하고, 실패턴을 더미컬러필
(뒷면에 계속)

대 표 도 - 도3



터 상부로 더미스페이서가 내부에 위치하도록 형성하는 것이다.

이를 통해, 더미스페이서와 더미컬러필터를 통해 실패턴이 제 1 및 제 2 기판 사이의 간격에 대응하는 높이를 구현할 수 있어, 제 1 기판과 제 2 기판 사이로 개재되는 액정층의 누설을 방지하게 되며, 또한, 제 1 기판과 제 2 기판 사이의 셀캡을 균일하게 제어하게 된다.

또한, 실패턴이 GIP회로부 상부로 위치하도록 함으로써, 좁은 베젤을 갖는 액정표시장치를 제공할 수 있으면서도, 실패턴 내부로 도전볼을 생략할 수 있어, 도전볼과 GIP회로부가 접촉되어 쇼트가 발생하는 문제점이 발생하는 것을 방지할 수 있다.

(52) CPC특허분류

G02F 1/1337 (2013.01)

G02F 1/1339 (2013.01)

명세서

청구범위

청구항 1

서로 마주보며 이격되고, 각각 표시영역 및 상기 표시영역을 둘러싸는 비표시영역이 정의되는 제 1 및 제 2 기판과;

상기 제 1 기판의 표시영역에 구비되고, 서로 교차하여 화소영역을 정의하는 게이트배선 및 데이터배선과;

상기 게이트배선 및 상기 데이터배선에 연결되는 박막트랜지스터와;

상기 제 1 기판의 비표시영역에 구비되고, 상기 게이트배선 및 상기 데이터배선과 연결되는 GIP 회로부와;

상기 게이트배선 및 상기 데이터배선에 대응하여 상기 제 2 기판의 표시영역에 구비되는 제 1 블랙매트릭스와, 상기 비표시영역에 구비되는 제 2 블랙매트릭스와;

상기 제 1 블랙매트릭스와 중첩하며, 상기 표시영역에 대응하여 형성되는 적, 녹, 청색의 컬러필터와, 상기 제 2 블랙매트릭스 상부로 구비되는 더미컬러필터와;

상기 더미컬러필터 상부로 구비되는 더미스페이서와;

상기 더미컬러필터와 상기 GIP회로부 사이로 상기 비표시영역을 따라 구비되며, 상기 더미스페이서가 내부에 위치하는 실패턴

을 포함하는 GIP 타입 액정표시장치.

청구항 2

제 1 항에 있어서,

상기 제 1 기판 상의 상기 표시영역과 상기 비표시영역의 전면에 구비되는 제 1 배향막과, 상기 제 2 기판 상의 상기 표시영역과 상기 비표시영역의 전면에 구비되는 제 2 배향막을 포함하며,

상기 제 2 배향막은 상기 더미스페이서의 외면을 감싸는 GIP타입 액정표시장치.

청구항 3

제 1 항에 있어서,

상기 GIP 회로부는 상기 게이트배선과 연결되는 게이트패드와, 제 1 및 제 2 연결배선 그리고 게이트 회로블럭을 포함하며, 또한 데이터배선과 연결되는 데이터패드를 포함하는 GIP 타입 액정표시장치.

청구항 4

제 1 항에 있어서,

상기 더미컬러필터는 상기 적, 녹, 청색 컬러필터 중 하나로 이루어지는 GIP 타입 액정표시장치.

청구항 5

제 1 항에 있어서,

상기 더미스페이서와 동일물질로 이루어지며,

상기 표시영역 상에 상기 게이트배선 및 상기 데이터배선에 대응하여 구비되는 컬럼스페이서를 포함하는 GIP 타입 액정표시장치.

청구항 6

제 1 항에 있어서,

상기 적, 녹, 청색 컬러필터와 상기 더미컬러필터 상부로 공통전극이 위치하며, 상기 박막트랜지스터와 연결되는 화소전극을 포함하는 GIP 타입 액정표시장치.

청구항 7

- a) 표시영역 및 상기 표시영역을 둘러싸는 비표시영역 상에 GIP 회로부가 구비되는 제 1 기판을 형성하는 단계와;
- b) 상기 표시영역 및 상기 비표시영역이 정의된 제 2 기판의 상기 표시영역 상에 제 1 블랙매트릭스와, 상기 비표시영역 상에 제 2 블랙매트릭스를 형성하는 단계와;
- c) 상기 표시영역 상에 적, 녹, 청색의 컬러필터를 형성하는 동시에 상기 비표시영역 상의 상기 제 2 블랙매트릭스 상부로 더미컬러필터를 형성하는 단계와;
- d) 상기 표시영역 상의 상기 제 1 블랙매트릭스 상부로 컬럼스페이서를 형성하는 동시에 상기 더미컬러필터 상부로 더미스페이서를 형성하는 단계와;
- e) 상기 더미컬러필터 상부로 상기 더미스페이서의 외면을 감싸도록 실패턴을 형성하는 단계와;
- f) 상기 더미컬러필터와 상기 GIP 회로부가 대응되도록 상기 제 1 및 제 2 기판을 합착하는 단계를 포함하는 GIP 타입 액정표시장치의 제조방법.

청구항 8

제 7 항에 있어서,

상기 d) 단계 이후,

상기 제 1 기판 상에 제 1 배향막을 형성하는 단계와;

상기 표시영역과 상기 더미스페이서 상부로 제 2 배향막을 형성하는 단계를 포함하는 GIP 타입 액정표시장치의 제조방법.

발명의 설명

기술 분야

[0001] 본 발명은 GIP 타입 액정표시장치에 관한 것으로, 특히 좁은베젤을 가지면서도 쇼트가 발생되지 않는 GIP 타입 액정표시장치와 이의 제조방법에 관한 것이다.

배경 기술

[0002] 최근 정보화 사회로 시대가 급발전함에 따라 박형화, 경량화, 저 소비전력화 등의 우수한 특성을 가지는 평판표시장치(flat panel display)의 필요성이 대두되었는데, 이 중 액정 표시 장치(liquid crystal display)가 해상도, 컬러표시, 화질 등에서 우수하여 노트북이나 데스크탑 모니터에 활발하게 적용되고 있다.

[0003] 일반적으로 액정표시장치는 전극이 각각 형성되어 있는 두 기판을 상기 두 전극이 서로 대하도록 배치하고, 상

기 두 전극 사이에 액정 물질을 주입한 다음, 두 전극에 전압을 인가하여 생성되는 전기장에 의해 액정 분자를 재배열함으로써, 이에 따라 달라지는 빛의 투과율에 의해 화상을 표현하는 장치이다.

[0004] 이러한 액정표시장치는 두 기판 사이에 액정이 주입되어 있는 액정패널과 액정패널 하부에 배치되고 광원으로 이용되는 백라이트, 그리고 액정패널 외곽에 위치하며 액정패널을 구동시키기 위한 구동회로부로 이루어진다.

[0005] 한편, 구동회로부는 액정패널의 게이트배선과 연결되어 게이트신호 등을 인가하는 게이트 구동회로부와, 데이터 배선과 연결되어 데이터신호 등을 인가하는 데이터 구동회로부로 구분할 수 있다. 이러한 구동회로부는, 액정패널의 적어도 일측면에 테이프 캐리어 패키지(tape carrier package : TCP) 형태로 실장될 수 있다.

[0006] 하지만, 게이트 구동회로부 및 데이터 구동회로부 각각을 실장하면 액정표시장치의 부피 및 무게가 증가하므로, 게이트 구동회로부의 일부 회로를 어레이기판의 스위칭소자인 박막트랜지스터 제조 시 함께 형성하고, 게이트 구동회로부의 나머지 회로와 데이터 구동회로부를 하나로 통합하여 액정패널의 일측면에만 실장하는 것을 특징으로 게이트인패널(gate in panel : GIP) 타입 액정표시장치가 제안되고 있다.

[0007] 도 1은 일반적인 GIP 타입 액정표시장치의 일부를 개략적으로 도시한 단면도이다.

[0008] 도시한 바와 같이, 일반적인 GIP 타입 액정표시장치(10)는 박막트랜지스터(T)가 형성된 어레이기판(1)과 컬러필터(33)가 형성된 컬러필터기판(2)이 액정층(3)을 사이에 두고 서로 마주하며 대향하고 있으며, 어레이기판(1)과 컬러필터기판(2)은 서로 이격되어 이의 가장자리부를 실패턴(seal pattern : 40)을 통해 봉지되어 합착된다.

[0009] 여기서, 화상을 표시하는 표시영역(AA)과 비표시영역(NA)으로 정의되는데, 능동행렬 방식이라는 전제 하에 통상 하부기판이라 불리는 어레이기판(1)의 표시영역(AA) 내면에는 다수의 게이트배선(미도시)과 데이터배선(23)이 교차하여 화소영역(pixel : P)가 정의되고, 각각의 교차점마다 박막트랜지스터(Thin Film Transistor : T)가 구비되어 각 화소영역(P)에 형성된 투명 화소전극(21)과 일대일 대응 연결되어 있다.

[0010] 이때, 게이트 및 데이터배선(미도시, 23)이 배치된 어레이기판(1) 일측의 비표시영역(NA)에는 게이트패드(미도시), 데이터패드(미도시미도시), 게이트 회로블럭(미도시), 데이터링크배선(미도시), 게이트링크배선(미도시), 다수의 연결배선(미도시)을 포함하는 GIP회로부(25)가 구성된다.

[0011] 그리고 상부기판이라 불리는 컬러필터기판(2) 내면으로는 각 화소영역(P)에 대응되는 일예로 적(R), 녹(G), 청(B) 컬러의 컬러필터(color filter : 33a, 33b, 33c) 및 이를 각각을 두르며 게이트배선(미도시)과 데이터배선(23) 그리고 박막트랜지스터(T) 등의 비표시영역(NA)과 대응되는 위치에 블랙매트릭스(black matrix : 31)가 구비된다.

[0012] 즉, 블랙매트릭스(31)는 표시영역(AA) 내에서 각 화소영역(P)들을 분리하도록 형성되는 제 1 블랙매트릭스(31a)와, 또한 비표시영역(NA)인 표시영역(AA)의 가장자리에 표시영역(AA)을 포획하는 형태로 구성되는 제 2 블랙매트릭스(31b)를 포함한다.

[0013] 그리고 컬러필터기판(2)에는 이들을 덮는 투명 공통전극(35)이 마련되어 있다.

[0014] 이러한 어레이기판(1) 및 컬러필터기판(2)은 도전볼(41)을 포함하는 실패턴(40)을 이용하여 합착되는데, 실패턴(40)은 표시영역(AA) 외측 가장자리를 따라 비표시영역(NA)에 형성된다.

[0015] 한편, 최근 요구되고 있는 좁은베젤의 액정표시장치(10)를 제공하고자, 실패턴(40)을 GIP회로부(25) 상부로 형성할 경우, 실패턴(40) 내의 도전볼(41)과 GIP회로부(25)의 게이트링크배선(미도시) 및 연결배선(미도시) 등이 접촉하게 되어 쇼트(short)가 발생하는 문제가 있다

[0016] 이를 통해, 왜곡된 게이트신호가 게이트배선(미도시)으로 공급되거나, 게이트신호가 공급되지 못해 화질이 악화되는 문제점을 야기하게 된다.

발명의 내용

해결하려는 과제

[0017] 본 발명은 상기한 문제점을 해결하기 위한 것으로, 좁은베젤을 갖는 GIP 타입 액정표시장치를 제공하는 것을 제 1 목적으로 한다.

[0018] 또한, GIP 회로부와 실패턴의 도전볼이 쇼트(short)되는 것을 방지하여, 화질이 악화되는 것을 제 2 목적으로 한다.

[0019]

과제의 해결 수단

[0020] 전술한 바와 같이 목적을 달성하기 위해, 본 발명은 서로 마주보며 이격되고, 각각 표시영역 및 상기 표시영역을 둘러싸는 비표시영역이 정의되는 제 1 및 제 2 기판과 상기 제 1 기판의 표시영역에 구비되고, 서로 교차하여 화소영역을 정의하는 게이트배선 및 데이터배선과 상기 게이트배선 및 상기 데이터배선에 연결되는 박막트랜지스터와 상기 제 1 기판의 비표시영역에 구비되고, 상기 게이트배선 및 상기 데이터배선과 연결되는 GIP 회로부와 상기 게이트배선 및 상기 데이터배선에 대응하여 상기 제 2 기판의 표시영역에 구비되는 제 1 블랙매트릭스와, 상기 비표시영역에 구비되는 제 2 블랙매트릭스와 상기 제 1 블랙매트릭스와 중첩하며, 상기 표시영역에 대응하여 형성되는 적, 녹, 청색의 컬러필터와, 상기 제 2 블랙매트릭스 상부로 구비되는 더미컬러필터와 상기 더미컬러필터 상부로 구비되는 더미스페이서와 상기 더미컬러필터와 상기 GIP회로부 사이로 상기 비표시영역을 따라 구비되며, 상기 더미스페이서가 내부에 위치하는 실패턴을 포함하는 GIP 타입 액정표시장치를 제공한다.

[0021] 이때, 상기 제 1 기판 상의 상기 표시영역과 상기 비표시영역의 전면에 구비되는 제 1 배향막과, 상기 제 2 기판 상의 상기 표시영역과 상기 비표시영역의 전면에 구비되는 제 2 배향막을 포함하며, 상기 제 2 배향막은 상기 더미스페이서의 외면을 감싼다.

[0022] 또한, 상기 GIP 회로부는 상기 게이트배선과 연결되는 게이트패드와, 제 1 및 제 2 연결배선 그리고 게이트 회로블럭을 포함하며, 또한 데이터배선과 연결되는 데이터패드를 포함하며, 상기 더미컬러필터는 상기 적, 녹, 청색 컬러필터 중 하나로 이루어진다.

[0023] 그리고, 상기 더미스페이서와 동일물질로 이루어지며, 상기 표시영역 상에 상기 게이트배선 및 상기 데이터배선에 대응하여 구비되는 컬럼스페이서를 포함하며, 상기 적, 녹, 청색 컬러필터와 상기 더미컬러필터 상부로 공통 전극이 위치하며, 상기 박막트랜지스터와 연결되는 화소전극을 포함한다.

[0024] 또한, 본 발명은 a) 표시영역 및 상기 표시영역을 둘러싸는 비표시영역 상에 GIP 회로부가 구비되는 제 1 기판을 형성하는 단계와 b) 상기 표시영역 및 상기 비표시영역이 정의된 제 2 기판의 상기 표시영역 상에 제 1 블랙매트릭스와, 상기 비표시영역 상에 제 2 블랙매트릭스를 형성하는 단계와 c) 상기 표시영역 상에 적, 녹, 청색의 컬러필터를 형성하는 동시에 상기 비표시영역 상의 상기 제 2 블랙매트릭스 상부로 더미컬러필터를 형성하는 단계와 d) 상기 표시영역 상의 상기 제 1 블랙매트릭스 상부로 컬럼스페이서를 형성하는 동시에 상기 더미컬러필터 상부로 더미스페이서를 형성하는 단계와 e) 상기 더미컬러필터 상부로 상기 더미스페이서의 외면을 감싸도록 실패턴을 형성하는 단계와 f) 상기 더미컬러필터와 상기 GIP 회로부가 대응되도록 상기 제 1 및 제 2 기판을 합착하는 단계를 포함하는 GIP 타입 액정표시장치의 제조방법을 제공한다.

[0025] 이때, 상기 d) 단계 이후, 상기 제 1 기판 상에 제 1 배향막을 형성하는 단계와 상기 표시영역과 상기 더미스페이서 상부로 제 2 배향막을 형성하는 단계를 포함한다.

발명의 효과

[0026] 위에 상술한 바와 같이, 본 발명에 따라 제 2 기판의 비표시영역 상에 더미컬러필터와 더미스페이서를 구비하고, 실패턴을 더미컬러필터 상부로 더미스페이서가 내부에 위치하도록 형성함으로써, 더미스페이서와 더미컬러필터를 통해 실패턴이 제 1 및 제 2 기판 사이의 간격에 대응하는 높이를 구현할 수 있어, 제 1 기판과 제 2 기판 사이로 개재되는 액정층의 누설을 방지하게 되는 효과가 있으며, 또한, 제 1 기판과 제 2 기판 사이의 셀갭을 균일하게 제어하게 되는 효과가 있다.

[0027] 또한, 실패턴이 GIP회로부 상부로 위치하도록 함으로써, 좁은 베젤을 갖는 액정표시장치를 제공할 수 있는 효과가 있으면서도, 실패턴 내부로 도전볼을 생략할 수 있어, 도전볼과 GIP회로부가 접촉되어 쇼트가 발생하는 문제점이 발생하는 것을 방지할 수 있는 효과가 있다.

도면의 간단한 설명

[0028]

도 1은 일반적인 GIP 탑입 액정표시장치의 일부를 개략적으로 도시한 단면도.

도 2는 본 발명의 실시예에 따른 GIP타입 액정표시장치의 평면도.

도 3은 본 발명의 제 1 실시예에 따른 도 2의 절단선 III-III 선을 따라 자른 단면도.

도 4a ~ 4h는 본 발명의 제 1 실시예에 따른 GIP 탑입 액정표시장치용 컬러필터기판인 제 2 기판의 제조 단계별 공정 단면도.

도 5는 본 발명의 제 2 실시예에 따른 도 2의 절단선 III-III 선을 따라 자른 단면도.

발명을 실시하기 위한 구체적인 내용

[0029]

이하, 도면을 참조하여 본 발명에 따른 실시예를 상세히 설명한다.

[0030]

도 2는 본 발명의 실시예에 따른 GIP타입 액정표시장치의 평면도이다.

[0031]

도시한 바와 같이, GIP 탑입 액정표시장치(100)는 하부의 제 1 기판(101)과 상부의 제 2 기판(102)이 액정층(103, 도 3 참조)을 사이에 두고 서로 마주하며 대향하고 있으며, 제 1 기판(101)과 제 2 기판(102)은 서로 이격되어 이의 가장자리부를 실패턴(200)을 통해 봉지되어 합착된다.

[0032]

여기서, GIP 탑입 액정표시장치(100)는 화상이 표시되는 표시영역(AA)과 표시영역(AA)을 둘러싸는 비표시영역(NA)으로 정의되는데, 능동행렬 방식이라는 전제 하에 제 1 기판(101)의 표시영역(AA) 내면에는 다수의 게이트 배선(113)과 데이터배선(115)이 교차하여 화소영역(pixel : P)이 정의되고, 각 화소영역(P)에는 투명한 화소전극(123)이 형성된다.

[0033]

또한 게이트배선(113)과 데이터배선(115)의 교차지점에는 스위칭 소자인 박막트랜지스터(T)가 구비되어 있다.

[0034]

이때, 게이트 및 데이터배선(113, 115)이 배치된 제 1 기판(101) 일측의 비표시영역(NA)에는 게이트 및 데이터배선(113, 115)과 각각 연결되는 게이트 및 데이터 패드(137, 139)가 형성되어, 게이트 및 데이터배선(113, 115)은 외부 구동회로 기판(printed circuit board : 미도시)과 연결된다.

[0035]

그리고, 비표시영역(NA)에는 다수의 게이트 회로블럭(131), 다수의 제 1 및 제 2 연결배선(133, 135)을 포함하는 GIP회로부(A)가 구성된다.

[0036]

그리고 제 2 기판(102) 내면으로는 각 화소영역(P)에 대응되는 일례로 적(R), 녹(G), 청(B) 컬러의 컬러필터(color filter : 143a, 143b, 143c, 도 3 참조)를 포함하는 컬러필터층(143, 도 3 참조) 및 이를 각각을 두르며 게이트배선(113)과 데이터배선(115) 그리고 박막트랜지스터(T) 등의 비표시영역(NA)과 대응되는 위치에 블랙 매트릭스(black matrix : 141, 도 3 참조)가 구비된다.

[0037]

즉, 블랙매트릭스(141, 도 3 참조)는 표시영역(AA) 내에서 각 화소영역(P)들을 분리하도록 형성되며, 또한 비표시영역(NA)인 표시영역(AA)의 가장자리를 따라 표시영역(AA)을 포획하는 형태로 구성된다.

[0038]

그리고 제 2 기판(102)에는 이들을 덮는 투명 공통전극(145, 도 3 참조)이 마련되어 있다.

[0039]

이러한 제 1 기판(101)과 제 2 기판(102)의 비표시영역(NA)의 가장자리로는 실런트(미도시)가 도포되어 액정층(103, 도 3 참조)의 누설을 방지하는데, 실런트(미도시)란 에폭시수지와 경화촉진제 등이 혼합된 고분자 혼합물로서, 가열 내지는 UV광 조사에 의해 경화되어 두 기판(101, 102)의 합착 상태를 유지시키는 접착제 역할의 실패턴(140)을 이루게 된다.

[0040]

즉, 실패턴(140)은 표시영역(AA)의 가장자리를 두르는 비표시영역(NA)에 형성되어, 액정셀의 봉지체로서의 역할을 하게 된다.

[0041]

또한 실패턴(140)은 액정층(103, 도 3 참조)의 두께로 정의되는 제 1 및 제 2 기판(101, 102) 사이의 셀캡을 균일하게 제어하는 역할 또한 하게 된다.

[0042]

여기서, 본 발명의 실시예에 따른 GIP타입 액정표시장치(100)는 제 2 기판(102)의 비표시영역(NA)을 따라 적, 녹, 청 컬러필터(143a, 143b, 143c, 도 3 참조) 중 적어도 하나의 컬러필터로 이루어지는 더미컬러필터(201, 도 3 참조)가 위치하는데, 실패턴(200)은 제 1 기판(101)의 다수의 게이트 회로블럭(131), 다수의 제 1 및 제 2 연

결배선(133, 135)을 포함하는 GIP회로부(A)와 더미컬러필터(201, 도 3 참조) 사이로 위치한다.

[0043] 그리고, 더미컬러필터(201, 도 3 참조) 상부로는 더미스페이서(203, 도 3 참조)가 위치하는데, 더미스페이서(203, 도 3 참조)는 실패턴(200) 내부로 위치하게 된다.

[0044] 더미스페이서(203, 도 3 참조)와 더미컬러필터(201, 도 3 참조)를 통해 실패턴(200)은 제 1 및 제 2 기판(101, 102) 사이의 간격에 대응하는 높이를 구현할 수 있어, 액정층(103)의 누설을 방지하면서도 셀캡을 균일하게 유지할 수 있다.

[0045] 이를 통해, 실패턴(200) 내부에서 도전볼(도 1의 41)을 생략할 수 있어, 도전볼(도 1의 41)과 GIP회로부(A)가 접촉되어 쇼트가 발생하는 문제점이 발생하는 것을 방지할 수 있다.

[0046] 이에 대해 도 3을 참조하여 좀더 자세히 살펴보도록 하겠다.

[0047] - 제 1 실시예 -

[0048] 도 3은 본 발명의 제 1 실시예에 따른 도 2의 절단선 III-III 선을 따라 자른 단면도이다.

[0049] 도시한 바와 같이, 본 발명의 제 1 실시예에 따른 GIP 탑입 액정표시장치(100)는 하부의 제 1 기판(101)과, 상부의 제 2 기판(102) 그리고 제 1 및 제 2 기판(101, 102) 사이의 액정층(103)을 포함한다.

[0050] 이때, GIP 탑입 액정표시장치(100)는 영상이 표시되는 표시영역(AA)과 표시영역(AA)을 둘러싸는 비표시영역(NA)으로 이루어지며, 제 1 기판(101)의 표시영역(AA)에서는 게이트 및 데이터배선(도 2의 113, 115)과, 게이트 및 데이터배선(도 2의 113, 115)에 연결되는 스위칭 소자인 박막트랜지스터(T)와 박막트랜지스터(T)에 연결되는 화소전극(123)이 형성된다.

[0051] 박막트랜지스터(T)는 게이트전극(112), 게이트절연막(117), 반도체층(114), 소스 및 드레인전극(118, 119), 보호층(121)으로 이루어지며, 보호층(121)에는 드레인전극(119)을 노출하는 드레인콘택홀(121a)이 구비되어, 화소전극(123)은 드레인콘택홀(121a)을 통해 드레인전극(119)과 접촉하게 된다.

[0052] 이때, 반도체층(114)은 순수 비정질 실리콘의 액티브층(114a)과 불순물을 포함하는 비정질 실리콘의 오믹콘택층(114b)으로 구성되며, 이때, 박막트랜지스터(T)는 도면에서는 순수 및 불순물의 비정질질실리콘(114a, 114b)으로 이루어진 보텀 게이트(bottom gate) 탑입을 예로써 보이고 있으며, 이의 변형예로써 폴리실리콘 반도체층을 포함하여 탑 게이트(top gate) 탑입으로 형성될 수도 있다.

[0053] 그리고, 제 1 기판(101)과 마주보는 제 2 기판(102)의 표시영역(AA)에는 제 1 기판(101)의 게이트배선 및 데이터배선(도 2의 113, 115)과 박막트랜지스터(T)에 대응되는 제 1 블랙매트릭스(141a)가 형성되고, 제 1 블랙매트릭스(141a) 하부를 통해 노출된 제 2 기판(102)의 하부에는 컬러필터층(143)이 형성되고, 컬러필터층(143) 하부에는 투명 도전성물질의 공통전극(145)이 구비되어 있다.

[0054] 컬러필터층(143)은 각 화소영역(P)마다 순차 반복하여 형성되는 적, 녹, 청색 컬러필터(143a, 143b, 143c)를 포함한다.

[0055] 그리고, 제 1 기판(101)과 제 2 기판(102) 사이의 표시영역(AA)의 게이트 및 데이터배선(도 2의 113, 115)에 대응하는 위치에는, 제 1 기판(101)과 제 2 기판(102) 사이로 위치하는 액정층(103)이 전면에 걸쳐 동일한 두께를 갖도록 유지시키기 위한 다수의 컬럼스페이서(127)가 위치한다.

[0056] 또한, 액정층(103)과 화소전극(123) 그리고 공통전극(145) 사이로는 각각 액정층(103)을 향하는 표면이 각각 소정 방향으로 러빙(rubbing)된 제 1 및 제 2 배향막(125, 147)이 개재되어 액정층(103)의 액정분자의 초기배열상태와 배향 방향을 균일하게 정렬한다.

[0057] 한편, 제 1 기판(101)의 비표시영역(NA)에는 다수의 게이트패드(도 2의 137), 다수의 데이터패드(도 2의 139)와 다수의 게이트 회로블럭(131), 다수의 제 1 및 제 2 연결배선(133, 135)을 포함하는 GIP회로부(A)가 구성된다.

[0058] 게이트 회로블럭(131)은 쉬프트레지스트(shift register)의 하나의 단(stage)을 구성하는 다수의 스위칭소자 및 커페시터 등의 조합일 수 있으며, 각각의 제 2 연결배선(135) 및 표시영역(AA)의 게이트배선(도 2의 113)에 연결되어 게이트신호를 공급한다.

[0059] 게이트 및 데이터패드 및 게이트패드(도 2의 137, 139)는 비표시영역(NA)의 일 가장자리에 형성되는데, 다수의

데이터패드(도 2의 139)는 각각 표시영역(AA)의 데이터배선(115)에 연결되어 외부의 인쇄회로기판(미도시)으로부터 입력받은 데이터신호 등을 전달하고, 다수의 게이트패드(도 2의 137)는 비표시영역(NA)의 다수의 제 1 연결배선(133)에 각각 연결되어 외부의 인쇄회로기판(미도시)으로부터 입력받은 스타트(start)신호, 클럭(clock)신호와 같은 다수의 구동신호를 전달한다.

[0060] 다수의 제 2 연결배선(135)과 교차하는 다수의 제 1 연결배선(133)은 다수의 데이터패드(도 2의 139) 및 다수의 게이트패드(도 2의 137)와 다수의 제 2 연결배선(135)에 연결되어 다수의 구동신호를 다수의 게이트 회로블럭(131)으로 전달한다.

[0061] 그리고, 제 2 기판(102)의 비표시영역(NA)에는 빛샘을 방지하기 위한 제 2 블랙매트릭스(141b)와 더미컬러필터(201)가 차례로 위치하며, 더미컬러필터(201) 상부로는 더미스페이서(203)가 위치한다.

[0062] 여기서, 더미컬러필터(201)는 표시영역(AA) 내에 구비된 적, 녹, 청색의 컬러필터(143a, 143b, 143c) 중 하나와 동일한 물질로 이루어지며, 더미스페이서(203)는 표시영역(AA) 내에 구비된 컬럼스페이서(127)와 동일한 물질로 이루어진다.

[0063] 그리고, 제 1 기판(101)과 제 2 기판(102) 사이의 비표시영역(NA)을 따라서는 액정층(103)의 누설을 방지하기 위한 실패턴(200)이 위치하는데, 실패턴(200)은 제 1 기판(101)의 GIP회로부(A)와 제 2 기판(102)의 더미컬러필터(201) 상부로 위치하여, 액정층(103)의 두께로 정의되는 제 1 및 제 2 기판(101, 102) 사이의 셀캡을 균일하게 제어하게 된다.

[0064] 이때, 실패턴(200)의 내부로 더미컬러필터(203)가 위치하는데, 즉, 실패턴(200)은 더미컬러필터(201) 상부로 위치하는 더미스페이서(203)의 외면을 감싸도록 형성된다.

[0065] 더미스페이서(203)와 더미컬러필터(201)를 통해 실패턴(200)은 제 1 및 제 2 기판(101, 102) 사이의 간격에 대응하는 높이를 구현할 수 있어, 제 1 기판(101)과 제 2 기판(102) 사이로 개재되는 액정층(103)의 누설을 방지하게 되며, 또한, 제 1 기판(101)과 제 2 기판(102) 사이의 셀캡을 균일하게 제어하게 된다.

[0066] 또한, 실패턴(200)이 GIP회로부(A) 상부로 위치하도록 함으로써, 좁은 베젤을 갖는 액정표시장치(100)를 제공할 수 있으면서도, 실패턴(200) 내부로 도전볼(도 1의 41)을 생략할 수 있어, 도전볼(도 1의 41)과 GIP회로부(A)가 접촉되어 쇼트가 발생하는 문제점이 발생하는 것을 방지할 수 있다.

[0067] 전술한 본 발명의 제 1 실시예에 따른 GIP 타입 액정표시장치(100)는 GIP 회로부(A) 상부로 위치하는 실패턴(200) 내부로 도전볼(도 1의 41)을 생략하고 더미스페이서(203)를 형성함으로써, 좁은 베젤을 구현할 수 있으면서도 도전볼(도 1의 41)과 GIP회로부(A)가 접촉되어 쇼트가 발생하는 문제점이 발생하는 것을 방지할 수 있다.

[0068] 그리고 더미컬러필터(201)는 적, 녹, 청색 컬러필터(143a, 143b, 143c)를 형성하는 과정에서 동시에 형성할 수 있어, 별도의 추가적인 공정을 필요로 하지 않으며, 또한 더미스페이서(203)는 제 2 기판(102) 제조에 있어, 컬럼스페이서(127) 형성 시 동시에 형성할 수 있어, 별도의 추가적인 공정을 필요로 하지 않는다.

[0069] 이후에는 본 발명에 따른 GIP 타입 액정표시장치(100)의 제조방법에 대해 설명하도록 하겠다. 여기서, 본 발명의 특징적인 부분은 더미스페이서(203)를 구비한 제 2 기판(102)에 있으므로, 제 2 기판(102)의 제조방법 위주로 설명하도록 하겠다.

[0070] 도 4a ~ 4h는 본 발명의 제 1 실시예에 따른 GIP 타입 액정표시장치용 컬러필터기판인 제 2 기판의 제조 단계별 공정 단면도로서, 도 2의 절단선 III-III'을 따라 절단한 부분에 대한 제조 단계별 공정 단면도이다.

[0071] 도 4a에 도시한 바와 같이, 절연기판으로 이루어지는 제 2 기판(102)상에 크롬(Cr) 등을 포함하는 금속물질을 전면에 증착하거나, 또는 카본(Carbon)을 포함하는 수지 또는 블랙레진(black resin)을 전면에 도포하여 블랙매트릭스층(미도시)을 형성한 후, 이를 마스크(미도시)를 이용하여 패터닝함으로써 화상을 표시하는 표시영역(AA)에 대응해서는 다수의 순차 반복하는 제 1 내지 제 3 개구부(149a, 149b, 149c)를 갖는 격자형태의 제 1 블랙매트릭스(141a)를 형성한다.

[0072] 그리고, 이와 동시에 제 2 기판(102)의 비표시영역(NA)의 가장자리를 따라 제 2 블랙매트릭스(141b)를 형성한다.

[0073] 이때, 도면에는 나타나지 않았지만, 제 1 및 제 2 블랙매트릭스(141a, 141b)는 제 1 기판(도 3의 101)상의 각

화소영역(도 3의 P)에 형성된 박막트랜지스터(도 3의 T)에 대응해서 박막트랜지스터(도 3의 T)를 가리도록 형성되는 것이 바람직하다.

[0074] 다음으로 도 4b에 도시한 바와 같이, 제 1 및 2 블랙매트릭스(141a, 141b)가 형성된 제 2 기판(102) 상에 적, 녹, 청색 중의 한 가지, 예를 들면 적색 레지스트(resist)를 스핀코팅(spin coating), 바 코팅(bar coating) 등의 코팅방법을 통하여 전면에 코팅함으로써 적색 컬러필터층(미도시)을 형성한 후, 이를 빛의 투과영역 및 차단영역을 갖는 마스크(미도시)를 통해 노광하고, 현상함으로써, 소정간격을 가지며 서로 이격하는 다수의 제 1 개구부(149a)에 적색 컬러필터(143a)를 형성한다.

[0075] 여기서 액정표시장치(도 3의 100)는 통상적으로 적, 녹, 청색이 순차 반복적으로 배열되는 패턴 형태를 이루므로, 녹색 및 청색 컬러필터(도 3의 143b, 143c)가 형성되어야 하는 제 2 및 제 3 개구부(149b, 149c)에 대해서는 적색 컬러필터층(미도시)이 현상되어 제거된다.

[0076] 다음, 도 4c에 도시한 바와 같이, 녹색 레지스트를 적색 컬러필터(143a)가 형성된 제 2 기판(102) 상의 전면에 도포하여, 녹색 컬러필터층(미도시)을 형성하고, 적색 컬러필터(143a)를 형성한 방법과 동일하게 진행하여, 적색 컬러필터(143a)과 이웃한 다수의 제 2 개구부(149b)에 녹색 컬러필터(143b)를 형성하고, 연속하여 청색 레지스트에 대해서도 동일하게 진행하여, 녹색 컬러필터(143b)과 이웃한 제 3 개구부(149c)에 청색 컬러필터(143c)를 형성함으로써 적, 녹, 청색 컬러필터(143a, 143b, 143c)를 갖는 컬러필터층(143)을 형성한다.

[0077] 이때, 비표시영역(NA)을 따라 제 2 블랙매트릭스(141b) 상부로 적, 녹, 청색 컬러필터(143a, 143b, 143c)를 형성하는 과정에서, 적, 녹, 청색 컬러필터(143a, 143b, 143c) 중 하나의 컬러필터를 형성하여, 더미컬러필터(201)를 형성한다.

[0078] 더미컬러필터(201)는 제 2 기판(102) 완성 후 이와 합착되어 액정패널을 형성하게 될 제 1 기판(도 3의 101) 상에 형성된 GIP 회로부(도 3의 A)에 대응되어 위치한다.

[0079] 다음으로, 도 4d에 도시한 바와 같이, 적, 녹, 청색 컬러필터(143a, 143b, 143c)로 이루어진 컬러필터층(143) 상부로 투명 도전성 물질 예를 들면, 인듐-탄-옥사이드(ITO) 또는 인듐-징크-옥사이드(ZO)를 증착하여 전면에 공통전극(145)을 형성하고, 공통전극(145) 상부로 제 2 배향막(147)을 형성한다.

[0080] 다음, 도 4e에 도시한 바와 같이, 제 2 배향막(147) 상부로 감광성의 유기물질 예를 들면 포토아크릴(photo acryl) 또는 감광성의 벤조사이클로부텐(BCB)을 전면에 두껍게 더욱 정확히는 제 1 기판(도 3의 101)과 합착하여 적정한 셀캡을 유지할 정도의 두께 통상적으로 $2\mu\text{m}$ 내지 $4\mu\text{m}$ 정도의 두께로 도포하여, 유기절연물질층(150)을 형성한다.

[0081] 다음으로, 유기절연물질층(150) 상부로 투과영역(TA)과 차단영역(BA)을 갖는 마스크(M)를 위치시키고, 조금 더 상세히 설명하면, 유기절연물질층(150)이 빛을 받은 부분이 현상 후 남게되는 네거티브 타입(negative type)인 경우, 도시한 바와 같이, 마스크(M)의 투과영역(TA)이, 비표시영역(NA)의 더미컬러필터(201)에 대응하는 영역과 제 1 블랙매트릭스(141a)에 대응하는 영역에 위치시키고, 그 외의 영역에 대해서는 차단영역(BA)이 대응되도록 위치시킨다.

[0082] 다음으로 도 4f에 도시한 바와 같이, 노광된 유기절연물질층(도 4e의 150)을 현상함으로써, 제 1 블랙매트릭스(141a)와 중첩되는 영역의 제 2 배향막(147) 상부로 컬럼스페이서(127)를 형성하고, 비표시영역(NA)의 더미컬러필터(201) 상부에는 더미스페이서(203)를 형성한다.

[0083] 다음으로, 도 4g에 도시한 바와 같이 더미컬러필터(201) 상부로 더미스페이서(203)의 외면을 감싸도록 실런트(미도시)를 도포한 후, 가열 또는 UV 광조사를 통해 실런트(미도시)를 경화시켜 실패턴(200)을 형성함으로써, 본 발명에 제 1 실시예에 따른 GIP타입 액정표시장치용 제 2 기판(102)을 완성하게 된다.

[0084] 다음으로 도 4h에 도시한 바와 같이, 전술한 바와 같이 제조된 더미스페이서(203)와 실패턴(200)이 형성된 제 2 기판(102)과, 박막트랜지스터(T) 및 화소전극(123)과 GIP회로부(A)가 구비된 제 1 기판(101)을 화소전극(123)과 공통전극(145)이 마주하도록 위치시킨 후, 제 1 및 제 2 기판(101, 102)을 가압, 가열에 의하여 합착한다.

[0085] 이후, 제 1 및 제 2 기판(101, 102) 사이로 액정층(103)을 개재하여, 본 발명의 제 1 실시예에 따른 GIP 타입 액정표시장치(100)를 완성하게 되는데, 이때, 실패턴(200)은 더미컬러필터(201) 상부로 위치하며 내부로 위치하는 더미스페이서(203)가 위치하여, 더미스페이서(203)와 더미컬러필터(201)를 통해 제 1 및 제 2 기판(101, 102) 사이의 간격에 대응하는 높이를 구현하게 된다.

- [0086] 따라서, 제 1 기판(101)과 제 2 기판(102) 사이로 개재되는 액정층(103)의 누설을 방지하게 된다.
- [0087] 또한, 제 1 기판(101)과 제 2 기판(102) 사이의 셀캡을 균일하게 제어하게 되며, 실패턴(200)이 GIP회로부(A) 상부로 위치하도록 함으로써, 좁은 베젤을 갖는 액정표시장치(100)를 제공할 수 있으면서도, 실패턴(200) 내부로 도전볼(도 1의 41)을 생략할 수 있어, 도전볼(도 1의 41)과 GIP회로부(A)가 접촉되어 쇼트가 발생하는 문제점이 발생하는 것을 방지할 수 있다.
- [0088] 한편, 지금까지의 설명 및 도면에서는 더미스페이서(203)가 제 2 기판(102)의 더미컬러필터(201) 상부로 위치함을 설명 및 도시하였으나, 더미스페이서(203)는 컬럼스페이서(127)와 함께 제 1 기판(101) 상에 위치할 수도 있다.
- [0089] 그리고, 제 1 및 제 2 배향막(125, 147)이 표시영역(AA) 상에만 형성됨을 설명 및 도시하였으나, 제 1 및 제 2 배향막(125, 147)은 비표시영역(NA)을 포함하는 제 1 및 제 2 기판(101, 102)의 전면에 형성될 수 있다.
- [0090] - 제 2 실시예 -
- [0091] 도 5는 본 발명의 제 2 실시예에 따른 도 2의 절단선 III-III 선을 따라 자른 단면도이다.
- [0092] 여기서, 중복된 설명을 피하기 위해 앞서의 앞서 전술한 제 1 실시예의 설명과 동일한 역할을 하는 동일 부분에 대해서는 동일 부호를 부여하며, 제 2 실시예에서 전술하고자 하는 특징적인 내용만을 살펴보도록 하겠다.
- [0093] 도시한 바와 같이, 제 1 기판(101)의 표시영역(AA) 상에는 게이트전극(112), 게이트절연막(117), 반도체층(114), 소스 및 드레인전극(118, 119)을 포함하는 스위칭 소자인 박막트랜지스터(T)가 구비되어 있으며, 박막트랜지스터(T) 상부로는 드레인전극(119)을 노출하는 드레인콘택홀(121a)을 포함하는 보호층(121)이 구비되며, 보호층(121) 상부로는 드레인콘택홀(121a)을 통해 드레인전극(119)과 접촉하는 화소전극(123)이 화소영역(P) 별로 형성된다.
- [0094] 이때, 제 1 기판(101)의 비표시영역(NA) 상에는 다수의 게이트패드(도 2의 137), 다수의 데이터패드(도 2의 139)와 다수의 게이트 회로블럭(131), 다수의 제 1 및 제 2 연결배선(133, 135)을 포함하는 GIP회로부(A)가 구성된다.
- [0095] 그리고, 제 1 기판(101)의 표시영역(AA)과 비표시영역(NA)의 전면에는 제 1 배향막(125)이 구비되어 있다.
- [0096] 그리고 제 1 기판(101)과 마주보는 제 2 기판(102)의 표시영역(AA)에는 각 화소영역(P)에 대응되는 적(R), 녹(G), 청(B) 컬러의 컬러필터(color filter : 143a, 143b, 143c)를 포함하는 컬러필터층(143) 및 이를 각각을 두르며 게이트배선(도 2의 113)과 데이터배선(115) 그리고 박막트랜지스터(T) 등의 비표시영역(NA)과 대응되는 위치에 제 1 블랙매트릭스(black matrix : 141a)가 구비된다.
- [0097] 이때, 제 2 기판(102)에는 이들을 덮는 투명 공통전극(145)이 마련되어 있다.
- [0098] 그리고 제 2 기판(102)의 비표시영역(NA) 상에는 제 2 블랙매트릭스(141b)가 위치하며, 제 2 블랙매트릭스(141b) 상부로는 적, 녹, 청색의 컬러필터(143a, 143b, 143c) 중 하나와 동일물질로 이루어지는 더미컬러필터(201)가 위치하며, 더미컬러필터(201) 상부로는 더미스페이서(203)가 위치한다.
- [0099] 또한 제 2 기판(102)의 공통전극(145)과 더미스페이서(203) 상부로는 제 2 배향막(147)이 구비되어 있다.
- [0100] 이때, 제 2 배향막(147)은 더미스페이서(203)의 외면을 완전히 감싸게 된다.
- [0101] 이러한 제 1 기판(101)과 제 2 기판(102) 사이의 표시영역(AA)의 게이트 및 데이터배선(도 2의 113, 115)에 대응하는 위치에는, 제 1 기판(101)과 제 2 기판(102) 사이로 위치하는 액정층(103)이 전면에 걸쳐 동일한 두께를 갖도록 유지시키기 위한 다수의 컬럼스페이서(127)가 위치하는데, 더미스페이서(203)는 컬럼스페이서(127)와 동일물질로 이루어진다.
- [0102] 그리고, 제 1 기판(101)과 제 2 기판(102) 사이의 비표시영역(NA)을 따라서는 액정층(103)의 누설을 방지하기 위한 실패턴(200)이 위치하는데, 실패턴(200)은 제 1 기판(101)의 GIP 회로부(A)에 대응하는 제 1 배향막(125) 상부와 제 2 기판(102)의 더미스페이서(203)에 대응하는 제 2 배향막(147) 상부로 위치하여, 액정층(103)의 두께로 정의되는 제 1 및 제 2 기판(101, 102) 사이의 셀캡을 균일하게 제어하게 된다.

[0103] 이때, 실패턴(200)은 더미스페이서(203)의 외면을 감싸는 제 2 배향막(147)의 외면을 감싸도록 형성된다.

[0104] 전술한 바와 같이, 본 발명의 제 2 실시예에 따른 GIP 타입 액정표시장치(100)는 더미스페이서(203)와 더미컬러필터(201)를 통해 실패턴(200)이 제 1 및 제 2 기판(101, 102) 사이의 간격에 대응하는 높이를 구현할 수 있어, 제 1 기판(101)과 제 2 기판(102) 사이로 개재되는 액정층(103)의 누설을 방지하게 되며, 또한, 제 1 기판(101)과 제 2 기판(102) 사이의 셀캡을 균일하게 제어하게 된다.

[0105] 또한, 실패턴(200)이 GIP회로부(A) 상부로 위치하도록 함으로써, 좁은 베젤을 갖는 액정표시장치(100)를 제공할 수 있으면서도, 실패턴(200) 내부로 도전볼(도 1의 41)을 생략할 수 있어, 도전볼(도 1의 41)과 GIP회로부(A)가 접촉되어 쇼트가 발생하는 문제점이 발생하는 것을 방지할 수 있다.

[0106] 본 발명은 상기 실시예로 한정되지 않고, 본 발명의 취지를 벗어나지 않는 한도 내에서 다양하게 변경하여 실시할 수 있다.

부호의 설명

[0107] 100 : GIP 타입 액정표시장치

101, 102 : 제 1 및 제 2 기판

103 : 액정층

112 : 게이트전극, 114 : 반도체층(114a : 액티브층, 114b : 오믹콘택층), 115 : 데이터배선, 117 : 게이트절연층, 118, 119 : 소스 및 드레인전극, 121 : 보호층(121a : 드레인콘택홀), 123 : 화소전극, 125 : 제 1 배향막, 127 : 컬럼스페이서

131 : 게이트 회로블럭, 133, 135 : 제 1 및 제 2 연결배선

141 : 블랙매트릭스(141a, 141b : 제 1 및 제 2 블랙매트릭스), 143 : 컬러필터층(143a, 143b, 143c : 적, 녹, 청색 컬러필터)

200 : 실패턴

201 : 더미컬러필터

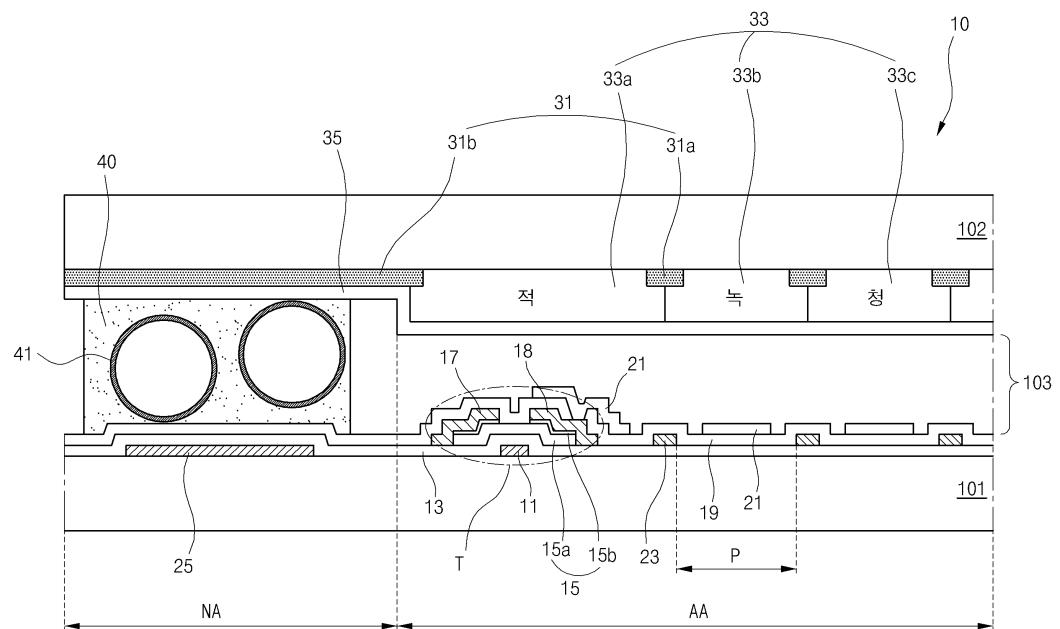
203 : 더미스페이서

A : GIP 회로부

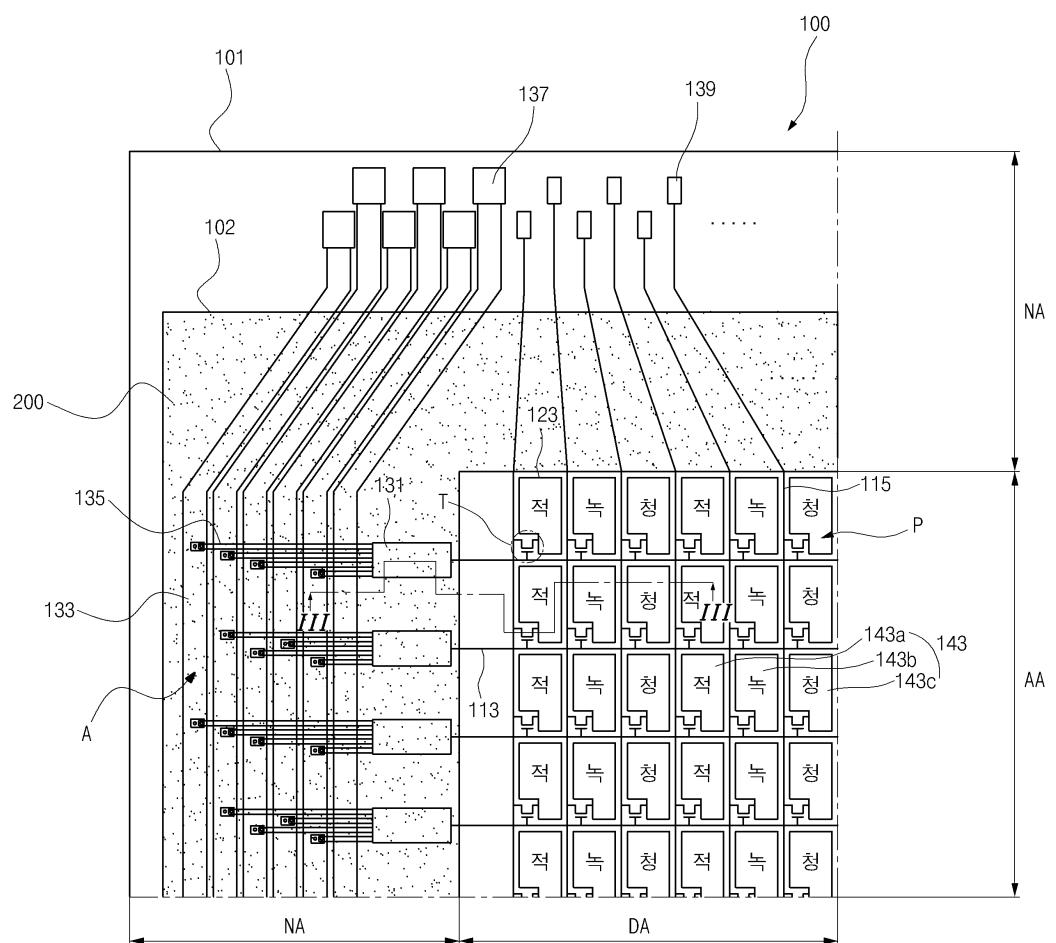
NA : 비표시영역, AA : 표시영역

도면

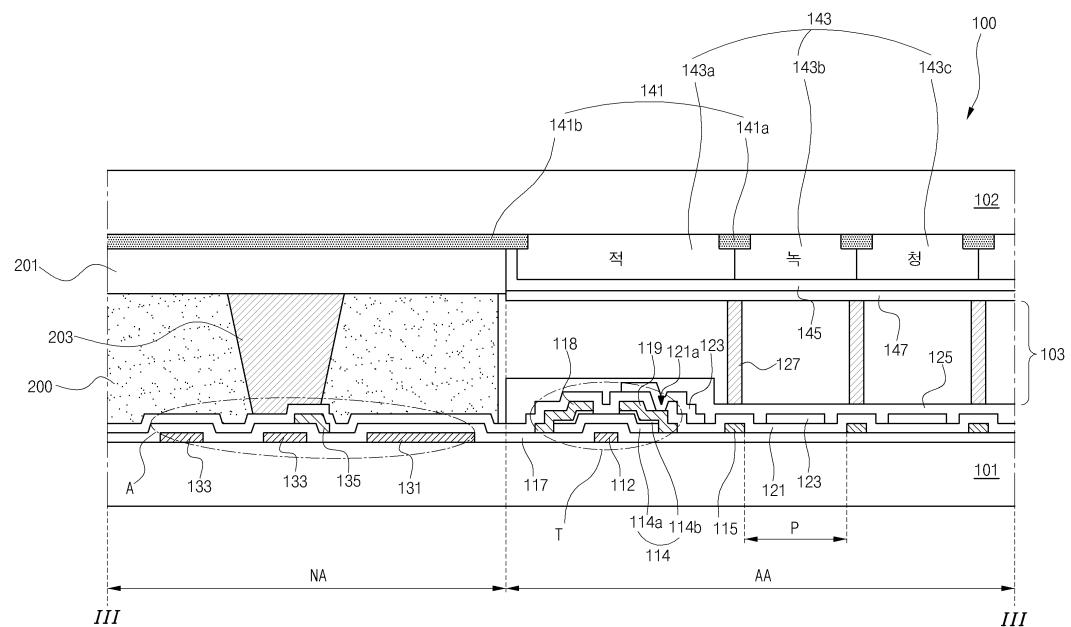
도면1



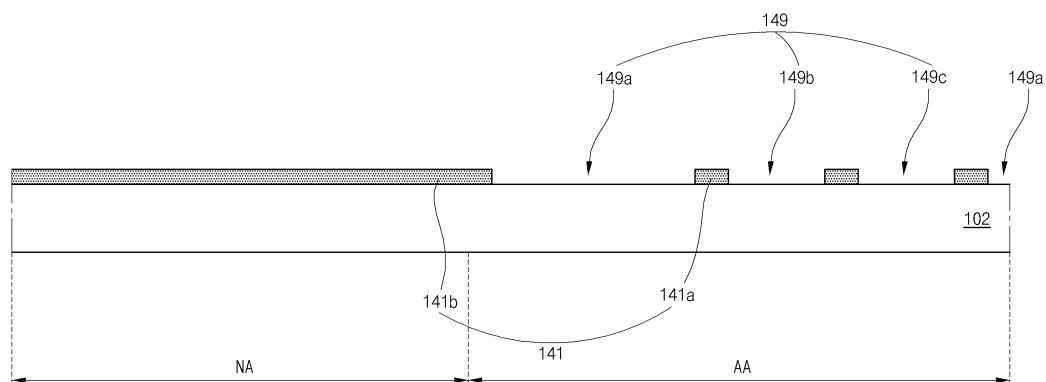
도면2



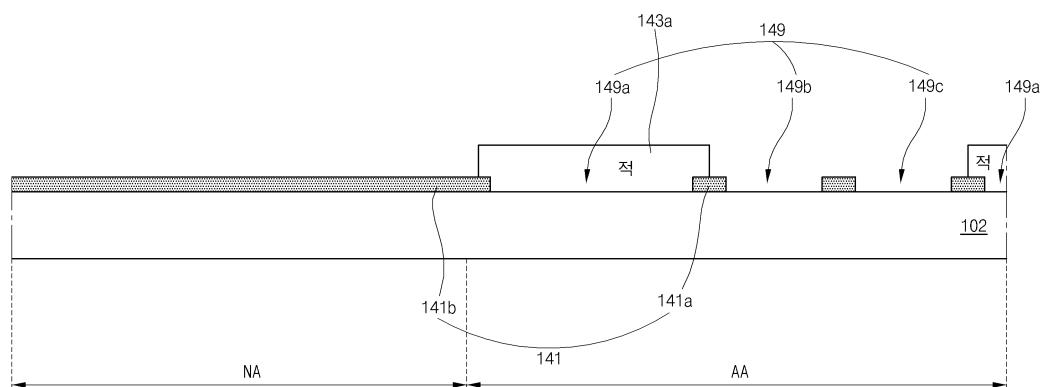
도면3



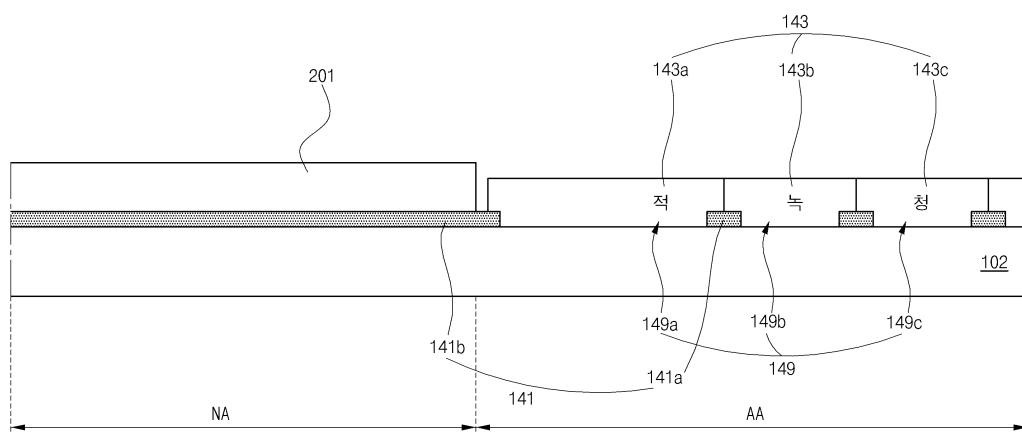
도면4a



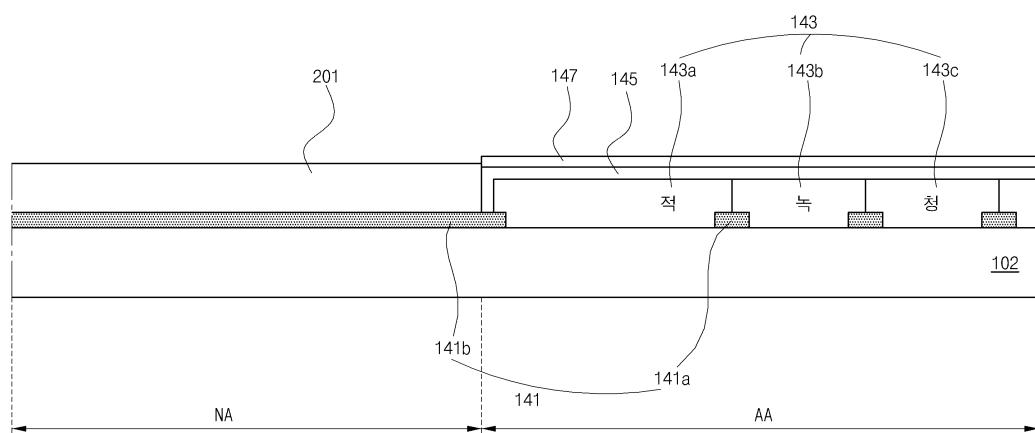
도면4b



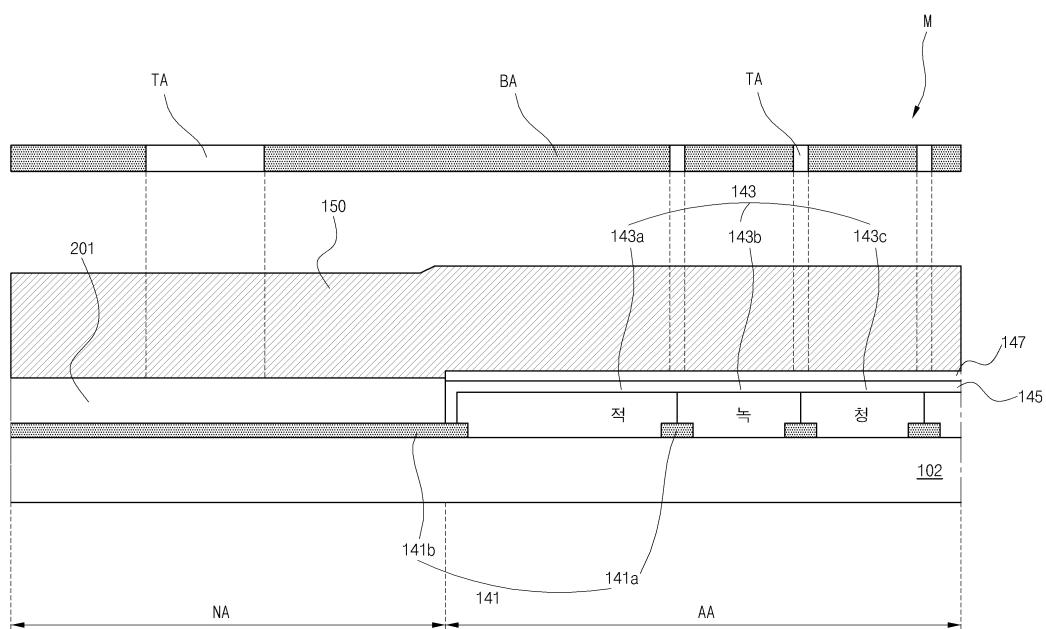
도면4c



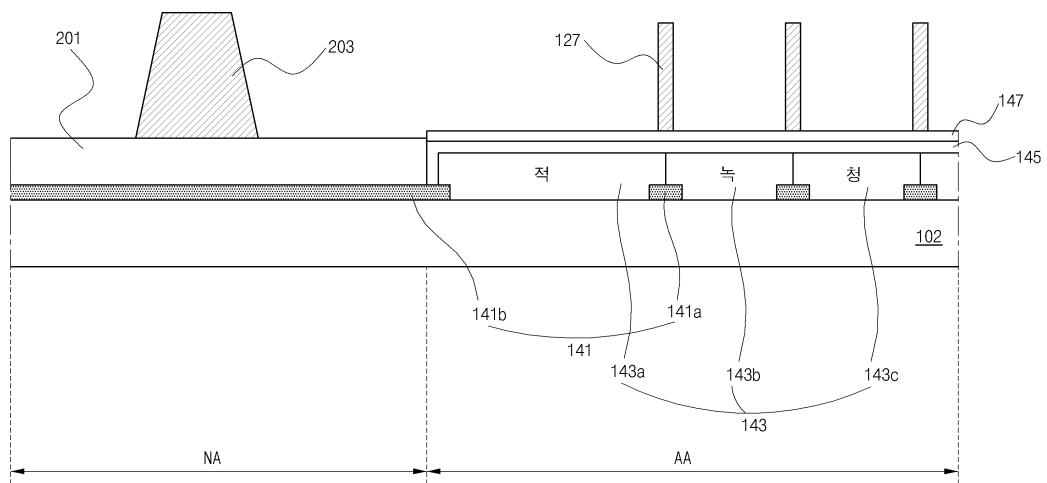
도면4d



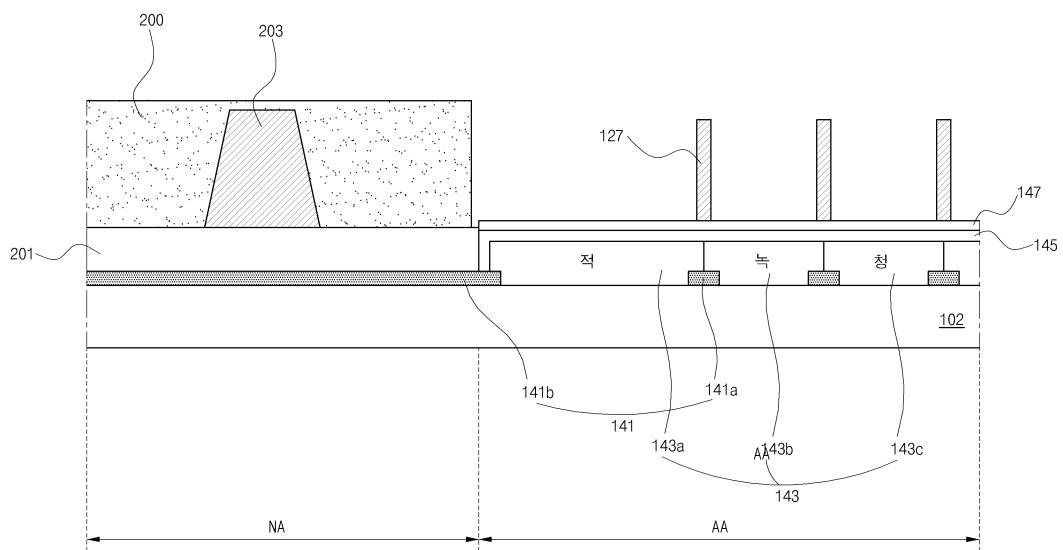
도면4e



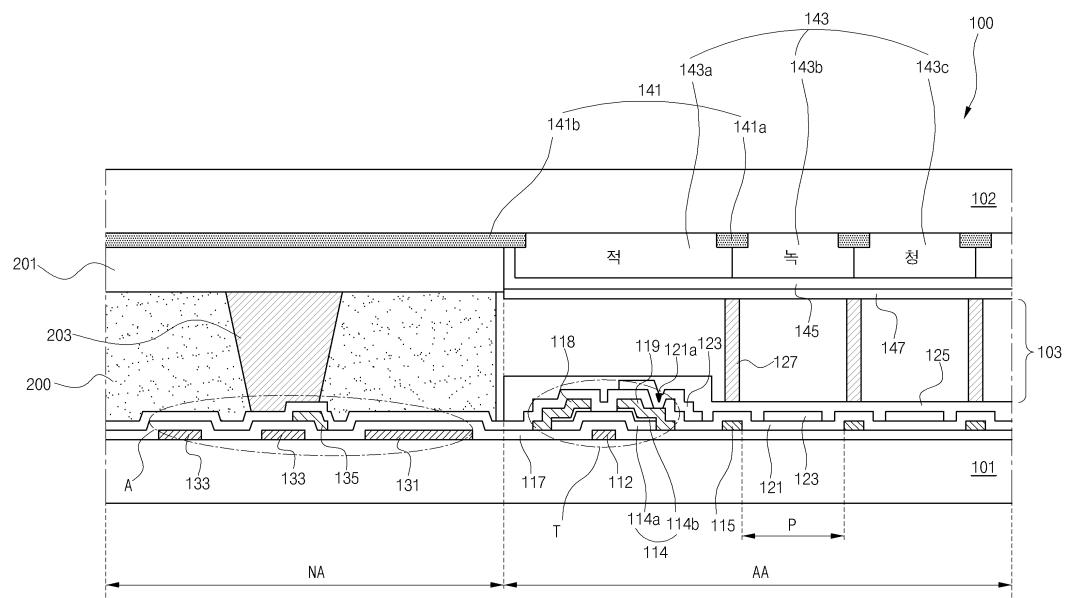
도면4f



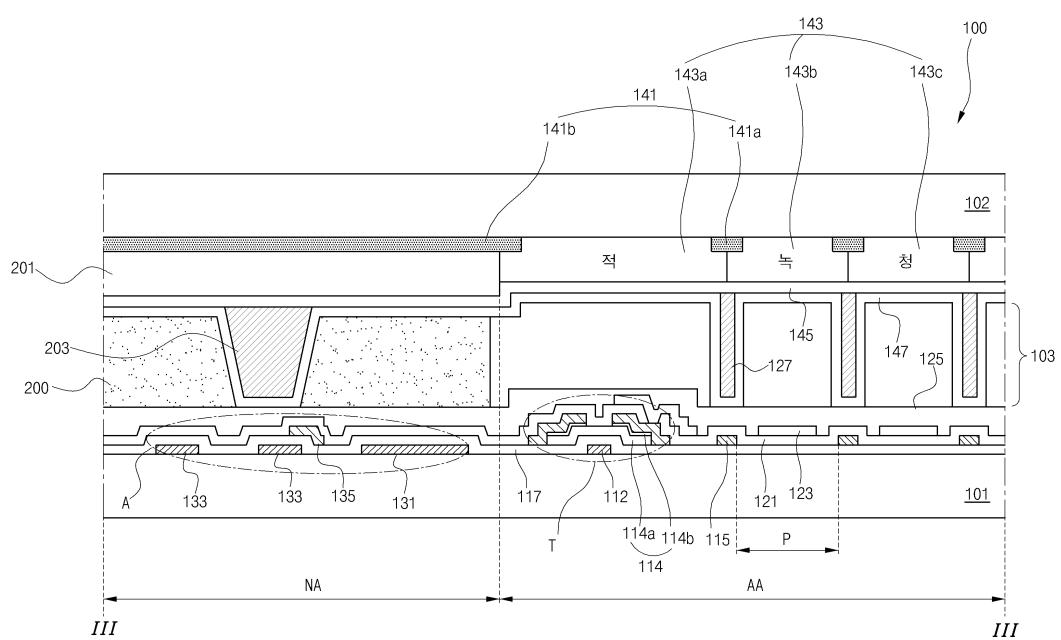
도면4g



도면4h



도면5



专利名称(译)	标题 : GIP型液晶显示装置及其制造方法		
公开(公告)号	KR1020160091497A	公开(公告)日	2016-08-03
申请号	KR1020150011283	申请日	2015-01-23
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	HAN YONG HEE 한용희 JUNG KYU DO 정규도 YOUN SUNG HO 윤성호		
发明人	한용희 정규도 윤성호		
IPC分类号	G02F1/1333 G02F1/1335 G02F1/1337 G02F1/1339		
CPC分类号	G02F1/1333 G02F1/1335 G02F1/1339 G02F1/1337		
外部链接	Espacenet		

摘要(译)

本发明涉及GIP型液晶显示器，特别是涉及即使具有窄边框也不会产生短路的GIP型液晶显示器及其制造方法。本发明的特征包括在第二基板的非显示区域上的虚设滤色器和虚设间隔物，并且形成实际图案，使得虚设间隔物位于虚设滤色器上部的内部。由此，实际图案可以通过第一和第二基板之间的间隙中的虚设间隔物和虚设滤色器实现相应的高度，并且防止插入在第一基板和第二基板之间的液晶层的泄漏，此外，均匀地控制第二基板和第一基板之间的单元间隙。而且，实际图案位于GIP电路上部。以这种方式，可以提供具有窄边框的液晶显示器。传导球可以省略到实际图案内部，并且可以防止传导球和GIP电路接触以及产生短路的问题。

