



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0079310
(43) 공개일자 2015년07월08일

(51) 국제특허분류(Int. Cl.)
G02F 1/1362 (2006.01) G02F 1/1368 (2006.01)
(21) 출원번호 10-2013-0169468
(22) 출원일자 2013년12월31일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
이슬
경기 고양시 일산서구 일현로 151, 102동 401호
(탄현동, 쌍용아파트)
장훈
경기 파주시 금바위로 47, 210동 804호 (와동동,
가람마을8단지동문굿모닝힐)
(74) 대리인
특허법인천문

전체 청구항 수 : 총 9 항

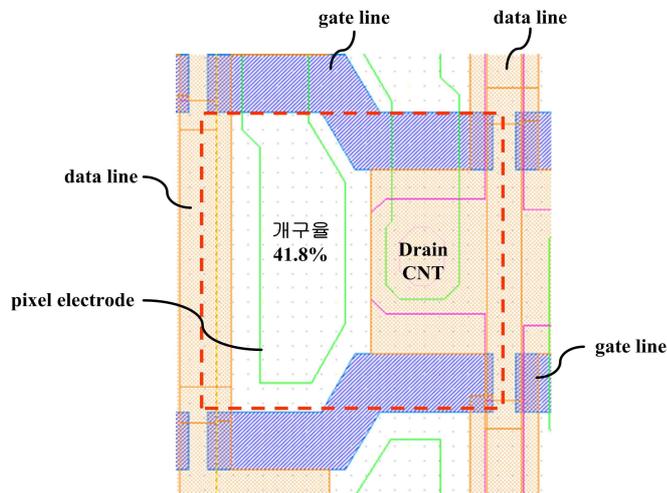
(54) 발명의 명칭 액정 디스플레이 장치와 이의 제조 방법

(57) 요약

본 발명은 정사각형 형태로 4개 픽셀을 배열하여 개구율을 높일 수 있는 액정 디스플레이 장치와 이의 제조 방법에 관한 것이다.

본 발명의 실시 예에 따른 액정 디스플레이 장치는 제1 방향으로 형성된 복수의 게이트 라인; 제2 방향으로 형성된 복수의 게이트 라인; 상기 복수의 게이트 라인 및 상기 복수의 데이터 라인이 교차되어 복수의 픽셀 영역이 정의되고, 상기 복수의 픽셀 영역에 형성된 박막트랜지스터; 상기 복수의 픽셀 영역에 형성된 픽셀 전극 및 공통 전극을 포함하고, 게이트 라인을 기준으로 데이터 전압이 입력되는 부분과 픽셀의 개구부가 위 아래로 대칭되어 형성된 것을 특징으로 한다.

대표도 - 도4



명세서

청구범위

청구항 1

제1 방향으로 형성된 복수의 게이트 라인;

제2 방향으로 형성된 복수의 게이트 라인;

상기 복수의 게이트 라인 및 상기 복수의 데이터 라인이 교차되어 복수의 픽셀 영역이 정의되고,

상기 복수의 픽셀 영역에 형성된 박막트랜지스터;

상기 복수의 픽셀 영역에 형성된 픽셀 전극 및 공통 전극;을 포함하고,

게이트 라인을 기준으로 데이터 전압이 입력되는 부분과 픽셀의 개구부가 위 아래로 대칭되어 형성된 것을 특징으로 하는 액정 디스플레이 장치.

청구항 2

제1 항에 있어서,

4개 픽셀이 모여 정사각형 형태로 배열된 것을 특징으로 하는 액정 디스플레이 장치.

청구항 3

제1 항에 있어서,

제1 픽셀의 박막트랜지스터의 및 데이터 전압의 입력부는 제1 게이트 라인의 위쪽에 형성되어 있고,

상기 제1 픽셀의 픽셀 전극은 상기 제1 게이트 라인의 아래쪽에 형성된 것을 특징으로 하는 액정 디스플레이 장치.

청구항 4

제3 항에 있어서,

제2 픽셀의 박막트랜지스터 및 데이터 전압의 입력부는 제2 게이트 라인의 아래 쪽에 형성되어 있고,

상기 제2 픽셀의 픽셀 전극은 상기 제2 게이트 라인의 위쪽에 형성된 것을 특징으로 하는 액정 디스플레이 장치.

청구항 5

제4 항에 있어서,

상기 제1 픽셀의 박막트랜지스터와 상기 제2 픽셀의 박막트랜지스터는 상기 제1 게이트 라인과 상기 제2 게이트 라인 사이에 형성된 것을 특징으로 하는 액정 디스플레이 장치.

청구항 6

제4 항에 있어서,

상기 제1 픽셀의 픽셀 전극과 상기 제2 픽셀의 픽셀 전극은 하나의 데이터 라인을 사이에 두고 마주보도록 형성된 것을 특징으로 하는 액정 디스플레이 장치.

청구항 7

제6 항에 있어서,

상기 제1 픽셀과 상기 제2 픽셀의 배치 구조가 지그재그 형태로 반복 배치된 것을 특징으로 하는 액정 디스플레이

이 장치.

청구항 8

제1 항에 있어서,

상기 박막트랜지스터의 드레인 전극과 상기 픽셀 전극은 동일 물질로 동일 레이어에 형성된 것을 특징으로 하는 액정 디스플레이 장치.

청구항 9

제1 항에 있어서,

700ppi급의 픽셀 구조에서 상기 픽셀의 개구율이 41% 이상인 것을 특징으로 하는 액정 디스플레이 장치.

발명의 설명

기술 분야

[0001] 본 발명은 평판 디스플레이 장치에 관한 것으로, 특히 정사각형 형태로 4개 픽셀을 배열하여 개구율을 높일 수 있는 액정 디스플레이 장치와 이의 제조 방법에 관한 것이다.

배경 기술

[0002] 이동통신 단말기, 노트북 컴퓨터와 같은 각종 휴대용 전자기기가 발전함에 따라 이에 적용할 수 있는 평판 디스플레이 장치(Flat Panel Display Device)에 대한 요구가 증대되고 있다.

[0003] 평판 디스플레이 장치로는 액정 디스플레이 장치(LCD: Liquid Crystal Display device), 플라즈마 디스플레이 패널(PDP: Plasma Display Panel), 전계 방출 디스플레이 장치(Field Emission Display device), 유기발광 다이오드 디스플레이 장치(OLED: Organic Light Emitting Diode Display device) 등이 개발되었다.

[0004] 평판 디스플레이 장치 중에서 액정 디스플레이 장치(LCD)는 양산 기술의 발전, 구동수단의 용이성, 저전력 소비, 고화질 구현 및 대화면 구현의 장점이 있어 휴대용 기기에 적합하며 적용 분야가 지속적으로 확대되고 있다.

[0005] 도 1은 종래 기술에 따른 액정 디스플레이 장치의 픽셀 구조를 나타내는 단면도이고, 2는 도 1에 도시된 A1-A2 선에 따른 단면도이다. 도 1 및 도 2에서는 FFS(Fringe Field Switching) 모드의 픽셀 구조를 도시하고 있다.

[0006] 도 1 및 도 2를 참조하면, 종래 기술에 따른 액정 디스플레이 장치는 복수의 픽셀들(Pixels)이 매트릭스 형태로 배열된 액정 패널과, 액정 패널을 구동하기 위한 구동 회로부(미도시)와, 액정 패널에 빛을 공급하는 백라이트 유닛(미도시)과, 액정 패널과 구동 회로부를 감싸도록 형성된 베젤(미도시)을 포함한다.

[0007] 액정 패널은 복수의 픽셀이 형성된 하부 기관(TFT 어레이 기관)과, 컬러 필터 및 블랙 매트릭스가 형성된 상부 기관(미도시) 및 상기 두 기관 사이에 개재된 액정층(미도시)을 포함한다.

[0008] 액정 패널의 하부 기관에는 복수의 게이트 라인(gate line)과 복수의 데이터 라인(data line)이 교차하도록 형성되어 있다. 복수의 게이트 라인과 복수의 데이터 라인이 교차된 영역에 픽셀이 형성된다. 픽셀들 각각에는 스위칭 소자로써 TFT(Thin Film Transistor)가 형성되어 있고, 전계를 인가하기 위한 픽셀 전극(50) 및 공통 전극(40)이 형성되어 있다.

[0009] 기관 상에는 게이트 전극(10)이 형성되어 있고, 게이트 전극(10)을 덮도록 게이트 절연막(15)이 형성되어 있다.

[0010] 게이트 절연막(15) 상부 중에서 게이트 전극(10)과 중첩되는 영역에 액티브(20)가 형성되어 있고, 액티브(20) 상에 식각 방지막(25, ESL)이 형성되어 있다. 이때, 액티브는 산화물 반도체 물질로 형성된다.

[0011] 액티브(20)의 양측이 드러나도록 식각 방지막이 제거되어 있고, 액티브(20)와 접촉하도록 소스 전극(32) 및 드레인 전극(34)이 형성되어 있다.

[0012] TFT를 덮도록 제1 보호막(30)이 형성되어 있고, 제1 보호막(30)을 덮도록 평탄화층(35)이 형성되어 있다. 평탄화층(35) 상에 공통 전극(40, Vcom)이 형성되어 있고, 공통 전극(40, Vcom)을 덮도록 제2 보호막(45)이 형성되어 있다.

[0013] 제2 보호막(45) 상에 복수의 핑거 패턴을 가지는 픽셀 전극(50)이 형성되어 있고, 제1 보호막(30), 평탄화층(35) 및 제2 보호막(45)의 일부가 식각되어 드레인 전극(34)을 노출시키는 콘택홀이 형성되고, 픽셀 전극(50)이 콘택홀을 통해 TFT의 드레인 전극(34)과 콘택되어 있다.

[0014] 산화물 TFT는 소스 전극/드레인 전극의 습식 식각(W/E) 시 에천트(etchant)로 인한 테미지로부터 산화물(예로서, IGZO)를 보호하기 위해 식각 방지막(25, ESL)을 적용하고 있다.

[0015] 따라서, 제조 공정에 총 9개의 마스크가 필요하여 제조 효율이 낮고, 제조 비용이 증가하는 문제점이 있다.

[0016] 또한, 도 1 및 도 2에 도시된 픽셀 구조를 700ppi급의 고해상도 디스플레이 장치에 적용할 경우, 픽셀 영역의 대부분을 TFT가 차지하게 되어 개구율이 낮다. 응답속도가 높은 산화물 반도체를 적용하고 있지만 개구율이 낮아 700ppi급의 고해상도 디스플레이 장치에 적용하는 경우에는 개구율이 낮아 적용이 어려운 문제점이 있다.

발명의 내용

해결하려는 과제

[0017] 본 발명은 앞에서 설명한 문제점을 해결하기 위한 것으로서, 픽셀의 개구율이 높은 액정 디스플레이 장치와 이의 제조 방법을 제공하는 것을 기술적 과제로 한다.

[0018] 본 발명은 앞에서 설명한 문제점을 해결하기 위한 것으로서, 제조 효율을 높일 수 있는 액정 디스플레이 장치와 이의 제조 방법을 제공하는 것을 기술적 과제로 한다.

[0019] 위에서 언급된 본 발명의 기술적 과제 외에도, 본 발명의 다른 특징 및 이점들이 이하에서 기술되거나, 그러한 기술 및 설명으로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0020] 본 발명의 실시 예에 따른 액정 디스플레이 장치는 제1 방향으로 형성된 복수의 게이트 라인; 제2 방향으로 형성된 복수의 게이트 라인; 상기 복수의 게이트 라인 및 상기 복수의 데이터 라인이 교차되어 복수의 픽셀 영역이 정의되고, 상기 복수의 픽셀 영역에 형성된 박막트랜지스터; 상기 복수의 픽셀 영역에 형성된 픽셀 전극 및 공통 전극;을 포함하고, 게이트 라인을 기준으로 데이터 전압이 입력되는 부분과 픽셀의 개구부가 위 아래로 대칭되어 형성된 것을 특징으로 한다.

[0021] 본 발명의 실시 예에 따른 액정 디스플레이 장치는 4개 픽셀이 모여 정사각형 형태로 배열된 것을 특징으로 한다.

[0022] 본 발명의 실시 예에 따른 액정 디스플레이 장치는 제1 픽셀의 박막트랜지스터의 및 데이터 전압의 입력부는 제1 게이트 라인의 위쪽에 형성되어 있고, 상기 제1 픽셀의 픽셀 전극은 상기 제1 게이트 라인의 아래쪽에 형성된 것을 특징으로 한다.

[0023] 본 발명의 실시 예에 따른 액정 디스플레이 장치는 제2 픽셀의 박막트랜지스터 및 데이터 전압의 입력부는 제2 게이트 라인의 아래 쪽에 형성되어 있고, 상기 제2 픽셀의 픽셀 전극은 상기 제2 게이트 라인의 위쪽에 형성된 것을 특징으로 한다.

[0024] 본 발명의 실시 예에 따른 액정 디스플레이 장치는 상기 제1 픽셀의 박막트랜지스터와 상기 제2 픽셀의 박막트랜지스터는 상기 제1 게이트 라인과 상기 제2 게이트 라인 사이에 형성된 것을 특징으로 한다.

[0025] 본 발명의 실시 예에 따른 액정 디스플레이 장치는 상기 제1 픽셀의 픽셀 전극과 상기 제2 픽셀의 픽셀 전극은 하나의 데이터 라인을 사이에 두고 마주보도록 형성된 것을 특징으로 한다.

[0026] 본 발명의 실시 예에 따른 액정 디스플레이 장치는 상기 제1 픽셀과 상기 제2 픽셀의 배치 구조가 지그재그 형태로 반복 배치된 것을 특징으로 한다.

[0027] 본 발명의 실시 예에 따른 액정 디스플레이 장치는 상기 박막트랜지스터의 드레인 전극과 상기 픽셀 전극은 동일 물질로 동일 레이어에 형성된 것을 특징으로 한다.

[0028] 본 발명의 실시 예에 따른 액정 디스플레이 장치는 700ppi급의 픽셀 구조에서 상기 픽셀의 개구율이 41% 이상인 것을 특징으로 한다.

발명의 효과

- [0029] 본 발명의 실시 예에 따른 액정 디스플레이 장치와 이의 제조 방법은 픽셀의 개구율이 높여, 700ppi급 고해상도 모델에 적용할 수 있다.
- [0030] 본 발명의 실시 예에 따른 액정 디스플레이 장치의 제조 방법은 제조 공정에 소요되는 마스크를 줄여 제조 효율을 높이고, 제조 비용을 절감시킬 수 있다.
- [0031] 이 밖에도, 본 발명의 실시 예들을 통해 본 발명의 또 다른 특징 및 이점들이 새롭게 파악될 수도 있을 것이다.

도면의 간단한 설명

- [0032] 도 1은 종래 기술에 따른 액정 디스플레이 장치의 픽셀 구조를 나타내는 단면도이다.
- 도 2는 도 1에 도시된 A1-A2 선에 따른 단면도이다.
- 도 3은 본 발명의 실시 예에 따른 액정 디스플레이 장치의 픽셀 구조를 나타내는 도면이다.
- 도 4는 본 발명의 실시 예에 따른 액정 디스플레이 장치의 하나의 픽셀을 확대하여 나타내는 도면이다.
- 도 5 및 도 6은 본 발명의 실시 예에 따른 액정 디스플레이 장치의 제조 방법을 나타내는 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0033] 본 명세서에서 각 도면의 구성요소들에 참조번호를 부가함에 있어서, 동일한 구성 요소들에 한해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 번호를 기재하였다.
- [0034] 한편, 본 명세서에서 서술되는 용어의 의미는 다음과 같이 이해되어야 할 것이다. 단수의 표현은 문맥상 명백하게 다르게 정의하지 않는 한 복수의 표현을 포함하는 것으로 이해되어야 하고, "제1", "제2" 등의 용어는 하나의 구성요소를 다른 구성요소로부터 구별하기 위한 것으로, 이들 용어들에 의해 권리범위가 한정되지 않는다.
- [0035] "포함하다" 또는 "가지다" 등의 용어는 하나 또는 그 이상의 다른 특징이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- [0036] "적어도 하나"의 용어는 하나 이상의 관련 항목으로부터 제시 가능한 모든 조합을 포함하는 것으로 이해되어야 한다. 예를 들어, "제1 항목, 제2 항목 및 제3 항목 중에서 적어도 하나"의 의미는 제1 항목, 제2 항목 또는 제3 항목 각각 뿐만 아니라, 제1 항목, 제2 항목 및 제3 항목 중에서 2개 이상으로부터 제시될 수 있는 모든 항목의 조합을 의미한다.
- [0037] 본 명세서에서 기술되는 "상에 또는 상부에"라는 용어는 어떤 구성(전극, 라인, 배선, 레이어, 컨택)이 다른 구성의 바로 상면(상부) 또는 바로 하면(하부)에 형성되는 경우뿐만 아니라 이들 구성들 사이에 제3의 구성이 개재되는 경우까지 포함하는 것을 의미한다.
- [0038] 액정 디스플레이 장치는 액정층의 배열을 조절하는 방식에 따라 TN(Twisted Nematic) 모드, VA(Vertical Alignment) 모드, IPS(In Plane Switching) 모드, FFS(Fringe Field Switching) 모드 등 다양하게 개발되어 있다.
- [0039] 이 중에서, IPS 모드와 FFS 모드는 하부 기관 상에 픽셀 전극(PXL)과 공통 전극(Vcom)을 배치하여, 픽셀 전극과 공통 전극 사이의 전계에 의해 액정층의 배열을 조절하는 수평 전계 방식이다. 본 발명의 실시 예에 따른 액정 디스플레이 장치는 모드에 관계없이 적용될 수 있으나, FFS 모드를 일 예로 설명한다.
- [0040] 이하, 첨부된 도면을 참조하여 본 발명의 실시 예에 따른 액정 디스플레이 장치에 대하여 설명하기로 한다.
- [0041] 본 발명의 실시 예에 따른 액정 디스플레이 장치는 픽셀의 개구율을 높여, 700ppi급의 고해상도 모델에 적용할 수 있다. 픽셀의 개구율을 높이기 위한 픽셀의 배치 구조를 주요 내용으로 한다. 따라서, 픽셀의 개구율을 높이기 위한 픽셀의 배치와 관련이 없는 사항에 대한 상세한 설명 및 도면은 생략될 수 있다.
- [0042] 도 3은 본 발명의 실시 예에 따른 액정 디스플레이 장치의 픽셀 구조를 나타내는 도면이고, 도 4는 본 발명의 실시 예에 따른 액정 디스플레이 장치의 하나의 픽셀을 확대하여 나타내는 도면이다.
- [0043] 도 3 및 도 4를 참조하면, 본 발명의 실시 예에 따른 액정 디스플레이 장치는 복수의 픽셀(Pixel)들이 매트릭스 형태로 배열된 액정 패널과, 액정 패널을 구동하기 위한 구동 회로부(미도시)와, 상기 액정 패널에 빛을 공급하

는 백라이트 유닛(미도시)을 포함한다.

- [0044] 도 3 및 도 4에서는 FFS(Fringe Field Switching) 모드의 픽셀 구조를 도시하고 있으며, 액정 패널의 하부 기관에 형성된 복수의 픽셀들 중에서 일부를 도시하고 있다.
- [0045] 액정 패널의 상부 기관은 컬러 화상을 표시하기 위한 레드(red), 그린(green) 및 블루(blue)의 컬러필터들과, 상기 컬러필터들 사이에 형성되어 픽셀을 구분시키는 블랙매트릭스를 포함한다.
- [0046] 액정 패널의 하부 기관에는 복수의 게이트 라인(gate line)과 복수의 데이터 라인(data line)이 교차하도록 형성되어 있다.
- [0047] 게이트 라인(gate line)은 제1 방향(예로서, 수평 방향)으로 형성되어 있고, 데이터 라인(data line)은 제2 방향(예로서, 수직 방향)으로 형성되어 있다.
- [0048] 복수의 게이트 라인(gate line)과 복수의 데이터 라인(data line)에 의해 복수의 픽셀이 정의된다. 복수의 픽셀에 각각에는 공통 전압(Vcom)이 인가되는 공통 전극, 데이터 전압(Vdata)이 인가되는 픽셀 전극(pixel electrode), 스토리지 커패시터(미도시, Cst) 및 스위칭 소자로서 TFT가 형성되어 있다.
- [0049] 본 발명의 실시 예에 따른 액정 디스플레이 장치의 TFT는 코플라너(coplanar) 구조로 형성되며, 드레인 전극과 픽셀 전극을 연결을 위한 별도의 콘택홀이 형성되어 있지 않다.
- [0050] 본 발명의 실시 예에 따른 액정 디스플레이 장치에서 TFT의 액티브는 산화물 반도체 물질, 예로서, IGZO(Indium Gallium Zinc Oxide), IGO(Indium Gallium Oxide) 또는 ITZO(Indium Tin Zinc Oxide)로 형성될 수 있다.
- [0051] 액티브의 반도체 물질이 픽셀의 개구부까지 형성되어 있고, 제조 공정 과정에서 반도체 물질이 도체화(metallization)되어 픽셀 전극이 된다. 즉, TFT의 드레인 전극과 픽셀 전극이 실질적으로 동일한 물질로 하나의 레이어로 형성되어 있다.
- [0052] 따라서, 픽셀 전극(PXL)은 기본적으로 반도체 채널 층(A)과 동일한 산화 금속물질을 포함한다. 예를 들어, IGZO(Indium Gallium Zinc Oxide), IGO(Indium Gallium Oxide) 또는 ITZO(Indium Tin Zinc Oxide)로 형성될 수 있다.
- [0053] 픽셀 전극(PXL)은 금속 산화물질을 선택적으로 플라즈마 (Plasma) 혹은 자외선(Ultra Violet light: UV) 처리 또는 금속물질 확산 처리를 통해 캐리어 농도가 도체의 수준으로 높여진 특성을 가질 수 있다.
- [0054] 또한, IGZO(Indium Gallium Zinc Oxide), IGO(Indium Gallium Oxide) 또는 ITZO(Indium Tin Zinc Oxide) 물질을 도체화 하였으므로 투명한 도전체가 된다.
- [0055] 본 발명의 실시 예에 따른 액정 디스플레이 장치는 픽셀의 개구율을 높이기 위해서 정사각형 형태로 4개 픽셀을 배열하였다.
- [0056] 4개의 픽셀의 배열이 반복적으로 배치되어 전체 픽셀이 배열된다. 게이트 라인을 기준으로 데이터 전압이 입력되는 부분과 픽셀의 개구부가 반대로 형성되어 있다. 즉, 데이터 전압이 입력되는 부분과 픽셀의 개구부가 위아래로 대칭적으로 형성되어 있다.
- [0057] 제1 픽셀의 구조를 살펴보면, TFT 및 데이터 전압의 입력부는 제1 게이트 라인의 위쪽에 형성되어 있고, 픽셀 전극은 제1 게이트 라인의 아래쪽에 형성되어 있다.
- [0058] 제2 픽셀의 구조를 살펴보면, TFT 및 데이터 전압의 입력부는 제2 게이트 라인의 아래 쪽에 형성되어 있고, 픽셀 전극은 제2 게이트 라인의 위쪽에 형성되어 있다.
- [0059] 제1 픽셀과 제2 픽셀의 TFT는 제1 게이트 라인과 제2 게이트 라인의 사이에 형성되어 있다. 그리고, 제1 픽셀의 픽셀 전극과 제2 픽셀의 픽셀 전극은 제1 데이터 라인을 사이에 두고 마주보도록 형성되어 있다.
- [0060] 게이트 라인과 데이터 라인으로 1개의 픽셀을 정의할 때, 픽셀은 픽셀의 개구와 픽셀에 충전 신호를 전달해 주기 위한 데이터와 액티브와 콘택부로 구성되어 있다.
- [0061] 상술한 제1 픽셀과 제2 픽셀의 배치 구조가 지그재그 형태로 반복 배치되어 전체 픽셀들이 배열된다. 4개의 픽셀의 영역을 묶으면 정사각형 형태가 된다.
- [0062] 도 5 및 도 6은 본 발명의 실시 예에 따른 액정 디스플레이 장치의 제조 방법을 나타내는 도면이다. 이하, 도 5 및 도 6을 참조하여 본 발명의 실시 예에 따른 액정 디스플레이 장치의 제조 방법을 설명하기로 한다.

- [0063] 도 5 및 도 6(A)를 참조하면, 기판(101) 상에 반도체 물질을 전면 도포하고, 제1 마스크를 이용한 포토리소그래피 공정, 식각 공정 및 애싱 공정을 수행하여 반도체 패턴(102)을 형성한다.
- [0064] 여기서, 반도체 물질은 산화물 반도체 물질로서 IGZO(Indium Gallium Zinc Oxide), IGO(Indium Gallium Oxide) 또는 ITZO(Indium Tin Zinc Oxide)가 이용될 수 있다. 이후, 제조 공정에서 반도체 패턴(102)으로 TFT 액티브, 소스 전극, 드레인 전극 및 픽셀 전극이 형성된다.
- [0065] 이어서, 도 5 및 도 6(B)를 참조하면, SiO₂ 또는 SiN_x 물질로 게이트 절연층(103)을 형성한다. 이후, 메탈 물질을 도포한 후, 제2 마스크를 이용한 포토리소그래피 공정, 식각 공정 및 애싱 공정을 수행하여 게이트 절연층(103)과 게이트 전극(104)을 패터닝하여 형성한다.
- [0066] 여기서, 게이트 전극(104)과 함께 게이트 라인 및 게이트 패드 및 공통 전극 라인이 형성된다. 도면에 도시하지 않았으나, 공통 배선들은 서로 연결되도록 구성하고, 일측 끝단에 공통 패드를 더 형성할 수 있다.
- [0067] 게이트 전극(104)을 마스크로 이용하여 반도체 패턴(102)의 일부를 도체화(metallization)시켜 소스 전극(S) 및 드레인 전극(D)을 형성한다. 노출된 반도체 패턴(102)을 플라즈마 처리 또는 자외선(Ultra Violet Light: UV) 처리를 수행하거나, 금속물질을 침투 및 확산시킨다. 그 결과, 반도체 패턴(102) 중에서 게이트 전극(G)으로 가려지지 않고 노출된 부분은 금속화된다.
- [0068] 반도체 패턴(102)이 픽셀의 개구부까지 연장되어 형성되고, TFT의 드레인 전극으로부터 연장되어 픽셀 전극(105)이 형성된다. 즉, 픽셀 전극(105)과 드레인 전극(D)일 실질적으로 동일한 물질로 하나의 레이어로 형성되어 있다. 따라서, 픽셀 전극(PXL)은 기본적으로 TFT의 액티브(A)와 동일한 물질로 함께 형성된다.
- [0069] 그리고, 반도체 패턴(102) 중에서 도체화되지 않은 부분은 액티브가 된다. 게이트 전극(104)으로 가려진 반도체 패턴(102)은 산화 반도체 물질 상태로 남아 있어 TFT의 액티브(A)가 된다.
- [0070] 게이트 전극(104)을 마스크로 이용하여 액티브(A)를 형성함과 동시에, 소스 전극(S), 드레인 전극(D) 및 픽셀 전극(105)이 형성된다.
- [0071] 따라서, TFT의 구성에서 정렬 마진을 고려하여 증착되는 부분들이 전혀 필요 없다. 즉, 액티브(A)가 게이트 전극(104)보다 큰 크기로 증착되도록 형성할 필요가 없다. 그리고, 소스 전극(S)과 드레인 전극(D)이 액티브(A)와 접촉하면서 게이트 전극(104)과 일부 증착하도록 크게 형성할 필요가 없다.
- [0072] 따라서, TFT의 크기가 최소한의 크기에서 최적화된 특성을 가질 수 있다. TFT를 최소화하여 제작할 수 있으므로, 화소 영역 내에서 개구율을 최대한으로 확보할 수도 있다.
- [0073] 이어서, 도 5 및 도 6(C)를 참조하면, TFT와 픽셀 전극(105)을 덮도록 층간 절연막(106, interlayer)를 형성한다. 그리고, 제3 마스크 공정을 수행하여 복수의 홀을 형성한다.
- [0074] 3 마스크 공정으로 층간 절연막(106)을 패터닝하여, 소스/드레인 컨택홀(107), 게이트 패드(GP)의 일부를 노출하는 게이트 패드 홀 및 공통 배선을 노출하는 공통 배선 홀을 형성한다.
- [0075] 이후, 복수의 컨택홀이 형성된 기판 전면에 ITO(Indium Tin Oxide) 또는 IZO(Indium Zinc Oxide)와 같은 투명 도전 물질과, 금속물질을 연속으로 도포하여 소스 전극(S) 및 드레인 전극(D)과 연결되는 메탈 배선을 형성한다.
- [0076] 이어서, 도 5 및 도 6(D)를 참조하면, 하프톤 마스크인 제4 마스크 공정으로 투명 도전 물질과 금속물질을 패터닝하여, 층간 절연층(106) 상에 공통 전극(108)을 형성한다. 그리고, 데이터 컨택(109)을 형성하여 소스 전극(S)과 드레인 전극(D)과 배선을 연결시킨다.
- [0077] 소스/드레인 배선은 하부의 ITO와 상부의 메탈로 형성되며, 하프톤 마스크의 노광을 통해 개구부의 공통 전극(108)은 상부의 메탈이 제거되어 투명한 ITO만 남게 된다.
- [0078] 이어서, 도 5 및 도 6(E)를 참조하면, 공통 전극(108)을 보호하기 위해 기판 전면에 보호막(110)을 형성한다. 보호막(110)을 형성한 경우, 게이트 패드와 게이트 패드를 배선들과 연결시키기 위해서 제5 마스크 공정을 수행하여, 게이트 패드 컨택홀 및 데이터 패드 컨택홀을 형성한다.
- [0079] 여기서, 디스플레이 모드에 따라서 공통 전극(108) 적층된 구조로 형성되거나, 포토아크릴의 보호막이 추가될 수도 있다.

[0080] 상술한 본 발명의 실시 예에 따른 액정 디스플레이 장치의 제조 방법은 코플라너 구조의 TFT를 형성하고, TFT의 드레인 전극(D)과 픽셀 전극(105)을 동일한 산화물 반도체 물질로 형성하여, 700ppi급 해상도에서 픽셀의 개구율을 41% 이상 확보할 수 있도록 한다.

[0081] 본 발명이 속하는 기술분야의 당업자는 상술한 본 발명이 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로, 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로 이해해야만 한다.

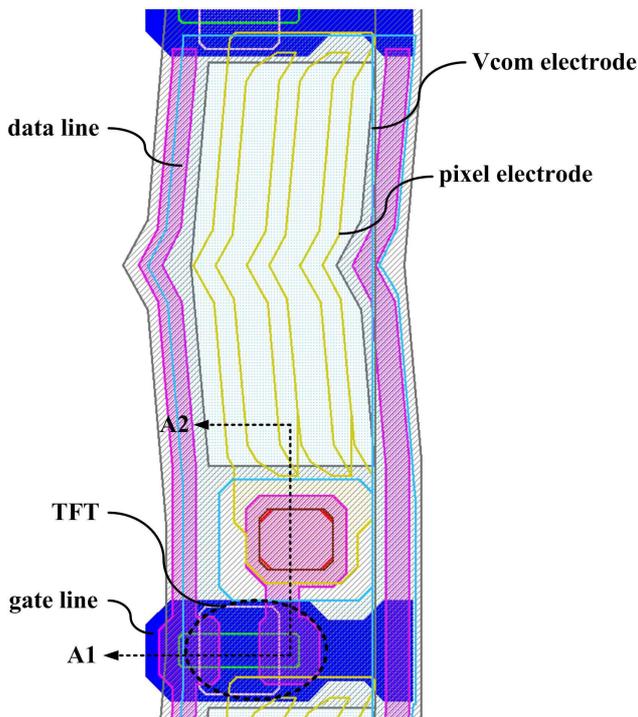
[0082] 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

부호의 설명

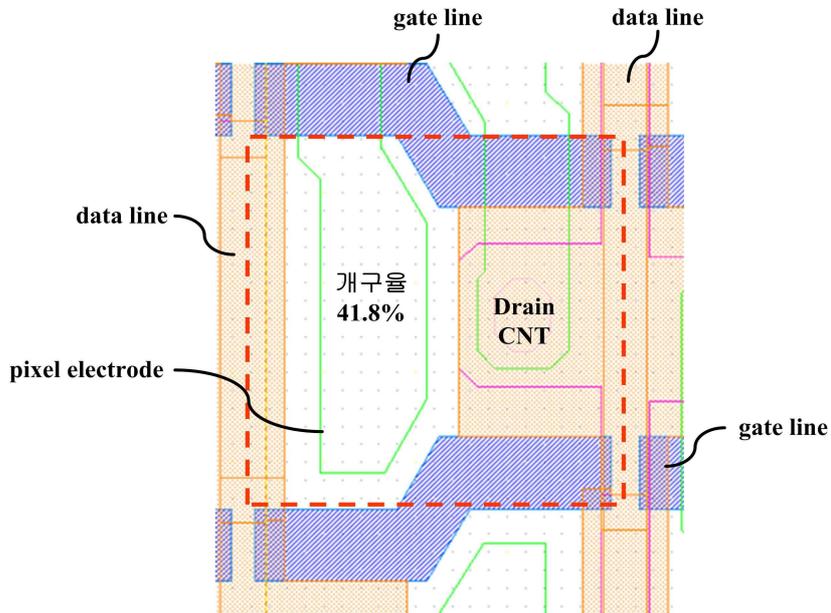
- [0083] 101: 기관 102: 반도체 패턴
 103: 게이트 절연막 104: 게이트 전극
 105: 픽셀 전극 106: 층간 절연막
 107: 콘택홀 108: 공통 전극
 109: 데이터 콘택 110: 보호막

도면

도면1



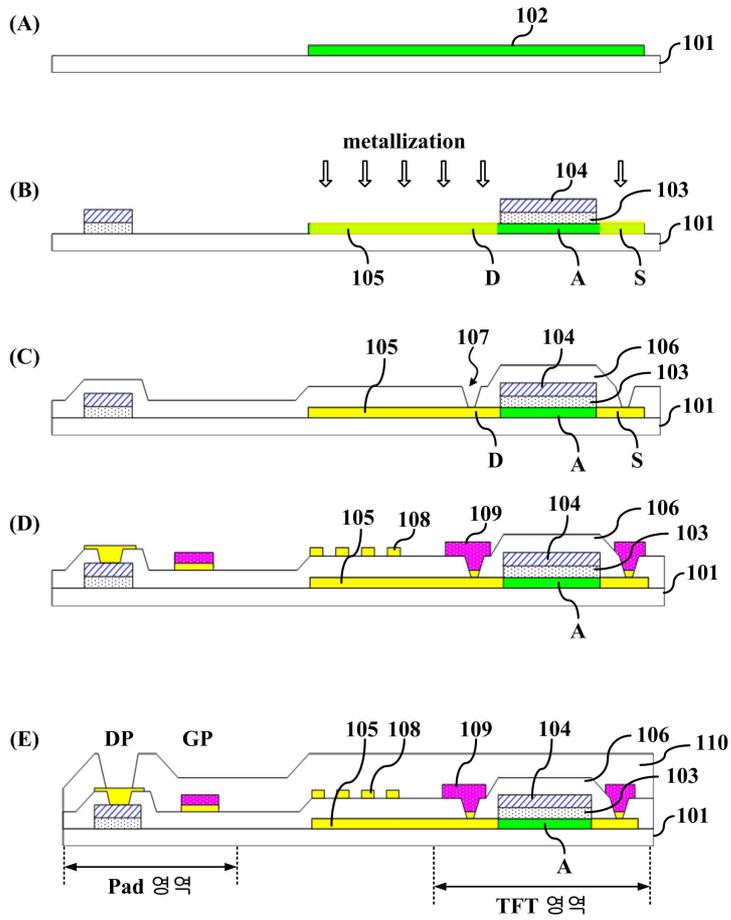
도면4



도면5

mask	layer
1	산화물 반도체층
2	게이트 절연막 & 게이트 전극
3	층간 절연막 & 데이터 콘택
4	소스/드레인 배선 & Vcom
4	보호막

도면6



专利名称(译)	标题：液晶显示装置及其制造方法		
公开(公告)号	KR1020150079310A	公开(公告)日	2015-07-08
申请号	KR1020130169468	申请日	2013-12-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SUL LEE 이슬 HUN JANG 장훈		
发明人	이슬 장훈		
IPC分类号	G02F1/1362 G02F1/1368		
CPC分类号	G02F1/1362 G02F1/1343 G02F1/136286 G02F2201/123		
外部链接	Espacenet		

摘要(译)

液晶显示装置及其制造方法技术领域本发明涉及一种液晶显示装置及其制造方法，其中液晶显示装置能够通过将四个像素布置成方形来改善孔径比。根据本发明实施例的液晶显示装置包括：沿第一方向形成的多条栅极线；沿第二方向形成的多条栅极线；薄膜晶体管，其栅极线和数据线彼此交叉以限定多个像素区域并形成在像素区域上；形成在像素区域中的像素电极和公共电极，其中输入数据电压的区域和像素的开口部分基于栅极线上下对称地形成。COPYRIGHT KIPO 2015

