



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0029538
(43) 공개일자 2011년03월23일

(51) Int. Cl.

G02F 1/133 (2006.01) G09G 3/36 (2006.01)

(21) 출원번호 10-2009-0087250

(22) 출원일자 2009년09월15일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 용산구 한강로3가 65-228

(72) 발명자

임홍열

경상북도 구미시 구평동 대우푸르지오아파트
110-1505

(74) 대리인

허용록

전체 청구항 수 : 총 10 항

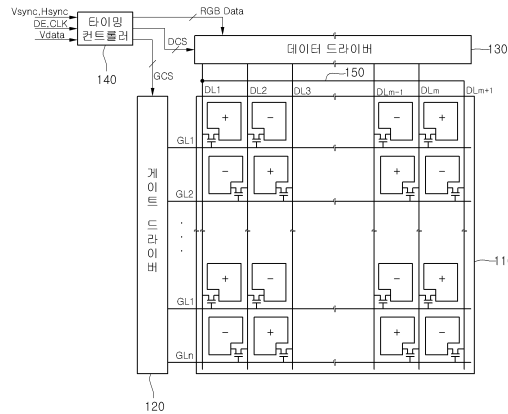
(54) 액정패널 및 이를 구비한 액정표시장치

(57) 요약

액정패널 및 이를 구비한 액정표시장치가 개시된다.

본 발명에 따른 액정패널은 기판 상에 형성된 다수의 게이트라인과 다수의 데이터라인들과, 상기 다수의 게이트라인과 다수의 데이터라인들의 교차로 정의되는 영역마다 형성된 박막트랜지스터와, 상기 박막트랜지스터에 접속된 화소전극과, 상기 다수의 데이터라인들 중 좌측으로 인접한 데이터라인과 상기 박막트랜지스터를 통해 접속된 제1 액정셀을 포함하는 제1 수평라인과, 상기 다수의 데이터라인들 중 우측으로 인접한 데이터라인과 상기 박막트랜지스터를 통해 접속된 제2 액정셀을 포함하는 제2 수평라인 및 상기 다수의 데이터라인들 중 최외곽에 위치한 마지막 데이터라인과 제1 데이터라인을 전기적으로 연결시키는 데이터 연결라인;을 포함하고, 상기 제1 데이터라인은 상기 제1 수평라인에 접속된 제1 액정셀과 접속되고 상기 마지막 데이터라인은 상기 제2 수평라인에 접속된 제2 액정셀과 전기적으로 접속된다.

대표도 - 도2



특허청구의 범위

청구항 1

기관 상에 형성된 다수의 게이트라인과 다수의 데이터라인들;

상기 다수의 게이트라인과 다수의 데이터라인들의 교차로 정의되는 영역마다 형성된 박막트랜지스터와, 상기 박막트랜지스터에 접속된 화소전극;

상기 다수의 데이터라인들 중 좌측으로 인접한 데이터라인과 상기 박막트랜지스터를 통해 접속된 제1 액정셀을 포함하는 제1 수평라인;

상기 다수의 데이터라인들 중 우측으로 인접한 데이터라인과 상기 박막트랜지스터를 통해 접속된 제2 액정셀을 포함하는 제2 수평라인; 및

상기 다수의 데이터라인들 중 최외곽에 위치한 마지막 데이터라인과 제1 데이터라인을 전기적으로 연결시키는 데이터 연결라인;을 포함하고,

상기 제1 데이터라인은 상기 제1 수평라인에 접속된 제1 액정셀과 접속되고 상기 마지막 데이터라인은 상기 제2 수평라인에 접속된 제2 액정셀과 전기적으로 접속되는 것을 특징으로 하는 액정패널.

청구항 2

제1 항에 있어서,

상기 데이터 연결라인은 상기 기관의 상부 또는 하부 중 어느 한 영역에 배열되어 상기 다수의 게이트라인과 평행한 방향으로 형성되는 것을 특징으로 하는 액정패널.

청구항 3

제1 항에 있어서,

상기 데이터 연결라인은 상기 게이트라인과 동일한 공정을 통해 형성되는 것을 특징으로 하는 액정패널.

청구항 4

제1 항에 있어서,

상기 데이터 연결라인은 상기 화소전극과 동일한 공정을 통해 형성되는 것을 특징으로 하는 액정패널.

청구항 5

다수의 게이트라인과 다수의 데이터라인들과, 상기 다수의 게이트라인과 다수의 데이터라인들의 교차로 정의되는 영역마다 형성된 박막트랜지스터와, 상기 박막트랜지스터에 접속된 화소전극과, 상기 다수의 데이터라인들 중 좌측으로 인접한 데이터라인과 상기 박막트랜지스터를 통해 접속된 제1 액정셀을 포함하는 제1 수평라인과, 상기 다수의 데이터라인들 중 우측으로 인접한 데이터라인과 상기 박막트랜지스터를 통해 접속된 제2 액정셀을 포함하는 제2 수평라인 및 상기 다수의 데이터라인들 중 최외곽에 위치한 마지막 데이터라인과 제1 데이터라인을 전기적으로 연결시키는 데이터 연결라인을 구비한 액정패널;

상기 다수의 게이트라인을 구동하는 게이트 구동부; 및

상기 액정패널의 일측 가장자리와 일정간격 이격된 인쇄회로기판 상에 실장되어 상기 다수의 데이터라인 중 상기 마지막 데이터라인을 제외한 나머지 데이터라인과 전기적으로 접속되어 상기 접속된 데이터라인으로 데이터 신호를 제공하는 데이터 구동부;를 포함하고,

상기 제1 데이터라인은 상기 제1 수평라인에 접속된 제1 액정셀과 접속되고 상기 마지막 데이터라인은 상기 제2 수평라인에 접속된 제2 액정셀과 전기적으로 접속되는 것을 특징으로 하는 액정표시장치.

청구항 6

제5 항에 있어서,

상기 데이터 드라이버는 상기 마지막 데이터라인을 제외한 나머지 데이터라인에 공급될 데이터 신호를 상기 데이터라인 단위로 극성 반전시키는 것을 특징으로 하는 액정표시장치.

청구항 7

제5 항에 있어서,

상기 데이터 연결라인은 상기 액정패널의 상부 또는 하부 중 어느 한 영역에 배열되어 상기 다수의 게이트라인과 평행한 방향으로 형성되는 것을 특징으로 하는 액정표시장치.

청구항 8

제5 항에 있어서,

상기 데이터 연결라인은 상기 인쇄회로기판 상에 패터닝되어 상기 제1 데이터라인과 마지막 데이터라인을 전기적으로 연결시키는 것을 특징으로 하는 액정표시장치.

청구항 9

제5 항에 있어서,

상기 데이터 연결라인은 상기 게이트라인과 동일한 공정을 통해 형성되는 것을 특징으로 하는 액정표시장치.

청구항 10

제5 항에 있어서,

상기 데이터 연결라인은 상기 화소전극과 동일한 공정을 통해 형성되는 것을 특징으로 하는 액정표시장치.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 액정패널에 관한 것으로, 특히 Z-인버전 구동방식에서 제1 데이터라인과 마지막 데이터라인을 전기적으로 연결하여 기존의 데이터 드라이버 IC를 이용하여 Z-인버전 구동방식을 구현할 수 있어 새로운 데이터 드라이버 IC의 개발이 불필요하여 제조비용 절감 및 소비전력을 절감시킬 수 있는 액정패널 및 이를 구비한 액정표시장치에 관한 것이다.

배경 기술

[0002] 액정표시장치는 전계를 이용하여 유전이방성을 갖는 액정의 광투과율을 조절함으로써 화상을 표시하게 된다. 이를 위하여, 액정표시장치는 액정셀들이 매트릭스형으로 배열된 액정패널과, 상기 액정패널을 구동하기 위한 구동회로를 구비한다.

[0003] 이러한 액정표시장치는 액정의 열화를 방지함과 아울러 표시 품질을 향상시키기 위하여 액정패널을 인버전 구동방식으로 구동한다. 인버전 구동 방식으로는 프레임 인버전(Frame inversion) 방식, 라인(컬럼) 인버전(Line(Column) inversion) 방식, 도트 인버전(Dot inversion) 방식 등이 있다.

[0004] 이 중에서 도트 인버전 구동방식은 액정셀들의 극성이 수평 및 수직방향으로 인접하는 액정셀들 모두와 상반되고, 프레임마다 반전되게 한다. 이러한 도트 인버전 구동방식은 수직 및 수평방향으로 인접한 액정셀들간에 발생하는 플리커가 서로 상쇄되게 함으로써 다른 인버전 구동방식들에 비하여 뛰어난 화질의 화상을 제공한다. 그러나, 도트 인버전 구동방식은 데이터 드라이버에서 데이터라인으로 공급되는 화소 전압신호의 극성이 수평 및 수직방향으로 반전되어야 함에 따라 다른 인버전 구동방식들에 비하여 화소신호의 변동량이 크기 때문에 소비전력이 크다는 단점이 있다.

[0005] 최근에는 이러한 인버전 방식 중 소비전력 측면을 고려하여 컬럼 인버전 구동방식으로 데이터 드라이버를 구동하고 액정패널에 형성된 박막트랜지스터(TFT)의 위치를 지그재그로 구성하여 액정패널 상에서 도트 인버전 구동방식으로 구동되게 하는 Z-인버전 구동방식이 소개되었다.

- [0006] 도 1은 종래의 Z-인버전 구동방식을 구현하기 위한 액정표시패널을 개략적으로 나타낸 도면이다.
- [0007] 도 1에 도시된 바와 같이, 종래의 Z-인버전 구동방식을 구현하기 위한 액정표시패널(10)에는 다수의 게이트라인(GL1 ~ GLn)과 다수의 데이터라인(DL1 ~ DLm+1)의 교차로 정의되는 영역마다 형성된 박막트랜지스터(TFT)와 화소전극(20)을 포함하는 액정셀을 구비한다. 상기 박막트랜지스터(TFT)는 게이트라인(GL)으로부터의 스캔신호에 응답하여 데이터라인(DL1 ~ DLm+1)으로부터의 데이터 신호를 화소전극(20)에 공급한다. 상기 화소전극(20)은 화소신호에 응답하여 공통전극(도시하지 않음)과의 사이에 위치하는 액정을 구동함으로써 빛의 투과율을 조절하게 된다. 이러한 액정셀은 박막트랜지스터(TFT)를 통해 수직방향을 따라 인접한 서로 다른 데이터라인(DL)과 교번적으로 접속된다.
- [0008] 이때, 데이터라인들(DL1 ~ DLm+1) 중 마지막 데이터라인(DLm+1)에는 우수번째 게이트라인(GL2, GL4, ...)에 접속된 우수번째 수평라인의 액정셀만 전기적으로 접속된다. 상기 마지막 데이터라인(DLm+1)은 Z-인버전 구동방식을 구현하기 위해 추가되는 데이터라인이다.
- [0009] 상기 추가되는 마지막 데이터라인(DLm+1)을 구동하기 위해 데이터 드라이버는 Z-인버전 구동방식에 대응되도록 설계해야한다. 이로 인해, Z-인버전 구동방식으로 액정표시장치를 구동하게 되면, 상기 Z-인버전 구동방식에 대응되는 새로운 데이터 드라이버의 제작이 반드시 필요하게 되어 제조비용이 증가하게 되고 기존의 데이터 드라이버를 Z-인버전 구동방식에 적용할 수 없는 문제점이 발생한다.

발명의 내용

해결 하고자하는 과제

- [0010] 본 발명은 Z-인버전 구동방식에서 제1 데이터라인과 마지막 데이터라인을 전기적으로 연결하여 기존의 데이터 드라이버 IC를 이용하여 Z-인버전 구동방식을 구현할 수 있는 액정패널 및 이를 구비한 액정표시장치를 제공함에 그 목적이 있다.
- [0011] 또한, 본 발명은 제조비용 절감 및 소비전력을 절감시킬 수 있는 액정패널 및 이를 구비한 액정표시장치를 제공함에 그 목적이 있다.

과제 해결수단

- [0012] 본 발명의 실시예에 따른 액정패널은 기판 상에 형성된 다수의 게이트라인과 다수의 데이터라인들과, 상기 다수의 게이트라인과 다수의 데이터라인들의 교차로 정의되는 영역마다 형성된 박막트랜지스터와, 상기 박막트랜지스터에 접속된 화소전극과, 상기 다수의 데이터라인들 중 좌측으로 인접한 데이터라인과 상기 박막트랜지스터를 통해 접속된 제1 액정셀을 포함하는 제1 수평라인과, 상기 다수의 데이터라인들 중 우측으로 인접한 데이터라인과 상기 박막트랜지스터를 통해 접속된 제2 액정셀을 포함하는 제2 수평라인 및 상기 다수의 데이터라인들 중 최외곽에 위치한 마지막 데이터라인과 제1 데이터라인을 전기적으로 연결시키는 데이터 연결라인;을 포함하고, 상기 제1 데이터라인은 상기 제1 수평라인에 접속된 제1 액정셀과 접속되고 상기 마지막 데이터라인은 상기 제2 수평라인에 접속된 제2 액정셀과 전기적으로 접속된다.
- [0013] 본 발명의 실시예에 따른 액정표시장치는 다수의 게이트라인과 다수의 데이터라인들과, 상기 다수의 게이트라인과 다수의 데이터라인들의 교차로 정의되는 영역마다 형성된 박막트랜지스터와, 상기 박막트랜지스터에 접속된 화소전극과, 상기 다수의 데이터라인들 중 좌측으로 인접한 데이터라인과 상기 박막트랜지스터를 통해 접속된 제1 액정셀을 포함하는 제1 수평라인과, 상기 다수의 데이터라인들 중 우측으로 인접한 데이터라인과 상기 박막트랜지스터를 통해 접속된 제2 액정셀을 포함하는 제2 수평라인 및 상기 다수의 데이터라인들 중 최외곽에 위치한 마지막 데이터라인과 제1 데이터라인을 전기적으로 연결시키는 데이터 연결라인을 구비한 액정패널과, 상기 다수의 게이트라인을 구동하는 게이트 구동부 및 상기 액정패널의 일측 가장자리와 일정간격 이격된 인쇄회로기판 상에 실장되어 상기 다수의 데이터라인 중 상기 마지막 데이터라인을 제외한 나머지 데이터라인과 전기적으로 접속되어 상기 접속된 데이터라인으로 데이터 신호를 제공하는 데이터 구동부를 포함하고, 상기 제1 데이터라인은 상기 제1 수평라인에 접속된 제1 액정셀과 접속되고 상기 마지막 데이터라인은 상기 제2 수평라인에 접속된 제2 액정셀과 전기적으로 접속된다.

효과

[0014] 본 발명에 따른 액정표시장치는 Z-인버전 구동방식에서 제1 데이터라인과 마지막 데이터라인을 전기적으로 연결하여 기존의 데이터 드라이버 IC를 이용하여 Z-인버전 구동방식을 구현함과 동시에 제조비용 절감 및 소비전력을 절감시킬 수 있다.

발명의 실시를 위한 구체적인 내용

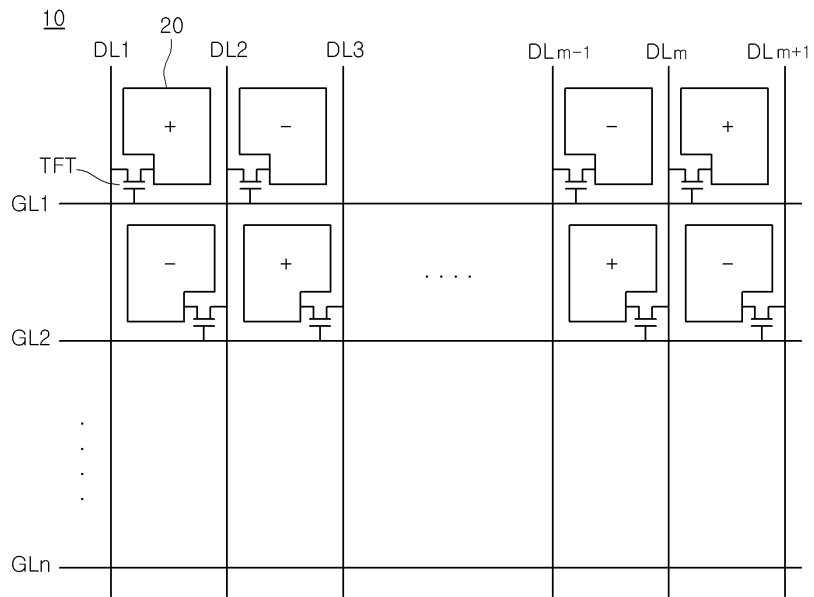
- [0015] 이하, 첨부된 도면을 참조하여 본 발명에 따른 실시예를 설명하기로 한다.
- [0016] 도 2는 본 발명의 실시예에 따른 액정표시장치를 나타낸 도면이다.
- [0017] 도 2에 도시된 바와 같이, 본 발명의 실시예에 따른 액정표시장치는 액정셀 매트릭스를 갖는 액정패널(110)과, 상기 액정패널(110)의 게이트라인(GL1 ~ GLn)을 구동하기 위한 게이트 드라이버(120)와, 상기 액정패널(110)의 데이터라인(DL1 ~ DLm+1)을 구동하기 위한 데이터 드라이버(130)와, 게이트 드라이버(120) 및 데이터 드라이버(130)를 제어하기 위한 타이밍 컨트롤러(140)를 포함한다.
- [0018] 상기 액정패널(110)은 게이트라인(GL1 ~ GLn)과 데이터라인(DL1 ~ DLm+1)의 교차로 정의되는 영역마다 형성된 박막트랜지스터(TFT)와, 화소전극(PXL)을 포함하는 액정셀을 구비한다.
- [0019] 상기 박막트랜지스터(TFT)는 게이트라인(GL)으로부터의 스캔신호에 응답하여 데이터라인(DL1 ~ DLm+1)으로부터의 데이터 신호를 화소전극(PXL)에 공급한다. 상기 화소전극(PXL)은 데이터 신호에 응답하여 공통전극(도시하지 않음)과의 사이에 위치하는 액정을 구동함으로써 빛의 투과율을 조절하게 된다. 이러한 액정셀은 박막트랜지스터(TFT)를 통해 수직방향을 따라 인접한 다른 데이터라인(DL)과 교번적으로 접속된다.
- [0020] 예를 들면, 기수번째 게이트라인(GL1, GL3, GL5, ...)에 접속된 기수번째 수평라인의 액정셀은 좌측으로 인접한 데이터라인(DLi, i는 양의 정수)에 접속되어 데이터 신호를 공급받는다. 반면에 우수번째 게이트라인(GL2, GL4, GL6, ...)에 접속된 우수번째 수평라인의 액정셀은 우측으로 인접하는 데이터라인(DLi+1)에 접속되어 데이터 신호를 공급받는다.
- [0021] 상기 타이밍 컨트롤러(140)는 외부의 시스템으로부터 제공된 동기신호(Vsync, Hsync)와, 클럭신호(CLK) 및 데이터 인에이블(DE) 신호를 이용하여 상기 게이트 드라이버(120) 및 데이터 드라이버(130)를 제어하는 타이밍 제어 신호들을 발생하고, 상기 데이터 드라이버(130)에 데이터 신호를 공급한다. 상기 타이밍 컨트롤러(140)에서 발생된 게이트 제어신호(GCS)에는 게이트 스타트 펄스(GSP), 게이트 쉬프트 클럭신호(GSC), 게이트 출력 인에이블 신호(GOE) 등이 포함된다. 상기 타이밍 컨트롤러(140)에서 발생된 데이터 제어신호(DCS)에는 소스 스타트 펄스(SSP), 소스 쉬프트 클럭신호(SSC), 소스 출력 인에이블 신호(SOE), 극성제어신호(POL) 등이 포함된다.
- [0022] 상기 게이트 드라이버(120)는 상기 게이트 제어신호(GCS)들을 이용하여 상기 게이트라인(GL1 ~ GLn)에 스캔신호를 순차적으로 공급한다. 이에 따라, 게이트 드라이버(120)는 상기 스캔신호에 응답하여 박막트랜지스터(TFT)를 수평라인 단위로 구동되게 한다.
- [0023] 상기 데이터 드라이버(130)는 입력된 데이터 신호를 아날로그 화소전압으로 변환하여 게이트라인(GL)에 스캔신호가 공급되는 1 수평기간마다 1 수평라인분의 화소 전압을 데이터라인(DL1 ~ DLm)으로 공급한다.
- [0024] 이러한 데이터 드라이버(130)는 컬럼 인버전 방식으로 화소 전압을 공급하여 데이터라인(DL1 ~ DLm) 각각에 공급되는 화소 전압이 인접한 데이터라인(DL)과는 상반된 극성을 갖고, 그 극성이 프레임 단위로 반전되게 한다. 다시 말하면, 상기 데이터 드라이버(130)는 기수 데이터라인들(DL1, DL3, ...,)과 우수 데이터라인들(DL2, DL4, ...)에 서로 상반된 극성의 화소신호를 공급하고, 그 데이터라인들(DL1 ~ DLm)에 공급되는 화소 전압의 극성을 프레임 단위로 반전시키게 한다.
- [0025] 이 경우, 상기 화소전극(PXL)이 칼럼 인버전 방식으로 화소 전압이 공급되는 데이터라인들(DL1 ~ DLm+1)을 기준으로 지그재그형으로 배열되므로 상기 화소전극(PXL)을 포함하는 액정셀들은 도트 인버전 방식으로 구동된다.
- [0026] 이때, 제1 데이터라인(DL1) 및 마지막 데이터라인(DLm+1)을 제외한 나머지 데이터라인(DL2 ~ DLm)들은 상기 게이트라인(GL1 ~ GLn)과 접속된 박막트랜지스터(TFT)와 전기적으로 접속된다. 상기 제1 데이터라인(DL1)은 기수번째 게이트라인(GL1, GL3, ...)과 접속된 박막트랜지스터(TFT)와 전기적으로 접속되고, 상기 마지막 데이터라인(DLm+1)은 우수번째 게이트라인(GL2, GL4, ...)과 접속된 박막트랜지스터(TFT)와 전기적으로 접속된다.
- [0027] 상기 데이터 드라이버(130)는 컬럼 인버전 방식으로 화소 전압을 데이터라인(DL1 ~ DLm)에 각각 공급하지만 상기 액정패널(110) 상의 액정셀들이 지그재그형으로 배열되어 있어 상기 액정셀들은 도트 인버전 방식으로 구동

되어 결론적으로 액정표시장치는 Z-인버전 방식으로 구동되게 된다.

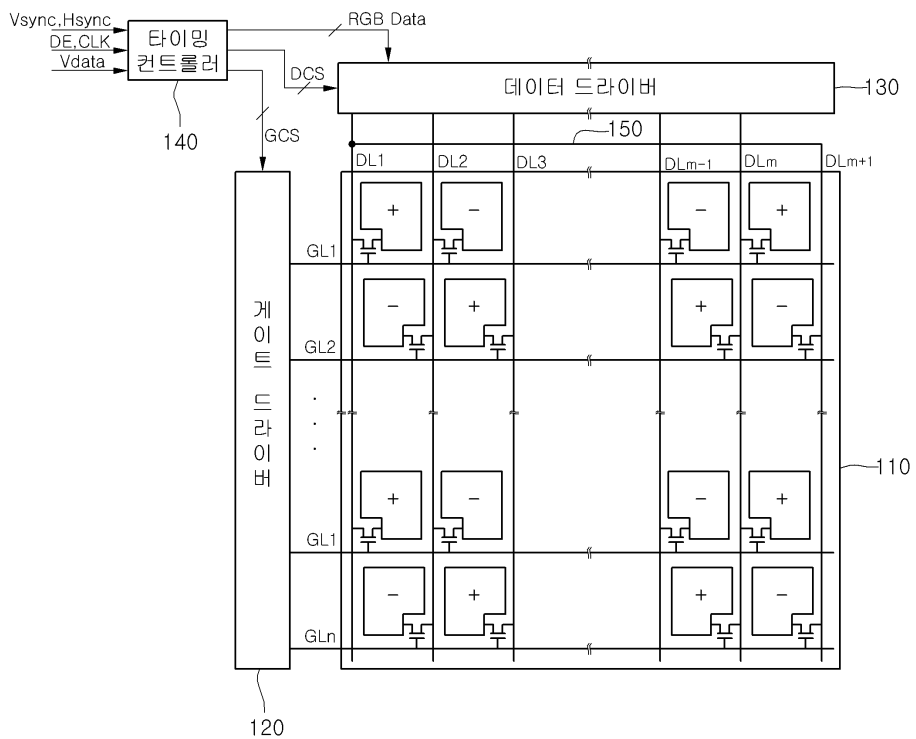
- [0028] 이때, 마지막 데이터라인(DL_{m+1})은 상기 데이터 드라이버(130)와 전기적으로 접속되지 않아서 상기 데이터 드라이버(130)는 상기 데이터라인(DL1 ~ DL_{m+1})들 중 마지막 데이터라인(DL_{m+1})에 화소 전압을 공급하지 않는다.
- [0029] 상기 마지막 데이터라인(DL_{m+1})은 데이터 연결라인(150)을 통해 제1 데이터라인(DL1)과 전기적으로 연결된다. 이로 인해, 상기 제1 데이터라인(DL1)으로 제공된 화소 전압이 상기 마지막 데이터라인(DL_{m+1})으로 제공된다.
- [0030] 상기 데이터 연결라인(150)은 상기 액정패널(110)의 비표시영역 상에서 상기 게이트라인들(GL1 ~ GL_n)과 평행하게 형성된다.
- [0031] 상기 데이터 연결라인(150)은 상기 액정패널(110)의 상부에 위치하여 상기 제1 및 마지막 데이터라인(DL1, DL_{m+1})을 전기적으로 연결시키지만, 상기 액정패널(110)의 하부에 위치하여 상기 제1 및 마지막 데이터라인(DL1, DL_{m+1})을 전기적으로 연결시킬 수도 있다.
- [0032] 상기 데이터 연결라인(150)은 상기 게이트라인(GL)과 동일한 공정 및 동일한 재료로 형성되어 상기 제1 및 마지막 데이터라인(DL1, DL_{m+1})들과 각각 콘택홀(도시하지 않음)을 통해 전기적으로 연결될 수 있다. 또한, 상기 데이터 연결라인(150)은 상기 화소전극(PXL)과 동일한 공정과 동일한 재료로 형성되어 상기 제1 및 마지막 데이터라인(DL1, DL_{m+1})들과 각각 콘택홀(도시하지 않음)을 통해 전기적으로 연결될 수 있다.
- [0033] 예를 들어, 제1 게이트라인(GL1)으로 스캔신호가 제공되어 상기 제1 데이터라인(DL1)으로 제공된 화소 전압이 마지막 데이터라인(DL_{m+1})으로 제공된다. 그러나 상기 마지막 데이터라인(DL_{m+1})은 우수번째 게이트라인(GL2, GL4, ...)과 접속되어 있어서 상기 마지막 데이터라인(DL_{m+1})으로 제공된 제1 데이터라인(DL1)의 화소 전압이 상기 마지막 데이터라인(DL_{m+1})과 접속된 액정셀에 영향을 미치지 않는다.
- [0034] 따라서, 제1 프레임 동안 제1 데이터라인(DL1)으로 정극성(+)의 화소 전압이 제공되면 상기 제1 데이터라인(DL1)과 접속된 액정셀에 상기 정극성(+)의 화소 전압이 제공되고 마지막 데이터라인(DL_{m+1})과 접속된 액정셀에는 상기 정극성(+)의 화소 전압이 제공되지 않는다.
- [0035] 다음 프레임에서 상기 제1 데이터라인(DL1)으로 부극성(-)의 화소 전압이 제공되면 상기 제1 데이터라인(DL1)과 접속된 액정셀에는 상기 부극성(-)의 화소 전압이 제공되지 않고 마지막 데이터라인(DL_{m+1})과 접속된 액정셀에는 상기 부극성(-)의 화소 전압이 제공된다.
- [0036] 이와 같이, 마지막 데이터라인(DL_{m+1})을 데이터 드라이버(130)와 전기적으로 연결시키지 않더라도 상기 마지막 데이터라인(DL_{m+1})은 제1 데이터라인(DL1)과 전기적으로 접속시킴으로써 본 발명에 따른 액정표시장치는 Z-인버전 구동방식을 구현할 수 있다.
- [0037] 도 3은 도 2의 데이터 연결라인을 다른 실시예에 따라 도시한 액정표시장치의 개략적인 도면이다.
- [0038] 도 3에 도시된 바와 같이, 다른 실시예에 따른 액정표시장치는 박막트랜지스터 어레이 기판(101) 및 컬러필터 기판(103)으로 구성된 액정패널(110)과, 상기 액정패널(110)의 일측면과 일정간격 이격되어 제1 및 제2 TCP(Tape Carrier Package)(135a, 135b)를 통해 상기 액정패널(110)과 전기적으로 접속된 데이터 인쇄회로기판(125)을 포함한다.
- [0039] 상기 제1 및 제2 TCP(135a, 135b) 각각에는 상기 액정패널(110)에 배열된 데이터라인(DL1 ~ DL_{m+1})들 중 제1 내지 제_m 데이터라인(DL1 ~ DL_m)과 전기적으로 접속된 제1 및 제2 데이터 드라이버 IC(130a, 130b)가 실장된다. 이를 상세히 하면, 상기 제1 데이터 드라이버 IC(130a)는 상기 데이터라인(DL1 ~ DL_m) 중 제1 내지 제 _m/2 데이터라인(DL1 ~ DL_{m/2})과 전기적으로 연결되고, 제2 데이터 드라이버 IC(130b)는 제_m+1/2 내지 제_m 데이터라인(DL_{m+1/2} ~ DL_m)과 전기적으로 연결된다.
- [0040] 상기 액정패널(110)의 우측 최외곽에는 상기 제1 및 제2 데이터 드라이버 IC(130a, 130b)와 전기적으로 연결되지 않는 마지막 데이터라인(DL_{m+1})이 배열되어 있다. 상기 마지막 데이터라인(DL_{m+1})과 제1 데이터라인(DL1)은 데이터 연결라인(250)과 제1 및 제2 링크라인(255a, 255b)을 통해 전기적으로 연결된다.
- [0041] 상기 데이터 연결라인(250)은 상기 데이터 인쇄회로기판(125) 상에 형성되며, 그 일측은 상기 제1 TCP(135a) 상에 형성된 제1 링크라인(255a)과 전기적으로 접속되고 타측은 상기 제2 TCP(135b) 상에 형성된 제2 링크라인(255b)과 전기적으로 접속된다.
- [0042] 상기 제1 링크라인(255a)은 상기 제1 TCP(135a)를 거쳐 상기 액정패널(110) 상에 배열된 제1 데이터라인(DL1)과

도면

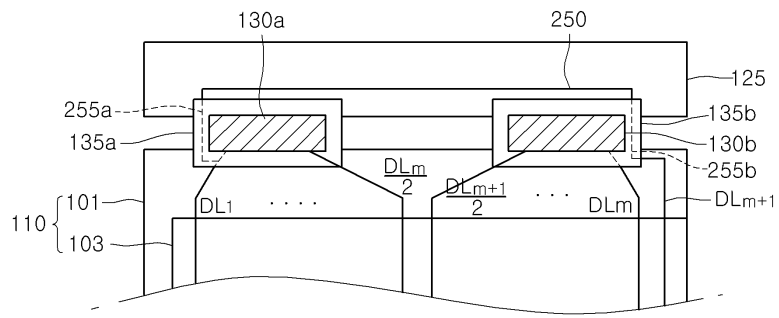
도면1



도면2



도면3



专利名称(译)	液晶面板和具有该液晶面板的液晶显示装置		
公开(公告)号	KR1020110029538A	公开(公告)日	2011-03-23
申请号	KR1020090087250	申请日	2009-09-15
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LIM HONG YOUL		
发明人	LIM, HONG YOUL		
IPC分类号	G02F1/133 G09G3/36		
CPC分类号	G02F1/13452 G09G3/3625		
其他公开文献	KR101578216B1		
外部链接	Espacenet		

摘要(译)

公开了一种液晶面板和具有该液晶面板的液晶显示装置。根据本发明的液晶面板包括多条栅极线，形成在基板上的多条数据线，为由多条栅极线和多条数据线的交叉点限定的每个区域形成的薄膜晶体管，包括像素电极的第一水平线，通过薄膜晶体管连接到与多条数据线的左侧相邻的数据线的第一液晶单元，以及包括与多条数据线的右侧相邻的数据线的第二水平线，包括通过薄膜晶体管连接的第二液晶单元的第二水平线，以及电连接位于多个数据线中最外面的一条数据线和第一数据线的最后数据线的的数据连接线，第一数据线连接到连接到第一水平线的第一液晶单元，其被连接到电连接到所述第二水平线的第二液晶单元大气压。

