



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2013-0104223  
(43) 공개일자 2013년09월25일

(51) 국제특허분류(Int. Cl.)

G02F 1/136 (2006.01) H01L 29/786 (2006.01)

(21) 출원번호 10-2012-0025560

(22) 출원일자 2012년03월13일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성2로 95 (농서동)

(72) 발명자

임용운

서울 서초구 양재1동 우성아파트 110동 506호

김성운

경기 수원시 영통구 영통동 롯데 아파트 941동 1004호

(뒷면에 계속)

(74) 대리인

팬코리아특허법인

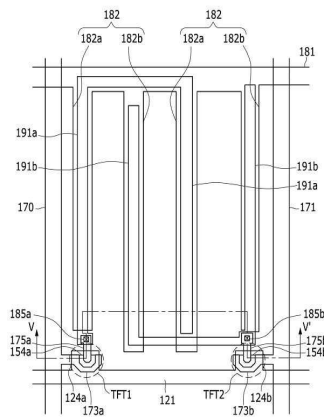
전체 청구항 수 : 총 27 항

(54) 발명의 명칭 박막 트랜지스터 표시판 및 이를 포함하는 액정 표시 장치

(57) 요약

본 발명은 액정을 안정적으로 구동하여 전경선의 발생을 방지하고, 투과율을 향상시킬 수 있는 박막 트랜지스터 표시판 및 이를 포함하는 액정 표시 장치에 관한 것으로, 본 발명의 일 실시예에 의한 박막 트랜지스터 표시판은 기관; 상기 기관 위에 형성되어 있는 더미 전극; 상기 더미 전극 위에 형성되어 있는 제1 절연층; 및, 상기 절연층 위에 서로 마주보며 형성되어 있는 제1 화소 전극과 제2 화소 전극을 포함하는 것을 특징으로 한다.

대표도 - 도4



(72) 발명자

**장주녕**

경기 화성시 석우동 56번지 신일유토빌 136동 250  
1호

**박영룡**

경기 남양주시 오남읍 양지리 삼신아파트 101-201

**신동철**

경기 용인시 기흥구 농서동 삼성전자(주)기흥캠퍼  
스 상록수동 605호

**신철**

경기 화성시 능동 우남퍼스트빌3차아파트 1012동  
1706호

**홍성환**

인천 남동구 만수6동 1039-2 현대프라자 609호

## 특허청구의 범위

### 청구항 1

기관;

상기 기관 위에 형성되어 있는 더미 전극;

상기 더미 전극 위에 형성되어 있는 제1 절연층; 및,

상기 제1 절연층 위에 서로 마주보며 형성되어 있는 제1 화소 전극과 제2 화소 전극을 포함하는,  
박막 트랜지스터 표시판.

### 청구항 2

제1 항에 있어서,

상기 더미 전극은,

상기 제1 화소 전극의 아래에 형성되어 있는 제1 더미 전극; 및,

상기 제2 화소 전극의 아래에 형성되어 있는 제2 더미 전극을 포함하고,

상기 제1 더미 전극과 상기 제2 더미 전극은 서로 이격되어 있는,

박막 트랜지스터 표시판.

### 청구항 3

제2 항에 있어서,

상기 기관 위에 형성되어 게이트 신호를 전달하는 게이트선;

상기 기관 위에 형성되어 제1 화소 전압을 전달하는 전압 전달선;

상기 기관 위에 형성되어 제2 화소 전압을 전달하는 데이터선;

상기 기관 위에 형성되어 보조 전압을 전달하는 더미 선;

상기 게이트선 및 상기 전압 전달선에 연결되는 제1 박막 트랜지스터; 및,

상기 게이트선 및 상기 데이터선에 연결되는 제2 박막 트랜지스터를 더 포함하고,

상기 제1 화소 전극은 상기 제1 박막 트랜지스터에 연결되고,

상기 제2 화소 전극은 상기 제2 박막 트랜지스터에 연결되고,

상기 제1 및 제2 더미 전극은 상기 더미 선에 연결되는,

박막 트랜지스터 표시판.

### 청구항 4

제3 항에 있어서,

상기 제1 화소 전압과 상기 제2 화소 전압은 크기가 동일하고, 극성이 서로 반대인,

박막 트랜지스터 표시판.

**청구항 5**

제4 항에 있어서,  
 상기 보조 전압은 매 프레임마다 정극성 및 부극성으로 스윙하는,  
 박막 트랜지스터 표시판.

**청구항 6**

제5 항에 있어서,  
 상기 보조 전압이 상기 정극성일 때 1V 이상이고, 7V 이하인,  
 박막 트랜지스터 표시판.

**청구항 7**

제6 항에 있어서,  
 상기 보조 전압이 상기 부극성일 때 -7V 이상이고, -1V 이하인,  
 박막 트랜지스터 표시판.

**청구항 8**

제3 항에 있어서,  
 상기 제1 더미 전극의 폭은 상기 제1 화소 전극의 폭보다 넓고,  
 상기 제2 더미 전극의 폭은 상기 제2 화소 전극의 폭보다 넓은,  
 박막 트랜지스터 표시판.

**청구항 9**

제3 항에 있어서,  
 상기 게이트선 및 상기 데이터선은 서로 교차하여 화소 영역을 정의하고,  
 상기 제1 및 제2 화소 전극은 상기 화소 영역에 형성되어 있는,  
 박막 트랜지스터 표시판.

**청구항 10**

제9 항에 있어서,  
 상기 화소 영역은 제1 부화소 영역 및 제2 부화소 영역을 포함하고,  
 상기 제1 부화소 영역에 형성되어 있는 상기 제1 및 제2 화소 전극 사이의 간격은 상기 제2 부화소 영역에 형성되어 있는 상기 제1 및 제2 화소 전극 사이의 간격과 상이한,  
 박막 트랜지스터 표시판.

**청구항 11**

제3 항에 있어서,  
상기 보조 전압은 일정한 크기의 전압인,  
박막 트랜지스터 표시판.

**청구항 12**

제11 항에 있어서,  
상기 제1 화소 전압과 상기 보조 전압의 차는  $-7.5V$  이상이고,  $0V$  이하인,  
박막 트랜지스터 표시판.

**청구항 13**

제12 항에 있어서,  
상기 제2 화소 전압과 상기 보조 전압의 차는  $7.5V$  이상이고,  $15V$  이하인,  
박막 트랜지스터 표시판.

**청구항 14**

제2 항에 있어서,  
상기 제1 및 제2 화소 전극의 폭은  $2\mu m$  이하인,  
박막 트랜지스터 표시판.

**청구항 15**

제14 항에 있어서,  
상기 제1 및 제2 화소 전극의 폭은  $0.2\mu m$  이하인,  
박막 트랜지스터 표시판.

**청구항 16**

제2 항에 있어서,  
상기 제1 화소 전극의 폭은 상기 제1 더미 전극의 폭보다 작거나 같은,  
박막 트랜지스터 표시판.

**청구항 17**

제16 항에 있어서,  
상기 제2 화소 전극의 폭은 상기 제2 더미 전극의 폭보다 작거나 같은,

박막 트랜지스터 표시판.

**청구항 18**

제2 항에 있어서,  
 상기 제1 화소 전압은 -4V 이상이고, -2V 이하이고,  
 상기 제2 화소 전압의 최대값은 11V 이상이고, 13V 이하인,  
 박막 트랜지스터 표시판.

**청구항 19**

제2 항에 있어서,  
 상기 기판과 상기 더미 전극 사이에 형성되어 있는 제2 절연층을 더 포함하고,  
 상기 제1 절연층의 유전율은 상기 제2 절연층의 유전율보다 크거나 같은,  
 박막 트랜지스터 표시판.

**청구항 20**

제19 항에 있어서,  
 상기 제1 및 제2 화소 전극 위에 형성되어 있는 제3 절연층을 더 포함하고,  
 상기 제3 절연층의 유전율은 상기 제1 절연층의 유전율보다 크거나 같은,  
 박막 트랜지스터 표시판.

**청구항 21**

제2 항에 있어서,  
 상기 제1 및 제2 더미 전극은 플로팅되어 있는,  
 박막 트랜지스터 표시판.

**청구항 22**

제1 항에 있어서,  
 상기 기판 위에 형성되어 게이트 신호를 전달하는 게이트선;  
 상기 기판 위에 형성되어 제1 화소 전압을 전달하는 전압 전달선;  
 상기 기판 위에 형성되어 제2 화소 전압을 전달하는 데이터선;  
 상기 기판 위에 형성되어 보조 전압을 전달하는 더미 선;  
 상기 게이트선 및 상기 전압 전달선에 연결되는 제1 박막 트랜지스터; 및,  
 상기 게이트선 및 상기 데이터선에 연결되는 제2 박막 트랜지스터를 더 포함하고,  
 상기 제1 화소 전극은 상기 제1 박막 트랜지스터에 연결되고,  
 상기 제2 화소 전극은 상기 제2 박막 트랜지스터에 연결되고,

상기 더미 전극은 상기 더미 선에 연결되는,  
박막 트랜지스터 표시판.

**청구항 23**

제22 항에 있어서,  
상기 게이트선 및 상기 데이터선은 서로 교차하여 화소 영역을 정의하고,  
상기 더미 전극은 상기 화소 영역 전체에 형성되어 있는,  
박막 트랜지스터 표시판.

**청구항 24**

제23 항에 있어서,  
상기 제1 및 제2 화소 전압, 상기 보조 전압은

$$2 \leq \frac{Vd1 - Va}{Vd2 - Va} \leq 4$$

(Vd1: 제1 화소 전압, Vd2: 제2 화소 전압, Va: 보조 전압)

을 만족하는,  
박막 트랜지스터 표시판.

**청구항 25**

서로 마주 보는 제1 기관 및 제2 기관;  
상기 제1 기관 위에 형성되어 게이트 신호를 전달하는 게이트선;  
상기 제1 기관 위에 형성되어 제1 화소 전압을 전달하는 전압 전달선;  
상기 제1 기관 위에 형성되어 제2 화소 전압을 전달하는 데이터선;  
상기 제1 기관 위에 형성되어 보조 전압을 전달하는 더미 선;  
상기 게이트선 및 상기 전압 전달선에 연결되는 제1 박막 트랜지스터;  
상기 게이트선 및 상기 데이터선에 연결되는 제2 박막 트랜지스터;  
상기 제1 박막 트랜지스터에 연결되는 제1 화소 전극;  
상기 제2 박막 트랜지스터에 연결되어 상기 제1 화소 전극과 마주 보며 형성되는 제2 화소 전극;  
상기 더미 선에 연결되어 상기 제1 및 제2 화소 전극의 아래에 형성되어 있는 더미 전극; 및,  
상기 제1 기관 및 상기 제2 기관 사이에 형성되고, 양의 유전율 이방성을 가지며, 수직 배향되어 있는 액정층을 포함하는,  
액정 표시 장치.

**청구항 26**

제25 항에 있어서,

상기 제1 화소 전압과 상기 제2 화소 전압은 크기가 동일하고, 극성이 서로 반대이고,  
 상기 보조 전압은 매 프레임마다 정극성 및 부극성으로 스윙하고,  
 상기 보조 전압이 상기 정극성일 때 1V 이상이고, 7V 이하이고,  
 상기 보조 전압이 상기 부극성일 때 -7V 이상이고, -1V 이하인,  
 액정 표시 장치.

**청구항 27**

제25 항에 있어서,  
 상기 보조 전압은 일정한 크기의 전압이고,  
 상기 제1 화소 전압과 상기 보조 전압의 차는 -7.5V 이상이고, 0V 이하이고,  
 상기 제2 화소 전압과 상기 보조 전압의 차는 7.5V 이상이고, 15V 이하인,  
 액정 표시 장치.

**명세서**

**기술분야**

[0001] 본 발명은 박막 트랜지스터 표시판 및 이를 포함하는 액정 표시 장치에 관한 것으로, 보다 상세하게는 액정을 안정적으로 구동하여 전경선의 발생을 방지하고, 투과율을 향상시킬 수 있는 박막 트랜지스터 표시판 및 이를 포함하는 액정 표시 장치에 관한 것이다.

**배경기술**

[0002] 액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전기장 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 들어 있는 액정층으로 이루어지며, 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성하고 이를 통하여 액정층의 액정 분자들의 배향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

[0003] 액정 표시 장치는 또한 각 화소 전극에 연결되어 있는 스위칭 소자 및 스위칭 소자를 제어하여 화소 전극에 전압을 인가하기 위한 게이트선과 데이터선 등 다수의 신호선을 포함한다.

[0004] 이러한 액정 표시 장치는 구동 방식에 따라 다양한 모드로 분류되며, 이들 중 전기장이 인가되지 않은 상태에서 액정 분자의 장축을 표시판에 대하여 수직을 이루도록 배열한 수직 배향 방식(vertically aligned mode)의 액정 표시 장치가 대비비가 크고 기준 시야각이 넓어서 각광받고 있다.

[0005] 이러한 수직 배향 방식의 액정 표시 장치에서 하나의 화소 내에 서로 다른 전압이 인가되는 두 개의 전극이 동일 기판에 형성되는 경우, 두 개의 전극 사이의 중앙부에서 액정이 불안정하게 구동되어 전경선(disclination line)이 발생하는 문제점이 있다.

**발명의 내용**

**해결하려는 과제**

[0006] 본 발명은 상기와 같은 문제점을 해결하기 위해 안출한 것으로, 액정을 안정적으로 구동할 수 있는 박막 트랜지스터 표시판 및 이를 포함하는 액정 표시 장치를 제공하는데 그 목적이 있다.

[0007] 또한, 전경선의 발생을 방지하고, 투과율을 향상시킬 수 있는 박막 트랜지스터 표시판 및 이를 포함하는 액정 표시 장치를 제공하는데 그 목적이 있다.

**과제의 해결 수단**

[0008] 상기와 같은 목적에 따른 본 발명의 일 실시예에 의한 박막 트랜지스터 표시판은 기판; 상기 기판 위에 형성되

어 있는 더미 전극; 상기 더미 전극 위에 형성되어 있는 절연층; 및, 상기 절연층 위에 서로 마주보며 형성되어 있는 제1 화소 전극과 제2 화소 전극을 포함하는 것을 특징으로 한다.

[0009] 상기 더미 전극은 상기 제1 화소 전극의 아래에 형성되어 있는 제1 더미 전극; 및, 상기 제2 화소 전극의 아래에 형성되어 있는 제2 더미 전극을 포함하고, 상기 제1 더미 전극과 상기 제2 더미 전극은 서로 이격되어 있을 수 있다.

[0010] 본 발명의 일 실시예에 의한 박막 트랜지스터 표시판은 상기 기판 위에 형성되어 게이트 신호를 전달하는 게이트선; 상기 기판 위에 형성되어 제1 화소 전압을 전달하는 전압 전달선; 상기 기판 위에 형성되어 제2 화소 전압을 전달하는 데이터선; 상기 기판 위에 형성되어 보조 전압을 전달하는 더미 선; 상기 게이트선 및 상기 전압 전달선에 연결되는 제1 박막 트랜지스터; 및, 상기 게이트선 및 상기 데이터선에 연결되는 제2 박막 트랜지스터를 더 포함하고, 상기 제1 화소 전극은 상기 제1 박막 트랜지스터에 연결되고, 상기 제2 화소 전극은 상기 제2 박막 트랜지스터에 연결되고, 상기 제1 및 제2 더미 전극은 상기 더미 선에 연결될 수 있다.

[0011] 상기 제1 화소 전압과 상기 제2 화소 전압은 크기가 동일하고, 극성이 서로 반대일 수 있다.

[0012] 상기 보조 전압은 매 프레임마다 정극성 및 부극성으로 스윙할 수 있다.

[0013] 상기 보조 전압이 상기 정극성일 때 1V 이상이고, 7V 이하일 수 있다.

[0014] 상기 보조 전압이 상기 부극성일 때 -7V 이상이고, -1V 이하일 수 있다.

[0015] 상기 제1 더미 전극의 폭은 상기 제1 화소 전극의 폭보다 넓고, 상기 제2 더미 전극의 폭은 상기 제2 화소 전극의 폭보다 넓을 수 있다.

[0016] 상기 게이트선 및 상기 데이터선은 서로 교차하여 화소 영역을 정의하고, 상기 제1 및 제2 화소 전극은 상기 화소 영역에 형성되어 있을 수 있다.

[0017] 상기 화소 영역은 제1 부화소 영역 및 제2 부화소 영역을 포함하고, 상기 제1 부화소 영역에 형성되어 있는 상기 제1 및 제2 화소 전극 사이의 간격은 상기 제2 부화소 영역에 형성되어 있는 상기 제1 및 제2 화소 전극 사이의 간격과 상이할 수 있다.

[0018] 상기 보조 전압은 일정한 크기의 전압일 수 있다.

[0019] 상기 제1 화소 전압과 상기 보조 전압의 차는 -7.5V 이상이고, 0V 이하일 수 있다.

[0020] 상기 제2 화소 전압과 상기 보조 전압의 차는 7.5V 이상이고, 15V 이하일 수 있다.

[0021] 상기 제1 및 제2 화소 전극의 폭은 2 $\mu$ m 이하일 수 있다.

[0022] 상기 제1 및 제2 화소 전극의 폭은 0.2 $\mu$ m 이하일 수 있다.

[0023] 상기 제1 화소 전극의 폭은 상기 제1 더미 전극의 폭보다 작거나 같을 수 있다.

[0024] 상기 제2 화소 전극의 폭은 상기 제2 더미 전극의 폭보다 작거나 같을 수 있다.

[0025] 상기 제1 화소 전압은 -4V 이상이고, -2V 이하이고, 상기 제2 화소 전압의 최대값은 11V 이상이고, 13V 이하일 수 있다.

[0026] 상기 기판과 상기 더미 전극 사이에 형성되어 있는 제2 절연층을 더 포함하고, 상기 제1 절연층의 유전율은 상기 제2 절연층의 유전율보다 크거나 같을 수 있다.

[0027] 상기 제1 및 제2 화소 전극 위에 형성되어 있는 제3 절연층을 더 포함하고, 상기 제3 절연층의 유전율은 상기 제1 절연층의 유전율보다 크거나 같을 수 있다.

[0028] 상기 제1 및 제2 더미 전극은 플로팅되어 있을 수 있다.

[0029] 본 발명의 일 실시예에 의한 박막 트랜지스터 표시판은 상기 기판 위에 형성되어 게이트 신호를 전달하는 게이트선; 상기 기판 위에 형성되어 제1 화소 전압을 전달하는 전압 전달선; 상기 기판 위에 형성되어 제2 화소 전압을 전달하는 데이터선; 상기 기판 위에 형성되어 보조 전압을 전달하는 더미 선; 상기 게이트선 및 상기 전압 전달선에 연결되는 제1 박막 트랜지스터; 및, 상기 게이트선 및 상기 데이터선에 연결되는 제2 박막 트랜지스터를 더 포함하고, 상기 제1 화소 전극은 상기 제1 박막 트랜지스터에 연결되고, 상기 제2 화소 전극은 상기 제2 박막 트랜지스터에 연결되고, 상기 더미 전극은 상기 더미 선에 연결될 수 있다.

[0030] 상기 게이트선 및 상기 데이터선은 서로 교차하여 화소 영역을 정의하고, 상기 더미 전극은 상기 화소 영역 전체에 형성되어 있을 수 있다.

$$2 \leq \frac{Vd1 - Va}{Vd2 - Va} \leq 4$$

[0031] 상기 제1 및 제2 화소 전압, 상기 보조 전압은 (Vd1: 제1 화소 전압, Vd2: 제2 화소 전압, Va: 보조 전압)을 만족할 수 있다.

[0032] 상기와 같은 목적에 따른 본 발명의 일 실시예에 의한 박막 트랜지스터 표시판은 서로 마주 보는 제1 기관 및 제2 기관; 상기 제1 기관 위에 형성되어 게이트 신호를 전달하는 게이트선; 상기 제1 기관 위에 형성되어 제1 화소 전압을 전달하는 전압 전달선; 상기 제1 기관 위에 형성되어 제2 화소 전압을 전달하는 데이터선; 상기 제1 기관 위에 형성되어 보조 전압을 전달하는 더미 선; 상기 게이트선 및 상기 전압 전달선에 연결되는 제1 박막 트랜지스터; 상기 게이트선 및 상기 데이터선에 연결되는 제2 박막 트랜지스터; 상기 제1 박막 트랜지스터에 연결되는 제1 화소 전극; 상기 제2 박막 트랜지스터에 연결되어 상기 제1 화소 전극과 마주 보며 형성되는 제2 화소 전극; 상기 더미 선에 연결되어 상기 제1 및 제2 화소 전극의 아래에 형성되어 있는 더미 전극; 및, 상기 제1 기관 및 상기 제2 기관 사이에 형성되고, 양의 유전율 이방성을 가지며, 수직 배향되어 있는 액정층을 포함할 수 있다.

[0033] 상기 제1 화소 전압과 상기 제2 화소 전압은 크기가 동일하고, 극성이 서로 반대이고, 상기 보조 전압은 매 프레임마다 정극성 및 부극성으로 스위칭하고, 상기 보조 전압이 상기 정극성일 때 1V 이상이고, 7V 이하이고, 상기 보조 전압이 상기 부극성일 때 -7V 이상이고, -1V 이하일 수 있다.

[0034] 상기 보조 전압은 일정한 크기의 전압이고, 상기 제1 화소 전압과 상기 보조 전압의 차는 -7.5V 이상이고, 0V 이하이고, 상기 제2 화소 전압과 상기 보조 전압의 차는 7.5V 이상이고, 15V 이하일 수 있다.

**발명의 효과**

[0035] 상기한 바와 같은 본 발명의 일 실시예에 의한 박막 트랜지스터 표시판 및 이를 포함하는 액정 표시 장치는 다음과 같은 효과가 있다.

[0036] 본 발명의 일 실시예에 의한 박막 트랜지스터 표시판 및 이를 포함하는 액정 표시 장치는 제1 화소 전극 및 제2 화소 전극의 아래에 더미 전극을 형성함으로써, 제1 화소 전극과 제2 화소 전극 사이의 중앙부에서 액정이 불안정하게 구동되는 것을 방지할 수 있는 효과가 있다.

[0037] 또한, 본 발명의 일 실시예에 의한 박막 트랜지스터 표시판 및 이를 포함하는 액정 표시 장치는 보조 전압의 범위 또는 보조 전압과 제1 및 제2 화소 전압의 관계를 한정함으로써, 전경선의 발생을 방지하고, 투과율을 향상시킬 수 있는 효과가 있다.

**도면의 간단한 설명**

[0038] 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 블록도이다.

도 2는 본 발명의 일 실시예에 따른 액정 표시 장치의 구조와 함께 한 화소를 도시하는 등가 회로도이다.

도 3은 본 발명의 한 실시예에 따른 액정 표시 장치의 간략한 단면도이다.

도 4는 본 발명의 제1 실시예에 따른 액정 표시 장치의 한 화소를 나타낸 배치도이다.

도 5는 도 4의 V-V선을 따라 나타낸 본 발명의 제1 실시예에 따른 액정 표시 장치의 한 화소를 나타낸 단면도이다.

도 6은 본 발명의 제2 실시예에 따른 액정 표시 장치의 한 화소를 나타낸 배치도이다.

도 7은 본 발명의 제3 실시예에 따른 액정 표시 장치의 한 화소를 나타낸 배치도이다.

도 8은 도 7의 VIII-VIII선을 따라 나타낸 본 발명의 제3 실시예에 따른 액정 표시 장치의 한 화소를 나타낸 단면도이다.

**발명을 실시하기 위한 구체적인 내용**

- [0039] 이하에서 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.
- [0040] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.
- [0041] 먼저, 도 1 및 도 2를 참고하여 본 발명의 일 실시예에 따른 액정 표시 장치에 대하여 상세하게 설명한다.
- [0042] 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 블록도이고, 도 2는 본 발명의 일 실시예에 따른 액정 표시 장치의 구조와 함께 한 화소를 도시하는 등가 회로도이다.
- [0043] 도 1을 참고하면, 본 발명의 일 실시예에 따른 액정 표시 장치는 액정 표시판 조립체(liquid crystal panel assembly)(300), 게이트 구동부(gate driver)(400), 데이터 구동부(data driver)(500), 계조 전압 생성부(gray voltage generator)(800) 및 신호 제어부(signal controller)(600)를 포함한다.
- [0044] 액정 표시판 조립체(300)는 복수의 신호선(signal line)(도시하지 않음)과 이에 연결되어 있으며 대략 행렬의 형태로 배열된 복수의 화소(pixel)(PX)를 포함한다. 반면, 도 2에 도시한 구조로 볼 때 액정 표시판 조립체(300)는 서로 마주하는 하부 표시판(100) 및 상부 표시판(200)과 그 사이에 들어 있는 액정층(3)을 포함한다.
- [0045] 복수의 신호선은 게이트 신호("주사 신호"라고도 함)를 전달하는 복수의 게이트선, 데이터 신호를 전달하는 복수의 데이터선, 및 일정한 전압 또는 스윙하는 전압을 전달하는 전압 전달선을 포함한다. 게이트선은 대략 행 방향으로 뻗으며 서로가 거의 평행하고, 데이터선과 전압 전달선은 대략 열 방향으로 뻗으며 서로가 거의 평행하다.
- [0046] 도 2를 참고하면, 각 화소(PX)는 액정 축전기(C1c)를 포함하는데, 액정 축전기(C1c)는 하부 표시판(100)의 제1 화소 전극(PEa)과 제2 화소 전극(PEb)을 두 단자로 하며 제1 및 제2 화소 전극(PEa, PEb) 사이의 액정층(3)은 유전체로서 기능한다.
- [0047] 액정층(3)은 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판의 표면에 대하여 수직을 이루도록 배향되어 있을 수 있다.
- [0048] 제1 및 제2 화소 전극(PEa, PEb)을 포함하는 화소 전극(PE)은 서로 다른 층에 형성되거나 같은 층에 형성될 수 있다.
- [0049] 액정 축전기(C1c)의 보조적인 역할을 하는 제1 및 제2 유지 축전기(Csta, Cstb)는 하부 표시판(100)에 구비된 별도의 전극(도시하지 않음)이 제1 및 제2 화소 전극(PEa, PEb) 각각과 절연체를 사이에 두고 중첩하여 형성될 수 있다.
- [0050] 한편, 색 표시를 구현하기 위해서는 각 화소(PX)가 기본색(primary color) 중 하나를 고유하게 표시하거나(공간 분할) 각 화소(PX)가 시간에 따라 번갈아 기본색을 표시하게(시간 분할) 하여 이들 기본색의 공간적, 시간적 합으로 원하는 색상이 인식되도록 한다. 기본색의 예로는 적색, 녹색, 청색과 같은 삼원색 또는 황색(yellow), 청록색(cyan), 자홍색(magenta) 등을 들 수 있다. 또한, 각 화소는 기본색 외에 기본색의 혼합색 또는 백색(white)을 더 표시할 수 있다. 도 2는 공간 분할의 한 예로서 각 화소(PX)가 제1 및 제2 화소 전극(PEa, PEb)에 대응하는 상부 표시판(200)의 영역에 기본색 중 하나를 나타내는 색 필터(CF)를 구비함을 보여주고 있다. 도 2와는 달리 색 필터(CF)는 하부 표시판(100)의 제1 및 제2 화소 전극(PEa, PEb) 위 또는 아래에 둘 수도 있다.
- [0051] 액정 표시판 조립체(300)에는 적어도 하나의 편광자(도시하지 않음)가 구비되어 있다.
- [0052] 그러면 도 3과 함께, 도 1 및 도 2를 참고하여 본 발명의 한 실시예에 따른 액정 표시 장치의 구동 방법에 대하여 설명한다.
- [0053] 도 3은 본 발명의 한 실시예에 따른 액정 표시 장치의 간략한 단면도이다.
- [0054] 도 3을 참고하면, 제1 화소 전극(PEa) 및 제2 화소 전극(PEb) 중 어느 하나에는 데이터 전압이 인가되고 나머지

하나에는 정해진 전압 또는 스윙하는 두 전압이 교대로 인가될 수 있다. 이와 달리, 제1 화소 전극(PEa)과 제2 화소 전극(PEb)에는 서로 크기가 동일하고, 극성이 서로 반대인 두 전압이 인가될 수 있다.

- [0055] 이렇게 제1 화소 전극(PEa)과 제2 화소 전극(PEb)에 인가되는 두 전압의 차이는 액정 축전기(C1c)의 충전 전압, 즉 화소 전압으로서 나타난다. 액정 축전기(C1c)의 양단에 전위차가 생기면 도 3에 도시한 바와 같이 두 표시판(100, 200)의 표면에 평행한 전기장이 제1 화소 전극(PEa)과 제2 화소 전극(PEb) 사이의 액정층(3)에 생성된다.
- [0056] 액정 분자(31)들이 양의 유전율 이방성을 가진 경우, 액정 분자(31)들은 그 장축이 전기장의 방향에 평행하도록 기울어지며 그 기울어진 정도는 화소 전압의 크기에 따라 다르다. 이러한 액정층(3)을 EOC(electrically-induced optical compensation) 모드라 한다. 또한 액정 분자(31)들의 기울어진 정도에 따라 액정층(3)을 통과하는 빛의 편광의 변화 정도가 달라진다. 이러한 편광의 변화는 편광자에 의하여 빛의 투과율 변화로 나타나며, 이를 통해 화소(PX)는 원하는 소정의 휘도를 표시한다.
- [0057] 이하에서, 첨부된 도면을 참조하여 본 발명의 제1 실시예에 따른 액정 표시 장치에 대해 설명하면 다음과 같다.
- [0058] 도 4는 본 발명의 제1 실시예에 따른 액정 표시 장치의 한 화소를 나타낸 배치도이고, 도 5는 도 4의 V-V선을 따라 나타낸 본 발명의 제1 실시예에 따른 액정 표시 장치의 한 화소를 나타낸 단면도이다.
- [0059] 본 발명의 제1 실시예에 따른 액정 표시 장치는 서로 마주하는 하부 표시판(100)과 상부 표시판(200), 및 이들 두 표시판(100, 200) 사이에 개재되어 있는 액정층(3)을 포함한다.
- [0060] 하부 표시판(100)은 유리 또는 플라스틱 등으로 만들어진 제1 기판(110), 제1 기판(110) 위에 일방향으로 형성되는 게이트선(121) 및 더미 선(181), 게이트선(121)과 교차하여 형성되는 전압 전달선(170) 및 데이터선(171), 게이트선(121) 및 전압 전달선(170)에 연결되는 제1 박막 트랜지스터(TFT1), 게이트선(121) 및 데이터선(171)에 연결되는 제2 박막 트랜지스터(TFT2), 제1 박막 트랜지스터(TFT1)에 연결되는 제1 화소 전극(191a), 제2 박막 트랜지스터(TFT2)에 연결되는 제2 화소 전극(191b), 더미 선(181)에 연결되는 더미 전극(182)을 포함한다.
- [0061] 게이트선(gate line)(121)은 게이트 신호를 전달하며 주로 가로 방향으로 뻗어 형성된다. 제1 기판(110) 위에는 게이트선(121)으로부터 돌출되는 제1 게이트 전극(gate electrode)(124a) 및 제2 게이트 전극(124b)이 형성되어 있고, 제1 및 제2 게이트 전극(124a, 124b)에는 게이트선(121)을 통해 게이트 신호가 인가된다.
- [0062] 도시는 생략하였으나 게이트선(121)과 동일한 층에 유지 전극선 및 유지 전극선으로부터 돌출되는 유지 전극이 더 형성될 수 있다.
- [0063] 게이트선(121), 제1 게이트 전극(124a), 및 제2 게이트 전극(124b)을 포함한 제1 기판(110) 위의 전면에는 게이트 절연막(140)이 형성되어 있다. 게이트 절연막(140)은 질화규소(SiNx) 또는 산화규소(SiOx) 등으로 이루어질 수 있다.
- [0064] 게이트 절연막(140) 위에는 수소화 비정질 또는 다결정 규소 등으로 만들어진 제1 반도체(154a) 및 제2 반도체(154b)가 형성되어 있다. 제1 반도체(154a) 및 제2 반도체(154b)는 각각 제1 게이트 전극(124a) 및 제2 게이트 전극(124b) 위에 위치한다.
- [0065] 제1 반도체(154a) 위에는 한 쌍의 제1 저항성 접촉 부재(ohmic contact)(163a, 165a)가 형성되어 있고, 제2 반도체(154b) 위에도 한 쌍의 제2 저항성 접촉 부재(163b, 165b)가 형성되어 있다. 제2 저항성 접촉 부재(163b, 165b)는 인 따위의 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어지거나 실리사이드(silicide)로 만들어질 수 있다.
- [0066] 전압 전달선(170)은 제1 화소 전압을 전달하며, 주로 세로 방향으로 뻗어 게이트선(121)과 교차한다. 데이터선(171)은 제2 화소 전압을 전달하며, 전압 전달선(170)과 나란하게 뻗어 게이트선(121)과 교차한다.
- [0067] 제1 화소 전압은 일정한 크기의 전압 또는 스윙하는 전압이고, 제2 화소 전압은 데이터 전압일 수 있다. 이와 달리, 제1 화소 전압과 제2 화소 전극은 서로 크기가 동일하고, 극성이 서로 반대인 두 전압일 수 있다.
- [0068] 도시는 생략하였으나, 본 실시예에 따른 액정 표시 장치는 복수의 화소를 포함할 수 있고, 전압 전달선(170)은 화소의 행방향으로 인접하여 배치되어 있는 적어도 세 개의 화소마다 하나씩 배치될 수 있다. 이때, 세 개의 화소 중 적어도 두 개의 제1 소스 전극(173a)은 연결부재(도시하지 않음)를 통해 전압 전달선(172)에 연결되어

전압 전달선(172)으로부터 신호를 인가 받을 수 있다. 따라서, 하나의 전압 전달선(172)은 적어도 세 개의 화소 열에 전압을 전달할 수 있다.

- [0069] 제1 저항성 접촉 부재(163a, 165a) 위에는 전압 전달선(170)으로부터 돌출되는 제1 소스 전극(source electrode)(175a) 및 제1 소스 전극(173a)과 이격되는 제1 드레인 전극(175a)이 형성되어 있다. 이때, 제1 소스 전극(173a)은 U자형으로 구부러진 형태로 이루어질 수 있다. 또한, 제1 반도체(154a)는 제1 소스 전극(173a) 및 제1 드레인 전극(175a)의 아래뿐만 아니라 전압 전달선(170)의 아래에도 형성될 수 있다.
- [0070] 제2 저항성 접촉 부재(163b, 165b) 위에는 데이터선(171)으로부터 돌출되는 제2 소스 전극(173b) 및 제2 소스 전극(173b)과 이격되는 제2 드레인 전극(175b)이 형성되어 있다. 이때, 제2 소스 전극(173b)은 U자형으로 구부러진 형태로 이루어질 수 있다. 또한, 제2 반도체(154b)는 제2 소스 전극(173b) 및 제2 드레인 전극(175b)의 아래뿐만 아니라 데이터선(171)의 아래에도 형성될 수 있다.
- [0071] 제1 게이트 전극(124a), 제1 소스 전극(173a) 및 제1 드레인 전극(175a)은 제1 반도체(154a)와 함께 제1 박막 트랜지스터(TFT1)를 이루며, 제1 박막 트랜지스터(TFT1)의 채널(channel)은 제1 소스 전극(173a)과 제1 드레인 전극(175a) 사이의 제1 반도체(154a)에 형성된다.
- [0072] 제2 게이트 전극(124b), 제2 소스 전극(173b) 및 제2 드레인 전극(175b)은 제2 반도체(154b)와 함께 제2 박막 트랜지스터(TFT2)를 이루며, 제2 박막 트랜지스터(TFT2)의 채널은 제2 소스 전극(173b)과 제2 드레인 전극(175b) 사이의 제2 반도체(154b)에 형성된다.
- [0073] 제1 박막 트랜지스터(TFT1) 및 제2 박막 트랜지스터(TFT2)를 포함한 제1 기관(110) 위의 전면에는 제2 절연층(180)이 형성되어 있다. 제2 절연층(180)은 무기 절연 물질 또는 유기 절연 물질 등으로 이루어질 수 있다.
- [0074] 제2 절연층(180) 위에는 더미 선(181)이 형성되어 있다. 더미 선(181)은 보조 전압을 전달하며, 주로 가로 방향으로 뻗어 형성되어 게이트선(121)과 나란한 방향을 가진다. 보조 전압은 매 프레임마다 정극성 및 부극성으로 스위칭하는 전압일 수 있다. 이와 달리, 보조 전압은 일정한 크기의 전압일 수도 있다.
- [0075] 더미 전극(182)은 더미 선(181)과 연결되어 있으며, 더미 선(181)으로부터 돌출되어 긴 막대 형상으로 형성된다. 게이트선(121)과 데이터선(171)은 서로 교차하여 복수의 화소 영역을 정의할 수 있고, 더미 전극(182)은 화소 영역 내에 형성될 수 있다. 더미 선(181)으로부터 돌출되는 복수의 더미 전극(182)이 형성될 수 있고, 이때 더미 전극(182)은 제1 더미 전극(182a)과 제2 더미 전극(182b)으로 이루어질 수 있다. 제1 더미 전극(182a)과 제2 더미 전극(182b)은 교대로 배치되고, 일정한 간격을 가지고 서로 이격되어 있다.
- [0076] 더미 전극(182)을 포함한 제1 기관(110) 위의 전면에는 제1 절연층(184)이 형성되어 있다. 제1 절연층(184)은 무기 절연 물질 또는 유기 절연 물질 등으로 이루어질 수 있다.
- [0077] 제2 절연층(180) 및 제1 절연층(184)에는 제1 드레인 전극(175a)의 일부가 노출되도록 제1 접촉 구멍(185a)이 형성되어 있고, 제2 드레인 전극(175b)의 일부가 노출되도록 제2 접촉 구멍(185b)이 형성되어 있다.
- [0078] 제1 절연층(184) 위에는 제1 접촉 구멍(185a)을 통해 제1 드레인 전극(175a)과 연결되는 제1 화소 전극(pixel electrode)(191a), 및 제2 접촉 구멍(185b)을 통해 제2 드레인 전극(175b)과 연결되는 제2 화소 전극(191b)이 형성되어 있다.
- [0079] 제1 및 제2 화소 전극(191a, 191b)은 화소 영역 내에 형성되어 있다. 제1 화소 전극(191a)은 제1 더미 전극(182a)의 위에 위치하고, 제2 화소 전극(191b)은 제2 더미 전극(182b)의 위에 위치할 수 있다. 제1 더미 전극(182a)의 폭( $w_2$ )은 제1 화소 전극(191a)의 폭( $w_1$ )보다 넓게 형성되는 것이 바람직하다. 또한, 제2 더미 전극(182b)의 폭( $w_4$ )은 제2 화소 전극(191b)의 폭( $w_3$ )보다 넓게 형성되는 것이 바람직하다.
- [0080] 제1 화소 전극(191a)과 제2 화소 전극(191b)은 긴 막대 형상으로 서로 마주보도록 형성되어 있다. 제1 화소 전극(191a)과 제2 화소 전극(191b)은 한 화소 영역 내에서 복수로 형성될 수 있고, 이때 제1 화소 전극(191a)과 제2 화소 전극(191b)은 교대로 배치된다. 도 3에서는 제1 화소 전극(191a)과 제2 화소 전극(191b)이 각각 두 개씩 형성되어 교대로 배치되어 있으며, 두 개의 제1 화소 전극(191a)은 서로 연결되어 있고, 두 개의 제2 화소 전극(191b)은 서로 연결되어 있다. 한 화소 영역 내에 형성되는 제1 화소 전극(191a) 및 제2 화소 전극(191b)의 개수는 화소 영역의 크기, 제1 및 제2 화소 전극(191a, 191b)의 폭, 투과율 등을 고려하여 적절하게 선택할 수 있다.
- [0081] 하기의 표 1을 참조하면, 제1 화소 전극(191a) 및 제2 화소 전극(191b)의 폭이 좁게 형성될수록 투과율이 더 높

아지는 것을 확인할 수 있다.

[0082] 표 1은 제1 및 제2 화소 전극(191a, 191b)의 폭에 따른 투과율을 나타낸 표이다. 제1 및 제2 화소 전극(191a, 191b)의 폭이 3um일 때의 투과율을 100%라고 할 때의 상대적인 투과율을 나타내었다.

표 1

[0083] 제1 및 제2 화소 전극의 폭(um)	0.2	1	2	3	5
투과율(%)	150	122.2	110	100	84.6

[0084] 제1 및 제2 화소 전극(191a, 191b)의 폭을 0.2um이하로 함으로써, 투과율을 크게 향상시킬 수 있다. 따라서, 제1 및 제2 화소 전극(191a, 191b)의 폭을 0.2um이하로 형성하는 것이 바람직하다.

[0085] 다만, 0.2um이하의 제1 및 제2 화소 전극(191a, 191b)의 구현의 공정상 어려움 등을 고려하여 0.2um이상 2um이하로 형성하더라도 무방하다.

[0086] 즉, 제1 및 제2 화소 전극(191a, 191b)의 폭은 2um이하로 형성하는 것이 바람직하고, 0.2um이하로 형성하는 것이 더욱 바람직하다.

[0087] 제1 및 제2 화소 전극(191a, 191b)의 폭은 공정상 구현만 가능하다만 좁게 형성하는 것이 투과율 면에서는 더욱 유리하므로 그 하한은 별도로 한정하지 않는다.

[0088] 이어, 표 2를 참조하면, 제1 및 제2 화소 전극(191a, 191b)의 폭은 제1 및 제2 더미 전극(182a, 182b)의 폭보다 좁게 형성할 때 투과율이 더 높아지는 것을 확인할 수 있다.

[0089] 표 2는 제1 및 제2 더미 전극(182a, 182b)의 폭에 대한 제1 및 제2 화소 전극(191a, 191b)의 폭의 비에 따른 투과율을 나타낸 표이다. 제1 및 제2 화소 전극(191a, 191b)의 폭과 제1 및 제2 더미 전극(182a, 182b)의 폭이 동일할 때의 투과율을 100%라고 할 때의 상대적인 투과율을 나타내었다.

표 2

[0090] 제1 및 제2 화소 전극의 폭/제1 및 제2 더미 전극의 폭	3/5	3/4	1	3/2
투과율(%)	106.2	104.7	100	97.7

[0091] 제1 및 제2 더미 전극(182a, 182b)의 폭에 대한 제1 및 제2 화소 전극(191a, 191b)의 폭의 비가 작아질수록 투과율이 더 높아진다. 따라서, 제1 및 제2 화소 전극(191a, 191b)의 폭을 제1 및 제2 더미 전극(182a, 182b)의 폭보다 작거나 같게 형성하는 것이 바람직하다.

[0092] 상기에서 표 1 및 표 2와 관련된 설명에서는 제1 화소 전극(191a)의 폭과 제2 화소 전극(191b)의 폭을 동일하게 형성하고, 제1 더미 전극(182a)의 폭과 제2 더미 전극(182b)의 폭을 동일하게 형성하는 것으로 설명하였으나 본 발명은 이에 한정되지 아니한다. 즉, 제1 화소 전극(191a)의 폭은 제2 화소 전극(191b)의 폭과 상이하고, 제1 더미 전극(182a)의 폭은 제2 더미 전극(182b)의 폭과 상이하게 형성될 수 있다.

[0093] 제1 및 제2 화소 전극(191a, 191b)은 ITO(indium tin oxide), IZO(indium zinc oxide)와 같은 투명한 도전 물질이나 알루미늄, 은, 크롬 또는 그 합금과 같은 반사성 금속으로 이루어질 수 있다.

[0094] 제1 화소 전극(191a)은 제1 드레인 전극(175a)과 전기적으로 연결되어 있으므로 제1 박막 트랜지스터(TFT1)가 온 상태가 되면 전압 전달선(170)이 전달하는 제1 화소 전압을 인가 받는다. 또한, 제2 화소 전극(191b)은 제2 드레인 전극(175b)과 전기적으로 연결되어 있으므로 제2 박막 트랜지스터(TFT2)가 온 상태가 되면 데이터선(171)이 전달하는 제2 화소 전압을 인가 받는다. 제1 화소 전극(191a) 및 제2 화소 전극(191b)은 그 사이의 액정층(3) 부분과 함께 액정 축전기(C1c)를 이루어 제1 박막 트랜지스터(TFT1) 및 제2 박막 트랜지스터(TFT2)가 턴 오프된 후에도 인가된 전압을 유지한다.

[0095] 제1 화소 전압과 제2 화소 전압은 크기가 동일하고, 극성이 서로 반대인 전압일 수 있다. 예를 들면, 제1 화소 전압이 7.5V일 때, 제2 화소 전압이 -7.5V이고, 반대로 제1 화소 전압이 -7.5V일 때, 제2 화소 전압이 7.5V일 수 있다.

[0096] 이때, 제1 및 제2 화소 전극(191a, 191b)의 아래에 형성되어 있는 더미 전극(182)에 보조 전압이 인가됨으로써 제1 화소 전극(191a)과 제2 화소 전극(191b) 사이에 형성되는 전기장의 대칭성이 깨어져, 전경선의 발생을 방지할 수 있다. 보조 전압은 정극성 및 부극성으로 스위칭하는 전압일 수 있다. 보조 전압이 정극성일 때 1V 이상 7V 이하의 범위를 가지고, 부극성일 때 -7V 이상 -1V 이하의 범위를 가지는 것이 투과율을 향상시키는데 가장 유리하다.

[0097] 이와 달리 제1 화소 전압은 일정한 크기의 전압 또는 스위칭하는 전압이고, 제2 화소 전압은 데이터 전압일 수 있다. 예를 들면, 제1 화소 전압이 -3V일 때 제2 화소 전압이 12V이고, 제1 화소 전압이 3V일 때 제2 화소 전압이 -12V일 수 있다.

[0098] 하기 표 3을 참조하면, 제1 화소 전압과 제2 화소 전압의 설정에 따라 투과율이 변하는 것을 확인할 수 있다.

[0099] 표 3은 제1 및 제2 화소 전압에 따른 투과율을 나타낸 표이다. 제1 화소 전압이 -7.5V이고, 제2 화소 전압이 7.5V일 때의 투과율을 100%라고 할 때의 상대적인 투과율을 나타내었다. 제2 화소 전압은 노멀리 블랙 모드에서 화이트 계조를 나타내는 값으로써, 표시하려는 계조에 따라 다른 전압이 사용될 수 있다.

표 3

[0100] 제1 화소 전압(V)	-7.5	-5	-4	-3	-2	-1
제2 화소 전압(V)	7.5	10	11	12	13	14
투과율(%)	100	101.4	103.0	103.4	103.2	102.4

[0101] 제1 화소 전압이 -4V 내지 -2V 사이의 값을 가지고, 제2 화소 전압이 11V 내지 13V 사이의 값을 가질 때 투과율이 높게 나타난다. 따라서, 제1 화소 전압이 -4V 이상이고, -2V 이하인 값을 가지고, 제2 화소 전압의 최대값이 11V 이상이고, 13V 이하인 값을 가지는 것이 바람직하다.

[0102] 이때, 보조 전압은 일정한 크기의 전압일 수 있다. 제1 화소 전압과 보조 전압의 차가 -7.5V 이상이고, 0V 이하의 범위를 가지고, 제2 화소 전압과 보조 전압의 차가 7.5V 이상이고, 15V 이하인 범위를 가지는 것이 투과율을 향상시키는데 가장 유리하다.

[0103] 도 4 및 도 5에서 복수의 제1 화소 전극(191a) 및 제2 화소 전극(191b)은 일정한 간격을 가지고 형성되는 것으로 도시되어 있으나 본 발명은 이에 한정되지 아니하고, 복수의 제1 화소 전극(191a)과 제2 화소 전극(191b)이 서로 다른 간격을 가지고 형성될 수도 있다.

[0104] 예를 들어, 하나의 화소 영역이 제1 부화소 영역 및 제2 부화소 영역을 포함할 수 있다. 제1 부화소 영역에 형성되어 있는 제1 화소 전극(191a) 및 제2 화소 전극(191b) 사이의 간격이 제2 부화소 영역에 형성되어 있는 제1 화소 전극(191a) 및 제2 화소 전극(191b) 사이의 간격보다 좁게 형성될 수 있다. 이와 달리, 제1 부화소 영역에 형성되어 있는 제1 화소 전극(191a) 및 제2 화소 전극(191b) 사이의 간격이 제2 부화소 영역에 형성되어 있는 제1 화소 전극(191a) 및 제2 화소 전극(191b) 사이의 간격보다 넓게 형성될 수도 있다. 뿐만 아니라, 하나의 화소 영역이 3개 이상의 부화소 영역으로 이루어지고, 제1 화소 전극(191a)과 제2 화소 전극(191b) 사이의 간격이 각각의 부화소 영역에서 상이하게 형성될 수 있다.

[0105] 제1 및 제2 화소 전극(191a, 191b)을 포함한 제1 기관(110) 위의 전면에는 제3 절연층(186)이 형성되어 있다. 제3 절연층(186)은 무기 절연 물질 또는 유기 절연 물질 등으로 이루어질 수 있다.

[0106] 하기의 표 3 및 표 4를 참조하면, 제1 절연층(184)과 제2 절연층(180)의 유전율의 비와 제1 절연층(184)과 제3 절연층(186)의 유전율의 비에 따라 투과율이 변하는 것을 확인할 수 있다.

[0107] 표 3은 제1 절연층(184)의 유전율에 대한 제3 절연층(186)의 유전율의 비에 따른 투과율을 나타낸 표이다. 제1 절연층(184)과 제3 절연층(186)의 유전율이 동일할 때의 투과율을 100%라고 할 때의 상대적인 투과율을 나타내었다.

[0108] 표 4는 제2 절연층(180)의 유전율에 대한 제1 절연층(184)의 유전율의 비에 따른 투과율을 나타낸 표이다. 제2 절연층(180)과 제1 절연층(184)의 유전율이 동일할 때의 투과율을 100%라고 할 때의 상대적인 투과율을 나타내었다.

표 4

[0109]	제3 절연층의 유전율/제1 절연층의 유전율	10/3.3	4/3.3	1	3.3/4	3.3/10
	투과율(%)	101.3	100.2	100	99.8	98.7

[0110] 표 3에 나타난 바와 같이, 제1 절연층(184)의 유전율에 대한 제3 절연층(186)의 유전율의 비가 커질수록 투과율이 더 높아진다. 따라서, 제3 절연층(184)의 유전율을 제1 절연층(184)의 유전율보다 크거나 같게 형성하는 것이 바람직하다.

표 5

[0111]	제1 절연층의 유전율/제2 절연층의 유전율	100/3.3	10/3.3	4/3.3	1	3.3/4	3.3/10
	투과율(%)	113.2	104.3	101	100	99	95.9

[0112] 표 4에 나타난 바와 같이, 제2 절연층(180)의 유전율에 대한 제1 절연층(184)의 유전율의 비가 커질수록 투과율이 더 높아진다. 따라서, 제1 절연층(184)의 유전율을 제2 절연층(180)의 유전율보다 크거나 같게 형성하는 것이 바람직하다.

[0113] 도시는 생략하였으나, 하부 표시판(100)의 안쪽 면에는 하부 배향막(alignment layer)이 도포되어 있으며, 하부 배향막은 수직 배향막일 수 있다. 하부 배향막 위에는 고분자층이 형성되어 있을 수 있고, 고분자층은 액정 분자의 초기 배향 방향에 따라 형성되어 있는 중합체 가지를 포함할 수 있다. 고분자층은 자외선 등의 광에 의한 중합 반응(polymerization)에 의해 경화되는 단량체(monomer) 등의 전중합체(prepolymer)를 광에 노출하여 중합하여 형성될 수 있으며, 중합체 가지에 따라 액정 분자의 배향력을 조절할 수 있다.

[0114] 상부 표시판(200)은 유리 또는 플라스틱 등으로 만들어진 제2 기관(210), 제2 기관(210) 위에 형성된 차광 부재(light blocking member)(220) 및 색필터(color filter)(230)를 포함한다.

[0115] 차광 부재(220)는 인접하는 두 화소 사이 및 제1 및 제2 박막 트랜지스터(TFT1, TFT2)가 형성되는 부분에 대응하여 형성되며, 빛샘이 발생하는 것을 방지하는 역할을 한다.

[0116] 색필터(230)는 차광 부재(220)로 둘러싸인 영역 내에 대부분 존재하며, 복수의 화소 영역의 열 방향을 따라서 길게 뻗을 수 있다. 각 색필터(230)는 적색, 녹색 및 청색의 삼원색, 또는 황색(yellow), 청록색(cyan), 자홍색(magenta) 등 기본색(primary color) 중 하나를 표시할 수 있고, 이 외에 다수의 색을 표시할 수 있다. 또한, 각 화소는 기본색 외에 기본색의 혼합색 또는 백색(white)을 더 표시할 수 있다.

[0117] 상기에서 색필터(230) 및 차광 부재(220)는 상부 표시판(200)에 형성되어 있으나, 색필터(230) 및 차광 부재(220) 중 적어도 하나는 하부 표시판(100)에 형성될 수도 있다.

[0118] 색필터(230) 및 차광 부재(220) 위에는 덮개막(overcoat)(250)이 형성되어 있다. 덮개막(250)은 유기 절연 물질로 이루어질 수 있으며, 색필터(230)가 노출되는 것을 방지하고 평탄면을 제공한다. 이때, 덮개막(250)은 생략될 수 있다.

[0119] 도시는 생략하였으나, 상부 표시판(200)의 안쪽 면에는 상부 배향막이 도포되어 있으며 상부 배향막은 수직 배향막일 수 있다. 상부 배향막 위에도 역시 고분자층이 형성될 수 있고, 고분자층은 액정 분자의 초기 배향 방향에 따라 형성되어 있는 중합체 가지를 포함할 수 있다. 고분자층은 자외선 등의 광에 의한 중합 반응에 의해 경화되는 단량체 등의 전중합체가 광에 노출되어 형성될 수 있으며, 중합체 가지에 따라 액정 분자의 배향력을 조절할 수 있다.

[0120] 도시는 생략하였으나, 하부 및 상부 표시판(100, 200)의 바깥쪽 면에는 편광자(polarizer)가 구비되어 있을 수 있다.

[0121] 하부 표시판(100)과 상부 표시판(200) 사이에 개재되어 있는 액정층(3)은 양의 유전율 이방성을 가지는 액정 분자(31)를 포함하며 액정 분자(31)는 전기장이 없는 상태에서 그 장축이 두 표시판(100, 200)의 표면에 대하여 수직을 이루도록 배향되어 있을 수 있다.

- [0122] 제1 화소 전극(191a)과 제2 화소 전극(191b)에 크기가 다른 전압을 인가하면 하부 및 상부 표시판(100, 200)의 표면에 거의 수직인 전기장(electric field)이 생성된다. 그러면 초기에 하부 및 상부 표시판(100, 200)의 표면에 대해 수직으로 배향되어 있던 액정층(3)의 액정 분자들이 전기장에 응답하여 그 장축이 전기장의 방향에 수평한 방향으로 기울어지며, 액정 분자가 기울어진 정도에 따라 액정층(3)에 입사광의 편광의 변화 정도가 달라진다. 이러한 편광의 변화는 편광자에 의하여 투과율 변화로 나타나며 이를 통하여 액정 표시 장치는 영상을 표시한다.
- [0123] 이와 같이 수직 배향된 액정 분자(31)를 사용하면 액정 표시 장치의 대비비(contrast ratio)를 크게 할 수 있고 광시야각을 구현할 수 있다. 또한 양의 유전율 이방성을 갖는 액정 분자(31)는 음의 유전율 이방성을 갖는 액정 분자에 비해 유전율 이방성이 크고 회전 점도가 낮아 빠른 응답 속도를 얻을 수 있다.
- [0124] 이하에서는, 첨부된 도면을 참조하여 본 발명의 제2 실시예에 따른 액정 표시 장치에 대해 설명하면 다음과 같다.
- [0125] 제2 실시예에 따른 액정 표시 장치는 제1 실시예에 따른 액정 표시 장치와 상당 부분이 동일하고, 일부분에서 차이점이 있다. 이때, 가장 큰 차이점은 더미 선이 형성되지 않고, 보조 전압이 인가되지 않는다는 점이며, 이하에서 더욱 상세히 설명한다.
- [0126] 도 6은 본 발명의 제2 실시예에 따른 액정 표시 장치의 한 화소를 나타낸 배치도이다. 본 발명의 제2 실시예에 따른 액정 표시 장치의 한 화소의 단면도는 제1 실시예에서와 유사한 바 이하 설명에서는 도 5를 참조한다.
- [0127] 본 발명의 제2 실시예에 따른 액정 표시 장치는 서로 마주하는 하부 표시판(100)과 상부 표시판(200), 이들 두 표시판(100, 200) 사이에 개재되어 있는 액정층(3)을 포함한다. 상부 표시판(200) 및 액정층(3)은 제1 실시예에 따른 액정 표시 장치와 동일하므로 이에 대한 설명은 생략하고, 하부 표시판(100)의 구성 요소 중 제1 실시예에 따른 액정 표시 장치와 차이점이 있는 부분에 대해서만 이하에서 설명한다.
- [0128] 더미 전극(182)은 화소 영역 내에 긴 막대 형상으로 형성된다. 더미 전극(182)은 제1 더미 전극(182a)과 제2 더미 전극(182b)으로 이루어질 수 있다. 제1 더미 전극(182a)과 제2 더미 전극(182b)은 교대로 배치되고, 일정한 간격을 가지고 서로 이격되어 있다. 제1 더미 전극(182a)과 제2 더미 전극(182b)은 서로 연결되어 있지 않다. 또한, 더미 전극(182)은 복수의 제1 더미 전극(182a)과 복수의 제2 더미 전극(182b)을 포함할 수 있고, 복수의 제1 및 제2 더미 전극(182a, 182b)들은 서로 연결되어 있지 않다. 즉, 제1 더미 전극(182a)과 제2 더미 전극(182b)은 플로팅(floating)되어 있다.
- [0129] 별도의 더미 선이 형성되어 있지 않고, 복수의 더미 전극(182)들은 플로팅되어 있으므로, 더미 전극(182)에는 전압이 인가되지 않는다. 제1 더미 전극(182a)과 제1 화소 전극(191a)의 사이와 제2 더미 전극(182b)과 제2 화소 전극(191b)의 사이에는 제1 절연층(184)이 형성되어 있다.
- [0130] 이때, 제1 더미 전극(182a)에는 제1 화소 전극(191a)에 인가되는 제1 화소 전압 및 제1 절연층(184)의 두께에 따라 소정의 전압이 인가되는 것과 동일한 효과가 나타난다. 또한, 제2 더미 전극(182b)에는 제2 화소 전극(191b)에 인가되는 제2 화소 전압 및 제1 절연층(184)의 두께에 따라 소정의 전압이 인가되는 것과 동일한 효과가 나타난다.
- [0131] 따라서, 제1 절연층(184)의 두께를 조절하여 제1 및 제2 더미 전극(182a, 182b)에 전압이 인가되는 것과 동일한 효과를 가질 수 있고, 제1 화소 전극(191a)과 제2 화소 전극(191b) 사이에 형성되는 전기장의 대칭성이 깨어져, 전경선의 발생을 방지할 수 있다.
- [0132] 이하에서는, 첨부된 도면을 참조하여 본 발명의 제3 실시예에 따른 액정 표시 장치에 대해 설명하면 다음과 같다.
- [0133] 제3 실시예에 따른 액정 표시 장치는 제1 실시예에 따른 액정 표시 장치와 상당 부분이 동일하고, 일부분에서 차이점이 있다. 이때, 가장 큰 차이점은 더미 전극이 화소 영역의 전체에 형성된다는 점이며, 이하에서 더욱 상세히 설명한다.
- [0134] 도 7은 본 발명의 제3 실시예에 따른 액정 표시 장치의 한 화소를 나타낸 배치도이고, 도 8은 도 7의 VIII-VIII

선을 따라 나타낸 본 발명의 제3 실시예에 따른 액정 표시 장치의 한 화소를 나타낸 단면도이다.

- [0135] 본 발명의 제3 실시예에 따른 액정 표시 장치는 서로 마주하는 하부 표시판(100)과 상부 표시판(200), 이들 두 표시판(100, 200) 사이에 개재되어 있는 액정층(3)을 포함한다. 상부 표시판(200) 및 액정층(3)은 제1 실시예에 따른 액정 표시 장치와 동일하므로 이에 대한 설명은 생략하고, 하부 표시판(100)의 구성 요소 중 제1 실시예에 따른 액정 표시 장치와 차이점이 있는 부분에 대해서만 이하에서 설명한다.
- [0136] 더미 전극(182)은 화소 영역 전체에 형성되어 있다. 화소 영역은 게이트선(121) 및 데이터선(171)에 의해 사각 형상으로 정의될 수 있고, 이에 따라 더미 전극(182)도 대략 사각 형상으로 형성될 수 있다.
- [0137] 더미 전극(182)은 제1 화소 전극(191a) 및 제2 화소 전극(191b)의 아래에 형성되고, 제1 화소 전극(191a)과 제2 화소 전극(191b)의 사이 영역에도 형성된다. 즉, 제1 더미 전극과 제2 더미 전극으로 분리 형성되지 아니하고, 일체형으로 형성된다.
- [0138] 게이트선(121)과 나란한 방향으로 더미 선(181)이 형성되어 있고, 더미 선(181)에는 보조 전압이 인가된다. 따라서, 더미 전극(182)에 보조 전압이 인가되어 제1 화소 전극(191a)과 제2 화소 전극(191b) 사이에 형성되는 전기장의 대칭성이 깨어져, 전경선의 발생을 방지할 수 있다.
- [0139] 이때, 제1 화소 전압, 제2 화소 전압, 보조 전압은 하기 수학적 1의 조건을 만족하는 것이 투과율의 향상에 가장 유리하다.

**수학적 1**

[0140] 
$$2 \leq \frac{Vd1-Va}{Vd2-Va} \leq 4$$

[0141] 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

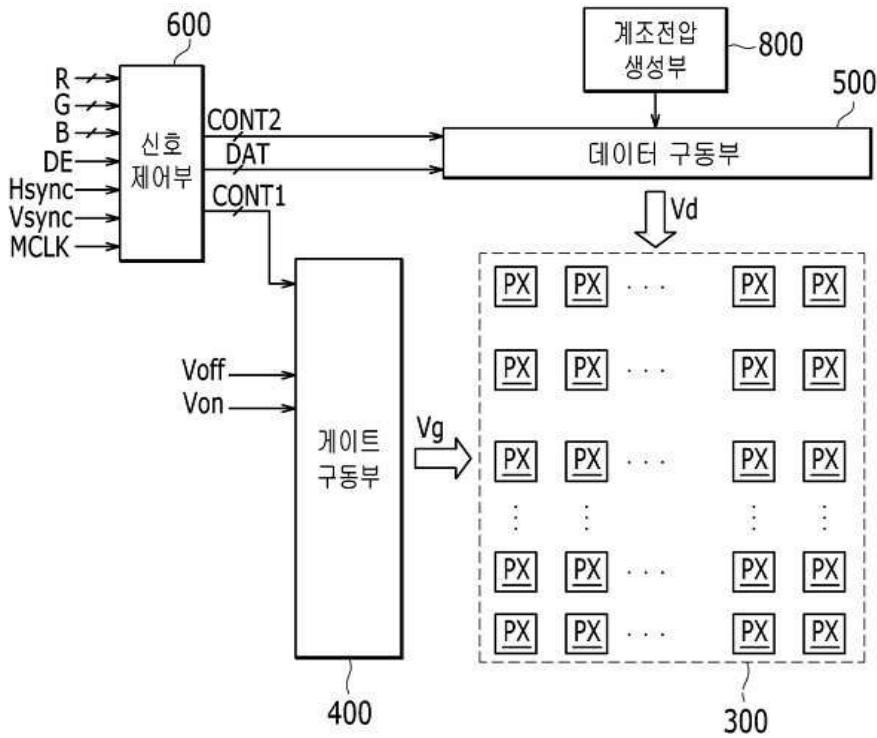
**부호의 설명**

- |                          |                          |
|--------------------------|--------------------------|
| [0142] 3: 액정층            | 31: 액정 분자                |
| 100: 하부 표시판              | 110: 제1 기판               |
| 121: 게이트선                | 124a: 제1 게이트 전극          |
| 124b: 제2 게이트 전극          | 140: 게이트 절연막             |
| 154a: 제1 반도체             | 154b: 제2 반도체             |
| 163a, 165a: 제1 저항성 접촉 부재 | 163b, 165b: 제2 저항성 접촉 부재 |
| 170: 전압 전달선              | 171: 데이터선                |
| 173a: 제1 소스 전극           | 173b: 제2 소스 전극           |
| 175a: 제1 드레인 전극          | 175b: 제2 드레인 전극          |
| 180: 제2 절연층              | 181: 더미 선                |
| 182: 더미 전극               | 182a: 제1 더미 전극           |
| 182b: 제2 더미 전극           | 184: 제1 절연층              |
| 185a: 제1 접촉 구멍           | 185b: 제2 접촉 구멍           |
| 191a: 제1 화소 전극           | 191b: 제2 화소 전극           |
| 200: 상부 표시판              | 210: 제2 기판               |

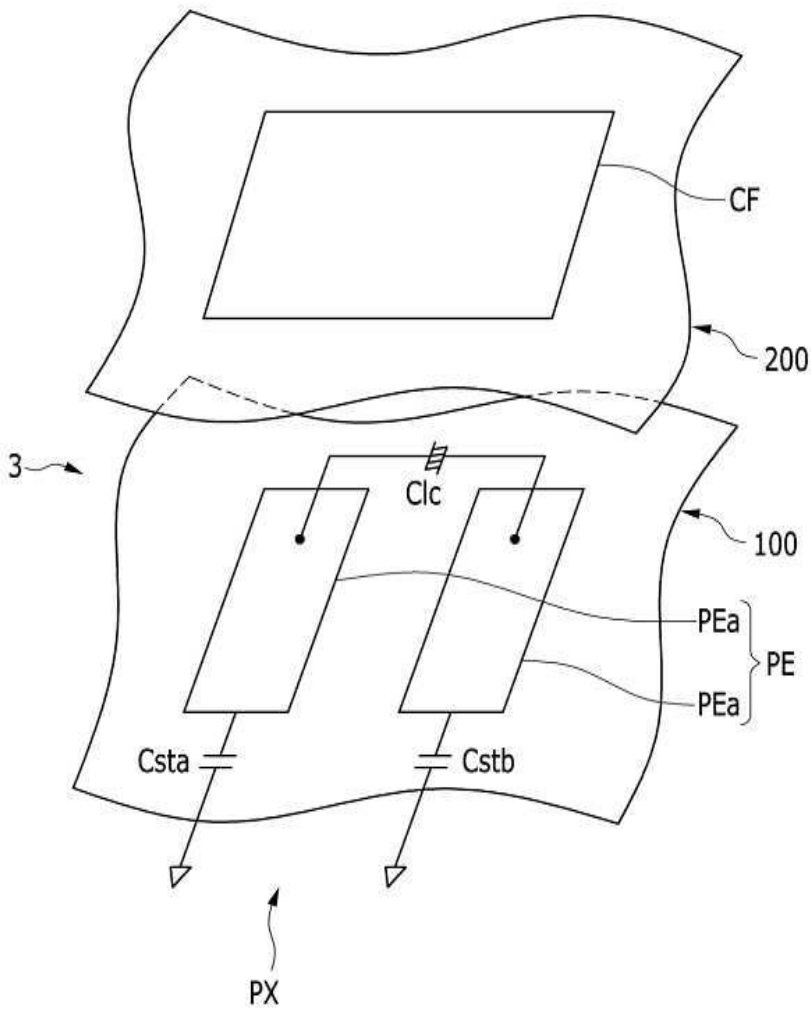
- 220: 차광 부재
- 230: 색필터
- 250: 덮개막
- 300: 액정 표시판 조립체
- 400: 게이트 구동부
- 500: 데이터 구동부
- 800: 계조 전압 생성부
- 600: 신호 제어부
- TFT1: 제1 박막 트랜지스터
- TFT2: 제2 박막 트랜지스터

도면

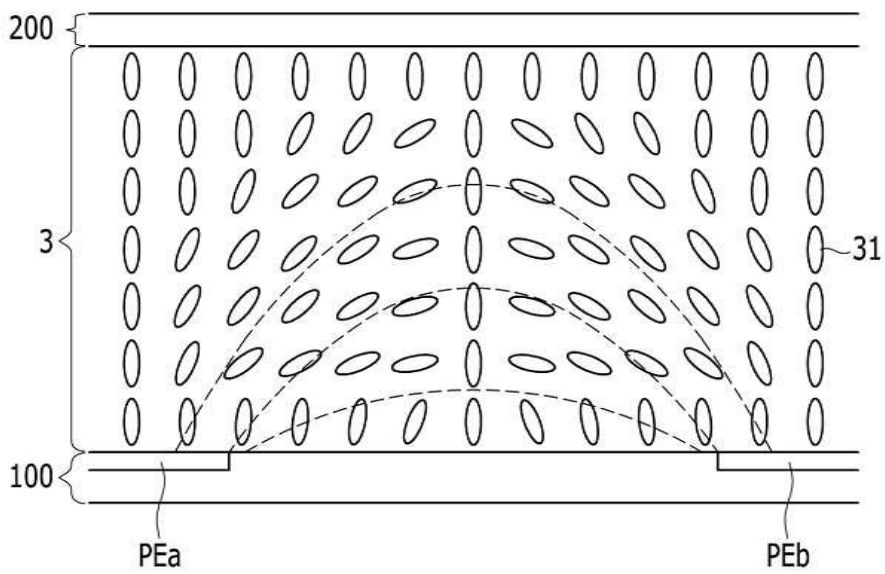
도면1



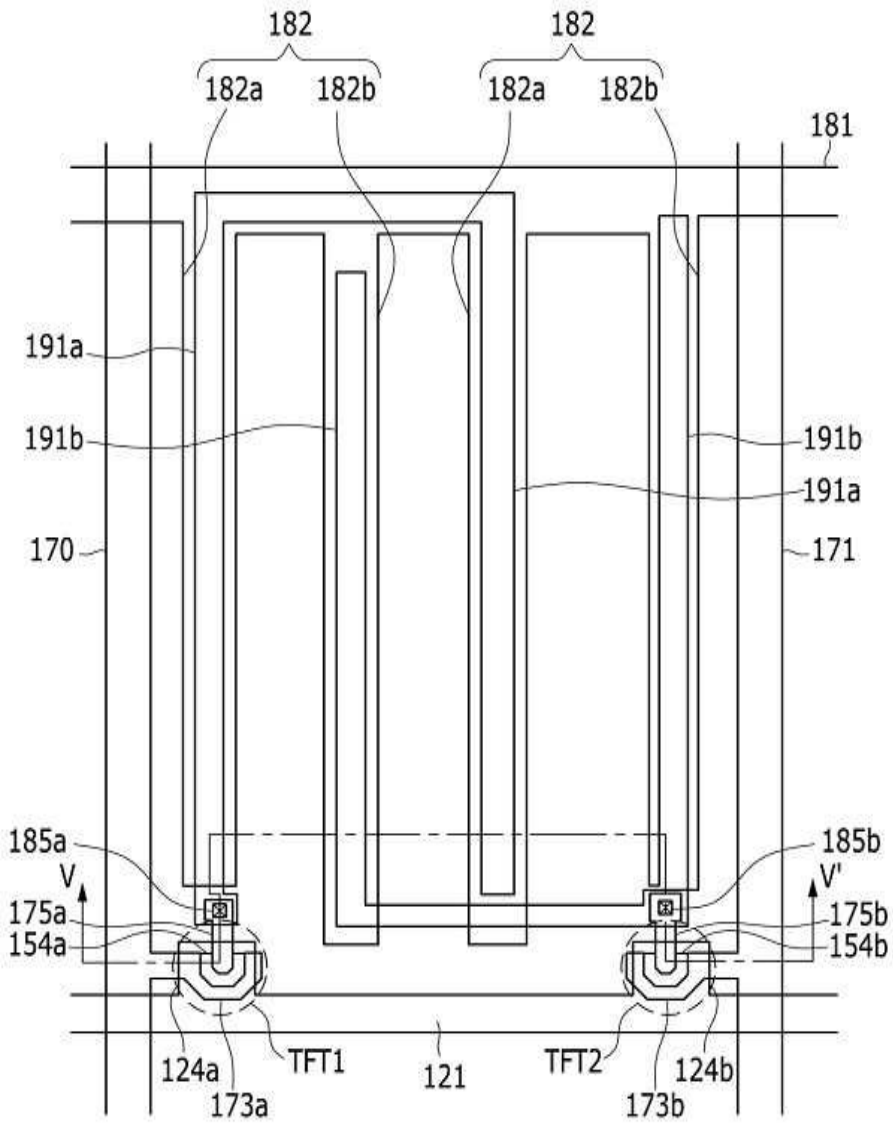
도면2



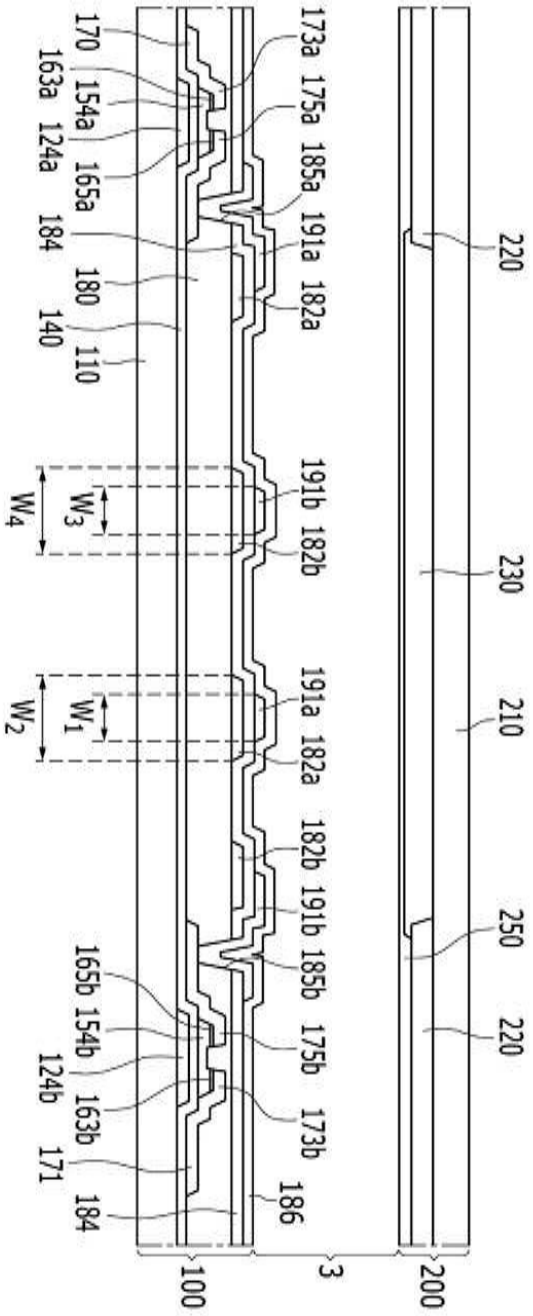
도면3



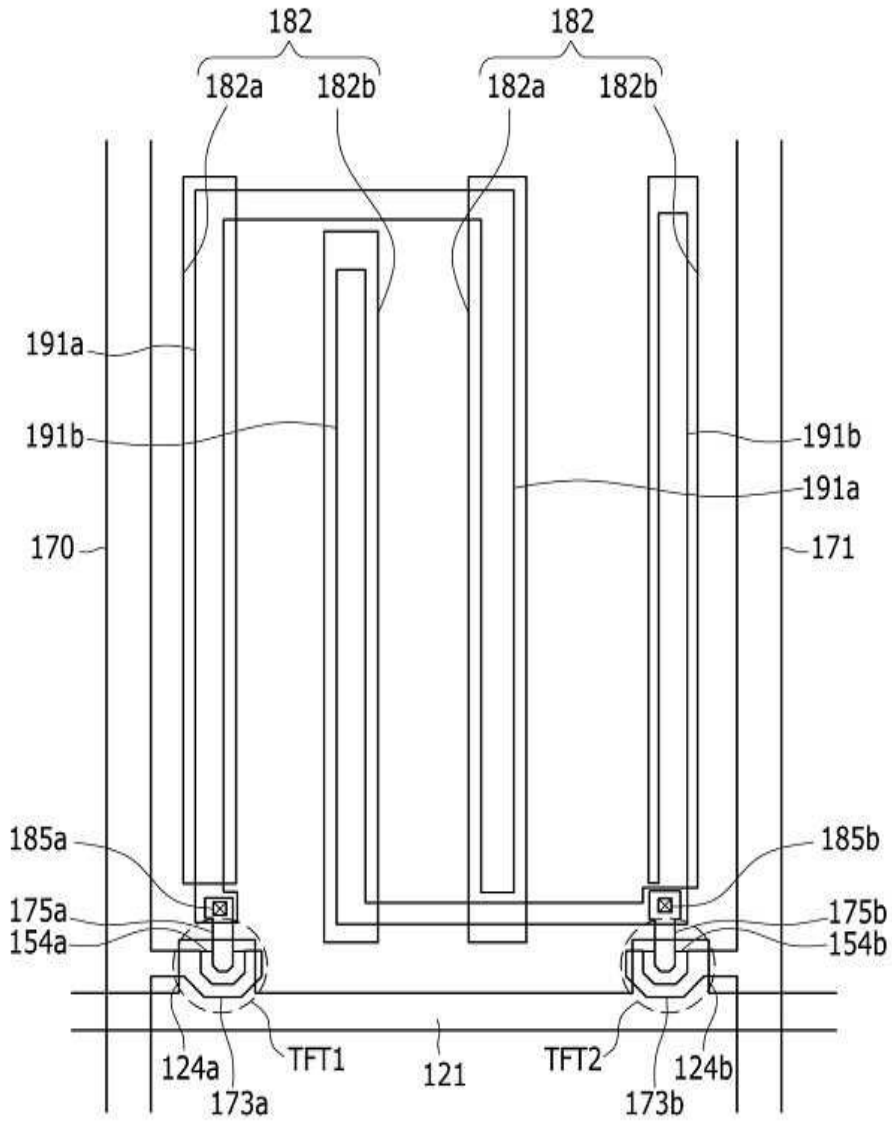
도면4



도면5

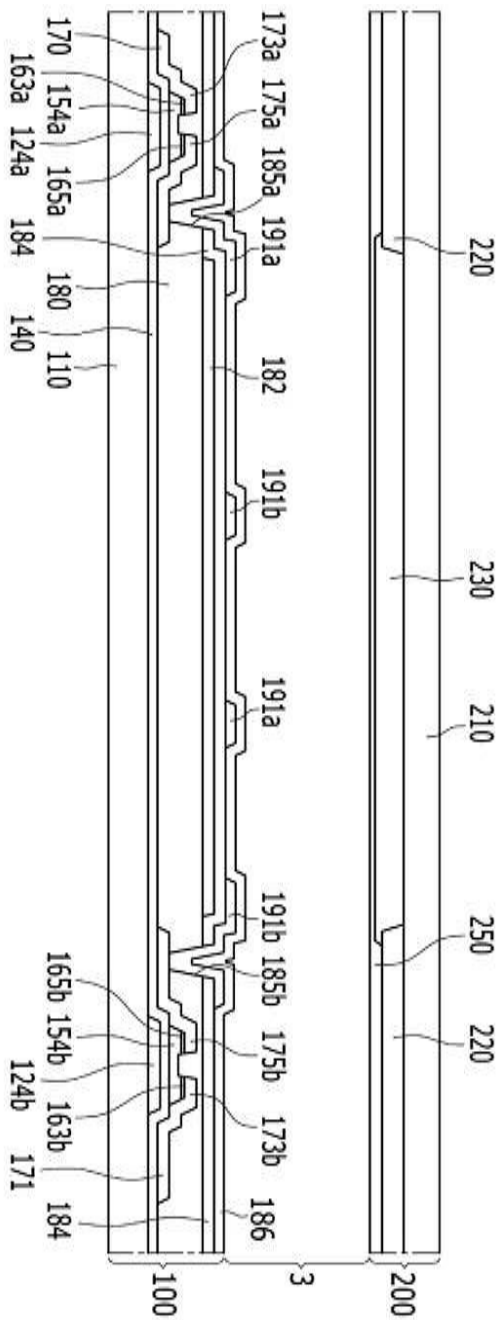


도면6





도면8



专利名称(译)	薄膜晶体管阵列面板和包括其的液晶显示器		
公开(公告)号	<a href="#">KR1020130104223A</a>	公开(公告)日	2013-09-25
申请号	KR1020120025560	申请日	2012-03-13
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	LIM YONG WOON 임용운 KIM SUNG WOON 김성운 JANG JOO NYUNG 장주녕 PARK YEONGRONG 박영룡 SHIN DONG CHUL 신동철 SHIN CHEOL 신철 HONG SUNG HWAN 홍성환		
发明人	임용운 김성운 장주녕 박영룡 신동철 신철 홍성환		
IPC分类号	G02F1/136 H01L29/786		
CPC分类号	G02F1/1368 G02F1/134309		
其他公开文献	KR101995368B1		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明涉及一种薄膜晶体管阵列面板和包括该薄膜晶体管阵列面板的液晶显示器，该液晶显示器可以稳定地驱动液晶以防止前景线的产生并提高透射率。在基板上形成的伪电极；在虚设电极上形成第一绝缘层；并且在绝缘层上形成为彼此面对的第一像素电极和第二像素电极。

