(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl.
G02F 1/136 (2006.01)

(11) 공개번호 10-2007-0079426
(43) 공개일자 2007년08월07일

(21) 출원번호 10-2006-0010082
(22) 출원일자 2006년02월02일
심사청구일자 없음

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 노순준
경기도 수원시 영통구 영통동 신나무실6단지아파트 622동 302호
신용환
경기도 용인시 기흥구 보라동 현대모닝사이드1차아파트 301동1404호

(74) 대리인 팬코리아특허법인

전체 청구항 수 : 총 11 항

(54) 표시판의 제조 방법

(57) 요약

본 발명에 따른 액정 표시 장치용 표시판의 제조 방법은 복수의 박막이 형성되어 있는 기판 위에 비정질 ITO를 적층하는 단계, 상기 비정질 ITO 층을 어닐링하는 단계, 그리고 레이저를 사용하여 상기 ITO층을 패터닝하여 복수의 절개부를 가지는 투명 전극을 형성하는 단계를 포함하는데, 상기 투명 전극은 다결정 ITO로 이루어질 수 있고, 상기 투명 전극의 비저항은 200Ω㎝ 내지 500Ω㎝일 수 있다.

이 때, 상기 비정질 ITO 층의 적층은 25℃ 내지 100℃의 온도 범위에서 이루어지고, 상기 어닐링은 200℃ 내지 250℃의 온도 범위에서 이루어지고, 상기 레이저의 파장 범위는 100nm 내지 400nm, 특히 190nm 내지 250nm일 수 있다.

이처럼 저온에서 적층하기 쉬운 비정질 ITO를 적층하고, 고온으로 어닐링 한 후에, 레이저를 사용하여 간단하게 패터닝함으로써, 다결정 ITO로 이루어진 투명 전극을 형성할 수 있으므로, 사진 식각하여 패터닝하는 것에 비하여, 제조 공정이 간단하고, 비용도 저렴하다.

대표도

도 7

특허청구의 범위

청구항 1.

복수의 박막이 형성되어 있는 기판 위에 비정질 ITO를 적층하는 단계,

상기 비정질 ITO 층을 어닐링하는 단계, 그리고

레이저를 사용하여 상기 ITO층을 패터닝하여 복수의 절개부를 가지는 투명 전극을 형성하는 단계

를 포함하는 표시판의 제조 방법.

청구항 2.

제1항에서,

상기 투명 전극은 다결정 ITO로 이루어지는 표시판의 제조 방법.

청구항 3.

제2항에서,

상기 투명 전극의 비저항은 200Ωcm 내지 500Ωcm인 표시판의 제조 방법.

청구항 4.

제1항에서,

상기 비정질 ITO 층의 적층은 25℃ 내지 100℃의 온도 범위에서 이루어지는 표시 장치용 표시판의 제조 방법.

청구항 5.

제1항에서,

상기 어닐링은 200℃ 내지 250℃의 온도 범위에서 이루어지는 표시판의 제조 방법.

청구항 6.

제1항에서,

상기 레이저의 파장 범위는 100nm 내지 400nm인 표시판의 제조 방법.

청구항 7.

제1항에서,

상기 레이저의 파장 범위는 190nm 내지 250nm인 표시판의 제조 방법.

청구항 8.

제1항에서,

상기 레이저는 100mJ 내지 200mJ의 에너지로 가해지는 표시판의 제조 방법.

청구항 9.

제8항에서,

상기 레이저는 0.1초 내지 4초간 지속되는 표시판의 제조 방법.

청구항 10.

제1항에서,

상기 박막은

게이트 전극을 포함하는 게이트선,

상기 게이트선 위에 형성되어 있는 게이트 절연막,

상기 게이트 절연막 위의 소정 영역에 형성되어 있는 반도체층,

상기 게이트 절연막 및 반도체층 위에 형성되어 있으며 소스 전극을 포함하는 데이터선,

상기 소스 전극과 소정 간격을 두고 마주하고 있는 드레인 전극, 그리고

상기 데이터선과 드레인 전극 위에 형성되어 있으며 접촉구를 가지는 보호막을 포함하는 표시판의 제조 방법.

청구항 11.

제1항에서,

상기 박막은

기판 위에 형성되어 있는 차광 부재,

상기 기판 위에 형성되어 있는 색필터, 그리고

상기 기판 위에 형성되어 있는 덮개막을 포함하는 표시판의 제조 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치의 제조 방법에 관한 것이다.

액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전기장 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 들어 있는 액정층을 포함한다. 액정 표시 장치는 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성하고 이를 통하여 액정층의 액정 분자들의 방향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

액정 표시 장치 중에서도 전기장이 인가되지 않은 상태에서 액정 분자를 그 장축이 표시판에 대하여 수직을 이루도록 배열한 수직 배향 방식(vertically aligned mode) 액정 표시 장치는 대비비가 크고 기준 시야각이 넓어서 각광받고 있다.

수직 배향 방식 액정 표시 장치에서 광시야각을 구현하기 위한 방법으로는 전기장 생성 전극에 절개부를 형성하는 방법과 전기장 생성 전극 위 또는 아래에 돌기를 형성하는 방법 등이 있다. 절개부 또는 돌기는 액정 분자가 기울어지는 방향을 결정해 주므로, 이들을 다양하게 배치하여 액정 분자의 경사 방향을 여러 방향으로 분산시킴으로써 기준 시야각을 넓힐 수 있다.

발명이 이루고자 하는 기술적 과제

전기장 생성 전극에 절개부를 형성하는 경우, 절개부를 형성하기 위하여, 사진 및 식각 공정을 사용하는 것이 일반적인데, 이 경우 액정 표시 장치의 제조 공정이 복잡해지고, 원가가 증가한다.

본 발명이 이루고자 하는 기술적 과제는 전기장 생성 전극의 절개부를 사진 및 식각 공정을 사용하지 않고, 보다 간단하고 저렴하게 형성할 수 있는 방법을 제공하는 것이다.

발명의 구성

본 발명에 따른 액정 표시 장치용 표시판의 제조 방법은 복수의 박막이 형성되어 있는 기판 위에 비정질 ITO를 적층하는 단계, 상기 비정질 ITO 층을 어닐링하는 단계, 그리고 레이저를 사용하여 상기 ITO층을 패터닝하여 복수의 절개부를 가지는 투명 전극을 형성하는 단계를 포함한다.

상기 투명 전극은 상기 투명 전극은 다결정 ITO로 이루어질 수 있다.

상기 투명 전극의 비저항은 200Ωcm 내지 500Ωcm일 수 있다.

상기 비정질 ITO 층의 적층은 25℃ 내지 100℃의 온도 범위에서 이루어질 수 있다.

상기 어닐링은 200℃ 내지 250℃의 온도 범위에서 이루어질 수 있다.

상기 레이저의 파장 범위는 100nm 내지 400nm일 수 있다.

상기 레이저의 파장 범위는 190nm 내지 250nm일 수 있다.

상기 레이저는 100mJ 내지 200mJ의 에너지로 가해질 수 있다.

상기 레이저는 0.1초 내지 4초간 지속될 수 있다.

상기 박막은 게이트 전극을 포함하는 게이트선, 상기 게이트선 위에 형성되어 있는 게이트 절연막, 상기 게이트 절연막 위의 소정 영역에 형성되어 있는 반도체층, 상기 게이트 절연막 및 반도체층 위에 형성되어 있으며 소스 전극을 포함하는 데이터선, 상기 소스 전극과 소정 간격을 두고 마주하고 있는 드레인 전극, 그리고 상기 데이터선과 드레인 전극 위에 형성되어 있으며 접촉구를 가지는 보호막을 포함한다.

상기 박막은 기판 위에 형성되어 있는 차광 부재, 상기 기판 위에 형성되어 있는 색필터, 그리고 상기 기판 위에 형성되어 있는 덮개막을 포함할 수 있다.

첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

그러면 도 1 내지 도 5를 참고로 하여 본 발명의 한 실시예에 따른 액정 표시 장치에 대하여 상세하게 설명한다.

도 1은 본 발명의 한 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판의 배치도이고, 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치용 공통 전극 표시판의 배치도이고, 도 3은 도 1의 박막 트랜지스터 표시판과 도 2의 공통 전극 표시판을 포함하는 액정 표시 장치의 배치도이고, 도 4는 도 3의 액정 표시 장치를 IV-IV 선을 따라 잘라 도시한 단면도이며, 도 5는 도 3의 V-V 선을 따라 잘라 도시한 단면도이다.

도 1 내지 도 5를 참조하면, 본 발명의 한 실시예에 따른 액정 표시 장치는 서로 마주하는 박막 트랜지스터 표시판(100)과 공통 전극 표시판(200) 및 이들 두 표시판(100, 200) 사이에 들어 있는 액정층(3)을 포함한다.

먼저, 도 1, 도 3 내지 도 5를 참고로 하여 박막 트랜지스터 표시판(100)에 대하여 설명한다.

투명한 유리 또는 플라스틱 따위로 만들어진 절연 기판(110) 위에 복수의 게이트선(gate line)(121) 및 복수의 유지 전극선(storage electrode line)(131)이 형성되어 있다.

게이트선(121)은 게이트 신호를 전달하며 주로 가로 방향으로 뻗어 있다. 각 게이트선(121)은 아래위로 돌출한 복수의 게이트 전극(gate electrode)(124)과 다른 층 또는 외부 구동 회로와의 접속을 위한 넓은 끝 부분(129)을 포함한다. 게이트 신호를 생성하는 게이트 구동 회로(도시하지 않음)는 기판(110) 위에 부착되는 가요성 인쇄 회로막(flexible printed circuit film)(도시하지 않음) 위에 장착되거나, 기판(110) 위에 직접 장착되거나, 기판(110)에 집적될 수 있다. 게이트 구동 회로가 기판(110) 위에 집적되어 있는 경우 게이트선(121)이 연장되어 이와 직접 연결될 수 있다.

유지 전극선(131)은 소정의 전압을 인가 받으며, 게이트선(121)과 거의 나란하게 뻗은 줄기선과 이로부터 갈라진 복수의 제1, 제2, 제3 및 제4 유지 전극(133a, 133b, 133c, 133d) 집합 및 복수의 연결부(133e)를 포함한다. 유지 전극선(131) 각각은 인접한 두 게이트선(121) 사이에 위치하며 줄기선은 두 게이트선(121) 중 위쪽에 가깝다.

제1 및 제2 유지 전극(133a, 133b)은 세로 방향으로 뻗으며 서로 마주한다. 제1 유지 전극(133a)은 줄기선에 연결된 고정단과 그 반대 쪽의 자유단을 가지며, 자유단은 돌출부를 포함한다. 제3 및 제4 유지 전극(133c, 133d)은 대략 제1 유지 전극(133a)의 중앙에서 제2 유지 전극(133b)의 하단 및 상단까지 비스듬하게 뻗어 있다. 그러나 유지 전극선(131)의 모양 및 배치는 여러 가지로 변형될 수 있다.

게이트선(121) 및 유지 전극선(131)은 알루미늄(Al)이나 알루미늄 합금 등 알루미늄 계열 금속, 은(Ag)이나 은 합금 등 은 계열 금속, 구리(Cu)나 구리 합금 등 구리 계열 금속, 몰리브덴(Mo)이나 몰리브덴 합금 등 몰리브덴 계열 금속, 크롬(Cr), 탄탈륨(Ta) 및 티타늄(Ti) 따위로 만들어질 수 있다. 그러나 이들은 물리적 성질이 다른 두 개의 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수도 있다.

게이트선(121) 및 유지 전극선(131)의 측면은 기판(110) 면에 대하여 경사져 있으며 그 경사각은 약 30° 내지 약 80°인 것이 바람직하다.

게이트선(121) 및 유지 전극선(131) 위에는 질화규소(SiN_x) 또는 산화규소(SiOx) 따위로 만들어진 게이트 절연막(gate insulating layer)(140)이 형성되어 있다.

게이트 절연막(140) 위에는 수소화 비정질 규소(hydrogenated amorphous silicon)(비정질 규소는 약칭 a-Si로 씀) 또는 다결정 규소(polysilicon) 등으로 만들어진 복수의 선형 반도체(151)가 형성되어 있다. 선형 반도체(151)는 주로 세로 방향으로 뻗으며, 게이트 전극(124)을 향하여 뻗어 나온 복수의 돌출부(projection)(154)를 포함한다. 선형 반도체(151)는 게이트선(121) 및 유지 전극선(131) 부근에서 너비가 넓어져 이들을 폭넓게 덮고 있다.

반도체(151) 위에는 복수의 선형 및 섬형 저항성 접촉 부재(ohmic contact)(161, 165)가 형성되어 있다. 저항성 접촉 부재(161, 165)는 인 따위의 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어지거나 실리사이드(silicide)로 만들어질 수 있다. 선형 저항성 접촉 부재(161)는 복수의 돌출부(163)를 가지고 있으며, 이 돌출부(163)와 섬형 저항성 접촉 부재(165)는 쌍을 이루어 반도체(151)의 돌출부(154) 위에 배치되어 있다.

반도체(151)와 저항성 접촉 부재(161, 165)의 측면 역시 기판(110) 면에 대하여 경사져 있으며 그 경사각은 30° 내지 80° 정도인 것이 바람직하다.

저항성 접촉 부재(161, 165) 및 게이트 절연막(140) 위에는 복수의 데이터선(data line)(171)과 복수의 드레인 전극(drain electrode)(175) 및 복수의 고립 금속편(isolated metal piece)(178)이 형성되어 있다.

데이터선(171)은 데이터 전압을 전달하며 주로 세로 방향으로 뻗어 게이트선(121)과 교차한다. 각 데이터선은 게이트 전극(124)을 향하여 뻗은 복수의 소스 전극(source electrode)(173)과 다른 층 또는 외부 구동 회로와의 접속을 위한 넓은 끝 부분(179)을 포함한다. 데이터 전압을 생성하는 데이터 구동 회로(도시하지 않음)는 기판(110) 위에 부착되는 가요성 인쇄 회로막(도시하지 않음) 위에 장착되거나, 기판(110) 위에 직접 장착되거나, 기판(110)에 집적될 수 있다. 데이터 구동 회로가 기판(110) 위에 집적되어 있는 경우, 데이터선(171)이 연장되어 이와 직접 연결될 수 있다.

드레인 전극(175)은 데이터선(171)과 분리되어 있으며 게이트 전극(124)을 중심으로 소스 전극(173)과 마주 본다. 각 드레인 전극(175)은 넓은 한 쪽 끝 부분과 막대형인 다른 쪽 끝 부분을 가지고 있으며, 막대형 끝 부분은 구부러진 소스 전극(173)으로 일부 둘러싸여 있다.

하나의 게이트 전극(124), 하나의 소스 전극(173) 및 하나의 드레인 전극(175)은 반도체(151)의 돌출부(154)와 함께 하나의 박막 트랜지스터(thin film transistor, TFT)를 이루며, 박막 트랜지스터의 채널(channel)은 소스 전극(173)과 드레인 전극(175) 사이의 돌출부(154)에 형성된다.

고립 금속편(178)은 제1 유지 전극(133a) 부근의 게이트선(121) 위에 위치한다.

데이터선(171)과 드레인 전극(175) 및 금속편(178)은 몰리브덴, 크롬, 탄탈륨 및 티타늄 등 내화성 금속(refractory metal) 또는 이들의 합금으로 만들어지는 것이 바람직하며, 내화성 금속막(도시하지 않음)과 저저항 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수 있다.

데이터선(171)과 드레인 전극(175) 및 금속편(178) 또한 그 측면이 기판(110) 면에 대하여 30° 내지 80° 정도의 경사각으로 기울어진 것이 바람직하다.

저항성 접촉 부재(161, 165)는 그 아래의 반도체(151)와 그 위의 데이터선(171) 및 드레인 전극(175) 사이에만 존재하며 접촉 저항을 낮추어 준다. 대부분의 곳에서는 선형 반도체(151)가 데이터선(171)보다 좁지만, 앞서 설명하였듯이 게이트선(121) 및 유지 전극선(131)과 만나는 부분에서 너비가 넓어져 표면의 프로파일을 부드럽게 함으로써 데이터선(171)이 단선되는 것을 방지한다. 반도체(151)는 소스 전극(173)과 드레인 전극(175) 사이를 비롯하여 데이터선(171) 및 드레인 전극(175)에 가리지 않고 노출된 부분을 가지고 있다.

데이터선(171), 드레인 전극(175), 금속편(178) 및 노출된 반도체(151) 부분 위에는 보호막(passivation layer)(180)이 형성되어 있다. 보호막(180)은 무기 절연물 또는 유기 절연물 따위로 만들어지며 표면이 평탄할 수 있다. 무기 절연물의 예로는 질화규소와 산화규소를 들 수 있다. 유기 절연물은 감광성(photosensitivity)을 가질 수 있으며 그 유전 상수(dielectric constant)는 약 4.0 이하인 것이 바람직하다. 그러나 보호막(180)은 유기막의 우수한 절연 특성을 살리면서도 노출된 반도체(151) 부분에 해가 가지 않도록 하부 무기막과 상부 유기막의 이중막 구조를 가질 수 있다.

보호막(180)에는 데이터선(171)의 끝 부분(179)과 드레인 전극(175)을 각각 드러내는 복수의 접촉 구멍(contact hole)(182, 185)이 형성되어 있으며, 보호막(180)과 게이트 절연막(140)에는 게이트선(121)의 끝 부분(129)을 드러내는 복수의 접촉 구멍(181), 제1 유지 전극(133a) 고정단 부근의 유지 전극선(131) 일부를 드러내는 복수의 접촉 구멍(183a), 그리고 제1 유지 전극(133a) 자유단의 돌출부를 드러내는 복수의 접촉 구멍(183b)이 형성되어 있다.

보호막(180) 위에는 복수의 화소 전극(pixel electrode)(191), 복수의 연결 다리(overpass)(83) 및 복수의 접촉 보조 부재(contact assistant)(81, 82)가 형성되어 있다. 이들은 ITO 또는 IZO 등의 투명한 도전 물질이나 알루미늄, 은, 크롬 또는 그 합금 등의 반사성 금속으로 만들어질 수 있는데, 본 발명의 실시예에 따른 액정 표시 장치의 화소 전극(191)은 다결정 ITO로 이루어지는 것이 바람직하고, 화소 전극(191)을 이루는 다결정 ITO의 비저항은 200Ω㎝ 내지 500Ω㎝인 것이 바람직하다.

본 발명의 실시예에 따른 액정 표시 장치의 화소 전극(191)은 비정질 ITO(amorphous ITO)를 적층한 후, 레이저를 이용하여 패터닝함으로써, 다결정 ITO(polycrystal ITO)로 변환되고, 절개부 집합(91, 92a, 92b)를 가지는 화소 전극이 형성된다.

화소 전극(191)은 접촉 구멍(185)을 통하여 드레인 전극(175)과 물리적, 전기적으로 연결되어 있으며, 드레인 전극(175)으로부터 데이터 전압을 인가 받는다. 데이터 전압이 인가된 화소 전극(191)은 공통 전압(common voltage)을 인가 받는 공통 전극 표시판(200)의 공통 전극(common electrode)(271)과 함께 전기장을 생성함으로써 두 전극(191, 271) 사이의 액정층(3)의 액정 분자(도시하지 않음)의 방향을 결정한다. 이와 같이 결정된 액정 분자의 방향에 따라 액정층(3)을 통과하는 빛의 편광이 달라진다. 화소 전극(191)과 공통 전극(271)은 축전기[이하 "액정 축전기(liquid crystal capacitor)"라 함]를 이루어 박막 트랜지스터가 턴 오프된 후에도 인가된 전압을 유지한다.

화소 전극(191)은 유지 전극(133a-133d)을 비롯한 유지 전극선(131)과 중첩한다. 화소 전극(191) 및 이와 전기적으로 연결된 드레인 전극(175)이 유지 전극선(131)과 중첩하여 이루는 축전기를 "유지 축전기(storage capacitor)"라 하며, 유지 축전기는 액정 축전기의 전압 유지 능력을 강화한다.

각 화소 전극(191)은 게이트선(121) 또는 데이터선(171)과 거의 평행한 네 개의 주 변을 가지며 네 모퉁이가 모따기되어 있는(chamfered) 대략 사각형 모양이다. 화소 전극(191)의 모딴 빗변은 게이트선(121)에 대하여 약 45°의 각도를 이룬다.

화소 전극(191)에는 중앙 절개부(91), 하부 절개부(92a) 및 상부 절개부(92b)가 형성되어 있으며, 화소 전극(191)은 이들 절개부(91-92b)에 의하여 복수의 영역(partition)으로 분할된다. 절개부(91-92b)는 화소 전극(191)을 이등분하는 가상의 가로 중심선에 대하여 거의 반전 대칭을 이룬다.

하부 및 상부 절개부(92a, 92b)는 대략 화소 전극(191)의 오른쪽 변에서부터 왼쪽 변으로 비스듬하게 뻗어 있으며, 화소 전극(191)의 가로 중심선에 대하여 하반부와 상반부에 각각 위치하고 있다. 하부 및 상부 절개부(92a, 92b)는 게이트선(121)에 대하여 약 45°의 각도를 이루며 서로 수직하게 뻗어 있다.

중앙 절개부(91)는 화소 전극(191)의 가로 중심선을 따라 뻗으며 오른쪽 변 쪽에 입구를 가지고 있다. 중앙 절개부(91)의 입구는 하부 절개부(92a)와 상부 절개부(92b)에 각각 거의 평행한 한 쌍의 빗변을 가지고 있다.

따라서 화소 전극(191)의 하반부는 하부 절개부(92a)에 의하여 두 개의 영역(partition)으로 나누어지고, 상반부 또한 상부 절개부(92b)에 의하여 두 개의 영역으로 분할된다. 이 때, 영역의 수효 또는 절개부의 수효는 화소 전극(191)의 크기, 화소 전극(191)의 가로변과 세로 변의 길이 비, 액정층(3)의 종류나 특성 등 설계 요소에 따라서 달라질 수 있다.

접촉 보조 부재(81, 82)는 각각 접촉 구멍(181, 182)을 통하여 게이트선(121)의 끝 부분(129) 및 데이터선(171)의 끝 부분(179)과 연결된다. 접촉 보조 부재(81, 82)는 게이트선(121)의 끝 부분(129) 및 데이터선(171)의 끝 부분(179)과 외부 장치와의 접착성을 보완하고 이들을 보호한다.

연결 다리(83)는 게이트선(121)을 가로지르며, 게이트선(121)을 사이에 두고 반대 쪽에 위치하는 접촉 구멍(183a, 183b)을 통하여 유지 전극선(131)의 노출된 부분과 유지 전극(133a) 자유단의 노출된 끝 부분에 연결되어 있다. 유지 전극(133a, 133b)을 비롯한 유지 전극선(131)은 연결 다리(83) 및 금속편(178)과 함께 게이트선(121)이나 데이터선(171) 또는 박막 트랜지스터의 결함을 수리하는 데 사용할 수 있다.

다음, 도 2 내지 도 4를 참고하여, 공통 전극 표시판(200)에 대하여 설명한다.

투명한 유리 또는 플라스틱 등으로 만들어진 절연 기판(210) 위에 차광 부재(light blocking member)(220)가 형성되어 있다. 차광 부재(220)는 블랙 매트릭스(black matrix)라고도 하며 빛샘을 막아준다. 차광 부재(220)는 화소 전극(191)과 마주보며 화소 전극(191)과 거의 동일한 모양을 가지는 복수의 개구부(225)를 가지고 있으며, 화소 전극(191) 사이의 빛샘을 막는다. 그러나 차광 부재(22)는 게이트선(121) 및 데이터선(171)에 대응하는 부분과 박막 트랜지스터에 대응하는 부분으로 이루어질 수 있다.

기판(210) 위에는 또한 복수의 색필터(230)가 형성되어 있다. 색필터(230)는 차광 부재(230)로 둘러싸인 영역 내에 대부분 존재하며, 화소 전극(191) 열을 따라서 세로 방향으로 길게 뻗을 수 있다. 각 색필터(230)는 적색, 녹색 및 청색의 삼원색 등 기본색(primary color) 중 하나를 표시할 수 있다.

색필터(230) 및 차광 부재(220) 위에는 덮개막(overcoat)(250)이 형성되어 있다. 덮개막(250)은 (유기) 절연물로 만들어질 수 있으며, 색필터(230)가 노출되는 것을 방지하고 평탄면을 제공한다. 덮개막(250)은 생략할 수 있다.

덮개막(250) 위에는 공통 전극(271)이 형성되어 있다. 공통 전극(271)은 투명한 도전체 따위로 만들어지는데, 본 발명의 실시예에 다른 공통 전극(271)은 다결정 ITO로 이루어지는 것이 바람직하며, 복수의 절개부(71, 72a, 72b) 집합을 가진다. 투명 전극(271)을 이루는 다결정 ITO의 비저항은 200Ω㎝ 내지 500Ω㎝인 것이 바람직하다.

본 발명의 실시예에 따른 액정 표시 장치의 공통 전극(271)은 화소 전극(191)과 마찬가지로, 비정질 ITO를 적층한 후, 레이저를 사용하여 패터닝함으로써, 다결정 ITO로 이루어지고, 복수의 절개부(71, 72a, 72b) 집합을 가지는 공통 전극(271)이 형성된다.

하나의 절개부(71-72b) 집합은 하나의 화소 전극(191)과 마주하며 중앙 절개부(71), 하부 절개부(72a) 및 상부 절개부(72b)를 포함한다. 절개부(71-72b) 각각은 화소 전극(191)의 인접 절개부(91, 92a, 92b) 사이 또는 절개부(91-92b)와 화소 전극(191)의 모딴 빗변 사이에 배치되어 있다. 또한, 각 절개부(71-72b)는 화소 전극(191)의 하부 절개부(92a) 또는 상부 절개부(92b)와 평행하게 뻗은 적어도 하나의 사선부를 포함한다. 절개부(71-72b)는 화소 전극(191)의 가로 중심선에 대하여 거의 반전 대칭을 이룬다.

하부 및 상부 절개부(72a, 72b)는 각각은 사선부와 가로부 및 세로부를 포함한다. 사선부는 대략 화소 전극(191)의 위쪽 또는 아래쪽 변에서 왼쪽 변으로 뻗는다. 가로부 및 세로부는 사선부의 각 끝에서부터 화소 전극(191)의 변을 따라 변과 중첩하면서 뻗으며 사선부와 둔각을 이룬다.

중앙 절개부(71)는 중앙 가로부, 한 쌍의 사선부 및 한 쌍의 종단 세로부를 포함한다. 중앙 가로부는 대략 화소 전극(191)의 왼쪽 변에서부터 화소 전극(191)의 가로 중심선을 따라 오른쪽으로 뻗으며, 한 쌍의 사선부는 중앙 가로부의 끝에서부터 화소 전극(191)의 오른쪽 변을 향하여 각각 하부 및 상부 절개부(72a, 72b)와 거의 나란하게 뻗는다. 종단 세로부는 해당 사선부의 끝에서부터 화소 전극(191)의 오른쪽 변을 따라 오른쪽 변과 중첩하면서 뻗으며 사선부와 둔각을 이룬다.

절개부(71-72b)의 수효 또한 설계 요소에 따라 달라질 수 있으며, 차광 부재(220)가 절개부(71~75b)와 중첩하여 절개부(71-72b) 부근의 빛샘을 차단할 수 있다.

절개부(71, 72a, 72b)의 사선부 중앙 부근에는 노치(notch)(77)가 형성되어 있다. 이러한 노치(77)는 절개부(71-72b) 부근의 액정 분자들이 경사 방향을 쉽게 결정하지 못하거나 경사 방향이 자주 바뀌는 등 액정의 전체 반응 시간이 늦어지는 것을 방지하는 역할을 한다. 노치(77) 대신 절개부(71-72b)를 횡단하는 다리(도시하지 않음)가 형성될 수 있으며, 노치(77)는 생략될 수 있다.

표시판(100, 200)의 안쪽 면에는 배향막(alignment layer)(11, 21)이 도포되어 있으며, 이들은 수직 배향막일 수 있다. 표시판(100, 200)의 바깥쪽 면에는 편광자(polarizer)(도시하지 않음)가 구비되어 있는데, 두 편광자의 편광축은 직교하며 이중 한 편광축은 게이트선(121)에 대하여 나란한 것이 바람직하다. 반사형 액정 표시 장치의 경우에는 두 개의 편광자 중 하나가 생략될 수 있다.

본 실시예에 따른 액정 표시 장치는 액정층(3)의 지연을 보상하기 위한 위상 지연막(retardation film)(도시하지 않음)을 더 포함할 수 있다. 액정 표시 장치는 또한 편광자, 위상 지연막, 표시판(100, 200) 및 액정층(3)에 빛을 공급하는 조명부(backlight unit)(도시하지 않음)를 포함할 수 있다.

액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판(100, 200)의 표면에 대하여 수직을 이루도록 배향되어 있다. 따라서 입사광은 직교 편광자를 통과하지 못하고 차단된다.

공통 전극(271)에 공통 전압을 인가하고 화소 전극(191)에 데이터 전압을 인가하면 표시판(100, 200)의 표면에 거의 수직인 전기장(전계)이 생성된다. 액정 분자들은 전기장에 응답하여 그 장축이 전기장의 방향에 수직을 이루도록 방향을 바꾸고자 한다. 앞으로는 화소 전극(191)과 공통 전극(271)을 통틀어 전기장 생성 전극이라 한다.

전기장 생성 전극(191, 271)의 절개부(71-72b, 91-92b)와 화소 전극(191)의 변은 전기장을 왜곡하여 액정 분자들의 경사 방향을 결정하는 수평 성분을 만들어낸다. 전기장의 수평 성분은 절개부(71-72b, 91-92b)의 변과 화소 전극(191)의 변에 거의 수직이다.

도 3을 참고하면, 하나의 절개부 집합(71-72b, 91-92b)은 화소 전극(191)을 복수의 부영역(sub-area)으로 나누며, 각 부영역은 화소 전극(191)의 주 변과 빗각을 이루는 두 개의 주 변(major edge)을 가진다. 각 부영역 위의 액정 분자들은 대부분 주 변에 수직인 방향으로 기울어지므로, 기울어지는 방향을 추려보면 대략 네 방향이다. 이와 같이 액정 분자가 기울어지는 방향을 다양하게 하면 액정 표시 장치의 기준 시야각이 커진다.

적어도 하나의 절개부(71-72b, 91-92b)는 돌기(protrusion)(도시하지 않음)나 함몰부(depression)(도시하지 않음)로 대체할 수 있다. 돌기는 유기물 또는 무기물로 만들어질 수 있고 전기장 생성 전극(191, 271)의 위 또는 아래에 배치될 수 있다.

그러면, 본 발명의 실시예에 따른 액정 표시 장치의 박막 트랜지스터 표시판을 제조 하는 방법에 대하여 도 6a 내지 도 8을 참고로 하여 상세하게 설명한다. 도 6a 및 도 6c는 본 발명의 실시예에 따른 액정 표시 장치의 박막 트랜지스터 표시판을 제조하는 방법을 나타내는 단면도이고, 도 7은 본 발명의 실시예에 따른 액정 표시 장치의 화소 전극을 형성하는 방법을 나타낸 흐름도이며, 도 8은 레이저의 파장에 따른 투과율을 나타낸다.

먼저, 도 6a를 참고하면, 복수의 박막이 형성되어 있는 기판(110) 위에 투명 전극층(190)을 적층한다.

이 때, 복수의 박막을 형성하는 방법에 대하여 도 1, 도 4 및 도 5를 참고로 하여 설명한다. 기판(110) 위에 게이트 전극(124) 및 끝 부분(129)을 포함하는 게이트선(121), 그리고 유지 전극(133a, 133b, 133c, 133d, 133e)을 포함하는 유지 전극선(131)을 형성한다. 이때, 금속층을 스퍼터링 등으로 적층하고, 사진 식각하여 게이트선(121) 및 유지 전극선(131) 패턴을 형성한다.

다음으로 게이트 절연막(140)을 적층하고, 그 위에 돌출부(154)를 포함하는 선형 진성 반도체(151) 및 복수의 선형 불순물 반도체(164)를 형성한다. 이때도 역시 스퍼터링 등으로 게이트 절연막(140)을 증착하고, 이어서 그 위에 반도체 및 불순물 반도체층을 화학 기상 증착(CVD) 등으로 적층한 후 사진 식각하여 선형 진성 반도체(151) 및 선형 불순물 반도체(164)를 형성한다.

그 후, 게이트선(121) 및 유지 전극선(131)과 마찬가지로 금속층을 스퍼터링 등으로 증착하고, 사진 식각하여 소스 전극(173) 및 끝 부분(179)을 포함하는 복수의 데이터선(171) 및 복수의 드레인 전극(175)을 형성한다.

이어서, 선형 불순물 반도체(164)에서 데이터선(171) 및 드레인 전극(175)으로 덮이지 않고 노출된 부분을 제거하여 돌출부(163)를 포함하는 복수의 선형 저항성 접촉 부재(161)와 복수의 섬형 저항성 접촉 부재(165)를 완성하는 한편, 그 아래의 진성 반도체(154) 부분을 노출한다.

다음으로, 보호막(180)을 적층하고 게이트 절연막(140)과 함께 패터닝하여, 보호막(180) 및 게이트 절연막(140)에 게이트선(121)의 끝 부분(129), 데이터선(171)의 끝 부분(179), 제1 유지 전극(133a) 고정단 부근의 유지 전극선(131) 일부, 제1 유지 전극(133a)의 자유단 돌출부 일부, 그리고 드레인 전극(175)을 각각 드러내는 복수의 접촉 구멍(181, 182, 183a, 183b, 185)을 형성한다. 이 경우에도 역시 스퍼터링 등으로 보호막(180)을 적층하고 사진 식각하여 접촉 구멍(181, 182, 183a, 183b, 185)을 형성한다.

이처럼 복수의 박막을 형성한 후에, 도 6a에 도시한 바와 같이 기판(110) 위에 투명 전극층(190)을 스퍼터링 등의 방법으로 적층하는데, 투명 전극층(190)은 비정질 ITO로 이루어지고, 스퍼터링 등의 적층은 저온, 25℃ 내지 100℃에서 이루어진다.

투명 전극층(190)을 적층한 후, 도 6b에서와 같이 고온으로 어닐링한다. 이때 어닐링은 약 200℃ 내지 250℃에서 이루어진다.

그 후, 도 6c에 도시한 바와 같이 투명 전극층(190)을 패터닝하여 절개부 집합(91, 92a, 92b)를 가지는 화소 전극(191)을 형성하고, 배향막(11)을 도포한다. 이 때, 투명 전극층(190)은 레이저를 사용하여 패터닝하는 것이 바람직하고, 완성된 화소 전극(191)은 다결정 ITO로 이루어진다.

레이저를 사용하여 패터닝하기 위하여, 원하는 화소 전극(191)의 패턴과 동일한 개구부가 형성되어 있는 레이저 차단 마스크를 투명 전극층(190) 위에 배치한 후, 복수의 레이저 빔 장치를 사용하여 기판(110)을 스캔함으로써, 차단 마스크의 개구부에 대응하는 투명 전극층(190)에 레이저가 가해진다. 투명 전극층(190)에 가해지는 레이저는 레이저 차단 마스크의 개구부에 대응하는 투명 전극층(190)을 식각한다.

본 발명의 실시예에 따른 레이저의 파장은 약 100nm 내지 400nm, 특히 190nm 내지 250nm인 것이 바람직하고, 100mJ 내지 200mJ의 에너지로 약 0.1초 내지 4초간 지속되는 것이 바람직하다.

또한, 화소 전극(191)을 이루는 다결정 ITO의 비저항은 200Ω㎝ 내지 500Ω㎝인 것이 바람직하다.

일반적으로 비정질 ITO는 저온에서 적층이 가능하지만, 비저항의 값이 1,000Ω㎝보다 크다. 반면에, 다결정 ITO는 비저항의 값이 250Ω㎝ 내지 300Ω㎝이지만, 다결정 ITO 층을 직접 적층하고, 사진 식각하여 패터닝하는 것은 비정질 ITO에 비하여 어렵다.

그러면, 본 발명의 실시예에 따른 액정 표시 장치의 제조 방법의 투명 전극(190)의 패터닝에 대하여 도 7을 참고로 하여 상세하게 설명한다.

본 발명의 실시예에 따른 투명 전극의 제조 방법은 도 7에 도시한 바와 같이, 저온에서 적층하기 쉬운 비정질 ITO를 적층하고(S10)한다. 이러한 비정질 ITO 층의 적층은 약 25℃ 내지 100℃의 온도 범위에서 이루어지는 것이 바람직하다.

그 후, 비정질 ITO 층을 고온으로 어닐링(S20)하는데, 이 때 어닐링은 약 200℃ 내지 250℃의 온도 범위에서 이루어지는 것이 바람직하다.

어닐링한 후에, ITO 층을 레이저를 사용하여 식각(S30)하는데, 이 때 사용되는 레이저의 파장 범위는 약 100nm 내지 400nm, 특히 190nm 내지 250nm인 것이 바람직하고, 100mJ 내지 200mJ의 에너지로 약 0.1초 내지 4초간 지속되는 것이 바람직하다.

투명 전극층을 레이저를 사용하여 패터닝함으로써, 절개부 집합을 가지는 투명 전극이 완성(S40) 된다. 이 때 완성된 투명 전극은 다결정 ITO로 이루어지는 것이 바람직하고, 다결정 ITO의 비저항은 200Ω㎝ 내지 500Ω㎝인 것이 바람직하다.

이처럼, 본 발명의 실시예에 따른 투명 전극을 형성 방법은 저온에서 적층하기 쉬운 비정질 ITO를 적층하고, 고온으로 어닐링 한 후에, 레이저를 사용하여 간단하게 패터닝함으로써, 다결정 ITO로 이루어진 투명 전극을 형성할 수 있는 바, 사진 식각하여 패터닝하는 것에 비하여, 제조 공정이 간단하고, 비용도 저렴하다.

또한, 적층 단계에서는 비정질 ITO을 적층하고, 패터닝하면 다결정 ITO가 형성되므로, 다결정 ITO를 직접 적층하거나 사진 식각하여 투명 전극을 형성하지 않아도 되므로, 쉽게 형성할 수 있다.

그러면 도 8을 참고로 하여, 레이저의 파장에 따른 ITO로 이루어진 투명 전극에서의 투과율에 대하여 설명한다.

도 8에 도시한 바와 같이, 투명 전극에서 레이저의 파장 범위가 400nm 이상에서는 투과율이 80%이상이고, 400nm 이하에서는 투과율이 급격히 낮아져서 30% 이하인 것을 알 수 있다.

이처럼 투명 전극에서 레이저의 투과율이 낮다는 것은 ITO로 이루어진 투명 전극에서 레이저가 대부분 흡수된다는 것이다. 이처럼 투과율이 낮은 파장 범위의 레이저를 사용하여 투명 전극을 패터닝하면, 투명 전극의 하부에 형성되어 있는 복수의 박막에 영향을 주지 않으면서, 투명 전극만을 패터닝할 수 있다.

앞서 설명하였듯이, 본 발명의 실시예에 따른 액정 표시 장치의 제조 방법에 사용되는 레이저의 파장 범위는 약 100nm 내지 400nm, 특히 190nm 내지 250nm인 것이 바람직한데, 이러한 파장 범위의 레이저의 경우, ITO로 이루어진 투명 전극에서의 투과율이 낮아서, 투명 전극의 하부에 놓인 복수의 박막을 손상하지 않으면서, 투명 전극을 쉽게 패터닝할 수 있다.

그러면, 이제 본 발명의 실시예에 따른 액정 표시 장치의 공통 전극 표시판의 제조 방법에 대하여 도 9a 내지 도 9c를 참고로 하여 상세하게 설명한다.

도 9a에 도시한 바와 같이, 기판(210) 위에 불투명 금속으로 차광막을 적층하고 사진 식각하여 차광 부재(220)를 형성하고, 차광 부재(220)로 이루어진 개구부에 색필터(230)를 형성하고, 색필터(230) 위에 덮개막(250)을 적층한다. 복수의 박막을 형성하고, 복수의 박막이 형성되어 있는 기판(210) 위에 투명 전극층(270)을 스퍼터링 등의 방법으로 적층한 후에, 투명 전극층(270)을 스퍼터링 등으로 적층한다.

이 때, 투명 전극층(270)은 비정질 ITO로 이루어지고, 스퍼터링 등의 적층은 저온, 25℃ 내지 100℃에서 이루어진다.

도 9b에서와 같이, 투명 전극층(270)을 적층한 후, 고온, 약 200℃ 내지 250℃의 온도 범위에서 어닐링한다.

그 후, 도 9c에 도시한 바와 같이 투명 전극층(270)을 패터닝하여 절개부 집합(91, 92a, 92b)를 가지는 공통 전극(271)을 형성하고, 배향막(11)을 도포한다.

이 때, 공통 전극(271)은 화소 전극(191)과 마찬가지로 레이저를 사용하여 패터닝하는 것이 바람직하다. 레이저를 사용하여 패터닝하기 위하여, 원하는 공통 전극(271)의 패턴과 동일한 개구부가 형성되어 있는 레이저 차단 마스크를 투명 전극층(270) 위에 배치한 후, 복수의 레이저 빔 장치를 사용하여 기판(210)을 스캔함으로써, 차단 마스크의 개구부에 대응하는 투명 전극층(270)에 레이저를 가할 수 있고, 투명 전극층(270)에 가해지는 레이저에 의하여 차단 마스크의 개구부에 대응하는 투명 전극(270)을 식각한다.

이 때, 본 발명의 실시예에 따른 레이저의 파장 범위는 약 100nm 내지 400nm, 특히 190nm 내지 250nm인 것이 바람직하고, 100mJ 내지 200mJ의 에너지로 약 0.1초 내지 4초간 지속되는 것이 바람직하다. 또한, 완성된 투명 전극(271)은 다결정 ITO로 이루어지는데, 투명 전극(271)을 이루는 다결정 ITO의 비저항은 200Ωcm 내지 500Ωcm인 것이 바람직하다.

발명의 효과

본 발명에 따른 액정 표시 장치의 제조 방법에 의한 투명 전극 형성 방법은 저온에서 적층하기 쉬운 비정질 ITO를 적층하고, 고온으로 어닐링 한 후에, 레이저를 사용하여 간단하게 패터닝함으로써, 다결정 ITO로 이루어진 투명 전극을 형성할 수 있으므로, 사진 식각하여 패터닝하는 것에 비하여, 제조 공정이 간단하고, 비용도 저렴하다.

이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

도면의 간단한 설명

도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 박막 트랜지스터 표시판의 배치도이다.

도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 공통 전극 표시판의 배치도이다.

도 3은 본 발명의 한 실시예에 따른 액정 표시 장치의 배치도이다.

도 4는 도 3의 Ⅳ-Ⅳ 선을 따라 잘라 도시한 단면도이다.

도 5는 도 3의 Ⅴ-Ⅴ 선을 따라 잘라 도시한 단면도이다.

도 6a 내지 도 6c는 본 발명의 실시예에 따른 액정 표시 장치의 박막 트랜지스터 표시판을 제조하는 방법을 도시한다.

도 7은 본 발명의 실시예에 따른 액정 표시 장치의 화소 전극을 형성하는 방법을 나타낸 흐름도이다.

도 8은 ITO로 이루어진 투명 전극에 대한 레이저의 파장에 따른 투과율을 나타내는 그래프이다.

도 9a 내지 도 9c는 본 발명의 실시예에 따른 액정 표시 장치의 공통 전극 표시판을 제조하는 방법을 도시한다.

<도면 부호의 설명>

11, 21...배향막 3...액정층

71, 72a, 72b...절개부 77...노치

81, 82...접촉 보조 부재 91, 92a, 92b...절개부

100...박막 트랜지스터 표시판 110...기판

121, 129...게이트선 124...게이트 전극

131...유지 전극선

133, 133a, 133b, 133c, 133d, 133e...유지 전극

140...게이트 절연막 151, 154...반도체

161, 163, 165...저항성 접촉층 171, 179...데이터선

173...소스 전극 175...드레인 전극

180...보호막

181, 182, 183a, 183b, 185...접촉 구멍

190...투명 전극층 191...화소 전극

200...색필터 표시판 210...기판

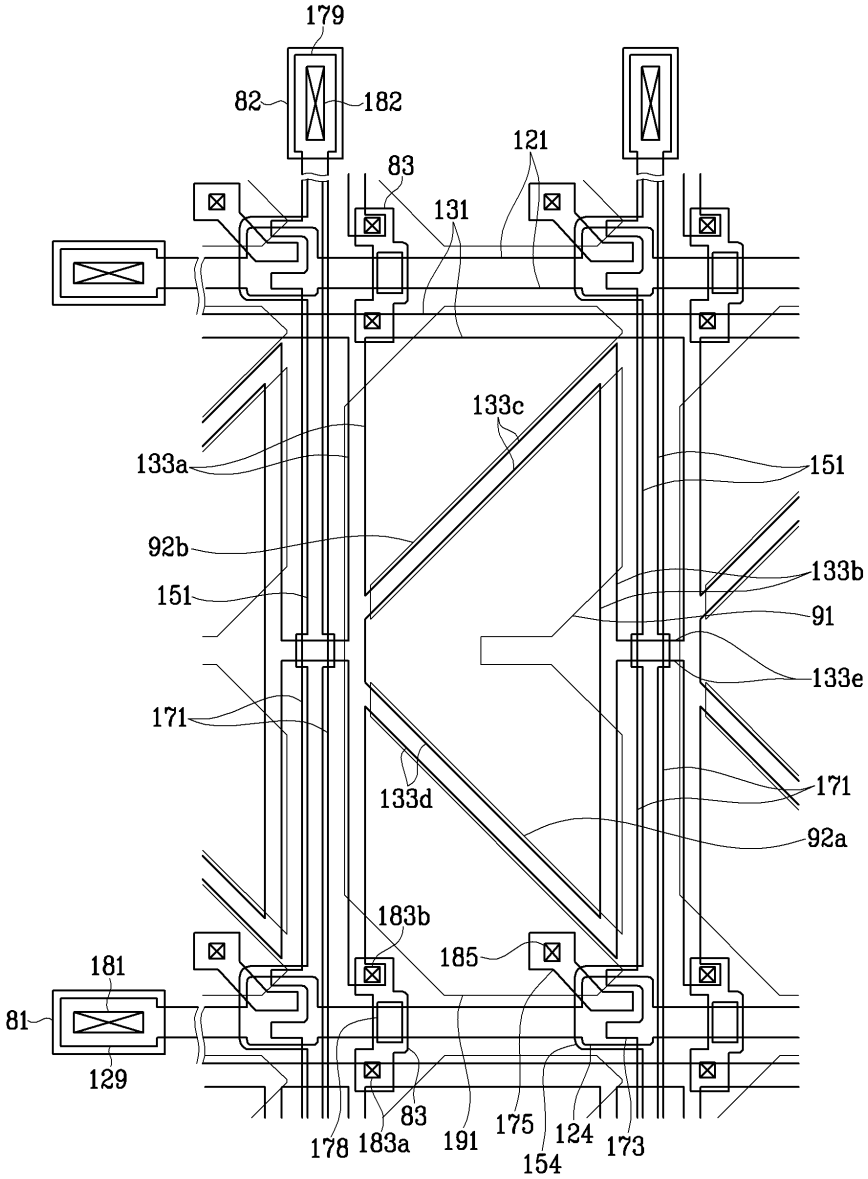
220...차광 부재 230...색필터

250...덮개막 270...투명 전극층

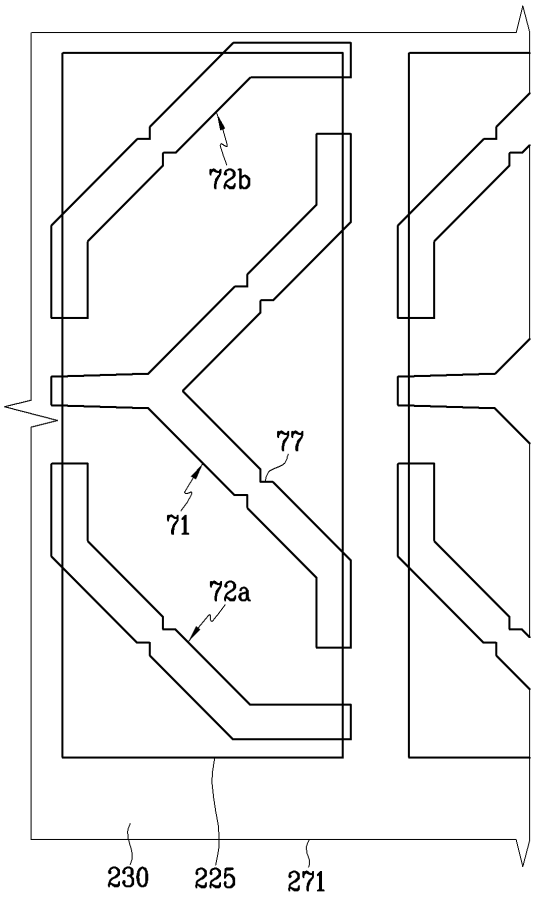
271...공통 전극

도면

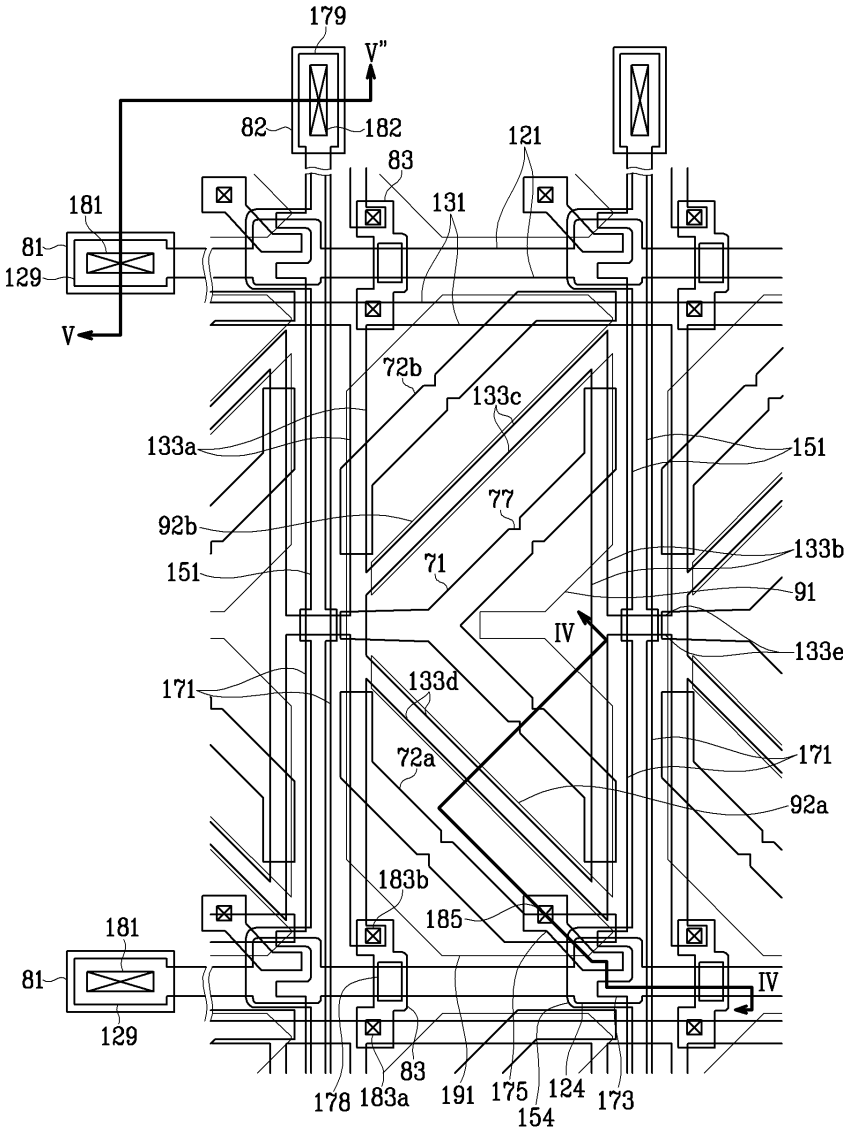
도면1


179
82
182
121
83
131
133c
133a
151
92b
133b
151
91
133e
171
171
133d
92a
183b
185
181
81
129
83
178
183a
191
175
154
124
173

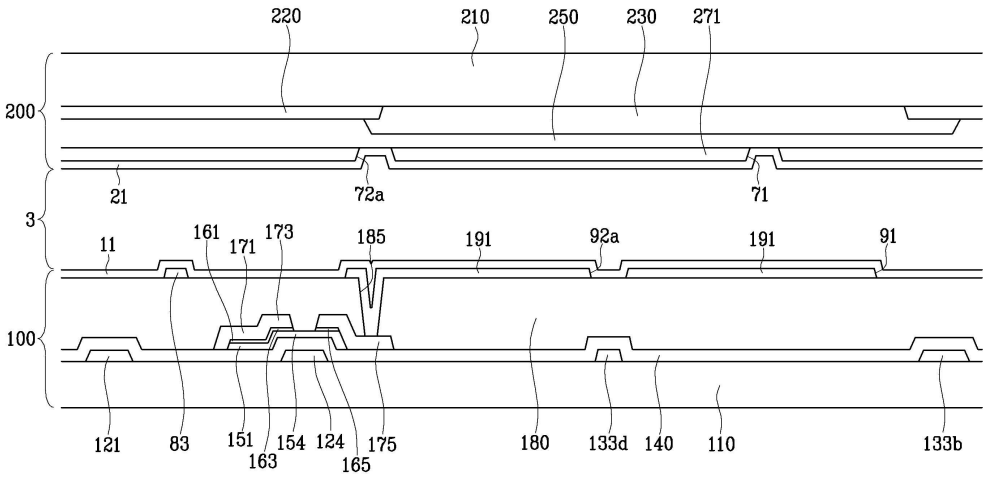
도면2



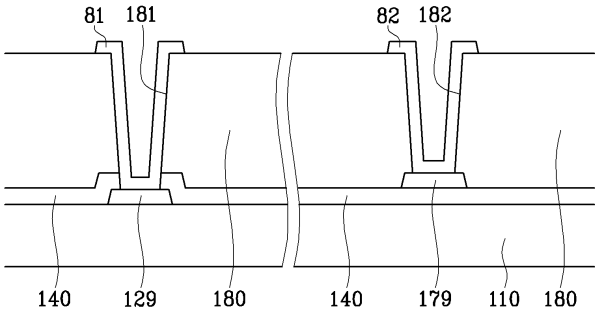
도면3


179
V"
82
182
121
83
131
181
81
129
V
72b
133c
133a
151
77
92b
133b
151
71
91
IV
133e
171
133d
72a
171
92a
183b
185
181
81
129
IV
83
178
183a
191
175
124
154
173

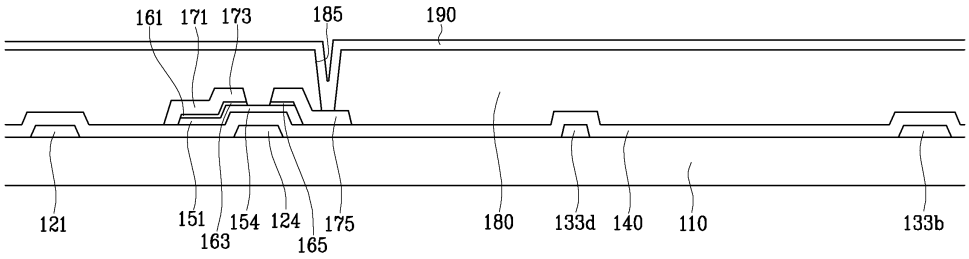
도면4


220
210
250
230
271
200
21
72a
71
3
11
161
171
173
185
191
92a
191
91
100
121
83
151
163
154
124
165
175
180
133d
140
110
133b

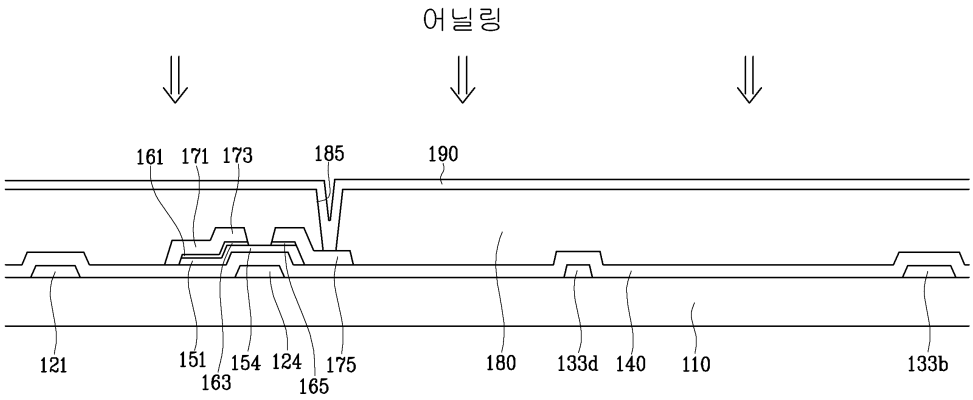
도면5



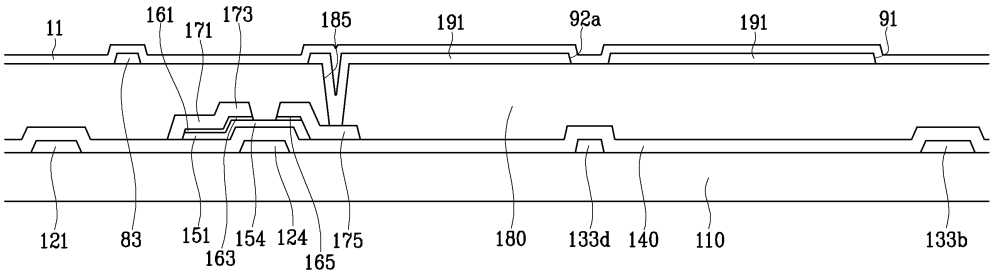
도면6a



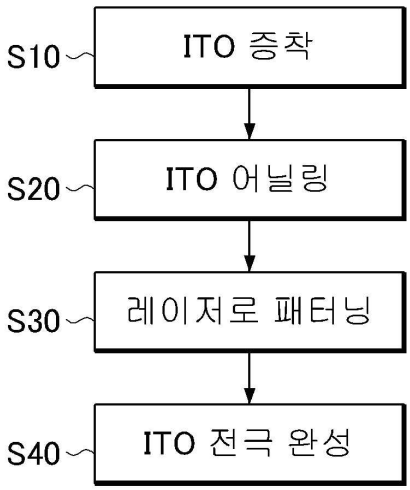
도면6b



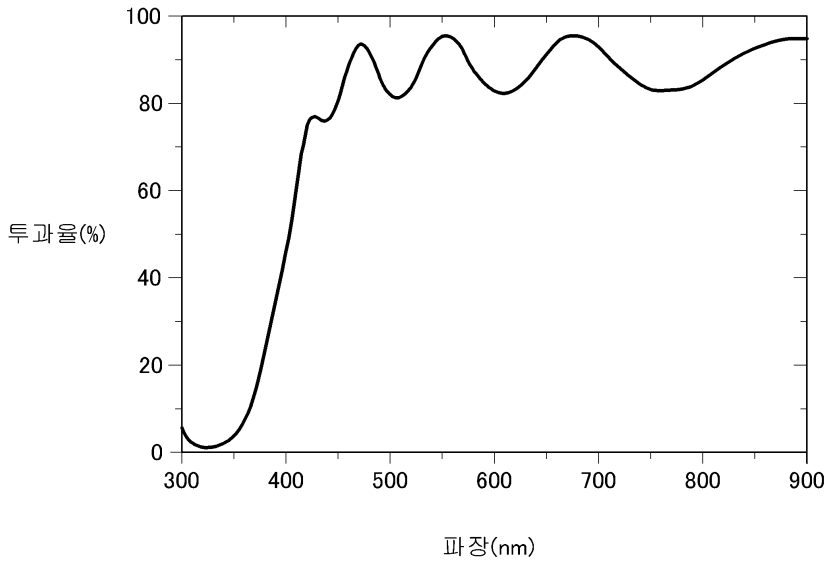
도면6c



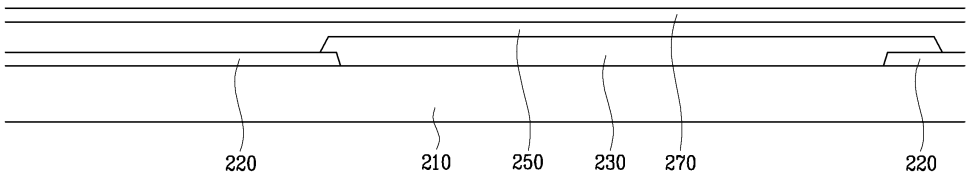
도면7


S10
ITO 증착
S20
ITO 어닐링
S30
레이저로 패터닝
S40
ITO 전극 완성

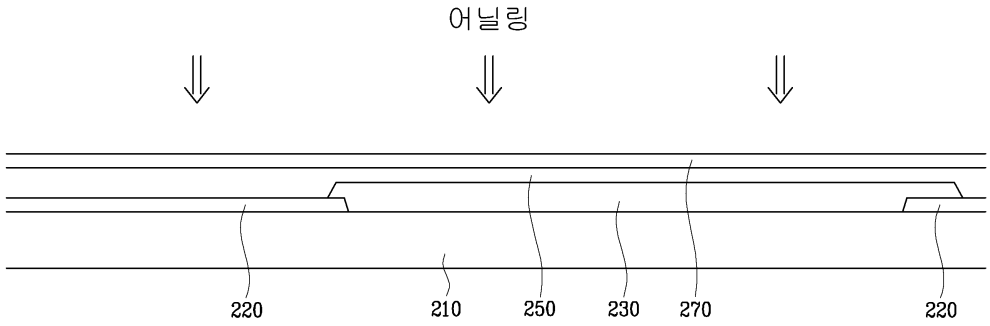
도면8


100
80
60
40
20
0
투과율(%)
300
400
500
600
700
800
900
파장(nm)

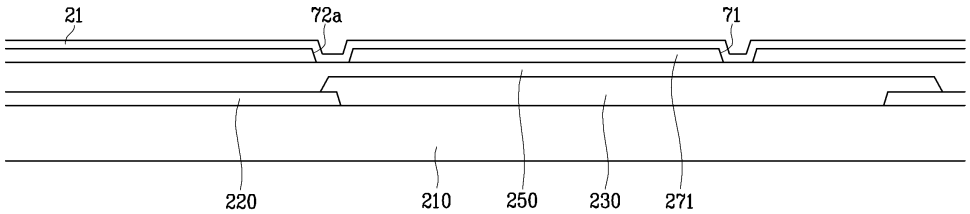
도면9a


220
210
250
230
270
220

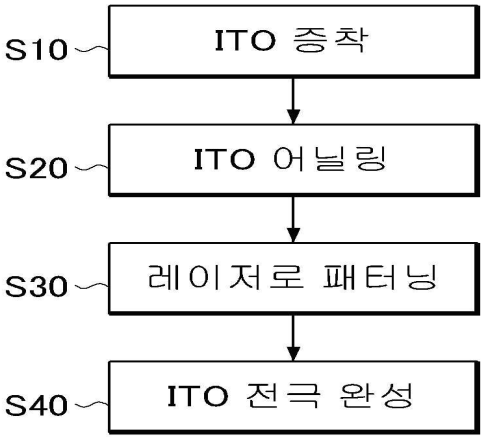
도면9b



도면9c



专利名称(译)	招牌的制造方法		
公开(公告)号	KR1020070079426A	公开(公告)日	2007-08-07
申请号	KR1020060010082	申请日	2006-02-02
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	RHO SOON JOON 노순준 SHIN YONG HWAN 신용환		
发明人	노순준 신용환		
IPC分类号	G02F1/136		
CPC分类号	E02D17/04 E02D17/08 E02D2200/15 E02D2220/00		
外部链接	Espacenet		

摘要(译)

根据本发明的用于液晶显示器的显示板的制造方法意味着形成种类的步骤是透明电极，多个薄膜是在成形基板上层压非晶ITO的步骤，以及多重切割使用退火非晶ITO层和激光的步骤对ITO层进行图案化。透明电极可包括多晶ITO。透明电极的电阻率可以是200Ωcm至500Ωcm。此时，非晶ITO层的叠层可以是激光的波长范围为100nm至400nm，特别是190nm至250nm的退火温度范围为200℃至250℃，它是在温度范围内实现的25℃至100℃。像这样，易于非晶的ITO在低温下层压以进行层压。它使用激光简单地模拟退火到高温。以这种方式，可以形成由多晶1TO组成的透明电极。因此，虽然它的光刻和它的图案。制造过程很简单。成本低廉。液晶显示器，切口部分，激光器，非晶ITO，多晶ITO。