

(19)대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) 。 Int. Cl.<sup>7</sup>  
G02F 1/136

(11) 공개번호 10-2005-0115670  
(43) 공개일자 2005년12월08일

(21) 출원번호 10-2004-0040886  
(22) 출원일자 2004년06월04일

(71) 출원인 삼성전자주식회사  
경기도 수원시 영통구 매탄동 416

(72) 발명자 이희석  
대전광역시 동구 효동 167-1 대동아파트 309  
조형호  
경기도 광명시 광명7동 747-4  
김동식  
경기도 수원시 장안구 율전동 182-22 101호  
임도기  
충청남도 천안시 쌍용동 565 한라동백아파트 105-1306  
송선옥  
경기도 구리시 인창동 삼보아파트 311동 1402호

(74) 대리인 정상빈  
김동진

심사청구 : 없음

(54) 액정 표시 장치용 박막 트랜지스터 기관

요약

효과적으로 시인성을 개선하는 액정 표시 장치용 박막 트랜지스터 기관이 제공된다. 본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터는 절연 기관, 절연 기관의 상부에 형성되어 있는 제 1 절연막, 제 1 절연막의 상부에 형성되어 있는 제 1 전극, 절연 기관의 상부에 형성되어 있고, 제 1 전극에 연결되어 있으며 주사 신호에 따라서 상기 제 1 전극에 화상 신호를 인가하거나 차단하는 스위칭 소자, 제 1 전극의 상부에 형성되어 있으며, 제 1 두께(D1)를 가지는 제 1 영역과 제 1 두께보다 작은 제 2 두께(D2)를 가지는 제 2 영역을 포함하는 제 2 절연막 및 제 2 영역의 상부에 형성되어 있는 제 2 전극을 포함한다.

대표도

도 2

색인어

액정 표시 장치, 수직 배향(Vertical Alignment; VA), 커플링 커패시턴스

명세서

도면의 간단한 설명

도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 개략적 단면도이다.

도 2는 본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 단면도이다.

도 3은 본 발명의 일 실시예에 따른 액정 표시 장치의 등가 회로도이다.

도 4a 내지 도 4c는 본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 제조 공정 중간 단계별 단면도들이다.

(도면의 주요부분에 대한 부호의 설명)

100: 절연 기판

111: 스위칭 소자

120: 제 1 절연막

140: 제 1 전극

150: 제 2 절연막

150\_S: 제 2 영역

160: 제 2 전극

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치용 박막 트랜지스터 기판에 관한 것으로, 보다 상세하게는 효과적으로 시인성을 개선하는 액정 표시 장치(Liquid Crystal Display; LCD)용 박막 트랜지스터(Thin Film Transistor; TFT) 기판에 관한 것이다.

최근에 텔레비전 등의 대형화 추세에 따라 음극선관 표시 장치(Cathode Ray Tube; CRT) 대신에 액정 표시 장치(LCD), 플라즈마 표시 장치(Plasma Display Panel; PDP), 유기 이엘 표시 장치(Organic ElectroLuminiscent Display; OLED) 등과 같은 평판 패널형 표시 장치가 개발되고 있다. 이러한 평판 패널형 표시 장치 중에서 경량화 및 박형화가 가능한 액정 표시 장치가 특히 주목 받고 있다.

액정 표시 장치는 공통 전극과 컬러 필터 등이 형성되어 있는 상부 기판과 박막 트랜지스터와 화소 전극 등이 형성되어 있는 하부 기판 사이에 이방성 유전율을 갖는 액정 물질을 주입해 놓고, 화소 전극과 공통 전극에 서로 다른 전위를 인가함으로써 액정 물질에 형성되는 전기장의 세기를 조정하여 액정 물질의 분자 배열을 변경시키고, 이를 통하여 기판에 투과되는 빛의 양을 조절함으로써 원하는 화상을 표현하는 표시 장치이다. 이러한 액정 표시 장치는 박막 트랜지스터(Thin Film Transistor; TFT)를 스위칭 소자로 이용하는 박막 트랜지스터 액정 표시 장치(TFT LCD)가 주로 사용되고 있다.

그 중에서도 전계가 인가되지 않은 상태에서 액정 물질의 분자의 장축을 상부 기판과 하부 기판에 대하여 수직을 이루도록 배열한 수직 배향(Vertical Alignment; VA) 모드 액정 표시 장치는 대비비가 크고 광시야각 구현이 용이하여 각광받고 있다. 수직 배향 모드 액정 표시 장치에서는 각 픽셀마다 다수의 서브픽셀을 포함하며, 다수의 서브픽셀 사이에 커플링 커패시터(coupling capacitor)를 형성하여 하나의 서브픽셀에 인가되는 전압에 의해서 그외의 서브픽셀에도 전압을 인가하는 방식(Half-tone gray 방식)으로 다수의 서브픽셀에 전압을 인가한다. 액정 표시 장치의 시인성을 향상시키기 위해서는 각 픽셀에 휘도를 증가시켜야 하며, 일정한 전압을 인가하면서도 각 픽셀의 휘도를 증가시키는 방법은 커플링 커패시터를 증가시키는 것이다. 커플링 커패시터는 인가되는 전압을 서브픽셀에 전달해야 하므로 박막 트랜지스터가 형성되어 있는 하부 기판에 형성되는 것이 바람직하다.

그러므로 커패시턴스 커패시턴스를 효과적으로 증가시킬 수 있는 커패시터를 하부 기판에 형성시키는 것이 필요하다.

### 발명이 이루고자 하는 기술적 과제

따라서 본 발명이 이루고자 하는 기술적 과제는 효과적으로 시인성을 개선할 수 있는 액정 표시 장치(Liquid Crystal Display; LCD)용 박막 트랜지스터(Thin Film Transistor; TFT) 기판을 제공하는 것이다.

본 발명이 이루고자 하는 기술적 과제들은 이상에서 언급한 기술적 과제로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

### 발명의 구성 및 작용

상기 기술적 과제를 달성하기 위한 본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판은 절연 기판, 상기 절연 기판의 상부에 형성되어 있는 제 1 절연막, 상기 제 1 절연막의 상부에 형성되어 있는 제 1 전극, 상기 절연 기판의 상부에 형성되어 있고, 상기 제 1 전극에 연결되어 있으며 주사 신호에 따라서 상기 제 1 전극에 화상 신호를 인가하거나 차단하는 스위칭 소자, 상기 제 1 전극의 상부에 형성되어 있으며, 제 1 두께(D1)를 가지는 제 1 영역과 상기 제 1 두께보다 작은 제 2 두께(D2)를 가지는 제 2 영역을 포함하는 제 2 절연막 및 상기 제 2 영역의 상부에 형성되어 있는 제 2 전극을 포함한다.

본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판은 상기 제 2 영역의 제 2 두께(D2)가 상기 제 1 영역의 제 1 두께(D1)의  $1/22 \sim 1/2$ 인 것이 바람직하다.

기타 실시예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.

도 1을 참조하여, 본 발명의 일 실시예에 따른 액정 표시 장치에 대해서 설명한다. 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 개략적 단면도이다.

본 발명의 일 실시예에 따른 액정 표시 장치는 크게 하부 절연 기판(100), 상부 절연 기판(200) 및 그 사이에 주입되는 액정 물질(300)로 이루어진다. 하부 절연 기판(100)에는 화소 전극(160)과 주사 신호에 따라서 드레인 전극(도시하지 않음)에 화상 신호를 인가하거나 차단하는 스위칭 소자(111)가 형성되어 있다. 이 때 스위칭 소자(111)는 박막 트랜지스터를 사용하는 것이 보통이다. 상부 절연 기판(200)에는 공통 전극(210)이 형성되어 있으며, 컬러 필터(도시하지 않음)와 블랙 매트릭스(도시하지 않음) 등이 더 형성되는 것이 일반적이다.

도 2와 도 3을 참조하여, 본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판에 대해서 설명한다. 도 2는 본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 단면도이며, 도 3은 본 발명의 일 실시예에 따른 액정 표시 장치의 등가 회로도이다.

본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판은 절연 기판(100), 제 1 절연막(120), 제 1 전극(140), 스위칭 소자(111), 제 2 절연막(150) 및 제 2 전극(160)을 포함한다.

제 1 절연막(120)은 절연 기판(100)의 상부에 실리콘 질화막( $\text{Si}_3\text{N}_4$ )이나 실리콘 산화막( $\text{SiO}_2$ )으로 형성되어 있고, 제 1 전극(140)은 제 1 절연막(120)의 상부에 크롬/알루미늄( $\text{Cr}/\text{Al}$ )이나 몰리브덴/알루미늄( $\text{Mo}/\text{Al}$ )으로 형성되어 있으며, 스위칭 소자(111)는 절연 기판(100)의 상부에 형성되어 있고, 제 1 전극(140)에 연결되어 있으며 주사 신호에 따라서 제 1 전극(140)에 화상 신호를 인가하거나 차단한다.

스위칭 소자(111)는 절연 기판(100)의 상부에 형성되어 있는 게이트 전극(110), 게이트 전극(110)의 상부에 형성되어 있는 제 1 절연막(120), 제 1 절연막(120)의 상부에 형성되어 있는 반도체층(130), 반도체층(130)의 상부에 양편으로 분리

되어 형성되어 있는 오믹 콘택층들(131, 132), 오믹 콘택층(132)의 상부에 형성되어 있는 소스 전극(142) 및 오믹 콘택층(131)의 상부에 형성되어 있는 드레인 전극(141)을 포함하며, 드레인 전극(141)은 제 1 전극(140)에 연결되어 있고, 반도체층(130)과 오믹 콘택층들(131, 132)의 상부에는 제 2 절연막(150)이 형성되어 있어 스위칭 소자(111)를 외부로부터 보호한다. 그리고 게이트 전극(110)은 게이트선(도시하지 않음)에 연결되어 있고, 게이트선은 주사 신호를 게이트 전극(110)에 전달하며, 소스 전극(142)은 데이터선에 연결되어 있고, 데이터선은 화상 신호를 소스 전극(142)에 전달하며, 게이트 전극(110)은 주사 신호에 따라서 소스 전극(142)으로부터 전달받은 화상 신호를 드레인 전극(141)으로 인가하거나 차단한다.

또한 제 2 절연막(150)은 제 1 전극(140)의 상부에 실리콘 질화막(Si<sub>3</sub>N<sub>4</sub>)이나 실리콘 산화막(SiO<sub>2</sub>)으로 형성되어 있고, 제 1 두께(D1)를 가지는 제 1 영역과 제 1 두께(D1)보다 작은 제 2 두께(D2)를 가지는 제 2 영역(150\_S)을 포함하며, 제 2 전극(160)은 제 2 영역(150\_S)의 상부에 ITO(indium tin oxide)나 IZO(indium zinc oxide)와 같은 투명 전극으로 형성되어 있고, 화소 전극으로 이용된다.

본 발명의 일 실시예에 따른 액정 표시 장치는 도 3에 도시된 것처럼, 스위칭 소자(111), 제 1 액정 커패시터(Clc1), 제 1 축적 커패시터(Cst1), 제 2 액정 커패시터(Clc2), 제 2 축적 커패시터(Cst2) 및 커플링 커패시터(Ccp)를 포함하는 회로로 동작할 수 있다. 스위칭 소자(111)를 통해서 제 1 서브픽셀(Sub-Domain 1)에 제 1 전압(Vpixel1)이 인가되면 커플링 커패시터(Ccp)에 의해서 제 2 서브픽셀(Sub-Domain 2)에 [식 1]과 같은 제 2 전압(Vpixel2)이 인가된다.

[식 1]

$$V_{\text{pixel}2} = V_{\text{pixel}1} * C_{\text{cp}} / (C_{\text{lc}2} + C_{\text{st}2} + C_{\text{cp}})$$

커플링 커패시터(Ccp)의 커패시턴스를 증가시키면 제 1 서브픽셀(Sub-Domain 1)에 일정한 전압을 인가하면서도 제 2 서브픽셀(Sub-Domain 2)에 보다 높은 전압을 인가할 수 있으므로, 각 픽셀에 휘도를 증가되어, 액정 표시 장치의 시인성을 향상시킬 수 있다.

제 1 전극(140), 제 2 절연막(150) 및 제 2 전극(160)은 커플링 커패시터(Ccp)로 이용될 수 있으므로, 커플링 커패시터(Ccp)의 커패시턴스를 증가시킬 수 있는 방법은 제 1 전극(140)과 제 2 전극(160)의 면적을 증가시키거나 제 1 전극(140)과 제 2 전극(160)의 간격(D2)을 감소시키는 것이다. 제 2 전극(160)은 투명 전극이지만 제 1 전극(140)은 투명 전극이 아니므로 제 1 전극(140)과 제 2 전극(160)의 면적을 증가시키면 액정 표시 전극의 개구율이 감소하여 액정 표시 장치의 시인성을 효과적으로 향상시키는 것이 곤란하지만, 제 1 전극(140)과 제 2 전극(160)의 간격(D2)을 감소시킴으로써 커플링 커패시터(Ccp)의 커패시턴스를 증가시킬 수 있다. 따라서 제 1 전극(140)과 제 2 전극(160)의 간격(D2)을 감소시켜 액정 표시 장치의 시인성을 효과적으로 향상시킬 수 있다.

제 2 전극(160)을 제 2 절연막(150)의 제 2 영역(150\_S)의 상부에 형성시킴으로써 제 1 전극(140)과 제 2 전극(160)의 간격(D2)을 효과적으로 감소시킬 수 있다. 제 2 영역(150\_S)의 제 2 두께(D2)는 제 1 영역의 제 1 두께(D1)의 1/22 ~ 1/2인 것이 바람직하다. 제 2 영역(150\_S)의 제 2 두께(D2)가 제 1 영역의 제 1 두께(D1)의 1/22보다 작은 경우에는 제 2 절연막(150)의 두께가 너무 얇아져서 제 1 전극(140)에 화상 신호가 인가되면 제 2 절연막(150)이 파손될 위험이 있으며, 제 2 영역(150\_S)의 제 2 두께(D2)가 제 1 영역의 제 1 두께(D1)의 1/2보다 큰 경우에는 커플링 커패시터(Ccp)의 커패시턴스가 증가하는 양이 크지 않아 액정 표시 장치의 시인성을 효과적으로 향상시킬 수 없다. 예를 들면 제 2 절연막(150)의 제 1 영역의 제 1 두께(D1)가 2200 Å인 경우에 제 2 영역(150\_S)의 제 2 두께(D2)는 100 ~ 1100 Å인 것이 바람직하다. 상기 두께 조건을 만족시키기 위해서, 제 2 영역(150\_S)은 제 1 영역보다 리세스될 수 있다.

본 발명의 일 실시예에 따른 액정 표시 장치용 액정 표시 장치의 제조 공정은 도 4a 내지 도 4c를 참조하여 설명한다. 도 4a 내지 도 4c는 본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 제조 공정 중간 단계별 단면도들이다.

먼저, 절연 기판(100)의 상부에 제 1 절연막(120)이 형성되어 있고, 제 1 절연막(120)의 상부에 제 1 전극(140)이 형성되어 있으며, 절연 기판(100)의 상부에 형성되어 있는 게이트 전극(110), 게이트 전극(110)의 상부에 형성되어 있는 제 1 절연막(120), 제 1 절연막(120)의 상부에 형성되어 있는 반도체층(130), 반도체층(130)의 상부에 양편으로 분리되어 형성되어 있는 오믹 콘택층들(131, 132), 오믹 콘택층(132)의 상부에 형성되어 있는 소스 전극(142) 및 오믹 콘택층(131)의 상부에 형성되어 있는 드레인 전극(141)을 포함하는 스위칭 소자(111)가 형성되어 있는 상태에서 제 2 절연막(150)을 형성한다. 제 2 절연막(150)은 실리콘 질화막(Si<sub>3</sub>N<sub>4</sub>)이나 실리콘 산화막(SiO<sub>2</sub>)으로 형성될 수 있다.

다음으로, 마스크를 통하여 포토레지스트에 빛을 조사한 후 현상하여, 도 4a에 도시된 것처럼, 제 1 전극(140)을 노출시키기 위한 콘택홀(도 4b의 155 참조)과 제 2 영역(150\_S)을 정의하는 포토레지스트 패턴(PR)을 형성한다. 이 때, 포토레지스트 패턴(PR) 중에서 제 2 영역(150\_S)이 형성될 부분(S)의 포토레지스트의 두께가 이외의 부분의 포토레지스트의 두께보다 더 얇도록 포토레지스트 패턴(PR)을 형성한다. 이와 같이, 위치에 따라 포토레지스트의 두께를 달리하는 방법으로는 여러가지가 있을 수 있으며, 제 2 영역(150\_S)이 형성될 부분(S)의 빛 투과량을 조절하기 위하여 주로 격자 형태의 패턴을 형성하거나 반투명막을 사용한다.

이 때, 격자 형태 사이에 위치한 패턴의 선 폭이나 패턴 사이의 간격, 즉 격자 형태의 패턴의 폭은 노광시 사용하는 노광기의 분해능보다 작은 것이 바람직하며, 반투명막을 이용하는 경우에는 마스크를 제작할 때 투과율을 조절하기 위하여 다른 투과율을 자기는 박막을 이용하거나 두께가 다른 박막을 이용할 수 있다.

이와 같은 마스크를 통하여 포토레지스트에 빛을 조사하면 빛에 직접 노출되는 부분에서는 고분자들이 완전히 분해되며, 격자 패턴이나 반투명막이 형성되어 있는 부분에서는 빛의 조사량이 적으므로 고분자들은 완전 분해되지 않은 상태이다. 이어 포토레지스트를 현상하면, 고분자들이 분해되지 않은 부분은 남고, 빛이 적게 조사된 부분에는 빛에 전혀 조사되지 않은 부분보다 얇은 두께의 포토레지스트를 남고, 빛에 직접 노출된 부분에서는 포토레지스트가 완전히 제거된다. 이 때, 노광 시간을 길게 하면 모든 분자들이 분해되므로, 그렇게 되지 않도록 주의해야 한다.

다음으로, 제 2 절연막(150)에 대한 식각 공정을 진행한다. 식각 공정에서는 건식 식각 또는 습식 식각 방법을 모두 사용할 수 있다. 포토레지스트 패턴(PR) 중에서 제 2 영역(150\_S)이 형성될 부분(S)의 포토레지스트의 두께를 이외의 부분의 포토레지스트의 두께보다 더 얇도록 포토레지스트 패턴(PR)을 형성한 상태에서 식각 공정을 수행함으로써, 도 4b에 도시된 것처럼, 콘택홀(155)과 제 1 두께(D1)보다 작은 제 2 두께(D2)를 가지는 제 2 영역(150\_S)을 형성할 수 있다. 따라서, 제 2 영역(150\_S)이 형성될 제 2 절연막(150)의 상부에 잔류되는 포토레지스트 패턴(PR)의 두께를 조정함으로써 제 2 영역(150\_S)의 두께(D2)를 조절할 수 있다. 이어 애싱(ashing) 및 스트립 공정을 수행하여 제 2 절연막(150)의 상부에 남아 있는 포토레지스트 패턴(PR)을 제거한다.

다음으로, 제 2 절연막(150)의 상부에 ITO(indium tin oxide)나 IZO(indium zinc oxide)와 같은 투명 전극막을 형성한 후에, 도 4c에 도시된 것처럼, 투명 전극막을 패턴하여 제 2 전극(160)을 형성한다.

이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

## 발명의 효과

상기한 바와 같이 이루어진 본 발명의 일 실시예에 따른 박막 트랜지스터(Thin Film Transistor; TFT) 기판을 포함하는 액정 표시 장치는 커패시터(Ccp)의 커패시턴스를 증가시킴으로써 효과적으로 시인성을 개선할 수 있다.

또한 제 1 전극(140)과 제 2 전극(160)의 간격(D2)을 감소시켜 커플링 커패시터(Ccp)의 커패시턴스를 증가시키는 경우에는 커플링 커패시터(Ccp)의 커패시턴스를 충분히 확보할 수 있는 범위에서 제 1 전극(140)의 면적을 줄일 수 있다. 상술한 것처럼, 제 2 전극(160)은 투명 전극이지만 제 1 전극(140)은 투명 전극이 아니므로 제 1 전극(140)의 면적을 줄임으로써 액정 표시 장치의 개구율이 증가되므로 액정 표시 장치의 투과율이 향상될 수 있다.

## (57) 청구의 범위

### 청구항 1.

절연 기판;

상기 절연 기판의 상부에 형성되어 있는 제 1 절연막;

상기 제 1 절연막의 상부에 형성되어 있는 제 1 전극;

상기 절연 기관의 상부에 형성되어 있고, 상기 제 1 전극에 연결되어 있으며 주사 신호에 따라서 상기 제 1 전극에 화상 신호를 인가하거나 차단하는 스위칭 소자;

상기 제 1 전극의 상부에 형성되어 있으며, 제 1 두께(D1)를 가지는 제 1 영역과 상기 제 1 두께보다 작은 제 2 두께(D2)를 가지는 제 2 영역을 포함하는 제 2 절연막; 및

상기 제 2 영역의 상부에 형성되어 있는 제 2 전극을 포함하는 것을 특징으로 하는 액정 표시 장치용 박막 트랜지스터 기판.

## 청구항 2.

제1항에 있어서,

상기 제 2 영역의 제 2 두께(D2)는 상기 제 1 영역의 제 1 두께(D1)의  $1/22 \sim 1/2$ 인 것을 특징으로 하는 액정 표시 장치용 박막 트랜지스터 기판.

## 청구항 3.

제1항에 있어서,

상기 제 2 영역의 제 2 두께(D2)는  $100 \sim 1100 \text{ \AA}$ 인 것을 특징으로 하는 액정 표시 장치용 박막 트랜지스터 기판.

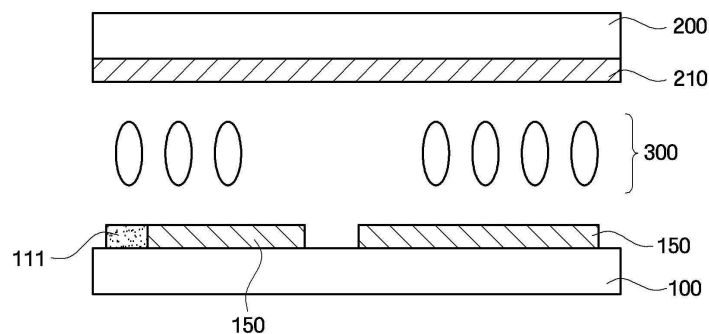
## 청구항 4.

제1항에 있어서,

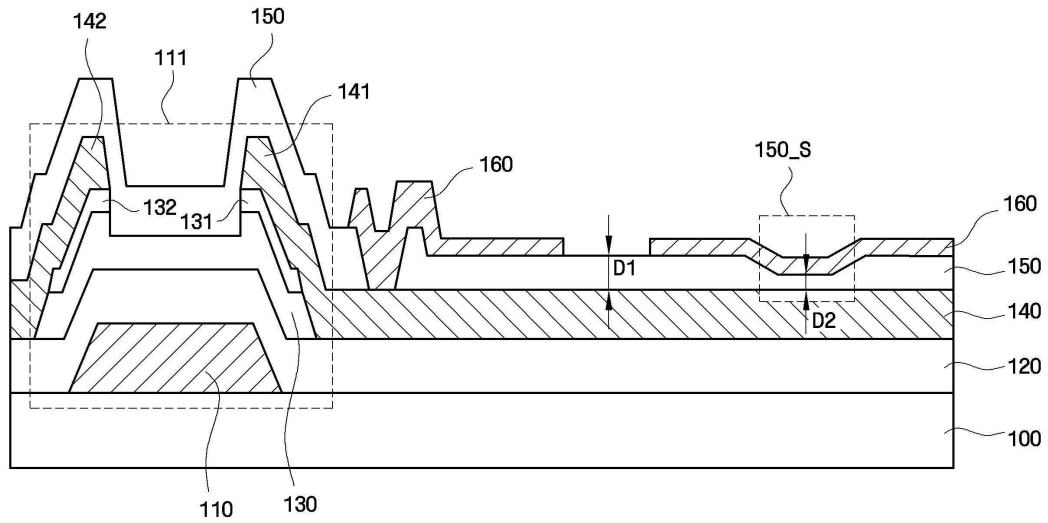
상기 제 2 영역은 상기 제 1 영역보다 하부로 리세스된 영역인 것을 특징으로 하는 액정 표시 장치용 박막 트랜지스터 기판.

도면

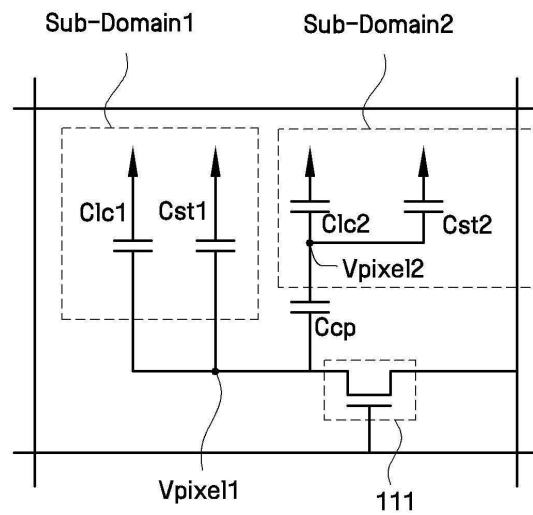
도면1



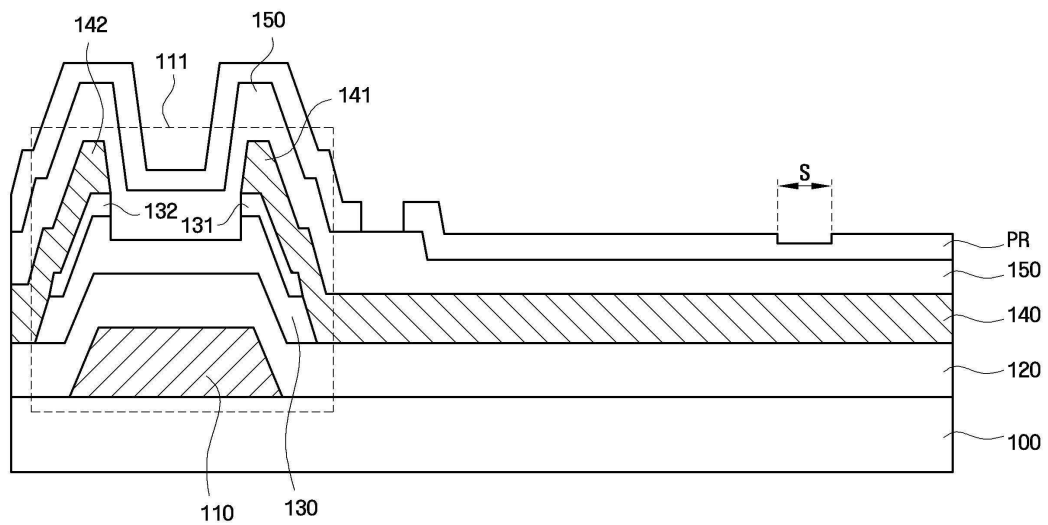
도면2



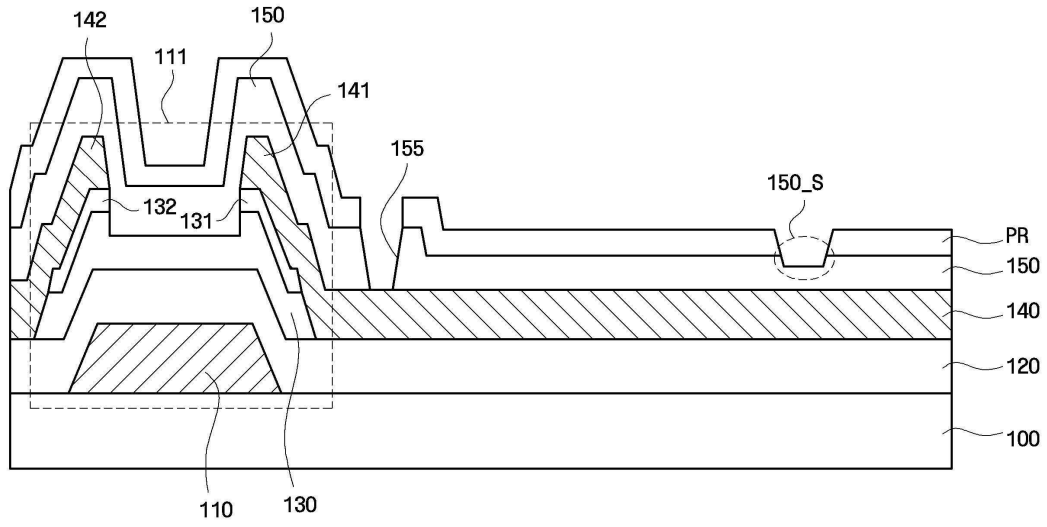
도면3



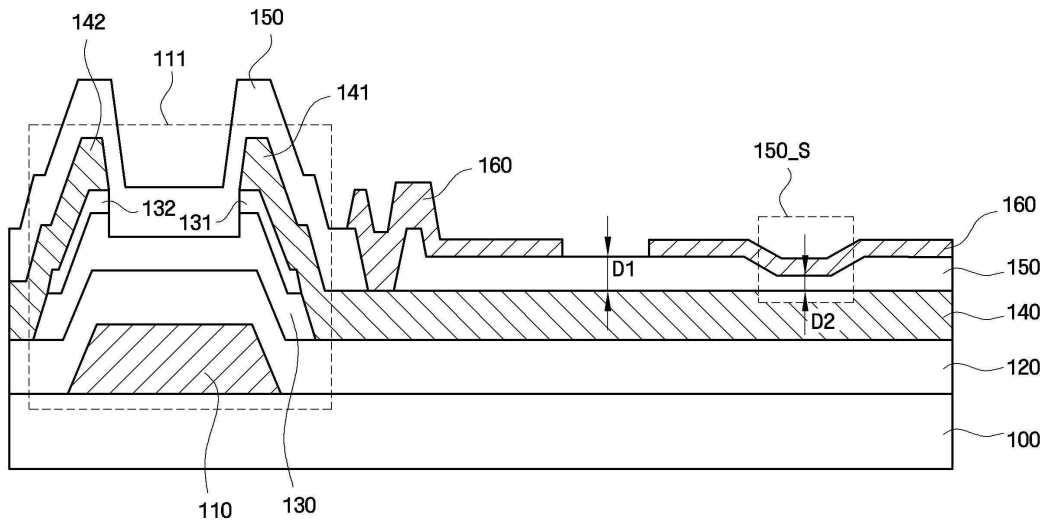
도면4a



도면4b



도면4c



|                |                                                                                                       |         |            |
|----------------|-------------------------------------------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 一种用于液晶显示器的薄膜晶体管基板                                                                                     |         |            |
| 公开(公告)号        | <a href="#">KR1020050115670A</a>                                                                      | 公开(公告)日 | 2005-12-08 |
| 申请号            | KR1020040040886                                                                                       | 申请日     | 2004-06-04 |
| [标]申请(专利权)人(译) | 三星电子株式会社                                                                                              |         |            |
| 申请(专利权)人(译)    | 三星电子有限公司                                                                                              |         |            |
| 当前申请(专利权)人(译)  | 三星电子有限公司                                                                                              |         |            |
| [标]发明人         | LEE HEESUK<br>이희석<br>CHO HYUNGHO<br>조형호<br>KIM DONGSIK<br>김동식<br>LIM DOGI<br>임도기<br>SONG SUNOK<br>송선옥 |         |            |
| 发明人            | 이희석<br>조형호<br>김동식<br>임도기<br>송선옥                                                                       |         |            |
| IPC分类号         | G02F1/136                                                                                             |         |            |
| 代理人(译)         | JEONG , SANG BIN                                                                                      |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                                                             |         |            |

#### 摘要(译)

有效地，提供了用于液晶衬底的薄膜晶体管，提高了可视性。根据本发明优选实施例的用于LCD的薄膜晶体管连接到第一电极，其形成在绝缘基板的上部，第一绝缘层形成在绝缘基板的上部，形成的第一电极在第一绝缘层的上部 and 绝缘基板中。并且包括形成在第二部分的上部的第二电极和配备有第二部分的第二绝缘层，第二部分具有比第一区域小的第二厚度 ( D2 ) 和第一厚度。液晶显示器，垂直对准 ( 垂直对准：VA ) 和耦合电容。

