(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl.
G02F 1/136 (2006.01)

(11) 공개번호 10-2007-0072199
(43) 공개일자 2007년07월04일

(21) 출원번호 10-2005-0136196
(22) 출원일자 2005년12월30일
심사청구일자 없음

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 이기홍
제주 북제주군 조천읍 신흥리 14번지

(74) 대리인 박장원

전체 청구항 수 : 총 12 항

(54) 액정표시소자 및 그 제조방법

(57) 요약

본 발명의 오정렬문제 없이 마스크 공정수를 줄일 수 있는 액정표시소자 및 그 제조방법에 관한 것으로, 본 발명에 따른 액정표시소자 제조방법은, 기판상에 광차단막과 버퍼층 및 액티브층을 차례로 적층하는 단계; 상기 액티브층을 결정화시키는 단계; 상기 결정화된 액티브층과 버퍼층 및 광차단막을 패터닝하여 액티브층패턴과 버퍼층패턴 및 광차단막패턴을 형성하는 단계; 상기 기판전체에 게이트절연막을 형성하는 단계; 상기 게이트절연막상에 게이트전극을 형성하는 단계; 상기 기판전체에 상기 게이트전극양측아래의 액티브층패턴을 노출시키는 콘택홀을 구비한 층간절연막을 형성하는 단계; 및 상기 층간절연막상에 상기 액티브층패턴과 접속하는 소스전극과 드레인전극을 형성하는 단계를 포함하여 구성된다.

대표도

도 3d

특허청구의 범위

청구항 1.

기판상에 광차단막과 버퍼층 및 액티브층을 차례로 적층하는 단계;

상기 액티브층을 결정화시키는 단계; 및

상기 결정화된 액티브층과 버퍼층 및 광차단막을 패터닝하여 액티브층패턴과 버퍼층패턴 및 광차단막패턴을 형성하는 단계;를 포함하여 구성되는 것을 특징으로하는 액정표시소자 제조방법.

청구항 2.

제1항에 있어서, 상기 결정화시키는 단계는 고상결정화(solid phase crystallization) 또는 레이저 어닐링 결정화방법에 의해 이루어지는 것을 특징으로 하는 액정표시소자 제조방법.

청구항 3.

제1항에 있어서, 상기 광차단막을 형성하기 전에 버퍼층을 형성하는 단계를 더 포함하는 것을 특징으로 하는 액정표시소자 제조방법.

청구항 4.

제1항에 있어서, 상기 액티브층패턴과 버퍼층패턴 및 광차단막패턴을 형성하는 단계이후에 게이트전극을 형성하는 단계와, 소스전극 및 드레인전극을 형성하는 단계를 더 포함하는 것을 특징으로하는 액정표시소자 제조방법.

청구항 5.

기판상에 광차단막과 버퍼층 및 액티브층을 차례로 적층하는 단계;

상기 액티브층을 결정화시키는 단계;

상기 결정화된 액티브층과 버퍼층 및 광차단막을 패터닝하여 액티브층패턴과 버퍼층패턴 및 광차단막패턴을 형성하는 단계;

상기 기판전체에 게이트절연막을 형성하는 단계;

상기 게이트절연막상에 게이트전극을 형성하는 단계;

상기 기판전체에 상기 게이트전극양측아래의 액티브층패턴을 노출시키는 콘택홀을 구비한 층간절연막을 형성하는 단계; 및

상기 층간절연막상에 상기 액티브층패턴과 접속하는 소스전극과 드레인전극을 형성하는 단계를 포함하여 구성되는 것을 특징으로하는 액정표시소자 제조방법.

청구항 6.

제5항에 있어서, 상기 결정화시키는 단계는 고상결정화(solid phase crystallization) 또는 레이저 어닐링 결정화방법에 의해 이루어지는 것을 특징으로 하는 액정표시소자 제조방법.

청구항 7.

제5항에 있어서, 상기 광차단막을 형성하기 전에 버퍼층을 형성하는 단계를 더 포함하는 것을 특징으로 하는 액정표시소자 제조방법.

청구항 8.

제5항에 있어서, 상기 게이트전극 형성후 이 게이트전극양측아래의 액티브층패턴에 이온주입하는 단계를 더 포함하는 것을 특징으로하는 액정표시소자 제조방법.

청구항 9.

제1기판과 제2기판을 제공하는 단계;

제1기판상에 광차단막과 버퍼층 및 액티브층을 차례로 적층하는 단계;

상기 액티브층을 결정화시키는 단계;

상기 결정화된 액티브층과 버퍼층 및 광차단막을 패터닝하여 액티브층패턴과 버퍼층패턴 및 광차단막패턴을 형성하는 단계;

상기 제1기판전체에 게이트절연막을 형성하는 단계;

상기 게이트절연막상에 게이트전극을 형성하는 단계;

상기 제1기판전체에 상기 게이트전극양측아래의 액티브층패턴을 노출시키는 콘택홀을 구비한 층간절연막을 형성하는 단계;

상기 층간절연막상에 상기 액티브층패턴과 접속하는 소스전극과 드레인전극을 형성하는 단계;

상기 제2기판상에 블랙매트릭스와 컬러필터층 및 공통전극을 차례로 형성하는 단계;

상기 제1기판과 제2기판을 합착시키는 단계; 및

상기 제1기판과 제2기판사이에 액정층을 형성하는 단계를 포함하여 구성되는 것을 특징으로하는 액정표시소자 제조방법.

청구항 10.

제9항에 있어서, 상기 결정화시키는 단계는 고상결정화(solid phase crystallization) 또는 레이저 어닐링 결정화방법에 의해 이루어지는 것을 특징으로 하는 액정표시소자 제조방법.

청구항 11.

제9항에 있어서, 상기 광차단막을 형성하기 전에 버퍼층을 형성하는 단계를 더 포함하는 것을 특징으로 하는 액정표시소자 제조방법.

청구항 12.

제9항에 있어서, 상기 게이트전극 형성후 이 게이트전극양측아래의 액티브층패턴에 이온주입하는 단계를 더 포함하는 것을 특징으로하는 액정표시소자 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시소자의 제조방법에 관한 것으로, 보다 상세하게는 소자 제조시 결정화 과정에서 생기는 기판의 크기 변화에 따른 패턴 오정렬(misalign) 문제를 해결함과 동시에 광차단마스크를 사용할 필요가 없는 액정표시소자의 제조방법에 관한 것이다.

TFT(thin film transistor)는 CRT(cathode ray tube)를 대신하는 평판 표시기로 최근 많은 각광을 받고 있는 AMLCD (active matrix liquid crystal display)fm 구성하는 핵심소자이다. 좀더 구체적으로 언급하면, 각 화소의 점등상태를 독자적으로 제어하는 스위칭 소자나 LCD를 구동하는 논리회로의 기본 소자라 할 수 있다.

여기에 이용되는 TFT는 기본적으로 유리나 석영같은 비정질 투명기판위에서제조되어야 하기 때문에 액티브층이 단결정이 아니고 비정질이나 다결정 실리콘박막으로 되어 있다는 특징을 지니고 있으며, 또한 투명기판으로서 석영에 비하여 가격이 훨씬 싼 유리를 사용하기 위해서는 모든 제조공정이 유리의 연화온도인 600℃ 이하에서 이루어져야 한다.

비정질실리콘 TFT는 누설전류가 1pA 이하의 온전류와 오프전류의 비가 10^6 이상이기 때문에 각 화소의 점등상태를 스위칭하는 소자로서 충분히 사용할 수 있고 가격 또한 석영에 비하여 훨씬 싼 대형 유리를 기판으로 사용하여 저온에서 비교적 쉽게 제조할 수 있기 때문에 이미 LCD 스위칭소자로서 널리 사용되고 있다. 그러나, 고속동작하는 구동회로를 제조하기에는 이동도가 작기 때문에 LCD 구동회로는 별도로 단결정 실리콘소자로 제조하여 와이어 본딩(wire bonding)이나 TCP(tape carrier package) 형태로 만든후 이방성 도전접착제를 사용하여 열압착하여 외부신호와 연결되도록 하고 있다.

따라서, 화소수가 많고 화소간의 피치가 짧아질수록 구동회로와 화소부의 접착에서 생산수율이 저하되는 문제가 발생하고, 이에 따라 고해상도의 LCD를 실현하는데는 실질적으로 한계가 있게 된다.

이에 반해, 폴리실리콘 TFT는 이동도가 비교적 커서 화소 스위칭소자뿐만 아니라 동일한 투명기판상에 LCD 구도회로까지 동시에 집적하므로써 생산성을 높임과 동시에 고해상도 및 대형 LCD를 실현할 수 있기 때문에 많은 연구가 집중되고 있는 분야이다.

폴리실리콘박막은 보통 열 화학기상증착(thermal CVD) 등의 방법으로 제조되는데, 이 경우 600℃ 이상의 증착온도를 필요로 하며 결정입자의 크기도 크지 않다. 이를 보완한 것으로 실리콘 이온주입을 실시하여 비정질화한후 열처리하여 결정입자의 크기를 증가시키는 방법이 있으나 이는 공정온도가 높으므로 표시소자에 의 응용에는 적합하지 않다.

이러한 폴리실리콘 확보를 위하여 시도되고 있는 여러가지 방법중 대표적인 것을 몇가지 살펴 보면 아래와 같다.

저온 폴리실리콘 형성에 이용되는 대표적인 방법은 크게 고상결정화, 레이저 결정화, 직접폴리실리콘 증착, 금속 열처리(RTA)를 들 수 있는데, 그 각각의 형성방법 및 그에 따른 특징을 간략하게 기술한다.

먼저, 고상결정화는 550℃ 이하의 저온에서 비정질실리콘 증착후 600℃ 이하의 저온에서 장시간 열처리(수시간-수십시간)로 큰 결정입자를 갖는 폴리실리콘을 얻는 방법으로, 상기 방법은 완전한 결정화에 많은 시간이 소요되며, 불순물에 의한 그레인의 성장 방해가 야기되는 문제점을 가진다.

레이저결정화는 저온에서 비정질실리콘증착후 레이저를 조사하여 결정화하는 방법으로, 상기 방법은 결정입자가 작으면서도 결정성이 좋기 때문에 좋은 특성의 소자를 쉽게 얻을 수 있다는 잇점을 가진다.

직접 폴리실리콘증착은 증착조건, 증착가스 등의 조절로 저온에서 직접 폴리실리콘을 증착하는 방법으로, 여기에는 SiF_4 가스를 사용하거나 수소희석, 및 Si_2H_6, Si_3H_8 등을 사용하는 방법 등이 있다.

상기 방법은 증착과 동시에 폴리실리콘이 얻어지므로 별도의 처리가 필요하지 않게 된다.

금속열처리(RTA)는 저온에서 비정질실리콘 증착후 빛을 이용하여 표면을 금속열처리하여 다결정화하는 방법으로, 상기 방법은 유리의 변형 등의 이유로 700℃ 정도에서 견디는 유리기판이 요구된다.

상기 방법으로 제조되는 폴리실리콘 TFT가 갖추어야 할 특성가운데 특히 중요한 것으로는 가능한 큰 이동도와 작은 누설전류를 들 수 있다.

이들 특성은 액티브층으로 사용되는 폴리실리콘의 결정립 크기와 결함밀도에 가장 크게 영향을 받는 것으로 알려져 있다.

따라서, 액티브층으로서는 되도록 결정립이 크고 적자 결함이 적은 폴리실리콘을 제조하는 것이 고성능 폴리실리콘 TFT 제작의 기본 목표라 할 수 있다.

그러나, 실제 폴리실리콘 액티브층 제조에 있어서, 고상결정화(solid phase crystallization)방법은 전술한 바와같이 비정질실리콘을 완전히 결정화시키는데 수십시간 이상이 소용되는데다가 결정립내에 존재하는 많은 격자결함으로 인하여 충분히 큰 이동도를 얻기가 힘들다.

또한, 레이저 어닐링방법은 결정화시간이 짧으면서도 결정내 격자결함이 적어 큰 이동도를 얻을 수 있다는 장점을 갖지만 생산성이나 대면적화의 확장성 등에 문제가 제기되고 있어, 현재는 생산성이나 대면적화를 고려한 레이저 개발이 이루어지고 있다.

이러한 관점에서 종래기술에 따른 저온 폴리실리콘 박막트랜지스터 제조방법에 대해 도 1a 내지 도 1i를 참조하여 설명하면 다음과 같다.

도 1a 내지 도 1i는 종래기술에 따른 저온 폴리실리콘 박막트랜지스터 제조방법을 나타낸 공정단면도이다.

도 1a를 참조하면, 종래기술에 따른 저온 폴리실리콘 박막트랜지스터 제조방법은 유리기판(11)상에 광차단막(light shield layer)(13)을 증착한다. 이때, 상기 광차단막은 기존의 TFT로 표시소자를 제작한 경우 여러가지 광원에 의해 야기되는 광전류가 증가되는 것을 방지하기 위해 사용한다.

그다음, 도면에는 도시하지 않았지만, 상기 광차단막(13)위에 감광막을 도포한후 노광마스크를 이용하여 상기 감광막에 자외선을 조사한후 이를 현상하여 제1감광막패턴(미도시)을 형성한다.

이어서, 도 1b를 참조하면, 상기 제1감광막패턴(미도시)을 마스크로 상기 광차단막(13)을 선택적으로 식각하여 광차단막패턴(13a)을 형성한다. 이때, 상기 광차단막패턴(13a)은 TFT 채널이 형성되는 영역을 포함할 수 있도록 형성한다.

그다음, 도 1c를 참조하면, 상기 제1감광막패턴을 제거한후 상기 광차단막패턴(13a)을 포함한 유리기판(11)상에 버퍼층(15)과 액티브층(17)을 차례로 적층한다.

이어서, 도 1d를 참조하면, 고상결정화(solid phase crystallization)공정을 적용하여 상기 액티브층(17)을 결정화시킨다.

그다음, 도 1e를 참조하면, 상기 결정화된 상기 액티브층(17)상에 감광막(미도시)을 도포한후 노광마스크를 이용하여 상기 감광막상에 자외선을 조사한후 이를 현상하여 제2감광막패턴(미도시)을 형성한다.

이어서, 상기 제2감광막패턴(미도시)을 마스크로 상기 액티브층(17)을 선택적으로 식각하여 액티브층패턴(17a)을 형성한다.

그다음, 도 1f를 참조하면, 상기 제2감광막패턴을 제거한후 상기 액티브층패턴(17a)을 포함한 기판전체에 절연막(19)과 도전층(미도시) 및 감광막(미도시)을 차례로 적층한다.

이어서, 상기 노광마스크를 이용하여 상기 감광막(미도시)상에 자외선을 조사한후 이를 현상하여 제3감광막패턴(미도시)을 형성한다.

그다음, 상기 제3감광막패턴(미도시)을 마스크로 상기 도전층을 선택적으로 식각하여 게이트전극(21)을 형성한다.

이어서, 상기 제3감광막패턴(미도시)을 제거한후 상기 게이트전극(21)양측아래의 액티브층패턴(17a)에 n+ 또는 p+ 고농도 불순물을 이온주입하여 소스영역과 드레인영역을 형성한다.

그다음, 도 1g을 참조하면, 게이트전극(21)을 포함한 기판전체에 층간절연막(23)을 증착한후 상기 층간절연막(23)상에 감광막을 도포한다.

이어서, 노광마스크(미도시)를 이용하여 상기 감광막상에 자외선을 조사한후 이를 현상하여 제4감광막패턴(25)을 형성한다.

그다음, 도 1h를 참조하면, 상기 제4감광막패턴(25)을 마스크로 상기 층간절연막(23)과 게이트절연막(19)을 순차적으로 식각하여 상기 소스영역과 드레인영역을 노출시키는 콘택홀(27a)(27b)을 형성한다.

이어서, 도 1i를 참조하면, 상기 콘택홀(27a)(27b)을 포함한 층간절연막(23)상에 도전층을 증착한후 그 위에 감광막(미도시)을 도포한다.

그다음, 노광마스크를 이용하여 상기 감광막(미도시)상에 자외선을 조사한후 이를 현상하여 제5감광막패턴(미도시)을 형성한다.

이어서, 상기 제5감광막패턴(미도시)을 마스크로 상기 도전층(미도시)을 선택적으로 식각하여 소스전극(29a)과 드레인전극(29b)을 형성하여 박막트랜지스터 제조를 완성한다.

상기한 바와같이, 종래기술에 따른 박막트랜지스터 제조방법에 의하면 다음과 같은 문제점이 있다.

첫째, 기존의 TFT로 표시소자를 제작하는 경우 여러 광원에 의해 야기되는 광전류가 증가되는 것을 방지하기 위해 광차단막(light shield pattern)을 사용하여 TFT 채널로 입사되는 광을 차단하게 된다. 이때, 기존의 방법을 적용하는 경우 여러가지 문제점을 발생하게 된다. 고상결정화에 의해 소자를 제조하는 경우 광차단막이 패터닝된 상태에서 결정화하는 경우, 결정화 과정에서 유리기판의 팽창, 수축량이 기판위에서 다르고, 최종 결정화 완료후 기판 크기가 변하게 된다.

이 경우 후속 액티브 패터닝 공정이 어렵고, 이루어진다 하더라도 액티브층과 광차단막패턴사이에 오정렬 문제가 발생하게 된다.

둘째, 고상결정화(solid phase crystallization)를 적용한 소자 제조시에 고온 열처리 공정이 필요한 고상결정화 특성상 결정화 열처리후 액티브층을 패터닝하는 공정이 어렵다. 즉, 광차단막(light shield pattern)의 얼라인키(align key)의 좌표가 변화한다.

또한, 액티브층 패터닝이 가능하더라도 액티브층패턴과 광차단막패턴간의 오정렬(misalign)은 피하기 어렵게 된다. 따라서, 광차단막패턴의 결정립을 따라 불균일한 결정화가 발생할 가능성이 크다.

셋째, 레이저 어닐링 결정화를 적용한 소자 제조시 영역을 포함할 수 있도록 패터닝한다. 특히, 도 2에서와 같이, 광차단막패턴의 결정립을 따라 불균일한 결정화가 발생할 가능성이 크다.

네째, 광차단막 패터닝 공정을 위한 마스크 수가 추가되므로 전체 소자 제조시의 마스크공정수가 증가하게 된다.

발명이 이루고자 하는 기술적 과제

이에 본 발명은 상기 종래기술의 제반 문제점을 해결하기 위하여 안출한 것으로서, 소자 제조시에 마스크수를 절감시킬 수 있는 액정표시소자 제조방법을 제공함에 그 목적이 있다.

또한, 본 발명의 다른 목적은 광차단막과 액티브층을 동시에 패터닝하기 때문에 오정렬(misalign) 문제가 전혀 없는 액정표시장치 제조방법을 제공함에 있다.

상기 목적을 달성하기 위한 본 발명에 따른 액정표시소자 제조방법은, 기판상에 광차단막과 버퍼층 및 액티브층을 차례로 적층하는 단계; 상기 액티브층을 결정화시키는 단계; 및 상기 결정화된 액티브층과 버퍼층 및 광차단막을 패터닝하여 액티브층패턴과 버퍼층패턴 및 광차단막패턴을 형성하는 단계;를 포함하여 구성되는 것을 특징으로한다.

또한, 본 발명에 따른 액정표시소자 제조방법은, 기판상에 광차단막과 버퍼층 및 액티브층을 차례로 적층하는 단계; 상기 액티브층을 결정화시키는 단계; 상기 결정화된 액티브층과 버퍼층 및 광차단막을 패터닝하여 액티브층패턴과 버퍼층패턴 및 광차단막패턴을 형성하는 단계; 상기 기판전체에 게이트절연막을 형성하는 단계; 상기 게이트절연막상에 게이트전극을 형성하는 단계; 상기 기판전체에 상기 게이트전극양측아래의 액티브층패턴을 노출시키는 콘택홀을 구비한 층간절연막을 형성하는 단계; 및 상기 층간절연막상에 상기 액티브층패턴과 접속하는 소스전극과 드레인전극을 형성하는 단계를 포함하여 구성되는 것을 특징으로한다.

그리고, 본 발명에 따른 액정표시소자 제조방법은, 제1기판과 제2기판을 제공하는 단계; 제1기판상에 광차단막과 버퍼층 및 액티브층을 차례로 적층하는 단계; 상기 액티브층을 결정화시키는 단계; 상기 결정화된 액티브층과 버퍼층 및 광차단막을 패터닝하여 액티브층패턴과 버퍼층패턴 및 광차단막패턴을 형성하는 단계; 상기 제1기판전체에 게이트절연막을 형성하는 단계; 상기 게이트절연막상에 게이트전극을 형성하는 단계; 상기 제1기판전체에 상기 게이트전극양측아래의 액티브층패턴을 노출시키는 콘택홀을 구비한 층간절연막을 형성하는 단계; 상기 층간절연막상에 상기 액티브층패턴과 접속하는 소스전극과 드레인전극을 형성하는 단계; 상기 제2기판상에 블랙매트릭스와 컬러필터층 및 공통전극을 차례로 형성하는 단계; 상기 제1기판과 제2기판을 합착시키는 단계; 및 상기 제1기판과 제2기판사이에 액정층을 형성하는 단계를 포함하여 구성되는 것을 특징으로한다.

발명의 구성

이하, 본 발명에 따른 액정표시소자 제조방법에 대해 첨부된 도면을 참조하여 상세히 설명한다.

도 3a 내지 도 3j는 본 발명에 따른 액정표시소자 제조방법을 나타내는 공정단면도이다.

도 3a를 참조하면, 본 발명에 따른 액정표시소자 제조방법은 유리기판(101)상에 제1버퍼층(103), 광차단막(103), 제2버퍼층(107) 및 액티브층(109)을 차례로 증착한다.

그다음, 도 3b를 참조하면, 고상결정화(solid phase crystallization)공정을 진행하여 상기 액티브층(109)을 결정화시킨다.

이어서, 도 3c를 참조하면, 상기 액티브층(109위에 감광막을 도포한후 노광마스크를 이용하여 상기 감광막에 자외선을 조사한후 이를 현상하여 제1감광막패턴(111)을 형성한다.

이어서, 도 3d를 참조하면, 상기 제1감광막패턴(111)을 마스크로 상기 액티브층(109), 제2버퍼층(107) 및 광차단막(105)을 순차적으로 식각하여 액티브층패턴(109), 제2버퍼층패턴(107) 및 광차단막패턴(105)을 각각 형성한다.

그다음, 도 3e를 참조하면, 상기 제1감광막패턴(111)을 제거한후 상기 기판 전체에 게이트절연막(113)과 도전층(115) 및 감광막(미도시)을 차례로 적층한다.

이어서, 상기 노광마스크를 이용하여 상기 감광막(미도시)상에 자외선을 조사한후 이를 현상하여 제2감광막패턴(미도시)을 형성한다.

그다음, 상기 제2감광막패턴(미도시)을 마스크로 상기 도전층(115)을 선택적으로 식각하여 게이트전극(115a)을 형성한다.

이어서, 도 3f를 참조하면, 상기 제2감광막패턴(미도시)을 제거한후 상기 게이트전극(115a)양측아래의 액티브층패턴(109)에 n+ 또는 p+ 고농도 불순물을 이온주입하여 소스영역과 드레인영역을 정의한다.

그다음, 도 3g을 참조하면, 게이트전극(115a)을 포함한 기판전체에 층간절연막(117)을 증착한후 상기 층간절연막(117)상에 감광막을 도포한다.

이어서, 노광마스크(미도시)를 이용하여 상기 감광막상에 자외선을 조사한후 이를 현상하여 제3감광막패턴(119)을 형성한다.

그다음, 도 3h를 참조하면, 상기 제3감광막패턴(119)을 마스크로 상기 층간절연막(117)과 게이트절연막(113)을 순차적으로 식각하여 상기 소스영역과 드레인영역을 노출시키는 콘택홀(121a)(121b)을 형성한다.

이어서, 도 3i를 참조하면, 상기 제3감광막패턴(119)을 제거한후 상기 콘택홀(121a)(121b)을 포함한 층간절연막(23)상에 도전층을 증착한후 그 위에 감광막(미도시)을 도포한다.

그다음, 노광마스크를 이용하여 상기 감광막(미도시)상에 자외선을 조사한후 이를 현상하여 제4감광막패턴(미도시)을 형성한다.

이어서, 상기 제4감광막패턴(미도시)을 마스크로 상기 도전층(미도시)을 선택적으로 식각하여 소스전극(123a)과 드레인전극(123b)을 형성하여 박막트랜지스터 제조를 완성한다.

한편, 도 3j를 참조하면, 기판 전체에 보호층(125)을 증착한후 이 보호층(125)상에 제5감광막(미도시)을 도포한다.

이어서, 노광마스크(미도시)를 이용하여 상기 제5감광막상에 자외선을 조사한후 이를 현상하여 제5감광막패턴(미도시)을 형성한다.

그다음, 상기 제5감광막패턴(미도시)을 마스크로 상기 보호층(125)을 식각하여 상기 드레인전극(123b)을 노출시키는 콘택홀(미도시)을 형성한다.

이어서, 상기 제5감광막패턴(미도시)을 제거한후 상기 콘택홀(미도시)를 포함한 보호층(125)상에 스퍼터링방법이나 증착방법에 의해 ITO나 IZO와 같은 투명한 도전물질을 증착한후 그 위에 감광막(미도시)을 도포한다.

그다음, 노광마스크(미도시)를 이용하여 상기 제6감광막상에 자외선을 조사한후 이를 현상하여 제6감광막패턴(미도시)을 형성한다.

이어서, 상기 제6감광막패턴(미도시)을 마스크로 상기 투명도전물질을 선택적으로 식각하여 화소전극(127)을 형성한다.

한편, 도 3j를 참조하면, 제2기판(141)에는 블랙매트릭스(143)와 R,G,B의 컬러필터층(145)을 형성한다. 또한, 도면에는 도시하지 않았지만, 상기 컬러필터층(145)상에는 평탄화를 위한 오버코트층(overcoat layer) 또는 보호층을 형성할 수도 있다.

이어서, 상기 컬러필터층(145) 위에 ITO나 IZO와 같은 투명도전물질을 적층하여 공통전극(147)을 형성한 후, 상기 제1기판(101)과 제2기판(141)을 실링재에 의해 합착하고 상기 제1기판(101)과 제2기판(141) 사이에 액정층(151)을 형성하여 액정표시소자를 완성한다.

발명의 효과

상기에서 설명한 바와같이, 본 발명에 따른 액정표시소자 제조방법에 의하면 다음과 같은 효과가 있다.

고상결정화(solid phase crystallization)에 의한 소자 제조의 경우에 포토 리소그라피 기술을 가능하게 하고, 광차단막과 액티브층을 동시에 패터닝하기 때문에 오정렬(misalign) 문제가 전혀 없다.

또한, 고상결정화 및 레이저 어닐링 결정화에 의한 소자 제작의 경우 결정화 불균일영역이 발생하지 않는다.

그리고, 기존의 광차단막 패터닝시에 요구되었던 마스크공정이 필요없게 되므로써 마스크공정수가 절감된다.

도면의 간단한 설명

도 1a 내지 도 1i는 종래기술에 따른 액정표시소자 제조방법을 나타내는 공정단면도.

도 2는 종래기술에 따른 액정표시소자 제조방법에 있어서, 패터닝된 광차단막위에 레이저 결정화된 폴리실리콘의 SEM사진.

도 3a 내지 도 3j는 본 발명에 따른 액정표시소자 제조방법을 나타내는 공정단면도.

*도면의 주요부분에 대한 부호의 설명 *

101 : 유리기판 103 : 제1버퍼층

105 : 광차단막 107 : 제2버퍼층

109 : 액티브층 111 : 감광막패턴

113 : 게이트절연막 115 : 도전층

115a : 게이트전극 117 : 층간절연막

119 : 감광막패턴 121a, 121b : 콘택홀 123a : 소스전극 123b : 드레인전극

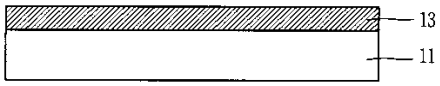
125 : 보호막 127 : 화소전극 141 : 컬러필터기판 143 : 블랙매트릭스

145 : 컬러필터층 147 : 공통전극

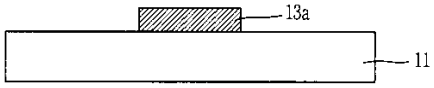
151 : 액정층

도면

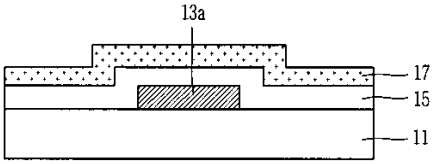
도면1a



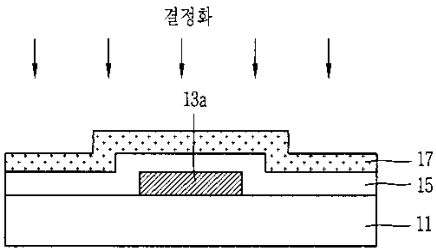
도면1b



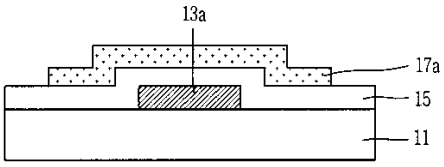
도면1c



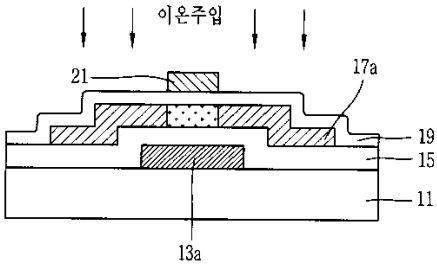
도면1d



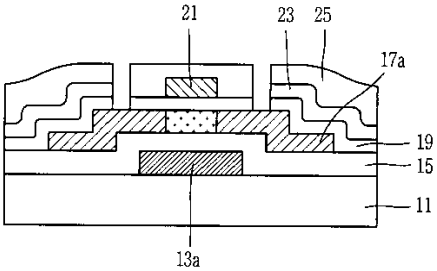
도면1e



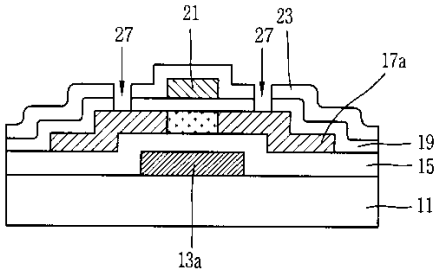
도면1f



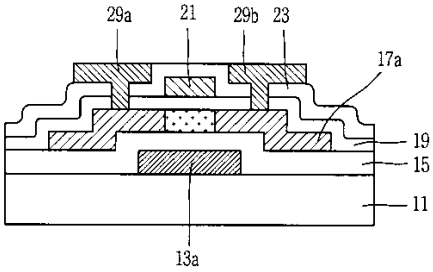
도면1g



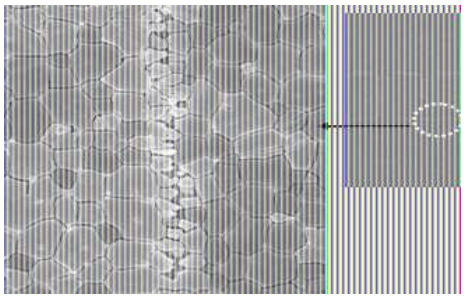
도면1h



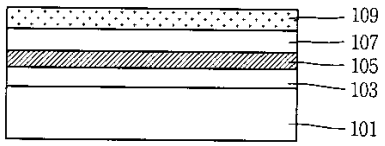
도면1i



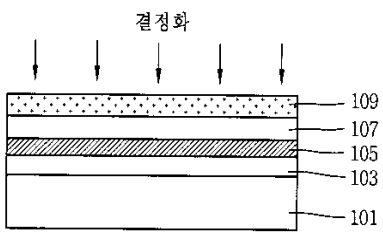
도면2



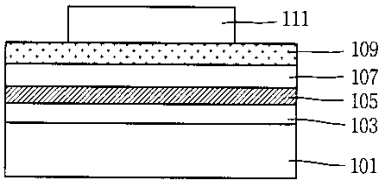
도면3a



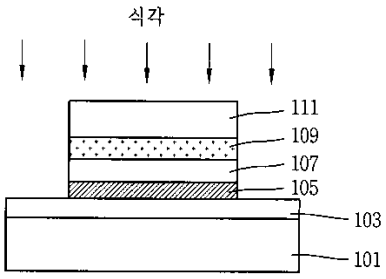
도면3b



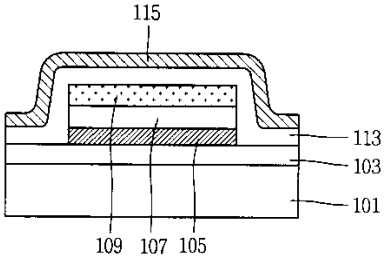
도면3c



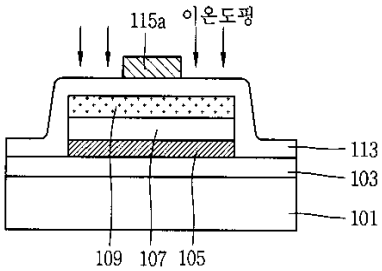
도면3d



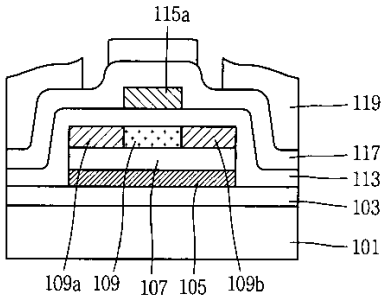
도면3e



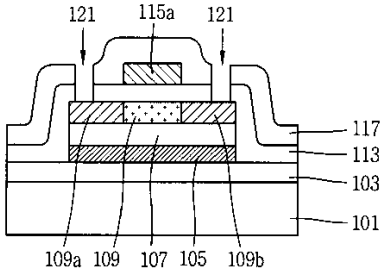
도면3f



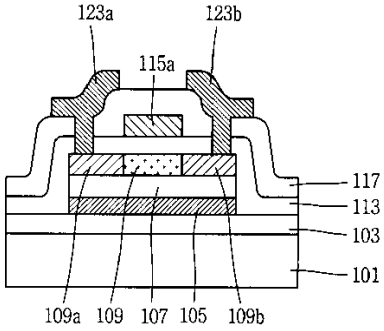
도면3g



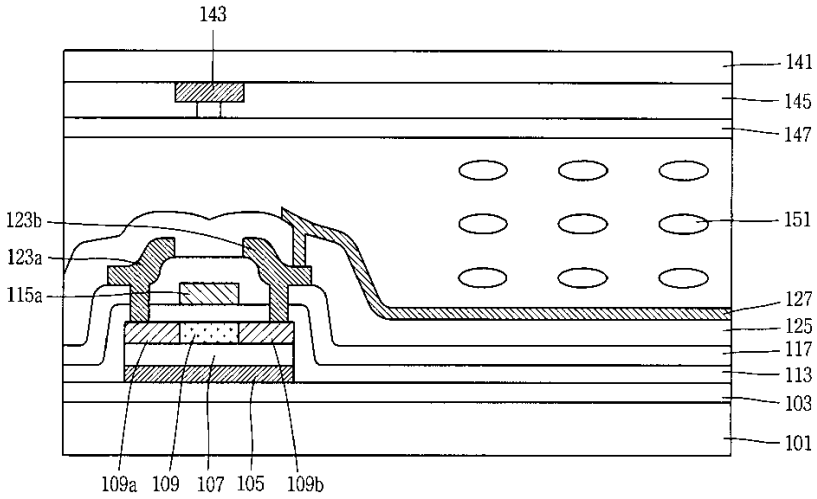
도면3h



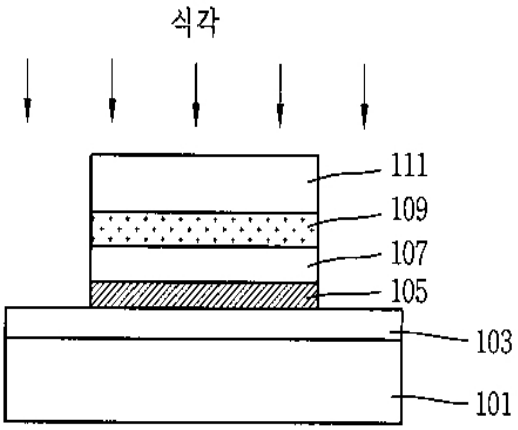
도면3i



도면3j


143
141
145
147
123b
151
123a
115a
127
125
117
113
103
101
109a
109
107
105
109b

专利名称(译)	液晶显示元件及其制造方法		
公开(公告)号	KR1020070072199A	公开(公告)日	2007-07-04
申请号	KR1020050136196	申请日	2005-12-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE KI HONG		
发明人	LEE,KI HONG		
IPC分类号	G02F1/136		
CPC分类号	G02F1/136209 G02F1/136227 G02F1/136277 G02F2001/13625 H01L27/1214 H01L29/78633		
代理人(译)	PARK，JANG WON		
外部链接	Espacenet		

摘要(译)

它由根据本发明的液晶显示器制造方法组成，作为液晶显示器件及其制造方法，减少掩模工艺数量而没有本发明的未对准问题是连续层叠的步骤。基板上的遮光层和缓冲层和有源层，结晶有源层的步骤，如上所述的结晶有源层和形成有源层图案的步骤，缓冲层图案和光阻挡膜图案的缓冲层和光图案化屏蔽层，在整个基板上形成栅极绝缘层的步骤，在栅极绝缘层上形成栅电极的步骤，形成具有暴露接触孔的接触孔的层间绝缘膜的步骤在栅极电极两侧的有源层图案到整个衬底，以及形成源极和d的步骤雨水电极连接在具有有源层图案的层间绝缘膜上。遮光层，缓冲层，固相结晶，光学截止掩模。