(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0030208
(43) 공개일자 2008년04월04일

(51) Int. Cl.
G02F 1/133 (2006.01)
(21) 출원번호 10-2006-0095977
(22) 출원일자 2006년09월29일
심사청구일자 없음

(71) 출원인
삼성전자주식회사
경기도 수원시 영통구 매탄동 416
(72) 발명자
양진욱
경기도 수원시 장안구 율전동 삼성아파트 207동 604호
박용세
경기도 성남시 분당구 금곡동 코오롱하늘채아파트 A동 503호
한정인
서울특별시 은평구 구산동 100-6 구산빌라 다동 101호
(74) 대리인
팬코리아특허법인

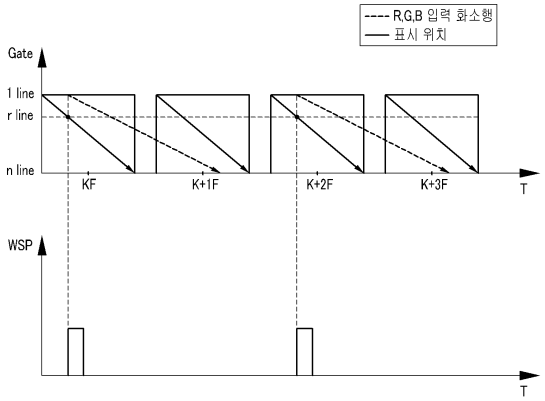
전체 청구항 수 : 총 7 항

(54) 액정 표시 장치

(57) 요 약

본 발명은 액정 표시 장치에 대한 것으로서, 이 장치는 한 프레임마다 영상을 표시하는 복수의 화소, 상기 화소에 게이트 신호를 공급하는 게이트 구동부, 데이터 입력 신호를 생성하여 외부로 출력하고, 상기 데이터 입력 신호에 따라 전송되는 입력 영상 신호를 신호 처리하여 출력 영상 신호를 출력하는 신호 제어부, 그리고 상기 출력 영상 신호를 아날로그 데이터 전압으로 변환하여 상기 화소에 공급하는 데이터 구동부를 포함한다. 따라서 신호 제어부가 입력 영상 신호의 수신을 지시하는 신호를 생성하여 외부로 출력함으로써 화면 겹침 현상을 방지할 수 있다.

대표도 - 도4



특허청구의 범위

청구항 1

한 프레임마다 영상을 표시하는 복수의 화소,

상기 화소에 게이트 신호를 공급하는 게이트 구동부,

데이터 입력 신호를 생성하여 외부로 출력하고, 상기 데이터 입력 신호에 따라 전송되는 입력 영상 신호를 신호 처리하여 출력 영상 신호를 출력하는 신호 제어부, 그리고

상기 출력 영상 신호를 아날로그 데이터 전압으로 변환하여 상기 화소에 공급하는 데이터 구동부

를 포함하는 액정 표시 장치.

청구항 2

제1항에서,

상기 데이터 입력 신호는 상기 입력 영상 신호가 전송되는 프레임 및 화소행을 정의하는 액정 표시 장치.

청구항 3

제2항에서,

상기 입력 영상 신호의 프레임 주파수와 상기 출력 영상 신호의 프레임 주파수는 서로 다른 액정 표시 장치.

청구항 4

제3항에서,

상기 데이터 입력 신호는 상기 입력 영상 신호의 프레임 주파수, 상기 출력 영상 신호의 프레임 주파수 및 총 화소행에 기초하여 생성되는 액정 표시 장치.

청구항 5

제4항에서,

상기 출력 영상 신호의 프레임 주파수가 상기 입력 영상 신호의 프레임 주파수보다 큰 경우, 상기 데이터 입력 신호는 두 프레임 주기로 출력되는 액정 표시 장치.

청구항 6

제5항에서,

상기 입력 영상 신호가 수신되는 상기 화소행 r은 아래 식을 충족하는 액정 표시 장치.

$1 \leq r < (2 \cdot n+p) - 1FDT/1LDT$

{n은 총 화소행, p는 프레임 사이의 블랭킹 구간의 수평 기간 수, 1FDT는 한 프레임 입력 영상 신호 수신 시간, 1LDT는 한 화소행 출력 영상 신호 출력 시간}

청구항 7

제6항에서,

상기 액정 표시 장치는 MDDI를 더 포함하고, 상기 데이터 입력 신호는 MDDI 핀을 통하여 송신되는 액정 표시 장치.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<6> 본 발명은 액정 표시 장치에 관한 것이다.

<7> 최근 퍼스널 컴퓨터나 텔레비전 등의 경량화 및 박형화에 따라 표시 장치도 경량화 및 박형화가 요구되고 있으며, 이러한 요구에 따라 음극선관(cathode ray tube, CRT)이 평판 표시 장치로 대체되고 있다.

<8> 이러한 평판 표시 장치에는 액정 표시 장치(liquid crystal display, LCD), 전계 방출 표시 장치(field emission display, FED), 유기 발광 표시 장치(organic light emitting display), 플라스마 표시 장치(plasma display panel, PDP) 등이 있다.

<9> 일반적으로 액티브 매트릭스형 평판 표시 장치에서는 복수의 화소가 매트릭스 형태로 배열되며, 주어진 휘도 정보에 따라 각 화소의 광 강도를 제어함으로써 화상을 표시한다. 이 중 액정 표시 장치는 화소 전극 및 공통 전극이 구비된 두 표시판과 그 사이에 들어 있는 유전율 이방성을 갖는 액정층을 포함한다. 액정 표시 장치는 게이트 신호에 따라 차례로 턴 온되는 스위칭 소자를 통하여 액정층에 전기장을 인가하고, 이 전기장의 세기를 조절하여 액정층을 통과하는 빛의 투과율을 조절함으로써 원하는 화상을 얻는다.

<10> 이러한 액정 표시 장치는 외부로부터 입력 영상 신호를 수신하는 속도와 해당 영상을 표시 하는 속도가 동기되지 않는 경우, 화면 겹침 현상이 발생한다.

<11> 이 현상은 정지 화면의 경우에는 이벤트가 많이 발생하지 않아 시인적으로 잘 느끼지 못하지만 동영상과 같은 이벤트가 많은 경우 잘 관찰된다. 특히, 카메라 모드에서 카메라를 흔들 때, 즉 프레임 간 입력 영상 신호의 차이가 많고 이벤트 발생도 많을 때 많이 관찰된다.

발명이 이루고자 하는 기술적 과제

<12> 본 발명이 이루고자 하는 기술적 과제는 비동기 데이터 전송 방식에서 화면 겹침 현상을 방지할 수 있는 액정 표시 장치를 제공하는 것이다.

발명의 구성 및 작용

<13> 이러한 기술적 과제를 이루기 위한 본 발명의 한 실시예에 따른 액정 표시 장치는 한 프레임마다 영상을 표시하는 복수의 화소, 상기 화소에 게이트 신호를 공급하는 게이트 구동부, 데이터 입력 신호를 생성하여 외부로 출력하고, 상기 데이터 입력 신호에 따라 전송되는 입력 영상 신호를 신호 처리하여 출력 영상 신호를 출력하는 신호 제어부, 그리고 상기 출력 영상 신호를 아날로그 데이터 전압으로 변환하여 상기 화소에 공급하는 데이터 구동부를 포함한다.

<14> 상기 데이터 입력 신호는 상기 입력 영상 신호가 전송되는 프레임 및 화소행을 정의할 수 있다.

<15> 상기 입력 영상 신호의 프레임 주파수와 상기 출력 영상 신호의 프레임 주파수는 서로 다를 수 있다.

<16> 상기 데이터 입력 신호는 상기 입력 영상 신호의 프레임 주파수, 상기 출력 영상 신호의 프레임 주파수 및 총 화소행에 기초하여 생성될 수 있다.

<17> 상기 출력 영상 신호의 프레임 주파수가 상기 입력 영상 신호의 프레임 주파수보다 큰 경우, 상기 데이터 입력 신호는 두 프레임 주기로 출력될 수 있다.

<18> 상기 입력 영상 신호가 수신되는 상기 화소행 r은 아래 식을 충족할 수 있다.

<19> $1 \le r < (2 \cdot n+p) - 1FDT/1LDT$

<20> {n은 총 화소행, p는 프레임 사이의 블랭킹 구간의 수평 기간 수, 1FDT는 한 프레임 입력 영상 신호 수신 시간, 1LDT는 한 화소행 출력 영상 신호 출력 시간}

<21> 상기 액정 표시 장치는 MDDI를 더 포함하고, 상기 데이터 입력 신호는 MDDI 핀을 통하여 송신될 수 있다.

<22> 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다.

<23> 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할

때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

<24> 먼저, 도 1 및 도 2를 참고하여 본 발명의 한 실시예에 따른 액정 표시 장치에 대하여 상세하게 설명한다.

<25> 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이고, 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치에서 한 화소의 등가 회로도이다.

<26> 도 1을 참고하면, 본 발명의 한 실시예에 따른 액정 표시 장치는 액정 표시판 조립체(liquid crystal panel assembly)(300), 게이트 구동부(gate driver)(400), 데이터 구동부(data driver)(500), 계조 전압 생성부(gray voltage generator)(800) 및 신호 제어부(signal controller)(600)를 포함한다.

<27> 도 1을 참고하면, 액정 표시판 조립체(300)는 등가 회로로 볼 때 복수의 신호선(signal line)(G_1-G_n, D_1-D_m)과 이에 연결되어 있으며 대략 행렬의 형태로 배열된 복수의 화소(pixel)(PX)를 포함한다. 반면, 도 2에 도시한 구조로 볼 때 액정 표시판 조립체(300)는 서로 마주하는 하부 및 상부 표시판(100, 200)과 그 사이에 들어 있는 액정층(3)을 포함한다.

<28> 신호선(G_1-G_n, D_1-D_m)은 게이트 신호("주사 신호"라고도 함)를 전달하는 복수의 게이트선(G_1-G_n)과 데이터 전압을 전달하는 복수의 데이터선(D_1-D_m)을 포함한다. 게이트선(G_1-G_n)은 대략 행 방향으로 뻗으며 서로가 거의 평행하고, 데이터선(D_1-D_m)은 대략 열 방향으로 뻗으며 서로가 거의 평행하다.

<29> 각 화소(PX), 예를 들면 i번째(i=1, 2, …, n) 게이트선(G_i)과 j번째(j=1, 2, …, m) 데이터선(D_j)에 연결된 화소(PX)는 신호선(G_i, D_j)에 연결된 스위칭 소자(Q)와 이에 연결된 액정 축전기(liquid crystal capacitor)(Clc) 및 유지 축전기(storage capacitor)(Cst)를 포함한다. 유지 축전기(Cst)는 필요에 따라 생략할 수 있다.

<30> 스위칭 소자(Q)는 하부 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자로서, 그 제어 단자는 게이트선(G_i)과 연결되어 있고, 입력 단자는 데이터선(D_j)과 연결되어 있으며, 출력 단자는 액정 축전기(Clc) 및 유지 축전기(Cst)와 연결되어 있다.

<31> 액정 축전기(Clc)는 하부 표시판(100)의 화소 전극(191)과 상부 표시판(200)의 공통 전극(270)을 두 단자로 하며 두 전극(191, 270) 사이의 액정층(3)은 유전체로서 기능한다. 화소 전극(191)은 스위칭 소자(Q)와 연결되며, 공통 전극(270)은 상부 표시판(200)의 전면에 형성되어 있고 공통 전압(Vcom)을 인가 받는다. 도 2에서와는 달리 공통 전극(270)이 하부 표시판(100)에 구비되는 경우도 있으며 이때에는 두 전극(191, 270) 중 적어도 하나가 선형 또는 막대형으로 만들어질 수 있다.

<32> 액정 축전기(Clc)의 보조적인 역할을 하는 유지 축전기(Cst)는 하부 표시판(100)에 구비된 별개의 신호선(도시하지 않음)과 화소 전극(191)이 절연체를 사이에 두고 중첩되어 이루어지며 이 별개의 신호선에는 공통 전압(Vcom) 따위의 정해진 전압이 인가된다. 그러나 유지 축전기(Cst)는 화소 전극(191)이 절연체를 매개로 바로 위의 전단 게이트선(G_{i-1})과 중첩되어 이루어질 수 있다.

<33> 한편, 색 표시를 구현하기 위해서는 각 화소(PX)가 기본색(primary color) 중 하나를 고유하게 표시하거나(공간 분할) 각 화소(PX)가 시간에 따라 번갈아 기본색을 표시하게(시간 분할) 하여 이들 기본색의 공간적, 시간적 합으로 원하는 색상이 인식되도록 한다. 기본색의 예로는 적색, 녹색, 청색 등 삼원색을 들 수 있다. 도 2는 공간 분할의 한 예로서 각 화소(PX)가 화소 전극(191)에 대응하는 상부 표시판(200)의 영역에 기본색 중 하나를 나타내는 색 필터(230)를 구비함을 보여주고 있다. 도 2와는 달리 색 필터(230)는 하부 표시판(100)의 화소 전극(191) 위 또는 아래에 둘 수도 있다.

<34> 액정 표시판 조립체(300)에는 적어도 하나의 편광자(도시하지 않음)가 구비되어 있다.

<35> 다시 도 1을 참고하면, 계조 전압 생성부(800)는 화소(PX)의 투과율과 관련된 전체 계조 전압 또는 한정된 수효의 계조 전압(앞으로 "기준 계조 전압"이라 한다)을 생성한다. (기준) 계조 전압은 공통 전압(Vcom)에 대하여 양의 값을 가지는 것과 음의 값을 가지는 것을 포함할 수 있다.

<36> 게이트 구동부(400)는 액정 표시판 조립체(300)의 게이트선(G_1-G_n)과 연결되어 게이트 온 전압(Von)과 게이트 오프 전압(Voff)의 조합으로 이루어진 게이트 신호를 게이트선(G_1-G_n)에 인가한다.

<37> 데이터 구동부(500)는 액정 표시판 조립체(300)의 데이터선(D_1-D_m)과 연결되어 있으며, 계조 전압 생성부(800)로부터의 계조 전압을 선택하고 이를 데이터 전압으로서 데이터선(D_1-D_m)에 인가한다. 그러나 계조 전압 생성부(800)가 계조 전압을 모두 제공하는 것이 아니라 한정된 수효의 기준 계조 전압만을 제공하는 경우에, 데이터 구동부(500)는 기준 계조 전압을 분압하여 원하는 데이터 전압을 생성한다.

<38> 신호 제어부(600)는 게이트 구동부(400) 및 데이터 구동부(500) 등을 제어한다.

<39> 이러한 구동 장치(400, 500, 600, 800) 각각은 적어도 하나의 집적 회로 칩의 형태로 액정 표시판 조립체(300) 위에 직접 장착되거나, 가요성 인쇄 회로막(flexible printed circuit film)(도시하지 않음) 위에 장착되어 TCP(tape carrier package)의 형태로 액정 표시판 조립체(300)에 부착되거나, 별도의 인쇄 회로 기판(printed circuit board)(도시하지 않음) 위에 장착될 수도 있다. 이와는 달리, 이들 구동 장치(400, 500, 600, 800)가 신호선(G_1-G_n, D_1-D_m) 및 박막 트랜지스터 스위칭 소자(Q) 따위와 함께 액정 표시판 조립체(300)에 집적될 수도 있다. 또한, 구동 장치(400, 500, 600, 800)는 단일 칩으로 집적될 수 있으며, 이 경우 이들 중 적어도 하나 또는 이들을 이루는 적어도 하나의 회로 소자가 단일 칩 바깥에 있을 수 있다.

<40> 그러면 이러한 액정 표시 장치의 동작에 대하여 상세하게 설명한다.

<41> 신호 제어부(600)는 외부의 그래픽 제어기(도시하지 않음)로부터 입력 영상 신호(R, G, B) 및 이의 표시를 제어하는 입력 제어 신호를 수신한다. 입력 영상 신호(R, G, B)는 각 화소(PX)의 휘도(luminance) 정보를 담고 있으며 휘도는 정해진 수효, 예를 들면 1024(=2^{10}), 256(=2^8) 또는 64(=2^6) 개의 계조(gray)를 가지고 있다. 입력 제어 신호의 예로는 수직 동기 신호(Vsync)와 수평 동기 신호(Hsync), 메인 클록 신호(MCLK), 데이터 인에이블 신호(DE) 등이 있다.

<42> 신호 제어부(600)는 입력 영상 신호(R, G, B)와 입력 제어 신호를 기초로 입력 영상 신호(R, G, B)를 액정 표시판 조립체(300)의 동작 조건에 맞게 적절히 처리하고 게이트 제어 신호(CONT1) 및 데이터 제어 신호(CONT2) 등을 생성한 후, 게이트 제어 신호(CONT1)를 게이트 구동부(400)로 내보내고 데이터 제어 신호(CONT2)와 처리한 출력 영상 신호(DAT)를 데이터 구동부(500)로 내보낸다. 신호 제어부는 출력 영상 신호(DAT)는 입력 영상 신호(R, G, B)와는 다른 프레임 주파수로 출력된다.

<43> 게이트 제어 신호(CONT1)는 주사 시작을 지시하는 주사 시작 신호(STV)와 게이트 온 전압(Von)의 출력 주기를 제어하는 적어도 하나의 클록 신호를 포함한다. 게이트 제어 신호(CONT1)는 또한 게이트 온 전압(Von)의 지속 시간을 한정하는 출력 인에이블 신호(OE)를 더 포함할 수 있다.

<44> 데이터 제어 신호(CONT2)는 한 행의 화소(PX)에 대한 디지털 영상 신호(DAT)의 전송 시작을 알리는 수평 동기 시작 신호(STH)와 데이터선(D_1-D_m)에 아날로그 데이터 전압을 인가하라는 로드 신호(LOAD) 및 데이터 클록 신호(HCLK)를 포함한다. 데이터 제어 신호(CONT2)는 또한 공통 전압(Vcom)에 대한 데이터 전압의 극성(이하 "공통 전압에 대한 데이터 전압의 극성"을 줄여 "데이터 전압의 극성"이라 함)을 반전시키는 반전 신호(RVS)를 더 포함할 수 있다.

<45> 신호 제어부(600)로부터의 데이터 제어 신호(CONT2)에 따라, 데이터 구동부(500)는 한 행의 화소(PX)에 대한 디지털 출력 영상 신호(DAT)를 수신하고, 각 디지털 출력 영상 신호(DAT)에 대응하는 계조 전압을 선택함으로써 디지털 출력 영상 신호(DAT)를 아날로그 데이터 전압으로 변환한 다음, 이를 해당 데이터선(D_1-D_m)에 인가한다.

<46> 게이트 구동부(400)는 신호 제어부(600)로부터의 게이트 제어 신호(CONT1)에 따라 게이트 온 전압(Von)을 게이트선(G_1-G_n)에 인가하여 이 게이트선(G_1-G_n)에 연결된 스위칭 소자(Q)를 턴 온시킨다. 그러면, 데이터선(D_1-D_m)에 인가된 데이터 전압이 턴 온된 스위칭 소자(Q)를 통하여 해당 화소(PX)에 인가된다.

<47> 화소(PX)에 인가된 데이터 전압과 공통 전압(Vcom)의 차이는 액정 축전기(Clc)의 충전 전압, 즉 화소 전압으로서 나타난다. 액정 분자들은 화소 전압의 크기에 따라 그 배열을 달리하며 이에 따라 액정층(3)을 통과하는 빛의 편광이 변화한다. 이러한 편광의 변화는 편광자에 의하여 빛의 투과율 변화로 나타나며, 이를 통해 화소(PX)는 출력 영상 신호(DAT)의 계조가 나타내는 휘도를 표시한다.

<48> 1 수평 주기["1H"라고도 쓰며, 수평 동기 신호(Hsync) 및 데이터 인에이블 신호(DE)의 한 주기와 동일함]를 단위로 하여 이러한 과정을 되풀이함으로써, 모든 게이트선(G_1-G_n)에 대하여 차례로 게이트 온 전압(Von)을 인가하

고 모든 화소(PX)에 데이터 전압을 인가하여 한 프레임(frame)의 영상을 표시한다.

<49> 한 프레임이 끝나면 다음 프레임이 시작되고 각 화소(PX)에 인가되는 데이터 전압의 극성이 이전 프레임에서의 극성과 반대가 되도록 데이터 구동부(500)에 인가되는 반전 신호(RVS)의 상태가 제어된다("프레임 반전"). 이때, 한 프레임 내에서도 반전 신호(RVS)의 특성에 따라 한 데이터선을 통하여 흐르는 데이터 전압의 극성이 주기적으로 바뀌거나(보기: 행 반전, 점 반전), 한 화소행에 인가되는 데이터 전압의 극성도 서로 다를 수 있다(보기: 열 반전, 점 반전).

<50> 이하에서는 도 3 내지 도 5를 참조하여 본 발명의 한 실시예에 따른 신호 제어부(600)에 대해 상세히 설명한다.

<51> 도 3은 본 발명의 한 실시예에 따른 액정 표시 장치의 신호 제어부를 나타내는 블록도이고, 도 4는 본 발명의 한 실시예에 따른 액정 표시 장치의 동작을 나타내는 신호 파형도이며, 도 5는 본 발명의 한 실시예에 따른 액정 표시 장치의 영상 신호 전송을 나타내는 순서도이다.

<52> 도 3을 참조하면, 본 발명의 한 실시예에 따른 신호 제어부(600)는 신호 수신부(610), 기억부(630) 및 데이터 입력 신호 생성부(650)를 포함한다.

<53> 신호 수신부(610)는 외부(도시하지 않음)로부터 특정 프레임 주파수(frame frequency)의 입력 영상 신호(R, G, B)를 수신하고, 이를 재정렬하여 출력한다. 이러한 신호 수신부(610)는 인터페이싱 방식에 따라 CPU 인터페이스 또는 MDDI(Mobile display digital interface) 등을 포함할 수 있다.

<54> 기억부(630)는 프레임 메모리(도시하지 않음)를 포함하며, 수신부(610)로부터 한 프레임 단위의 입력 영상 신호(R, G, B)를 받아 기억한다.

<55> 이러한 기억부(630)는 한 프레임의 입력 영상 신호(R, G, B)를 한 화소행에 대한 영상 신호(DAT)로 나누어 데이터 구동부(500)로 출력한다. 이러한 출력 영상 신호(DAT)는 입력 영상 신호(R, G, B)와 다른 프레임 주파수로 출력되며 출력 영상 신호(DAT)의 프레임 주파수에 따라 한 프레임 유지 시간이 결정된다.

<56> 데이터 입력 신호 생성부(650)는 입력 영상 신호(R, G, B)의 수신 시작 시간을 결정하는 데이터 입력 신호(WSP)를 생성하여 외부(도시하지 않음)로 출력한다.

<57> 이러한 데이터 입력 신호(WSP)는 입력 영상 신호(R, G, B)의 수신이 시작되는 프레임과 그때 데이터 전압을 공급받는 화소행에 대한 정보를 가지며, 도 4와 같이 펄스 신호일 수 있다.

<58> 도 4는 시간에 대한 프레임의 영상 표시 위치를 나타낸 그래프로서, 한 프레임의 입력 영상 신호(R, G, B)에 대한 영상 표시 위치를 실선으로, 수신되는 입력 영상 신호(R, G, B)에 대응하는 화소행을 점선으로 각각 나타내고 있다.

<59> 각 프레임 사이에는 블랭킹(blanking) 구간이 설정되고 이러한 블랭킹 구간은 백 포치(back porch)와 프론트 포치(front porch)를 포함하며, 그 합은 1 수평 기간(1H)의 정수배일 수 있다.

<60> 영상 표시 속도는 기억부(630)에서 출력 영상 신호(DAT)의 프레임 주파수에 따라 결정된다. 입력 영상 신호(R, G, B)의 프레임 주파수와 출력 영상 신호(DAT)의 프레임 주파수가 다른 경우, 일반적으로 출력 영상 신호(DAT)의 프레임 주파수가 더 크며, 이에 따라 입력 영상 신호(R, G, B)의 수신 속도는 그 영상 표시 속도보다 늦다. 즉, 실선의 기울기의 절대값은 점선의 기울기의 절대값보다 크다.

<61> 이에 따라 기억부(630)에 저장되어 있는 한 프레임의 출력 영상 신호(DAT)가 모두 출력되기 전에 다음 프레임의 입력 영상 신호(R, G, B)가 기억부(630)에 저장되어, 화면의 일부는 현재 프레임의 영상을 표시하고, 나머지는 다음 프레임의 영상을 표시하는 화면 겹침 현상일 발생한다.

<62> 도 5와 같이 한 프레임의 입력 영상 신호의 수신이 끝난 후, 본 발명의 액정 표시 장치는 외부(도시하지 않음)로부터 다음 프레임의 입력 영상 신호(R, G, B)의 수신을 시작하는 데이터 입력 신호(WSP)를 신호 제어부(600)에서 생성하여 외부(도시하지 않음)로 출력한다.

<63> 이러한 데이터 입력 신호(WSP)는 출력 영상 신호(DAT)의 출력과 교차하지 않게 입력 영상 신호(R, G, B)의 전송이 진행될 수 있는 시간, 즉 프레임 및 영상이 표시되는 화소행에 대한 정보를 가진다.

<64> 입력 영상 신호(R, G, B)의 프레임 주파수가 출력 영상 신호(DAT)의 프레임 주파수보다 작은 경우, 데이터 입력 신호(WSP)는 2 이상의 프레임을 주기로 출력된다.

<65> 또한, 데이터 입력 신호(WSP)가 출력되는 화소행은 아래와 같이 결정된다.

<66> $1 \leq r < (2 \cdot n+p)-1FDT/1LDT$

<67> 이때, r은 데이터 전압이 인가되고 있는 화소행, n은 총 화소행, p는 프레임 사이의 포치가 차지하는 수평 기간의 수, 1FDT는 한 프레임의 입력 영상 신호(R, G, B) 수신 시간, 1LDT는 한 화소행의 출력 영상 신호(DAT) 출력 시간을 각각 나타낸다.

<68> 예를 들어, 입력 영상 신호(R, G, B)의 프레임 주파수가 40Hz, 출력 영상 신호(DAT)의 프레임 주파수가 70Hz, 총 화소행이 320, 양 포치가 차지하는 수평 기간이 16개라고 가정하자.

<69> 한 화소행의 출력 영상 신호(DAT) 출력 시간은 1/70/(320+8), 즉, 44us이고, 한 프레임의 입력 영상 신호(R, G, B) 수신 시간은 1/40, 즉, 25ms이다. 따라서 한 프레임의 입력 영상 신호(R, G, B)가 수신되는 동안 영상을 표시할 수 있는 화소행은 약 555행 정도가 된다.

<70> 입력 영상 신호(R, G, B) 전송 시작 시점의 화소행이 r 이면, 전송이 끝날 시점의 화소행은 r+555가 된다.

<71> 이때, r+555는 640(2프레임의 화소행 수)+16(백 포치 및 프론트 포치의 수)보다 작아야 한다. 따라서 r은 101보다 작으며, 1보다 큰 값을 가진다.

<72> 이와 같이 연산된 화소행에 따라 데이터 입력 신호(WSP)가 생성되어 외부(도시하지 않음)로 출력되고, 외부의 그래픽 제어기(도시하지 안음)는 데이터 입력 신호(WSP)에 따라 다음 프레임의 입력 영상 신호(R, G, B)를 전송하며, 신호 제어부(600)는 한 프레임 단위의 입력 영상 신호(R, G, B)를 수신하여 기억한다. 한편, 신호 수신부(610)가 MDDI를 포함하는 경우, 데이터 입력 신호(WSP)는 별도의 핀 없이, 기존의 핀을 통하여 외부로 전송될 수 있다.

발명의 효과

<73> 이와 같이, 본 발명에 따른 액정 표시 장치는 신호 제어부가 입력 영상 신호의 수신을 지시하는 신호를 생성하여 외부로 출력함으로써 화면 겹침 현상을 방지할 수 있다.

<74> 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

도면의 간단한 설명

<1> 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이다.

<2> 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.

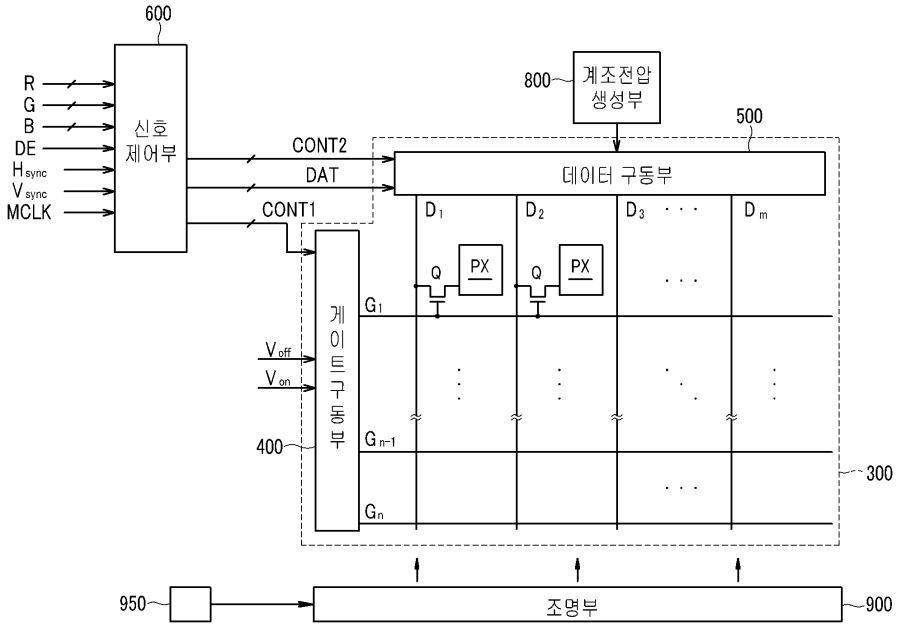
<3> 도 3은 본 발명의 한 실시예에 따른 액정 표시 장치의 신호 제어부를 나타내는 블록도이다.

<4> 도 4는 본 발명의 한 실시예에 따른 액정 표시 장치의 동작을 나타내는 신호 파형도이다.

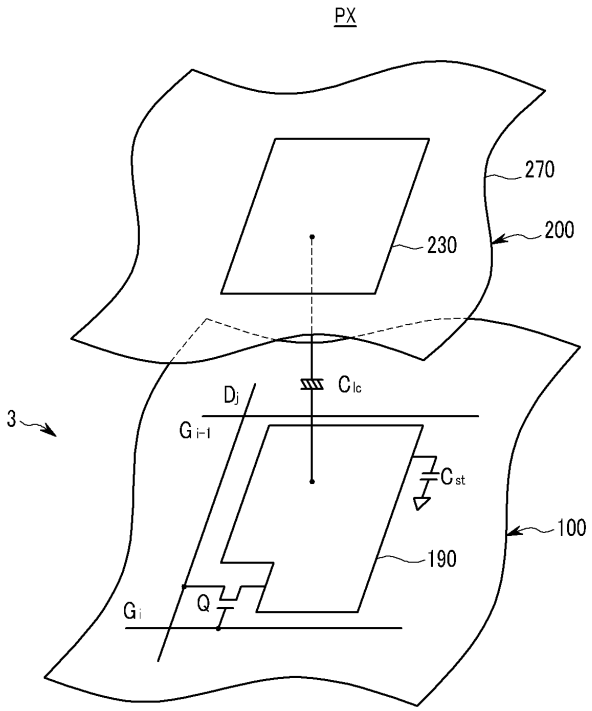
<5> 도 5는 본 발명의 한 실시예에 따른 액정 표시 장치의 영상 신호 전송을 나타내는 순서도이다.

도면

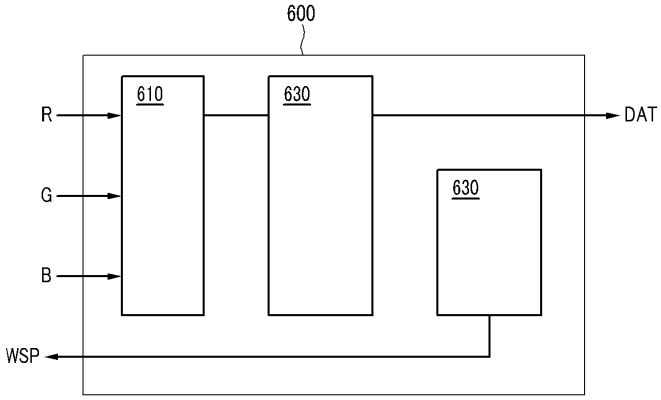
도면1


600
R
G
B
DE
Hsync
Vsync
MCLK
신호
제어부
CONT2
DAT
CONT1
800
계조전압
생성부
500
데이터 구동부
D1
D2
D3
Dm
Q
PX
G1
Voff
Von
게이트구동부
400
Gn-1
Gn
300
950
조명부
900

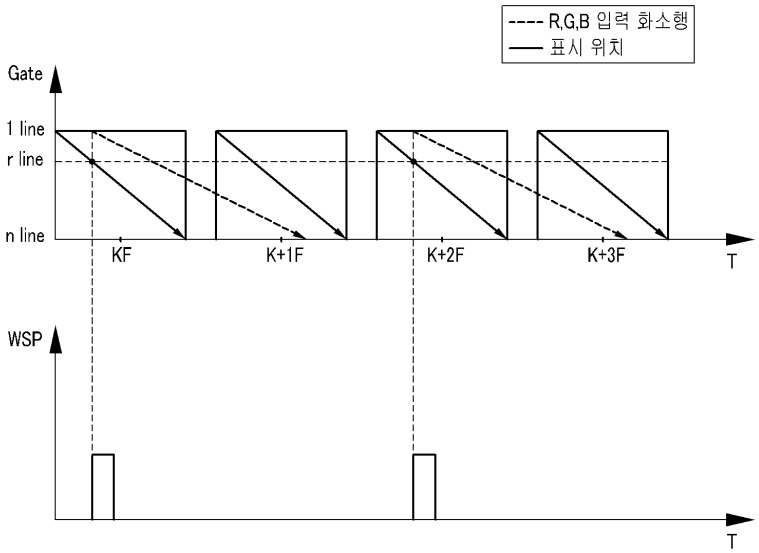
도면2


PX
270
200
230
Clc
Dj
Gi-1
3
Cst
100
190
Gi
Q

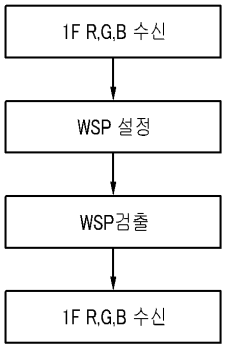
도면3


600
610
630
630
R
G
B
DAT
WSP

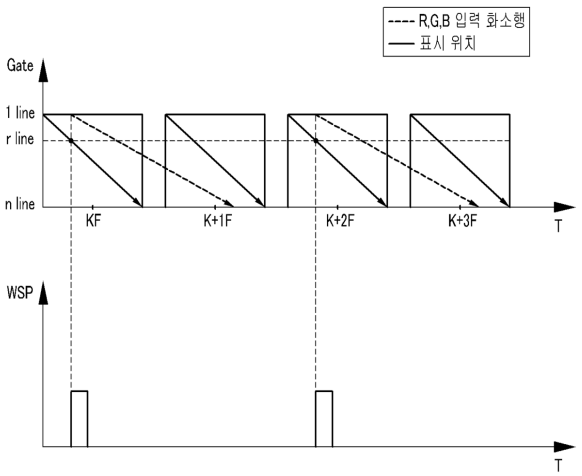
도면4


R,G,B 입력 화소행
표시 위치
Gate
1 line
r line
n line
KF
K+1F
K+2F
K+3F
T
WSP
T

도면5


1F R,G,B 수신
WSP 설정
WSP검출
1F R,G,B 수신

专利名称(译)	液晶显示器		
公开(公告)号	KR1020080030208A	公开(公告)日	2008-04-04
申请号	KR1020060095977	申请日	2006-09-29
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	YANG JIN WOOK 양진욱 PARK YONG SE 박용세 HAN JUNG IN 한정인		
发明人	양진욱 박용세 한정인		
IPC分类号	G02F1/133		
CPC分类号	G09G3/3611 G09G3/3688 G09G2300/0828		
外部链接	Espacenet		

摘要(译)

本发明包括产生多个像素的信号控制单元，其中该装置在一帧处指示用于向像素提供栅极信号的栅极驱动单元的图像，以及关于液晶显示器的数据输入信号并输出到外部和信号处理根据数据输入信号发送的输入视频信号，并输出输出视频信号和数据驱动器，其将输出视频信号转换为模拟数据电压并提供像素。因此，通过信号控制单元指示正在产生输入视频信号的接收并输出到外部的信号，可以防止屏幕重叠现象。液晶显示，数据传输和异步传输。