



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2007-0095660  
(43) 공개일자 2007년10월01일

(51) Int. Cl.

G02F 1/136 (2006.01)  
(21) 출원번호 10-2006-0026142  
(22) 출원일자 2006년03월22일  
심사청구일자 없음

(71) 출원인  
**삼성전자주식회사**  
경기도 수원시 영통구 매탄동 416  
(72) 범례

### (72) 빨명자

(72) 발명자

# 유영훈

충청남도 천안시 쌍용2동 월봉벽산태영아파트 10  
1동 905호

송영구

경기도 수원시 팔달구 영통동 벽적골9단지 삼성아파트 921동1201호

(뒤면에 계속)

### (74) 대리인     (대리인, 대리인, 대리인)

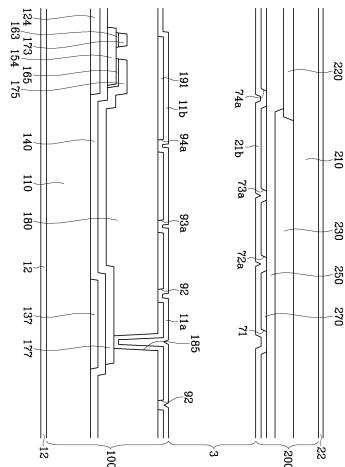
전체 청구항 수 : 총 4 항

#### (54) 액정 표시 장치 및 그의 제조 방법

(57) 요약

본 발명은 액정 표시 장치 및 그의 제조 방법에 관한 것이다. 본 발명에 따른 액정 표시 장치는 기판, 상기 기판 위에 형성되어 있는 유지 전극선, 상기 유지 전극선과 적어도 일부 중첩하는 화소 전극, 그리고 상기 유지 전극선과 상기 화소 전극 사이에 형성되어 있는 보호막을 포함하고, 상기 보호막은 상기 유지 전극선과 중첩하는 제1 영역 및 상기 유지 전극선과 중첩하지 않는 제2 영역을 포함하며, 상기 제1 영역의 상면은 상기 제2 영역의 상면과 같거나 낮다.

## 대표도 - 도6



(72) 발명자  
엄민식  
서울 송파구 문정2동 훼미리1단지아파트 106동 70  
7호

양병덕  
경기도 수원시 팔달구 영통동 청명마을3단지 동신  
아파트 313동1602호

---

## 특허청구의 범위

### 청구항 1

기판,

상기 기판 위에 형성되어 있는 유지 전극선,

상기 유지 전극선과 적어도 일부 중첩하는 화소 전극, 그리고

상기 유지 전극선과 상기 화소 전극 사이에 형성되어 있는 보호막

을 포함하고,

상기 보호막은 상기 유지 전극선과 중첩하는 제1 영역 및 상기 유지 전극선과 중첩하지 않는 제2 영역을 포함하며,

상기 제1 영역의 상면은 상기 제2 영역의 상면과 같거나 낮은

액정 표시 장치.

### 청구항 2

제1항에서,

상기 보호막은 유기 절연물을 포함하는 액정 표시 장치.

### 청구항 3

기판 위에 게이트선 및 유지 전극선을 형성하는 단계,

상기 기판 위에 게이트 절연막을 적층하는 단계,

상기 게이트 절연막 위에 반도체층을 형성하는 단계,

상기 게이트 절연막 위에 데이터선 및 드레인 전극을 형성하는 단계,

상기 데이터선 위에 유기막을 적층하는 단계, 그리고

상기 유기막 중 상기 유지 전극선과 중첩하는 제1 영역의 상면을, 상기 유기막 중 상기 유지 전극선과 중첩하지 않는 제2 영역의 상면과 같거나 낮게 하는 단계

를 포함하는 액정 표시 장치의 제조 방법.

### 청구항 4

제3항에서,

상기 단차를 제거하는 단계는 상기 유기막을 부분 노광하는 단계를 포함하는 액정 표시 장치의 제조 방법.

## 명세서

### 발명의 상세한 설명

#### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

<28>

본 발명은 액정 표시 장치 및 그의 제조 방법에 관한 것이다.

<29>

액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전기 장 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 삽입되어 있는 액정층으로 이루어지며, 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성하고 이를 통하여 액정층의 액정 분자들의 배향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

- <30> 액정 표시 장치는 또한 각 화소 전극에 연결되어 있는 스위칭 소자 및 스위칭 소자를 제어하여 화소 전극에 전압을 인가하기 위한 게이트선과 데이터선 등 다수의 신호선을 포함한다.
- <31> 다수의 신호선은 화소 전극과 중첩하여 형성할 수 있다. 그러나 신호선과 화소 전극이 중첩하는 부분에서 단차가 발생한다. 그러면 단차 부분에서 액정층에 생성되는 전기장이 변화하여 액정 분자들의 배향이 흐트러지는 텍스처(texture)가 발생할 수 있다.

### 발명이 이루고자 하는 기술적 과제

- <32> 본 발명이 이루고자 하는 기술적 과제는 유지 전극선과 화소 전극 사이의 단차를 없애 텍스처 발생을 방지하는 것이다.

### 발명의 구성 및 작용

- <33> 이러한 기술적 과제를 해결하기 위한 본 발명의 액정 표시 장치는 기판, 상기 기판 위에 형성되어 있는 유지 전극선, 상기 유지 전극선과 적어도 일부 중첩하는 화소 전극, 그리고 상기 유지 전극선과 상기 화소 전극 사이에 형성되어 있는 보호막을 포함하고, 상기 보호막은 상기 유지 전극선과 중첩하는 제1 영역 및 상기 유지 전극선과 중첩하지 않는 제2 영역을 포함하며, 상기 제1 영역의 상면은 상기 제2 영역의 상면과 같거나 낮다.
- <34> 상기 보호막은 유기 절연물을 포함할 수 있다.
- <35> 본 발명의 다른 측면에 따른 액정 표시 장치의 제조 방법은 기판 위에 게이트선 및 유지 전극선을 형성하는 단계, 상기 기판 위에 게이트 절연막을 적층하는 단계, 상기 게이트 절연막 위에 반도체층을 형성하는 단계, 상기 게이트 절연막 위에 데이터선 및 드레인 전극을 형성하는 단계, 상기 데이터선 위에 유기막을 적층하는 단계, 그리고 상기 유기막 중 상기 유지 전극선과 중첩하는 제1 영역의 상면을, 상기 유기막 중 상기 유지 전극선과 중첩하지 않는 제2 영역의 상면과 같거나 낮게 하는 단계를 포함한다.
- <36> 상기 단차를 제거하는 단계는 상기 유기막을 부분 노광하는 단계를 포함할 수 있다.
- <37> 그러면 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.
- <38> 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.
- <39> 먼저, 도 1 및 도 2를 참고하여 본 발명의 한 실시예에 따른 액정 표시 장치에 대하여 상세하게 설명한다.
- <40> 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이고, 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.
- <41> 도 1에 도시한 바와 같이, 본 발명의 한 실시예에 따른 액정 표시 장치는 액정 표시판 조립체(liquid crystal panel assembly)(300) 및 이와 연결된 게이트 구동부(400) 및 데이터 구동부(500), 데이터 구동부(500)에 연결된 제조 전압 생성부(800), 그리고 이들을 제어하는 신호 제어부(600)를 포함한다.
- <42> 액정 표시판 조립체(300)는 등가 회로로 볼 때 복수의 신호선( $G_1-G_n$ ,  $D_1-D_m$ )과 이에 연결되어 있으며 대략 행렬의 형태로 배열된 복수의 화소(pixel)(PX)를 포함한다. 반면, 도 2에 도시한 구조로 볼 때 액정 표시판 조립체(300)는 서로 마주하는 박막 트랜지스터 표시판(100) 및 공통 전극 표시판(200)과 그 사이에 들어 있는 액정층(3)을 포함한다.
- <43> 신호선( $G_1-G_n$ ,  $D_1-D_m$ )은 게이트 신호("주사 신호"라고도 함)를 전달하는 복수의 게이트선( $G_1-G_n$ )과 데이터 신호를 전달하는 복수의 데이터선( $D_1-D_m$ )을 포함한다. 게이트선( $G_1-G_n$ )은 대략 행 방향으로 뻗으며 서로가 거의 평행하고, 데이터선( $D_1-D_m$ )은 대략 열 방향으로 뻗으며 서로가 거의 평행하다.
- <44> 각 화소(PX), 예를 들면  $i$ 번째( $i=1, 2, \dots, n$ ) 게이트선( $G_i$ )과  $j$ 번째( $j=1, 2, \dots, m$ ) 데이터선( $D_j$ )에 연결된 화소(PX)는 신호선( $G_i$ ,  $D_j$ )에 연결된 스위칭 소자(Q)와 이에 연결된 액정 축전기(liquid crystal

capacitor)(Clc) 및 유지 축전기(storage capacitor)(Cst)를 포함한다. 유지 축전기(Cst)는 필요에 따라 생략할 수 있다.

<45> 스위칭 소자(Q)는 박막 트랜지스터 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자로서, 그 제어 단자는 게이트선(G<sub>i</sub>)과 연결되어 있고, 입력 단자는 데이터선(D<sub>i</sub>)과 연결되어 있으며, 출력 단자는 액정 축전기(Clc) 및 유지 축전기(Cst)와 연결되어 있다.

<46> 액정 축전기(Clc)는 박막 트랜지스터 표시판(100)의 화소 전극(191)과 공통 전극(200)의 공통 전극(270)을 두 단자로 하며 두 전극(191, 270) 사이의 액정층(3)은 유전체로서 기능한다. 화소 전극(191)은 스위칭 소자(Q)와 연결되어 공통 전극(270)은 공통 전극 표시판(200)의 전면에 형성되어 있고 공통 전압(Vcom)을 인가 받는다. 도 2에서와는 달리 공통 전극(270)이 박막 트랜지스터 표시판(100)에 구비되는 경우도 있으며 이때에는 두 전극(191, 270) 중 적어도 하나가 선형 또는 막대형으로 만들어질 수 있다.

<47> 액정 축전기(Clc)의 보조적인 역할을 하는 유지 축전기(Cst)는 박막 트랜지스터 표시판(100)에 구비된 별개의 신호선(도시하지 않음)과 화소 전극(191)이 절연체를 사이에 두고 중첩되어 이루어지며 이 별개의 신호선에는 공통 전압(Vcom) 따위의 정해진 전압이 인가된다. 그러나 유지 축전기(Cst)는 화소 전극(191)이 절연체를 매개로 바로 위의 전단 게이트선과 중첩되어 이루어질 수 있다.

<48> 한편, 색 표시를 구현하기 위해서는 각 화소(PX)가 기본색(primary color) 중 하나를 고유하게 표시하거나(공간 분할) 각 화소(PX)가 시간에 따라 번갈아 기본색을 표시하게(시간 분할) 하여 이를 기본색의 공간적, 시간적 합으로 원하는 색상이 인식되도록 한다. 기본색의 예로는 적색, 녹색, 청색 등 삼원색을 들 수 있다. 도 2는 공간 분할의 한 예로서 각 화소(PX)가 화소 전극(191)에 대응하는 공통 전극 표시판(200)의 영역에 기본색 중 하나를 나타내는 색 필터(230)를 구비함을 보여주고 있다. 도 2와는 달리 색 필터(230)는 박막 트랜지스터 표시판(100)의 화소 전극(191) 위 또는 아래에 형성할 수도 있다.

<49> 액정 표시판 조립체(300)의 바깥 면에는 빛을 편광시키는 적어도 하나의 편광자(도시하지 않음)가 부착되어 있다.

<50> 그러면 본 발명의 한 실시예에 따른 액정 표시판 조립체의 한 예에 대하여 도 3 내지 도 7를 참고하여 상세하게 설명한다.

<51> 도 3은 본 발명의 한 실시예에 따른 액정 표시 장치의 배치도이고, 도 4는 도 1의 액정 표시 장치용 박막 트랜지스터 표시판의 배치도이고, 도 5는 도 1의 액정 표시 장치용 공통 전극 표시판의 배치도이고, 도 6 및 도 7은 도 1의 액정 표시 장치를 VI-VI 및 VII-VII 선을 따라 잘라 도시한 단면도이다.

<52> 도 3 내지 도 7을 참고하면, 본 발명의 한 실시예에 따른 액정 표시 장치는 서로 마주하는 박막 트랜지스터 표시판(100)과 공통 전극 표시판(200) 및 이들 두 표시판(100, 200) 사이에 들어 있는 액정층(3)을 포함한다.

<53> 먼저, 도 1, 도 2, 도 6 및 도 7을 참고하여 박막 트랜지스터 표시판(100)에 대하여 설명한다.

<54> 투명한 유리 또는 플라스틱 따위로 만들어진 절연 기판(110) 위에 복수의 게이트선(gate line)(121) 및 복수의 유지 전극선(storage electrode line)(131)이 형성되어 있다.

<55> 게이트선(121)은 게이트 신호를 전달하며 주로 가로 방향으로 뻗어 있다. 각 게이트선(121)은 위로 돌출한 복수의 게이트 전극(gate electrode)(124)과 다른 층 또는 외부 구동 회로와의 접속을 위한 넓은 끝 부분(129)을 포함한다. 게이트 신호를 생성하는 게이트 구동 회로(도시하지 않음)는 기판(110) 위에 부착되는 가요성 인쇄 회로막(flexible printed circuit film)(도시하지 않음) 위에 장착되거나, 기판(110) 위에 직접 장착되거나, 기판(110)에 접착될 수 있다. 게이트 구동 회로가 기판(110) 위에 접착되어 있는 경우 게이트선(121)이 연장되어 이와 직접 연결될 수 있다.

<56> 유지 전극선(131)은 소정의 전압을 인가 받으며 게이트선(121)과 거의 나란하게 뻗는다. 각 유지 전극선(131)은 인접한 두 게이트선(121) 사이에 위치하며 두 게이트선(121)과 거의 동일한 거리를 두고 있다. 유지 전극선(131)은 아래위로 확장된 유지 전극(storage electrode)(137)을 포함한다. 그러나 유지 전극선(131)의 모양 및 배치는 여러 가지로 변형될 수 있다.

<57> 게이트선(121) 및 유지 전극선(131)은 알루미늄(A1)이나 알루미늄 합금 등 알루미늄 계열 금속, 은(Ag)이나 은 합금 등 은 계열 금속, 구리(Cu)나 구리 합금 등 구리 계열 금속, 몰리브덴(Mo)이나 몰리브덴 합금 등 몰리브덴 계열 금속, 크롬(Cr), 탄탈륨(Ta) 및 티타늄(Ti) 따위로 만들어질 수 있다. 그러나 이들은 물리적 성질이 다른

두 개의 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수도 있다. 이 중 한 도전막은 신호 지연이나 전압 강하를 줄일 수 있도록 비저항(resistivity)이 낮은 금속, 예를 들면 알루미늄 계열 금속, 은 계열 금속, 구리 계열 금속 등으로 만들어진다. 이와는 달리, 다른 도전막은 다른 물질, 특히 ITO(indium tin oxide) 및 IZO(indium zinc oxide)와의 물리적, 화학적, 전기적 접촉 특성이 우수한 물질, 이를테면 몰리브덴 계열 금속, 크롬, 탄탈륨, 티타늄 등으로 만들어진다. 이러한 조합의 좋은 예로는 크롬 하부막과 알루미늄(합금) 상부막 및 알루미늄(합금) 하부막과 몰리브덴(합금) 상부막을 들 수 있다. 그러나 게이트선(121) 및 유지 전극선(131)은 이외에도 여러 가지 다양한 금속 또는 도전체로 만들어질 수 있다.

<58> 게이트선(121) 및 유지 전극선(131)의 측면은 기판(110) 면에 대하여 경사져 있으며 그 경사각은 약 30° 내지 80°인 것이 바람직하다.

<59> 게이트선(121) 및 유지 전극선(131) 위에는 질화규소( $\text{SiN}_x$ ) 또는 산화규소( $\text{SiO}_x$ ) 따위로 만들어진 게이트 절연막(gate insulating layer)(140)이 형성되어 있다.

<60> 게이트 절연막(140) 위에는 수소화 비정질 규소(hydrogenated amorphous silicon)(비정질 규소는 약칭 a-Si로 쓴) 또는 다결정 규소(polysilicon) 등으로 만들어진 복수의 섬형 반도체(154)가 형성되어 있다. 반도체(154)는 게이트 전극(124) 위에 위치하며, 게이트선(121)의 경계를 넘는 연장부(extension)를 포함한다. 반도체(154) 위에는 복수의 섬형 저항성 접촉 부재(ohmic contact)(163, 165)가 형성되어 있다. 저항성 접촉 부재(163, 165)는 인 따위의 n형 불순물이 고농도로 도핑되어 있는 n<sup>+</sup> 수소화 비정질 규소 따위의 물질로 만들어지거나 실리사이드(silicide)로 만들어질 수 있다. 저항성 접촉 부재(163, 165)는 쌍을 이루어 반도체(154) 위에 배치되어 있다.

<61> 반도체(154)와 저항성 접촉 부재(163, 165)의 측면 역시 기판(110) 면에 대하여 경사져 있으며 그 경사각은 30° 내지 80° 정도이다.

<62> 저항 접촉 부재(163, 165) 및 게이트 절연막(140) 위에는 복수의 데이터선(data line)(171) 및 복수의 드레인 전극(drain electrode)(175)이 형성되어 있다.

<63> 데이터선(171)은 데이터 전압을 전달하며 주로 세로 방향으로 뻗어 게이트선(121) 및 유지 전극선(131)과 교차한다. 각 데이터선(171)은 게이트 전극(124)을 향하여 뻗은 복수의 소스 전극(source electrode)(173)과 다른 층 또는 외부 구동 회로와의 접속을 위한 넓은 끝 부분(179)을 포함한다. 데이터 전압을 생성하는 데이터 구동 회로(도시하지 않음)는 기판(110) 위에 부착되는 가요성 인쇄 회로막(도시하지 않음) 위에 장착되거나, 기판(110) 위에 직접 장착되거나, 기판(110)에 접적될 수 있다. 데이터 구동 회로가 기판(110) 위에 접적되어 있는 경우, 데이터선(171)이 연장되어 이와 직접 연결될 수 있다.

<64> 드레인 전극(175)은 데이터선(171)과 분리되어 있고 게이트 전극(124)을 중심으로 소스 전극(173)과 마주 본다. 각 드레인 전극(175)은 면적이 넓은 한쪽 끝 부분(177)과 막대형인 다른 쪽 끝부분을 가지고 있다. 넓은 끝 부분(177)은 유지 전극(137)과 중첩하며 막대형 끝 부분은 U자형으로 굽은 소스 전극(173)으로 일부 둘러싸여 있다.

<65> 하나의 게이트 전극(124), 하나의 소스 전극(173) 및 하나의 드레인 전극(175)은 반도체(151)의 돌출부(154)와 함께 하나의 박막 트랜지스터(thin film transistor, TFT)를 이루며, 박막 트랜지스터의 채널(channel)은 소스 전극(173)과 드레인 전극(175) 사이의 돌출부(154)에 형성된다.

<66> 데이터선(171) 및 드레인 전극(175)은 몰리브덴, 크롬, 탄탈륨 및 티타늄 등 내화성 금속(refractory metal) 또는 이들의 합금으로 만들어지는 것이 바람직하며, 내화성 금속막(도시하지 않음)과 저저항 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수 있다. 다중막 구조의 예로는 크롬 또는 몰리브덴(합금) 하부막과 알루미늄(합금) 상부막의 이중막, 몰리브덴(합금) 하부막과 알루미늄(합금) 중간막과 몰리브덴(합금) 상부막의 삼중막을 들 수 있다. 그러나 데이터선(171) 및 드레인 전극(175)은 이외에도 여러 가지 다양한 금속 또는 도전체로 만들어질 수 있다.

<67> 데이터선(171) 및 드레인 전극(175) 또한 그 측면이 기판(110) 면에 대하여 30° 내지 80° 정도의 경사각으로 기울어진 것이 바람직하다.

<68> 저항성 접촉 부재(163, 165)는 그 하부의 반도체(151)와 그 위의 데이터선(171) 및 드레인 전극(175) 사이에만 존재하며 접촉 저항을 낮추어 준다. 게이트선(121) 위에 위치한 반도체(154)의 연장부는 표면의 프로파일을 부드럽게 함으로써 데이터선(171)이 단선되는 것을 방지한다. 반도체(154)에는 소스 전극(173)과 드레인 전극

(175) 사이를 비롯하여 데이터선(171) 및 드레인 전극(175)으로 가리지 않고 노출된 부분이 있다.

<69> 데이터선(171), 드레인 전극(175) 및 노출된 반도체(151) 부분 위에는 보호막(passivation layer)(180)이 형성되어 있다. 보호막(180)은 무기 절연물 또는 유기 절연물 따위로 만들어지며 표면이 평탄할 수 있다. 무기 절연물의 예로는 질화규소와 산화규소를 들 수 있다. 유기 절연물은 감광성(photosensitivity)을 가질 수 있으며 그 유전 상수(dielectric constant)는 약 4.0 이하인 것이 바람직하다. 그러나 보호막(180)은 유기막의 우수한 절연 특성을 살리면서도 노출된 반도체(151) 부분에 해가 가지 않도록 하부 무기막과 상부 유기막의 이중막 구조를 가질 수 있다.

<70> 보호막(180)의 상면은 표시판(300) 전체에 걸쳐 평평하다. 특히 유지 전극(137)을 포함하는 유지 전극선이 형성된 부분에서도 보호막(180)의 상면은 단차 없이 평평하게 형성되어 있다.

<71> 보호막(180)에는 데이터선(171)의 끝 부분(179)과 드레인 전극(175)을 각각 드러내는 복수의 접촉 구멍(contact hole)(182, 185)이 형성되어 있으며, 보호막(180)과 게이트 절연막(140)에는 게이트선(121)의 끝 부분(129)을 드러내는 복수의 접촉 구멍(181)이 형성되어 있다.

<72> 보호막(180) 위에는 복수의 화소 전극(pixel electrode)(191) 및 복수의 접촉 보조 부재(contact assistant)(81, 82)가 형성되어 있다. 이들은 ITO 또는 IZO 등의 투명한 도전 물질이나 알루미늄 또는 은 합금 등의 반사성 금속으로 만들어질 수 있다.

<73> 화소 전극(191)은 접촉 구멍(185)을 통하여 드레인 전극(175)과 물리적, 전기적으로 연결되어 있으며, 드레인 전극(175)으로부터 데이터 전압을 인가 받는다. 데이터 전압이 인가된 화소 전극(191)은 공통 전압(common voltage)을 인가 받는 다른 표시판(200)의 공통 전극(common electrode)(270)과 함께 전기장을 생성함으로써 두 전극(191, 270) 사이의 액정층(3)의 액정 분자(30)의 방향을 결정한다. 이와 같이 결정된 액정 분자(30)의 방향에 따라 액정층(3)을 통과하는 빛의 편광이 달라진다. 화소 전극(191)과 공통 전극(270)은 축전기[이하 "액정 축전기(liquid crystal capacitor)"라 함]를 이루어 박막 트랜지스터가 턴 오프된 후에도 인가된 전압을 유지한다.

<74> 화소 전극(191)은 유지 전극(137)을 비롯한 유지 전극선(131)과 중첩한다. 화소 전극(191) 및 이와 전기적으로 연결된 드레인 전극(175)이 유지 전극선(131)과 중첩하여 이루는 축전기를 유지 축전기(storage capacitor)라 하며, 유지 축전기는 액정 축전기의 전압 유지 능력을 강화한다.

<75> 각 화소 전극(191)은 네 모퉁이가 모따기되어 있는(chamfered) 대략 사각형 모양이며, 모따기된 빗변은 게이트 선(121)에 대하여 약 45°의 각도를 이룬다.

<76> 화소 전극(191)에는 제1 및 제2 중앙 절개부(91, 92), 하부 절개부(93a, 94a) 및 상부 절개부(93b, 94b)가 형성되어 있으며, 화소 전극(191)은 이를 절개부(91~94b)에 의하여 복수의 영역(partition)으로 분할된다. 절개부(91~94b)는 유지 전극선(131)에 대하여 거의 반전 대칭을 이룬다.

<77> 하부 및 상부 절개부(93a~94b)는 대략 화소 전극(191)의 오른쪽 변에서부터 왼쪽 변, 위쪽 변 또는 아래쪽 변으로 비스듬하게 뾰어 있다. 하부 및 상부 절개부(93a~94b)는 유지 전극선(131)에 대하여 하반부와 상반부에 각각 위치하고 있다. 하부 및 상부 절개부(93a~94b)는 게이트선(121)에 대하여 약 45°의 각도를 이루며 서로 수직으로 뾰어 있다.

<78> 제1 중앙 절개부(91)는 유지 전극선(131)을 따라 뾰으며 왼쪽 변 쪽에 입구를 가지고 있다. 제1 중앙 절개부(91)의 입구는 하부 절개부(93a, 94a)와 상부 절개부(93b, 94b)에 각각 거의 평행한 한 쌍의 빗변을 가지고 있다. 그리고 제2 중앙 절개부(92)는 중앙 가로부 및 한 쌍의 사선부를 포함한다. 제2 중앙 가로부는 대략 화소 전극(191)의 오른쪽 변에서부터 유지 전극선(131)을 따라 왼쪽으로 뾰으며, 한 쌍의 사선부는 중앙 가로부의 끝에서 화소 전극(191)의 왼쪽 변을 향하여 각각 하부 및 상부 절개부(93a~94b)와 거의 나란하게 뾰는다.

<79> 따라서, 화소 전극(191)의 하반부는 제2 중앙 절개부(92) 및 하부 절개부(93a, 94a)에 의하여 4 개의 영역(partition)으로 나누어지고, 상반부 또한 제2 중앙 절개부(92) 및 상부 절개부(93b, 94b)에 의하여 4 개의 영역으로 분할된다. 이 때, 영역의 수효 또는 절개부의 수효는 화소의 크기, 화소 전극의 가로변과 세로 변의 길이 비, 액정층(3)의 종류나 특성 등 설계 요소에 따라서 달라질 수 있다.

<80> 본 발명은 이상에서 설명한 화소 전극(191) 형태에 한정되는 것은 아니며, 유지 전극선(131)과 화소 전극(191)이 중첩하는 다양한 형태에서 적용될 수 있다.

- <81> 접촉 보조 부재(81, 82)는 접촉 구멍(181, 182)을 통하여 각각 게이트선(121)의 끝 부분(129) 및 데이터선(171)의 끝 부분(179)과 연결된다. 접촉 보조 부재(81, 82)는 데이터선(171) 및 게이트선(121)의 끝 부분(179, 129)과 외부 장치와의 접착성을 보완하고 이들을 보호한다.
- <82> 다음, 도 3, 도 5, 도 6 및 도 7을 참고로 하여, 공통 전극 표시판(200)에 대하여 설명한다.
- <83> 투명한 유리 또는 플라스틱 등으로 만들어진 절연 기판(210) 위에 차광 부재(light blocking member)(220)가 형성되어 있다. 차광 부재(220)는 블랙 매트릭스(black matrix)라고도 하며 빛샘을 막아준다. 차광 부재(220)는 데이터선(171)에 대응하는 선형 부분(221)과 박막 트랜지스터에 대응하는 면형 부분(222)을 포함하며, 화소 전극(191) 사이의 빛샘을 막고 화소 전극(191)과 마주하는 개구 영역을 정의한다. 그러나 차광 부재(220)는 화소 전극(191)과 마주보며 화소 전극(191)과 거의 동일한 모양을 가지는 복수의 개구부(도시하지 않음)를 가질 수도 있다.
- <84> 기판(210) 위에는 또한 복수의 색필터(230)가 형성되어 있다. 색필터(230)는 차광 부재(220)로 둘러싸인 영역 내에 대부분 존재하며, 화소 전극(191) 열을 따라서 세로 방향으로 길게 뻗을 수 있다. 각 색필터(230)는 적색, 녹색 및 청색의 삼원색 등 기본색(primary color) 중 하나를 표시할 수 있다.
- <85> 색필터(230) 및 차광 부재(220) 위에는 덮개막(overcoat)(250)이 형성되어 있다. 덮개막(250)은 (유기) 절연물로 만들어질 수 있으며, 색필터(230)가 노출되는 것을 방지하고 평坦면을 제공한다. 덮개막(250)은 생략할 수 있다.
- <86> 덮개막(250) 위에는 공통 전극(270)이 형성되어 있다. 공통 전극(270)은 ITO, IZO 등의 투명한 도전체 따위로 만들어진다.
- <87> 공통 전극(270)에는 복수의 절개부(71, 72a, 72b, 73a, 73b, 74a, 74b) 집합이 형성되어 있다.
- <88> 하나의 절개부(71~74b) 집합은 하나의 화소 전극(191)과 마주 보며 중앙 절개부(71), 하부 절개부(72a, 73a, 74a) 및 상부 절개부(72b, 73b, 74b)를 포함한다. 절개부(71~74b) 각각은 화소 전극(191)의 인접 절개부(91~94b) 사이 또는 절개부(91~94b)와 화소 전극(191)의 모따기된 빗변 사이에 배치되어 있다. 또한, 각 절개부(71~74b)는 화소 전극(191)의 하부 절개부(93a, 94a) 또는 상부 절개부(93b, 94b)와 평행하게 뻗은 적어도 하나의 사선 가지를 포함한다.
- <89> 하부 및 상부 절개부(72a~74b) 각각은 사선 가지, 가로 가지 및 세로 가지를 포함한다. 사선 가지는 대략 화소 전극(191)의 오른쪽 변에서 왼쪽, 위쪽 또는 아래쪽 변으로 화소 전극(191)의 하부 또는 상부 절개부(93a~94b)와 거의 나란하게 뻗는다. 가로 가지 및 세로 가지는 사선 가지의 각 끝에서부터 화소 전극(191)의 변을 따라 중첩하면서 뻗으며 사선 가지와 둔각을 이룬다.
- <90> 중앙 절개부(71)는 중앙 가로 가지, 한 쌍의 사선 가지 및 한 쌍의 종단 세로 가지를 포함한다. 중앙 가로 가지는 대략 화소 전극(191)의 오른쪽 변에서부터 화소 전극(191)의 가로 중심선을 따라 왼쪽으로 뻗으며, 한 쌍의 사선 가지는 중앙 가로 가지의 끝에서 화소 전극(191)의 왼쪽 변을 향하여 각각 하부 및 상부 절개부(72a, 72b)와 거의 나란하게 뻗는다. 종단 세로 가지는 사선 가지의 각 끝에서부터 화소 전극(191)의 왼쪽 변을 따라 중첩하면서 뻗으며 사선 가지와 둔각을 이룬다.
- <91> 중앙 절개부(71)의 가지들은 서로 만나 교차부를 이룬다. 교차부는 화소 전극(191) 내부에 위치하며 가지보다 폭이 넓다. 절개부(71)는 또한 이 교차부의 중앙에 우뚝 솟아 있는 돌출부(32)를 더 포함한다. 도 4에 도시한 바와 같이, 돌출부(32)는 가지보다 높게 솟아 상부 표시판(200)과 거의 닿아 있다.
- <92> 절개부(71~74b)의 수효 및 방향 또한 설계 요소에 따라 달라질 수 있다.
- <93> 표시판(100, 200)의 안쪽 면에는 배향막(alignment layer)(11, 21)이 도포되어 있다.
- <94> 표시판(100, 200)의 바깥쪽 면에는 편광자(polarizer)(12, 22)가 구비되어 있는데, 두 편광자(12, 22)의 투과 축은 직교하며 이중 한 투과축은 게이트선(121)에 대하여 나란한 것이 바람직하다. 반사형 액정 표시 장치의 경우에는 두 개의 편광자(12, 22) 중 하나가 생략될 수 있다.
- <95> 액정 표시 장치는 편광자(12, 22), 표시판(100, 200) 및 액정층(3)에 빛을 공급하는 조명부(backlight unit) (도시하지 않음)를 포함할 수 있다.
- <96> 액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자(30)는 전기장이 없는 상태에서 그 장축이 두

표시판(100, 200)의 표면에 대하여 수직을 이루도록 배향되어 있다. 따라서 입사광은 직교 편광자(12, 22)를 통과하지 못하고 차단된다.

<97> 공통 전극(270)에 공통 전압을 인가하고 화소 전극(191)에 데이터 전압을 인가하면 표시판(100, 200)의 표면에 거의 수직인 전기장(전계)이 생성된다. 액정 분자(30)들은 전기장에 응답하여 그 장축이 전기장의 방향에 수직을 이루도록 방향을 바꾸고자 한다. 앞으로는 화소 전극(191)과 공통 전극(271)을 통틀어 전기장 생성 전극이라 한다.

<98> 한편, 전기장 생성 전극(191, 270)의 화소 전극의 절개부(91~94b) 및 공통전극의 절개부(71~74b)와 이들과 평행한 화소 전극(191)의 빗변은 전기장을 왜곡하여 액정 분자들의 경사 방향을 결정하는 수평 성분을 만들어낸다. 전기장의 수평 성분은 절개부(91~94b, 71~74b)의 빗변과 화소 전극(191)의 빗변에 수직이다.

<99> 도 1을 참고하면, 하나의 공통 전극 절개부 집합(71~74b) 및 화소 전극 절개부 집합(91~94b)은 화소 전극(191)을 복수의 부영역(sub-area)으로 나누며, 각 부영역은 화소 전극(191)의 주 변과 빗각을 이루는 두 개의 주 변(major edge)을 가진다. 각 부영역 위의 액정 분자들은 대부분 주 변에 수직인 방향으로 기울어지므로, 기울어지는 방향을 추려보면 대략 네 방향이다. 이와 같이 액정 분자가 기울어지는 방향을 다양하게 하면 액정 표시 장치의 기준 시야각이 커진다.

<100> 공통 전극 절개부 집합(71~74b) 및 화소 전극 절개부 집합(91~94b)는 돌기(protrusion)(도시하지 않음)나 함몰부(depression)(도시하지 않음)로 대체할 수 있다.

공통 전극 절개부 집합(71~74b) 및 화소 전극 절개부 집합(91~94b)의 모양 및 배치는 변형될 수 있다.

<102> 다시 도 1을 참고하면, 계조 전압 생성부(800)는 화소(PX)의 투과율과 관련된 두 벌의 계조 전압 집합(또는 기준 계조 전압 집합)을 생성한다. 두 벌 중 한 벌은 공통 전압(Vcom)에 대하여 양의 값을 가지고 다른 한 벌은 음의 값을 가진다.

<103> 게이트 구동부(400)는 액정 표시판 조립체(300)의 게이트선(G<sub>1</sub>-G<sub>n</sub>)과 연결되어 게이트 온 전압(Von)과 게이트 오프 전압(Voff)의 조합으로 이루어진 게이트 신호를 게이트선(G<sub>1</sub>-G<sub>n</sub>)에 인가한다.

<104> 데이터 구동부(500)는 액정 표시판 조립체(300)의 데이터선(D<sub>1</sub>-D<sub>m</sub>)에 연결되어 있으며, 계조 전압 생성부(800)로부터의 계조 전압을 선택하고 이를 데이터 신호로서 데이터선(D<sub>1</sub>-D<sub>m</sub>)에 인가한다. 그러나 계조 전압 생성부(800)가 모든 계조에 대한 전압을 모두 제공하는 것이 아니라 정해진 수의 기준 계조 전압만을 제공하는 경우에, 데이터 구동부(500)는 기준 계조 전압을 분압하여 전체 계조에 대한 계조 전압을 생성하고 이 중에서 데이터 신호를 선택한다.

<105> 신호 제어부(600)는 게이트 구동부(400) 및 데이터 구동부(500) 등을 제어한다.

<106> 이러한 구동 장치(400, 500, 600, 800) 각각은 적어도 하나의 접적 회로 칩의 형태로 액정 표시판 조립체(300) 위에 직접 장착되거나, 가요성 인쇄 회로막(flexible printed circuit film)(도시하지 않음) 위에 장착되어 TCP(tape carrier package)의 형태로 액정 표시판 조립체(300)에 부착되거나, 별도의 인쇄 회로 기판(printed circuit board)(도시하지 않음) 위에 장착될 수도 있다. 이와는 달리, 이들 구동 장치(400, 500, 600, 800)가 신호선(G<sub>1</sub>-G<sub>n</sub>, D<sub>1</sub>-D<sub>m</sub>) 및 박막 트랜지스터 스위칭 소자(Q) 따위와 함께 액정 표시판 조립체(300)에 접적될 수도 있다. 또한, 구동 장치(400, 500, 600, 800)는 단일 칩으로 접적될 수 있으며, 이 경우 이들 중 적어도 하나 또는 이들을 이루는 적어도 하나의 회로 소자가 단일 칩 바깥에 있을 수 있다.

<107> 그러면 이러한 액정 표시 장치의 동작에 대하여 그리고 앞서 설명한 도1, 도 2를 참고하여 상세하게 설명한다.

<108> 신호 제어부(600)는 외부의 그래픽 제어기(도시하지 않음)로부터 입력 영상 신호(R, G, B) 및 이의 표시를 제어하는 입력 제어 신호를 수신한다. 입력 영상 신호(R, G, B)는 각 화소(PX)의 휘도(luminance) 정보를 담고 있으며 휘도는 정해진 수효, 예를 들면  $1024 (=2^{10})$ ,  $256 (=2^8)$  또는  $64 (=2^6)$  개의 계조(gray)를 가지고 있다. 입력 제어 신호의 예로는 수직 동기 신호(Vsync)와 수평 동기 신호(Hsync), 메인 클록(MCLK), 데이터 인에이블 신호(DE) 등이 있다.

<109> 신호 제어부(600)는 입력 영상 신호(R, G, B)와 입력 제어 신호를 기초로 입력 영상 신호(R, G, B)를 액정 표시판 조립체(300) 및 데이터 구동부(500)의 동작 조건에 맞게 적절히 처리하고 게이트 제어 신호(CONT1) 및 데이터 제어 신호(CONT2) 등을 생성한 후, 게이트 제어 신호(CONT1)를 게이트 구동부(400)로 내보내고 데이터 제어

신호(CONT2)와 처리한 영상 신호(DAT)를 데이터 구동부(500)로 출력한다. 출력 영상 신호(DAT)는 디지털 신호로서 정해진 수효의 값(또는 계조)을 가진다.

<110> 게이트 제어 신호(CONT1)는 주사 시작을 지시하는 주사 시작 신호(STV)와 게이트 온 전압(Von)의 출력 주기를 제어하는 적어도 하나의 클록 신호를 포함한다. 게이트 제어 신호(CONT1)는 또한 게이트 온 전압(Von)의 지속 시간을 한정하는 출력 인에이블 신호(OE)를 더 포함할 수 있다.

<111> 데이터 제어 신호(CONT2)는 한 행의 화소에 대한 영상 데이터의 전송 시작을 알리는 수평 동기 시작 신호(STH)와 액정 표시판 조립체(300)에 데이터 신호를 인가하라는 로드 신호(LOAD) 및 데이터 클록 신호(HCLK)를 포함한다. 데이터 제어 신호(CONT2)는 또한 공통 전압(Vcom)에 대한 데이터 신호의 전압 극성(이하 "공통 전압에 대한 데이터 신호의 전압 극성"을 줄여 "데이터 신호의 극성"이라 함)을 반전시키는 반전 신호(RVS)를 더 포함할 수 있다.

<112> 신호 제어부(600)로부터의 데이터 제어 신호(CONT2)에 따라, 데이터 구동부(500)는 한 행의 화소에 대한 디지털 영상 신호(DAT)를 수신하고, 각 디지털 영상 신호(DAT)에 대응하는 계조 전압을 선택함으로써 디지털 영상 신호(DAT)를 아날로그 데이터 신호로 변환한 다음, 이를 해당 데이터선에 인가한다.

<113> 게이트 구동부(400)는 신호 제어부(600)로부터의 게이트 제어 신호(CONT1)에 따라 게이트 온 전압(Von)을 게이트선에 인가하여 이 게이트선에 연결된 스위칭 소자를 터온시킨다. 그러면 데이터선에 인가된 데이터 신호가 터온된 스위칭 소자를 통하여 해당 화소에 인가된다.

<114> 화소(PX)에 인가된 데이터 신호의 전압과 공통 전압(Vcom)의 차이는 액정 축전기(Cl<sub>c</sub>)의 충전 전압, 즉 화소 전압으로서 나타난다. 액정 분자들은 화소 전압의 크기에 따라 그 배열을 달리하며 이에 따라 액정층(3)을 통과하는 빛의 편광이 변화한다. 이러한 편광의 변화는 표시판 조립체(300)에 부착된 편광자에 의하여 빛의 투과율 변화로 나타난다.

<115> 1 수평 주기["1H"라고도 쓰며, 수평 동기 신호(Hsync) 및 데이터 인에이블 신호(DE)의 한 주기와 동일함]를 단위로 하여 이러한 과정을 되풀이함으로써, 모든 게이트선(G<sub>1</sub>-G<sub>n</sub>)에 대하여 차례로 게이트 온 전압(Von)을 인가하여 모든 화소(PX)에 데이터 신호를 인가하여 한 프레임(frame)의 영상을 표시한다.

<116> 한 프레임이 끝나면 다음 프레임이 시작되고 각 화소(PX)에 인가되는 데이터 신호의 극성이 이전 프레임에서의 극성과 반대가 되도록 데이터 구동부(500)에 인가되는 반전 신호(RVS)의 상태가 제어된다("프레임 반전"). 이 때, 한 프레임 내에서도 반전 신호(RVS)의 특성에 따라 한 데이터선을 통하여 흐르는 데이터 신호의 극성이 바뀌거나(보기: 행 반전, 점 반전), 한 화소행에 인가되는 데이터 신호의 극성도 서로 다를 수 있다(보기: 열 반전, 점 반전).

<117> 그러면 도 8a 내지 도 9b를 참고하여 본 발명에 따른 액정 표시 장치의 액정 분자의 움직임에 대하여 설명한다.

<118> 도 8a 및 도 8b는 각각 종래 기술에 따른 액정 표시 장치를 정극성(+) 및 부극성(-) 구동할 때 액정 분자(30)가 동작하는 모습을 도시하는 단면도이며, 도 9a 및 도 9b는 본 발명에 따른 액정 표시 장치를 정극성(+) 및 부극성(-) 구동할 때 액정 분자(30)가 동작하는 모습을 도시하는 단면도이다.

<119> 도 8a 및 도 8b에서, 공통 전극(270)에는 일정한 전압, 예를 들어 6.5V의 전압이 걸려있다. 도 8a의 화소 전극(191) 전압은 공통 전극(270) 전압보다 낮은 전압, 예를 들어 0V이고, 도 8b의 화소 전극(191) 전압은 공통 전극(270) 전압보다 높은 전압, 예를 들어 13V이다. 따라서 도 8a의 화소 전극(191) 전압은 공통 전극(270)보다 낮아서 부극성(-)이며, 도 8b의 화소 전극(191) 전압은 공통 전극(270) 전압보다 낮아서 정극성(+)이다. 한편, 보호막(180) 아래에 유지 전극(137)이 형성되어 있는 부분(SA)에는 보호막(180) 상면에 단차가 형성한다. 즉, 보호막(180)의 상면은 액정층(3) 쪽으로 불록하다. 보호막(180)의 단차로 인하여 화소 전극(191)에도 단차가 형성된다.

<120> 전계 형성에 따라 액정 분자(30)가 움직이는 모습을 살펴보면, 화소 전극(191)의 절개부(90)와 공통 전극(270)의 절개부(70) 사이에 점선으로 표시한 원 안의 액정 분자(30)는 기판에 수평한 방향성을 잃고 흐트러진 텍스처가 발생한다. 이는 도 8a와 같이 화소 전극(191)이 부극성(-)인 경우 및 도 8b와 같이 화소 전극(191)이 정극성(+)인 경우에 모두 나타난다.

<121> 이에 반하여 도 9a 및 도 9b의 액정 표시 장치는 보호막(180) 아래에 유지 전극(137)이 형성되어 있는 부분(SA)에서 보호막(180) 상면에 단차가 형성되어 있지 않다. 즉 보호막(180) 상면은 평평하며 이에 따라 화소 전극

(191)도 평평하다. 여기서 도 9a 및 도 9b에서, 공통 전극(270)에는 일정한 전압, 예를 들어 6.5V의 전압이 걸려있으며, 도 9a의 화소 전극(191) 전압은 공통 전극(270) 전압보다 낮은 전압, 예를 들어 0V이고, 도 9b의 화소 전극(191) 전압은 공통 전극(270) 전압보다 높은 전압, 예를 들어 13V이다. 따라서 도 9a의 화소 전극(191) 전압은 공통 전극(270)보다 낮아서 부극성(-)이며, 도 9b의 화소 전극(191) 전압은 공통 전극(270) 전압보다 높아서 정극성(+)이다.

<122> 도 9a 및 도 9b의 액정 분자(30)의 움직임을 살펴보면, 화소 전극(191)의 절개부(90)와 공통 전극(270)의 절개부(70) 사이에 점선으로 표시한 원 안의 액정 분자(30)는 기판에 수평한 방향성을 유지한다. 따라서 화상의 표현이 매끄럽게 이루어질 수 있다.

<123> 이제 도 10a 내지 도 10f, 그리고 앞서 설명한 도 3 내지 도 7을 참고하여 본 실시예에 따른 액정 표시 장치의 제조 방법에 대하여 상세하게 설명한다.

<124> 도 10a 내지 도 10f는 도 3, 도 4, 도 6 및 도 7에 도시한 박막 트랜지스터 표시판의 제조 방법을 순차적으로 설명하는 단면도이다.

<125> 먼저 도 10a를 참고하면, 기판(110) 위의 금속막을 스퍼터링(sputtering) 따위로 차례로 적층하고 사진 식각하여 게이트 전극(124) 및 끝 부분(129)을 포함하는 복수의 게이트선(121) 및 유지 전극(137)을 포함하는 복수의 유지 전극선(131)을 형성한다.

<126> 이어서 도 10b와 같이 게이트 절연막(140)을 적층하고, 진성 비정질 규소층(*intrinsic amorphous silicon*) 및 불순물 비정질 규소층(*extrinsic amorphous silicon*)을 연속하여 적층한 다음, 위의 두 층을 패터닝하여 복수의 섬형 불순물 반도체(160) 및 섬형 반도체(150)를 형성한다.

<127> 다음 10c를 참고하면, 금속막을 스퍼터링 따위로 적층한 다음, 사진 식각하여 소스 전극(173) 및 끝 부분(179)을 포함하는 복수의 데이터선(171), 복수의 드레인 전극(175)을 형성한다.

<128> 이어, 데이터선(171) 및 드레인 전극(175)으로 덮이지 않고 노출된 불순물 반도체(164) 부분을 제거함으로써 섬형 저항성 접촉 부재(163, 165)를 완성하는 한편, 그 아래의 진성 반도체(154) 부분을 노출한다. 노출된 진성 반도체 부분의 표면을 안정화시키기 위하여 산소 플라스마를 뒤이어 실시하는 것이 바람직하다.

<129> 그 후 도 10d와 같이, 화학 기상 증착 따위로 감광성 유기 절연물을 도포하여 보호막(180)을 형성한다.

<130> 그런 후 도 10e와 같이 마스크(30)를 통하여 보호막(180)을 부분 노광하고 현상한다. 마스크(30)를 통과하는 빛의 투과율은 제1 부분(31)에서 가장 크고 나머지 부분에서는 이보다 약하다. 따라서 제1 부분(31)에서는 보호막(180)을 모두 식각하여 접촉 구멍(185)를 형성한다. 유지 전극(137)이 형성되어 있는 부분과 게이트 전극(124) 및 반도체층(153)이 형성되어 있는 부분에서 보호막(180)은 단차가 형성되어 있는데, 이 부분에서는 마스크(30)를 통과한 빛이 유지 전극(137) 또는 게이트 전극(124)에서 반사되어 보호막(180)을 두 번 노광하게 되므로 그 식각량은 다른 부분보다 크다. 따라서 유지 전극(137)이 형성되어 있는 부분과 게이트 전극(124) 및 반도체층(153)이 형성되어 있는 부분에서 보호막(180)의 단차를 제거할 수 있다. 결국 보호막(180)의 표면은 접촉 구멍(185)가 형성되는 부분을 제외하고 전체가 평평하게 형성된다. 이를 위하여 마스크(30)는 위치에 따라 다른 간격의 슬릿을 갖는 마스크, 다른 투과율을 갖는 마스크 또는 다른 노광 에너지가 투과되는 2중 마스크를 사용하는 등 다양한 기술이 채택될 수 있다.

<131> 다음 도 10f와 같이 ITO 또는 IZO 막을 스퍼터링으로 적층하고 사진 식각하여 복수의 화소 전극(191) 및 복수의 접촉 보조 부재(81, 82)를 형성하고, 마스크(도시하지 않음)를 정렬한 다음, 노광 및 현상하여 절개부(92, 94a, 94b)를 형성한다. 이어서 배향막(11)을 형성한다.

<132> 이제 도 11을 참고하여 본 발명의 다른 실시예에 따른 액정 표시 장치에 대하여 설명한다.

<133> 도 11은 본 발명의 다른 실시예에 따른 액정 표시 장치의 단면도이다.

<134> 도 11을 참고하면, 본 실시예에 따른 액정 표시판 조립체는 하부 표시판(100), 상부 표시판(200) 및 그 사이의 액정층(3)을 포함한다.

<135> 본 실시예에 따른 액정 표시판 조립체의 층상 구조는 대개 도 3 내지 도 7에 도시한 액정 표시판 조립체의 층상 구조와 동일하다.

<136> 하부 표시판에 대하여 설명하자면, 절연 기판(110) 위에 게이트선(도시하지 않음)과 유지 전극선(도시하지

않음)을 포함하는 게이트 도전체가 형성되어 있다. 게이트선은 각각 게이트 전극(124)과 끝 부분(도시하지 않음)을 포함하고, 유지 전극선은 유지 전극(137)을 포함한다. 게이트 도전체 위에는 게이트 절연막(140)이 형성되어 있다. 게이트 절연막(140) 위에는 복수의 반도체(154)가 형성되어 있고, 그 위에는 복수의 저항성 접촉 부재(163, 165)가 형성되어 있다. 저항성 접촉 부재(163, 165) 위에는 복수의 데이터선(도시하지 않음)과 드레인 전극(175)을 포함하는 데이터 도전체가 형성되어 있다. 데이터선은 소스 전극(173)과 끝 부분(도시하지 않음)을 포함하며, 드레인 전극(175)은 넓은 끝 부분(177)을 포함한다. 데이터 도전체 및 노출된 반도체(154) 부분 위에는 보호막(180)이 형성되어 있고, 보호막(180) 및 게이트 절연막(140)에는 복수의 접촉 구멍(185)이 형성되어 있다. 보호막(180) 위에는 화소 전극(191)과 복수의 접촉 보조 부재(도시하지 않음)가 형성되어 있다. 화소 전극(191), 접촉 보조 부재 및 보호막(180) 위에는 배향막(11)이 형성되어 있다.

- <137> 상부 표시판에 대하여 설명하자면, 절연 기판(210) 위에 차광 부재(220), 복수의 색필터(230), 덮개막(250), 절개부(71, 72a, 73a, 74a)를 가지는 공통 전극(270), 그리고 배향막(21)이 형성되어 있다.
- <138> 그러나 본 실시예에 따른 액정 표시 장치는 도 3 내지 도 7에 도시한 액정 표시 장치와 달리 유지 전극(137)이 형성된 부분에서 보호막(180)에 함몰부(180a)가 형성되어 있다. 이에 따라 보호막(180) 위에 있는 화소 전극(191)도 함몰부(180a)를 따라 함몰되어 있다.
- <139> 이제 도 12a 및 도 12b, 그리고 앞서 설명한 도 8a 및 도 8b를 참고하여 본 실시예에 따른 액정 표시 장치의 액정 문자의 움직임에 대하여 설명한다.
- <140> 도 12a 및 도 12b는 본 실시예에 따른 액정 표시 장치를 정극성(+) 및 부극성(-) 구동할 때 액정 문자가 동작하는 모습을 도시하는 단면도이다.
- <141> 도 12a 및 도 12b에서, 공통 전극(270)에는 일정한 전압, 예를 들어 6.5V의 전압이 걸려있다. 도 12a의 화소 전극(191) 전압은 공통 전극(270) 전압보다 낮은 전압, 예를 들어 0V이고, 도 12b의 화소 전극(191) 전압은 공통 전극(270) 전압보다 높은 전압, 예를 들어 13V이다. 따라서 도 12a의 화소 전극(191) 전압은 공통 전극(270)보다 낮아서 부극성(-)이며, 도 12b의 화소 전극(191) 전압은 공통 전극(270) 전압보다 낮아서 정극성(+)이다. 한편, 보호막(180) 아래에 유지 전극(137)이 형성되어 있는 부분(SA)에서 보호막(180) 상면에는 함몰부(180a)가 형성되어 있다. 보호막(180)의 함몰부(180a)에 따라 화소 전극(191)도 함몰되어 있다.
- <142> 도 12a 및 도 12b의 액정 문자의 움직임을 살펴보면, 앞서 설명한 도 8a 및 도 8b와 달리, 화소 전극(191)의 절개부(90)와 공통 전극(270)의 절개부(70) 사이에 점선으로 표시한 원 안의 액정 문자(30)는 기판에 수평한 방향성을 유지한다. 따라서 절개부(70, 90) 부근을 제외하고 액정층(3) 전체에서 액정 문자(30)의 동작에 흐트러짐이 없어, 화상의 표현이 매끄럽게 이루어질 수 있다.
- <143> 그러면 도 13a 및 도 13b를 참고하여 본 실시예에 따른 액정 표시 장치의 제조 방법에 대하여 설명한다.
- <144> 도 13a 및 도 13b는 도 11에 도시한 액정 표시 장치의 박막 트랜지스터 표시판을 제조하는 공정을 설명하는 단면도이다.
- <145> 먼저 앞서 설명한 도 10a 내지 도 10d와 같이 동일하다. 즉, 기판(110) 위에 게이트선(121), 유지 전극선(131), 게이트 절연막(140), 반도체(154), 저항성 접촉 부재(163, 165), 데이터선(171), 드레인 전극(175)을 형성하고 감광성 유기 절연물을 도포하여 보호막(180)을 형성한다.
- <146> 그런 후 도 12a와 같이 마스크(40)를 통하여 보호막(180)을 부분 노광하고 현상한다. 마스크(30)를 통과하는 빛의 투과율은 제1 부분(41)에서 가장 크고, 제2 부분(42), 제3 부분(43) 순서로 작아진다. 따라서 제1 부분(41)에서는 보호막(180)을 모두 식각하여 접촉 구멍(185)을 형성한다. 유지 전극(137)이 형성되어 있는 부분에 상응하는 제2 부분(42)에서는 보호막(180)의 일부분만 제거하여 함몰부(180a)를 형성할 수 있다. 이를 위하여 마스크(40)는 위치에 따라 다른 간격의 슬릿을 갖는 마스크, 다른 투과율을 갖는 마스크 또는 다른 노광 에너지가 투과되는 2중 마스크를 사용하는 등 다양한 기술이 채택될 수 있다.
- <147> 이 후엔 앞서 설명한 도 10f 및 도 10g와 같이, ITO 또는 IZO 막을 스퍼터링으로 적층하고 사진 식각하여 복수의 화소 전극(191) 및 복수의 접촉 보조 부재(81, 82)를 형성하고, 마스크(도시하지 않음)를 정렬한 다음, 노광 및 현상하여 절개부(92, 94a, 94b)를 형성한다. 이어서 배향막(11)을 형성한다.

### 발명의 효과

- <148> 본 발명에 따르면, 액정 표시 장치에 전계가 형성되었을 때 액정 문자의 텍스처가 발생하는 것을 방지할 수 있

다.

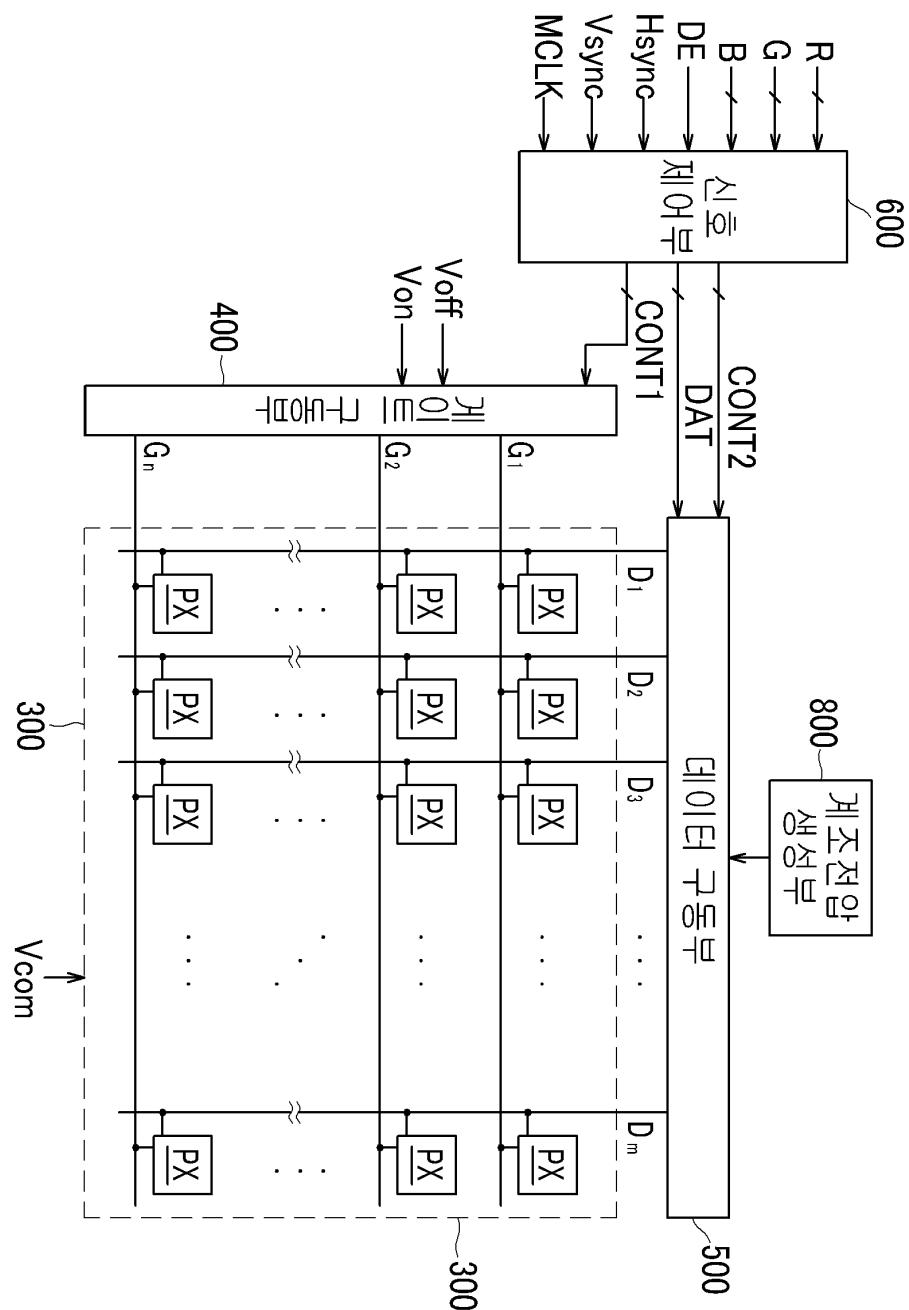
<149> 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

### 도면의 간단한 설명

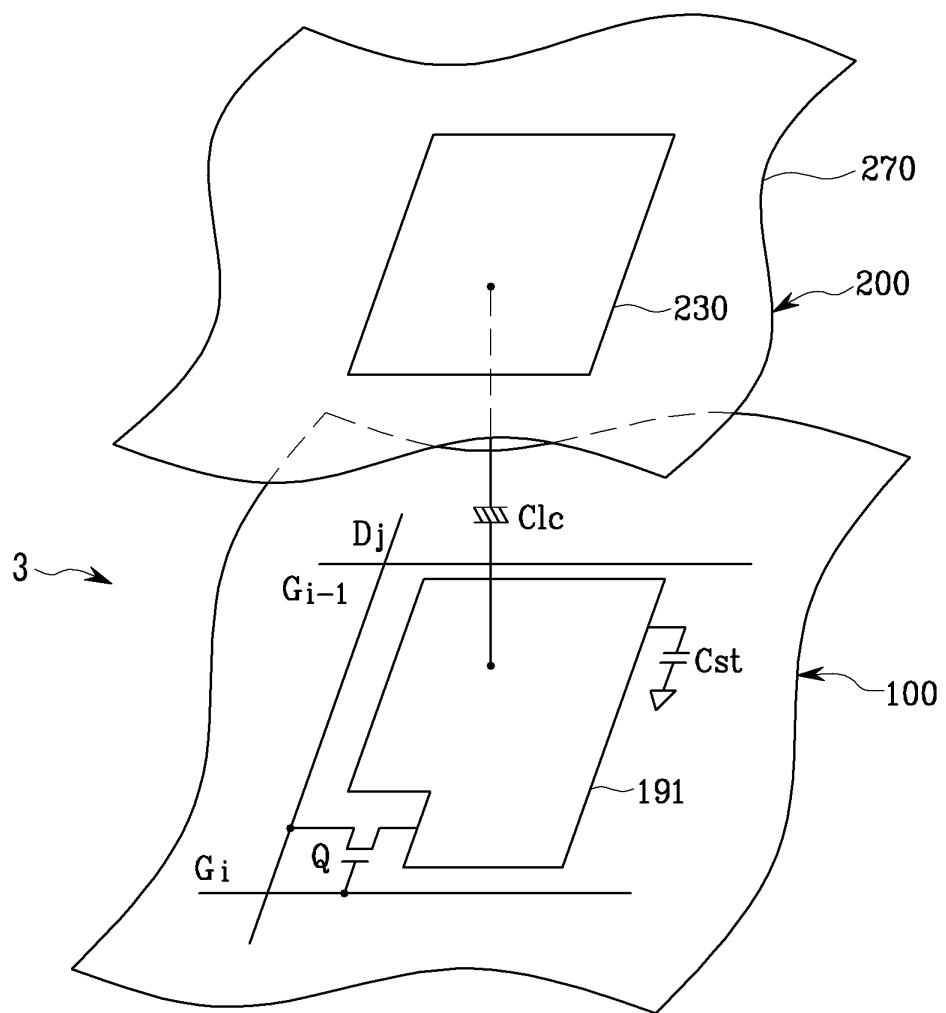
- <1> 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도.
- <2> 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도.
- <3> 도 3은 본 발명의 한 실시예에 따른 액정 표시 장치의 배치도.
- <4> 도 4는 도 3의 액정 표시 장치용 박막 트랜지스터 표시판의 배치도.
- <5> 도 5는 도 3의 액정 표시 장치용 공통 전극 표시판의 배치도.
- <6> 도 6 및 도 7은 각각 도 3에 도시한 액정 표시 장치를 VI-VI 및 VII-VII 선을 따라 잘라 도시한 단면도.
- <7> 도 8a 및 도 8b는 종래 기술에 따른 액정 표시 장치에서 액정 분자의 동작을 도시하는 단면도.
- <8> 도 9a 및 도 9b는 본 발명의 한 실시예에 따른 액정 표시 장치에서 액정 분자의 동작을 도시하는 단면도.
- <9> 도 10a 내지 도 10g는 본 발명의 한 실시예에 따라 액정 표시 장치를 제조하는 공정을 순차적으로 도시하는 단면도.
- <10> 도 11은 본 발명의 다른 실시예에 따른 액정 표시 장치의 단면도.
- <11> 도 12a 및 도 12b는 본 발명의 다른 실시예에 따른 액정 표시 장치에서 액정분자의 동작을 도시하는 단면도.
- <12> 도 13a 및 도 13b는 본 발명의 다른 실시예에 따라 액정 표시 장치를 제조하는 공정의 일부를 도시하는 단면도.
- <13> <도면 부호의 설명>
- <14> 11, 21: 배향막 12, 22: 편광자
- <15> 71, 72a, 72b, 73a, 73b, 74a, 74b: 공통 전극 절개부
- <16> 81, 82: 접촉 보조 부재
- <17> 91, 92, 93a, 93b, 94a, 94b: 화소 전극 절개부
- <18> 110, 210: 절연기판 121: 게이트선
- <19> 131: 유지 전극선 137: 유지 전극
- <20> 154: 반도체 161, 165: 저항성 접촉 부재
- <21> 171: 데이터선 175: 드레인 전극
- <22> 180: 보호막 181, 182, 185: 접촉 구멍
- <23> 191: 화소 전극 220: 차광 부재
- <24> 230: 색필터 250: 덮개막
- <25> 270: 공통 전극 300: 액정 표시판 조립체
- <26> 400: 게이트 구동부 500: 데이터 구동부
- <27> 600: 신호 제어부 800: 제조 전압 생성부

도면

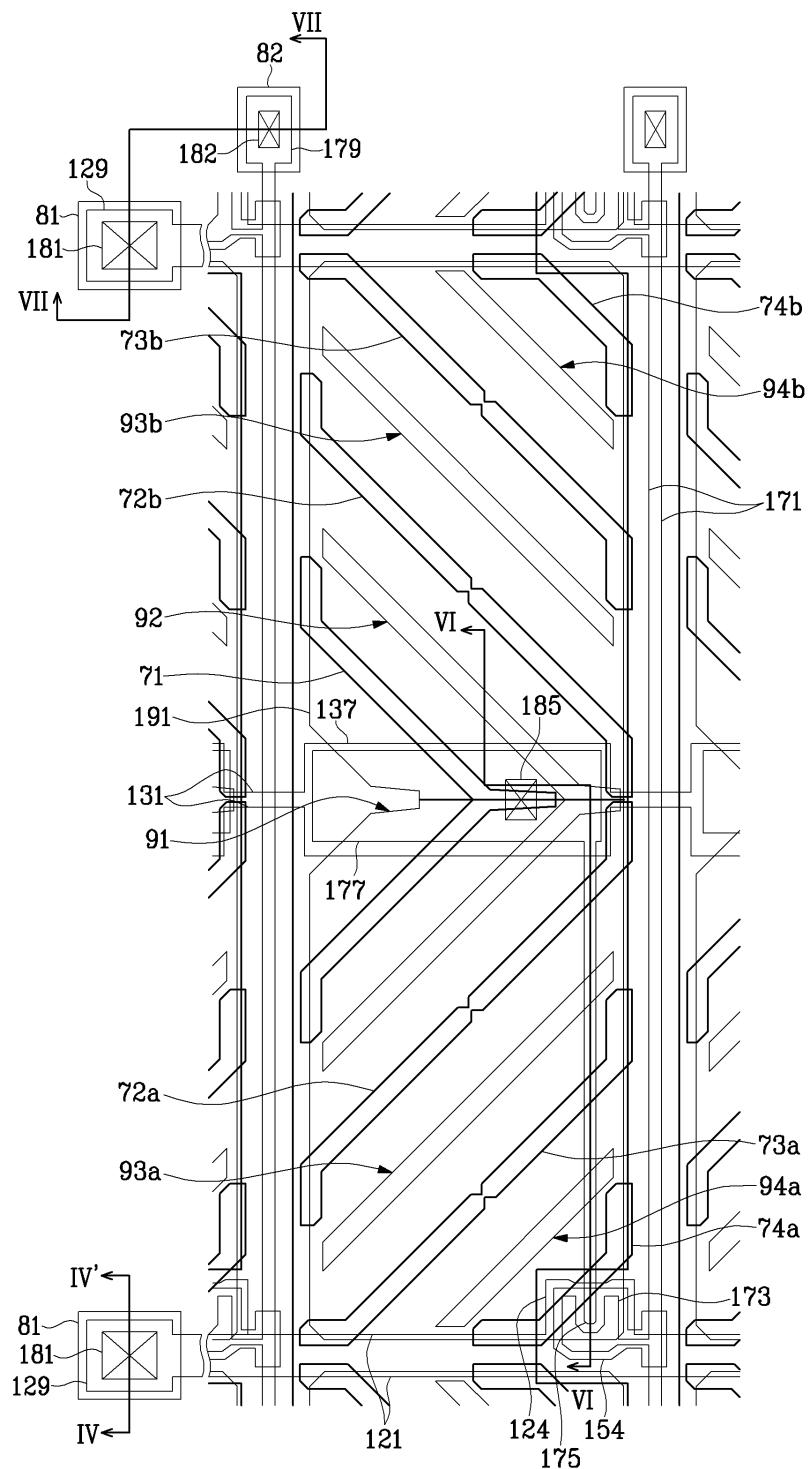
도면1



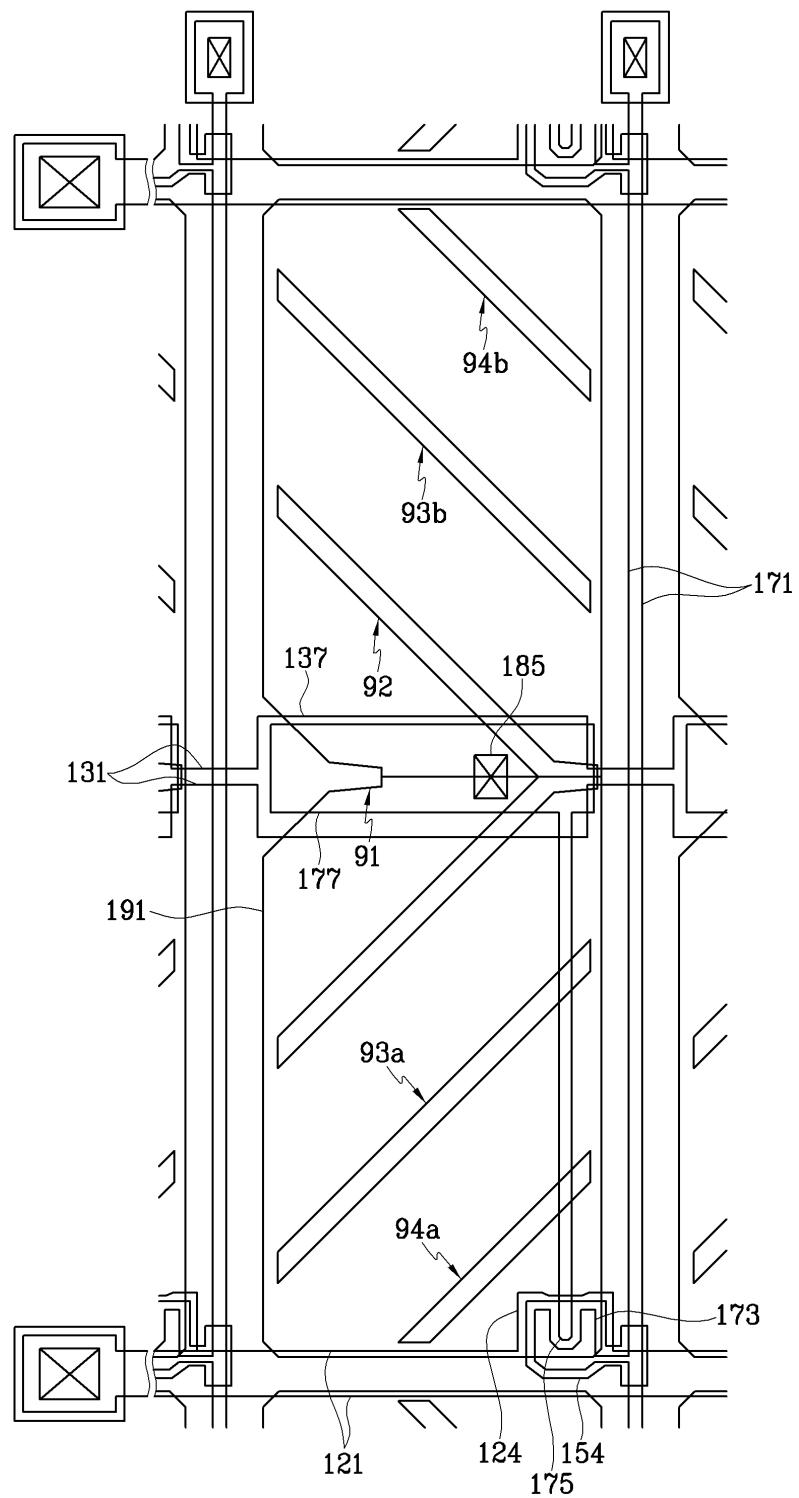
## 도면2



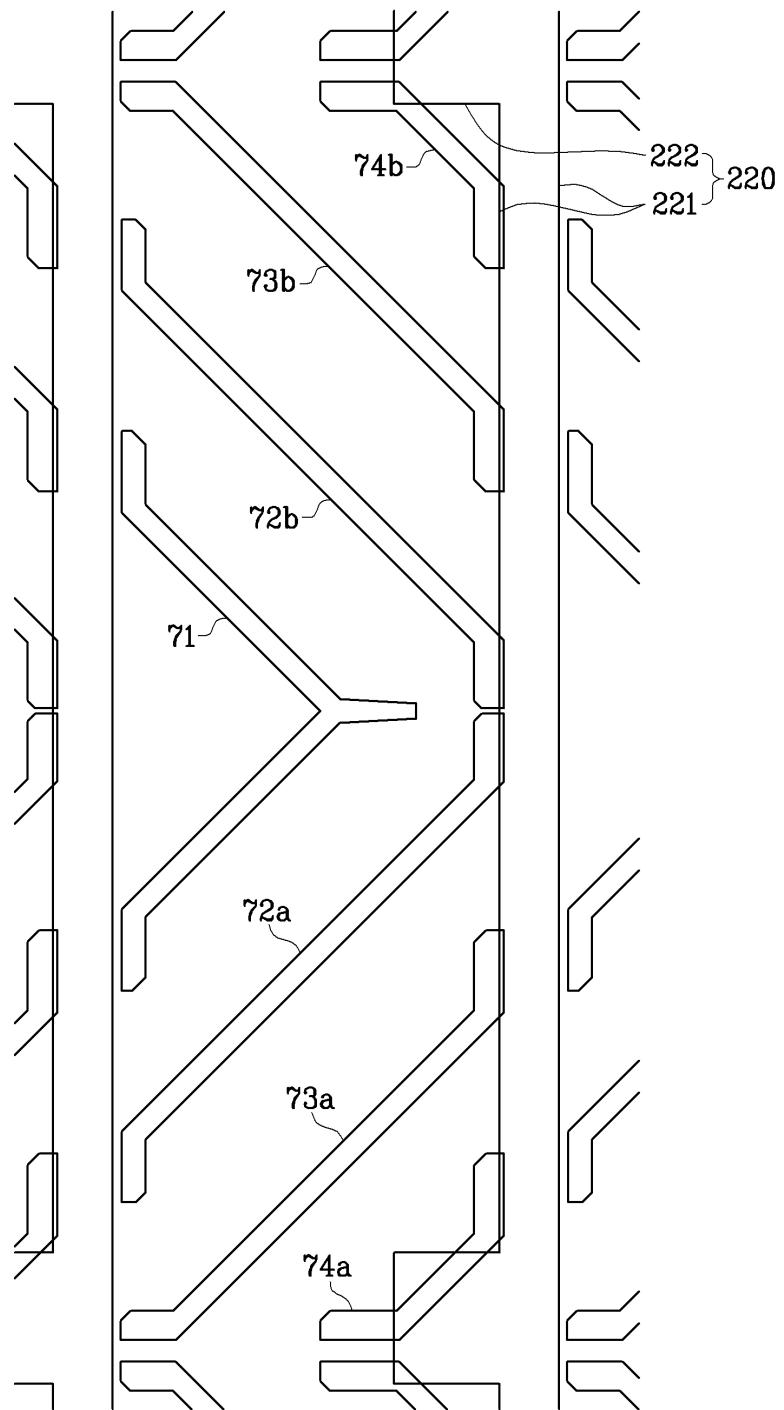
### 도면3



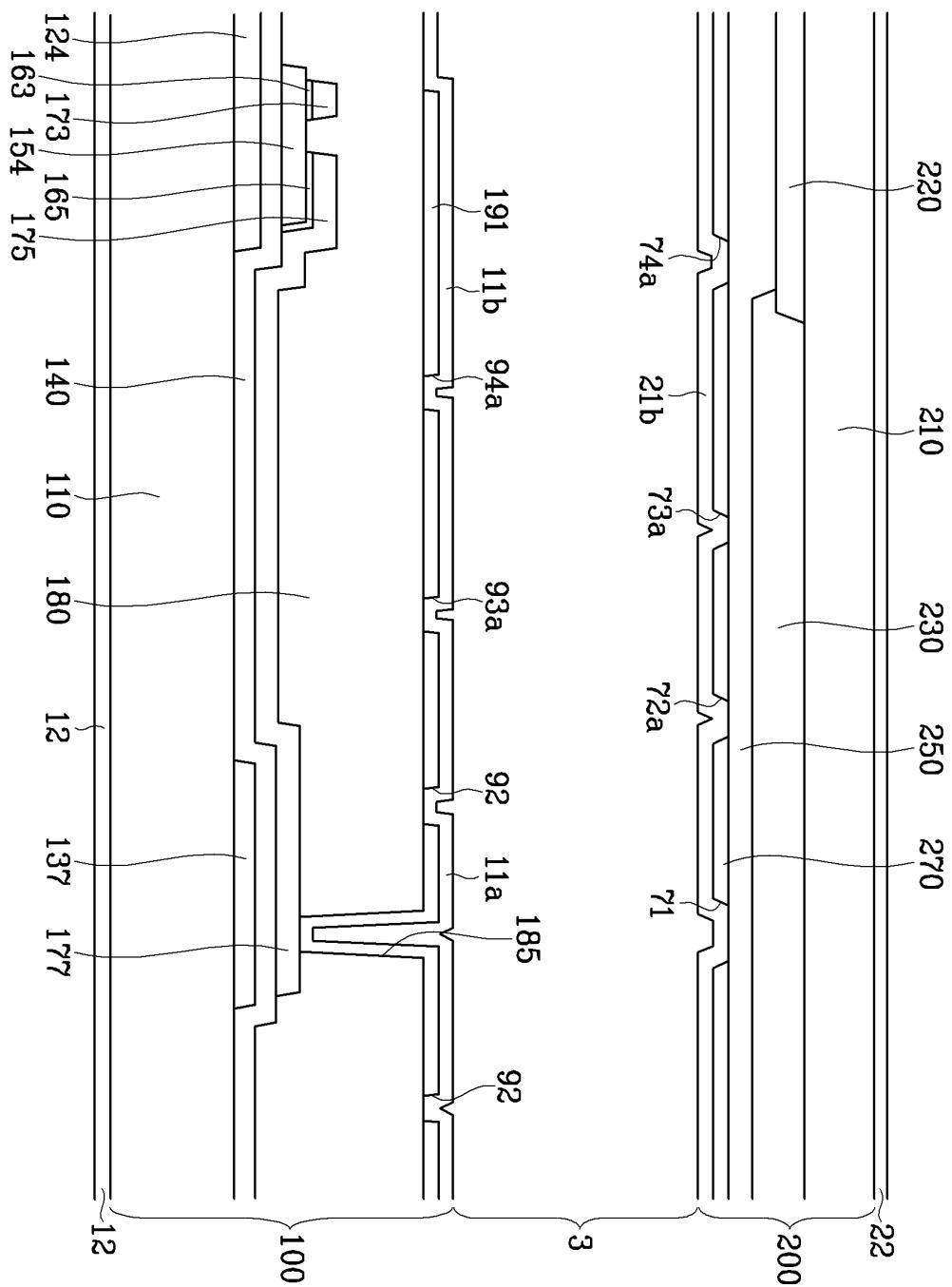
도면4



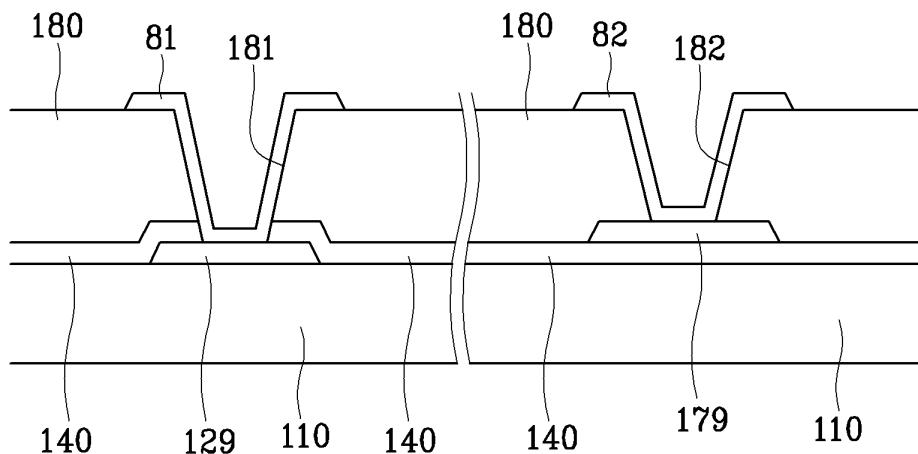
도면5



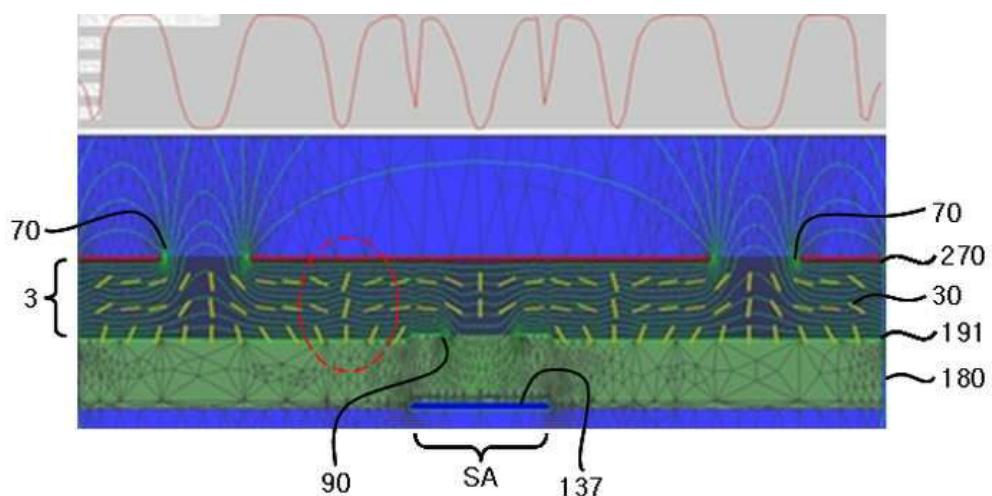
도면6



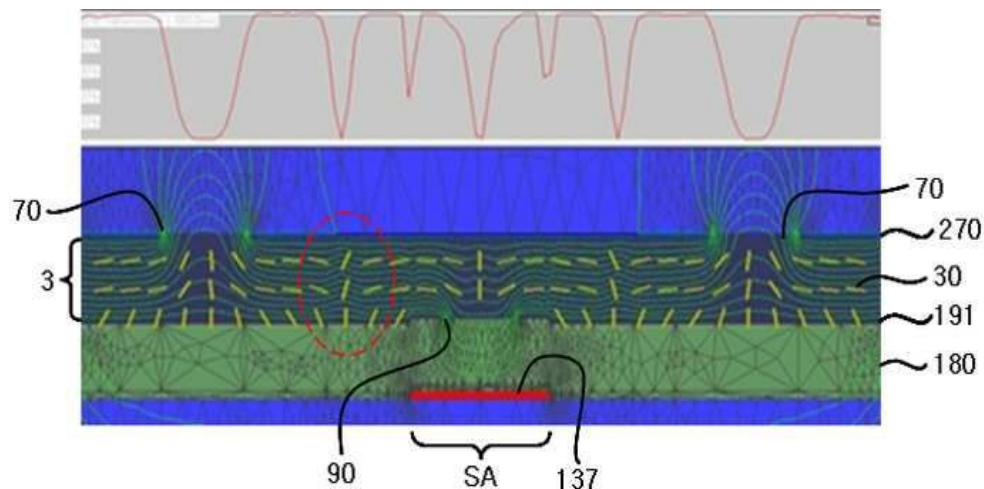
도면7



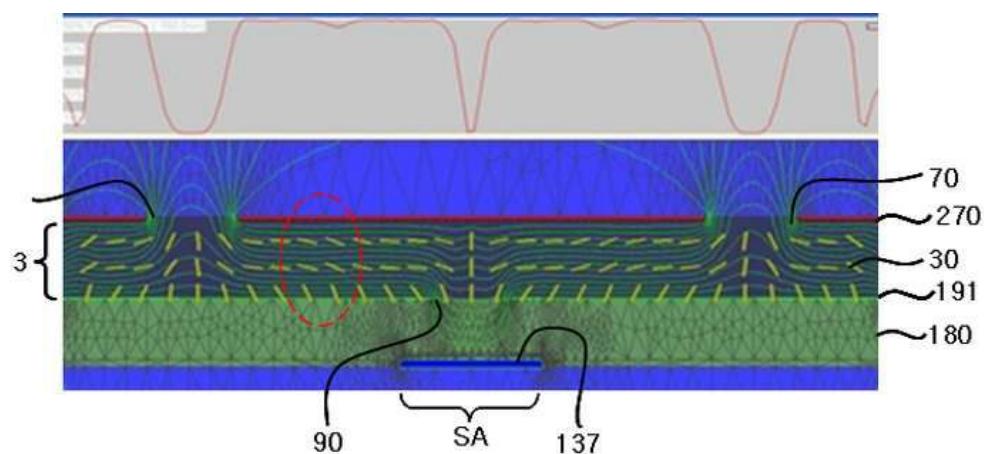
도면8a



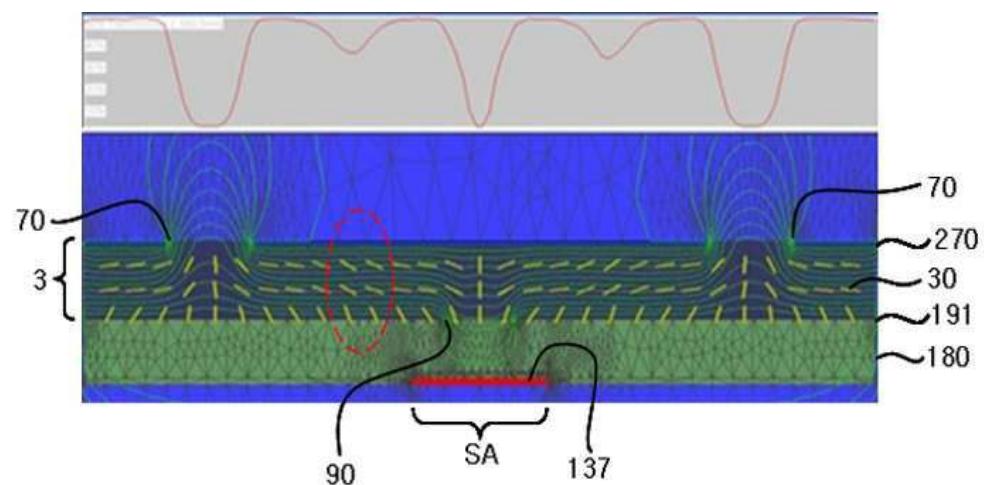
도면8b



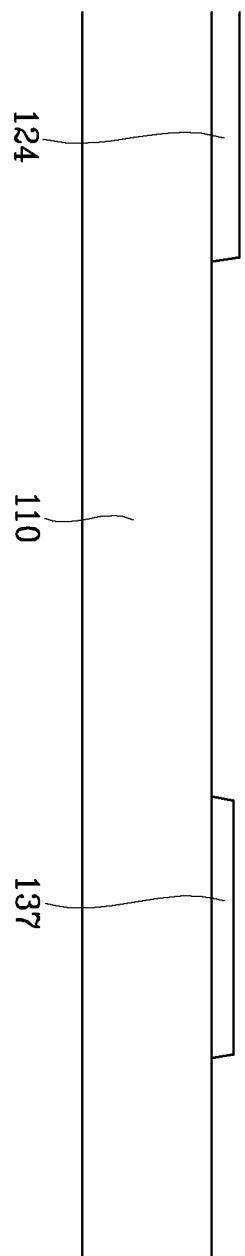
도면9a



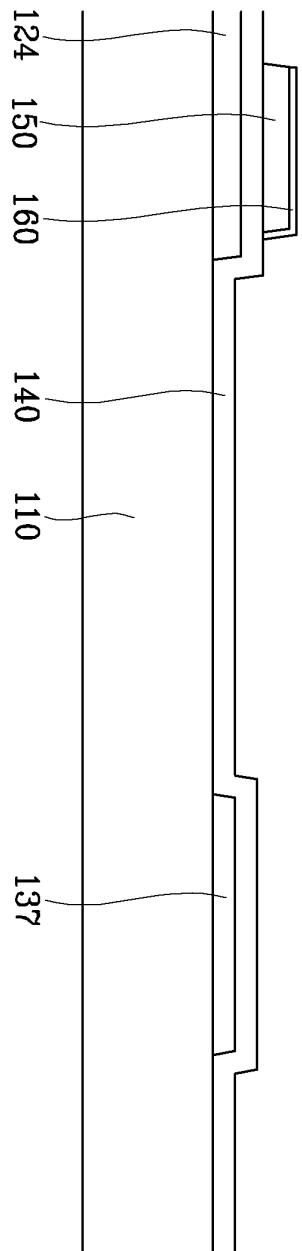
도면9b



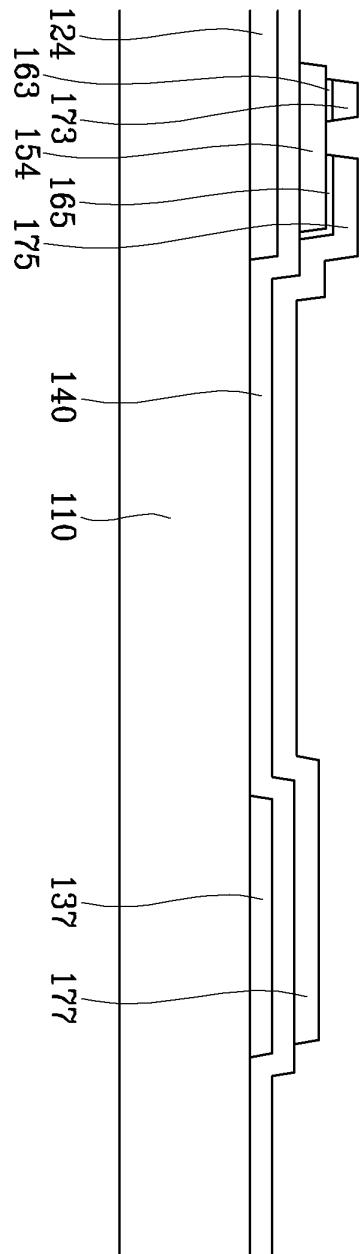
도면10a



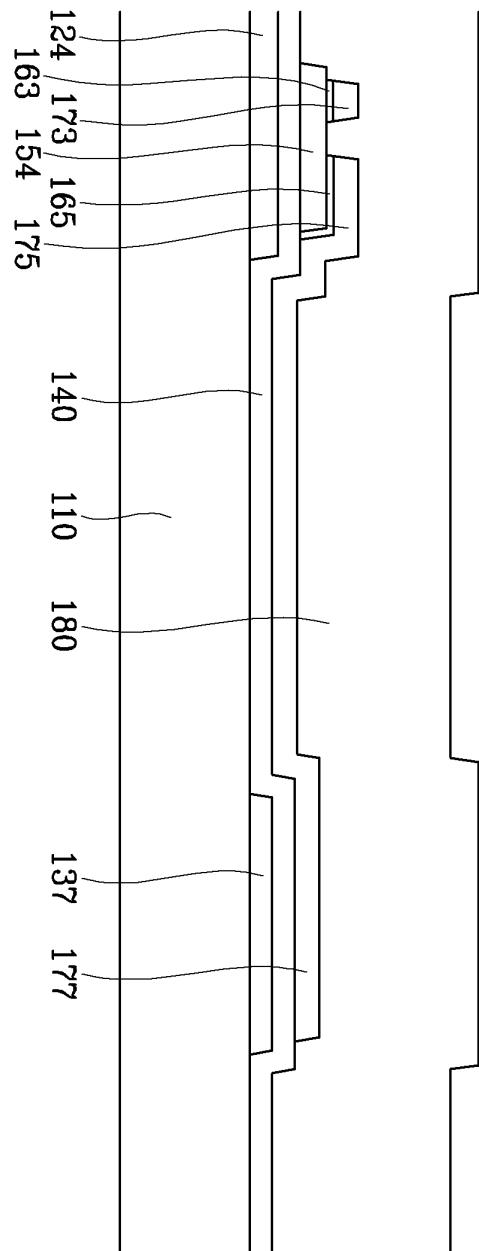
도면10b



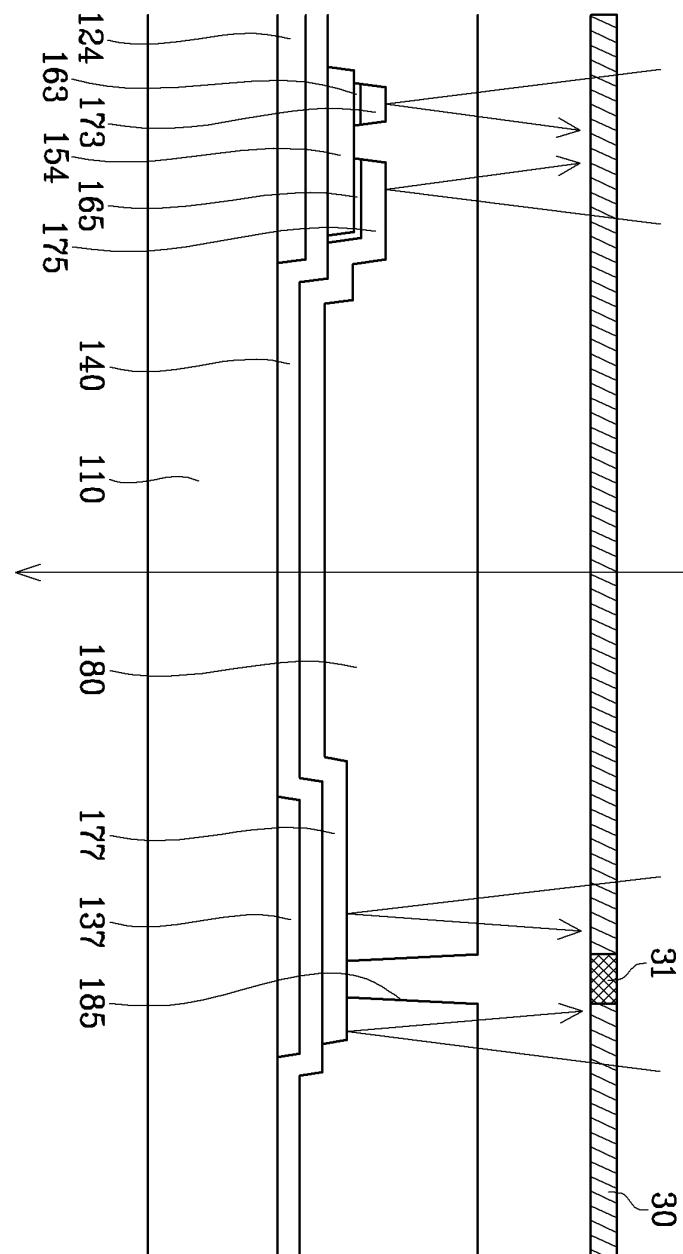
도면10c



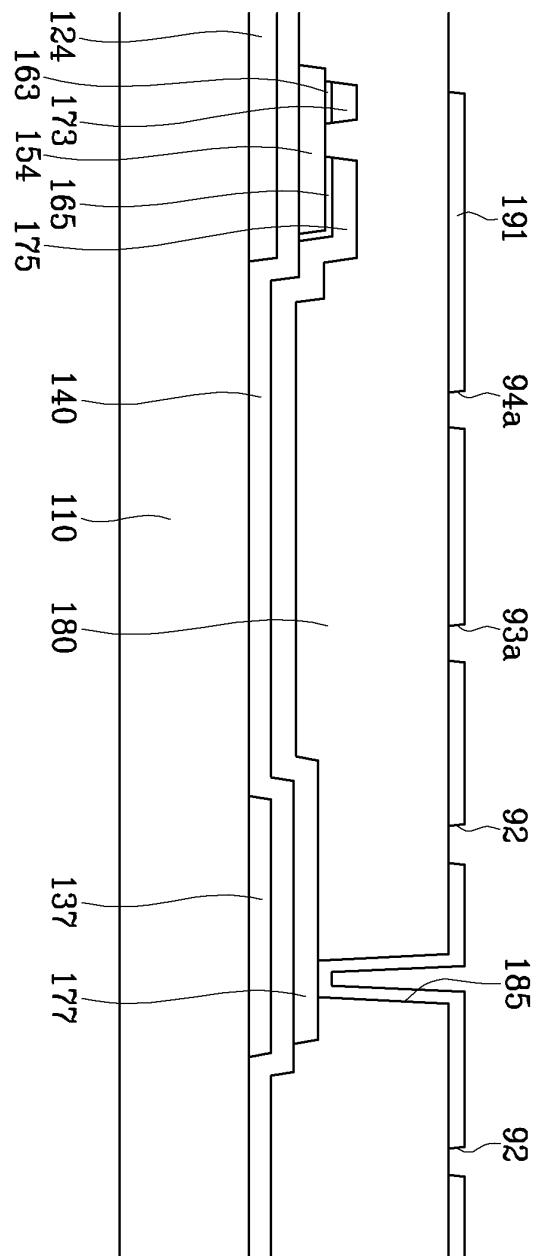
도면10d



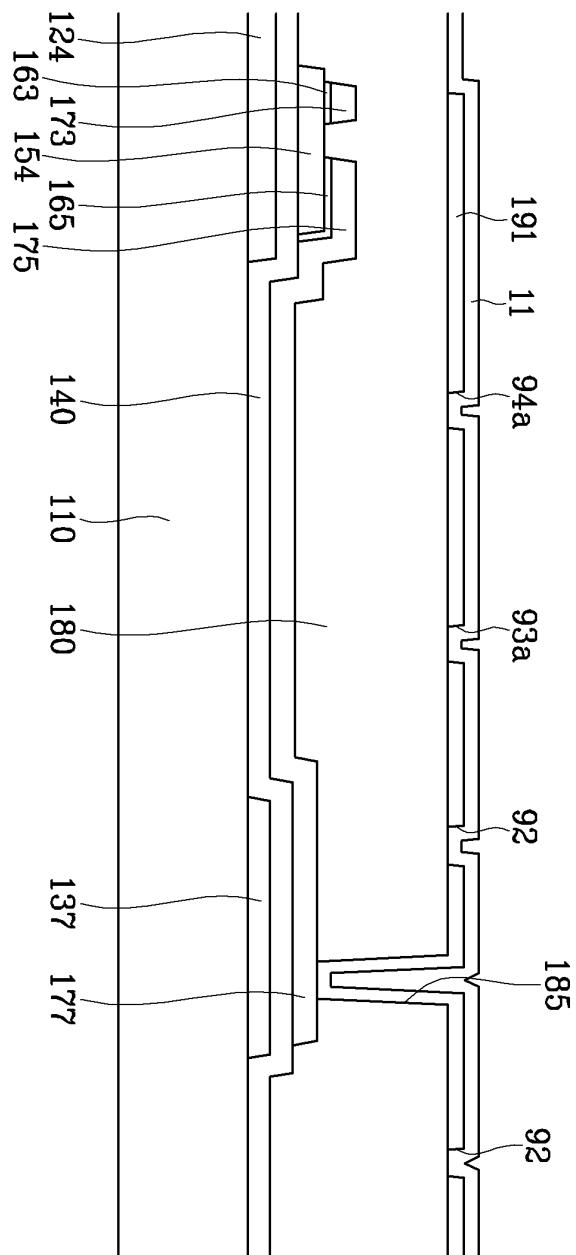
도면10e



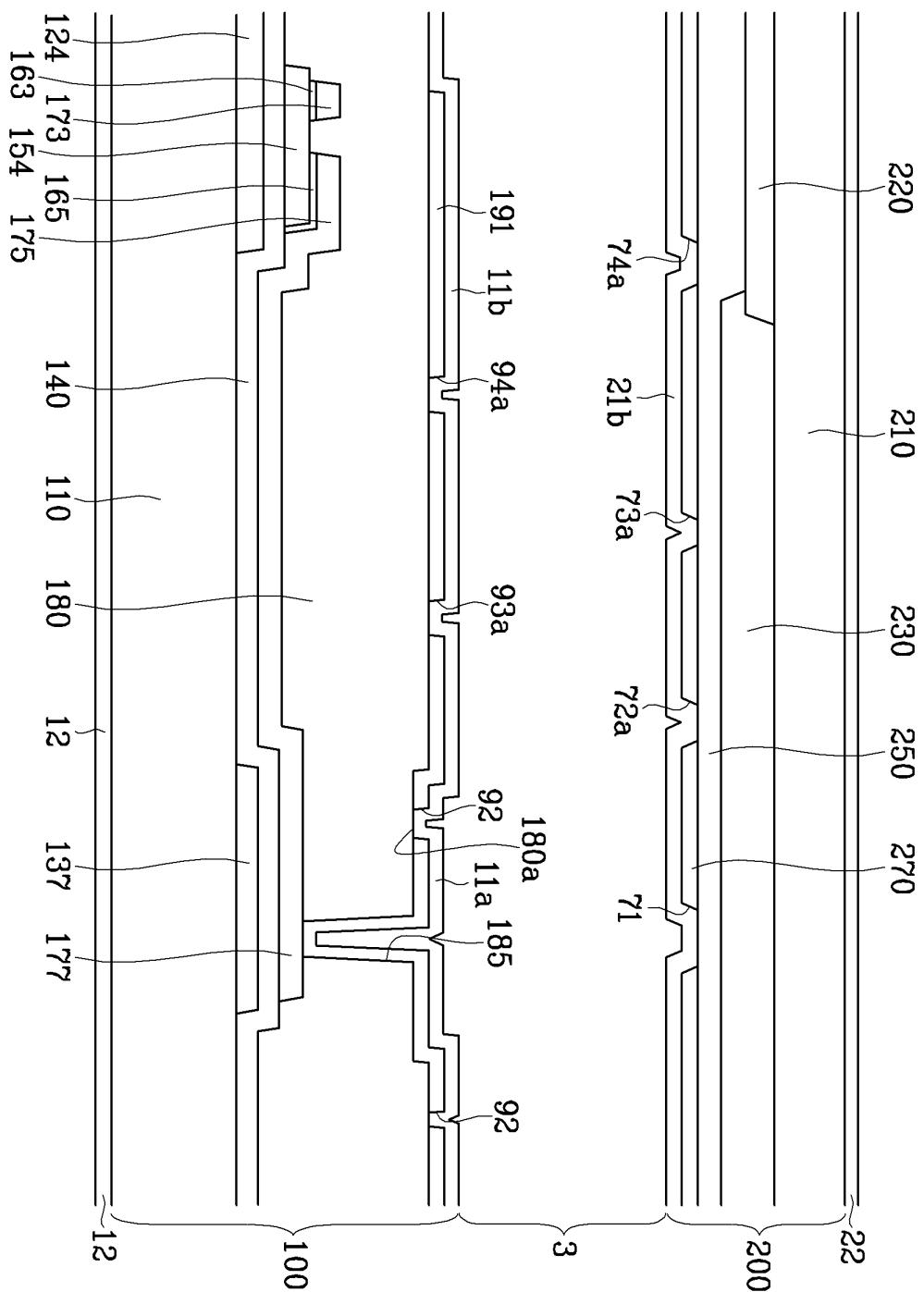
도면10f



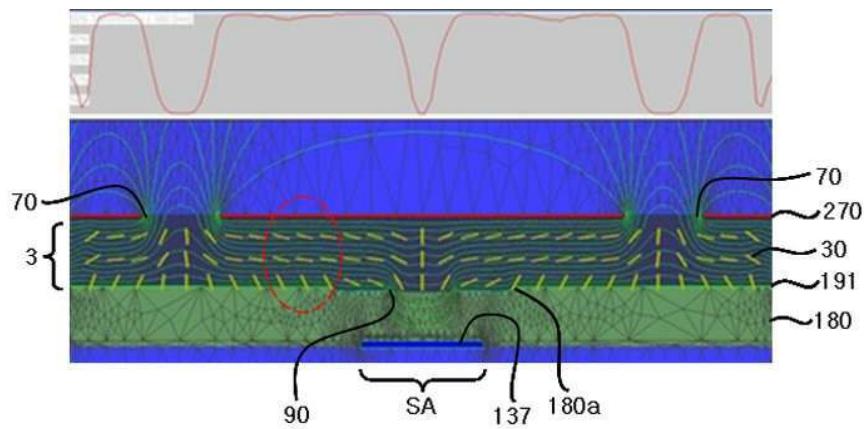
도면10g



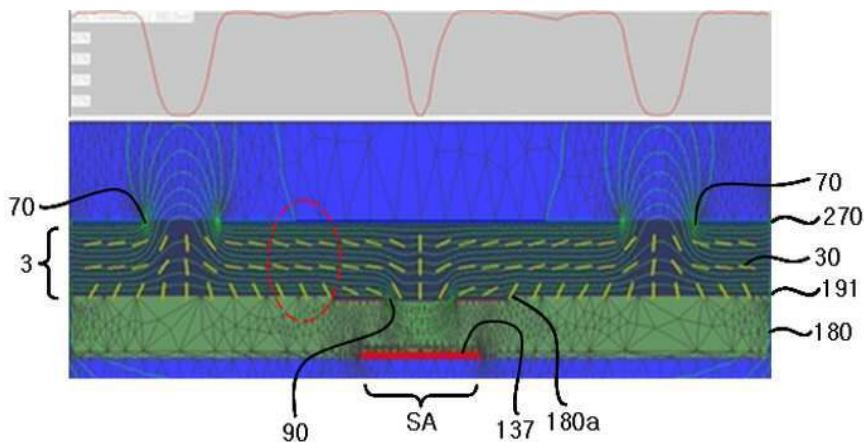
도면11



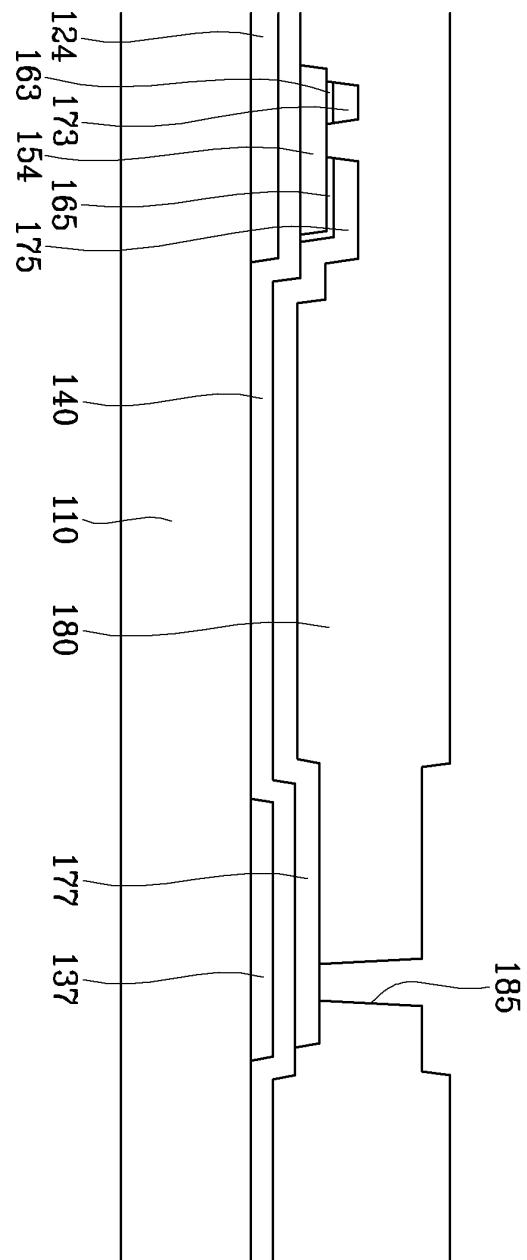
도면12a



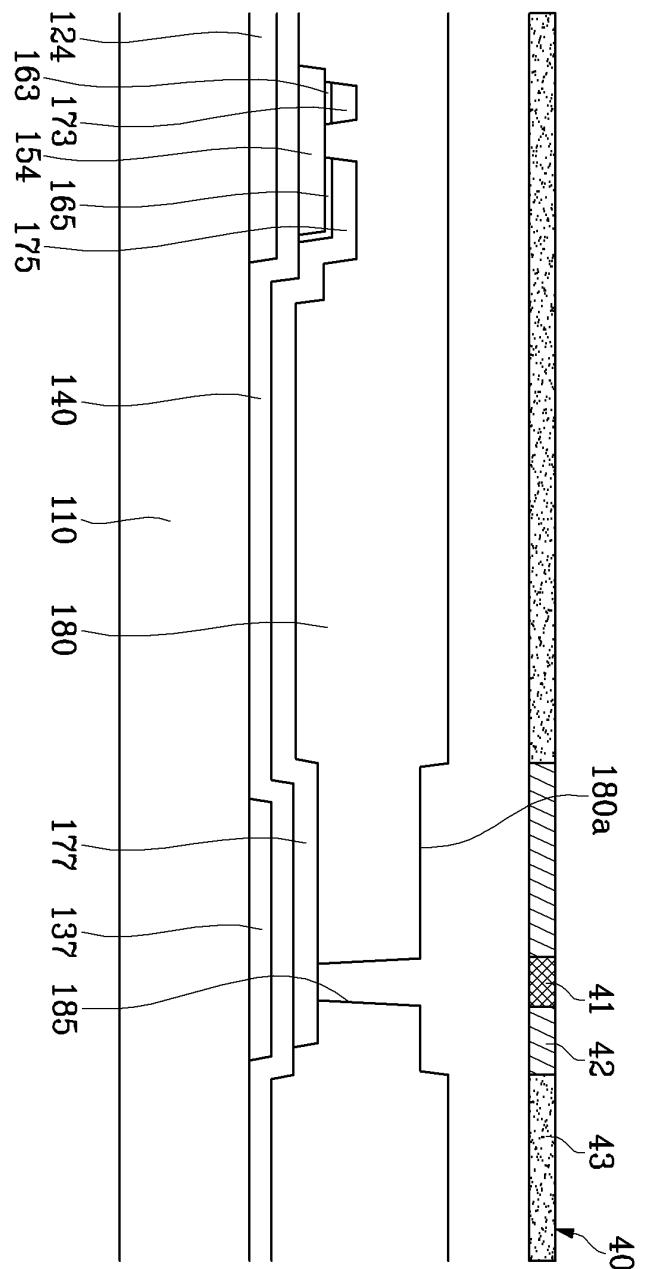
도면12b



도면13a



도면13b



专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	<a href="#">KR1020070095660A</a>	公开(公告)日	2007-10-01
申请号	KR1020060026142	申请日	2006-03-22
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	YOO YOUNG HOON 유영훈 SONG YOUNG GOO 송영구 UM MIN SIK 엄민식 YANG BYUNG DUK 양병덕		
发明人	유영훈 송영구 엄민식 양병덕		
IPC分类号	G02F1/136		
CPC分类号	E04B2/825 E04B2/828 E04C2/296 E04F19/02		
外部链接	<a href="#">Espacenet</a>		

### 摘要(译)

本发明涉及液晶显示器及其制造方法。根据本发明的液晶显示器包括保护膜与维持电极线重叠的第一区域，其包括形成在像素电极和维持电极线之间的保护膜，该保护膜至少部分地与像素电极和第二像素电极重叠。不与维持电极线重叠的部分。并且它与第二部分的上侧或第一区域的上侧的相同。有机绝缘膜，局部曝光，凹陷，纹理。

