



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.
G02F 1/1343 (2006.01)

(11) 공개번호 10-2007-0016952
(43) 공개일자 2007년02월08일

(21) 출원번호 10-2006-0070939
(22) 출원일자 2006년07월27일
심사청구일자 없음

(30) 우선권주장 1020050071902 2005년08월05일 대한민국(KR)
1020060016877 2006년02월21일 대한민국(KR)

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 이준우
경기 안양시 동안구 관양2동 인덕원삼성아파트 112동 204호
김희섭
경기 화성시 반월동 865-1 신영통현대1차아파트 110-304
이창훈
경기 용인시 기흥읍 서천리 705번지 예현마을 현대홈타운 104동1205호
루지안강
경기 수원시 영통구 영통동 벽적골8단지아파트 833-404

(74) 대리인 정상빈
김동진

전체 청구항 수 : 총 29 항

(54) 액정 표시 장치

(57) 요약

시인성 및 투과율을 향상시킨 액정 표시 장치를 제공한다. 액정 표시 장치는 화소 영역에 위치하며 소정 간격 이격되어 서로 평행하게 배열되어 있는 다수개의 서브 전극과 각 서브 전극을 전기적으로 연결하는 연결 전극을 포함하는 제 1 전계 형성 전극 및 제 1 전계 형성 전극을 덮는 제 1 방향으로 러빙된 제 1 배향막을 포함하는 제 1 표시판, 서브 전극과 대응되는 위치에 서브 전극의 폭 이상의 폭을 갖는 다수개의 개구부를 포함하는 제 2 전계 형성 전극 및 제 2 전계 형성 전극을 덮는 제 2 방향으로 러빙된 제 2 배향막을 포함하는 제 2 표시판 및 제 1 및 제 2 표시판 사이에 형성된 액정층을 포함한다.

대표도

도 1

특허청구의 범위

청구항 1.

제 1 절연 기관 상의 화소 영역에 형성되고, 소정 간격 이격되어 서로 평행하게 배열되어 있는 다수개의 서브 전극과 상기 각 서브 전극을 전기적으로 연결하는 연결 전극을 포함하는 제 1 전계 형성 전극 및 상기 제 1 전계 형성 전극을 덮는 제 1 방향으로 러빙된 제 1 배향막을 포함하는 제 1 표시판;

제 2 절연 기관 상에 형성되고, 상기 각 서브 전극과 대응되는 위치에 상기 서브 전극의 폭 이상의 폭을 갖는 다수개의 개구부를 포함하는 제 2 전계 형성 전극 및 상기 제 2 전계 형성 전극을 덮는 제 2 방향으로 러빙된 제 2 배향막을 포함하는 제 2 표시판; 및

상기 제 1 및 제 2 표시판 사이에 형성된 액정층을 포함하는 액정 표시 장치.

청구항 2.

제 1 항에 있어서,

상기 제 1 전계 형성 전극에서 상기 서브 전극의 폭은 $6\mu\text{m}$ 이하인 액정 표시 장치.

청구항 3.

제 1 항에 있어서,

상기 제 2 전계 형성 전극에서 상기 개구부 사이의 간격은 $6\mu\text{m}$ 이하인 액정 표시 장치.

청구항 4.

제 1 항에 있어서,

상기 배향막은 수평 배향막인 액정 표시 장치.

청구항 5.

제 1 항에 있어서,

상기 제 1 및 제 2 방향은 서로 180° 를 이루는 액정 표시 장치.

청구항 6.

제 1 항에 있어서,

상기 액정층을 구성하는 액정의 선경사각은 0.5 내지 3° 인 액정 표시 장치.

청구항 7.

제 1 항에 있어서,

상기 액정층을 구성하는 액정의 유전율 이방성이 음인 액정 표시 장치.

청구항 8.

제 7 항에 있어서,

상기 제 1 전계 형성 전극에서 상기 서브 전극 사이의 간격은 4 내지 $14\mu\text{m}$ 인 액정 표시 장치.

청구항 9.

제 7 항에 있어서,

상기 제 2 전계 형성 전극에서 상기 개구부의 폭은 4 내지 $14\mu\text{m}$ 인 액정 표시 장치.

청구항 10.

제 7 항에 있어서,

상기 서브 전극과 상기 제 1 방향이 이루는 각은 60° 내지 85° 인 액정 표시 장치.

청구항 11.

제 1 항에 있어서,

상기 액정층을 구성하는 액정의 유전율 이방성이 양인 액정 표시 장치.

청구항 12.

제 11 항에 있어서,

상기 액정의 유전율 이방성은 7 내지 15인 액정 표시 장치.

청구항 13.

제 11 항에 있어서,

상기 제 1 전계 형성 전극에서 상기 서브 전극 사이의 간격은 20 내지 $40\mu\text{m}$ 인 액정 표시 장치.

청구항 14.

제 11 항에 있어서,

상기 제 2 전계 형성 전극에서 상기 개구부의 폭은 20 내지 $40\mu\text{m}$ 인 액정 표시 장치.

청구항 15.

제 11 항에 있어서,

상기 서브 전극과 상기 제 1 방향이 이루는 각도는 5° 내지 30° 인 액정 표시 장치.

청구항 16.

제 1 항에 있어서,

상기 제 2 전계 생성 전극은 상기 제 1 전계 생성 전극에 인가되는 데이터 전압과 반대 극성으로 스윙하는 공통 전압이 인가되는 액정 표시 장치.

청구항 17.

제 1 절연 기관 상의 화소 영역에 형성되고, 소정 간격 이격되어 서로 평행하게 배열되어 있는 다수개의 서브 전극과 상기 각 서브 전극을 전기적으로 연결하는 연결 전극을 포함하는 제 1 전계 형성 전극 및 상기 제 1 전계 형성 전극을 덮는 제 1 방향으로 러빙된 제 1 수평 배향막을 포함하는 제 1 표시판;

제 2 절연 기관 상에 형성되고, 상기 서브 전극과 대응되는 위치에 상기 서브 전극의 폭 이상의 폭을 갖는 다수개의 개구부를 포함하는 제 2 전계 형성 전극 및 상기 제 2 전계 형성 전극을 덮으며, 제 2 방향으로 러빙된 제 2 수평 배향막을 포함하는 제 2 표시판; 및

상기 제 1 및 제 2 표시판 사이에 형성되고, 음의 유전율 이방성을 갖는 액정으로 구성된 액정층을 포함하는 액정 표시 장치.

청구항 18.

제 17 항에 있어서,

상기 서브 전극의 폭 및 상기 개구부 사이의 간격은 $6\mu\text{m}$ 이하인 액정 표시 장치.

청구항 19.

제 17 항에 있어서,

상기 서브 전극 사이의 간격 및 상기 개구부의 폭은 4 내지 $14\mu\text{m}$ 인 액정 표시 장치.

청구항 20.

제 17 항에 있어서,

상기 제 1 및 제 2 방향은 서로 180° 를 이루는 액정 표시 장치.

청구항 21.

제 20 항에 있어서,

상기 서브 전극과 상기 제 1 방향이 이루는 각은 60° 내지 85° 인 액정 표시 장치.

청구항 22.

제 17 항에 있어서,

상기 제 2 전계 생성 전극은 상기 제 1 전계 생성 전극에 인가되는 데이터 전압과 반대 극성으로 스윙하는 공통 전압이 인가되는 액정 표시 장치.

청구항 23.

제 1 절연 기관 상의 화소 영역에 형성되고, 소정 간격 이격되어 서로 평행하게 배열되어 있는 다수개의 서브 전극과 상기 각 서브 전극을 전기적으로 연결하는 연결 전극을 포함하는 제 1 전계 형성 전극 및 상기 제 1 전계 형성 전극을 덮는 제 1 방향으로 러빙된 제 1 수평 배향막을 포함하는 제 1 표시판;

제 2 절연 기관 상에 형성되고, 상기 서브 전극과 대응하는 위치에 상기 서브 전극의 폭 이상의 폭을 갖는 다수개의 개구부를 포함하는 제 2 전계 형성 전극 및 상기 제 2 전계 형성 전극을 덮으며, 상기 제 1 방향과 180° 를 이루는 방향으로 러빙된 제 2 수평 배향막을 포함하는 제 2 표시판; 및

상기 제 1 및 제 2 표시판 사이에 형성되고, 양의 유전율 이방성을 갖는 액정으로 구성된 액정층을 포함하는 액정 표시 장치.

청구항 24.

제 23 항에 있어서,

상기 액정의 유전율 이방성은 7 내지 15인 액정 표시 장치.

청구항 25.

제 23 항에 있어서,

상기 서브 전극의 폭 및 상기 개구부 사이의 간격은 $6\mu\text{m}$ 이하인 액정 표시 장치.

청구항 26.

제 23 항에 있어서,

상기 서브 전극 사이의 간격 및 상기 개구부의 폭은 20 내지 $40\mu\text{m}$ 인 액정 표시 장치.

청구항 27.

제 23 항에 있어서,

상기 제 1 및 제 2 방향은 서로 180°를 이루는 액정 표시 장치.

청구항 28.

제 27 항에 있어서,

상기 서브 전극과 상기 제 1 방향이 이루는 각도는 5 내지 30°인 액정 표시 장치.

청구항 29.

제 23 항에 있어서,

상기 제 2 전계 생성 전극은 상기 제 1 전계 생성 전극에 인가되는 데이터 전압과 반대 극성으로 스윙하는 공통 전압이 인가되는 액정 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치에 관한 것으로, 시인성 및 투과율을 향상시킨 액정 표시 장치에 관한 것이다.

액정 표시 장치(Liquid Crystal Display; LCD)는 현재 가장 널리 사용되고 있는 평판 표시 장치(Flat Panel Display) 중 하나로서, 전극이 형성되어 있는 두 장의 기판과 그 사이에 삽입되어 있는 액정층으로 이루어져, 전극에 전압을 인가하여 액정층의 액정을 재배열시킴으로써 투과되는 광의 양을 조절하는 표시 장치이다.

그 중에서도 전계가 인가되지 않은 상태에서 액정의 장축을 상하 기판에 대하여 수직을 이루도록 배열한 수직 배향 모드 액정 표시 장치는 대비비가 크고 광시야각 구현이 용이하여 각광받고 있다. 수직 배향 모드 액정 표시 장치에서 광시야각을 구현하기 위한 수단으로는 전극에 절개 패턴을 형성하는 방법과 돌기를 형성하는 방법 등이 있다. 이들 모두는 프린지 필드(fringe field)를 형성하여 액정의 기우는 방향을 4 방향으로 고르게 분산시킴으로써 광시야각을 확보하는 방법이다. 이 중에서 전극에 절개 패턴을 형성하는 PVA(patterned vertically aligned) 모드는 횡전계 방식의 IPS(In Plane Switching) 모드 또는 FFS(Fringe Field Switching) 모드를 대체할 수 있는 광시야각 기술로 인정받고 있다.

그러나 이러한 PVA 모드는 정면의 감마(gamma) 곡선과 측면의 감마 곡선이 일치하지 않는 측면 감마 곡선 왜곡 현상이 발생하여 TN(twisted nematic) 모드에 비하여도 좌우측면에서 열등한 시인성을 나타낸다. 예를 들어, 도메인 분할 수단으로 절개부를 형성하는 PVA 모드의 경우에는 측면으로 갈수록 전체적으로 화면이 밝게 보이고 색은 흰색 쪽으로 이동하는 경향이 있으며, 심한 경우에는 밝은 계조 사이의 간격 차이가 없어져서 그림이 뭉그러져 보이는 경우도 발생한다.

발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는 높은 시인성 및 투과율을 갖는 액정 표시 장치를 제공하고자 하는 것이다.

본 발명의 기술적 과제들은 이상에서 언급한 기술적 과제로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

발명의 구성

상기 기술적 과제를 달성하기 위한 본 발명의 일 실시예에 따른 액정 표시 장치는 절연 기판 상의 화소 영역에 형성되고, 소정 간격 이격되어 서로 평행하게 배열되어 있는 다수개의 서브 전극과 상기 각 서브 전극을 전기적으로 연결하는 연결 전극을 포함하는 제 1 전계 형성 전극 및 상기 제 1 전계 형성 전극을 덮는 제 1 방향으로 러빙된 제 1 배향막을 포함하는 제 1 표시판, 절연 기판 상에 형성되고, 상기 각 서브 전극과 대응되는 위치에 상기 서브 전극의 폭 이상의 폭을 갖는 다수개의 개구부를 포함하는 제 2 전계 형성 전극 및 상기 제 2 전계 형성 전극을 덮는 제 2 방향으로 러빙된 제 2 배향막을 포함하는 제 2 표시판 및 상기 제 1 및 제 2 표시판 사이에 형성된 액정층을 포함한다.

상기 기술적 과제를 달성하기 위한 본 발명의 다른 실시예에 따른 액정 표시 장치는 절연 기판 상의 화소 영역에 형성되고, 소정 간격 이격되어 서로 평행하게 배열되어 있는 다수개의 서브 전극과 상기 각 서브 전극을 전기적으로 연결하는 연결 전극을 포함하는 제 1 전계 형성 전극 및 상기 제 1 전계 형성 전극을 덮는 제 1 방향으로 러빙된 제 1 수평 배향막을 포함하는 제 1 표시판, 절연 기판 상에 형성되고, 상기 서브 전극과 대응되는 위치에 상기 서브 전극의 폭 이상의 폭을 갖는 다수개의 개구부를 포함하는 제 2 전계 형성 전극 및 상기 제 2 전계 형성 전극을 덮으며, 제 2 방향으로 러빙된 제 2 수평 배향막을 포함하는 제 2 표시판 및 상기 제 1 및 제 2 표시판 사이에 형성되고, 음의 유전율 이방성을 갖는 액정으로 구성된 액정층을 포함한다.

상기 기술적 과제를 달성하기 위한 본 발명의 또 다른 실시예에 따른 액정 표시 장치는 절연 기판 상의 화소 영역에 형성되고, 소정 간격 이격되어 서로 평행하게 배열되어 있는 다수개의 서브 전극과 상기 각 서브 전극을 전기적으로 연결하는 연결 전극을 포함하는 제 1 전계 형성 전극 및 상기 제 1 전계 형성 전극을 덮는 제 1 방향으로 러빙된 제 1 수평 배향막을 포함하는 제 1 표시판, 절연 기판 상에 형성되고, 상기 서브 전극과 대응하는 위치에 상기 서브 전극의 폭 이상의 폭을 갖는 다수개의 개구부를 포함하는 제 2 전계 형성 전극 및 상기 제 2 전계 형성 전극을 덮으며, 상기 제 1 방향과 180°를 이루는 방향으로 러빙된 제 2 수평 배향막을 포함하는 제 2 표시판 및 상기 제 1 및 제 2 표시판 사이에 형성되고, 양의 유전율 이방성을 갖는 액정으로 구성된 액정층을 포함한다.

기타 실시예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 명세서에서 사용되는 모든 용어(기술 및 과학적 용어를 포함)는 다른 정의가 없다면 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 공통적으로 이해될 수 있는 의미로 사용될 수 있을 것이다. 또 일반적으로 사용되는 사전에 정의되어 있는 용어들은 명백하게 특별히 정의되어 있지 않은 한 이상적으로 또는 과도하게 해석되지 않는다.

먼저 도 1 내지 도 4를 참조하여, 본 발명의 일 실시예에 따른 액정 표시 장치에 대해 설명한다. 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 레이아웃도이고, 도 2는 본 발명의 일 실시예에 따른 액정 표시 장치의 제 1 표시판의 레이아웃도이며, 도 3은 본 발명의 일 실시예에 따른 액정 표시 장치의 제 2 표시판의 레이아웃도이고, 도 4는 도 1의 IV-IV' 선을 따라 절단한 단면도이다.

액정 표시 장치는 제 1 표시판(100)과 이와 마주보고 있는 제 2 표시판(200) 및 제 1 표시판(100)과 제 2 표시판(200) 사이에 주입되어 기판에 수평하게 배향되어 있는 액정(310)을 포함하는 액정층(300)으로 이루어진다.

우선, 제 1 표시판(100)은 유리 등의 투명한 절연 물질로 이루어진 제 1 절연 기판(110) 위에 인듐 틴 옥사이드(Indium Tin Oxide, 이하 ITO라 함) 또는 인듐 징크 옥사이드(Indium Zinc Oxide, 이하 IZO라 함) 등의 투명 도전성 산화물로 형성되어 있으며, 소정 간격 이격되어 서로 평행하게 배열되어 있는 다수개의 서브 전극(82a)과 이들을 전기적으로 연결하는 연결 전극(82b)을 포함하는 전계 형성 전극인 화소 전극(182)을 포함한다.

화소 전극(182)은 박막 트랜지스터에 연결되어 데이터 전압을 인가 받는다. 이때, 박막 트랜지스터는 게이트 신호를 전달하는 게이트선(122)과 화상 신호를 전달하는 데이터선(162)에 각각 연결되어 게이트 신호에 따라 화소 전극(182)을 온(on) 또는 오프(off)한다. 이러한 화소 전극(182)이 형성되어 있는 제 1 절연 기판(110) 위에는 배향막(190)이 형성되어 있는데, 이는 액정층(300)에 포함되어 있는 액정(310)의 초기 배향을 수평하게 하기 위한 것이다.

또한, 제 2 표시판(200)은 유리 등의 투명한 절연 물질로 이루어진 제 2 절연 기관(210)의 아래 면에 빛샘을 방지하기 위한 블랙 매트릭스(220)와 적, 녹, 청의 컬러 필터(230) 및 ITO 또는 IZO 등의 투명 도전성 산화물로 형성되어 있으며, 다수개의 개구부(270a)과 개구부(270a) 이외의 나머지 영역에 해당하는 전계 생성부(270b)를 포함하는 전계 형성 전극인 공통 전극(270)을 포함한다.

이러한 공통 전극(270) 상에는 배향막이 형성되어 있는데, 이는 액정층(300)에 포함되어 있는 액정(310)의 배향을 수평하게 하기 위한 것이다.

본 발명의 일 실시예에 따른 액정 표시 장치에 대하여 좀 더 상세히 설명한다.

먼저 제 1 표시판(100)에 대해 설명하면, 도 2 및 도 4에 도시한 바와 같이 제 1 절연 기관(110) 위에 형성된 게이트 배선은 가로 방향으로 뻗어 있는 게이트선(122), 게이트선(122) 끝에 연결되어 있어 외부로부터의 게이트 신호를 인가 받아 게이트선(122)으로 전달하는 게이트 패드(124), 게이트선(122)에 연결되어 돌기 형태로 형성된 박막 트랜지스터의 게이트 전극(126)을 포함한다. 이러한 게이트 배선은 알루미늄(Al)이나 알루미늄 합금 등 알루미늄 계열 금속 등으로 이루어진 도전막의 단일막 구조 또는 상기한 도전막 상에 다른 물질, 특히 ITO 또는 IZO와의 물리적, 화학적, 전기적 접촉 특성이 좋은 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta), 몰리브덴(Mo) 및 이들의 합금 등으로 이루어진 다른 도전막을 포함하는 다층막 구조(도시하지 않음)를 가질 수 있다.

제 1 절연 기관(110) 및 게이트 배선 위에는 질화 규소(SiNx) 등으로 이루어진 게이트 절연막(130)이 형성되어 있다.

게이트 절연막(130) 위에는 데이터 배선이 형성되어 있다. 데이터 배선은 세로 방향으로 형성되어 게이트선(122)과 교차하여 예를 들어 직사각형 형상의 화소 영역을 정의하는 데이터선(162), 데이터선(162)의 분지인 소오스 전극(165), 소오스 전극(165)에 이격되어 있는 드레인 전극(166), 및 데이터선(162)의 일단에 형성된 데이터 패드(168)를 포함한다. 데이터선(162), 소오스 전극(165), 드레인 전극(166) 및 데이터 패드(168)도 게이트 배선과 마찬가지로 알루미늄(Al)이나 알루미늄 합금 등 알루미늄 계열 금속 등으로 이루어진 도전막의 단일막 구조 또는 상기한 도전막 상에 다른 물질, 특히 ITO 또는 IZO와의 물리적, 화학적, 전기적 접촉 특성이 좋은 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta), 몰리브덴(Mo) 및 이들의 합금 등으로 이루어진 다른 도전막을 포함하는 다층막 구조(도시하지 않음)를 가질 수 있다.

소오스 전극(165)과 드레인 전극(166)의 하부에는 박막 트랜지스터의 채널부로 사용되는 반도체층(140)이 형성되어 있다. 또한, 반도체층(140) 위에는 소오스 및 드레인 전극(165, 166)과 채널부 반도체층(140) 사이의 접촉 저항을 감소시키기 위한 실리사이드 또는 n형 불순물이 고농도로 도핑된 n+ 수소화 비정질 규소 등의 물질로 이루어진 저항성 접촉층(155, 156)이 형성되어 있다.

데이터 배선 위에는 질화 규소 등의 무기 절연물이나 수지 등의 유기 절연물로 이루어진 보호막(170)이 형성되어 있다. 보호막(170)에는 드레인 전극(166) 및 데이터 패드(168)를 각각 노출시키는 콘택홀(177, 178)이 형성되어 있다. 또한, 보호막(170)에는 게이트 절연막(130)과 연결되어 있는 콘택홀(174)이 형성되어 있는데, 이는 게이트 패드(124)를 노출시킨다.

보호막(177) 위에는 콘택홀(177)을 통해 드레인 전극(166)과 전기적으로 연결되어 있는 화소 전극(182)이 형성되어 있다. 화소 전극(182)은 다수개의 서브 전극(182a)과 이들 서브 전극(182a)을 연결하는 연결 전극(182b)을 포함한다.

화소 전극(182a)의 서브 전극(182a)은 예를 들어 화소 영역의 장변과 평행한 방향, 예를 들어 데이터선(162)의 연장 방향과 평행한 방향으로 형성된 소정의 스트라이프(stripe) 형상을 가질 수 있다. 이때, 각 서브 전극(182a)의 폭과 간격은 액정 표시 장치의 광학 특성의 설정에 의존하며, 예를 들어 각 서브 전극(182a)의 폭은 약 $6\mu\text{m}$ 이하일 수 있고, 서브 전극(182a) 사이의 간격은 약 4 내지 $14\mu\text{m}$ 일 수 있다. 예를 들어 서브 전극(182a)의 폭이 $4\mu\text{m}$ 인 경우, 서브 전극(182a) 사이의 간격은 $11\mu\text{m}$ 일 수 있다.

화소 전극(182)의 연결 전극(182b)은 상기한 바와 같은 각 서브 전극(182a)을 전기적으로 연결하기 위해 형성된다. 연결 전극(182b)은 예를 들어 도 1 및 도 2에 도시한 바와 같이 서브 전극(182a)의 양 끝단 중 어느 한쪽 또는 양쪽 모두에서 각 서브 전극(182a)을 연결하여 형성될 수도 있고, 각 서브 전극(182a)의 가운데 부분을 연결하여 형성될 수 있으며, 그 형성 위치는 특별히 한정되지 않는다. 화소 전압이 인가된 화소 전극(182)은 제 2 표시판(200)의 공통 전극(270)과 함께 전계를 생성함으로써 화소 전극(182)과 공통 전극(270) 사이의 액정층(300)의 액정(310)의 배열을 결정한다.

또한, 보호막(170) 위에는 콘택홀(174, 178)을 통하여 각각 게이트 패드(124) 및 데이터 패드(168)와 연결되어 있는 보조 게이트 패드(184) 및 보조 데이터 패드(188)가 형성되어 있다. 이는 외부 회로 장치와의 접착성을 보완하고 게이트 패드(124)와 데이터 패드(168)를 보호하기 위한 것으로, 예를 들어 ITO 또는 IZO로 형성될 수 있다.

화소 전극(182) 위에는 배향막(190)이 형성되어 있다. 배향막(190)은 액정층(300)의 액정(310)의 초기 배향이 기관(110)에 수평하도록 하는 수평 배향막일 수 있다. 액정 표시 장치에 전압 인가시 하나의 도메인(domain) 내에서 액정(310)이 일정한 방향으로 거동하도록 액정(310)을 예를 들어 0.5° 내지 3° 정도의 선경사각을 유지하는 배향막을 사용할 수 있다. 또한, 배향막(190)은 액정층(300)의 액정(310)의 초기 배향이 기관(110)의 평행한 면내에서 서브 전극(182a)의 길이 방향에 대해 α 의 각도를 갖도록 러빙된 것일 수 있다. α 는 액정 표시 장치의 광학 특성의 설정에 의존하며, 0° 와 90° 를 제외한 임의의 각일 수 있고, 예를 들어 60° 내지 85° 일 수 있다.

다음, 제 2 표시판(200)에 대해 설명하면 도 3 및 도 4에 도시한 바와 같이, 기관(210)의 제 1 표시판(100)과의 대향면에는 빛이 새는 것을 방지하기 위한 블랙 매트릭스(220)가 형성되어 있다. 블랙 매트릭스(220) 상에는 적, 녹, 청색의 컬러 필터(230)가 형성되어 있으며, 컬러 필터(230) 상에는 컬러 필터(230)에 의해 형성된 단차를 평탄화하기 위한 오버코트층(250)이 형성되어 있다.

오버코트층(250) 상에는 공통 전극(270)이 형성되어 있다. 공통 전극(270)은 다수개의 개구부(270a)와 전계 생성부(270b)를 포함한다. 공통 전극(270)의 개구부(270a)는 액정층(300)을 사이에 두고 화소 전극(182)의 서브 전극(182a)과 서로 평행하게 형성되어 있되, 서브 전극(182a)의 폭과 동일하거나 더 큰 폭을 갖게 하여 서브 전극(182a)과 공통 전극(270)이 실질적으로 겹쳐지는 영역이 발생하지 않도록 한다. 그 이유에 대해서는 후술하도록 한다.

이때, 개구부(270a)의 폭은 액정 표시 장치의 광학 특성의 설정과 서브 전극(182a)의 폭에 의존하며, 예를 들어 각 개구부(270a)의 폭은 약 4 내지 $14\mu\text{m}$ 일 수 있다. 예를 들어 서브 전극(182a)의 폭이 $4\mu\text{m}$ 인 경우, 개구부의 폭(270a)은 $11\mu\text{m}$ 일 수 있다. 공통 전극(270)은 예를 들어 투명 도전성 산화 물질, 예를 들어 ITO 또는 IZO 등의 물질로 형성될 수 있다.

공통 전극(270)의 전계 생성부(270b) 중 개구부(270a) 사이에 위치하는 전계 생성부(270b)는 제 1 표시판(100)의 서브 전극(182a)과 함께 전계를 형성하는 부분으로, 개구부(270a) 사이에 위치하는 전계 생성부(270b)의 폭, 즉 개구부 사이의 폭은 액정 표시 장치의 광학 특성의 설정과 서브 전극(182a) 및 개구부(270a)의 폭에 의존하며, 예를 들어 약 $6\mu\text{m}$ 이하를 가질 수 있다.

공통 전극(270) 상에는 배향막(280)이 형성되어 있다. 이 배향막(280)은 제 1 표시판(100)의 배향막(190)의 러빙 방향과 180° 를 이루도록 러빙된 것을 제외하고는 제 1 표시판(100)의 배향막과 실질적으로 동일하므로, 여기에서는 중복되는 설명을 생략한다.

이상과 같은 구조의 박막 트랜지스터가 형성된 제 1 표시판(100)과 컬러 필터가 형성되어 있는 제 2 표시판(200)이 정렬된 사이에, 수평 배향되고 유전율 이방성($\Delta\epsilon$)이 0 보다 작은, 즉 액정(310)의 장축이 전계 형성 방향과 수직한 방향으로 배열하는 액정(310)을 포함하는 액정층(300)이 형성되어 있다. 이러한 액정(310)은 특별한 제한없이 상용화된 것이 사용될 수 있으며, 화소의 온, 오프에 따라 액정(310)의 장축이 기관(110, 210) 면에 거의 평행하게 동작한다.

이어, 도 4와 도 5 내지 도 7을 참조하여 박막 트랜지스터의 온 또는 오프에 따른 본 발명의 일 실시예에 따른 액정 표시 장치에서의 액정의 배열에 대해 설명한다. 도 5는 본 발명의 일 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 오프 상태에서의 액정의 배열을 개략적으로 도시한 평면도이고, 도 6a는 본 발명의 일 실시예에 따른 액정 표시 장치에 적용되는 데이터 전압과 공통 전압의 파형도이며, 도 6b는 본 발명의 일 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 온 상태에서의 액정의 배열을 개략적으로 도시한 평면도이며, 도 7은 본 발명의 일 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 오프 상태와 온 상태에서의 액정의 배열을 개략적으로 도시한 평면도이다.

먼저, 박막 트랜지스터의 오프 상태에서의 액정의 배열을 살펴보면, 도 4, 도 5 및 도 7에 도시한 바와 같이 도 4, 도 5 및 도 7에 도시한 바와 같이 제 1 및 제 2 표시판(100, 200)의 배향막(190, 280)의 러빙 각도, 즉 서브 전극(182a)을 기준으로 약 60° 내지 85° 의 경사를 갖는 러빙 각도와 평행하게 액정(310)의 장축이 배열된다. 이 경우 액정(310)의 장축은 서브 전극(182a)에 대하여 약 60° 내지 85° 의 경사각(α)을 갖는다.

다음, 박막 트랜지스터가 온 상태에서의 액정의 배열을 살펴보면, 도 4, 도 6a, 도 6b 및 도 7에 도시한 바와 같이, 박막 트랜지스터가 온 상태가 되어 화소 전극(182)에 화상 신호가 인가되면 제 1 및 제 2 표시판(100, 200) 사이에 전계(E)가 형성된다.

이때, 제 1 표시판(100)의 화소 전극(182)과 제 2 표시판(200)의 공통 전극(270) 사이의 전위차에 의해 액정(310)의 배향 방향이 변화하며, 그에 따라 액정 표시 장치의 투과율을 변화됨으로써 계조가 조절될 수 있다. 그런데, 본 발명의 일 실시예에 따른 액정 표시 장치는 상용의 액정을 사용하는 경우 박막 트랜지스터를 온 시키기 위한 문턱 전압(V_{th})이 높고, 이에 따라 투과율이 포화(saturation)되는 전위차도 같이 높아질 수 있다. 따라서, 상용의 데이터 드라이버 IC를 이용하여 일반적인 구동 방법으로 본 발명의 일 실시예에 따른 액정 표시 장치를 구동할 경우, 투과율이 포화되는 전위차를 형성하지 못할 수 있으며, 이에 따라 기존의 상용화된 액정 대신 새로운 액정을 개발하거나, 넓은 범위의 데이터 전압을 출력할 수 있는 데이터 드라이버 IC를 개발하여야 한다는 부담이 있다.

이에 본 발명의 일 실시예에 따른 액정 표시 장치에서는 공통 전극(270)에 인가되는 공통 전압을 화소 전극(180)에 인가되는 데이터 전압과 반대 극성으로 스위칭켜 줌으로써, 상용의 액정과 데이터 드라이버 IC를 사용하는 경우라도 상대적으로 높은 전위차를 얻을 수 있다.

더욱 상세히 설명하면, 예를 들어 출력 전압이 0V 내지 15V 데이터 드라이버 IC를 사용하여 화이트 계조를 표현하고자 하는 경우, 그에 해당하는 화소 전극(182)과 공통 전극(270) 사이의 전위차가 약 10V라면, 일반적인 구동 방법에 따라 공통 전극(270)에 7.5V의 고정 전압을 인가하여서는 최대 7.5V의 전위차밖에 형성하지 못한다. 따라서, 화이트 계조를 표현할 수 없게 된다. 이와 같은 상용의 액정과 데이터 드라이버 IC를 이용하여 최대 10V의 전위차를 형성하기 위해 본 실시예에 따른 액정 표시 장치에서는 도 6a에 도시한 바와 같이 공통 전극(270)에, 예컨대 5V 내지 10V로 스위칭하는 공통 전압을 인가한다. 구체적으로, 화소 전극(182)에 15V의 데이터 전압(V_d)을 인가하고 공통 전극(270)에는 5V의 전압을 인가하거나, 화소 전극(182)에 약 0V의 데이터 전압(V_d)을 인가하고 공통 전극(270)에 10V를 인가하게 되면, 액정층(300) 내에 10V의 전위차가 형성될 수 있다. 즉, 공통 전압(V_{com})을 데이터 전압(V_d)과 반대 극성으로 스위칭켜 줌으로써 더욱 높은 전위차를 얻을 수 있다. 따라서, 상용의 액정 및 데이터 드라이버 IC를 사용하면서도 높아진 투과율이 포화되는 전위차를 형성할 수 있다.

이러한 구동 방법은 본 발명의 일 실시예에 따른 액정 표시 장치가 예를 들어 중소형 액정 표시 장치인 경우 공통 전압을 스위칭하더라도 RC 딜레이(RC delay)에 큰 제약을 받지 않으므로 유리하다.

상기한 바와 같은 구동 방법에 의해 구동되는 액정 표시 장치의 경우, 화소 전극(182)의 서브 전극(182a)과 공통 전극(270)의 개구부(270a) 사이에 위치하는 전계 생성부(270b)는 액정층(300)을 개재하여 서로 엇갈려서 형성되어 있으므로, 서브 전극(182a)에서 전계 생성부(270b)로 향하는 전계는 수직하게 형성되지 않고 곡선 형태로 휘는 횡전계가 형성된다. 이러한 횡전계가 형성되는 방향에 따라 음의 유전율 이방성을 갖는 액정(310)은 그 장축이 전계 형성 방향에 대해 수직을 이루도록 R_1 방향으로 회전한다. 액정(310)은 배향막(190, 280)의 러빙에 의해 초기 배향이 서브 전극(182a)에 대해 소정 각도 기울어져 있어, 전압을 인가하였을 경우 이러한 각도에 의해 초기 회전 방향이 결정되며 액정(310)은 균일하게 동일한 방향으로 회전한다. 이 경우에 액정(310)은 두 기관(110, 210) 면에 대해서 거의 평행하게 회전한다.

상기한 바와 같은 본 발명의 일 실시예에 따른 액정 표시 장치는 화소 전극(182)과 공통 전극(270)이 중첩하는 부분을 최소화하여 낮은 액정 캐패시턴스를 갖기 때문에, 임펄시브(impulsive) 구동과 같은 고주파(예컨대, 120Hz) 구동에 유리하다. 예를 들어, 액정(310)이 전압 인가에 따른 전계 생성 방향으로 배향되는데 소요되는 시간, 즉 상승 시간(rising time)이 저하되는 경우 임펄시브 구동 방법 중 DCC(Dynamic Capacitance Compensation) 등의 오버 슈트 구동(over shoot driving)에 의하여 응답 속도를 개선할 수 있다. 뿐만 아니라, 전계를 제거하여 액정(310)이 다시 원래의 배향 방향으로 돌아오는데 소요되는 시간, 즉 하강 시간(falling time)이 저하되는 경우 임펄시브 구동 방법 중 백라이트 점멸(backlight blinking) 등을 적용하여 액정의 응답 속도를 개선할 수 있다.

또한, 액정의 초기 배향이 서브 전극에 대해 소정 각도 기울어져 있어 전압을 인가하였을 경우 액정이 균일하게 동일한 방향으로 회전하므로, 방향성 없이 무작위로 회전하는 경우 서로 회전 방향이 다른 액정 사이에 발생하는 텍스처(texture)가 발생하지 않으므로 비정상적인 도메인이 발생하지 않는다.

또한, 박막 트랜지스터의 온 상태에서의 전계가 횡전계가 형성되어 액정이 제 1 및 제 2 절연 기관 면에 대해서 거의 평행하게 회전하므로, IPS 모드 또는 FFS 모드와 유사한 시야각 및 시인성을 갖는다. 또한, 전계 형성 전극, 즉 화소 전극 및 공통 전극 상에서 모든 액정이 회전하므로 투과율이 증가하는 효과가 있다.

계속해서, 도 8 내지 도 11을 참조하여 본 발명의 다른 실시예에 따른 액정 표시 장치에 대해 설명한다. 도 8은 본 발명의 다른 실시예에 따른 액정 표시 장치의 레이아웃도이고, 도 9는 본 발명의 다른 실시예에 따른 액정 표시 장치의 제 1 표시판의 레이아웃도이며, 도 10은 본 발명의 다른 실시예에 따른 액정 표시 장치의 제 2 표시판의 레이아웃도이고, 도 11은 도 8의 XI-XI' 선을 따라 절단한 단면도이다.

본 발명의 다른 실시예에 따른 액정 표시 장치의 제 1 표시판(100)의 배향막(190)은 화소 영역의 장변 방향, 예를 들어 데이터선(162)의 연장 방향에 대해 90°의 각도로 러빙된 것이고, 제 2 배향막(280)은 화소 영역의 장변에 대해 90°로 러빙하되, 제 1 표시판(100)의 배향막(190)의 러빙 방향과 180°를 이루도록 러빙된 것이며, 이러한 배향막(190, 280)의 러빙 방향에 대해 서브 전극(182a) 및 개구부(270a)가 각각 예를 들어 60° 내지 85°의 경사를 가지며 서로 평행하게 형성된다는 것을 제외하고는 본 발명의 일 실시예에 따른 액정 표시 장치와 동일하다. 따라서, 본 발명의 일 실시예와 중복되는 설명에 대해서는 생략한다.

계속해서, 도 11 내지 도 13을 참조하여 박막 트랜지스터의 온 또는 오프에 따른 본 발명의 다른 실시예에 따른 액정 표시 장치에서의 액정의 배열에 대해 설명한다. 도 12는 본 발명의 다른 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 오프 상태에서의 액정의 배열을 개략적으로 도시한 평면도이고, 도 13은 본 발명의 다른 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 온 상태에서의 액정의 배열을 개략적으로 도시한 평면도이다.

먼저, 박막 트랜지스터의 오프 상태에서의 액정의 배열을 살펴보면, 도 11 및 도 12에 도시한 바와 같이 제 1 및 제 2 표시판(100, 200)의 배향막(190, 280)의 러빙 각도, 즉 서브 전극(182a)을 기준으로 화소 영역의 장변 방향, 예를 들어 데이터선(162)의 연장 방향에 대하여 90°의 경사를 갖는 러빙 각도와 평행하게 액정(310)의 장축이 배열된다. 이 경우, 도 12에 도시한 바와 같이 액정(310)은 서브 전극(182)에 대해 약 60° 내지 85°의 경사각(α)을 갖는다.

다음, 박막 트랜지스터가 온 상태에서의 액정의 배열을 살펴보면, 도 11 및 도 13에 도시한 바와 같이, 박막 트랜지스터가 온 상태가 되어 화소 전극(182)에 데이터 전압이 인가되면 제 1 및 제 2 표시판(100, 200) 사이에 전계(E)가 형성된다. 이때, 액정 표시 장치의 구동 방법은 본 발명의 일 실시예에서와 동일하고, 생성되는 전계는 본 발명의 일 실시예에 따른 액정 표시 장치의 액정 배열에서 설명한 바와 같이 횡전계가 형성된다. 따라서, 전계 형성 방향에 따라 음의 유전율 이방성을 갖는 액정(310)은 그 장축이 전계 형성 방향에 대해 수직을 이루도록 R_2 방향으로 회전한다. 이때, 배향막(190, 280)의 러빙에 의해 초기 방향이 결정된 액정(310)은 균일하게 동일한 방향으로 두 기관(110, 210) 면에 대해서 거의 평행하게 회전한다.

상기한 바와 같은 본 발명의 다른 실시예에 따른 액정 표시 장치는 본 발명의 일 실시예에 따른 액정 표시 장치와 마찬가지로 화소 전극과 공통 전극이 겹치는 부분을 최소화하여 낮은 액정 캐패시턴스를 갖는다.

또한, 액정이 균일하게 동일한 방향으로 회전하므로, 텍스처가 발생하지 않으므로 비정상적인 도메인이 발생하지 않는다. 또한, IPS 모드 또는 FFS 모드와 유사한 시야각 및 시인성을 가지며, 전계 형성 전극, 즉 화소 전극 및 공통 전극 상에서 모든 액정이 회전하므로 투과율이 증가하는 효과가 있다.

계속해서, 도 14 내지 도 17을 참조하여 본 발명의 또 다른 실시예에 따른 액정 표시 장치에 대해 설명한다. 도 14는 본 발명의 또 다른 실시예에 따른 액정 표시 장치의 레이아웃도이고, 도 15는 본 발명의 또 다른 실시예에 따른 액정 표시 장치의 제 1 표시판의 레이아웃도이며, 도 16은 본 발명의 또 다른 실시예에 따른 액정 표시 장치의 제 2 표시판의 레이아웃도이고, 도 17은 도 14의 XVII-XVII' 선을 따라 절단한 단면도이다.

본 발명의 또 다른 실시예에 따른 액정 표시 장치의 제 1 표시판(100)은 화소 전극(182) 및 배향막(190)을 제외하고는 본 발명의 일 실시예에 따른 액정 표시 장치의 제 1 표시판(100)과 동일하므로, 중복되는 부분에 대한 설명은 생략하고 그 차이에 대해 설명한다.

도 14, 도 15 및 도 17에 도시되어 있는 바와 같이, 보호막(177) 위에는 다수개의 서브 전극(182a)과 이들 서브 전극(182a)을 연결하는 연결 전극(182b)을 포함하는 화소 전극(182)이 형성되어 있다. 화소 전극(182)의 서브 전극(182a)은

예를 들어 화소 영역의 장변 방향, 예를 들어 데이터선(162)의 연장 방향과 평행한 방향으로 형성된 소정의 스트라이프 형상을 가질 수 있다. 이때, 각 서브 전극(182a)의 폭과 간격은 액정 표시 장치의 광학 특성의 설정에 의존하며, 예를 들어 각 서브 전극(182a)의 폭은 약 $6\mu\text{m}$ 이하일 수 있고, 서브 전극(182a)들 사이의 간격은 약 20 내지 $40\mu\text{m}$ 일 수 있다. 예를 들어 서브 전극(182a)의 폭이 $4\mu\text{m}$ 인 경우, 서브 전극(182a)들 사이의 간격은 $31\mu\text{m}$ 일 수 있다. 화소 전극(182)의 연결 전극(182b)은 상기한 바와 같은 각 서브 전극(182a)을 전기적으로 연결하기 위해 형성되고, 예를 들어 서브 전극(182a)의 양 끝단 중 어느 한쪽 또는 양쪽 모두에서 각 서브 전극(182a)을 연결하여 형성될 수도 있고, 각 서브 전극(182a)의 가운데 부분을 연결하여 형성될 수 있으며, 그 형성 위치는 특별히 한정되지 않는다.

화소 전극(182) 상에는 배향막(190)이 형성되어 있다. 배향막(190)은 액정의 초기 배향을 기판면에 대해 수평하게 하는 수평 배향막을 사용하고, 예를 들어 0.5° 내지 3° 정도의 선경사각을 유지하는 배향막을 사용할 수 있다. 또한, 배향막(190)은 액정층(300)의 액정(310')의 초기 배향이 기판(110)의 평행한 면내에서 서브 전극(182a)에 대해 α 의 각도를 갖도록 러빙된 것이다. 각 α 는 액정 표시 장치의 광학 특성의 설정에 의존하며, 0° 와 90° 를 제외한 임의의 각일 수 있고, 예를 들어 5° 내지 30° 일 수 있다.

본 발명의 또 다른 실시예에 따른 액정 표시 장치의 제 2 표시판(200)은 공통 전극(270) 및 배향막(280)을 제외하고는 본 발명의 일 실시예에 따른 액정 표시 장치의 제 2 표시판(200)과 동일하므로, 중복되는 부분에 대한 설명은 생략하고 그 차이점에 대해 설명한다.

도 14, 도 16 및 도 17에 도시되어 있는 바와 같이, 오버코트층(250) 상에 다수개의 개구부(270a)와 전계 생성부(270b)를 포함하는 공통 전극(270)이 형성되어 있다. 공통 전극(270)의 개구부(270a)는 액정층(300)을 사이에 두고 화소 전극(182)의 서브 전극(182a)과 서로 평행하게 형성되어 있되, 서브 전극(182a)의 폭과 동일하거나 더 큰 폭을 갖게 하여 서브 전극(182a)과 공통 전극(270)이 실질적으로 겹쳐지는 영역이 발생하지 않도록 한다. 이때, 개구부(270a)의 폭은 액정 표시 장치의 광학 특성의 설정과 서브 전극(182a)의 폭에 의존하며, 예를 들어 각 개구부(270a)의 폭은 약 20 내지 $40\mu\text{m}$ 일 수 있다. 예를 들어 서브 전극(182a)의 폭이 $4\mu\text{m}$ 인 경우, 개구부의 폭(270a)은 $31\mu\text{m}$ 일 수 있다.

공통 전극(270)의 전계 생성부(270b) 중 개구부(270a) 사이에 위치하는 전계 생성부(270b)는 제 1 표시판(100)의 서브 전극(182a)과 함께 전계를 형성하는 부분으로, 그 폭은 액정 표시 장치의 광학 특성의 설정과 서브 전극(182a) 및 개구부(270a)의 폭에 의존하며, 예를 들어 약 $6\mu\text{m}$ 이하를 가질 수 있다.

공통 전극(270) 상에는 배향막(280)이 형성되어 있다. 배향막(280)은 액정의 초기 배향을 기판면에 대해 수평하게 하는 수평 배향막을 사용하고, 예를 들어 0.5° 내지 3° 정도의 선경사각을 유지하는 배향막을 사용할 수 있다. 또한 배향막(280)은 액정(310')의 초기 배향이 기판(210)에 평행한 면내에서 개구부(270b)에 대해 α 의 각도를 갖도록 한다. 각 α 는 액정 표시 장치의 광학 특성의 설정에 의존하며, 0° 와 90° 를 제외한 임의의 각일 수 있고, 예를 들어 5° 내지 30° 일 수 있다. 이때, 러빙 방향은 제 1 절연 기판(110)의 배향막(190)의 러빙 방향과 180° 를 이룬다.

또한, 본 발명의 또 다른 실시예에 따른 액정 표시 장치의 액정층(300)을 이루는 액정(310')은 상술한 바와 같이 유전율 이방성($\Delta\epsilon$)이 0 보다 큰, 즉 액정(310')의 장축이 전계 형성 방향과 평행한 방향으로 배열하는 액정(310')을 포함하는 액정층(300)이 형성되어 있다. 즉, 액정(310')의 유전율 이방성($\Delta\epsilon$)은 0보다 크다. 바람직하기로는 액정(310')의 유전율 이방성($\Delta\epsilon$)은 7 내지 15의 범위일 수 있다. 더욱 바람직하기로는 액정(310')의 유전율 이방성($\Delta\epsilon$)은 9 내지 12일 수 있다. 이러한 액정(310')은 화소의 온, 오프에 따라 액정(310')의 장축이 기판(110, 210) 면에 거의 평행하게 동작한다.

계속해서, 도 17 내지 도 19를 참조하여 박막 트랜지스터의 온 또는 오프에 따른 본 발명의 또 다른 실시예에 따른 액정 표시 장치에서의 액정의 배열에 대해 설명한다. 도 18은 본 발명의 또 다른 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 오프 상태에서의 액정의 배열을 개략적으로 도시한 평면도이고, 도 19는 본 발명의 또 다른 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 온 상태에서의 액정의 배열을 개략적으로 도시한 평면도이다.

먼저, 박막 트랜지스터의 오프 상태에서의 액정의 배열을 살펴보면, 도 18에 도시한 바와 같이 제 1 및 제 2 표시판(100, 200)의 배향막(190, 280)의 러빙 각도, 즉 서브 전극(182a)을 기준으로 약 5° 내지 30° 의 경사를 갖는 러빙 각도와 평행하게 액정(310')의 장축이 배열된다. 이 경우 액정(310')의 장축은 서브 전극(182a)에 대해 약 5° 내지 30° 의 경사각(α)을 가지며 배열된다.

다음, 박막 트랜지스터가 온 상태에서의 액정의 배열을 살펴보면, 도 17 및 도 19에 도시한 바와 같이, 박막 트랜지스터가 온 상태가 되어 화소 전극(182)에 데이터 전압이 인가되면 제 1 및 제 2 표시판(100, 200) 사이에 전계(E)가 형성된다. 이때, 액정 표시 장치의 구동 방법은 본 발명의 일 실시예에서와 동일하고, 생성되는 전계는 본 발명의 일 실시예에 따른 액

정 표시 장치의 액정 배열에서 설명한 바와 같이 횡전계가 형성된다. 이러한 전계 형성 방향에 따라 양의 유전율 이방성을 갖는 액정(310')은 그 장축이 전계 형성 방향에 대해 평행을 이루도록 R_3 방향으로 회전한다. 이때, 배향막(190, 280)의 러빙에 의해 초기 방향이 결정된 액정(310')은 균일하게 동일한 방향으로 회전한다. 양의 유전율 이방성을 갖는 액정(310')의 회전하는 정도는 음의 유전율 이방성을 갖는 액정에 비해 더 크다. 즉, 양의 유전율 이방성을 갖는 액정(310')이 음의 유전율 이방성을 갖는 액정에 비해 움직이는 비율이 더 많다. 또한, 액정(310')은 두 기관(110, 210) 면에 대해서 거의 평행하게 회전한다.

상기한 바와 같은 본 발명의 또 다른 실시예에 따른 액정 표시 장치에서는 화소 전극의 서브 전극 사이의 간격 및 공통 전극의 개구부의 폭이 본 발명의 일 실시예에 따른 액정 표시 장치에서보다 상대적으로 더 크다. 따라서, 제 1 표시판과 제 2 표시판의 미스얼라인(misalign)이 발생하여 제1 표시판의 서브 전극과 공통 전극 사이의 간격이 다소 달라지더라도 전계의 왜곡 문제는 상대적으로 미미하게 된다.

또한, 본 실시예에서는 양의 유전율 이방성을 갖는 액정을 사용함으로써 응답 속도가 빨라지고, 음의 유전율을 갖는 액정보다 평면 내에서의 움직이는 비율이 많아 시인성이 더 향상될 수 있다.

아울러, 본 발명의 일 실시예에 따른 액정 표시 장치와 마찬가지로 낮은 액정 캐패시턴스를 갖고, 전압 인가시 액정이 균일하게 동일한 방향으로 회전하므로 텍스처가 발생하지 않으며, 횡전계가 형성되어 IPS 모드 또는 FFS 모드와 유사한 시야각 및 시인성을 갖는다. 또한, 전계 형성 전극 상에서 모든 액정이 회전하므로 투과율이 증가하는 효과가 있다.

한편, 제1 표시판과 제2 표시판의 미스얼라인이 발생하는 경우, 서브 전극과 공통 전극간 간격이 커진 영역에서 액정에 가해지는 유효 전압이 감소할 수 있다. 따라서, 액정 자체에 가해지는 유효 전압이 작아져 투과율이 감소할 수 있다.

이와 같은 액정 자체에 가해지는 유효 전압의 크기는 액정의 유전율 이방성에 관계된다. 즉, 액정의 유전율 이방성이 증가할수록 액정에 가해지는 유효 전압이 상대적으로 증가하게 된다. 따라서, 유전율 이방성이 상대적으로 높은 액정을 사용함으로써, 미스얼라인에 따른 투과율 저하를 감소시킬 수 있다.

예를 들어 유전율 이방성이 7이상인 액정을 사용하면 투과율 저하 감소에 효과적일 수 있다. 열이나 자외선 등에 대한 액정의 안정성 측면에서는 유전율 이방성이 15 이하인 액정의 사용이 예시될 수 있다. 바람직하기로는 유전율 이방성이 9 내지 13인 액정을 사용함으로써, 미스얼라인에 따른 투과율 저하를 효과적으로 감소시킴과 동시에 액정의 안정성을 확보할 수 있다.

계속해서, 도 20 내지 도 23을 참조하여 본 발명의 또 다른 실시예에 따른 액정 표시 장치에 대해 설명한다. 도 20은 본 발명의 또 다른 실시예에 따른 액정 표시 장치의 레이아웃도이고, 도 21은 본 발명의 또 다른 실시예에 따른 액정 표시 장치의 제 1 표시판의 레이아웃도이며, 도 22는 본 발명의 또 다른 실시예에 따른 액정 표시 장치의 제 2 표시판의 레이아웃도이고, 도 23은 도 20의 XXIII-XXIII' 선을 따라 절단한 단면도이다.

본 발명의 또 다른 실시예에 따른 액정 표시 장치의 제 1 표시판(100)의 배향막(190)은 화소 영역의 장변의 방향, 예컨대 데이터선(162)의 연장 방향에 대해 평행하게 러빙된 것이고, 제 2 배향막(280)은 화소 영역의 장변에 대해 평행하게 러빙하되, 제 1 표시판(100)의 배향막(190)의 러빙 방향과 180°를 이루도록 러빙된 것이다. 이러한 배향막(190, 280)의 러빙 방향에 대해 서브 전극(182a) 및 개구부(270a)가 각각 예를 들어 5° 내지 30°의 경사를 가지며, 서로 평행하게 형성된다는 것을 제외하고는 화소 영역의 장변 방향에 평행한 서브 전극(182a) 및 개구부(270a)와 양의 유전율 이방성을 갖는 액정을 포함하는 본 발명의 또 다른 실시예에 따른 액정 표시 장치와 동일하다. 따라서, 본 발명의 또 다른 실시예와 중복되는 설명에 대해서는 생략한다.

계속해서, 도 23 내지 도 25를 참조하여 박막 트랜지스터의 온 또는 오프에 따른 본 발명의 또 다른 실시예에 따른 액정 표시 장치에서의 액정의 배열에 대해 설명한다. 도 24는 본 발명의 또 다른 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 오프 상태에서의 액정의 배열을 개략적으로 도시한 평면도이고, 도 25는 본 발명의 또 다른 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 온 상태에서의 액정의 배열을 개략적으로 도시한 평면도이다.

먼저, 박막 트랜지스터의 오프 상태에서의 액정의 배열을 살펴보면, 도 24에 도시한 바와 같이 서브 전극(182a) 및 개구부(270a)는 각각 화소 영역의 장변 방향, 예컨대 데이터선(162)의 연장 방향에 대해 평행을 이루며, 서로 반대 방향으로 러빙된 배향막(190, 280)의 러빙 방향에 대해 소정 각도, 예를 들어 5° 내지 30°의 각도로 경사지게 형성되어 있다. 이들 사

이의 액정(310')은 그 장축이 기관(110, 210) 면에 대해 0.5° 내지 3° 의 선경사각을 갖고 수평 배향막의 러빙 방향과 평행하게 배열된다. 즉, 액정(310')의 장축은 화소 영역의 장변에 대해 평행하게 배향되어 있으며, 결국 액정(310')의 장축은 서브 전극(182a)에 대해 약 5 내지 30° 의 경사각(α)을 가지며 배열된다.

다음, 박막 트랜지스터가 온 상태에서의 액정의 배열을 살펴보면, 도 25에 도시한 바와 같이, 박막 트랜지스터가 온 상태가 되어 화소 전극(182)에 데이터 전압이 인가되면 제 1 및 제 2 표시판(100, 200) 사이에 전계(E)가 형성된다. 이때, 액정 표시 장치의 구동 방법은 본 발명의 일 실시예에서와 동일하고, 생성되는 전계는 본 발명의 일 실시예에 따른 액정 표시 장치의 액정 배열에서 설명한 바와 같이 전체적으로 횡전계가 형성되고, 전계 형성 방향에 따라 양의 유전율 이방성을 갖는 액정(310')은 그 장축이 전계 형성 방향에 대해 평행하도록 R_4 방향으로 회전한다. 이때, 배향막(190, 280)의 러빙에 의해 초기 방향이 결정된 액정(310')은 균일하게 동일한 방향으로 회전한다. 양의 유전율 이방성을 갖는 액정(310')의 회전하는 정도는 음의 유전율 이방성을 갖는 액정에 비해 더 크다. 즉, 양의 유전율 이방성을 갖는 액정(310')이 음의 유전율 이방성을 갖는 액정에 비해 움직이는 비율이 더 많다. 또한, 액정(310')은 두 기관(110, 210) 면에 대해서 거의 평행하게 회전한다.

상기한 바와 같은 본 발명의 또 다른 실시예에 따른 액정 표시 장치는, 화소 영역의 장변에 평행한 서브 전극(182a) 및 개구부(270a)와 양의 유전율 이방성을 갖는 액정을 포함하는 본 발명의 또 다른 실시예에 따른 액정 표시 장치와 마찬가지로 제 1 표시판(100)과 제 2 표시판(200)의 미스얼라인 발생하더라도 전계의 왜곡 문제가 발생되지 않는다.

또한, 양의 유전율 이방성을 갖는 액정(310')을 사용함으로써 응답 속도가 빨라지고, 음의 유전율을 갖는 액정보다 평면 내에서의 움직이는 비율이 많아 시인성이 더 향상될 수 있다. 아울러, 본 발명의 일 실시예에 따른 액정 표시 장치와 마찬가지로 낮은 액정 캐패시턴스를 갖고, 전압을 인가시 액정(310')이 균일하게 동일한 방향으로 회전하므로 텍스처가 발생하지 않는다.

또한, 횡전계가 형성되어 IPS 모드 또는 FFS 모드와 유사한 시야각 및 시인성을 갖는다. 또한, 전계 형성 전극 상에서 모든 액정이 회전하므로 투과율이 증가하는 효과가 있다.

아울러, 양의 유전율 이방성을 갖는 액정으로서 유전율 이방성이 7 내지 15, 바람직하기로는 9 내지 12인 액정을 사용하게 되면 액정의 안정성을 확보하면서도 미스얼라인에 따른 투과율 저하를 효과적으로 감소시킬 수 있다.

이하, 실험예들 및 비교예들을 통하여 본 발명을 더욱 상세하게 설명한다. 단, 하기 실험예들은 본 발명을 예시하기 위한 것으로서 본 발명이 하기 실험예들에 의하여 한정되는 것은 아님이 이해되어야 한다.

실험예 1 내지 실험예 24, 비교예 1 내지 20: 액정 표시 장치의 구조에 따른 투과율 평가

우선, 본 발명의 실시예들에 따른 액정 표시 장치 및 FFS 모드의 액정 표시 장치에 대하여 시뮬레이션을 수행하고, 시뮬레이션하여 얻어진 투과율을 하기 표 1에 기재하였다. 표 1에서 실험예 1 내지 실험예 24는 본 발명의 실시예들에 따른 액정 표시 장치에 대해 시뮬레이션을 수행한 것이고, 비교예 1 내지 20은 FFS 모드의 액정 표시 장치에 대해 시뮬레이션을 수행한 것이다. 표 1에서 w는 실험예 1 내지 24의 경우 화소 전극의 서브 전극의 폭 또는 공통 전극의 개구부 사이의 간격을 의미하고, 비교예 1 내지 20에서는 화소 전극의 폭을 의미한다. 표 1에서 L은 실험예 1 내지 24의 경우 화소 전극의 서브 전극 사이의 간격 또는 공통 전극의 개구부의 폭을 의미하고, 비교예 1 내지 20에서는 화소 전극 사이의 간격을 의미한다. 표 1에서 D는 셀갭을 의미하고, Δn 은 복굴절율을 의미하며, $\Delta \epsilon$ 은 유전율 이방성을 의미하고, θ 는 화소 전극의 서브 전극과 러빙 방향이 이루는 각도를 의미한다. 또한, 실험예 9, 실험예 22 및 비교예 9에 대해서는 박막 트랜지스터 온 상태에서 형성되는 등전위 형상을 각각 도 26 내지 도 28에서 개념적으로 도시하였다. 도 26은 본 발명의 일 실시예에 따른 액정 표시 장치에서 제 1 표시판(100)의 제 1 절연 기관(110) 상에 형성된 스트라이프 형상의 서브 전극(182a)과 제 2 표시판의 기관(220) 상에 형성된 공통 전극(270) 사이에 형성된 등전위 형상과 음의 유전율 이방성을 갖는 액정(310)의 배열을 나타낸다. 도 27은 본 발명의 다른 실시예에 따른 액정 표시 장치에서 제 1 표시판(100)의 제 1 기관(110) 상에 형성된 스트라이프 형상의 서브 전극(182a)과 제 2 표시판의 기관(220) 상에 형성된 공통 전극(270) 사이에 형성된 등전위 형상과 양의 유전율 이방성을 갖는 액정(310')의 배열을 나타낸다. 도 28은 FFS 모드의 액정 표시 장치에서 제 1 표시판(100)의 제 1 절연 기관(110)에 형성된 공통 전극(270)과 스트라이프 형상의 화소 전극(182)에 형성된 등전위 형상과 양의 유전율 이방성을 갖는 액정(310')의 배열을 나타낸다.

[표 1]

	w	L	D	Δn	$\Delta \varepsilon$	Φ	투과율(%)
실험예 1	4	9	4.2	0.0800	-3.8	80	44.17
실험예 2	4	9	4.4	0.0800	-3.8	80	44.85
실험예 3	4	9	4.6	0.0800	-3.8	80	44.80
실험예 4	4	9	5.0	0.0800	-3.8	80	43.22
실험예 5	4	10	4.2	0.0800	-3.8	80	44.56
실험예 6	4	10	4.6	0.0800	-3.8	80	45.64
실험예 7	4	10	5.0	0.0800	-3.8	80	44.54
실험예 8	4	11	4.2	0.0800	-3.8	80	44.29
실험예 9	4	11	4.6	0.0800	-3.8	80	45.69
실험예 10	4	11	5.0	0.0800	-3.8	80	44.98
실험예 11	4	12	4.2	0.0800	-3.8	80	43.95
실험예 12	4	12	4.6	0.0800	-3.8	80	45.34
실험예 13	4	12	5.0	0.0800	-3.8	80	44.78
실험예 14	5	10	4.6	0.0800	-3.8	80	43.57
실험예 15	5	10	5.0	0.0800	-3.8	80	42.98
실험예 16	5	11	4.6	0.0800	-3.8	80	43.74
실험예 17	5	11	5.0	0.0800	-3.8	80	43.45
실험예 18	5	12	4.6	0.0800	-3.8	80	43.44
실험예 19	5	12	5.0	0.0800	-3.8	80	43.38
실험예 20	4	31	4.6	0.0783	6	10	43.15
실험예 21	4	31	5.0	0.0720	6	10	44.15
실험예 22	4	31	5.2	0.0692	6	10	44.16
실험예 23	4	31	5.4	0.0667	6	10	44.04
실험예 24	4	31	6.0	0.0600	6	10	43.43
비교예 1	4	6	3.8	0.0920	-3.8	·	43.34
비교예 2	4	7	3.8	0.0920	-3.8	·	43.86
비교예 3	4	8	3.8	0.0920	-3.8	·	43.34
비교예 4	5	6	3.8	0.0920	-3.8	·	40.92
비교예 5	5	7	3.8	0.0920	-3.8	·	41.85
비교예 6	5	8	3.8	0.0920	-3.8	·	41.83
비교예 7	4	5	4.2	0.0920	-3.8	·	41.89
비교예 8	4	6	4.2	0.0920	-3.8	·	44.66
비교예 9	4	7	4.2	0.0920	-3.8	·	44.98
비교예 10	4	8	4.2	0.0920	-3.8	·	44.29
비교예 11	5	6	4.2	0.0920	-3.8	·	42.09
비교예 12	5	7	4.2	0.0920	-3.8	·	43.36
비교예 13	5	8	4.2	0.0920	-3.8	·	43.08
비교예 14	4	5	4.6	0.0920	-3.8	·	40.93
비교예 15	4	6	4.6	0.0920	-3.8	·	43.54
비교예 16	4	7	4.6	0.0920	-3.8	·	43.89
비교예 17	4	8	4.6	0.0920	-3.8	·	43.12
비교예 18	5	6	4.6	0.0920	-3.8	·	41.54
비교예 19	5	7	4.6	0.0920	-3.8	·	42.58
비교예 20	5	8	4.6	0.0920	-3.8	·	42.17

상기 표 1 및 도 26 내지 도 28에 나타난 바와 같이, 본 발명의 실시예들에 따른 실험예 1 내지 실험예 24의 액정 표시 장치와 FFS 모드의 비교예 1 내지 20의 액정 표시 장치와의 시뮬레이션 결과를 비교하여 보면 실험예 1 내지 실험예 24의 액정 표시 장치의 투과율이 비교예 1 내지 비교예 20의 액정 표시 장치와 유사한 수준이거나 그보다 우수함을 알 수 있다.

실험예 25 내지 실험예 31: 액정의 유전율 이방성에 따른 투과율 저하 평가

본 발명의 실시예들에 따른 구조를 갖되, 공통 전극의 개구부의 폭(L)이 $27\mu\text{m}$ 이고, 화소 전극의 서브 전극과 러빙 방향이 이루는 각도(Φ)가 20° 인 액정 표시 장치에 대하여 시뮬레이션을 수행하고 시뮬레이션하여 얻어진 투과율을 하기 표 2에 기재하였다. 각 실험예별로 유전율 이방성이 다른 액정을 사용하였으며, 각각 제1 표시판과 제2 표시판의 얼라인(align)시 및 $6\mu\text{m}$ 미스얼라인시의 투과율을 시뮬레이션하였다. 하기 표 2에서 $\Delta\epsilon$ 은 유전율 이방성을 의미하며, 투과율 저하율은 얼라인시의 투과율에 대한 $6\mu\text{m}$ 미스얼라인시의 투과율이 저하된 비율을 의미한다.

[표 2]

	$\Delta\epsilon$	투과율(%)		투과율 저하율(%)
		얼라인	$6\mu\text{m}$ 미스얼라인	
실험예 1	7.4	41.51	30.24	27.15
실험예 2	8.4	41.14	32.34	21.39
실험예 3	10	39.65	34.47	13.06
실험예 4	11	39.09	35.20	9.95
실험예 5	12	38.71	35.81	7.49
실험예 6	13	38.40	36.24	5.63
실험예 7	14	38.13	36.20	5.06

상기 표 2를 참조하면, 액정의 유전율 이방성이 증가함에 따라 얼라인시 투과율이 다소 감소하지만, 그 정도가 미미하다. 예를 들어 유전율 이방성이 7.4와 유전율 이방성이 14인 경우의 투과율의 차이는 약 3.38%에 불과하다. 그러나, $6\mu\text{m}$ 미스얼라인시의 투과율은 유전율 이방성이 증가함에 따라 오히려 증가하였고, 그에 따라 투과율 저하율은 유전율이 증가할수록 훨씬 감소하였다. 따라서, 유전율 이방성이 큰 액정을 사용하게 되면, 미스얼라인이 발생한 경우에도 투과율의 저하가 효과적으로 감소됨을 확인할 수 있다.

이상 첨부된 도면들을 참조하여 본 발명의 실시예들을 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

발명의 효과

상술한 바와 같이, 본 발명의 실시예들에 따른 액정 표시 장치는 전계 형성 전극들 간의 겹치는 면적을 최소화하고, 횡전계 형성이 가능한 구조를 가지며, 다양한 유전율 이방성을 갖는 액정의 적용이 가능한 구조를 채택하여, 높은 시인성 및 투과율을 갖는다.

도면의 간단한 설명

도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 레이아웃도이다.

도 2는 본 발명의 일 실시예에 따른 액정 표시 장치의 제 1 표시판의 레이아웃도이다.

도 3은 본 발명의 일 실시예에 따른 액정 표시 장치의 제 2 표시판의 레이아웃도이다.

도 4는 도 1의 IV-IV' 선을 따라 절단한 단면도이다.

도 5는 본 발명의 일 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 오프 상태에서의 액정의 배열을 개략적으로 도시한 평면도이다.

도 6a는 본 발명의 일 실시예에 따른 액정 표시 장치에 적용되는 데이터 전압과 공통 전압의 파형도이다.

도 6b는 본 발명의 일 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 온 상태에서의 액정의 배열을 개략적으로 도시한 평면도이다.

도 7은 본 발명의 일 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 오프 상태와 온 상태에서의 액정의 배열을 개략적으로 도시한 단면도이다.

도 8은 본 발명의 다른 실시예에 따른 액정 표시 장치의 레이아웃도이다.

도 9는 본 발명의 다른 실시예에 따른 액정 표시 장치의 제 1 표시판의 레이아웃도이다.

도 10은 본 발명의 다른 실시예에 따른 액정 표시 장치의 제 2 표시판의 레이아웃도이다.

도 11은 도 8의 XI-XI' 선을 따라 절단한 단면도이다.

도 12는 본 발명의 다른 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 오프 상태에서의 액정의 배열을 개략적으로 도시한 평면도이다.

도 13은 본 발명의 다른 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 온 상태에서의 액정의 배열을 개략적으로 도시한 평면도이다.

도 14는 본 발명의 또 다른 실시예에 따른 액정 표시 장치의 레이아웃도이다.

도 15는 본 발명의 또 다른 실시예에 따른 액정 표시 장치의 제 1 표시판의 레이아웃도이다.

도 16은 본 발명의 또 다른 실시예에 따른 액정 표시 장치의 제 2 표시판의 레이아웃도이다.

도 17은 도 14의 XVII-XVII' 선을 따라 절단한 단면도이다.

도 18은 본 발명의 또 다른 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 오프 상태에서의 액정의 배열을 개략적으로 도시한 평면도이다.

도 19는 본 발명의 또 다른 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 온 상태에서의 액정의 배열을 개략적으로 도시한 평면도이다.

도 20은 본 발명의 또 다른 실시예에 따른 액정 표시 장치의 레이아웃도이다.

도 21은 본 발명의 또 다른 실시예에 따른 액정 표시 장치의 제 1 표시판의 레이아웃도이다.

도 22는 본 발명의 또 다른 실시예에 따른 액정 표시 장치의 제 2 표시판의 레이아웃도이다.

도 23은 도 20의 XXIII-XXIII' 선을 따라 절단한 단면도이다.

도 24는 본 발명의 또 다른 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 오프 상태에서의 액정의 배열을 개략적으로 도시한 평면도이다.

도 25는 본 발명의 또 다른 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 온 상태에서의 액정의 배열을 개략적으로 도시한 평면도이다.

도 26 내지 도 28은 실험예 9, 실험예 22 및 비교예 9의 액정 표시 장치의 박막 트랜지스터 온 상태에서 형성되는 등전위 형상을 개념적으로 나타내는 단면도들이다.

<도면의 주요부분에 대한 부호의 설명>

100: 제 1 표시판 182: 화소 전극

182a: 서브 전극 182b: 연결 전극

190: 배향막 200: 제 2 표시판

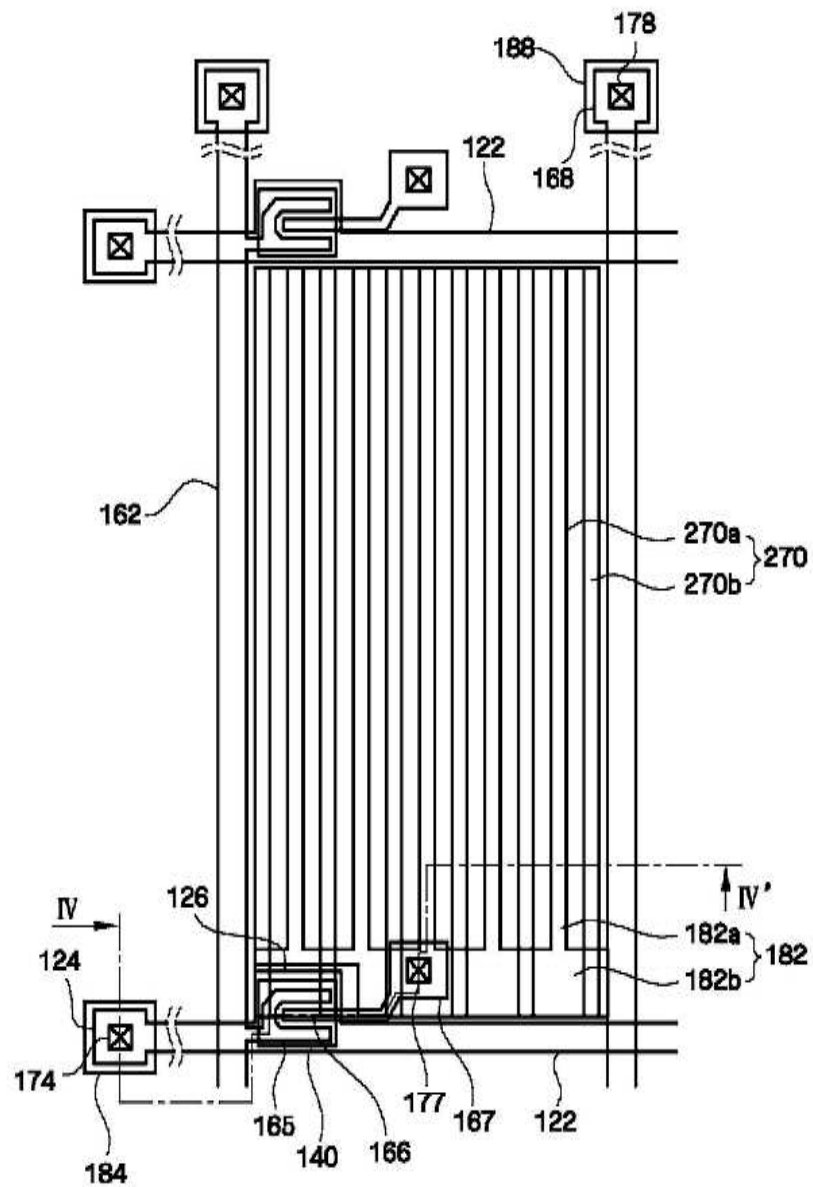
270: 공통 전극 270a: 개구부

270b: 공통 전극부 280: 배향막

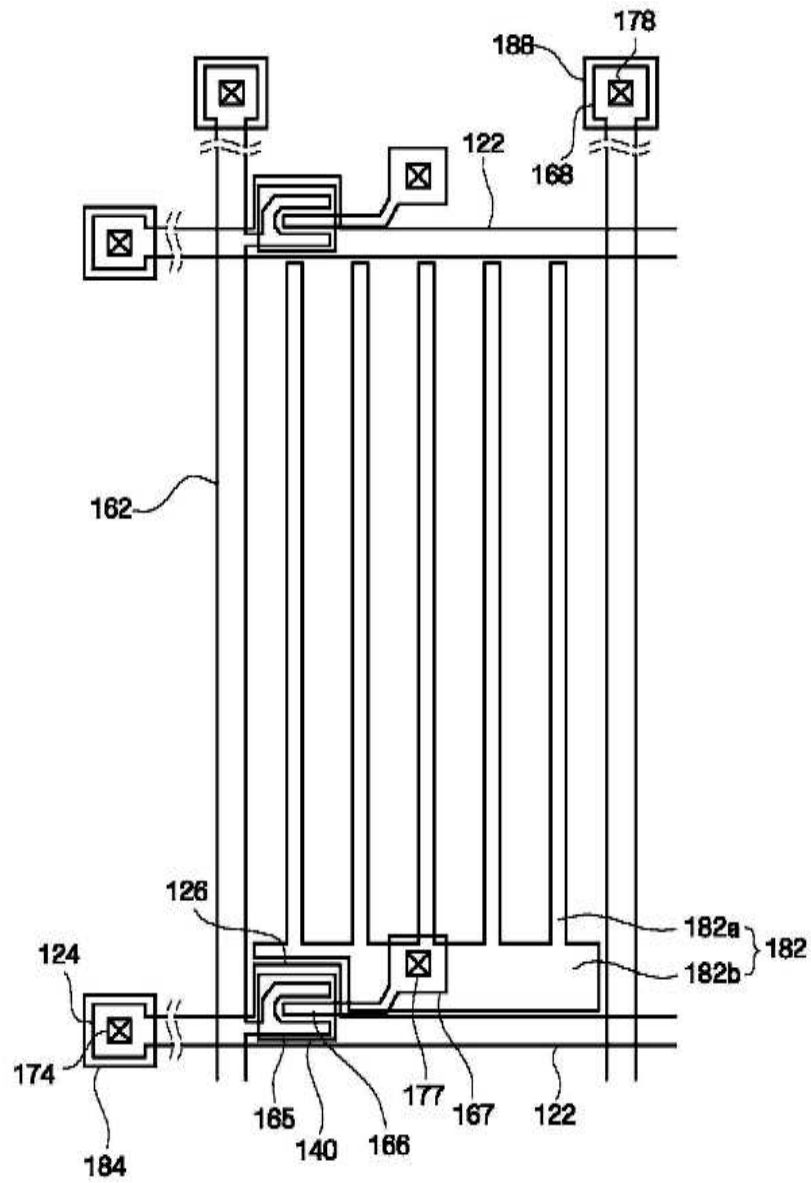
300: 액정층

도면

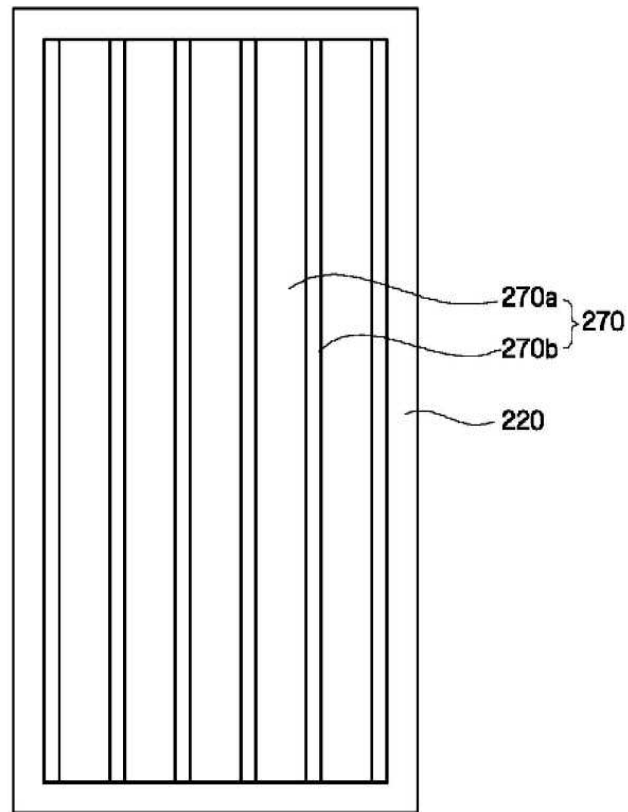
도면1



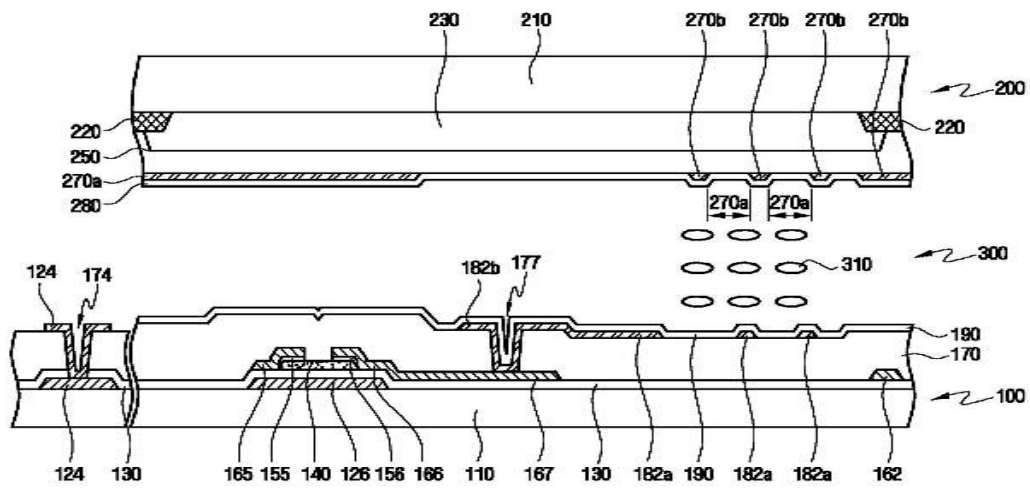
도면2



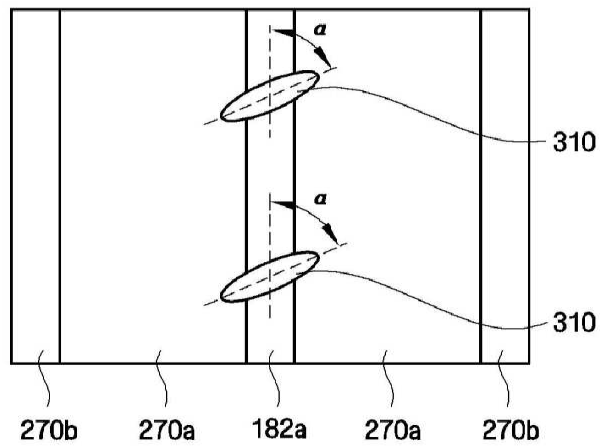
도면3



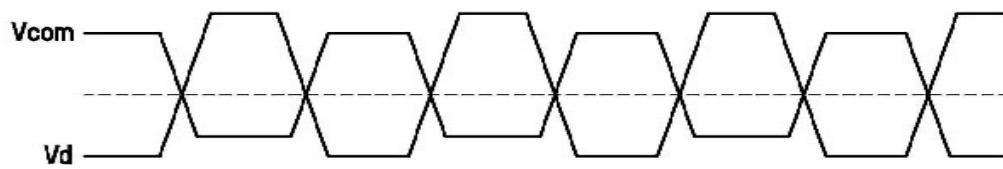
도면4



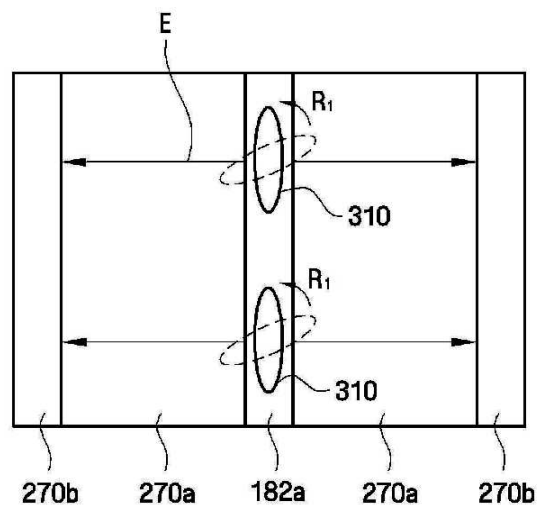
도면5



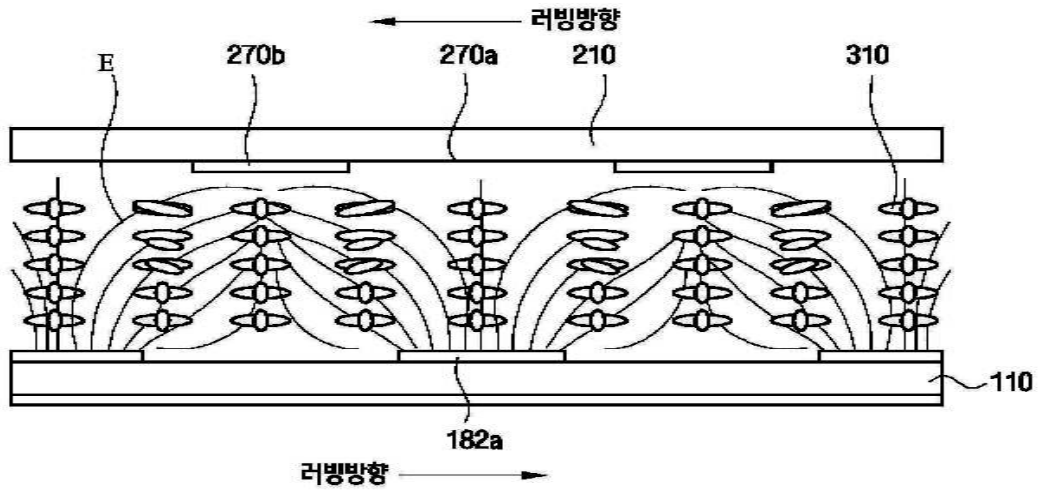
도면6a



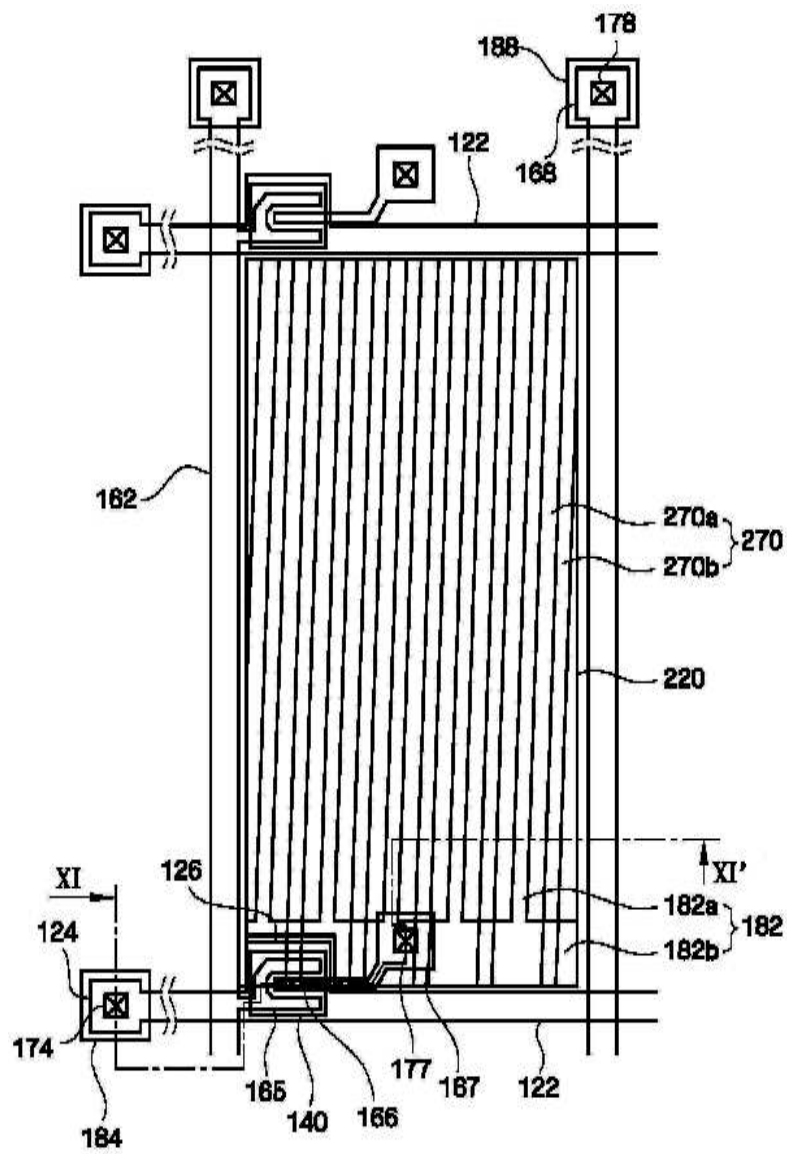
도면6b



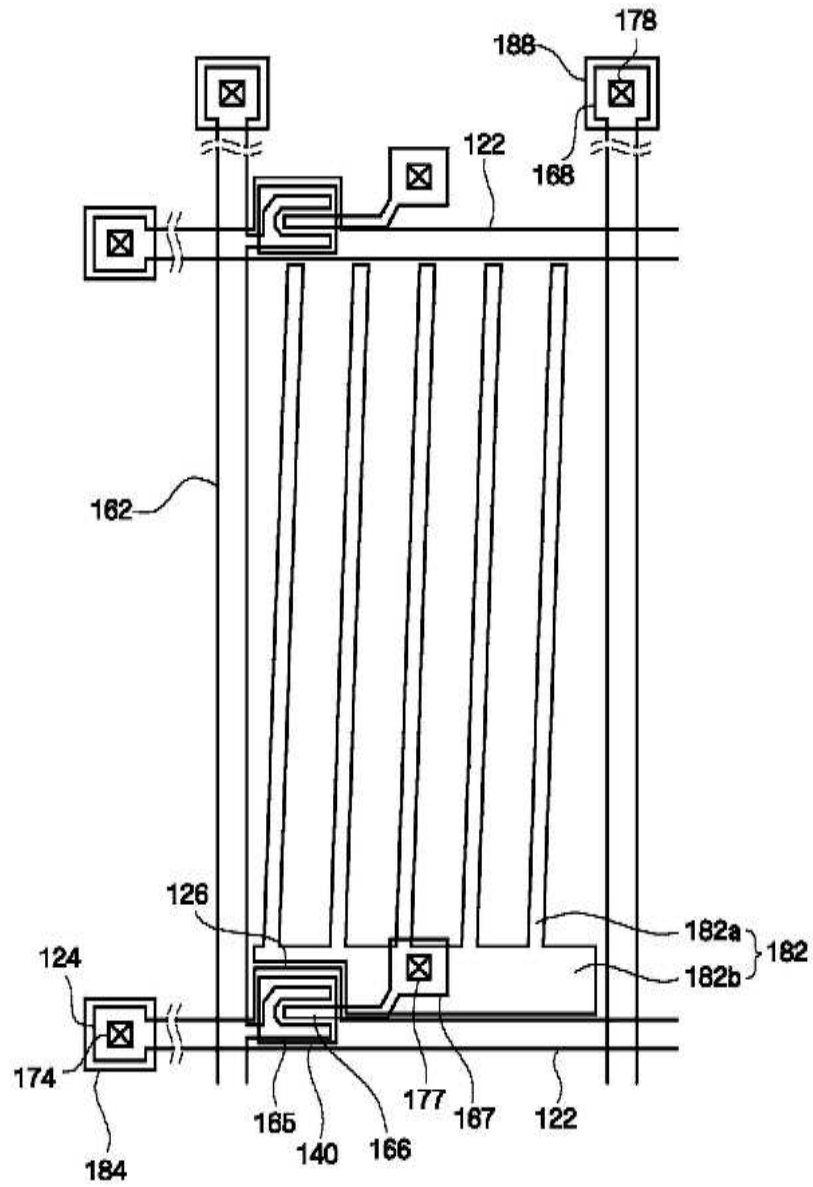
도면7



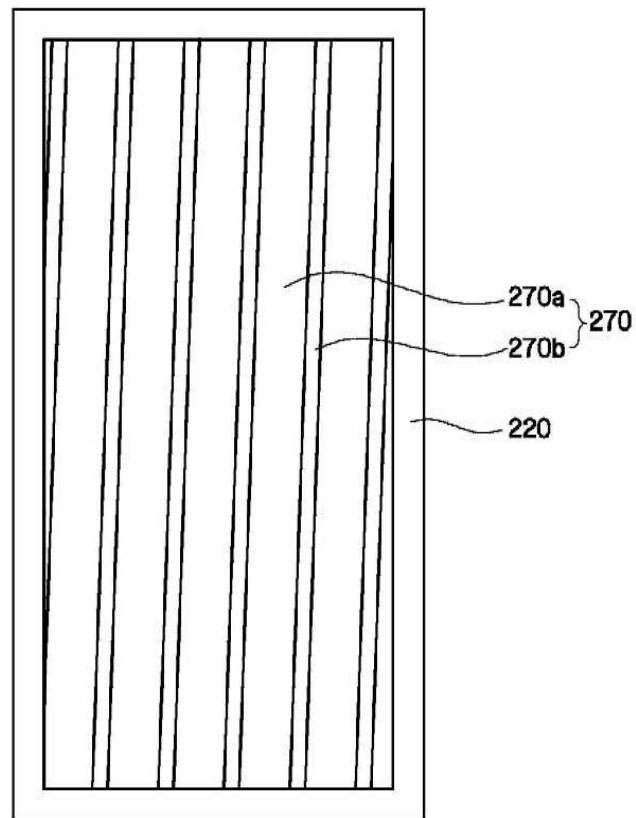
도면8



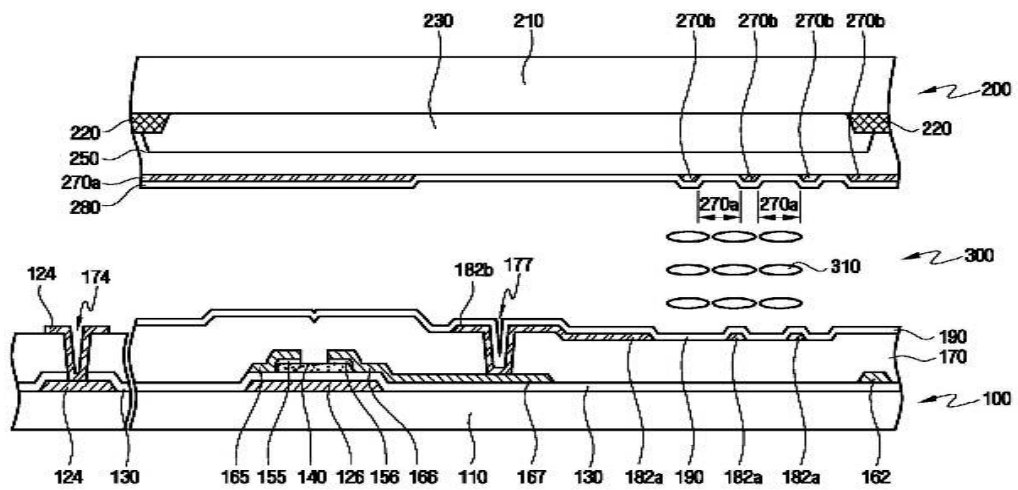
도면9



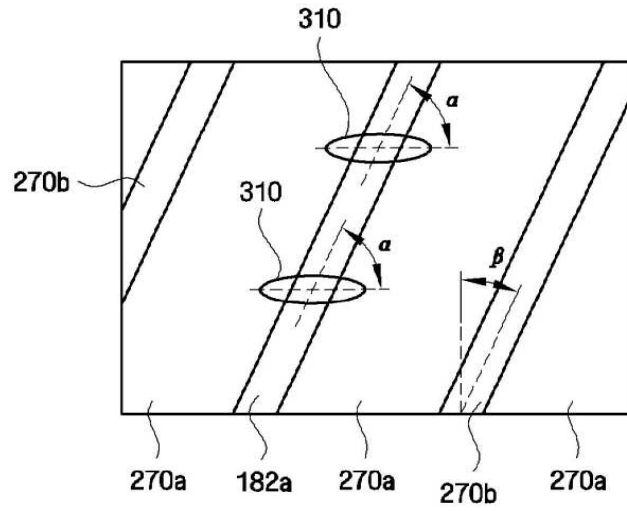
도면10



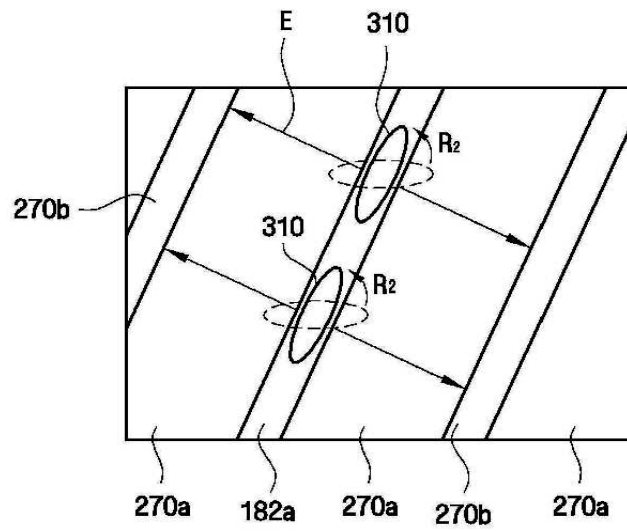
도면11



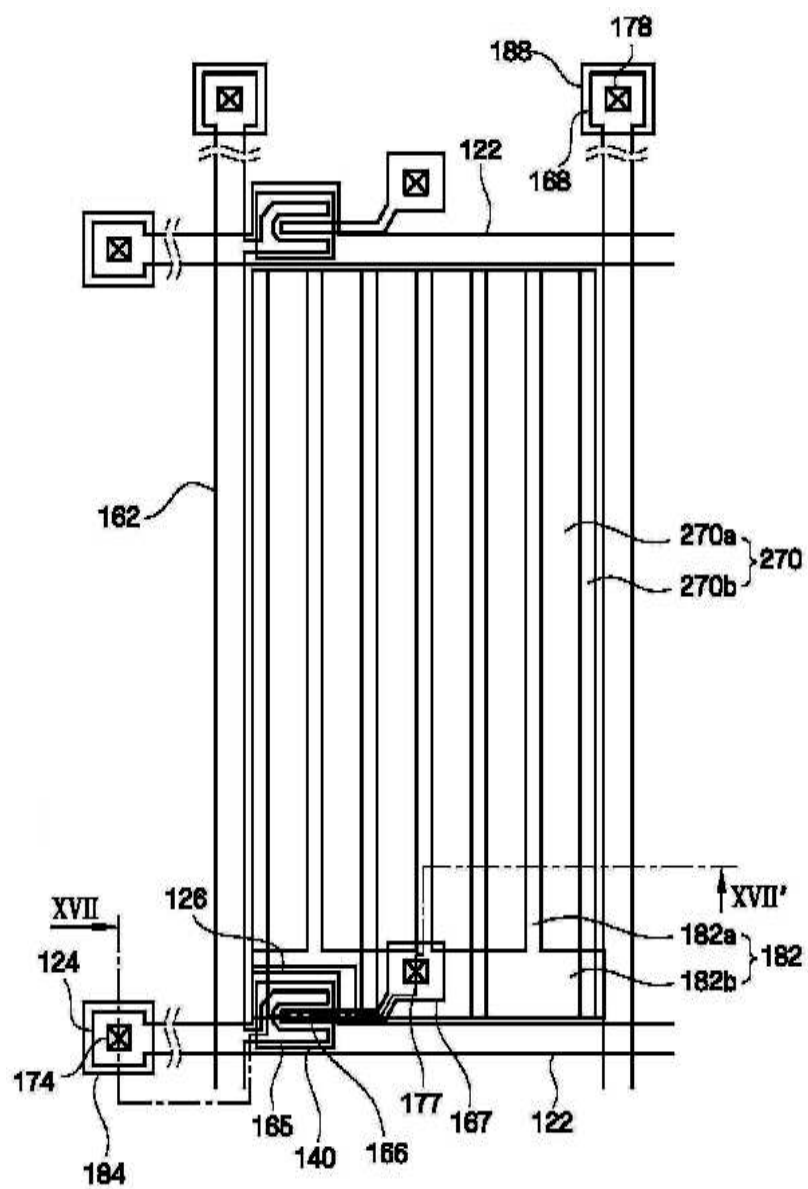
도면12



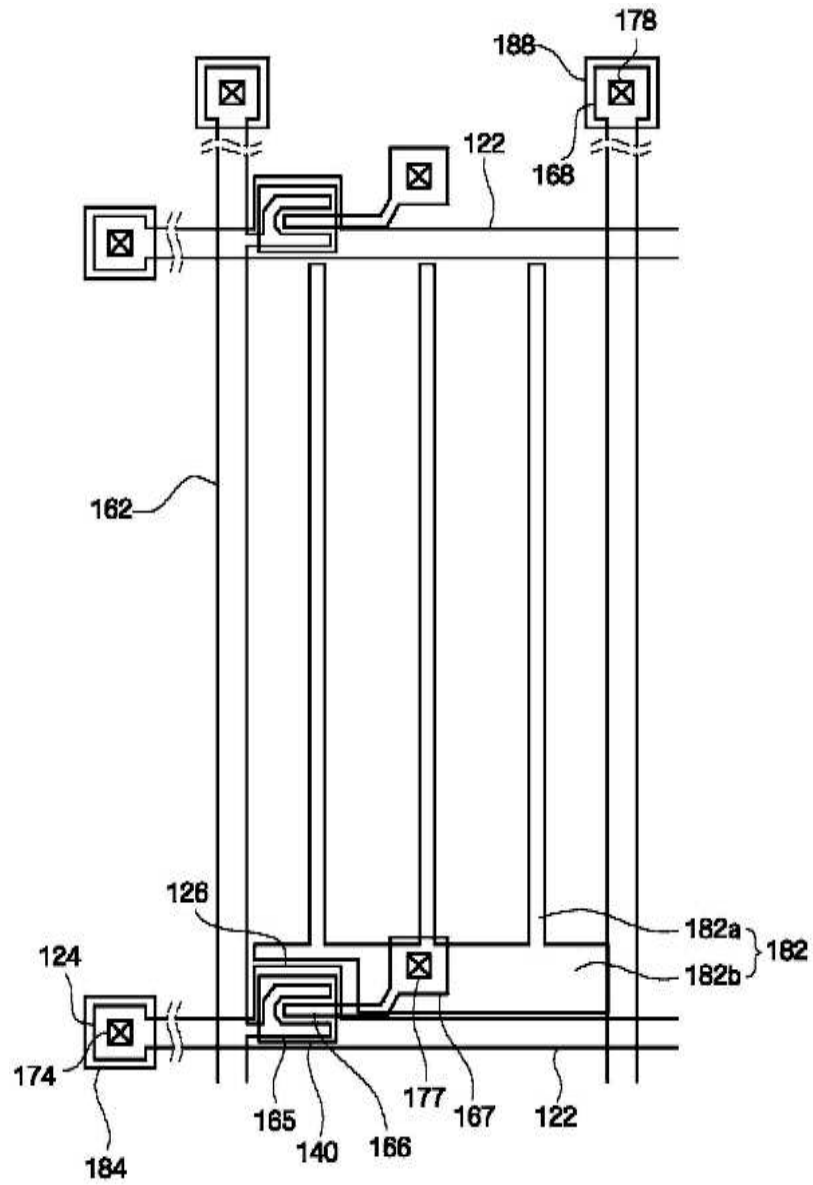
도면13



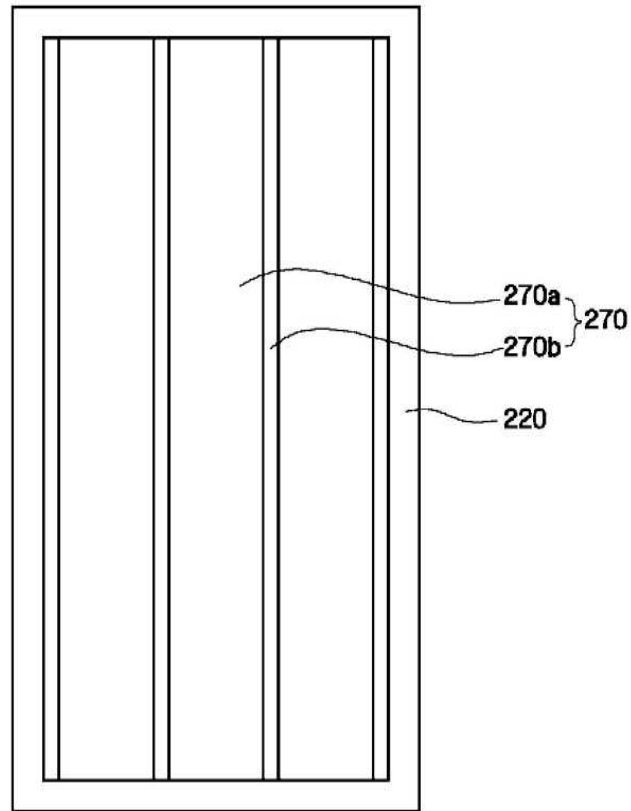
도면14



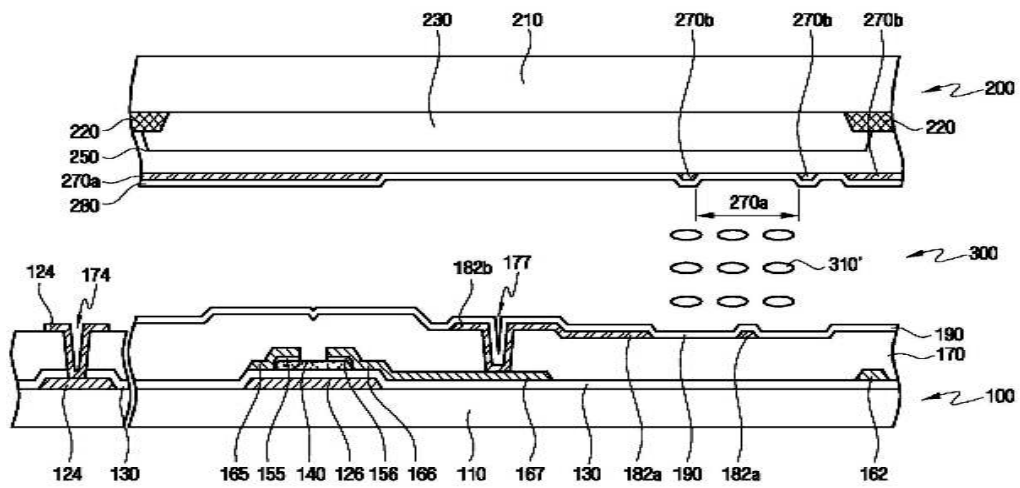
도면15



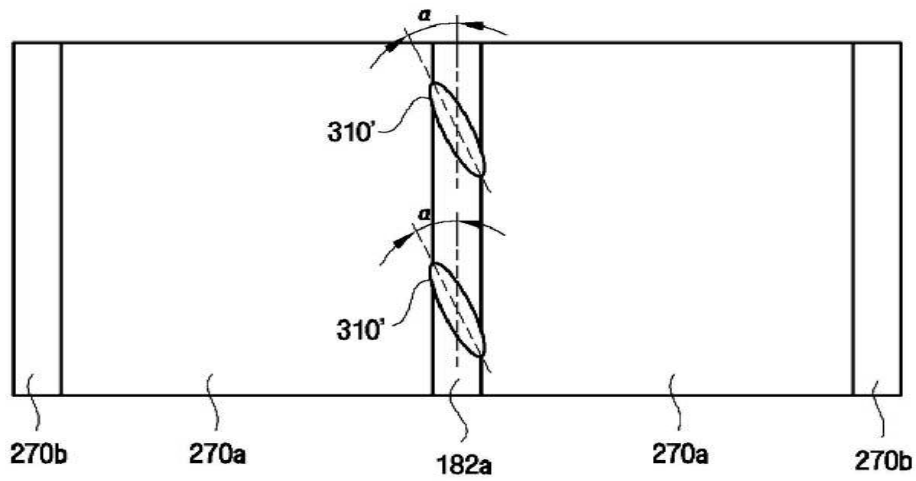
도면16



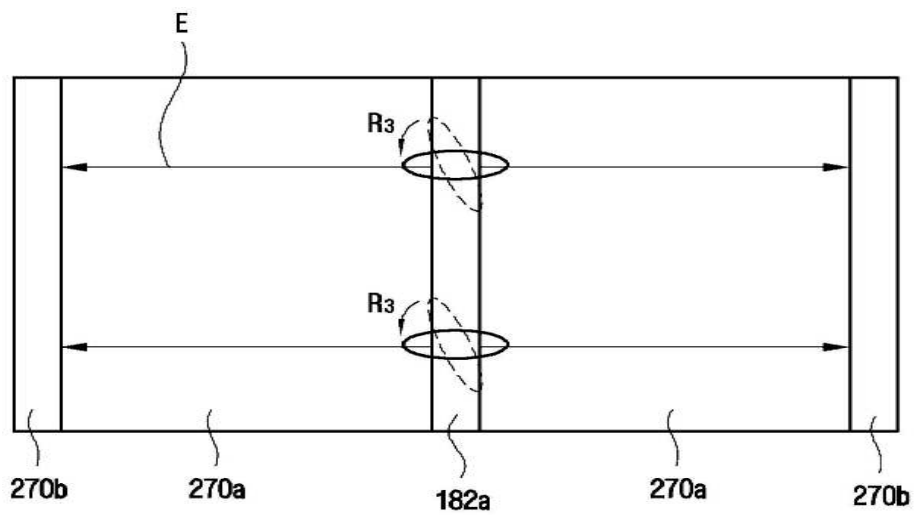
도면17



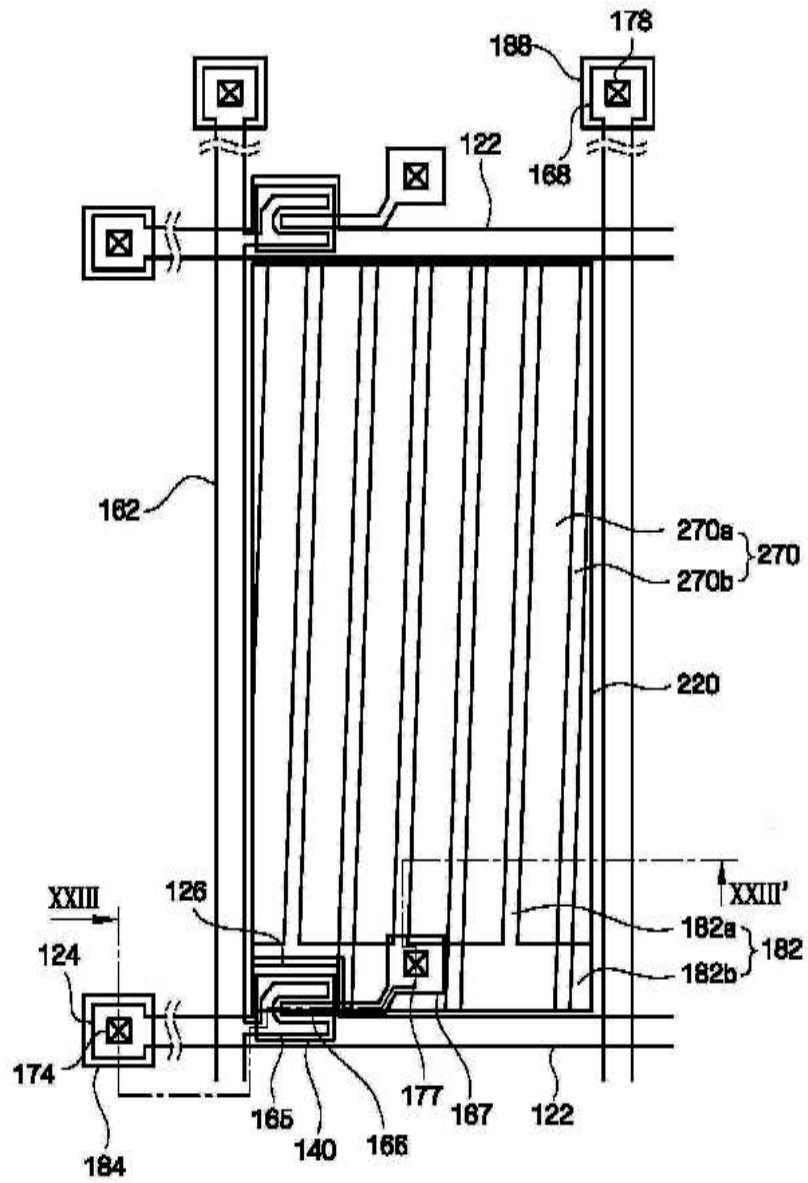
도면18



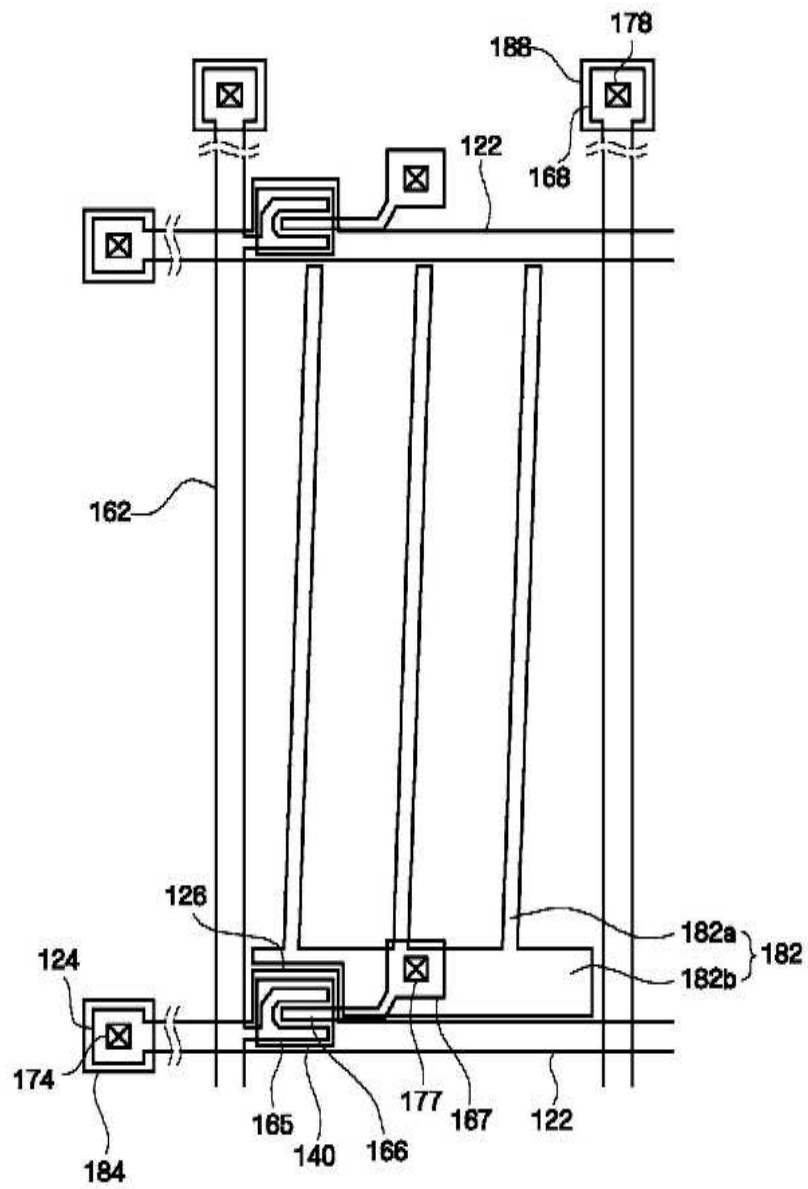
도면19



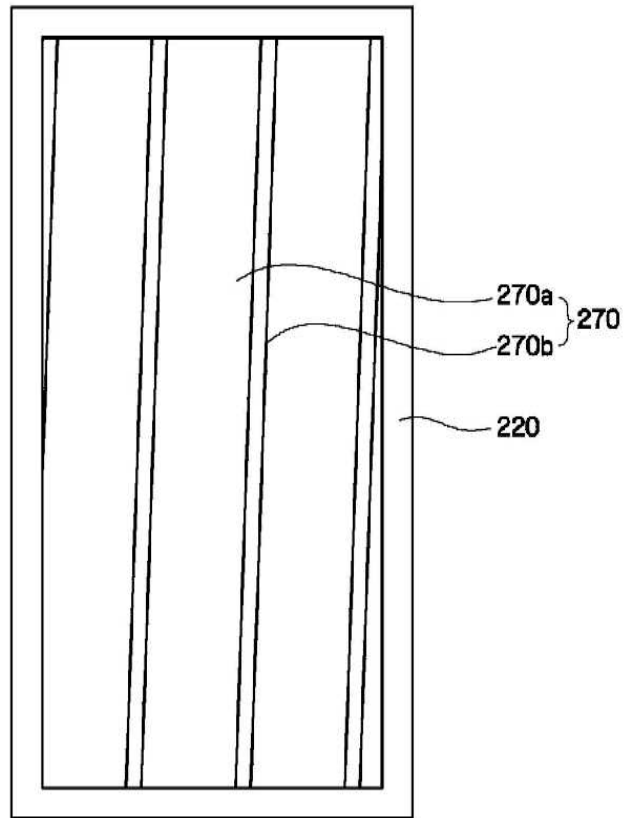
도면20



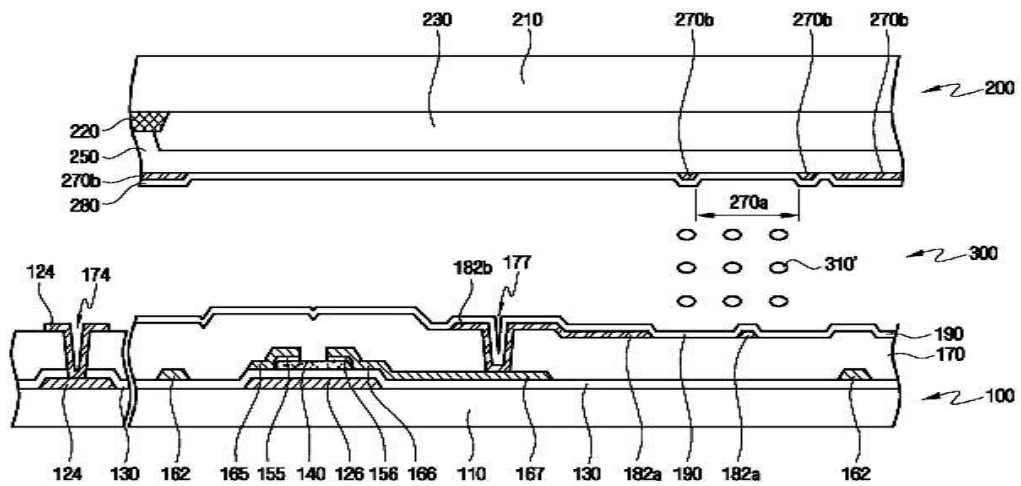
도면21



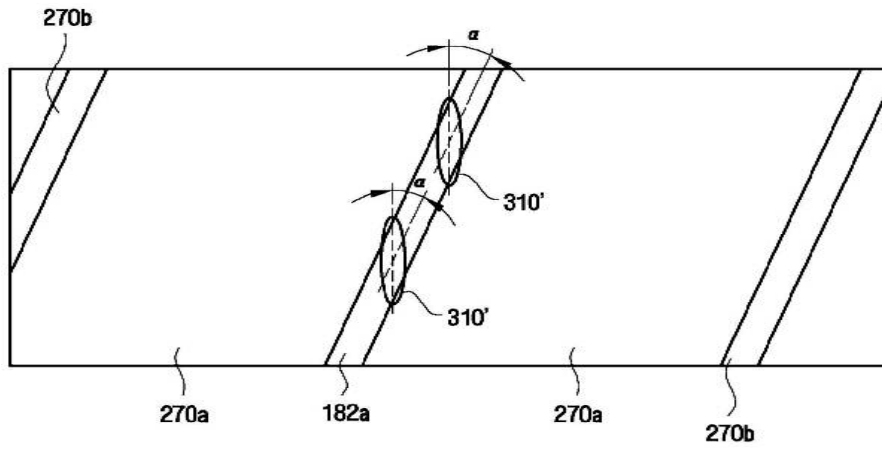
도면22



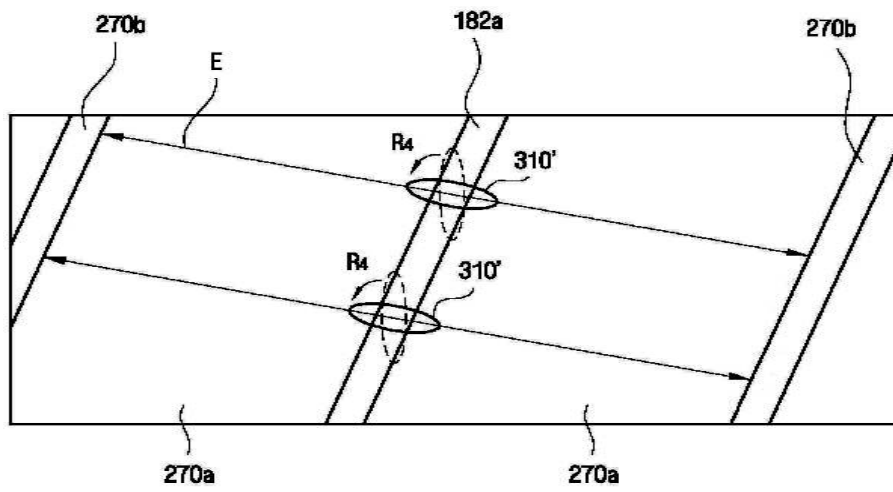
도면23



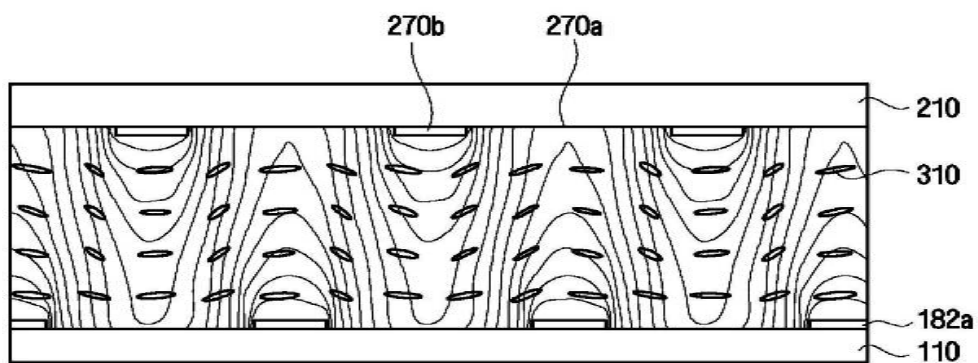
도면24



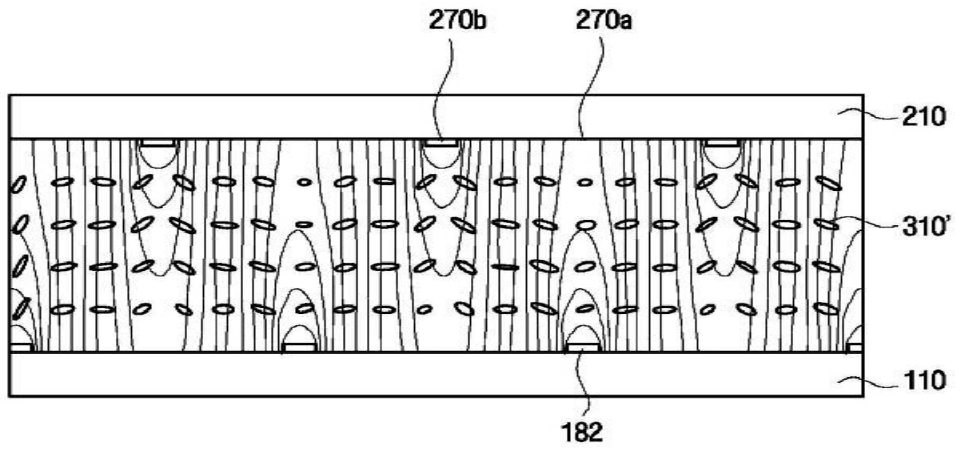
도면25



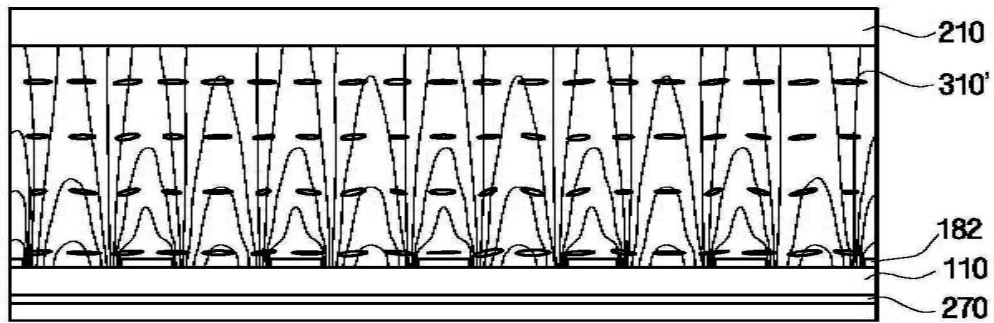
도면26



도면27



도면28



专利名称(译)	液晶显示器		
公开(公告)号	KR1020070016952A	公开(公告)日	2007-02-08
申请号	KR1020060070939	申请日	2006-07-27
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	LEE JUN WOO 이준우 KIM HEE SEOP 김희섭 LEE CHANG HUN 이창훈 LU JIANGANG 루지안강		
发明人	이준우 김희섭 이창훈 루지안강		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/134309 G02F1/133784 G02F1/134363		
代理人(译)	JEONG , SANG BIN		
优先权	1020060016877 2006-02-21 KR 1020050071902 2005-08-05 KR		
外部链接	Espacenet		

摘要(译)

提供了改善可视性和透射率的液晶显示器。液晶显示器包括多个子电极，所述多个子电极间隔预定间隔，同时位于像素区域中并且彼此平行排列，第一场形成电极包括连接电极，每个子电极电连接，第二场电极连接电极场部形成电极，其具有多个开口部分，所述多个开口部分的宽度大于子电极的宽度，所述多个开口部分的位置对应于包括第一取向层的第一显示面板，所述第一取向层被擦拭到覆盖第一场形成电极的第一方向，并且 - 电极和液晶层形成在第二显示板之间，该第二显示板包括第二取向层，该第二取向层被擦洗到覆盖第二场形成电极的第二方向以及第一和第二显示板。液晶显示器，可见度，取向层，介电各向异性。

