

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁷
G02F 1/136

(11) 공개번호 10-2005-0019170
(43) 공개일자 2005년03월03일

(21) 출원번호 10-2003-0056779
(22) 출원일자 2003년08월18일

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 김병석
경기도수원시팔달구영통동972-2주공아파트835동1102호

(74) 대리인 김동진

심사청구 : 없음

(54) 액정 표시 장치, 그의 구동 장치 및 그 검사 방법

요약

본 발명에 따른 공통 전압 발생부는 저항과, 버퍼, 스위치부, 및 가변저항 포함한다. 이때, 저항과 버퍼, 스위치부는 소스 PCB 상에 형성되어 있고, 가변 저항은 게이트 PCB 상에 형성되어 있다.

버퍼는 아날로그 전원 전압으로부터 저항 분할 방식에 의해 생성된 직류 전압을 액정 패널의 공통 전극에 인가하는 전압 추종기의 역할을 수행한다.

스위치부는 소스 PCB와 게이트 PCB가 연결되었을 때는 턴 오프되어, 게이트 PCB에 형성된 가변저항과 저항(R5)의 병렬 저항값과 저항(R2 ~ R4)에 따른 아날로그 전원 전압으로부터의 분할 전압이 공통 전압으로 인가되도록 한다. 또한, 소스 PCB와 게이트 PCB가 연결되지 않았을 때는 턴온되어 저항(R1)과 저항(R5)의 병렬 저항값과 저항(R2 ~ R4)에 따른 아날로그 전원 전압으로부터의 분할 전압이 공통 전압으로 인가되도록 한다. 여기서, 저항(R1)은 가변 저항의 초기 설정 저항값과 동일한 것이 바람직하다.

대표도

도 2

색인어

PCB, 공통 전압, 제너 전압, 액정 표시 장치

명세서

도면의 간단한 설명

도 1은 본 발명의 실시예에 따른 액정 표시 장치를 설명하기 위한 도면이다.

도 2는 본 발명에 따른 공통 전압 발생부를 나타내는 도면이다.

도 3은 본 발명의 제1 실시예에 따른 공통 전압 발생부를 나타내는 도면이다.

도 4는 본 발명의 제2 실시예에 따른 공통 전압 발생부를 나타내는 도면이다.

도 5는 종래 기술에 따른 공통 전압 발생부를 나타내는 도면이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치, 그의 구동 장치 및 그 검사 방법에 관한 것으로, 더욱 상세하게는 PCB 기능 테스트를 용이하게 하기 위한 액정 표시 장치의 공통 전압 발생 회로 및 그 검사 방법에 관한 것이다.

일반적으로, 액정 표시 장치는 두 기관 사이에 주입되어 있는 이방성 유전율을 갖는 액정 물질에 전계를 인가하고, 이 전계의 세기를 조절하여 기관에 투과되는 빛의 양을 조절함으로써, 원하는 화상 신호를 얻는 표시 장치이다.

액정 표시 장치는 액정 패널, 이를 구동하는 구동 회로부와, 상기 액정 패널의 후면에서 소정의 광을 인가하는 백라이트부를 포함하여 이루어진다.

상기 구동 회로부는 상기 액정 패널을 구동시키기 위한 다수의 소스 구동 집적 회로, 다수의 게이트 구동 집적 회로로 구성된 소스 구동부 및 게이트 구동부와, 타이밍 컨트롤러, 계조 전압 발생부, 공통 전압 발생부 등과 같은 각종 회로부를 실장하는 인쇄 회로 기판(Printed Circuit Board: PCB)을 포함한다. 여기서, 상기 인쇄 회로 기판(PCB)은 소스 PCB, 게이트 PCB로 구분된다.

최근, 게이트 PCB가 작아지는 추세에 부응하여, 상기 타이밍 컨트롤러, 계조 전압 발생부, 공통 전압 발생부 등의 대부분의 회로부는 소스 PCB 상에 형성되어 있어, 게이트 PCB보다는 소스 PCB의 불량 발생 확률이 많은 편이다.

따라서, 액정 모듈을 완성하여 최종 테스트 하기 전에, 먼저 소스 PCB는 상기 부품을 실장하는 SMT(Surface Mounting Technology) 공정 후에, 양호 또는 불량을 판정하기 위해 PCB 출력 전압 및 출력 시그널(signal)의 이상 유무를 체크하는 소스 PCB 기능 테스트(Source PCB Function Test)를 수행하는 것이 일반적이다.

도 5는 종래 기술에 따른 공통 전압 발생부를 나타내는 도면이다.

상기 공통 전압 발생부는 액정 패널의 공통 전극에 인가하는 공통 전압(Vcom)을 생성하는 것으로, 도 5에 도시된 바와 같이, 다수의 저항과 버퍼부(buffer)를 포함하여 이루어진다.

여기서, 생성된 공통 전압(Vcom)은 플리커(Flicker) 특성 및 패널별 산포 때문에, 모듈 완성 후 최종 테스트시에 공통 전압(Vcom)을 미세 조정하도록 가변 저항(Rv)을 포함하는데, 상기 가변 저항(Rv)은 작업 특성을 고려하여 게이트 PCB에 위치한다.

종래에는 상기 소스 PCB 기능 테스트를 수행할 때에, 상기와 같이 공통 전압 발생부의 가변 저항(Rv)이 게이트 PCB 상에 위치할 경우, 게이트 PCB를 소스 PCB와 연결한 후에 소스 PCB 기능 테스트를 수행하였다.

그러나, 매번 게이트 PCB를 연결 후 소스 PCB 기능 테스트를 진행하고, 테스트가 끝나면 다시 게이트 PCB를 떼어 내어야 하므로, 작업이 번거롭고 부품 손상을 유발하는 문제점이 있었다.

발명이 이루고자 하는 기술적 과제

본 발명의 목적은, 소스 PCB 기능 테스트시에 게이트 PCB를 연결하지 않고도 정상적인 공통 전압이 출력되도록 하여, 소스 PCB 기능 테스트를 용이하게 진행할 수 있도록 하는 액정 표시 장치, 그의 구동 장치 및 그 검사 방법을 제공하는데 있다.

발명의 구성 및 작용

상기한 목적을 달성하기 위한 본 발명의 액정 표시 장치는, 복수의 화소 전극을 포함하는 액정 패널; 상기 액정 패널을 구동하는 소스 및 게이트 구동부; 상기 화소 전극에 대하여 형성된 공통 전극에 공통 전압을 인가하는 공통 전압 발생부를 포함하고, 상기 공통 전압 발생부는, 제1 전압과 접지 사이에 직렬 연결된 다수개의 저항; 상기 제1 전압이 상기 다수개의 저항에 의해 분압되어 상기 분압된 전압을 인가받는 버퍼부; 상기 분압값을 결정하도록 상기 다수의 저항중 일부의 저항과 병렬 연결되며, 게이트 PCB 상에 형성된 제1 저항; 상기 제1 저항에 병렬 연결되며, 소스 PCB 상에 형성된 제2 저항; 상기 제1 저항과 제2 저항의 연결을 선택하는 스위치부를 포함하여 이루어진다.

여기서, 상기 제1 저항은 가변 저항이고, 상기 제2 저항은 상기 가변 저항의 초기 설정값과 동일한 저항값을 갖는 것이 바람직하다.

한편, 본 발명에 따른 액정 표시 장치의 구동 장치는, 제1 전압과 접지 사이에 직렬 연결된 다수개의 저항; 상기 제1 전압이 상기 다수개의 저항에 의해 분압되어 상기 분압된 전압을 인가받는 버퍼부; 상기 분압값을 결정하도록, 상기 다수의 저항중 일부의 저항과 병렬 연결된 제1 저항; 상기 제1 저항에 병렬 연결된 제2 저항; 및 상기 제1 저항과 제2 저항의 연결을 선택하는 스위치부를 포함하고, 상기 제1 저항은 게이트 PCB 상에 형성되고, 상기 제2 저항은 소스 PCB 상에 형성되어 이루어진다. 여기서, 상기 제1 저항은 가변 저항이고, 상기 제2 저항은 상기 가변 저항의 초기 설정값과 동일한 저항값을 갖는 것이 바람직하다.

이때, 상기 스위치부는 콜렉터단이 상기 제2 저항에 연결되고 에미터단이 접지되는 트랜지스터를 포함하고, 상기 소스 PCB와 게이트 PCB가 분리되어 있을 때는, 상기 트랜지스터의 베이스단에 제2 전압에 의한 전류가 인가되어 턴온되고, 상기 소스 PCB와 게이트 PCB가 연결되었을 때는, 상기 베이스단이 접지되어 턴오프될 수 있다.

또한, 상기 스위치부는 콜렉터단이 상기 제2 저항에 연결되고 에미터단이 접지되는 트랜지스터와, 상기 트랜지스터의 베이스단과 상기 접지 사이에 연결된 제너 다이오드와, 상기 제너 다이오드의 캐소드와 상기 버퍼부의 출력단 사이에 연결된 제3 저항을 포함하고, 상기 트랜지스터는 상기 소스 PCB와 게이트 PCB가 연결되었을 때는, 턴 오프되고, 상기 소스 PCB와 게이트 PCB가 분리되어 있을 때는, 턴온될 수 있다.

여기서, 상기 제너다이오드의 제너 전압은 정상적인 버퍼부의 출력 전압보다 작은 것이 바람직하다.

제1 전압과 접지 사이에 직렬 연결된 다수개의 저항과, 상기 제1 전압이 상기 다수개의 저항에 의해 분압되어 상기 분압된 전압을 인가받는 버퍼부와, 상기 분압값을 결정하도록 상기 다수의 저항중 일부의 저항과 병렬 연결되며 게이트 PCB 상에 형성된 제1 저항과 동일한 저항값을 갖는 제2 저항, 및 상기 제1 저항과 제2 저항의 연결을 선택하는 스위치부를 포함하는 소스 PCB의 검사 방법에 있어서, 본 발명에 따른 액정 표시 구동 장치의 검사 방법은, 상기 제1 저항과의 연결이 차단된 상태에서, 상기 스위치부를 턴온시켜 상기 제2 저항을 상기 다수의 저항중 일부의 저항과 병렬 연결시키는 단계; 및 상기 버퍼부의 출력값을 측정하는 단계를 포함하여 이루어진다.

이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 설명한다.

도 1은 본 발명의 실시예에 따른 액정 표시 장치를 설명하기 위한 도면이다.

도 1에 도시한 바와 같이, 본 발명의 실시예에 따른 액정 표시 장치는, 액정 패널(100), 구동 회로부(200), 백라이트부(300)를 포함한다.

액정 패널(100)은 $m \times n$ 개의 매트릭스 타입으로 구성된 복수의 화소 전극으로 구성되며, 게이트 온/오프 신호가 화소에 인가됨에 따라 화상 신호인 데이터 신호에 응답하여 해당 화소 전극을 구동하여 화상을 디스플레이한다.

구동 회로부(200)는 액정 패널(100)을 구동시키기 위한 다수의 소스 구동 집적 회로(211, 212, 213)를 포함하여 이루어진 소스 구동부(210)와, 다수의 게이트 구동 집적 회로(221, 222)를 포함하여 이루어진 게이트 구동부(220)와, 타이밍 컨트롤러, 게조 전압 발생부, 공통 전압 발생부 등과 같은 각종 회로부를 실장하는 인쇄 회로 기판(Printed Circuit Board: PCB)(230)을 포함한다.

여기서, 상기 인쇄 회로 기판(PCB)은 소스 PCB(231), 게이트 PCB(232)로 나뉘며, 상기 소스 구동 집적 회로(211~213)는 테이프 캐리어 패키지(Tape Carrier Package: TCP)에 의해 상기 소스 PCB(231)와 액정 패널(100) 사이에 연결되고, 상기 게이트 구동 집적 회로(221, 222)는 상기 게이트 PCB(232)와 액정 패널(100) 사이에 연결된다.

또한, 게이트 구동부(220)는 도시하지 않은 타이밍 컨트롤러로부터의 타이밍 신호에 따라 상기 액정 패널(100)에 주사 신호인 게이트 온/오프 신호를 전달하고, 소스 구동부(210)는 도시하지 않은 타이밍 컨트롤러로부터 데이터 신호와 타이밍 신호를 제공받아, 상기 타이밍 신호에 따라 상기 액정 패널(100)에 화상 신호를 전달한다.

상기 공통 전압 발생부는 액정 패널(100) 내에 형성된 공통전극에 저항 분할 방식에 의해 생성된 직류 전압인 공통 전압(Vcom)을 인가하는 것으로, 상기 소스 PCB(231)상에 형성된 것이 바람직하다.

이때, 상기 공통 전압 발생부는 상기 공통 전압(Vcom)의 플리커 특성 및 패널간 산포를 고려하여, 액정 모듈 완성 후 최종 테스트시에 상기 공통 전압값을 조절할 수 있는 가변저항을 구비하는데, 상기 가변저항은 작업의 편의상 게이트 PCB(232)상에 형성된 것이 바람직하다.

한편, 상기 소스 PCB(231)는 액정 모듈이 완성되기 전에, 먼저 기능 테스트를 하는 것이 일반적이다. 따라서, 본 발명의 실시예에 따른 공통 전압 발생부는, 상기 소스 PCB 기능 테스트시에 상기 가변저항이 부착된 게이트 PCB를 연결하지 않아도, 정상적으로 Vcom 레벨을 출력하여, 소스 PCB 기능 테스트가 정상적으로 이루어지도록 하기 위한 구성으로, 자세한 설명은 후술하기로 한다.

도 2는 본 발명에 따른 공통 전압 발생부를 나타내는 도면이다.

도 2에 도시한 바와 같이, 본 발명에 따른 공통 전압 발생부는 저항(R1 ~ R5)과, 버퍼(10), 스위치부(20), 및 가변저항(Rv)을 포함한다. 이때, 저항(R1 ~ R5)과 버퍼(10) 스위치부(20)는 소스 PCB(231) 상에 형성되어 있고, 가변저항(Rv)은 게이트 PCB(232) 상에 형성되어 있다.

상기 버퍼(10)는 아날로그 전원 전압(AVDD)으로부터 저항 분할 방식에 의해 생성된 직류 전압을 액정 패널(100)의 공통 전극에 인가하는 전압 추종기(Voltage follower)의 역할을 수행한다.

상기 스위치부(20)는 소스 PCB(231)와 게이트 PCB(232)가 연결되었을 때는 턴 오프되어, 게이트 PCB(232)에 형성된 가변저항(Rv)과 저항(R5)의 병렬 저항값과 저항(R2 ~ R4)에 따른 아날로그 전원 전압(AVDD)으로부터의 분할 전압이 공통 전압(Vcom)으로 인가되도록 한다. 또한, 상기 스위치부(20)는 소스 PCB(231)와 게이트 PCB(232)가 연결되지 않았을 때는 턴온되어 저항(R1)과 저항(R5)의 병렬 저항값과 저항(R2 ~ R4)에 따른 아날로그 전원 전압(AVDD)으로부터의 분할 전압이 공통 전압(Vcom)으로 인가되도록 한다.

여기서, 가변저항(Rv)과 저항(R5)의 병렬 저항값을 Rp1이라 하고, 저항(R1)과 저항(R5)의 병렬 저항값을 Rp2라 하면, 스위치부(20)가 턴 온 및 턴 오프되었을 때 생성되는 각각의 공통 전압(Vcom1, Vcom2)은 다음 수학식1 및 수학식2와 같이 표시될 수 있다.

$$\text{수학식 1} \\ V_{com1} = \frac{R4 + Rp1}{R2 + R3 + R4 + Rp1} \cdot AVDD$$

$$\text{수학식 2} \\ V_{com2} = \frac{R4 + Rp2}{R2 + R3 + R4 + Rp2} \cdot AVDD$$

한편, 상기 저항(R1)은 상기 가변 저항(Rv)의 초기 설정 저항값과 동일한 것이 바람직하다.

그러면, 상기 스위치부(20)의 구성에 따른 공통 전압 발생부의 제1 및 제2 실시예를 설명한다.

도 3은 본 발명의 제1 실시예에 따른 공통 전압 발생부를 나타내는 도이다.

도 3에 도시된 바와 같이, 본 발명의 제1 실시예에 따른 공통 전압 발생부는 게이트 PCB(232) 상에 형성된 가변저항(Rv)과 소스 PCB(231) 상에 형성된 저항(R1 ~ R5), 버퍼(10) 및 스위치부(20)를 포함한다.

상기 가변저항(Rv)은 공통 전압(Vcom)의 플리커 특성 및 패널별 산포를 고려하여 모듈 완성 후, 최종 테스트시에 그 저항값을 조절하여, Vcom 레벨을 미세 조정하는 것으로, 상기 가변저항(Rv)은 작업 특성을 고려하여 게이트 PCB(232)에 위치한다.

상기 버퍼(10)는 아날로그 전원 전압(AVDD)으로부터 저항 분할 방식에 의해 생성된 직류 전압인 공통 전압(Vcom)을 공통 전극에 인가하는 전압 추종기(Voltage follower)의 역할을 수행한다.

스위치부(20)는 저항(Rs1) 및 트랜지스터(Q1)로 구성되며, 게이트 PCB(232)와 소스 PCB(231)가 연결되었을 때는 트랜지스터(Q1)가 턴 오프되어 게이트 PCB 상에 형성된 가변 저항(Rv)과 저항(R5)의 병렬 저항 값과 저항(R4)에 인가되는 아날로그 전원 전압(AVDD)의 분압값이 공통 전압(Vcom)으로 인가되고, 게이트 PCB(232)와 소스 PCB(231)가 분리되어 있을 때는 트랜지스터(Q1)가 턴 온되어 저항(R1)과 저항(R5)의 병렬 저항 값과 저항(R4)에 인가되는 아날로그 전원 전압(AVDD)의 분압값이 공통 전압(Vcom)으로 인가되도록 구성된다.

여기서, 상기 저항(R1)은 상기 가변 저항(Rv)의 초기 설정 저항값과 동일한 것이 바람직하다.

한편, 상기 스위치부(20)의 동작은 다음과 같다.

액정 표시 장치 모듈이 완성되어, 소스 PCB(231)와 게이트 PCB(232)가 연결된 경우에는, 트랜지스터(Q1)의 베이스단이 접지에 연결되므로, 트랜지스터(Q1)는 턴 오프된다.

소스 PCB 기능 테스트시에는 게이트 PCB와 분리되므로, 소스 PCB(231)와 게이트 PCB(232)가 연결되지 않은 경우는, 모듈 파워(Module Power)에 의해, 트랜지스터(Q1)의 베이스단에 소정 전류가 인가되고, 따라서, 트랜지스터(Q1)는 턴 온된다.

따라서, 본 발명의 제1 실시예에 따른 공통 전압 발생부는 게이트 PCB(232) 상에 형성된 가변 저항(Rv)의 설정 저항값과 동일한 값의 저항(R1)과 스위치부(20)가 소스 PCB(231) 상에 형성되어 있어, 소스 PCB 기능 테스트시에 게이트 PCB와 분리되어 있어도, 소스 PCB 상의 저항(R1)이 게이트 PCB 상에 형성된 가변저항(Rv)을 대신하여, 정상적인 공통 전압(Vcom)을 발생시킬 수 있다.

이로써, 소스 PCB 기능 테스트시에 게이트 PCB를 연결했다가 테스트 후에 연결을 해제하는 작업을 하지 않아도 되어, 작업 시간을 줄이고, 커넥터(Connector) 등의 부품 손상을 예방할 수 있다.

따라서, 본 발명에 따른 소스 PCB 기능 테스트는 소스 PCB와 게이트 PCB가 분리되어, 상기 게이트 PCB 상에 형성된 가변 저항(Rv)과의 연결이 차단된 상태에서 진행될 수 있다.

공통 전압 발생부의 출력 검사를 예로 들면, 본 발명에 따른 소스 PCB 기능 테스트 방법은 다음과 같다.

먼저, 상기 스위치부(20)를 턴온시켜 상기 소스 PCB 상의 저항(R1)을 상기 다수의 저항중 일부의 저항과 병렬 연결시킨다.

다음, 상기 버퍼부의 출력값을 측정하여 정상적인 공통 전압(Vcom)이 출력되는지를 테스트한다.

다음은, 도 4를 참조하여 본 발명의 제2 실시예에 따른 공통 전압 발생부를 설명한다.

도 4는 본 발명의 제2 실시예에 따른 공통 전압 발생부를 나타내는 도이다.

도 4에 도시된 바와 같이, 본 발명의 제2 실시예에 따른 공통 전압 발생부는 게이트 PCB(232) 상에 형성된 가변저항(Rv)과 소스 PCB(231) 상에 형성된 저항(R1 ~ R5), 버퍼(10) 및 스위치부(20)를 포함한다.

제2 실시예에 따른 공통 전압 발생부는 스위치부(20)를 제외한 모든 구성이 본 발명의 제1 실시예와 동일하다.

본 발명의 제2 실시예에 따른 상기 스위치부(20)는 트랜지스터(Q2)와, 저항(Rs2), 제너 다이오드(ZD)를 포함한다.

상기 트랜지스터(Q2)는 콜렉터단이 저항(R1)에 연결되고 에미터단이 접지된다. 상기 제너 다이오드(ZD)는 캐소드(Cathode)가 상기 트랜지스터(Q2)의 베이스단에 연결되고 애노드(Anode)는 접지된다. 상기 저항(Rs2)은 상기 제너 다이오드(ZD)의 캐소드와 버퍼(10)의 출력단 사이에 연결된다.

여기서, 상기 제너 다이오드(ZD)의 제너 전압은 정상적인 공통 전압(Vcom)보다 작되, 그 차이가 0.7V 미만이어야 한다.

한편, 본 발명의 제2 실시예에 따른 상기 스위치부(20)의 동작은 다음과 같다.

액정 표시 장치 모듈이 완성되어, 소스 PCB(231)와 게이트 PCB(232)가 연결된 경우에는, 가변 저항(Rv)이 공통 전압 발생부에 연결되므로, 정상적인 공통 전압(Vcom)이 발생된다.

예를들어, 정상적인 공통 전압을 5V로, 제너 다이오드(ZD)의 제너 전압을 4.7V로 가정하면, 상기 트랜지스터(Q2)의 베이스단에 인가되는 전압은 $5V - 4.7V = 0.3V$ 로 트랜지스터(Q2)는 턴 오프된다.

소스 PCB 기능 테스트시에는 게이트 PCB와 분리되므로, 소스 PCB(231)와 게이트 PCB(232)가 연결되지 않은 경우는, 가변 저항(Rv)이 연결되지 않으므로, 버퍼(10)에서 출력되는 공통 전압(Vcom)은 정상적인 5V보다 큰 값을 갖는다.

예를들어, 가변 저항(Rv)이 연결되지 않은 경우의 버퍼(10) 출력단의 초기 전압을 7V로 가정하면, 상기 트랜지스터(Q2)의 베이스단에 인가되는 전압은 $7V - 4.7V = 2.3V$ 로 트랜지스터(Q2)는 턴 온된다. 트랜지스터(Q2)가 턴 온되면, 저항(R1)이 가변 저항(Rv)을 대신하여 연결되므로, 공통 전압(Vcom)은 정상적인 5V를 유지하게 된다.

따라서, 본 발명의 제2 실시예는 본 발명의 제1 실시예와 동일한 효과를 갖는다.

이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 본 발명은 상기 실시예에 한정되지 않고 본 발명의 기술적 요지를 벗어나지 않는 범위 내에서 당업자에 의해 다양하게 변형 실시될 수 있다.

발명의 효과

본 발명에 따르면, 소스 PCB 기능 테스트시에 게이트 PCB를 연결하지 않고도 정상적인 공통 전압이 출력되도록 함으로써, 소스 PCB 기능 테스트를 용이하게 진행할 수 있다.

(57) 청구의 범위

청구항 1.

복수의 화소 전극을 포함하는 액정 패널;

상기 액정 패널을 구동하는 소스 및 게이트 구동부;

상기 화소 전극에 대하여 형성된 공통 전극에 공통 전압을 인가하는 공통 전압 발생부를 포함하고,

상기 공통 전압 발생부는,

제1 전압과 접지 사이에 직렬 연결된 다수개의 저항;

상기 제1 전압이 상기 다수개의 저항에 의해 분압되어 상기 분압된 전압을 인가받는 버퍼부;

상기 분압값을 결정하도록 상기 다수의 저항중 일부의 저항과 병렬 연결되며, 게이트 PCB 상에 형성된 제1 저항;
 상기 제1 저항에 병렬 연결되며, 소스 PCB 상에 형성된 제2 저항;
 상기 제1 저항과 제2 저항의 연결을 선택하는 스위치부를 포함하는 것을 특징으로 하는 액정 표시 장치.

청구항 2.

제1항에서,
 상기 제1 저항은 가변 저항이고, 상기 제2 저항은 상기 가변 저항의 초기 설정값과 동일한 저항값을 갖는 액정 표시 장치.

청구항 3.

제1 전압과 접지 사이에 직렬 연결된 다수개의 저항;
 상기 제1 전압이 상기 다수개의 저항에 의해 분압되어 상기 분압된 전압을 인가받는 버퍼부;
 상기 분압값을 결정하도록, 상기 다수의 저항중 일부의 저항과 병렬 연결된 제1 저항;
 상기 제1 저항에 병렬 연결된 제2 저항; 및
 상기 제1 저항과 제2 저항의 연결을 선택하는 스위치부를 포함하고,
 상기 제1 저항은 게이트 PCB 상에 형성되고, 상기 제2 저항은 소스 PCB 상에 형성되는 액정 표시 장치의 구동 장치.

청구항 4.

제3항에서,
 상기 제1 저항은 가변 저항이고, 상기 제2 저항은 상기 가변 저항의 초기 설정값과 동일한 저항값을 갖는 액정 표시 장치의 구동 장치.

청구항 5.

제4항에서,
 상기 스위치부는
 콜렉터단이 상기 제2 저항에 연결되고 에미터단이 접지되는 트랜지스터를 포함하고,
 상기 소스 PCB와 게이트 PCB가 분리되어 있을 때는, 상기 트랜지스터의 베이스단에 제2 전압에 의한 전류가 인가되어 턴온되고,
 상기 소스 PCB와 게이트 PCB가 연결되었을 때는, 상기 베이스단이 접지되어 턴오프되는 것을 특징으로 하는 액정 표시 장치의 구동 장치.

청구항 6.

제4항에서,
 상기 스위치부는
 콜렉터단이 상기 제2 저항에 연결되고 에미터단이 접지되는 트랜지스터와, 상기 트랜지스터의 베이스단과 상기 접지 사이에 연결된 제너 다이오드와, 상기 제너 다이오드의 캐소드와 상기 버퍼부의 출력단 사이에 연결된 제3 저항을 포함하고,
 상기 트랜지스터는 상기 소스 PCB와 게이트 PCB가 연결되었을 때는, 턴 오프되고, 상기 소스 PCB와 게이트 PCB가 분리되어 있을 때는, 턴온되는 것을 특징으로 하는 액정 표시 장치의 구동 장치.

청구항 7.

제6항에서,

상기 제너다이오드의 제너 전압은 정상적인 버퍼부의 출력 전압보다 작은 것을 특징으로 하는 액정 표시 장치의 구동 장치.

청구항 8.

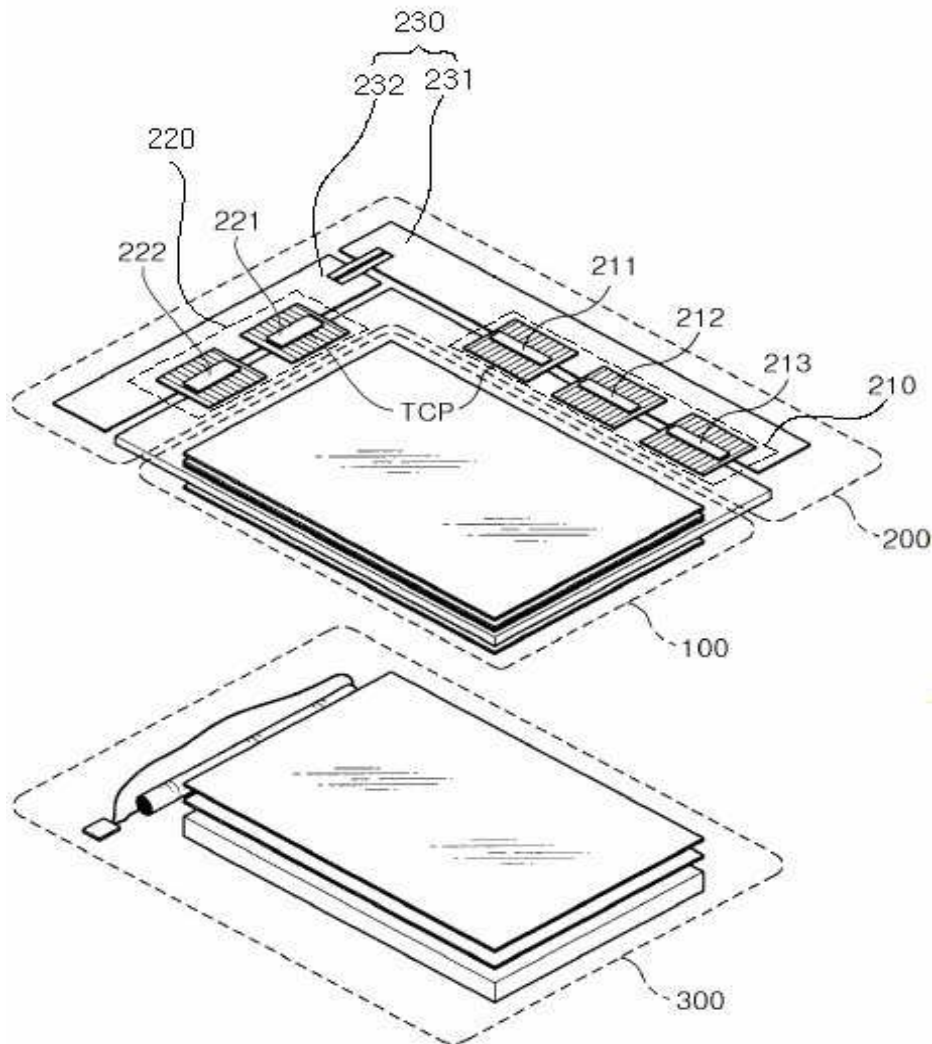
제1 전압과 접지 사이에 직렬 연결된 다수개의 저항과, 상기 제1 전압이 상기 다수개의 저항에 의해 분압되어 상기 분압된 전압을 인가받는 버퍼부와, 상기 분압값을 결정하도록 상기 다수의 저항중 일부의 저항과 병렬 연결되며 게이트 PCB 상에 형성된 제1 저항과 동일한 저항값을 갖는 제2 저항, 및 상기 제1 저항과 제2 저항의 연결을 선택하는 스위치부를 포함하는 소스 PCB의 검사 방법에 있어서,

상기 제1 저항과의 연결이 차단된 상태에서, 상기 스위치부를 턴온시켜 상기 제2 저항을 상기 다수의 저항중 일부의 저항과 병렬 연결시키는 단계; 및

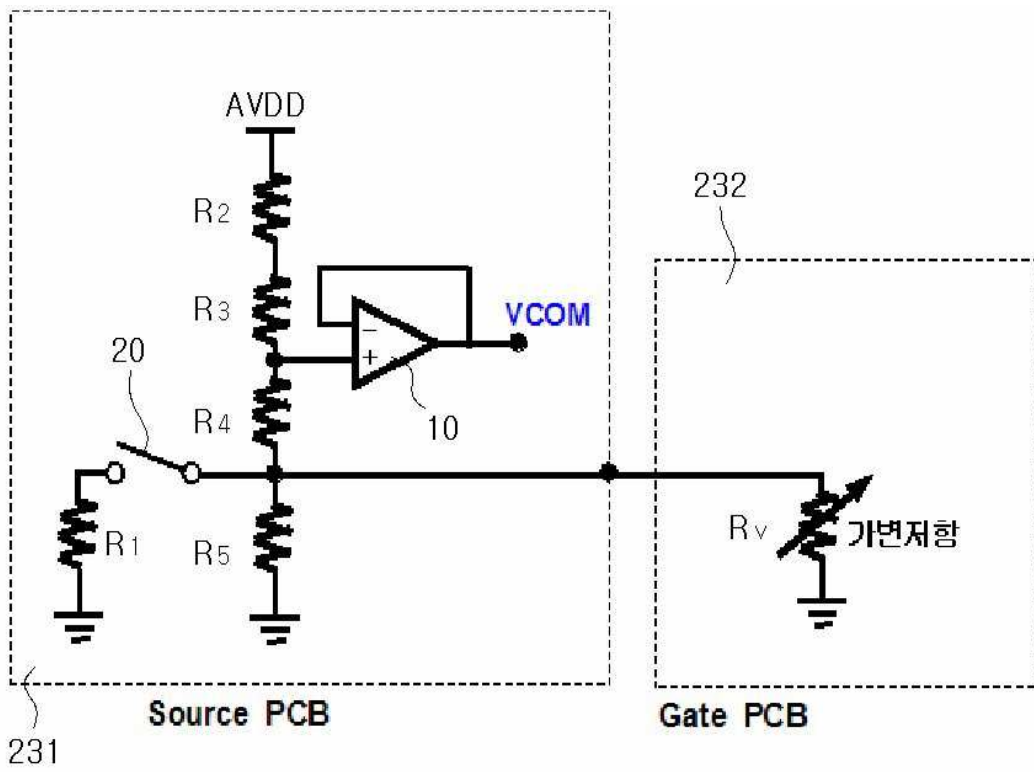
상기 버퍼부의 출력값을 측정하는 단계를 포함하는 액정 표시 구동 장치의 검사 방법.

도면

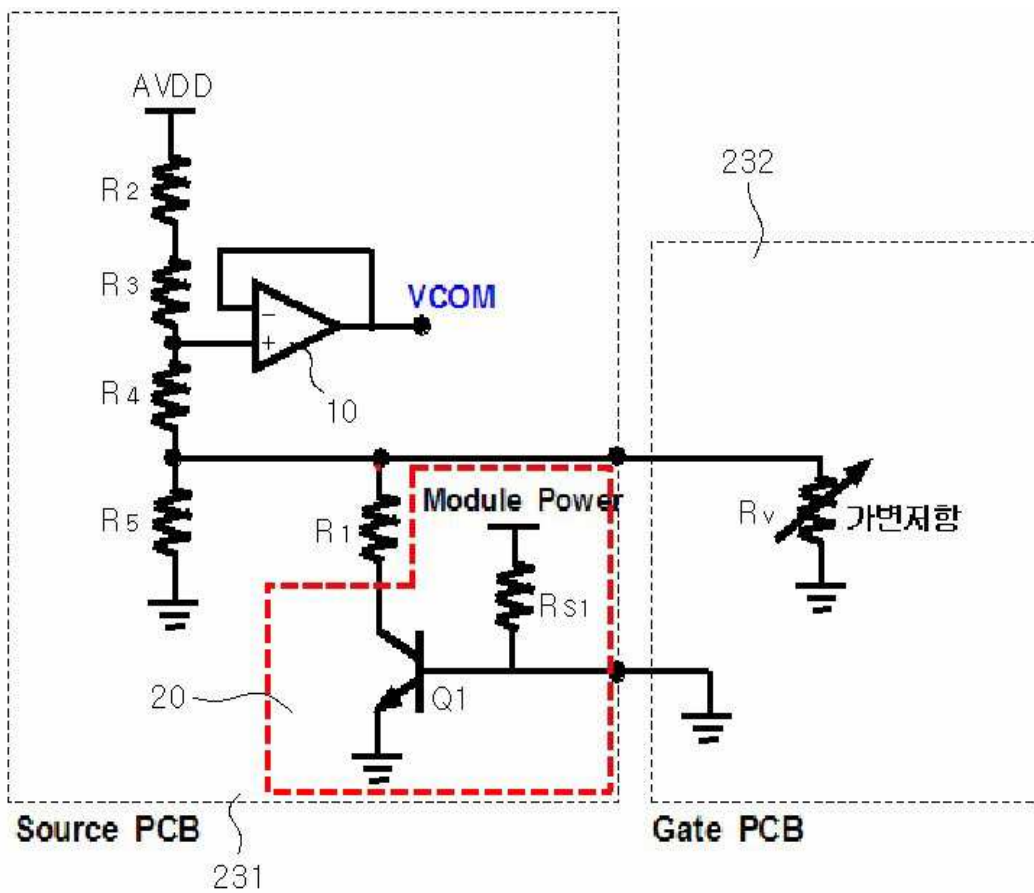
도면1



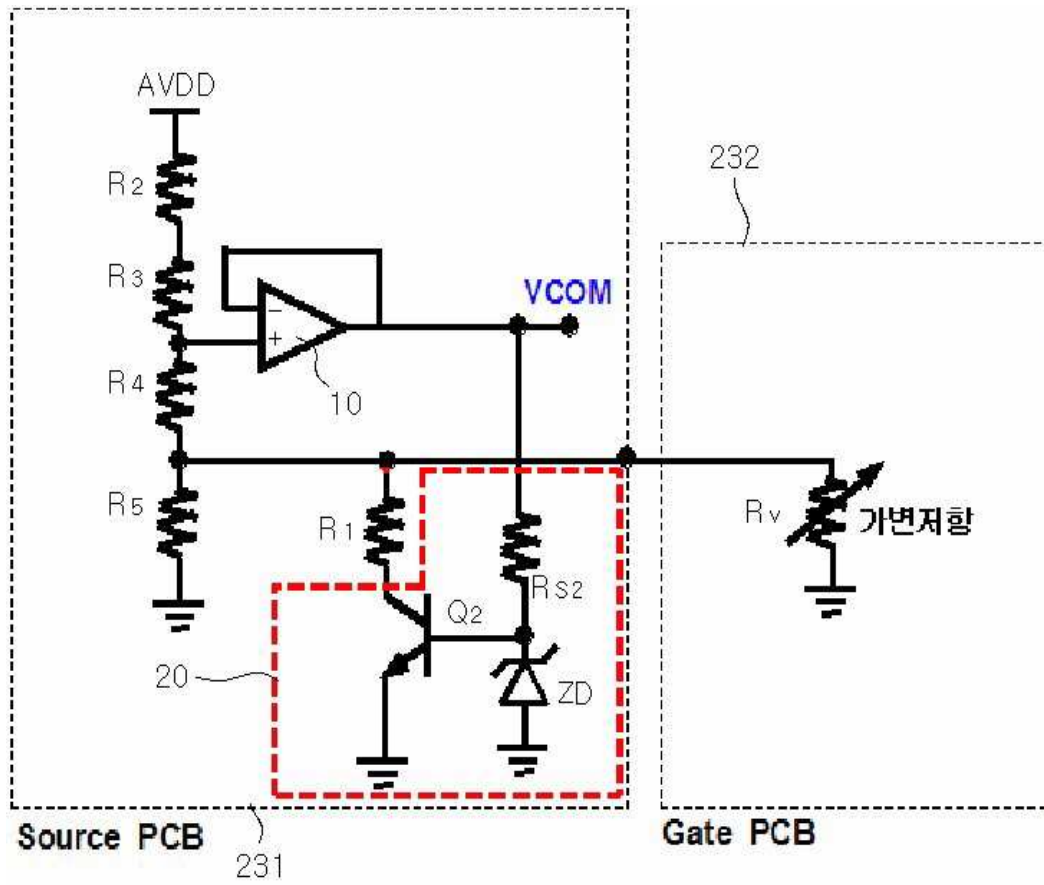
도면2



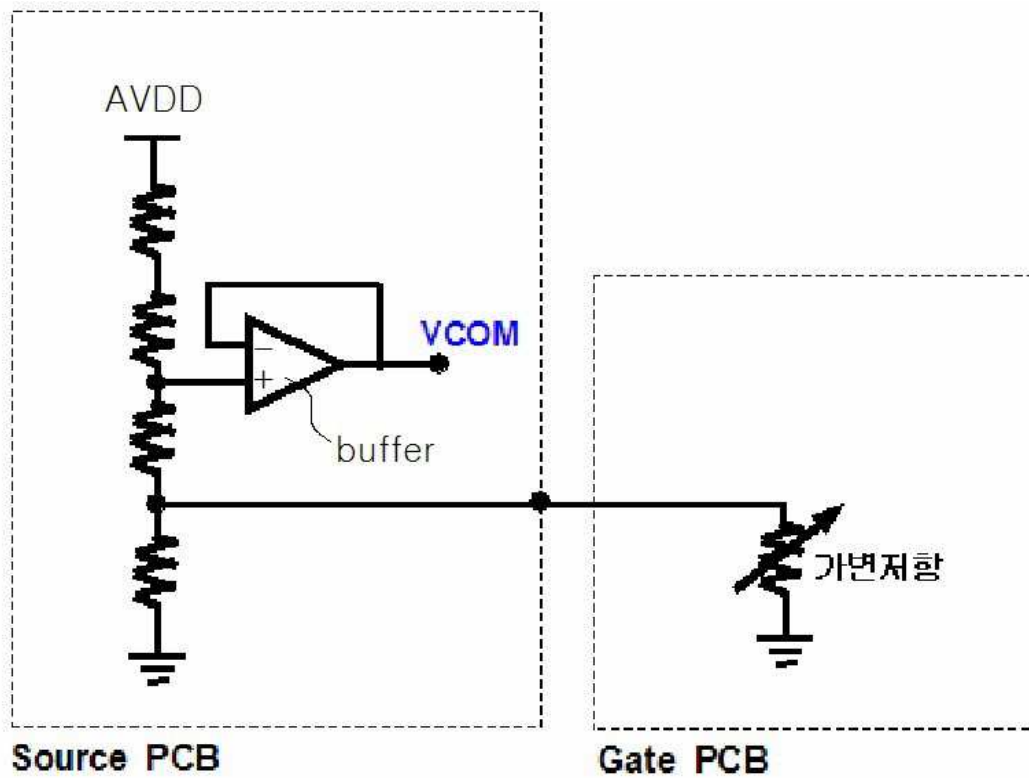
도면3



도면4



도면5



专利名称(译)	液晶显示器，其驱动装置及其检查方法		
公开(公告)号	KR1020050019170A	公开(公告)日	2005-03-03
申请号	KR1020030056779	申请日	2003-08-18
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	KIM BYOUNGSUK		
发明人	KIM,BYOUNGSUK		
IPC分类号	G02F1/136		
外部链接	Espacenet		

摘要(译)

根据本发明的公共电压发生器包括电阻器，缓冲器，开关和可变电阻器。此时，电阻器，缓冲器和开关部分形成在源极PCB上，可变电阻器形成在栅极PCB上。缓冲器用作电压跟随器，用于将由电阻分压方法产生的DC电压从模拟电源电压施加到液晶面板的公共电极。源极PCB和栅极PCB被连接时，在栅极PCB (R2~R4) 上形成根据可变电阻器和电阻器 (R5) 的电阻的并联电阻值从模拟电源电压的分压时，开关单元被断开是在公共电压它应该被应用。此外，为了将来自所述源极PCB和模拟电源电压被接通时，PCB根据电阻 (R1) 和电阻器的并联电阻值和 (R5) 的电阻 (R2~R4) 未连接在栅极上的电压通常被施加到电压。这里，电阻器R1优选地等于可变电阻器的初始设定电阻值。2 指数方面 PCB，常用电压，齐纳电压，液晶显示器

