(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0000211
(43) 공개일자 2008년01월02일

(51) Int. Cl.
G02F 1/1333 (2006.01)
(21) 출원번호 10-2006-0057817
(22) 출원일자 2006년06월27일
심사청구일자 없음

(71) 출원인
삼성전자주식회사
경기도 수원시 영통구 매탄동 416
(72) 발명자
윤성재
경기 수원시 영통구 영통동 청명마을4단지아파트 삼성래미안439동 701호
(74) 대리인
조희원

전체 청구항 수 : 총 4 항

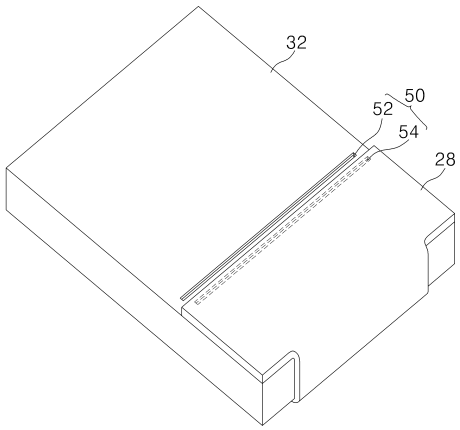
(54) 액정 표시 모듈

(57) 요 약

본 발명은 회로 기판의 얼라인 정확도를 높힐 수 있는 액정 표시 모듈에 관한 것이다.

본 발명에 따른 액정 표시 모듈은 화상을 표시하는 액정 패널과; 광을 발생하며 그 광을 상기 액정 패널에 공급하는 백라이트 유닛과; 상기 액정 패널에 부착되는 구동 회로 기판과; 상기 액정 패널 및 백라이트 유닛이 수납되는 수납 부재와; 상기 수납 부재 배면에 형성되며 상기 구동 회로 기판의 얼라인시 이용되는 적어도 두 개의 얼라인 패턴을 구비하는 것을 특징으로 한다.

대표도 - 도3



특허청구의 범위

청구항 1

화상을 표시하는 액정 표시 패널과;

광을 발생하며 상기 광을 상기 액정 표시 패널에 공급하는 백라이트 유닛과;

상기 액정 표시 패널에 부착되는 구동 회로 기판과;

상기 액정 표시 패널 및 백라이트 유닛이 수납되는 수납 부재와;

상기 수납 부재 배면에 형성되며 상기 구동 회로 기판의 얼라인시 이용되는 적어도 두 개의 얼라인 패턴을 구비하는 것을 특징으로 하는 액정 표시 모듈.

청구항 2

제 1 항에 있어서,

상기 구동 회로 기판은

상기 적어도 두 개의 얼라인 패턴 중 최대 1개의 얼라인 패턴을 노출시키는 것을 특징으로 하는 액정 표시 모듈.

청구항 3

제 1 항에 있어서,

상기 얼라인 패턴은

상기 수납 부재 배면 내에 라인 형태의 홈 또는 홀 형태로 형성되는 것을 특징으로 하는 액정 표시 모듈.

청구항 4

제 1 항에 있어서,

상기 적어도 두 개의 얼라인 패턴들은

상기 구동 회로 기판의 틸트 허용 오차의 2배 이내로 이격되는 것을 특징으로 하는 액정 표시 모듈.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<13> 본 발명은 액정 표시 모듈에 관한 것으로, 특히 회로 기판의 얼라인 정확도를 높힐 수 있는 액정 표시 모듈에 관한 것이다.

<14> 액정 표시 장치는 전계에 따라 액정 분자를 구동시켜 광투과율을 조절함으로써 화상을 표시하게 된다. 이를 위하여, 액정 표시 장치는 화상을 표시하는 액정 패널과, 액정 패널을 구동하는 구동 회로와, 액정 패널에 광을 조사하는 백라이트 유닛(Back Light Unit)을 구비한다.

<15> 한편, 액정 패널을 구동하는 구동 회로들은 가요성 인쇄 회로 기판(Flexible Printed Circuit Board; FPC)등에 실장된다. 이러한 FPC는 원가 절감을 위해 층수 및 면적이 축소되고 있다. 면적이 축소된 FPC는 몰드 프레임에 형성된 가이드 보스와 체결되지 못하므로 FPC의 얼라인을 위한 기준이 없어진다. 이에 따라, 액정 패널에 FPC부착시 FPC가 틸트되는 불량이 발생됨과 아울러 틸트에 의한 불량이 발생되는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

<16> 따라서, 본 발명이 이루고자 하는 기술적 과제는 FPC의 틸트 불량을 방지할 수 있는 액정 표시 모듈을 제공하

는 것이다.

발명의 구성 및 작용

<17> 상기 기술적 과제를 달성하기 위하여, 본 발명에 따른 액정 표시 모듈은 화상을 표시하는 액정 패널과; 광을 발생하며 그 광을 상기 액정 패널에 공급하는 백라이트 유닛과; 상기 액정 패널에 부착되는 구동 회로 기판과; 상기 액정 패널 및 백라이트 유닛이 수납되는 수납 부재와; 상기 수납 부재 배면에 형성되며 상기 구동 회로 기판의 얼라인시 이용되는 적어도 두 개의 얼라인 패턴을 구비하는 것을 특징으로 한다.

<18> 여기서, 상기 구동 회로 기판은 상기 적어도 두 개의 얼라인 패턴 중 최대 1개의 얼라인 패턴을 노출시키는 것을 특징으로 한다.

<19> 그리고, 상기 얼라인 패턴은 상기 수납 부재 배면 내에 라인 형태의 홈 또는 홀 형태로 형성되는 것을 특징으로 한다.

<20> 한편, 상기 적어도 두 개의 얼라인 패턴들은 상기 구동 회로 기판의 틸트 허용 오차의 2배 이내로 이격되는 것을 특징으로 한다.

<21> 상기 기술적 과제 외에 본 발명의 다른 기술적 과제 및 이점들은 첨부한 도면들을 참조한 본 발명의 바람직한 실시예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

<22> 이하, 본 발명의 바람직한 실시 예들을 도 1 내지 도 3을 참조하여 상세히 설명하기로 한다.

<23> 도 1은 본 발명의 실시 예에 따른 액정 표시 모듈을 도시한 분해 사시도이다.

<24> 도 1에 도시된 액정 표시 모듈은 화상을 표시하는 액정 패널(20)과, 액정 패널(20)의 하부에 위치한 백라이트 유닛(30)과, 액정 패널(20) 및 백라이트 유닛(30)이 안착된 하부 샤시(32), 하부 샤시(32)에 안착된 액정 패널(20) 및 백라이트 유닛(30)의 주변부를 포획하는 상부 샤시(25)를 구비한다.

<25> 액정 패널(20)은 칼라 필터가 형성된 칼라 필터 기판(22)과, 박막 트랜지스터가 형성된 박막 트랜지스터 기판(24)이 액정을 사이에 두고 합착된 구조를 갖는다. 또한, 액정 패널(20)은 칼라 필터 기판(22)의 상면 및 박막 트랜지스터 기판(24)의 배면에 각각 부착된 상하부 편광 시트(도시하지 않음)를 더 구비한다. 이러한 액정 패널(20)은 박막 트랜지스터에 의해 독립적으로 구동되는 액정셀들이 매트릭스 형태로 배열되고, 액정셀들 각각이 공통 전극에 공급된 공통 전압과 박막 트랜지스터를 통해 화소 전극에 공급된 데이터 신호와의 차전압에 따라 액정 배열을 제어하여 광 투과율을 조절함으로써 화상을 표시하게 된다. 이때 액정 패널(20)은 비발광 소자이므로 백라이트 유닛(30)으로부터 발생된 광을 이용하게 된다.

<26> 또한 액정 패널(20)을 구동하기 위한 구동 IC(26)가 돌출된 박막 트랜지스터 기판(24)의 비표시부에 실장되고, 구동 IC(26)에 외부로부터의 구동 신호를 공급하는 가요성 인쇄 회로 기판(Flexible Printed Circuit Board; 이하, FPC)(28)이 박막 트랜지스터 기판(24)의 일측부와 접속된다. 구동 IC(26)는 FPC(28)로부터 입력된 외부 구동 신호를 이용하여 액정 패널(20)을 구동하게 된다. 도면에는 구동 IC(26)가 COG(Chip On Glass) 방식으로 박막 트랜지스터 기판(24)과 접속된 경우만을 도시하였지만, COF(Chip On Film) 또는 TCP(Tape Carrier Package) 등과 같은 다른 방식으로 접속 가능하다. 또한 구동 IC(26)가 배선 형성 과정에서 박막 트랜지스터와 함께 박막 트랜지스터 기판(24)에 형성되는 것도 가능하다.

<27> 백라이트 유닛(30)은 LED 회로 기판(42)에 실장되어 광을 발생하는 LED(44)를 포함하는 광발생부(40)와, LED(44)로부터 입사된 광을 액정 패널(20) 쪽으로 진행시키는 도광판(36), 도광판(36)의 하부로 진행되는 광을 반사시키는 반사 시트(34), 도광판(36)으로부터 입사삭된 광을 집광 및 확산시켜 액정 패널(20)로 공급하는 다수의 광학 시트(38)를 포함한다.

<28> 광발생부(40)는 LED 회로 기판(42)의 상면 또는 배면에 실장된 LED(44)를 구비하는데, 도면에는 배면에 실장된 경우만을 도시한다. LED(44)는 LED 회로 기판(42)를 경유한 구동 신호에 의해 구동되어 빛을 발생하게 된다.

<29> 도광판(36)은 LED(44)에서 발생된 선광원 형태의 광학 분포를 갖는 광을 면광원 형태의 광학 분포를 갖는 광으로 변경한다. 도광판(36)으로 쐐기 타입 플레이트 또는 평행 평판형 플레이트가 사용될 수 있다. 이러한 도광판(36)은 광발생부(40)과 일정간격 떨어지거나, 접촉하거나, 일부가 광원 유닛(40)과 중첩되도록 배치된다.

<30> 반사 시트(34)는 높은 광반사율을 갖고 도광판(36)의 배면을 통해 입사되는 광을 도광판(36) 쪽으로 재반사시켜

광 손실을 줄이는 역할을 한다.

<31> 다수의 광학 시트(38)는 확산 시트, 휘도 향상 시트 및 편광 시트 등을 포함하고, 도광판(36) 상부에 배치되어 도광판(36)에서 출사된 광의 휘도 분포를 균일하게 하고 광효율을 향상시키게 된다.

<32> 그리고, 백라이트 유닛(30)은 하부 샤시(32)의 안쪽에 마련된 안착부에 안착된다. LED(44)가 실장된 LED 회로 기판(42)은 하부 샤시(32)의 일측부에 마련된 회로 기판 안착부에 안착된다. 반사 시트(34) 및 도광판(36)과 광학 시트(38)는 하부 샤시(32)의 주변부를 둘러싸는 시트 안착부에 적층되어 안착된다.

<33> 그 다음, 백라이트 유닛(30)이 수납된 하부 샤시(32) 위에는 액정 패널(20)이 안착되고, 그 위에 상부 샤시(25)가 체결됨으로써 액정 패널(20) 및 백라이트 유닛(30)의 주변부가 상부 샤시(25)에 의해 포획된다. 이때 액정 패널(20)에 부착된 FPC(28)는 도 3에 도시된 바와 같이 뒤쪽으로 밴딩되어 하부 샤시(32)의 배면에 위치하게 된다. 하부 샤시(32) 및 상부 샤시(25)는 그 내부에 수납된 액정 패널(20) 및 백라이트 유닛(30)의 유동을 방지하고 외부의 충격으로부터 보호하는 역할을 한다. 여기서, 하부 샤시(32)는 몰드 프레임과 일체화된 구조로 형성되기도 한다.

<34> 그리고, 본 발명의 액정 표시 모듈은 도 2a 및 도 2b에 도시된 바와 같이 FPC(28)의 얼라인 정확도를 높히기 위한 적어도 두 개의 얼라인 패턴(50)을 구비한다. 본 발명에 따른 액정 표시 모듈은 제1 및 제2 얼라인 패턴(52,54)을 포함하는 2개의 얼라인 패턴(50)을 예로 들어 설명하기로 한다.

<35> 도 2a에 도시된 제1 및 제2 얼라인 패턴(52,54) 각각은 FPC(28)의 장변과 나란한 홈 형태의 라인 패턴으로 형성된다.

<36> 도 2b에 도시된 제1 및 제2 얼라인 패턴(52,54) 각각은 FPC(28)의 장변과 나란한 방향으로 배열된 홈 형태의 다수의 도트 패턴(53)으로 형성된다.

<37> 도 2a 및 도 2b에 도시된 제1 및 제2 얼라인 패턴(52,54)의 간격은 FPC(28)의 틸트(tilt) 허용오차의 약 2배이다. 예를 들어, FPC(28)의 틸트 허용오차가 ±0.2~±0.3㎜이면, 제1 및 제2 얼라인 패턴(52,54)의 간격은 0.4~0.6㎜로 형성된다.

<38> 이러한 제1 및 제2 얼라인 패턴(52,54)은 펀치(punch) 공정, 판금 가공(Sheet metal working) 공정, 프레스(press) 공정 등을 통해 형성되거나 하부 샤시(32) 형성시 이용되는 금형을 변형하여 형성할 수도 있다.

<39> 한편, 제1 및 제2 얼라인 패턴(52,54)을 기준으로 FPC(28)를 정렬한 후 그 FPC(28)의 일측단은 도 3에 도시된 바와 같이 액정 표시 패널(20)의 박막트랜지스터 기판(24) 상에 부착되며 FPC(28)의 타측단은 하부 샤시(32)의 배면에 부착된다.

<40> 부착 공정 후 제1 및 제2 얼라인 패턴(52,54)이 모두 보이는 경우 FPC(28)의 일측단은 액정 표시 패널(20)의 박막 트랜지스터 기판과(24)의 접촉 영역이 많아지는 반면에 FPC(28)에 신호를 공급하는 신호 공급부와의 접촉 영역이 적어지므로 액정 표시 모듈은 불량으로 판별된다. 그리고, 제1 및 제2 얼라인 패턴(52,54)이 모두 보이지 않는 경우 FPC(28)의 일측단은 액정 표시 패널(20)의 박막 트랜지스터 기판(24)과의 접촉 영역이 적으므로 액정 표시 모듈은 불량으로 판별된다. 그리고, 제1 및 제2 얼라인 패턴(52,54) 중 어느 하나가 보이는 경우 액정 표시 모듈은 양품으로 판별된다.

<41> 한편, 본 발명에 따른 액정 표시 모듈의 얼라인 패턴들은 홈 또는 홀 형태를 예로 들어 설명하였지만 이외에도 돌기 형태로 형성되거나 하부 샤시와 구분되는 색으로 라인을 형성할 수도 있다.

발명의 효과

<42> 상술한 바와 같이, 본 발명에 따른 액정 표시 모듈은 하부 샤시의 배면에 FPC 얼라인시 이용되는 적어도 두 개의 얼라인 패턴을 형성한다. 이 얼라인 패턴은 FPC 부착 공정시 FPC의 얼라인 기준이 되므로 본 발명에 따른 액정 표시 모듈은 얼라인 정확도가 높아진다. 또한, 얼라인 패턴은 FPC 부착 공정 후 부착 공정의 불량 여부를 판단하는 기준으로 이용되므로 본 발명에 따른 액정 표시 모듈은 육안으로 품질 관리를 할 수 있다.

<43> 이상에서 설명한 본 발명의 상세한 설명에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술분야의 숙련된 당업자 또는 해당 기술분야에 통상의 지식을 갖는 자라면 후술될 특허청구범위에 기재된 본 발명의 사상 및 기술영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

<44> 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허청구범위에 의해 정하여져야만 할 것이다.

도면의 간단한 설명

<1> 도 1은 본 발명의 실시 예에 따른 액정 표시 모듈의 분해 사시도이다.

<2> 도 2a 및 도 2b는 도 1에 도시된 하부 샤시의 배면에 형성된 얼라인 패턴을 나타내는 사시도들이다.

<3> 도 3은 도 1에 도시된 하부 샤시에 부착된 FPC를 나타내는 사시도이다.

<4> < 도면의 주요부분에 대한 설명>

<5> 20 : 액정 패널 22 : 칼라 필터 기판

<6> 24 : 박막 트랜지스터 기판 25 : 상부 샤시

<7> 26 : 구동 IC 28 : FPC

<8> 30 : 백라이트 유닛 32 : 하부 샤시

<9> 34 : 반사시트 36 : 도광판

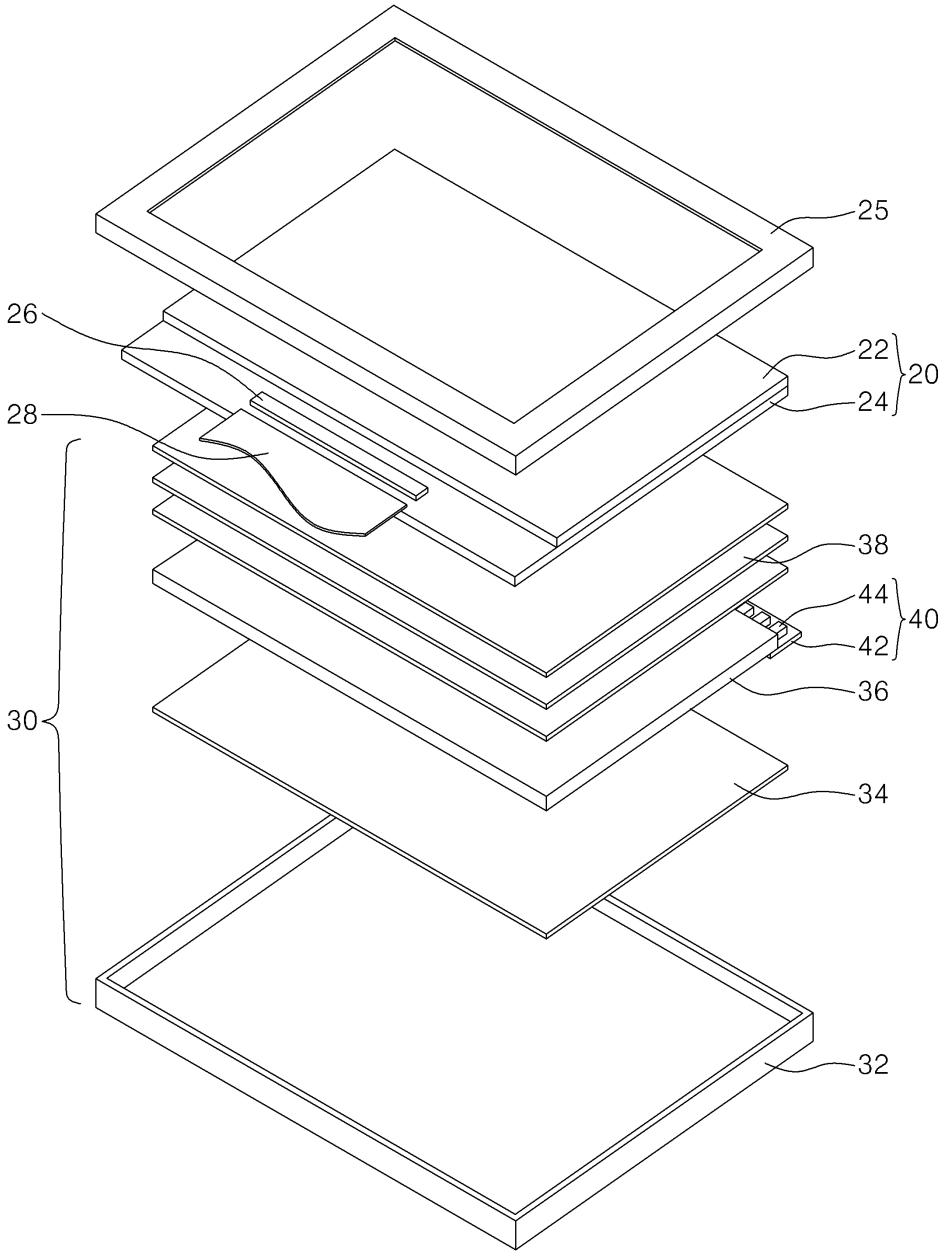
<10> 38 : 광학시트 40 : 광발생부

<11> 42 : 광원 기판 44 : LED

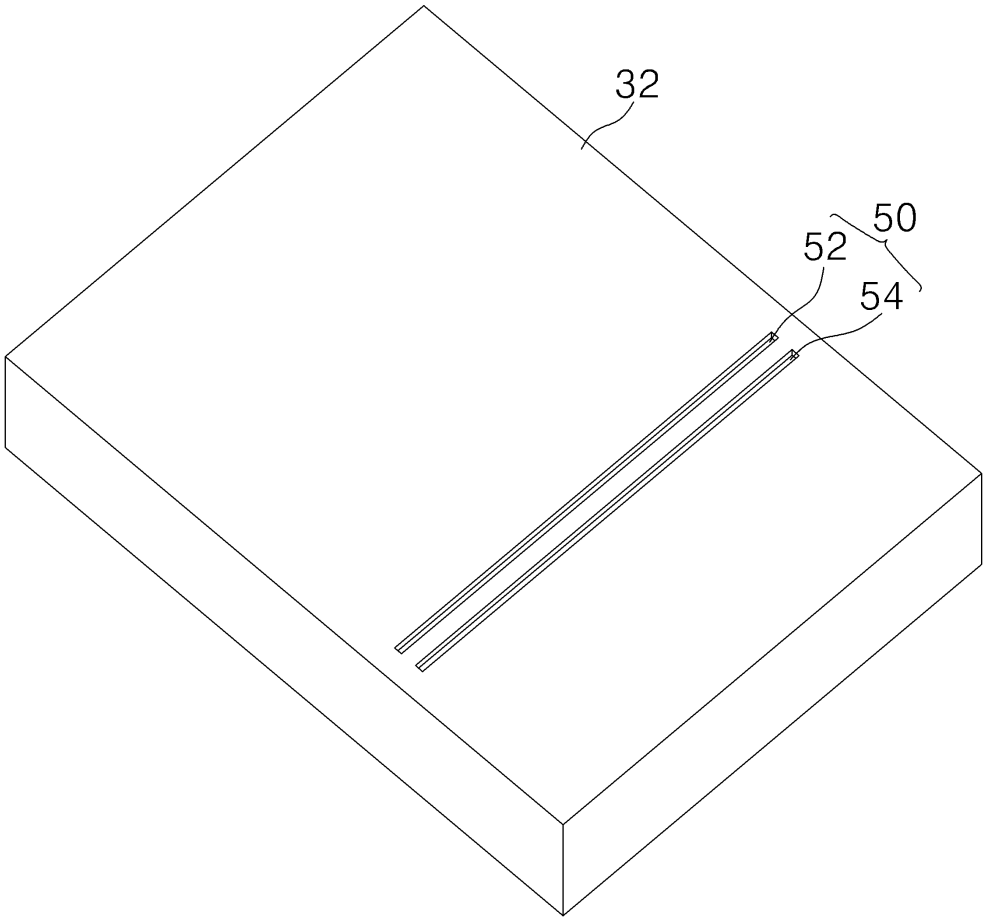
<12> 50,52,54 : 얼라인 패턴

도면

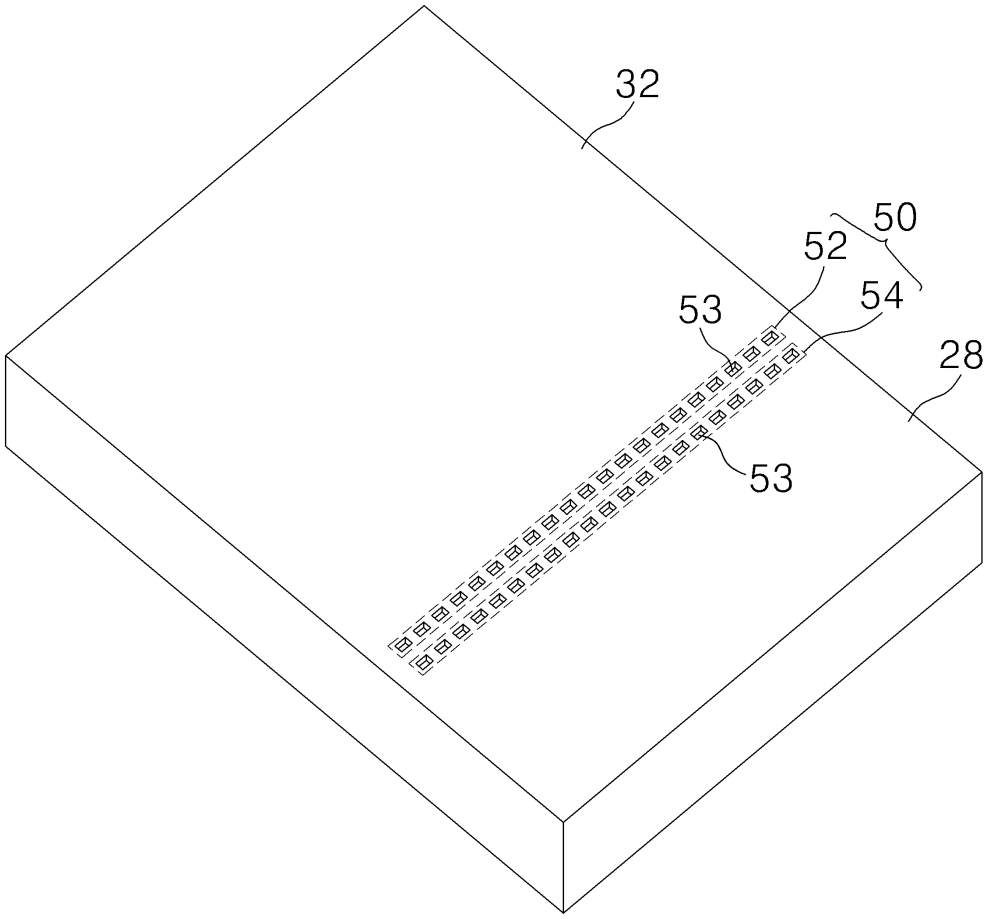
도면1



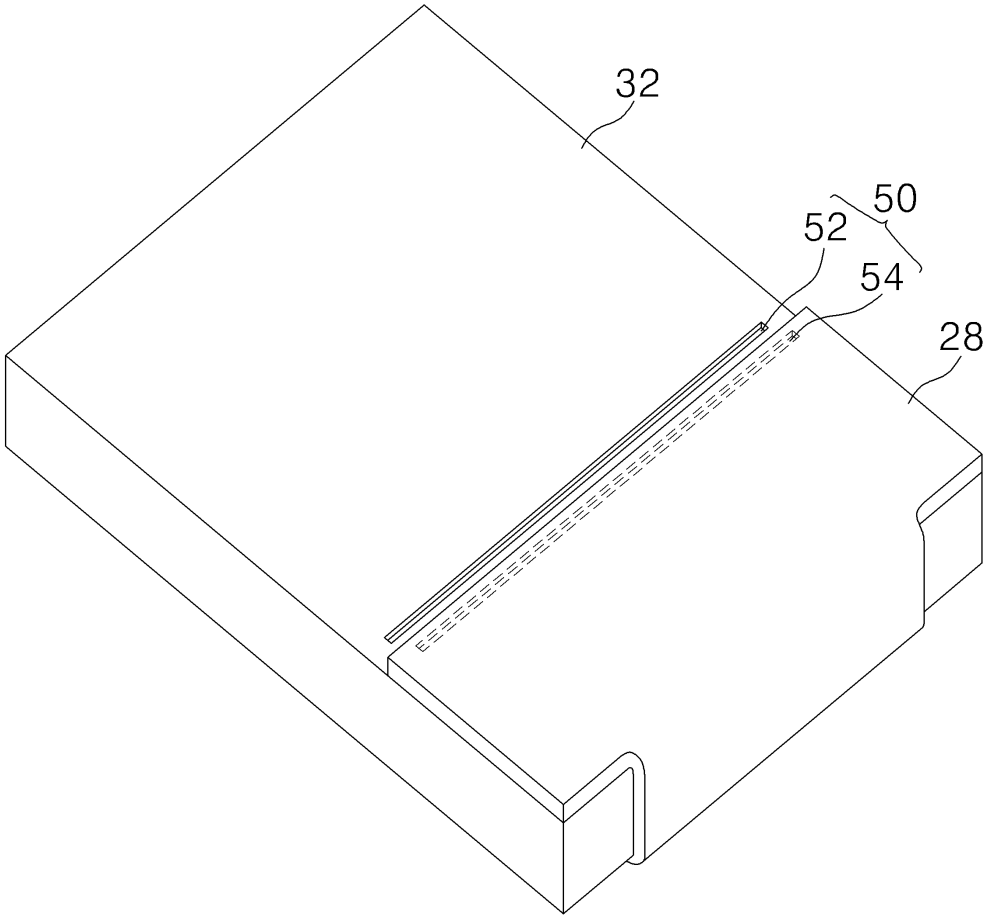
도면2a



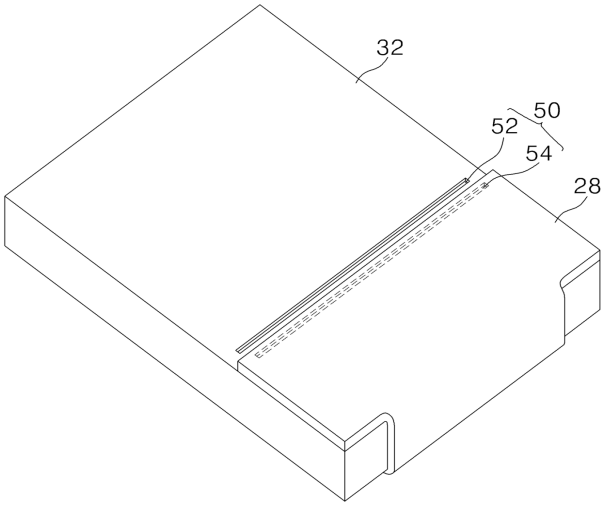
도면2b



도면3



专利名称(译)	液晶显示模块		
公开(公告)号	KR1020080000211A	公开(公告)日	2008-01-02
申请号	KR1020060057817	申请日	2006-06-27
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	YOON SEONG JAE		
发明人	YOON, SEONG JAE		
IPC分类号	G02F1/1333		
CPC分类号	G02F1/1336 G02F1/133305 G02F2001/133317 G02F2001/133322		
代理人(译)	SE JUN OH KWON，HYUK SOO 宋，云何		
外部链接	Espacenet		

摘要(译)

本发明涉及一种提高电路板对准精度的液晶显示模块。根据本发明的液晶显示模块包括指示图像的液晶面板;背光单元，在产生光的同时将光提供给液晶面板;驱动电路板粘附于液晶面板和液晶面板;接收构件和接收构件，其中接收背光单元，以及两个或更多个对准图案，其用于在形成于接收构件后侧的同时对准驱动电路板。