

(19)대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl. (11) 공개번호 10-2006-0067491  
G02F 1/133 (2006.01) (43) 공개일자 2006년06월20일

(21) 출원번호 10-2004-0106286  
(22) 출원일자 2004년12월15일

(71) 출원인 삼성전자주식회사  
경기도 수원시 영통구 매탄동 416  
(72) 발명자 한웅  
서울특별시 성북구 장위3동 85-6번지 도원주택 나동 401호  
(74) 대리인 유미특허법인

심사청구 : 없음

(54) 액정 표시 장치

요약

본 발명은 액정 표시 장치에 관한 것으로서, 행렬 형태로 배열된 복수의 화소를 포함하는 액정 표시판 조립체, 두 벌의 복수 계조 전압을 생성하는 계조 전압 생성부, 제1 공통 전압을 생성하는 DVC(Digital Vcom Calibrator), 그리고 중심 전압을 생성하여 상기 계조 전압 생성부에 인가하고, 복수의 제2 공통 전압을 생성하여 상기 액정 표시판 조립체에 인가하는 구동 전압 생성부를 포함하고, 상기 DVC와 상기 구동 전압 생성부는 하나의 칩으로 구현된다.

이와 같이, DVC(710)와 연산 증폭기(OP1-OP3)를 하나의 칩에 구현함으로써 부품의 수와 원가를 줄이고, 인쇄 회로 기판의 크기 감소 및 배선 설계에 유리하다.

대표도

도 3

색인어

액정표시장치, 공통전압, 액정표시판조립체, 인쇄회로기판, DVC, 연산증폭기

명세서

도면의 간단한 설명

도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이다.

도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.

도 3은 도 1에 도시한 구동 전압 생성부를 칩 형태로 나타낸 배치도이다.

도 4는 도 3에 도시한 구동 전압 생성부의 회로도이다.

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치에 관한 것이다.

일반적인 액정 표시 장치(liquid crystal display, LCD)는 화소 전극 및 공통 전극이 구비된 두 표시판과 그 사이에 들어 있는 유전율 이방성(dielectric anisotropy)을 갖는 액정층을 포함한다. 화소 전극은 행렬의 형태로 배열되어 있고 박막 트랜지스터(TFT) 등 스위칭 소자에 연결되어 한 행씩 차례로 데이터 전압을 인가 받는다. 공통 전극은 표시판의 전면에 걸쳐 형성되어 있으며 공통 전압을 인가 받는다. 화소 전극과 공통 전극 및 그 사이의 액정층은 회로적으로 볼 때 액정 축전기를 이루며, 액정 축전기는 이에 연결된 스위칭 소자와 함께 화소를 이루는 기본 단위가 된다.

이러한 액정 표시 장치는 계조 전압을 생성하는 계조 전압 생성부와 공통 전압과 계조 전압의 중심 전압을 제공하는 구동 전압 생성부를 포함한다.

이때, 구동 전압 생성부는 다시 DVC(digital vcom calibrator)라는 공통 전압 조절기와 연산 증폭기부로 이루어지는데, 이러한 DVC와 연산 증폭기부는 칩의 형태로 인쇄 회로 기판에 장착되어 있다.

DVC는 통상 8개의 핀을 갖는 집적 회로이고 연산 증폭기부는 14개의 핀을 갖는 집적 회로로서 복수의 연산 증폭기를 포함하여 DVC로부터의 원시 공통 전압을 이용하여 다시 액정 표시판 조립체에 필요한 공통 전압과 중심 전압을 생성한다.

#### 발명이 이루고자 하는 기술적 과제

그런데, 두 칩의 핀 수는 모두 22개이고 이에 연결되는 배선의 수 또한 그 만큼이므로 인쇄 회로 기판의 배선이 증가한다. 또한 두 개의 칩을 사용함으로써 부품의 증가 및 원가의 증가를 초래하고 인쇄 회로 기판의 공간 부족을 초래할 수 있다.

따라서, 본 발명이 이루고자 하는 기술적 과제는 종래 기술의 이러한 문제점을 해결할 수 있는 액정 표시 장치를 제공하는 것이다.

### 발명의 구성 및 작용

이러한 기술적 과제를 이루기 위한 본 발명의 한 실시예에 따른 액정 표시 장치는, 행렬 형태로 배열된 복수의 화소를 포함하는 액정 표시판 조립체, 두 벌의 복수 계조 전압을 생성하는 계조 전압 생성부, 제1 공통 전압을 생성하는 DVC(Digital Vcom Calibrator), 그리고 중심 전압을 생성하여 상기 계조 전압 생성부에 인가하고, 복수의 제2 공통 전압을 생성하여 상기 액정 표시판 조립체에 인가하는 구동 전압 생성부를 포함하고, 상기 DVC와 상기 구동 전압 생성부는 하나의 칩에 포함되어 있다.

이때, 상기 구동 전압 생성부는 제1 내지 제3 연산 증폭기를 포함하며, 상기 칩은 상기 DVC에 연결되는 1번 내지 3번 핀, 상기 제3 연산 증폭기에 연결되는 5번 내지 7번 핀, 상기 제2 연산 증폭기에 연결되는 9번 내지 11번 핀, 상기 제1 연산 증폭기에 연결되는 12번 내지 14번 핀, 접지 전압, 논리 전압과 전원 전압에 각각 연결되는 8번, 15번 및 16번 핀을 가질 수 있으며, 아무런 신호가 입력되지 않는 4번 핀을 더 포함할 수 있다.

이때, 상기 중심 전압은 상기 제1 공통 전압 또는 상기 제2 공통 전압과 실질적으로 동일한 전압일 수 있다.

한편, 상기 DVC는 상기 1번 핀을 통하여 제어 가능 신호를 입력받고 상기 2번 핀을 통하여 제어 신호를 입력받으며 상기 3번 핀을 통하여 설정 신호를 입력받고 상기 15번 핀을 통하여 상기 논리 전압을 입력받을 수 있다.

상기 제1 및 제2 연산 증폭기의 비반전 단자에는 상기 제1 공통 전압이 연결되며, 반전 단자에는 상기 액정 표시판 조립체로부터의 되먹임 전압이 연결될 수 있으며, 상기 제3 연산 증폭기는 상기 전원 전압을 분압하여 상기 중심 전압을 출력할 수 있다.

첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다.

도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

이제 본 발명의 실시예에 따른 액정 표시 장치에 대하여 도면을 참고로 하여 상세하게 설명한다.

도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이고, 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.

도 1에 도시한 바와 같이, 본 발명의 한 실시예에 따른 액정 표시 장치는 액정 표시판 조립체(liquid crystal panel assembly)(300) 및 이에 연결된 게이트 구동부(400), 구동 전압 생성부(700), 데이터 구동부(500), 데이터 구동부(500)에 연결된 계조 전압 생성부(800) 그리고 이들을 제어하는 신호 제어부(600)를 포함한다.

액정 표시판 조립체(300)는 등가 회로로 볼 때 복수의 표시 신호선( $G_1-G_n$ ,  $D_1-D_m$ )과 이에 연결되어 있으며 대략 행렬의 형태로 배열된 복수의 화소(pixel)를 포함한다.

표시 신호선( $G_1-G_n$ ,  $D_1-D_m$ )은 게이트 신호("주사 신호"라고도 함)를 전달하는 복수의 게이트선( $G_1-G_n$ )과 데이터 신호를 전달하는 데이터 신호선 또는 데이터선( $D_1-D_m$ )을 포함한다. 게이트선( $G_1-G_n$ )은 대략 행 방향으로 뻗어 있으며 서로가 거의 평행하고 데이터선( $D_1-D_m$ )은 대략 열 방향으로 뻗어 있으며 서로가 거의 평행하다.

각 화소는 표시 신호선( $G_1-G_n$ ,  $D_1-D_m$ )에 연결된 스위칭 소자(Q)와 이에 연결된 액정 축전기(liquid crystal capacitor)( $C_{LC}$ ) 및 유지 축전기(storage capacitor)( $C_{ST}$ )를 포함한다. 유지 축전기( $C_{ST}$ )는 필요에 따라 생략할 수 있다.

스위칭 소자(Q)는 하부 표시판(100)에 구비되어 있으며, 삼단자 소자로서 그 제어 단자 및 입력 단자는 각각 게이트선( $G_1-G_n$ ) 및 데이터선( $D_1-D_m$ )에 연결되어 있으며, 출력 단자는 액정 축전기( $C_{LC}$ ) 및 유지 축전기( $C_{ST}$ )에 연결되어 있다.

액정 축전기( $C_{LC}$ )는 하부 표시판(100)의 화소 전극(190)과 상부 표시판(200)의 공통 전극(270)을 두 단자로 하며 두 전극(190, 270) 사이의 액정층(3)은 유전체로서 기능한다. 화소 전극(190)은 스위칭 소자(Q)에 연결되며 공통 전극(270)은 상부 표시판(200)의 전면에 형성되어 있고 공통 전압( $V_{com1}$ ,  $V_{com2}$ )을 인가받는다. 도 2에서와는 달리 공통 전극(270)이 하부 표시판(100)에 구비되는 경우도 있으며 이때에는 두 전극(190, 270)이 모두 선형 또는 막대형으로 만들어진다.

유지 축전기( $C_{ST}$ )는 하부 표시판(100)에 구비된 별개의 신호선(도시하지 않음)과 화소 전극(190)이 중첩되어 이루어지며 이 별개의 신호선에는 공통 전압( $V_{com1}$ ,  $V_{com2}$ ) 따위의 정해진 전압이 인가된다. 그러나 유지 축전기( $C_{ST}$ )는 화소 전극(190)이 절연체를 매개로 바로 위의 전단 게이트선과 중첩되어 이루어질 수 있다.

한편, 색 표시를 구현하기 위해서는 각 화소가 색상을 표시할 수 있도록 하여야 하는데, 이는 화소 전극(190)에 대응하는 영역에 적색, 녹색, 또는 청색의 색 필터(230)를 구비함으로써 가능하다. 도 2에서 색 필터(230)는 상부 표시판(200)의 해당 영역에 형성되어 있지만 이와는 달리 하부 표시판(100)의 화소 전극(190) 위 또는 아래에 형성할 수도 있다.

액정 표시판 조립체(300)의 두 표시판(100, 200) 중 적어도 하나의 바깥 면에는 빛을 편광시키는 편광자(도시하지 않음)가 부착되어 있다.

구동 전압 생성부(700)는 공통 전압( $V_{com1}$ ,  $V_{com2}$ )을 생성하여 액정 표시판 조립체(300)를 두 개의 영역으로 나누어 위와 아래에 각각 인가하는 한편, 계조 전압 생성부(800)에서 계조 전압의 생성한 필요한 중심 전압(VCNT)을 제공하여 중심 전압(VCNT)은 공통 전압과 동일한 전압일 수 있다.

계조 전압 생성부(800)는 화소의 투과율과 관련된 두 벌의 복수 계조 전압을 생성한다. 두 벌 중 한 벌은 공통 전압( $V_{com1}$ ,  $V_{com2}$ )에 대하여 양의 값을 가지고 다른 한 벌은 음의 값을 가진다.

게이트 구동부(400)는 액정 표시판 조립체(300)의 게이트선( $G_1-G_n$ )에 연결되어 외부로부터의 게이트 온 전압( $V_{on}$ )과 게이트 오프 전압( $V_{off}$ )의 조합으로 이루어진 게이트 신호를 게이트선( $G_1-G_n$ )에 인가한다.

데이터 구동부(500)는 액정 표시판 조립체(300)의 데이터선( $D_1-D_m$ )에 연결되어 계조 전압 생성부(800)로부터의 계조 전압을 선택하여 데이터 신호로서 화소에 인가하며 통상 복수의 집적 회로로 이루어진다.

신호 제어부(600)는 게이트 구동부(400) 및 데이터 구동부(500) 등의 동작을 제어한다.

그러면 이러한 액정 표시 장치의 표시 동작에 대하여 좀더 상세하게 설명한다.

신호 제어부(600)는 외부의 그래픽 제어기(도시하지 않음)로부터 RGB 영상 신호(R, G, B) 및 이의 표시를 제어하는 입력 제어 신호, 예를 들면 수직 동기 신호( $V_{sync}$ )와 수평 동기 신호( $H_{sync}$ ), 메인 클럭(MCLK), 데이터 인에이블 신호(DE) 등을 제공받는다. 신호 제어부(600)는 입력 제어 신호를 기초로 게이트 제어 신호(CONT1) 및 데이터 제어 신호(CONT2) 등을 생성하고 영상 신호(R, G, B)를 액정 표시판 조립체(300)의 동작 조건에 맞게 적절히 처리한 후, 게이트 제어 신호(CONT1)를 게이트 구동부(400)로 내보내고 데이터 제어 신호(CONT2)와 처리한 영상 신호(DAT)는 데이터 구동부(500)로 내보낸다.

게이트 제어 신호(CONT1)는 게이트 온 펄스(게이트 온 전압 구간)의 출력 시작을 지시하는 수직 동기 시작 신호(STV), 게이트 온 펄스의 출력 시기를 제어하는 게이트 클럭 신호(CPV) 및 게이트 온 펄스의 폭을 한정하는 출력 인에이블 신호(OE) 등을 포함한다.

데이터 제어 신호(CONT2)는 영상 데이터(DAT)의 입력 시작을 지시하는 수평 동기 시작 신호(STH)와 데이터선( $D_1-D_m$ )에 해당 데이터 전압을 인가하라는 로드 신호(LOAD), 공통 전압( $V_{com1}$ ,  $V_{com2}$ )에 대한 데이터 전압의 극성(이하 "공통 전압에 대한 데이터 전압의 극성"을 줄여 "데이터 전압의 극성"이라 함)을 반전시키는 반전 신호(RVS) 및 데이터 클럭 신호(HCLK) 등을 포함한다.

데이터 구동부(500)는 신호 제어부(600)로부터의 데이터 제어 신호(CONT2)에 따라 한 행의 화소에 대응하는 영상 데이터(DAT)를 차례로 입력받아 시프트시키고, 계조 전압 생성부(800)로부터의 계조 전압 중 각 영상 데이터(DAT)에 대응하는 계조 전압을 선택함으로써, 영상 데이터(DAT)를 해당 데이터 전압으로 변환하고, 이를 해당 데이터선( $D_1-D_m$ )에 인가한다.

게이트 구동부(400)는 신호 제어부(600)로부터의 게이트 제어 신호(CONT1)에 따라 게이트 온 전압( $V_{on}$ )을 게이트선( $G_1-G_n$ )에 인가하여 이 게이트선( $G_1-G_n$ )에 연결된 스위칭 소자(Q)를 턴온시키면 데이터선( $D_1-D_m$ )에 인가된 데이터 전압이 턴온된 스위칭 소자(Q)를 통하여 해당 화소에 인가된다.

화소에 인가된 데이터 전압과 공통 전압( $V_{com1}$ ,  $V_{com2}$ )의 차이는 액정 축전기( $C_{LC}$ )의 충전 전압, 즉 화소 전압으로서 나타난다. 액정 분자들은 화소 전압의 크기에 따라 그 배열을 달리한다. 이에 따라 액정층(3)을 통과하는 빛의 편광이 변화한다. 이러한 편광의 변화는 표시판(100, 200)에 부착된 편광자(도시하지 않음)에 의하여 빛의 투과율 변화로 나타난다.

1 수평 주기(또는 "1H") [수평 동기 신호( $H_{sync}$ ), 데이터 인에이블 신호(DE), 게이트 클럭(CPV)의 한 주기]가 지나면 데이터 구동부(500)와 게이트 구동부(400)는 다음 행의 화소에 대하여 동일한 동작을 반복한다. 이러한 방식으로, 한 프레임

(frame) 동안 모든 게이트선( $G_1-G_n$ )에 대하여 차례로 게이트 온 전압( $V_{on}$ )을 인가하여 모든 화소에 데이터 전압을 인가한다. 한 프레임이 끝나면 다음 프레임이 시작되고 각 화소에 인가되는 데이터 전압의 극성이 이전 프레임에서의 극성과 반대가 되도록 데이터 구동부(500)에 인가되는 반전 신호(RVS)의 상태가 제어된다("프레임 반전"). 이때, 한 프레임 내에서도 반전 신호(RVS)의 특성에 따라 한 데이터선을 통하여 흐르는 데이터 전압의 극성이 바뀌거나(보기: "행 반전", "점 반전"), 한 화소행에 인가되는 데이터 전압의 극성도 서로 다를 수 있다(보기: "열 반전", "점 반전").

한편, 앞서 설명한 것처럼 구동 전압 생성부(700)는 공통 전압( $V_{com1}$ ,  $V_{com2}$ )과 중심 전압(VCNT)을 생성하여 액정 표시판 조립체(300)와 계조 전압 생성부(800)에 인가하는 데 이러한 구동 전압 생성부(700)에 대하여 도 3 및 도 4를 참고로 하여 상세히 설명한다.

도 3은 도 1에 도시한 구동 전압 생성부(700)의 칩 형태의 개략적인 배치도이며, 도 4는 도 3에 도시한 구동 전압 생성부(700)의 회로도의 일례이다.

도 3을 보면, 본 발명의 한 실시예에 따른 구동 전압 생성부(700)는 DVC(Digital Vcom Calibrator)(710) 및 복수의 연산 증폭기(OP1-OP3)를 포함하고, 가장자리를 따라 1번 내지 16번 핀이 반시계 방향으로 배치되어 있다.

DVC(710)는 기준이 되는 공통 전압(Vcom)을 생성하고, 1번 내지 3번 핀에 연결되어 있는데, 1번 핀은 제어 가능 신호(control enable, CE)가 입력되는 핀이고, 2번 핀은 제어 신호(control, CTL)가 입력되는 핀이며, 3번 핀은 설정 신호(SET)가 입력되는 핀이다. 제어 가능 신호(CE)는 DVC의 동작 여부를 결정하는 신호이고, 제어 신호(CTL)는 제어 가능 신호(CE)가 하이인 상태에서 DVC(710)의 동작을 제어하는 신호이며, 설정 신호(SET)는 출력되는 공통 전압(Vcom)의 크기를 조절하는 신호이다.

연산 증폭기(OP1)는 5번 내지 7번 핀에 연결되어 있으며, 5번 핀은 연산 증폭기(OP3)의 출력 단자(OUT3)에 연결되어 있고, 6번 및 7번 핀은 입력 반전 단자(INN3) 및 비반전 단자(INP3)에 각각 연결되어 있다.

연산 증폭기(OP2)는 9번 내지 11번 핀에 연결되어 있으며, 9번 핀은 연산 증폭기(OP2)의 출력 단자(OUT2)에 연결되어 있고, 10번 및 11번 핀은 연산 증폭기(OP2)의 입력 반전 단자(INN2) 및 비반전 단자(INP2)에 각각 연결되어 있다.

연산 증폭기(OP1)는 12번 내지 14번 핀에 연결되어 있으며, 12번 핀은 연산 증폭기(OP1)의 출력 단자(OUT1)에 연결되어 있고, 13번 및 14번 핀은 연산 증폭기(OP1)의 입력 반전 단자(INN1) 및 비반전 단자(INP1)에 연결되어 있다.

여기서, 4번 핀은 어느 회로에도 연결이 없는(no connector, NC) 핀이며, 15번 핀은 DVC(710)에 공급되는 논리 전압(VDD)에 연결되어 있고, 8번 핀과 16번 핀은 접지 전압(GND)과 전원 전압(AVDD)에 연결되어 있다.

도 4를 보면, DVC(710)는 제어 가능 신호(CE), 제어 신호(CTL), 설정 신호(SET) 및 논리 전압(VDD)에 연결되어 있으며, 공통 전압(Vcom)을 생성한다.

연산 증폭기(OP1)의 비반전 단자에는 DVC(710)로부터의 공통 전압(Vcom)이 입력되고 반전 단자에는 조립체(300)로부터의 되먹임 전압(VFB)이 입력되며, 저항(R3, R4)과 축전기(C1, C2)를 거쳐 공통 전압(Vcom1)을 생성한다.

이때, 되먹임 전압(VFB)은 조립체(300)에 구비된 단락점(도시하지 않음)으로부터 출력되는 공통 전압이다.

연산 증폭기(OP2)의 비반전 단자에는 저항(R5, R6)을 통하여 분압된 공통 전압이 입력되고 반전 단자에는 되먹임 전압(VFB)이 입력되며, 저항(R7, R8)과 축전기(C3, C4)를 거쳐 공통 전압(Vcom2)을 생성한다.

연산 증폭기(OP3)는 전원 전압(AVDD)을 저항(R9, R10)으로 분압한 값을 증폭하여 중심 전압(VCNT)을 출력한다.

이와 같이, 본 발명의 한 실시예에 따른 구동 전압 생성부(700)는 종래의 칩과는 달리 한 개의 칩에 DVC(710)와 연산 증폭기(OP1-OP3)를 포함하고 있어 부품의 수와 원가를 줄일 수 있다. 즉, 종래의 DVC는 8개의 핀을 가지며 연산 증폭기부는 14개의 핀으로서 모두 22개의 핀을 갖는다. 하지만, 본 발명의 실시예에 따른 구동 전압 생성부(700)는 모두 16개의 핀만을 가지므로 줄어든 핀의 수에 해당하는 배선의 수를 줄일 수 있다. 따라서, 인쇄 회로 기판을 크기를 작게 할 수 있으며 배선 설계를 단순하게 함은 물론 부품의 수와 원가를 줄일 수 있다.

## 발명의 효과

본 발명에 따르면, DVC(710)와 연산 증폭기(OP1-OP3)를 하나의 칩에 구현함으로써 부품의 수와 원가를 줄이고, 인쇄 회로 기판의 크기 감소 및 배선 설계에 유리하다.

이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리 범위에 속하는 것이다.

## (57) 청구의 범위

### 청구항 1.

행렬 형태로 배열된 복수의 화소를 포함하는 액정 표시판 조립체,

두 벌의 복수 계조 전압을 생성하는 계조 전압 생성부,

제1 공통 전압을 생성하는 DVC(Digital Vcom Calibrator), 그리고

중심 전압을 생성하여 상기 계조 전압 생성부에 인가하고, 복수의 제2 공통 전압을 생성하여 상기 액정 표시판 조립체에 인가하는 구동 전압 생성부

를 포함하고,

상기 DVC와 상기 구동 전압 생성부는 하나의 칩에 포함되어 있는

액정 표시 장치.

### 청구항 2.

제1항에서,

상기 구동 전압 생성부는 제1 내지 제3 연산 증폭기를 포함하며,

상기 칩은 상기 DVC에 연결되는 1번 내지 3번 핀, 상기 제3 연산 증폭기에 연결되는 5번 내지 7번 핀, 상기 제2 연산 증폭기에 연결되는 9번 내지 11번 핀, 상기 제1 연산 증폭기에 연결되는 12번 내지 14번 핀, 접지 전압, 논리 전압과 전원 전압에 각각 연결되는 8번, 15번 및 16번 핀을 갖는

액정 표시 장치.

### 청구항 3.

제2항에서,

상기 칩은 아무런 신호가 입력되지 않는 4번 핀을 더 포함하는 액정 표시 장치.

**청구항 4.**

제3항에서,

상기 중심 전압은 상기 제1 공통 전압 또는 상기 제2 공통 전압과 실질적으로 동일한 전압인 액정 표시 장치.

액정 표시 장치.

**청구항 5.**

제4항에서,

상기 DVC는 상기 1번 핀을 통하여 제어 가능 신호를 입력받고 상기 2번 핀을 통하여 제어 신호를 입력받으며 상기 3번 핀을 통하여 설정 신호를 입력받고 상기 15번 핀을 통하여 상기 논리 전압을 입력받는 액정 표시 장치.

**청구항 6.**

제5항에서,

상기 제1 및 제2 연산 증폭기의 비반전 단자에는 상기 제1 공통 전압이 연결되며, 반전 단자에는 상기 액정 표시판 조립체로부터의 되먹임 전압이 연결되는 액정 표시 장치.

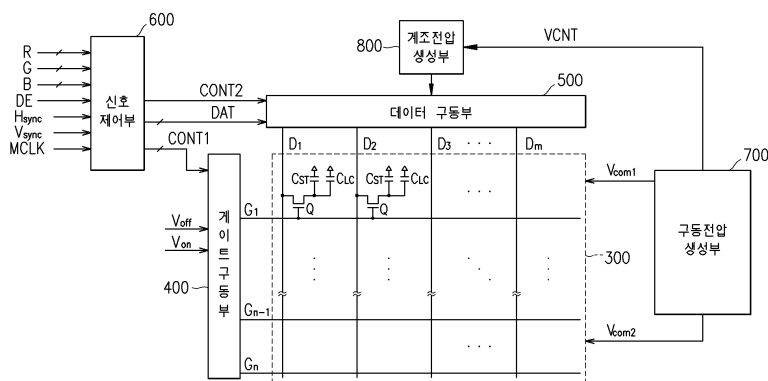
**청구항 7.**

제6항에서,

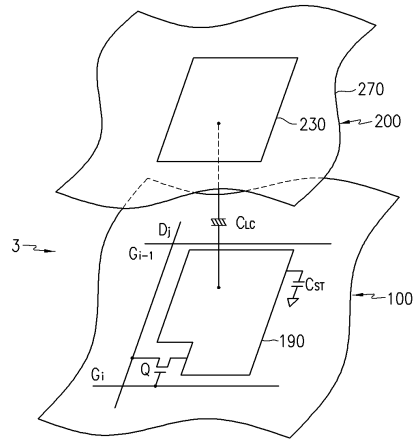
상기 제3 연산 증폭기는 상기 전원 전압을 분압하여 상기 중심 전압을 출력하는 액정 표시 장치.

**도면**

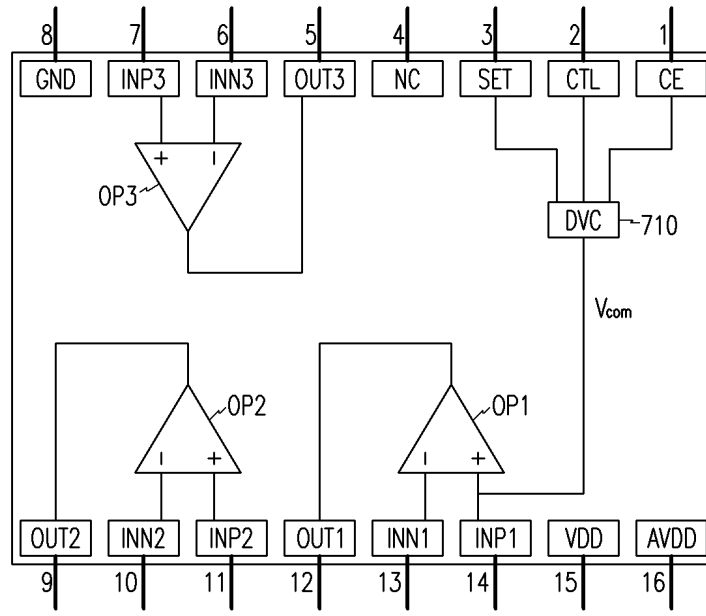
도면1



도면2

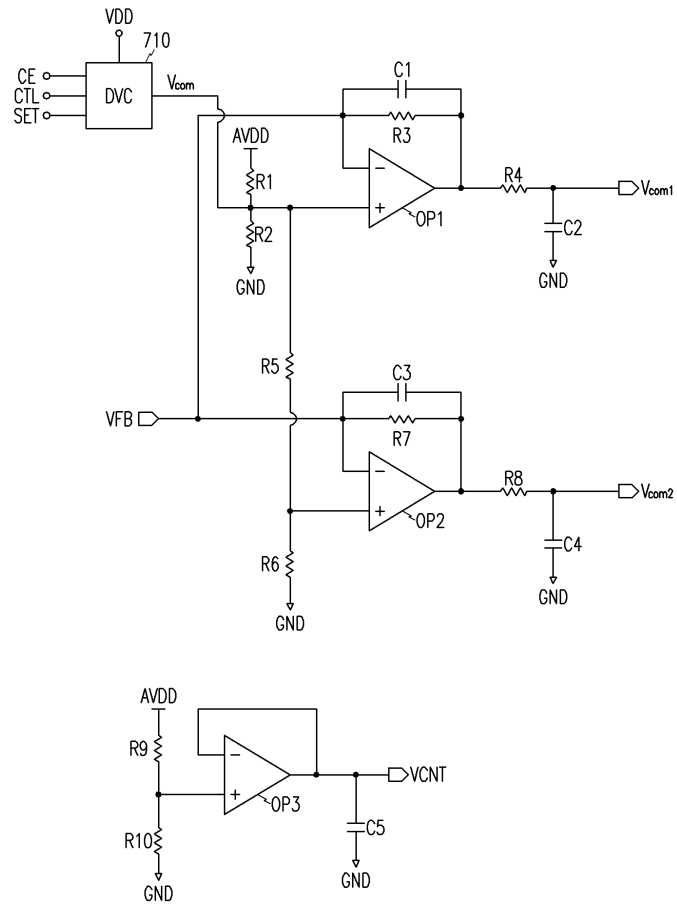


도면3



700

도면4



700

专利名称(译)	液晶显示器		
公开(公告)号	<a href="#">KR1020060067491A</a>	公开(公告)日	2006-06-20
申请号	KR1020040106286	申请日	2004-12-15
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	HAN WOONG		
发明人	HAN,WOONG		
IPC分类号	G02F1/133		
CPC分类号	G09G3/3696		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

[0001]本发明涉及液晶显示器 ( LCD ) , 更具体地, 涉及包括液晶面板组件的液晶显示器 ( LCD ) 显示装置, 所述液晶面板组件包括以矩阵布置的多个像素, 用于产生两组灰度电压的灰度电压发生器, 以及用于产生并向液晶显示面板组件施加多个第二公共电压的驱动电压发生器, 其中 DVC和驱动电压发生器产生它在 一个芯片中实现。因此, 通过在一个芯片中实现 DVC 710 和运算放大器 OP1-OP3, 可以减少部件数量和成本, 并且有利于减小印刷电路板的尺寸和布线设计。3 指数方面 液晶显示器, 普通电压, 液晶面板组件, 印刷电路板, DVC, 运算放大器

